

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第3区分

【発行日】平成27年10月29日(2015.10.29)

【公表番号】特表2015-515662(P2015-515662A)

【公表日】平成27年5月28日(2015.5.28)

【年通号数】公開・登録公報2015-035

【出願番号】特願2014-559906(P2014-559906)

【国際特許分類】

G 06 T 15/00 (2011.01)

G 09 G 5/00 (2006.01)

【F I】

G 06 T 15/00 5 0 1

G 09 G 5/00 5 5 5 D

G 09 G 5/00 5 2 0 A

G 09 G 5/00 5 3 0 M

G 09 G 5/00 5 5 0 M

【手続補正書】

【提出日】平成27年9月4日(2015.9.4)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

グラフィックスプロセッサのグラフィックスパイプラインに含まれるラスタライゼーションブロックが、第1のプリミティブに対応する1つ以上のソース画素を生成するために前記第1のプリミティブをラスタライズすることと、前記第1のプリミティブに対応する前記1つ以上のソース画素が第1のソース画素を含む、

前記ラスタライゼーションブロックが、第2のプリミティブに対応する1つ以上のソース画素を生成するために前記第1のプリミティブと異なる前記第2のプリミティブをラスタライズすることと、前記第2のプリミティブに対応する前記1つ以上のソース画素が第2のソース画素を含む、

前記グラフィックスプロセッサの前記グラフィックスパイプラインに含まれる画素処理パイプラインが、デスティネーションアルファ値をビンバッファから取り出すことと、前記デスティネーションアルファ値が、前記ラスタライゼーションブロックによって生成され前記第1のプリミティブに関連付けられた前記第1のソース画素の処理に応答して生成される、

前記画素処理パイプラインが、前記デスティネーションアルファ値に基づいて、前記ラスタライゼーションブロックによって生成される前記第2のソース画素に対する1つ以上のテクスチャ値をテクスチャバッファから取り出させない動作を実行するかどうかを決定することと、前記第2のソース画素が、前記第2のプリミティブに関連付けられ、前記グラフィックスプロセッサ及び前記ビンバッファが第1のマイクロチップ上に存在し、前記テクスチャバッファが、前記第1のマイクロチップと異なる第2のマイクロチップ上に存在する、

条件が満たされているかどうかを決定するために前記デスティネーションアルファ値を評価することと、前記条件が満たされている場合、前記画素処理パイプラインが、前記第2のソース画素に対する前記1つ以上のテクスチャ値を前記テクスチャバッファから取り

出させない前記動作を実行することと  
を備える方法。

【請求項 2】

前記動作を実行するかどうかを決定することが、前記デスティネーションアルファ値に基づいて前記第2のソース画素が前記画素処理パイプラインのテクスチャマッピングステージに達する前に、前記第2のソース画素を前記画素処理パイプラインから破棄するかどうかを決定することを備え、

前記動作を実行することが、前記デスティネーションアルファ値に基づいて前記第2のソース画素を破棄すると決定したことに応答して、前記第2のソース画素が前記画素処理パイプラインのテクスチャマッピングステージに達する前に、前記第2のソース画素を前記画素処理パイプラインから破棄することを備える、

請求項1に記載の方法。

【請求項 3】

前記デスティネーションアルファ値に基づいて前記第2のソース画素を破棄しないと決定したことに応答して、前記第2のソース画素を、テクスチャマッピングステージを含む1つ以上の処理ステージのセットに渡すこと  
をさらに備える、請求項2に記載の方法。

【請求項 4】

前記動作が第1の動作であり、前記方法が、

前記第1の動作を実行しないと決定したことに応答して、前記第2のソース画素に対する前記1つ以上のテクスチャ値を前記テクスチャバッファから取り出させる第2の動作を実行すること

をさらに備える、請求項1に記載の方法。

【請求項 5】

前記動作を実行するかどうかを決定することが、

前記デスティネーションアルファ値をしきい値の値と比較することと、

前記デスティネーションアルファ値を前記しきい値の値と比較することによって生成される結果に基づいて、前記動作を実行するかどうかを決定することと  
を備える、請求項1に記載の方法。

【請求項 6】

前記デスティネーションアルファ値を前記しきい値の値と比較することが、前記デスティネーションアルファ値が前記しきい値の値以下であるかどうかを決定することを備える、請求項5に記載の方法。

【請求項 7】

前記動作を実行することが、前記デスティネーションアルファ値が前記しきい値の値以下であると決定したことに応答して前記第2のソース画素に対する前記1つ以上のテクスチャ値を前記テクスチャバッファから取り出さない動作を実行することを備え、

前記方法が、前記デスティネーションアルファ値が前記しきい値の値以下でないと決定したことに応答して前記第2のソース画素に対する前記1つ以上のテクスチャ値を前記テクスチャバッファから取り出させる動作を実行することをさらに備える、  
請求項6に記載の方法。

【請求項 8】

前記しきい値の値が構成可能なしきい値の値である、請求項5に記載の方法。

【請求項 9】

前記デスティネーションアルファ値を前記ビンバッファから取り出すことが、第1の通信インターフェースを介して前記ビンバッファから前記デスティネーションアルファ値を取り出すことを備え、

前記グラフィックスプロセッサが、前記第1の通信インターフェースと異なる第2の通信インターフェースを介して前記テクスチャバッファから前記1つ以上のテクスチャ値を取り出すように構成される、

請求項 1 に記載の方法。

【請求項 1 0】

前記第 1 の通信インターフェースが、前記第 2 の通信インターフェースの帯域幅よりも大きい帯域幅を有する、請求項 9 に記載の方法。

【請求項 1 1】

前記ビンバッファが、フレームバッファに含まれるデータのサブセットを格納する、請求項 1 に記載の方法。

【請求項 1 2】

グラフィックス画像が複数のデスティネーション画素を備え、前記グラフィックスプロセッサが、複数のレンダリングパスにおいて前記グラフィックス画像をレンダリングするように構成され、前記レンダリングパスの各々が前記デスティネーション画素のそれぞれのサブセットに関連付けられ、前記ビンバッファの容量が、前記グラフィックス画像に関連付けられた前記複数のデスティネーション画素のすべてに対する画素データを格納するために必要とされる最小容量よりも小さく、各レンダリングパスに対して、前記ビンバッファが、前記それぞれのレンダリングパスに関連付けられたデスティネーション画素のサブセットに対する画素データを格納する、請求項 1 に記載の方法。

【請求項 1 3】

前記動作を実行するかどうかを決定することが、  
前記デスティネーションアルファ値に基づいて、ステンシルテスティングブロックまたは $\text{z} / \text{ステンシルテスティングブロック}$ のうちの 1 つを用いて、前記第 2 のソース画素に対する前記 1 つ以上のテクスチャ値を前記テクスチャバッファから取り出させない前記動作を実行するかどうかを決定すること  
を備える、請求項 1 に記載の方法。

【請求項 1 4】

前記動作を実行するかどうかを決定することが、  
前記デスティネーションアルファ値に基づいて、シェーダユニット上で実行されるシェーダプログラムを用いて、前記第 2 のソース画素に対する前記 1 つ以上のテクスチャ値を前記テクスチャバッファから取り出させない前記動作を実行するかどうかを決定すること  
を備える、請求項 1 に記載の方法。

【請求項 1 5】

前記動作を実行するかどうかを決定することが、  
前記デスティネーションアルファ値に基づいて、前記第 2 のソース画素に対応するデスティネーション画素が、前記デスティネーション画素に対応する 1 つ以上のそれまでに処理されたソース画素により不透明であるかどうかを決定すること  
を備える、請求項 1 に記載の方法。

【請求項 1 6】

前記第 2 のソース画素が、画素位置に関連付けられ、前記第 2 のソース画素に対する前記デスティネーションアルファ値が、前記画素位置に関連付けられたデスティネーション画素の不透明度を示す値であり、前記デスティネーション画素の前記不透明度が、前記画素位置に関連付けられた 1 つ以上のそれまでに処理されたソース画素によって少なくとも一部は決定される、請求項 1 に記載の方法。

【請求項 1 7】

第 1 のプリミティブに対応する 1 つ以上のソース画素を生成するために前記第 1 のプリミティブをラスタライズし、第 2 のプリミティブに対応する 1 つ以上のソース画素を生成するために前記第 1 のプリミティブと異なる前記第 2 のプリミティブをラスタライズするように構成されたラスタライゼーションブロックと、前記第 1 のプリミティブに対応する前記 1 つ以上のソース画素が第 1 のソース画素を含み、前記第 2 のプリミティブに対応する前記 1 つ以上のソース画素が第 2 のソース画素を含む、

デスティネーションアルファ値をビンバッファから取り出すように構成されたデスティネーションアルファテストティングモジュールと、前記デスティネーションアルファ値が、

前記ラスタライゼーションブロックによって生成され前記第1のプリミティブに関連付けられた前記第1のソース画素の処理に応答して生成され、前記デスティネーションアルファテスティングモジュールが、前記デスティネーションアルファ値に基づいて、前記ラスタライゼーションブロックによって生成された前記第2のソース画素に対する1つ以上のテクスチャ値をテクスチャバッファから取り出させない動作を実行するかどうかを決定し、条件が満たされているかどうかを決定するために前記デスティネーションアルファ値を評価し、前記条件が満たされている場合、前記第2のソース画素に対する前記1つ以上のテクスチャ値を前記テクスチャバッファから取り出させない前記動作を実行するようにさらに構成され、前記第2のソース画素が、前記第2のプリミティブに関連付けられる、を備え、

前記デスティネーションアルファテスティングモジュールが画素処理パイプラインに含まれ、前記ラスタライゼーションブロック及び前記画素処理パイプラインがグラフィックス処理装置のグラフィックスパイプラインに含まれ、前記グラフィックス処理装置及び前記ビンバッファが第1のマイクロチップ上に存在し、前記テクスチャバッファが、前記第1のマイクロチップと異なる第2のマイクロチップ上に存在する、グラフィックス処理装置。

#### 【請求項18】

前記デスティネーションアルファテスティングモジュールが、前記デスティネーションアルファ値に基づいて、前記第2のソース画素が前記画素処理パイプラインのテクスチャマッピングステージに達する前に前記第2のソース画素を前記画素処理パイプラインから破棄するかどうかを決定し、前記デスティネーションアルファ値に基づいて前記第2のソース画素を破棄すると決定したことに応答して、前記第2のソース画素が前記画素処理パイプラインのテクスチャマッピングステージに達する前に前記第2のソース画素を前記画素処理パイプラインから破棄するようにさらに構成される、請求項17に記載の装置。

#### 【請求項19】

前記デスティネーションアルファテスティングモジュールが、前記デスティネーションアルファ値に基づいて前記第2のソース画素を破棄しないと決定したことに応答して、前記第2のソース画素を、テクスチャマッピングステージを含む1つ以上の処理ステージのセットに渡すようにさらに構成される、請求項18に記載の装置。

#### 【請求項20】

前記動作が第1の動作であり、前記デスティネーションアルファテスティングモジュールが、前記第1の動作を実行しないと決定したことに応答して、前記第2のソース画素に対する前記1つ以上のテクスチャ値を前記テクスチャバッファから取り出させる第2の動作を実行するようにさらに構成される、請求項17に記載の装置。

#### 【請求項21】

前記デスティネーションアルファテスティングモジュールが、前記デスティネーションアルファ値をしきい値の値と比較し、前記デスティネーションアルファ値を前記しきい値の値と比較することによって生成される結果に基づいて前記動作を実行するかどうかを決定するようにさらに構成される、請求項17に記載の装置。

#### 【請求項22】

前記デスティネーションアルファテスティングモジュールが、前記デスティネーションアルファ値が前記しきい値の値以下であるかどうかを決定するようにさらに構成される、請求項21に記載の装置。

#### 【請求項23】

前記デスティネーションアルファテスティングモジュールが、前記デスティネーションアルファ値が前記しきい値の値以下であると決定したことに応答して、前記第2のソース画素に対する前記1つ以上のテクスチャ値を前記テクスチャバッファから取り出させない動作を実行し、前記デスティネーションアルファ値が前記しきい値の値以下でないと決定したことに応答して、前記第2のソース画素に対する前記1つ以上のテクスチャ値を前記テクスチャバッファから取り出させる動作を実行するようにさらに構成される、請求項2

2に記載の装置。

【請求項 2 4】

前記しきい値の値が構成可能なしきい値である、請求項2 1に記載の装置。

【請求項 2 5】

前記デスティネーションアルファテストティングモジュールが、第1の通信インターフェースを介して前記ピンバッファから前記デスティネーションアルファ値を取り出すようにさらに構成され、

前記グラフィックス処理装置が、前記第1の通信インターフェースと異なる第2の通信インターフェースを介して前記テクスチャバッファから前記1つ以上のテクスチャ値を取り出すように構成される、

請求項1 7に記載の装置。

【請求項 2 6】

前記第1の通信インターフェースが、前記第2の通信インターフェースの帯域幅よりも大きい帯域幅を有する、請求項2 5に記載の装置。

【請求項 2 7】

前記ピンバッファが、フレームバッファに含まれるデータのサブセットを格納する、請求項1 7に記載の装置。

【請求項 2 8】

グラフィックス画像が複数のデスティネーション画素を備え、前記グラフィックス処理装置が、複数のレンダリングパスにおいて前記グラフィックス画像をレンダリングするように構成され、前記レンダリングパスの各々が前記デスティネーション画素のそれぞれのサブセットに関連付けられ、前記ピンバッファの容量が、前記グラフィックス画像に関連付けられた前記複数のデスティネーション画素のすべてに対する画素データを格納するために必要とされる最小容量よりも小さく、各レンダリングパスに対して、前記ピンバッファが、前記それぞれのレンダリングパスに関連付けられたデスティネーション画素のサブセットに対する画素データを格納する、請求項1 7に記載の装置。

【請求項 2 9】

前記デスティネーションアルファテストティングモジュールが、

前記デスティネーションアルファ値に基づいて、前記第2のソース画素に対する前記1つ以上のテクスチャ値を前記テクスチャバッファから取り出させない前記動作を実行するかどうかを決定するように構成されたステンシルテスティングブロックまたはz／ステンシルテスティングブロックのうち1つを備える、請求項1 7に記載の装置。

【請求項 3 0】

前記デスティネーションアルファテストティングモジュールが、

前記デスティネーションアルファ値に基づいて、前記第2のソース画素に対する前記1つ以上のテクスチャ値を前記テクスチャバッファから取り出させない前記動作を実行するかどうかを決定するシェーダプログラムを実行するように構成されたシェーダユニットを備える、請求項1 7に記載の装置。

【請求項 3 1】

前記デスティネーションアルファテストティングモジュールが、前記デスティネーションアルファ値に基づいて、前記第2のソース画素に対応するデスティネーション画素が、前記デスティネーション画素に対応する1つ以上のそれまでに処理されたソース画素により不透明であるかどうかを決定するようにさらに構成される、請求項1 7に記載の装置。

【請求項 3 2】

前記第2のソース画素が、画素位置に関連付けられ、前記第2のソース画素に対する前記デスティネーションアルファ値が、前記画素位置に関連付けられたデスティネーション画素の不透明度を示す値であり、前記デスティネーション画素の前記不透明度が、前記画素位置に関連付けられた1つ以上のそれまでに処理されたソース画素によって少なくとも一部は決定される、請求項1 7に記載の装置。

**【請求項 3 3】**

第1のプリミティブに対応する1つ以上のソース画素を生成するために前記第1のプリミティブをラスタライズするための手段と、前記第1のプリミティブに対応する前記1つ以上のソース画素が第1のソース画素を含む、

第2のプリミティブに対応する1つ以上のソース画素を生成するために前記第1のプリミティブと異なる前記第2のプリミティブをラスタライズするための手段と、前記第2のプリミティブに対応する前記1つ以上のソース画素が第2のソース画素を含む、

デスティネーションアルファ値をビンバッファから取り出すための手段と、前記デスティネーションアルファ値が、前記第1のプリミティブをラスタライズするための前記手段によって生成され前記第1のプリミティブに関連付けられた前記第1のソース画素の処理に応答して生成される、

前記デスティネーションアルファ値に基づいて、前記第2のプリミティブをラスタライズするための前記手段によって生成される前記第2のソース画素に対する1つ以上のテクスチャ値をテクスチャバッファから取り出させない動作を実行するかどうかを決定するための手段と、前記第2のソース画素が前記第2のプリミティブに関連付けられ、前記第1のプリミティブ及び前記ビンバッファをラスタライズするための手段が第1のマイクロチップ上に存在し、前記テクスチャバッファが、前記第1のマイクロチップと異なる第2のマイクロチップ上に存在する、

条件が満たされているかどうかを決定するために前記デスティネーションアルファ値を評価するための手段と、前記条件が満たされている場合、前記第2のソース画素に対する前記1つ以上のテクスチャ値を前記テクスチャバッファから取り出させない前記動作を実行するための手段と  
を備える装置。

**【請求項 3 4】**

前記動作を実行するかどうかを決定するための前記手段が、前記デスティネーションアルファ値に基づいて前記第2のソース画素が画素処理パイプラインのテクスチャマッピングステージに達する前に、前記第2のソース画素を前記画素処理パイプラインから破棄するかどうかを決定するための手段を備え、

前記動作を実行するための前記手段が、前記デスティネーションアルファ値に基づいて前記第2のソース画素を破棄すると決定したことに応答して、前記第2のソース画素が前記画素処理パイプラインのテクスチャマッピングステージに達する前に、前記第2のソース画素を前記画素処理パイプラインから破棄するための手段を備える、  
請求項3 3に記載の装置。

**【請求項 3 5】**

前記デスティネーションアルファ値に基づいて前記第2のソース画素を破棄しないと決定したことに応答して、前記第2のソース画素を、テクスチャマッピングステージを含む1つ以上の処理ステージのセットに渡すための手段  
をさらに備える、請求項3 4に記載の装置。

**【請求項 3 6】**

前記第2のソース画素が、画素位置に関連付けられ、前記第2のソース画素に対する前記デスティネーションアルファ値が、前記画素位置に関連付けられたデスティネーション画素の不透明度を示す値であり、前記デスティネーション画素の前記不透明度が、前記画素位置に関連付けられた1つ以上のそれまでに処理されたソース画素によって少なくとも一部は決定される、請求項3 3に記載の装置。

**【請求項 3 7】**

前記デスティネーションアルファ値を前記ビンバッファから取り出すための前記手段が、第1の通信インターフェースを介して前記ビンバッファから前記デスティネーションアルファ値を取り出すための手段を備え、

前記装置が、前記第1の通信インターフェースと異なる第2の通信インターフェースを介して前記テクスチャバッファから前記1つ以上のテクスチャ値を取り出すための手段を

さらに備える、

請求項3 3に記載の装置。

【請求項38】

前記第1の通信インターフェースが、前記第2の通信インターフェースの帯域幅よりも大きい帯域幅を有する、請求項3 7に記載の装置。

【請求項39】

1つ以上のプロセッサに、

グラフィックスパイプラインに含まれるラスタライゼーションブロックを用いて、第1のプリミティブに対応する1つ以上のソース画素を生成するために前記第1のプリミティブをラスタライズすることと、前記第1のプリミティブに対応する前記1つ以上のソース画素が第1のソース画素を含む、

前記ラスタライゼーションブロックを用いて、第2のプリミティブに対応する1つ以上のソース画素を生成するために前記第1のプリミティブと異なる前記第2のプリミティブをラスタライズすることと、前記第2のプリミティブに対応する前記1つ以上のソース画素が第2のソース画素を含む、

デスティネーションアルファ値をビンバッファから取り出すことと、前記デスティネーションアルファ値が、前記ラスタライゼーションブロックによって生成され前記第1のプリミティブに関連付けられた前記第1のソース画素の処理に応答して生成される、

前記デスティネーションアルファ値に基づいて、前記ラスタライゼーションブロックによって生成される前記第2のソース画素に対する1つ以上のテクスチャ値をテクスチャバッファから取り出させない動作を実行するかどうかを決定することと、前記第2のソース画素が、前記第2のプリミティブに関連付けられ、前記グラフィックスパイプライン及び前記ビンバッファが第1のマイクロチップ上に存在し、前記テクスチャバッファが、前記第1のマイクロチップと異なる第2のマイクロチップ上に存在する、

条件が満たされているかどうかを決定するために前記デスティネーションアルファ値を評価することと、前記条件が満たされている場合、前記第2のソース画素に対する前記1つ以上のテクスチャ値を前記テクスチャバッファから取り出させない前記動作を実行することとを行わせる

命令を備える、コンピュータ可読記憶媒体。

【請求項40】

前記1つ以上のプロセッサに前記動作を実行するかどうか決定させる前記命令が、前記1つ以上のプロセッサに、前記デスティネーションアルファ値に基づいて、前記第2のソース画素が画素処理パイプラインのテクスチャマッピングステージに達する前に前記第2のソース画素を前記画素処理パイプラインから破棄するかどうか決定させる命令を備え、

前記1つ以上のプロセッサに前記動作を実行させる前記命令が、前記1つ以上のプロセッサに、前記デスティネーションアルファ値に基づいて前記第2のソース画素を破棄すると決定したことに応答して、前記第2のソース画素が前記画素処理パイプラインのテクスチャマッピングステージに達する前に前記第2のソース画素を前記画素処理パイプラインから破棄させる命令を備える、

請求項3 9に記載のコンピュータ可読記憶媒体。

【請求項41】

前記1つ以上のプロセッサに、

前記デスティネーションアルファ値に基づいて前記第2のソース画素を破棄しないと決定したことに応答して、前記第2のソース画素を、テクスチャマッピングステージを含む1つ以上の処理ステージのセットに渡させる

命令をさらに備える、請求項4 0に記載のコンピュータ可読記憶媒体。

【請求項42】

前記第2のソース画素が、画素位置に関連付けられ、前記第2のソース画素に対する前記デスティネーションアルファ値が、前記画素位置に関連付けられたデスティネーション画素の不透明度を示す値であり、前記デスティネーション画素の前記不透明度が、前記画

素位置に関連付けられた 1 つ以上のそれまでに処理されたソース画素によって少なくとも一部は決定される、請求項3\_9に記載のコンピュータ可読記憶媒体。

【請求項 4\_3】

前記 1 つ以上のプロセッサに前記デスティネーションアルファ値を前記ビンバッファから取り出させる前記命令が、前記 1 つ以上のプロセッサに、第 1 の通信インターフェースを介して前記ビンバッファから前記デスティネーションアルファ値を取り出させる命令を備え、

前記 1 つ以上のプロセッサが、前記第 1 の通信インターフェースと異なる第 2 の通信インターフェースを介して前記テクスチャバッファから前記 1 つ以上のテクスチャ値を取り出すように構成される、

請求項3\_9に記載のコンピュータ可読記憶媒体。

【請求項 4\_4】

前記第 1 の通信インターフェースが、前記第 2 の通信インターフェースの帯域幅よりも大きい帯域幅を有する、請求項4\_3に記載のコンピュータ可読記憶媒体。