

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第4区分

【発行日】平成17年6月30日(2005.6.30)

【公開番号】特開2000-348492(P2000-348492A)

【公開日】平成12年12月15日(2000.12.15)

【出願番号】特願平11-182248

【国際特許分類第7版】

G 11 C 16/02

【F I】

G 11 C 17/00 6 1 2 B

G 11 C 17/00 6 1 2 F

【手続補正書】

【提出日】平成16年10月14日(2004.10.14)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

電気的書き換え可能な不揮発性メモリセルが配列され、複数個ずつのブロックを含む複数のセルアレイ領域に分けられたメモリセルアレイと、

このメモリセルアレイの一乃至複数のブロックを選択して同時にデータ消去するデータ消去手段と、

前記メモリセルアレイのブロック毎に設けられて、データ消去の際に選択されたブロックについて消去フラグを保持する消去フラグ保持手段と、

消去されたブロックのメモリセルの消去状態を確認するための消去ベリファイを行い、消去が不十分のブロックのデータ消去を繰り返す消去ベリファイ手段と、

消去ベリファイを前記複数のセルアレイ領域の消去されたブロックに対して同時に並行して行うために、前記消去フラグ保持手段に保持された消去フラグを前記複数のセルアレイについて同時に且つブロック毎に順次読み出してブロック検索を行う検索手段とを有することを特徴とする不揮発性半導体記憶装置。

【請求項2】

電気的書き換え可能な不揮発性メモリセルが配列され、複数個ずつのブロックを含む複数のセルアレイ領域に分けられたメモリセルアレイと、

このメモリセルアレイの一乃至複数のブロックを選択して同時にデータ消去するデータ消去手段と、

前記メモリセルアレイのブロック毎に設けられて、データ消去の際に選択されたブロックについて消去フラグを保持する消去フラグ保持手段と、

消去されたブロックのメモリセルの消去状態を確認するための消去ベリファイを行い、消去が不十分のブロックのデータ消去を繰り返す消去ベリファイ手段と、

消去ベリファイを前記各セルアレイ領域毎に行うために、前記消去フラグ保持手段に保持された消去フラグを前記複数のセルアレイ領域について順次に且つ各セルアレイ領域について一括して読み出して消去されたブロックの存在を判定し、消去されたブロックが存在するセルアレイ領域について前記消去フラグをブロック毎に順次読み出してブロック検索を行う検索手段とを有することを特徴とする不揮発性半導体記憶装置。

【請求項3】

電気的書き換え可能な不揮発性メモリセルが配列され、複数個ずつのブロックを含む複数のセルアレイ領域に分けられたメモリセルアレイと、

このメモリセルアレイの一乃至複数のブロックを選択して同時にデータ消去するデータ消去手段と、

前記メモリセルアレイのブロック毎に設けられて、データ消去の際に選択されたブロックについて消去フラグを保持する消去フラグ保持手段と、

データ消去時に入力されたアドレスに基づいて選択されたブロックのアレイ選択フラグを保持するアレイ選択フラグ保持手段と、

消去されたブロックのメモリセルの消去状態を確認するための消去ベリファイを行い、消去が不十分のブロックのデータ消去を繰り返す消去ベリファイ手段と、

消去ベリファイを前記各セルアレイ領域毎に行うために、前記アレイ選択フラグ保持手段に保持されたアレイ選択フラグが消去選択ブロックの存在を示すセルアレイ領域について前記消去フラグをブロック毎に順次読み出してブロック検索を行う検索手段とを有することを特徴とする不揮発性半導体記憶装置。

#### 【請求項 4】

前記メモリセルアレイの各セルアレイ領域毎に配設された、ブロック選択を検出するためのセンスノードとなる共通バスと、

この共通バスの電位を監視することにより、前記検索手段によるブロック検索時にブロックが選択されているか否かを検知する選択ブロック検知手段とを有する

ことを特徴とする請求項 1 乃至 3 のいずれかに記載の不揮発性半導体記憶装置。

#### 【請求項 5】

前記各セルアレイ領域のブロック毎に設けられて、前記消去フラグ保持手段の保持データとブロックアドレス及びタイミング制御信号により制御され、データ消去時に選択されたブロックにおいて前記共通バスを放電する放電経路を有することを特徴とする請求項 4 記載の不揮発性半導体記憶装置。

#### 【請求項 6】

前記メモリセルアレイの複数のセルアレイ領域は、ウェルにより互いに分離されていることを特徴とする請求項 1 乃至 4 のいずれかに記載の不揮発性半導体記憶装置。

#### 【請求項 7】

前記メモリセルアレイの複数のセルアレイ領域は、一つのウェルに形成されてアドレスの割り当てにより区画されている

ことを特徴とする請求項 1 乃至 4 のいずれかに記載の不揮発性半導体記憶装置。

#### 【請求項 8】

電気的書き換え可能な不揮発性メモリセルが配列され、複数個ずつのブロックを含む複数のセルアレイ領域に分けられたメモリセルアレイを有する不揮発性半導体記憶装置のデータ消去制御方法であって、

前記メモリセルアレイの一乃至複数のブロックを選択し、選択されたブロック毎に消去フラグを保持して、選択されたブロックについて同時にデータ消去するステップと、

前記複数のセルアレイ領域に対して同時並行的に、前記消去フラグを順次読み出すことにより消去されたブロックを検索するステップと、

消去されたブロックが検索されたときにそのブロックについて、そのブロックが複数のセルアレイ領域に属する場合には複数のセルアレイに対して同時並行的にベリファイ読み出しを行い、消去不十分と判定された場合に再消去を行うステップとを有することを特徴とする不揮発性半導体記憶装置のデータ消去制御方法。

#### 【請求項 9】

電気的書き換え可能な不揮発性メモリセルが配列され、複数個ずつのブロックを含む複数のセルアレイ領域に分けられたメモリセルアレイを有する不揮発性半導体記憶装置のデータ消去制御方法であって、

前記メモリセルアレイの一乃至複数のブロックを選択し、選択されたブロック毎に消去

フラグを保持して、選択されたブロックについて同時にデータ消去するステップと、

前記複数のセルアレイ領域について順次に、且つ各セルアレイ領域内について一括して前記消去フラグを読み出すことにより消去されたブロックがあるセルアレイを検出するステップと、

消去されたブロックがあるセルアレイ領域に対して消去されたブロックを順次検索してベリファイ読み出しを行い、消去不十分と判定された場合に再消去を行うステップとを有することを特徴とする不揮発性半導体記憶装置のデータ消去制御方法。

#### 【請求項 10】

電気的書き換え可能な不揮発性メモリセルが配列され、複数個ずつのブロックを含む複数のセルアレイ領域に分けられたメモリセルアレイと、

前記メモリセルアレイの前記ブロックの一乃至複数を選択して、消去される消去ブロックとして選択されたブロックのデータを一括消去するデータ消去手段と、

前記メモリセルアレイの前記ブロックのそれぞれに備えられ、前記ブロックが前記消去ブロックの一つかを示す消去情報を保持する消去情報保持手段と、

前記複数のセルアレイ領域のそれぞれの前記消去情報保持手段により保持される前記消去情報を順次読み出して、各前記ブロックについて前記消去ブロックか検知するための検索手段と、を有し、

前記検索手段は、前記検索手段が前記消去情報保持手段から前記消去情報を読み出すとき、前記セルアレイ領域のそれぞれについて同時にブロック毎に前記消去情報を読み出し、

さらに、

前記検索手段により検知された前記消去ブロックについて前記メモリセルの消去状態を確認するための消去ベリファイを実行し、消去が不十分な前記消去ブロックについてデータ消去を繰り返す消去ベリファイ手段を有し、

前記消去ベリファイ手段は、前記検索手段により同じタイミングで読み出された前記消去情報を基にして検知された前記消去ブロックについて同時並行に消去ベリファイを実行する

ことを特徴とする不揮発性半導体記憶装置。

#### 【請求項 11】

電気的書き換え可能な不揮発性メモリセルが配列され、複数個ずつのブロックを含む複数のセルアレイ領域に分けられたメモリセルアレイと、

前記メモリセルアレイの前記ブロックの一乃至複数を選択して、消去される消去ブロックとして選択されたブロックのデータを一括消去するデータ消去手段と、

前記メモリセルアレイの前記ブロックのそれぞれに備えられ、前記ブロックが前記消去ブロックの一つかを示す消去情報を保持する消去情報保持手段と、

前記複数のセルアレイ領域のそれぞれの前記消去情報保持手段により保持される前記消去情報を読み出して、前記セルアレイ領域のそれぞれについて前記消去ブロックが存在するかどうかを検知する検知手段と、

前記検知手段により検知された前記消去ブロックが存在する前記セルアレイ領域の前記消去ブロックについて前記メモリセルの消去状態を確認するための消去ベリファイを実行し、各前記ブロックの前記消去情報を順次読み出すことにより前記消去ブロックについて消去ベリファイが実行され、消去が不十分な前記消去ブロックについてデータ消去を繰り返す消去ベリファイ手段と、を有する

ことを特徴とする不揮発性半導体記憶装置。

#### 【請求項 12】

電気的書き換え可能な不揮発性メモリセルが配列され、複数個ずつのブロックを含む複数のセルアレイ領域に分けられたメモリセルアレイと、

前記メモリセルアレイの前記ブロックの一乃至複数を選択して、消去される消去ブロックとして選択されたブロックのデータを一括消去するデータ消去手段と、

前記セルアレイ領域のそれぞれが前記消去ブロックを含むかどうかを示すセルアレイ消

去情報を前記セルアレイ領域のそれぞれについて保持する消去情報保持手段と、

前記消去情報保持手段から前記セルアレイ消去情報を読み出して、前記セルアレイ領域のそれぞれについて少なくとも一つの前記消去ロックが存在するかどうかを検知する検知手段と、

前記検知手段により検知された前記消去ロックが存在する前記セルアレイ領域の前記消去ロックに関して前記メモリセルの消去状態を確認するための消去ベリファイを実行し、各前記ロックの前記消去情報を順次読み出すことにより前記消去ロックに関して消去ベリファイが実行され、消去が不十分な前記消去ロックについてデータ消去を繰り返す消去ベリファイ手段と、を有する

ことを特徴とする不揮発性半導体記憶装置。

**【請求項 1 3】**

電気的書き換え可能な不揮発性メモリセルが配列され、複数個ずつのロックを含む複数のセルアレイ領域に分けられたメモリセルアレイを有する不揮発性半導体記憶装置のデータ消去制御方法であって、

前記メモリセルアレイの前記ロックの一乃至複数を選択して、消去される消去ロックとして選択されたロックのデータを一括消去するステップと、

前記メモリセルアレイの前記ロックのそれぞれに備えられ、前記ロックが前記消去ロックの一つかを示す消去情報を保持する消去情報保持手段の前記消去情報を保持するステップと、

前記複数のセルアレイ領域のそれぞれの前記消去情報を保持手段により保持される前記消去情報を順次読み出して、各前記ロックについて前記消去ロックか検索するステップと、を有し、

前記検索ステップは、前記消去情報を前記消去情報保持手段から読み出すとき、前記セルアレイ領域のそれぞれについて同時にロック毎に前記消去情報を読み出し、

さらに、

前記検索ステップにより検知された前記消去ロックに関して前記メモリセルの消去状態を確認するための消去ベリファイを実行し、消去が不十分な前記消去ロックについてデータ消去を繰り返す消去ベリファイステップを有し、

前記消去ベリファイステップは、前記検索ステップにより同じタイミングで読み出された前記消去情報を基にして検知された前記消去ロックについて同時並行に消去ベリファイを実行する

ことを特徴とする不揮発性半導体記憶装置のデータ消去制御方法。

**【請求項 1 4】**

電気的書き換え可能な不揮発性メモリセルが配列され、複数個ずつのロックを含む複数のセルアレイ領域に分けられたメモリセルアレイを有する不揮発性半導体記憶装置のデータ消去制御方法であって、

前記メモリセルアレイの前記ロックの一乃至複数を選択して、消去される消去ロックとして選択されたロックのデータを一括消去するステップと、

前記メモリセルアレイの前記ロックのそれぞれに備えられ、前記ロックが前記消去ロックの一つかを示す消去情報を保持する消去情報保持手段の前記消去情報を保持するステップと、

前記複数のセルアレイ領域のそれぞれの前記消去情報を保持手段により保持される前記消去情報を読み出して、前記セルアレイ領域のそれぞれについて前記消去ロックが存在するかどうかを検知するステップと、

前記検知ステップにより検知された前記消去ロックが存在する前記セルアレイ領域の前記消去ロックに関して前記メモリセルの消去状態を確認するための消去ベリファイを実行し、各前記ロックの前記消去情報を順次読み出すことにより前記消去ロックに関して消去ベリファイが実行され、消去が不十分な前記消去ロックについてデータ消去を繰り返す消去ベリファイステップと、を有する

ことを特徴とする不揮発性半導体記憶装置のデータ消去制御方法。

**【請求項 15】**

電気的書き換え可能な不揮発性メモリセルが配列され、複数個ずつのブロックを含む複数のセルアレイ領域に分けられたメモリセルアレイを有する不揮発性半導体記憶装置のデータ消去制御方法であって、

前記メモリセルアレイの前記ブロックの一乃至複数を選択して、消去される消去ブロックとして選択されたブロックのデータを一括消去するステップと、

前記セルアレイ領域のそれぞれが前記消去ブロックを含むかどうかを示すセルアレイ消去情報について、前記セルアレイ領域のそれぞれの消去情報保持手段で保持するステップと、

前記消去情報保持手段から前記セルアレイ消去情報を読み出して、前記セルアレイ領域のそれぞれについて少なくとも一つの前記消去ブロックが存在するかどうかを検知するステップと、

前記検知ステップにより検知された前記消去ブロックが存在する前記セルアレイ領域の前記消去ブロックに関して前記メモリセルの消去状態を確認するための消去ベリファイを実行し、各前記ブロックの前記消去情報を順次読み出すことにより前記消去ブロックに関して消去ベリファイが実行され、消去が不十分な前記消去ブロックについてデータ消去を繰り返す消去ベリファイステップと、を有する

ことを特徴とする不揮発性半導体記憶装置のデータ消去制御方法。

**【手続補正 2】**

【補正対象書類名】明細書

【補正対象項目名】0016

【補正方法】変更

【補正の内容】

【0016】

なおこの発明において、メモリセルアレイの中のブロック検索を同時並行的に行う複数のセルアレイ領域は、例えばウェルにより互いに分離されているものとする。この場合、複数のセルアレイ領域毎にロウデコーダ、カラムデコーダ及びセンスアンプが設けられるから、ブロック検索後のベリファイ読出し動作も、複数のセルアレイ領域について並行的に行うことができる。またこの発明は、メモリセルアレイの複数のセルアレイ領域が一つのウェルに形成されて物理的に分離されず、アドレスの割り当てのみにより区画されるものであってもよい。この場合、複数のセルアレイ領域にまたがってビット線が連続的に配設され、共通のセンスアンプが用いられるとして、ブロック検索後のベリファイ読出し動作は、複数のセルアレイ領域毎に順次行うことになる。

この発明に係る不揮発性半導体記憶装置の一態様は、電気的書き換え可能な不揮発性メモリセルが配列され、複数個ずつのブロックを含む複数のセルアレイ領域に分けられたメモリセルアレイと、前記メモリセルアレイの前記ブロックの一乃至複数を選択して、消去される消去ブロックとして選択されたブロックのデータを一括消去するデータ消去手段と、前記メモリセルアレイの前記ブロックのそれぞれに備えられ、前記ブロックが前記消去ブロックの一つかを示す消去情報を保持する消去情報保持手段と、前記複数のセルアレイ領域のそれぞれの前記消去情報保持手段により保持される前記消去情報を順次読み出して、各前記ブロックについて前記消去ブロックか検知するための検索手段と、を有し、前記検索手段は、前記検索手段が前記消去情報保持手段から前記消去情報を読み出すとき、前記セルアレイ領域のそれぞれについて同時にブロック毎に前記消去情報を読み出し、さらに、前記検索手段により検知された前記消去ブロックに関して前記メモリセルの消去状態を確認するための消去ベリファイを実行し、消去が不十分な前記消去ブロックについてデータ消去を繰り返す消去ベリファイ手段を有し、前記消去ベリファイ手段は、前記検索手段により同じタイミングで読み出された前記消去情報を基にして検知された前記消去ブロックについて同時に消去ベリファイを実行することを特徴とする。

この発明に係る不揮発性半導体記憶装置の他の態様は、電気的書き換え可能な不揮発性メモリセルが配列され、複数個ずつのブロックを含む複数のセルアレイ領域に分けられた

メモリセルアレイと、前記メモリセルアレイの前記ブロックの一乃至複数を選択して、消去される消去ブロックとして選択されたブロックのデータを一括消去するデータ消去手段と、前記メモリセルアレイの前記ブロックのそれぞれに備えられ、前記ブロックが前記消去ブロックの一つかを示す消去情報を保持する消去情報保持手段と、前記複数のセルアレイ領域のそれぞれの前記消去情報保持手段により保持される前記消去情報を読み出して、前記セルアレイ領域のそれぞれについて前記消去ブロックが存在するかどうかを検知する検知手段と、前記検知手段により検知された前記消去ブロックが存在する前記セルアレイ領域の前記消去ブロックに関して前記メモリセルの消去状態を確認するための消去ベリファイを実行し、各前記ブロックの前記消去情報を順次読み出すことにより前記消去ブロックに関して消去ベリファイが実行され、消去が不十分な前記消去ブロックについてデータ消去を繰り返す消去ベリファイ手段と、を有することを特徴とする。

この発明に係る不揮発性半導体記憶装置のさらに他の態様は、電気的書き換え可能な不揮発性メモリセルが配列され、複数個ずつのブロックを含む複数のセルアレイ領域に分けられたメモリセルアレイと、前記メモリセルアレイの前記ブロックの一乃至複数を選択して、消去される消去ブロックとして選択されたブロックのデータを一括消去するデータ消去手段と、前記セルアレイ領域のそれぞれが前記消去ブロックを含むかどうかを示すセルアレイ消去情報を前記セルアレイ領域のそれぞれについて保持する消去情報保持手段と、前記消去情報保持手段から前記セルアレイ消去情報を読み出して、前記セルアレイ領域のそれぞれについて少なくとも一つの前記消去ブロックが存在するかどうかを検知する検知手段と、前記検知手段により検知された前記消去ブロックが存在する前記セルアレイ領域の前記消去ブロックに関して前記メモリセルの消去状態を確認するための消去ベリファイを実行し、各前記ブロックの前記消去情報を順次読み出すことにより前記消去ブロックに関して消去ベリファイが実行され、消去が不十分な前記消去ブロックについてデータ消去を繰り返す消去ベリファイ手段と、を有することを特徴とする。

この発明に係るデータ消去制御方法の一態様は、電気的書き換え可能な不揮発性メモリセルが配列され、複数個ずつのブロックを含む複数のセルアレイ領域に分けられたメモリセルアレイを有する不揮発性半導体記憶装置のデータ消去制御方法であって、前記メモリセルアレイの前記ブロックの一乃至複数を選択して、消去される消去ブロックとして選択されたブロックのデータを一括消去するステップと、前記メモリセルアレイの前記ブロックのそれぞれに備えられ、前記ブロックが前記消去ブロックの一つかを示す消去情報を保持する消去情報保持手段の前記消去情報を保持するステップと、前記複数のセルアレイ領域のそれぞれの前記消去情報保持手段により保持される前記消去情報を順次読み出して、各前記ブロックについて前記消去ブロックか検索するステップと、を有し、前記検索ステップは、前記消去情報保持手段から前記消去情報を読み出すとき、前記セルアレイ領域のそれぞれについて同時にブロック毎に前記消去情報を読み出し、さらに、前記検索ステップにより検知された前記消去ブロックに関して前記メモリセルの消去状態を確認するための消去ベリファイを実行し、消去が不十分な前記消去ブロックについてデータ消去を繰り返す消去ベリファイステップを有し、前記消去ベリファイステップは、前記検索ステップにより同じタイミングで読み出された前記消去情報を基にして検知された前記消去ブロックについて同時並行に消去ベリファイを実行することを特徴とする。

この発明に係るデータ消去制御方法の他の態様は、電気的書き換え可能な不揮発性メモリセルが配列され、複数個ずつのブロックを含む複数のセルアレイ領域に分けられたメモリセルアレイを有する不揮発性半導体記憶装置のデータ消去制御方法であって、前記メモリセルアレイの前記ブロックの一乃至複数を選択して、消去される消去ブロックとして選択されたブロックのデータを一括消去するステップと、前記メモリセルアレイの前記ブロックのそれぞれに備えられ、前記ブロックが前記消去ブロックの一つかを示す消去情報を保持する消去情報保持手段の前記消去情報を保持するステップと、前記複数のセルアレイ領域のそれぞれの前記消去情報保持手段により保持される前記消去情報を読み出して、前記セルアレイ領域のそれぞれについて前記消去ブロックが存在するかどうかを検知するステップと、前記検知ステップにより検知された前記消去ブロックが存在する前記セルアレイ

イ領域の前記消去ブロックに関して前記メモリセルの消去状態を確認するための消去ベリファイを実行し、各前記ブロックの前記消去情報を順次読み出すことにより前記消去ブロックに関して消去ベリファイが実行され、消去が不十分な前記消去ブロックについてデータ消去を繰り返す消去ベリファイステップと、を有することを特徴とする。

この発明に係るデータ消去制御方法のさらに他の様は、電気的書き換え可能な不揮発性メモリセルが配列され、複数個ずつのブロックを含む複数のセルアレイ領域に分けられたメモリセルアレイを有する不揮発性半導体記憶装置のデータ消去制御方法であって、前記メモリセルアレイの前記ブロックの一乃至複数を選択して、消去される消去ブロックとして選択されたブロックのデータを一括消去するステップと、前記セルアレイ領域のそれぞれが前記消去ブロックを含むかどうかを示すセルアレイ消去情報について、前記セルアレイ領域のそれぞれの消去情報保持手段で保持するステップと、前記消去情報保持手段から前記セルアレイ消去情報を読み出して、前記セルアレイ領域のそれぞれについて少なくとも一つの前記消去ブロックが存在するかどうかを検知するステップと、前記検知ステップにより検知された前記消去ブロックが存在する前記セルアレイ領域の前記消去ブロックに関して前記メモリセルの消去状態を確認するための消去ベリファイを実行し、各前記ブロックの前記消去情報を順次読み出すことにより前記消去ブロックに関して消去ベリファイが実行され、消去が不十分な前記消去ブロックについてデータ消去を繰り返す消去ベリファイステップと、を有することを特徴とする。