

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H01L 23/498 (2006.01)

H01L 21/48 (2006.01)

H05K 1/14 (2006.01)



[12] 发明专利申请公布说明书

[21] 申请号 200710301169.0

[43] 公开日 2008 年 7 月 2 日

[11] 公开号 CN 101211888A

[22] 申请日 2007. 12. 26

[21] 申请号 200710301169.0

[30] 优先权

[32] 2006. 12. 27 [33] JP [31] 2006 - 351000

[71] 申请人 新光电气工业株式会社

地址 日本长野县

[72] 发明人 荒井直 小林敏男

[74] 专利代理机构 北京三友知识产权代理有限公司
代理人 党晓林

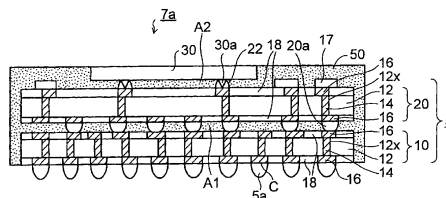
权利要求书 2 页 说明书 13 页 附图 7 页

[54] 发明名称

布线基板及其制造方法以及半导体装置

[57] 摘要

本发明涉及一种布线基板及其制造方法以及半导体装置。在根据本发明的布线基板中，通过在均具有能够在上侧与下侧之间形成电连接的布线图案的多个单元布线板通过连接端子彼此连接的状态下叠置所述多个单元布线板而构成基底布线板，在该基底布线板上通过连接端子叠置硅插入件，并在所述多个单元布线板之间的间隙以及所述基底布线板与所述硅插入件之间的间隙中填充树脂部，该树脂部用作使所述基底布线板和所述硅插入件成一体的基板。



1. 一种布线基板，该布线基板包括：

基底布线板，该基底布线板通过在多个单元布线板经由连接端子彼此连接的状态下叠置所述多个单元布线板而构成，每个所述单元布线板均具有能够在上侧与下侧之间形成电连接的布线图案；

硅插入件，该硅插入件叠置在所述基底布线板上，具有能够在上侧与下侧之间形成电连接的布线图案，并且通过连接端子连接到所述基底布线板的布线图案；以及

树脂部，该树脂部填充在所述多个单元布线板之间的间隙以及所述基底布线板与所述硅插入件之间的间隙中，从而使所述基底布线板和所述硅插入件成一体。

2. 根据权利要求1所述的布线基板，其中，

所述树脂部形成为从所述间隙连接到所述基底布线板侧和所述硅插入件侧，并且

所述硅插入件在使其上表面露出的状态下嵌入所述树脂部。

3. 根据权利要求1所述的布线基板，其中，

所述单元布线板以这种方式构成，即，在绝缘层的两个表面侧上分别形成所述布线图案，该布线图案通过通孔导电层彼此连接，并且

所述连接端子设置在位于所述多个单元布线板之中的布置于上侧的单元布线板的下侧的布线图案上。

4. 根据权利要求1所述的布线基板，其中，半导体芯片和无源元件中的任一个或二者安装成在嵌入所述树脂部的同时连接到所述基底布线板。

5. 根据权利要求4所述的布线基板，其中，所述半导体芯片通过倒装芯片结合连接到所述多个单元布线板之中的位于下侧的单元布线板上，并且嵌入填充在所述单元布线板之间的所述树脂部中。

6. 根据权利要求1所述的布线基板，其中，

所述树脂部含有填料，

所述树脂部的热膨胀系数为 7 ppm/°C 至 20 ppm/°C，并且其弹性模量为 15 GPa 至 25 GPa。

7. 一种半导体装置，该半导体装置包括：

根据权利要求 1 至 6 中任一项所述的布线基板；以及
半导体芯片，该半导体芯片安装成连接到所述硅插入件的上表面侧的所述布线图案上。

8. 一种制造布线基板的方法，该方法包括以下步骤：

制备基底布线板，该基底布线板通过在均具有能够在上侧与下侧之间形成电连接的布线图案的多个单元布线板经由连接端子彼此连接的状态下，叠置所述多个单元布线板而构成，并通过将硅插入件经由连接端子连接到所述基底布线板的布线图案而获得附有插入件的布线基板；以及

通过在所述附有插入件的布线基板上布置成型模，然后通过真空传递成型在所述多个单元布线板之间的间隙以及所述基底布线板与所述硅插入件之间的间隙中填充树脂而形成使所述基底布线板和所述硅插入件成一体树脂部。

9. 根据权利要求 8 所述的制造布线基板的方法，其中，在形成所述树脂部的步骤中，所述成型模由下模和下表面具有凹部的上模构成，并且

在所述上模的凹部侧的表面上形成用于使所述上模与所述树脂部分离的剥离膜。

10. 根据权利要求 8 所述的制造布线基板的方法，其中，
所述树脂部含有填料，
所述树脂部的热膨胀系数为 7 ppm/°C 至 20 ppm/°C，并且
其弹性模量为 15 GPa 至 25 GPa。

布线基板及其制造方法以及半导体装置

技术领域

本发明涉及一种布线基板及其制造方法以及一种半导体装置，具体涉及一种可与高性能半导体芯片的安装相对应的硅插入件内置布线基板及其制造方法以及一种半导体装置。

背景技术

在现有技术中，存在这样的半导体装置，其中在其内的布线基板上安装诸如 CPU 的半导体芯片。对于在其上安装半导体芯片的布线基板，通常使用其中布线以微小间距形成为多个层的积层（build-up）布线板。

近年来，伴随着半导体芯片性能的进一步提高，连接电极已具有更小的间距。由于使积层布线板的布线之间的间距更小受到了限制，已经开始难以直接在积层布线板上安装这种半导体芯片。对于针对该困难的对策，已经提出了一种方法，其中通过在半导体芯片与积层布线板之间的硅插入件使二者连接，该硅插入件具有能够在上侧与下侧之间形成电连接的微小布线。

专利文献 1（日本特开 2001-102479 号公报）描述到，为了减小半导体芯片中布线层的数量，将半导体芯片中的布线的功能转移给插入件，并通过半导体芯片与布线基板之间的插入件将半导体芯片安装在布线基板上。

专利文献 2（日本特开 2004-273938 号公报）描述到，在上装置单元与下装置单元之间布置插入件基板。在上装置单元中，半导体元件安装在具有外部连接端子的第一布线基板上。在下装置单元中，半导体元件安装在具有连接电极的第二布线基板上。

如上所述，对于性能较高的半导体芯片，积层布线板中的布线还是需要以微小间距形成多个层，而且需要引入硅插入件。因此，容易增加

半导体装置的成本并降低其产量。

例如，在从积层布线板的通孔接合区（land）拉出布线从而布置与硅插入件连接的插入件焊盘时，存在这样的情况，即，通孔接合区在拉出布线的中途变为障碍，从而不可能拉出布线。因此，需要增加积层布线板的布线层的数量来解决该问题。

这时，在现有技术的积层布线板的情况下，即使在可通过仅在一个表面侧添加布线来解决该问题时，也必须在核心基板的两个表面侧上对称地形成布线，从而防止出现翘曲，因此出现了花费不必要开支的问题。

如上所述，在现有技术的积层布线板的情况下，在使其与高性能半导体芯片相对应时，形成不必要的布线是必需的。因此，在一些情况下布线层的数量变得巨大，导致出现成本增大产量降低的担忧。另外，在将硅插入件连接到积层布线板的顶部以构造插入件内置布线基板时，需要具有高可靠性的结构。

发明内容

本发明的目的在于提供一种布线基板及其制造方法，以及一种半导体装置，在该布线基板中可根据硅插入件的规格将布线图案的层数设定为必要的最小值，并且简化了制造步骤从而以低成本和高产量制造，并且内置有硅插入件的布线基板具有高可靠性。

本发明涉及一种布线基板，该布线基板包括：基底布线板，该基底布线板通过在多个单元布线板经由连接端子彼此连接的状态下叠置所述多个单元布线板而构成，每个所述单元布线板均具有能够在上侧与下侧之间形成电连接的布线图案；硅插入件，该硅插入件叠置在所述基底布线板上，具有能够在上侧与下侧之间形成电连接的布线图案，并且通过连接端子连接到所述基底布线板的布线图案；以及树脂部，该树脂部填充在所述多个单元布线板之间的间隙以及所述基底布线板与所述硅插入件之间的间隙中，从而使所述基底布线板和所述硅插入件成一体。

构成本发明的布线基板的所述基底布线板以这样的方式构成，即，将具有能够在上侧与下侧之间形成电连接的布线图案的多个单元布线板

沿厚度方向叠置，使所述多个单元布线板通过连接端子彼此连接。供在其上安装高性能半导体芯片的、具有微小布线的所述硅插入件通过所述连接端子连接在所述基底布线板上。

另外，所述多个单元布线板之间的间隙以及所述基底布线板与所述硅插入件之间的间隙填充有所述树脂部，所述树脂部用作使所述基底布线板和所述硅插入件成一体的基板。所述硅插入件在使其供安装半导体芯片的上表面露出的状态下嵌入所述树脂部。

在根据本发明的布线基板中，高性能半导体芯片的具有狭窄间距的连接电极连接到具有微小布线的所述硅插入件，并且所述间距从所述硅插入件变换到所述基底布线板。

在本发明中，具有能够在上侧与下侧之间形成电连接的布线图案的所述单元布线板用作一个单元，并且彼此叠置连接以构成所述基底布线板。从而，与现有技术的积层布线板不同，当布线层的层数增加时，不必考虑防止翘曲而在核心基板的两个表面上对称形成布线图案。此外，所述基底布线板可以根据所述硅插入件的规格而构成有必要的最小层数的布线图案。因此，不会由于形成不必要的布线图案而导致成本增加而产量降低。

在本发明的一个优选方式中，使用含有大量填料（作为一个实施例，含有 85%至 90%的硅石填料的环氧树脂）的成型复合树脂作为所述树脂部的材料。所述树脂部的热膨胀系数为 7 ppm/°C 至 20 ppm/°C，弹性模量为 15 GPa 至 25 GPa。通过用这样的树脂材料形成所述树脂部，可使所述硅插入件、所述基底布线板和所述树脂部之间的热膨胀系数近似，而不是采用普通树脂材料的情况。这样，可抑制所述布线基板出现翘曲。另外，所述树脂部由具有高弹性模量的树脂材料形成。从而，所述树脂部用作具有高刚度的基板以一体支撑所述基底布线板和所述硅插入件。

这样，根据本发明，所述基底布线板和所述硅插入件用具有高刚度的树脂密封以抑制翘曲的出现，从而构成具有高可靠性的布线基板。

而且，本发明涉及一种制造布线基板的方法，该方法包括以下步骤：制备基底布线板，该基底布线板通过在均具有能够在上侧与下侧之间形

成电连接的布线图案的多个单元布线板经由连接端子彼此连接的状态下，叠置所述多个单元布线板而构成，通过将硅插入件经由连接端子连接到所述基底布线板的布线图案而获得附有插入件的布线基板；以及通过在所述附有插入件的布线基板上布置成型模，然后通过真空传递成型在所述多个单元布线板之间的间隙以及所述基底布线板与所述硅插入件之间的间隙中填充树脂而形成使所述基底布线板和所述硅插入件成一体的树脂部。

通过采用根据本发明的制造布线基板的方法，可容易地制造上述布线基板。根据本发明，首先叠置多个单元布线板以形成所述基底布线板。然后，将所述硅插入件连接在所述基底布线板上以获得所述附有插入件的布线基板。之后，在所述附有插入件的布线基板上布置成型模。之后，通过真空传递成型在所述多个单元布线板之间的间隙以及所述基底布线板与所述硅插入件之间的间隙中填充树脂。真空传递成型的使用使得即使在使用含有大量填料的成型复合树脂的情况下，也能够将树脂可靠地填充在微小间隙中。

如上所述，可通过在其中单元布线板彼此叠置的基底布线板上布置硅插入件，并用树脂填充它们之间的间隙而构成根据本发明的布线基板。因此，所述布线基板以低成本高产量制造，并获得高可靠性。

附图说明

图 1 是表示根据本发明实施方式的布线基板的制造方法的剖视图（部分 1）。

图 2 是表示根据本发明实施方式的布线基板的制造方法的剖视图（部分 2）。

图 3 是表示根据本发明实施方式的布线基板的制造方法的剖视图（部分 3）。

图 4 是表示根据本发明实施方式的布线基板的制造方法的剖视图（部分 4）。

图 5 是表示根据本发明实施方式的布线基板的制造方法的剖视图

(部分 5)。

图 6 是表示根据本发明实施方式的布线基板的制造方法的剖视图(部分 6)。

图 7 是表示根据本发明实施方式的 LGA(平面栅格阵列)型插入件内置布线基板的剖视图。

图 8 是表示根据本发明实施方式的 BGA(球栅格阵列)型插入件内置布线基板的剖视图。

图 9 是表示根据本发明实施方式的修改例的插入件内置布线基板的剖视图。

图 10 是表示根据本发明的实施方式的半导体装置的剖视图。

图 11 是表示根据本发明实施方式的修改例的半导体装置的剖视图。

具体实施方式

下面将参照附图说明本发明的实施方式。

图 1 至图 6 都是表示根据本发明实施方式的布线基板的制造方法的剖视图,图 7 至图 9 都是表示根据本发明实施方式的布线基板的剖视图,同样,图 10 和图 11 都是表示半导体装置的剖视图。

首先,在根据该实施方式的布线基板的制造方法中,如图 1 所示,制备片状第一单元布线板 10 和片状第二单元布线板 20,它们分别具有能够在上侧与下侧之间形成电连接的布线图案 16。在第一单元布线板 10 中,在绝缘层 12 中形成通孔 12x,绝缘层 12 例如由含有玻璃纤维的环氧树脂(预浸渍物)等制成。每个通孔 12x 都填充有由铜等制成的通孔导电层 14。

另外,在绝缘层 12 的两个表面侧上形成由铜等制成的布线图案 16。在两个表面侧上的布线图案 16 通过通孔导电层 14 彼此连接。此外,在绝缘层 12 的两个表面侧上形成具有开口的阻焊膜 18,所述开口设置在布线图案 16 的连接部分上。

在第二单元布线板 20 中,与第一单元布线板 10 类似,在绝缘层 12 的两个表面侧上形成布线图案 16,并且布线图案 16 通过通孔 12x 中的通

孔导电层 14 彼此连接。此外，与第一单元布线板 10 类似，在绝缘层 12 的两个表面侧上形成具有开口的阻焊膜 18，所述开口设置在布线图案 16 的连接部分上。而且，在第二单元布线板 20 的上表面侧上安装电容器元件 17 使其连接到布线图案 16。注意，除了电容器 17 之外，还可以在该上表面侧上安装诸如电阻元件或电感元件的无源元件。

此外，在第二单元布线板 20 中，在绝缘层 12 的下表面侧上的布线图案 16 的连接部分上设置连接端子 20a。连接端子 20a 由银（Ag）膏、焊膏、焊球、外表面上覆盖有焊料的铜球、金块等形成，高度设定为 30 μm 至 100 μm 。

第一单元布线板 10 和第二单元布线板 20 的各布线图案 16 通过以下方法形成。首先，在绝缘层 12 中形成通孔 12x。随后，通过电镀法形成从通孔 12x 的内侧连接到绝缘层 12 的两个表面的金属层。之后，通过光刻和蚀刻对金属层构图。或者，可基于对覆铜层压板的处理而在两个表面侧上形成布线图案。第一单元布线板 10 和第二单元布线板 20 的各布线图案 16 设定为具有例如 30 μm 至 50 μm 的最小宽度。

顺便提及，在上述实施方式中，第一单元布线板 10 和第二单元布线板 20 的布线图案 16 在两个表面侧上形成为一个层。然而，各布线图案 16 可在绝缘层 12 的两个表面侧上层压为 n 层（n 是 2 以上的整数）。第一单元布线板 10 和第二单元布线板 20 可以是柔性布线板，或者可以是刚性布线板。

随后，如图 2 所示，将第二单元布线板 20 布置在第一单元布线板 10 上，使得第二单元布线板 20 的连接端子 20a 可以与第一单元布线板 10 上侧的布线图案 16 的连接部分对应。此外，在 180℃至 220℃的温度下对其进行热处理，使得第二单元布线板 20 的连接端子 20a 接合到第一单元布线板 10 的上表面上的布线图案 16 的连接部分。当第二单元布线板 20 的连接端子 20a 由金块形成时，在第一单元布线板 10 的布线图案 16 的连接部分上形成金层，并且通过超声波结合而将金层连接到连接端 20a 上。

随后，如图 3 所示，均具有两层布线图案 16 的第一单元布线板 10

和第二单元布线板 20 在厚度方向上以三维方式叠置并连接,从而构成基底布线板 5。基底布线板 5 构造成具有四层布线图案 16,它们利用插设在其间的通孔导电层 14 和连接端子 20a 彼此连接,并且在最上面的布线图案 16 上安装电容器元件 17。顺便提及,可以在第一单元布线板 10 的上表面上的布线图案 16 上设置连接端子,以代替在第二单元布线板 20 上设置连接端子 20a。

接着,如图 4 所示,制备具有能够在上侧与下侧之间形成电连接的布线图案 36 的硅插入件 30。在硅插入件 30 中,在硅基板 32 中设置通孔 32x,并在硅基板 32 的两个表面以及通孔 32x 的内表面上形成绝缘层 33。通孔 32x 填充有由铜等形成的通孔导电层 34。另外,在硅基板 32 的两个表面侧上,形成由铜等制成的布线图案 36。布线图案 36 通过通孔导电层 34 彼此连接。

因为硅插入件 30 通过半导体集成电路的制造处理制成,所以硅插入件 30 以比上述基底布线板 5 的布线图案 16 的情况微小得多的间距形成,其最小宽度形成为在例如 $3\text{ }\mu\text{m}$ 至 $5\text{ }\mu\text{m}$ 的范围内。此外,在硅插入件 30 的下表面的布线图案 36 上形成均由金块等制成且高度为 $30\text{ }\mu\text{m}$ 至 $100\text{ }\mu\text{m}$ 的连接端子 30a。注意,硅插入件 30 的布线图案 36 可在硅基板 32 的两个表面侧上以任意层数叠置。

而且如图 4 所示,在基底布线板 5 的最上面的布线图案 16 上的用于插入件的连接部分上形成焊材 22。焊材 22 由焊球或焊膏形成。随后,将硅插入件 30 布置在基底布线板 5 上,使得硅插入件 30 的连接端子 30a 与基底布线板 5 上的焊材 22 对应。另外,在 180°C 至 220°C 的温度下进行热处理,使插入件 30 的连接端子 30a 接合到设置在基底布线板 5 上的焊材 22,从而电连接到基底布线板 5 的布线图案 16。

从而,如图 5 所示,硅插入件 30 叠置成以三维方式连接到基底布线板 5 上,借此获得附有插入件的布线基板 6。此时,在第一单元布线板 10 与第二单元布线板 20 之间以及第二单元布线板 20 与硅插入件 30 之间存在间隙,这些间隙分别与第二单元布线板 20 的连接端子 20a 的厚度以及硅插入件 30 的连接端子 30a 的厚度对应。

接着,如图6所示,制备基本由下模42和上模44构成的成型模40。然后,将图5的附有插入件的布线基板6布置在下模42上。另外,在附有插入件的布线基板6上布置下表面侧具有凹部44x的上模44。在上模44的下表面上设置剥离膜46,使得附有插入件的布线基板6的硅插入件30的上表面处于被剥离膜46压住的状态。剥离膜46保护硅插入件30,而且用作使上模44与填充在模中的树脂容易分开的剥离层。

另外,在下模42的周边部分上布置围绕附有插入件的布线基板6的间隔件48,并且其位于沿着附有插入件的布线基板6的一侧的区域上,通过间隔件48和上模44构造树脂引入部R。布置在除树脂引入部R之外的区域上的另一间隔件48与布置在上模44下方的剥离膜46接触,从而可在该处停止树脂引入。

这样,将附有插入件的布线基板6插设在下模42与上模44之间,借此形成树脂引入部R和待填充树脂的空间A,空间A与树脂引入部R连通。待填充树脂的空间A包括:第一单元布线板10与第二单元布线板20之间的间隙A1;第二单元布线板20与硅插入件30之间的间隙A2;基底布线板5的外周面与成型模40之间的间隙A3;以及硅插入件30周围的间隙A4。

接着,还如图6所示,通过树脂引入部R将熔融树脂引入由成型模40构成的空间A内。此时,在通过排出空气而使空间A减压(或抽成真空)的状态下引入树脂。从而通过树脂引入部R将树脂引入成型模40中的空间A内,使得树脂填充在第一单元布线板10与第二单元布线板20之间的间隙A1、第二单元布线板20与硅插入件30之间的间隙A2等等之中。

此外,在推入空间A的树脂被热处理并固化之后,将成型模40与附有插入件的布线基板6分离以露出树脂。此时,剥离膜46位于上模44的下表面上。因此,上模44可以容易地与树脂分离。之后,破坏树脂引入部R上形成的树脂并将其丢弃。

从而,如图7所示,树脂填充在第一单元布线板10与第二单元布线板20之间的间隙A1、第二单元布线板20与硅插入件30之间的间隙A2

等等之中，从而形成将基底布线板 5 和硅插入件 30 结合成一体的树脂部 50。顺便提及，当第一单元布线板 10 与第二单元布线板 20 之间的间隙 A1 以及第二单元布线板 20 与硅插入件 30 之间的间隙 A2 相当宽（大约 100 μm ）时，可在不对空间 A 进行减压的大气状态下用树脂填充空间 A。

对于树脂部 50 的材料，优选使用含有 85%至 90%的直径大约为 30 μm 以下的硅石填料的环氧树脂（成型复合树脂）。其热膨胀系数为 7 ppm/ $^{\circ}\text{C}$ 至 20 ppm/ $^{\circ}\text{C}$ ，弹性模量为 15 GPa 至 25 GPa。树脂部 50 用作将基底布线板 5 和插入件 30 结合成一体的基板。通过采用具有上述性质的树脂材料，树脂部 50 能够具有足够的刚度，而且能够如稍后所述那样抑制翘曲的出现。

另外，在通过毛细作用利用液体树脂填充间隙的方法中，通常特别难以用含有大量填料的树脂填充狭窄间隙。在该实施方式中，即使在第一单元布线板 10 与第二单元布线板 20 之间的间隙 A1 以及第二单元布线板 20 与硅插入件 30 之间的间隙 A2 相当窄（例如 30 μm ）时，由于通过真空传递成型进行树脂填充，因而也可以高度可靠地用含有大量填料的树脂填充狭窄间隙。

通过上述方式，如图 7 所示，获得根据该实施方式的插入件内置布线基板 7。如图 7 所示，在根据该实施方式的插入件内置布线基板 7 中，第二单元布线板 20 在厚度方向上叠置成连接到第一单元布线板 10，以构造基底布线板 5。

在第一单元布线板 10 中，布线图案 16 形成在绝缘层 12 的两个表面侧上，并且布线图案 16 通过填充在绝缘层 12 的通孔 12x 中的通孔导电层 14 彼此连接。另外，在绝缘层 12 的两个表面侧上分别设置在布线图案 16 的连接部分上具有开口的阻焊膜 18。

在第二单元布线板 20 中，与第一单元布线板 10 类似，布线图案 16 形成在绝缘层 12 的两个表面侧上，通过通孔导电层 14 彼此连接。在绝缘层 12 的两个表面侧上分别设置在布线图案 16 的连接部分上具有开口的阻焊膜 18。此外，在第二单元布线板 20 的上表面上安装电容器元件 17 使其连接到布线图案 16。另外，在绝缘层 12 的下表面侧上的布线图

案 16 的连接部分上设置连接端子 20a。

随后, 将第二单元布线板 20 的连接端子 20a 接合到第一单元布线板 10 的布线图案 16 的连接部分而与其电连接。

另外, 硅插入件 30 沿厚度方向叠置成连接到基底布线板 5 上。在硅插入件 30 中, 如以上参照图 4 所述, 布线图案 36 形成在硅基板 32 的两个表面侧上, 使得布线图案 36 通过通孔导电层 34 彼此连接。在硅基板 32 的下表面上的布线图案 36 的连接部分上设置由金块等形成的连接端子 30a。硅插入件 30 的连接端子 30a 通过使用焊材 22 接合到基底布线板 5 的布线图案 16 的连接部分。

而且, 第一单元布线板 10 与第二单元布线板 20 之间的间隙 A1 以及第二单元布线板 20 与硅插入件 30 之间的间隙 A2 填充有树脂部 50。树脂部 50 一体形成而从这些间隙 A1、A2 连接到基底布线板 5 和硅插入件 30 侧。

基底布线板 5 和硅插入件 30 的侧表面被树脂部 50 覆盖, 并且安装在基底布线板 5 上的电容器元件 17 嵌入树脂部 50 中。硅插入件 30 在使其作为半导体芯片安装表面的上表面露出的状态下嵌入树脂部 50 中。并且, 硅插入件 30 的上表面和树脂部 50 的上表面构成同一表面。

这样, 基底布线板 5 和硅插入件 30 与树脂部 50 结合成一体, 使得树脂部 50 用作插入件内置布线基板 7 的基板。图 7 表示作为 LGA (平面栅格阵列) 型使用的外部连接类型的实施例, 基底布线板 5 的下表面上的布线图案 16 的连接部分 C 用作接合区。

在该实施方式中, 对于树脂部 50 的材料, 使用热膨胀系数为 7 ppm/°C 到 20 ppm/°C 的树脂以防止出现上述翘曲。硅插入件 30 的热膨胀系数近似为 3 ppm/°C, 基底布线板 5 的热膨胀系数近似为 18 ppm/°C。为此, 可以使硅插入件 30、基底布线板 5 和树脂部 50 之间的热膨胀系数近似, 而不是采用普通树脂材料 (热膨胀系数: 40 ppm/°C 到 100 ppm/°C) 的情况。

当硅插入件 30、基底布线板 5 和树脂部 50 之间的热膨胀系数差别很大时, 可能由于例如在树脂被热处理并固化时因热膨胀系数不同而产

生热应力，从而在插入件内置布线基板 7 中出现翘曲。在出现翘曲时，在后处理中可能发生处理故障，这些部件安装在母板上时的接合可靠性可能会降低，或者可能出现类似问题。

然而，在该实施方式中，因为如以上所述使硅插入件 30、基底布线板 5 和树脂部 50 之间的热膨胀系数近似，所以可以抑制插入件内置布线基板 7 出现翘曲，因此可提高可靠性。

此外，通过真空传递成型，第一单元布线板 10 与第二单元布线板 20 之间的间隙 A1 以及第二单元布线板 20 与硅插入件 30 之间的间隙 A2 可靠地填充有树脂，从而形成树脂部 50。另外，因为树脂部 50 由具有高弹性模量的树脂材料形成，所以树脂部 50 用作具有高刚度并且一体支撑基底布线板 5 和硅插入件 30 的基板。

而且，在该实施方式中，第一单元布线板 10 和第二单元布线板 20 用作一个单元，其中布线图案 16 在绝缘层 12 的两个表面侧上彼此连接，并且叠置而构成基底布线板 5。

因此，与现有技术的积层布线板不同，布线图案不需要对称形成在核心基板的两个表面上以防止翘曲，并且基底布线板 5 可以根据硅插入件 30 的规格而构成有必要的最小层数的布线图案。因此，不必形成无用的布线图案，从而不会由于形成无用的布线图案而增加成本，降低产量。

注意，在该实施方式中，虽然通过彼此叠置第一单元布线板 10 和第二单元布线板 20 而构成基底布线板 5，但是单元布线板的层压层数可根据设计规格任意设定为数量 n (n : 不小于 2 的整数)。

而且，如在图 8 所示的插入件内置基板 7a 中那样，可在图 7 的插入件内置布线基板 7 的下表面侧上的布线图案 16 的连接部分 C 上安装焊球等，以设置外部连接端子 5a，从而插入件内置布线基板 7 可用作 BGA (球栅格阵列) 型。或者，当插入件内置布线基板 7 用作 PGA (针脚栅格阵列) 型时，在插入件内置布线基板 7 的下表面侧上的布线图案 16 的连接部分 C 上设置引脚。

图 9 表示根据该实施方式的修改例的插入件内置布线基板 7b。在根据该修改例的插入件内置布线基板 7b 中，半导体芯片 60 (LSI 芯片) 的

凸起 60a 通过倒装芯片 (flip-chip) 结合连接到图 8 的插入件内置布线基板 7a 的第一单元布线板 10 的上表面上的布线图案 16 的连接部分。半导体芯片 60 嵌入树脂部 50 中。第一单元布线板 10 与半导体芯片 60 之间的间隙也被树脂部 50 填充。

半导体芯片 60 容纳在一空间中, 该空间形成的高度与第二单元布线板 20 的连接端子 20a 对应。半导体芯片 60 被树脂部 50 密封。第二单元布线板 20 的连接端子 20a 的高度根据半导体芯片 60 的厚度调节成使得半导体芯片 60 可容纳在第一单元布线板 10 与第二单元布线板 20 之间。而且在根据修改实施例的插入件内置布线基板 7b 中, 通过上述真空传递成型填充树脂部 50。

图 10 表示根据该实施方式的半导体装置 8。半导体装置 8 以这样的方式构成, 即, 半导体芯片 70 (LSI 芯片) 的凸起 70a 安装成通过倒装芯片结合连接到图 8 的插入件内置布线基板 7a 的硅插入件 30 的上表面上的布线图案 36 (图 4) 的连接部分。安装在基底布线板 5 上的电容器元件 17 连接在半导体芯片 70 的电源线与接地线之间, 并且用作去耦电容器。

因为半导体芯片 70 (硅芯片) 安装在热膨胀系数与半导体芯片 70 的相同的硅插入件 30 上, 所以可抑制半导体装置 8 出现翘曲。此外, 在需要时, 硅插入件 30 与半导体芯片 70 之间的间隙中可不填满树脂。

注意, 在采用从一个布线基板分别获得多个布线基板的多重生产的情况下, 在安装半导体芯片 70 之前或之后将布线基板切下。

另一实施方式可如下构造。首先, 制备两个单元, 每个单元均具有在基底布线板 5 上安装硅插入件 30 的结构。所述单元通过连接端子彼此对称地连接。从而可采用这样的实施方式, 其中在布线基板的两个表面侧上布置硅插入件, 并在两个表面上安装半导体芯片。在该实施方式中, 外部连接端子连接到位于布线基板的下表面侧的周边处的布线图案。

图 11 表示根据本发明实施方式的修改例的半导体装置 8a。如图 11 所示, 根据该修改例的半导体装置 8a 以这样的方式构成, 即, 半导体芯片 70 的凸起 70a 通过倒装芯片结合连接到图 9 的插入件内置布线基板 7b

的插入件 30。

在该实施方式的半导体装置 8、8a 中，即使在安装具有间距狭窄的连接电极的高性能半导体装置 70 时，也可以通过将半导体芯片 70 安装在具有与半导体芯片 70 的连接电极对应的布线图案的硅插入件 30 上，而在变换半导体芯片 70 的连接电极间距的同时将半导体芯片 70 电连接到基底布线板 5。

如上所述，该实施方式中的基底布线板 5 可通过根据硅插入件的规格叠置必要的最小数量的单元布线板来构造。因此，可降低半导体装置的成本，提高其产量并简化其制造步骤。

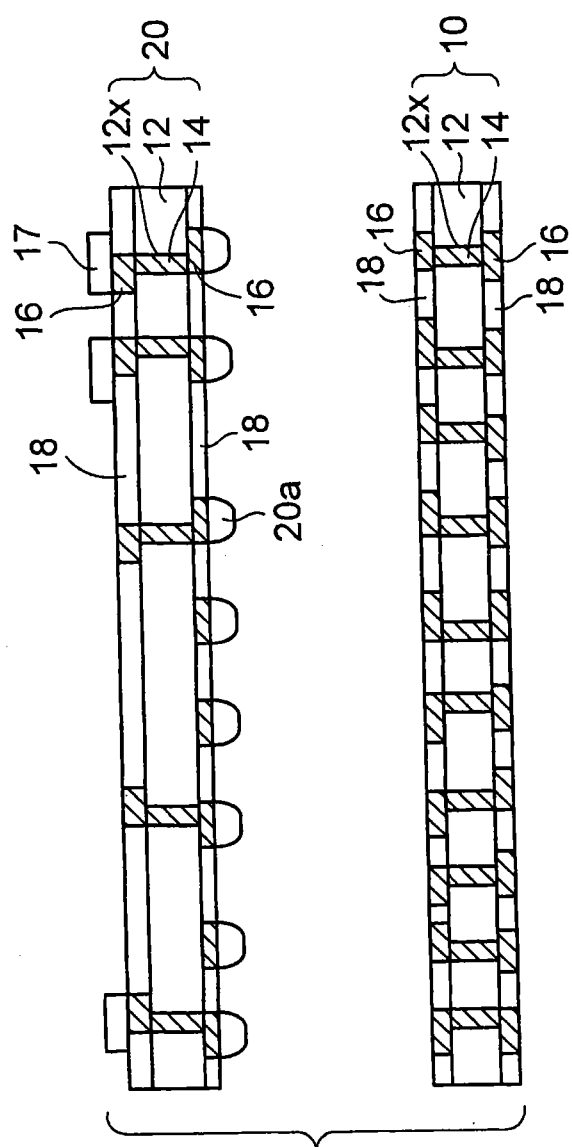


图 1

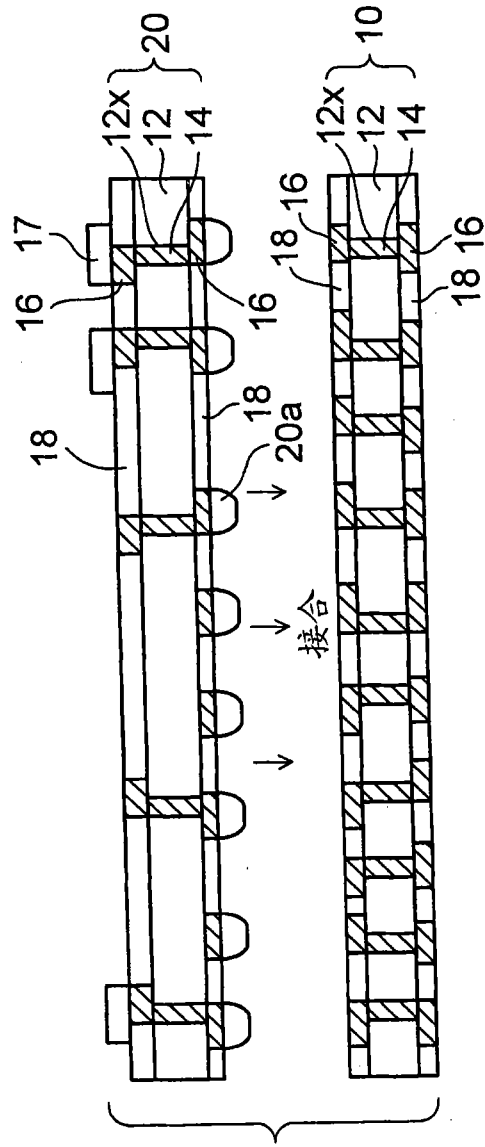


图 2

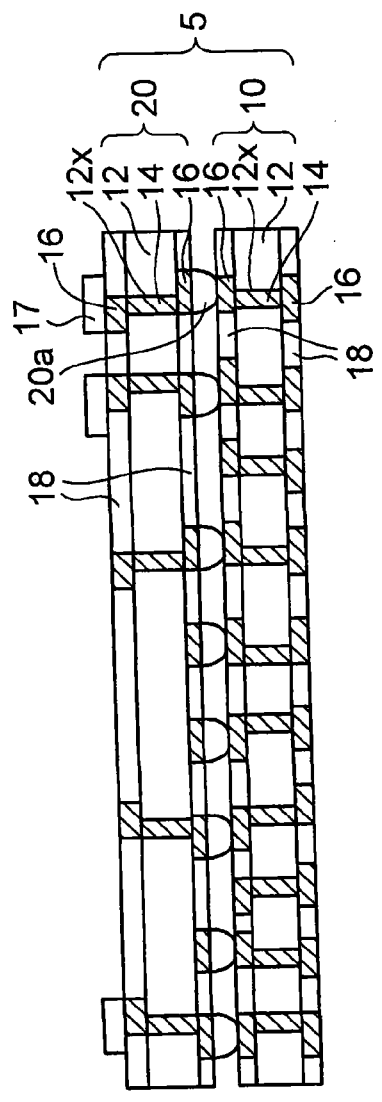


图 3

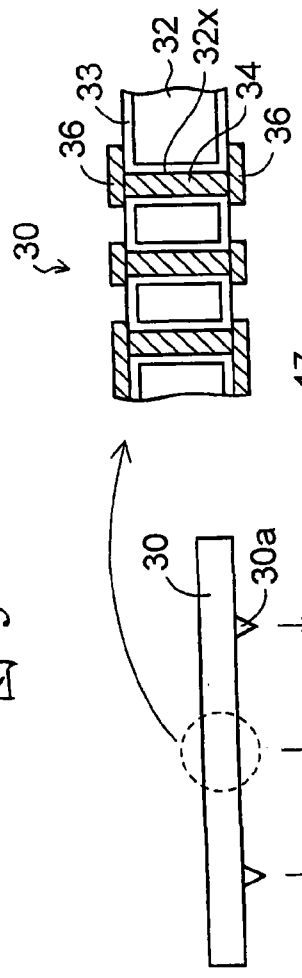
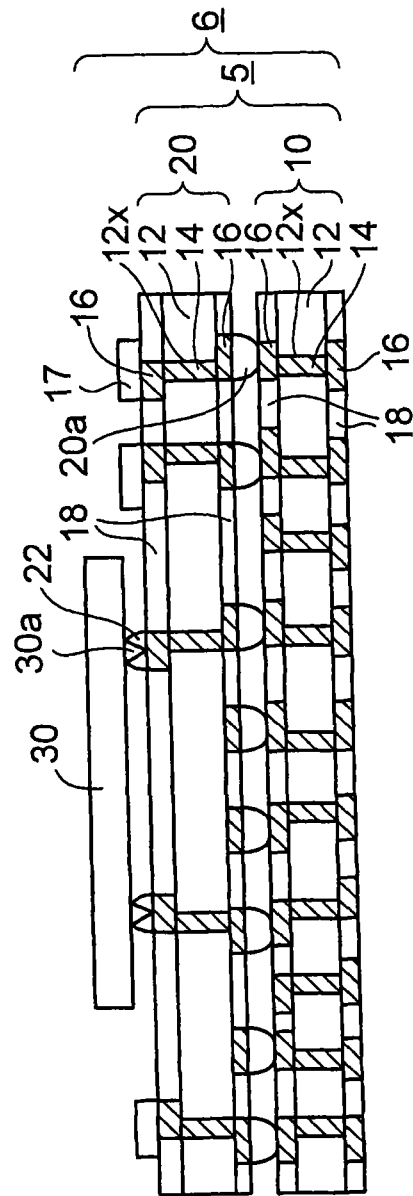


图 4



五

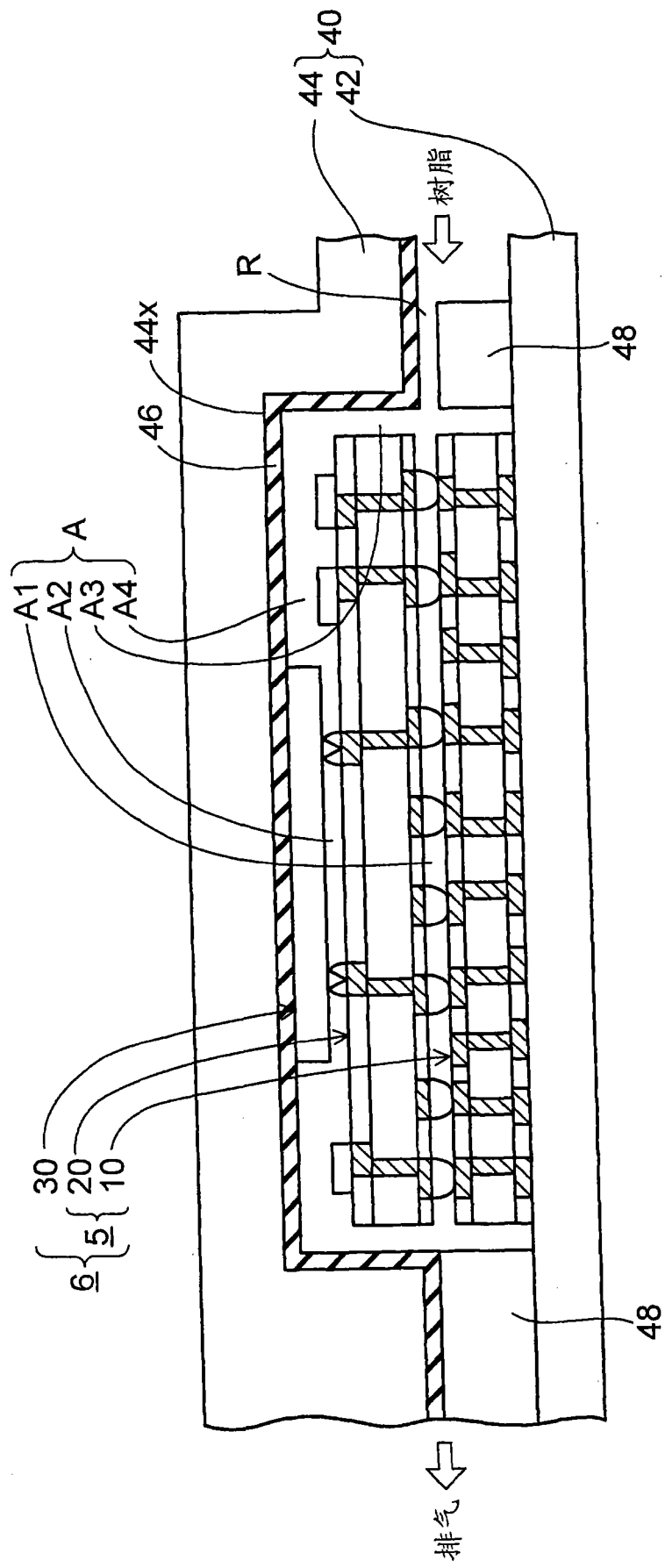


图 6

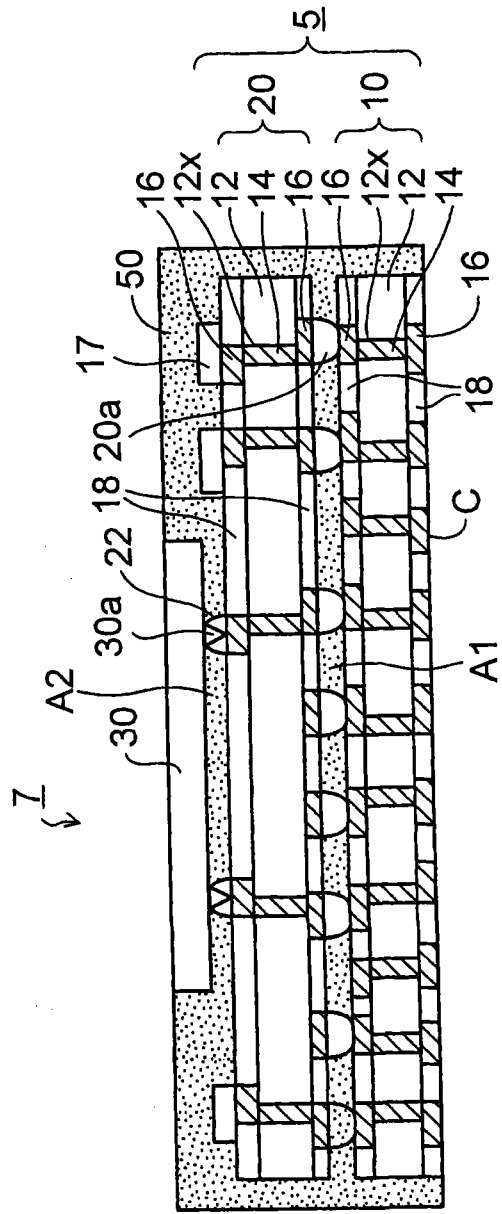


图 7

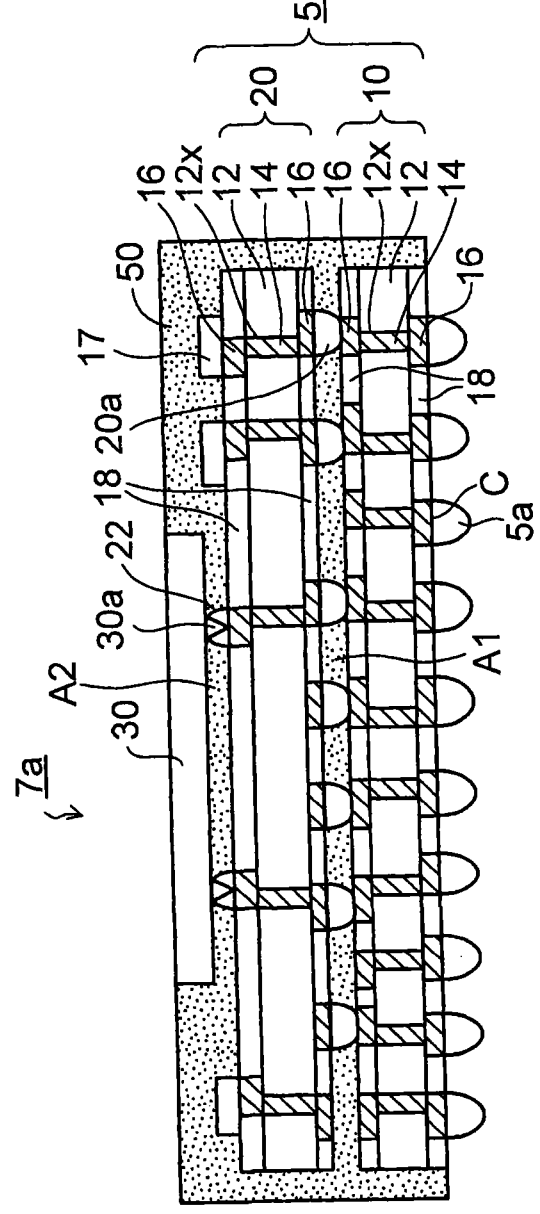


图 8

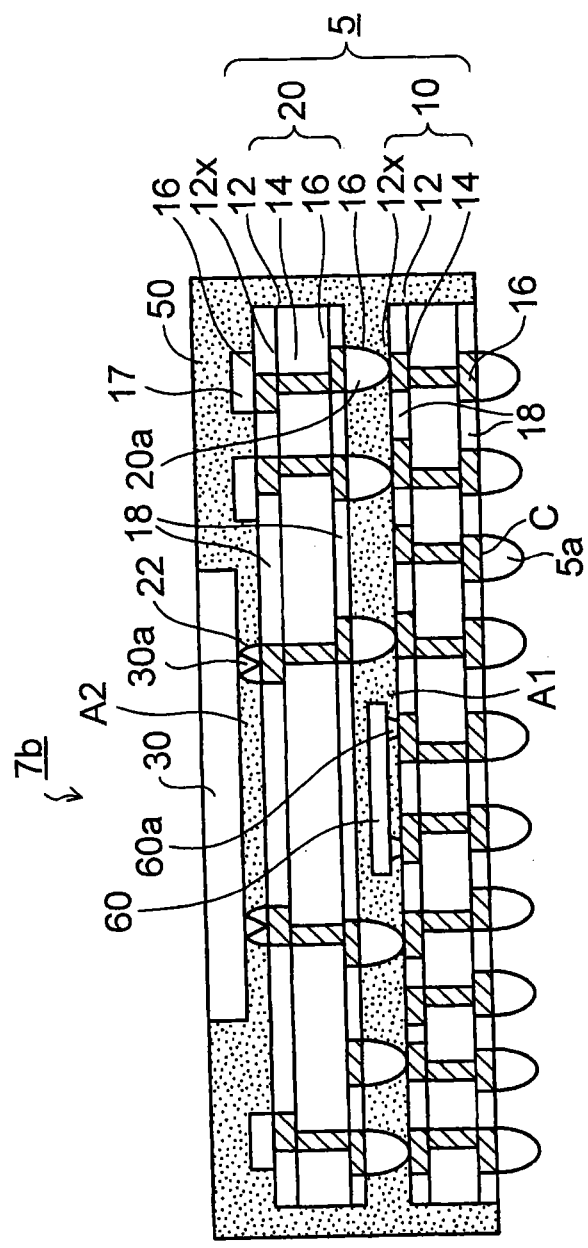


图 9

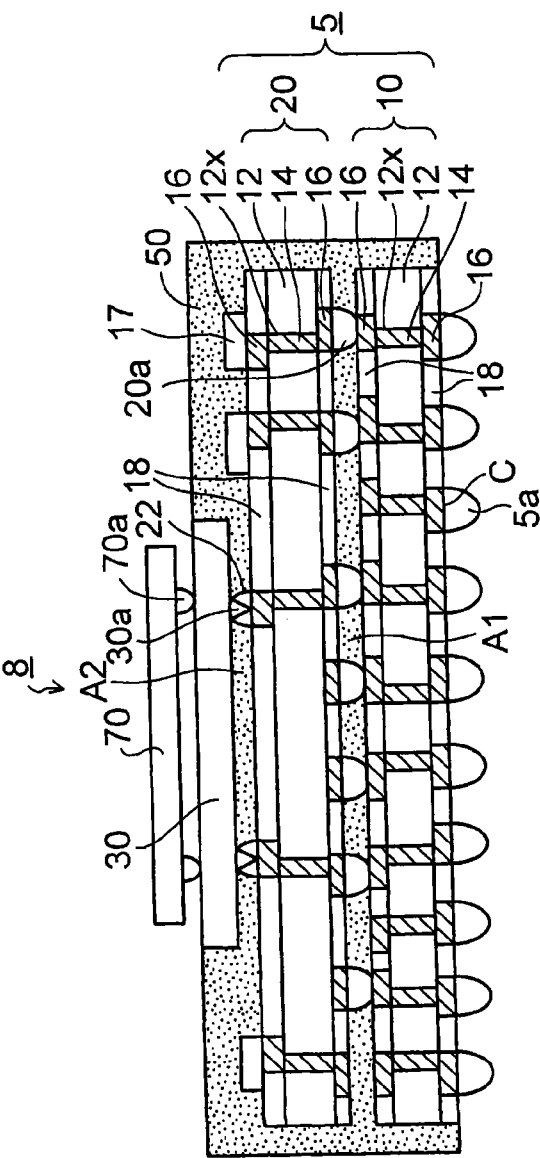


图 10

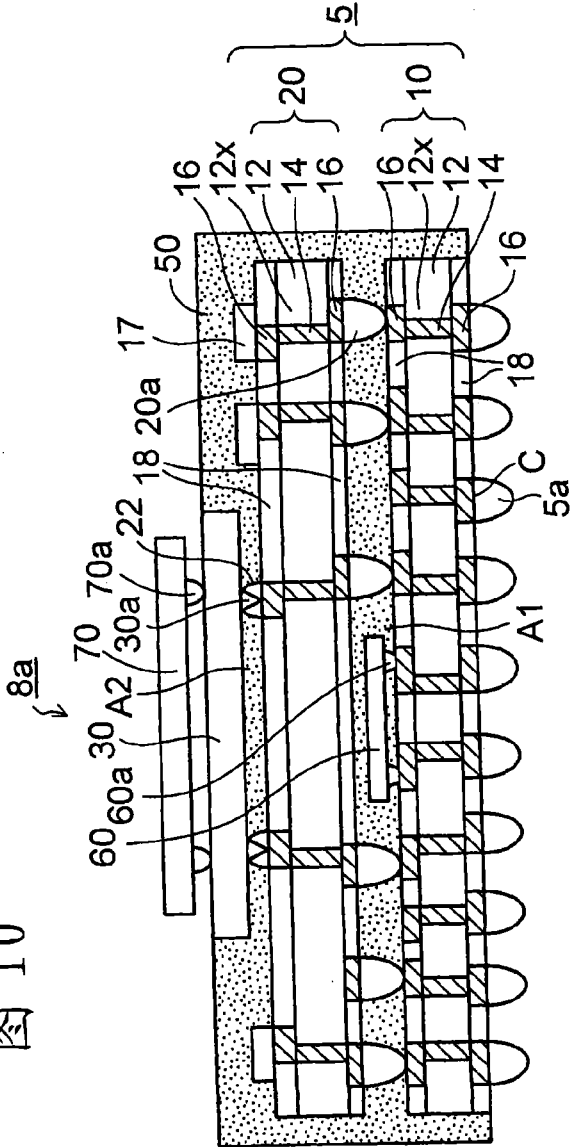


图 11