

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G09G 3/30 (2006.01)

G09G 3/20 (2006.01)

H05B 33/14 (2006.01)



[12] 发明专利说明书

专利号 ZL 200480035558.8

[45] 授权公告日 2008 年 11 月 26 日

[11] 授权公告号 CN 100437703C

[22] 申请日 2004.12.2

[21] 申请号 200480035558.8

[30] 优先权

[32] 2003.12.2 [33] JP [31] 402673/2003

[86] 国际申请 PCT/JP2004/018334 2004.12.2

[87] 国际公布 WO2005/055184 日 2005.6.16

[85] 进入国家阶段日期 2006.5.31

[73] 专利权人 索尼株式会社

地址 日本东京都

[72] 发明人 内野胜秀 山下淳一

[56] 参考文献

JP2003224437A 2003.8.8

JP62118390A 1987.5.29

WO02075712A1 2002.9.26

JP2003173154A 2003.6.20

CN1303084A 2001.7.11

CN1312535A 2001.9.12

审查员 郑鸣捷

[74] 专利代理机构 北京东方亿思知识产权代理有
限责任公司

代理人 董方源

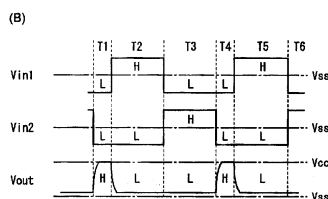
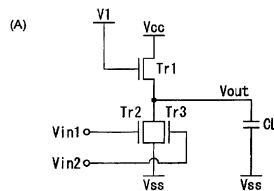
权利要求书 5 页 说明书 19 页 附图 12 页

[54] 发明名称

晶体管电路、像素电路、显示设备及其驱动方法

[57] 摘要

提供了一种晶体管电路，其具有校正薄膜晶体管的阈值电压的波动的功能。该晶体管电路包括形成在衬底上的多个薄膜晶体管(Tr1至Tr3)，以及以可获得预定操作的方式连接晶体管栅极、源极或漏极的配线。在操作期间，前向偏置被反复地或持续地施加到薄膜晶体管(Tr2)的栅极和源极之间的配线。在不干扰操作的定时，反向偏置被施加到晶体管(Tr2)的栅极和源极之间的配线，以抑制阈值电压的波动。更具体而言，与晶体管(Tr2)并联连接的附加晶体管(Tr3)被驱动以进行补偿，以便创建上述不干扰操作的定时，并且在所创建的定时向晶体管(Tr2)施加反向偏置。



1. 一种晶体管电路，具有形成在衬底上的多个薄膜晶体管，以及适合于连接所述薄膜晶体管中每一个的栅极、源极和/或漏极的配线，以便执行预定的操作，所述晶体管电路包括：

至少一个薄膜晶体管，在所述操作期间，经由所述配线，所述薄膜晶体管在栅极和源极之间被反复和/或持续地施加前向偏置，

反向偏置施加装置，其被配置为通过在不干扰所述操作的定时在所述薄膜晶体管的栅极和源极之间施加反向偏置，来抑制所述薄膜晶体管的阈值电压的变化，

与所述薄膜晶体管并联连接的附加薄膜晶体管，以及

相对于所述薄膜晶体管驱动所述附加薄膜晶体管，以便生成不干扰上述操作的定时的补充装置，

其中所述反向偏置施加装置在所生成的定时向所述薄膜晶体管施加所述反向偏置。

2. 根据权利要求 1 所述的晶体管电路，其中所述薄膜晶体管是 N 沟道型的和/或 P 沟道型的，所述附加薄膜晶体管是 N 沟道型的和/或 P 沟道型的，并且所述补充装置向所述附加薄膜晶体管的栅极施加脉冲，所述脉冲与施加到所述薄膜晶体管的栅极的脉冲的相位相反。

3. 根据权利要求 1 所述的晶体管电路，其中所述薄膜晶体管是 N 沟道型的和/或 P 沟道型的，所述附加薄膜晶体管是 P 沟道型的和/或 N 沟道型的，并且所述补充装置向所述附加薄膜晶体管的栅极施加脉冲，所述脉冲与施加到所述薄膜晶体管的栅极的脉冲的相位相同。

4. 一种像素电路，其提供在成行的扫描线和成列的信号线的每个交点处，并且在被所述扫描线选中后对来自所述信号线的信号进行采样，并且根据所采样的信号驱动负载元件，所述像素电路包括：

形成在衬底上的多个薄膜晶体管，以及适合于连接所述薄膜晶体管中每一个的栅极、源极和/或漏极的配线，

至少一个薄膜晶体管，在所述负载元件被驱动的同时，经由所述配

线，所述薄膜晶体管在栅极和源极之间被反复和/或持续地施加前向偏置，反向偏置施加装置，其被配置为通过在不干扰被驱动负载元件的定时在所述薄膜晶体管的栅极和源极之间施加反向偏置，来抑制所述薄膜晶体管的阈值电压的变化，

与所述薄膜晶体管并联连接的附加薄膜晶体管，以及相对于所述薄膜晶体管以互补的方式操作所述附加薄膜晶体管并且生成不干扰上述被驱动负载元件的定时的补充装置，

其中所述反向偏置施加装置在所生成的定时向所述薄膜晶体管施加所述反向偏置。

5. 根据权利要求 4 所述的像素电路，其中所述薄膜晶体管是 N 沟道型的和/或 P 沟道型的，所述附加薄膜晶体管是 N 沟道型的和/或 P 沟道型的，并且所述补充装置向所述附加薄膜晶体管的栅极施加脉冲，所述脉冲与施加到所述薄膜晶体管的栅极的脉冲的相位相反。

6. 根据权利要求 4 所述的像素电路，其中所述薄膜晶体管是 N 沟道型的和/或 P 沟道型的，所述附加薄膜晶体管是 P 沟道型的和/或 N 沟道型的，并且所述补充装置向所述附加薄膜晶体管的栅极施加脉冲，所述脉冲与施加到所述薄膜晶体管的栅极的脉冲的相位相同。

7. 根据权利要求 4 所述的像素电路，其中所述多个薄膜晶体管包括：采样薄膜晶体管，其在被所述扫描线选中后进入导通，并且对来自所述信号线的信号进行采样并将所采样的信号保持在保持电容器中；驱动薄膜晶体管，其根据保持在所述保持电容器中的信号的电势控制施加到所述负载元件的功率量；以及开关薄膜晶体管，其执行施加到负载元件的功率量的开/关控制，其中所述反向偏置施加装置向所述驱动薄膜晶体管和所述开关薄膜晶体管中的至少一个施加反向偏置。

8. 根据权利要求 7 所述的像素电路，包括阈值电压抵消装置，其被配置为调整施加到所述驱动薄膜晶体管的栅极的信号电势的电平，以便抵消所述驱动薄膜晶体管的阈值电压的变化。

9. 根据权利要求 7 所述的像素电路，包括自举装置，其被配置为自动地控制施加到所述驱动薄膜晶体管的栅极的信号电势的电平，以便适应所

述负载元件的特性的变化。

10. 一种显示设备，包括成行的扫描线和成列的信号线，以及在所述扫描线的交点处提供的象素电路，

其中，在被所述扫描线选中后，所述象素电路对来自所述信号线的视频信号进行采样，并且根据所采样的视频信号驱动发光元件，并且

其中所述象素电路包括形成在衬底上的多个薄膜晶体管，以及适合于连接所述薄膜晶体管中每一个的栅极、源极和/或漏极的配线，

至少一个薄膜晶体管，在所述发光元件被驱动的同时，经由所述配线，所述薄膜晶体管在栅极和源极之间被反复和/或持续地施加前向偏置，

反向偏置施加装置，其被配置为通过在不干扰所驱动的负载元件的定时在所述薄膜晶体管的栅极和源极之间施加反向偏置，来抑制所述薄膜晶体管的阈值电压的变化，

与所述薄膜晶体管并联连接的附加薄膜晶体管，以及

相对于所述薄膜晶体管以互补的方式操作所述附加薄膜晶体管并且生成不干扰上述被驱动的发光元件的定时的补充装置，

其中所述反向偏置施加装置在所生成的定时向所述薄膜晶体管施加所述反向偏置。

11. 根据权利要求 10 所述的显示设备，其中所述薄膜晶体管是 N 沟道型的和/或 P 沟道型的，所述附加薄膜晶体管是 N 沟道型的和/或 P 沟道型的，并且所述补充装置向所述附加薄膜晶体管的栅极施加脉冲，所述脉冲与施加到所述薄膜晶体管的栅极的脉冲的相位相反。

12. 根据权利要求 10 所述的显示设备，其中所述薄膜晶体管是 N 沟道型的和/或 P 沟道型的，所述附加薄膜晶体管是 P 沟道型的和/或 N 沟道型的，并且所述补充装置向所述附加薄膜晶体管的栅极施加脉冲，所述脉冲与施加到所述薄膜晶体管的栅极的脉冲的相位相同。

13. 根据权利要求 10 所述的象素电路，其中所述多个薄膜晶体管包括：采样薄膜晶体管，其在被所述扫描线选中后进入导通，并且对来自所述信号线的视频信号进行采样并将所采样的视频信号保持在保持电容器中；驱动薄膜晶体管，其根据保持在所述保持电容器中的信号的电势控制

施加到所述发光元件的功率量；以及开关薄膜晶体管，其执行施加到发光元件的功率量的开/关控制，其中所述反向偏置施加装置向所述驱动薄膜晶体管和所述开关薄膜晶体管中的至少一个施加反向偏置。

14. 根据权利要求 13 所述的显示设备，包括阈值电压抵消装置，其被配置为调整施加到所述驱动薄膜晶体管的栅极的信号电势的电平，以便抵消所述驱动薄膜晶体管的阈值电压的变化。

15. 根据权利要求 13 所述的显示设备，包括自举装置，其被配置为自动地控制施加到所述驱动薄膜晶体管的栅极的信号电势的电平，以便适应所述负载元件的特性的变化。

16. 一种驱动晶体管电路的方法，所述晶体管电路包括形成在衬底上的多个薄膜晶体管，以及适合于连接所述薄膜晶体管中每一个的栅极、源极和/或漏极的配线，以便执行预定的操作，所述驱动方法适合于执行以下步骤：

前向偏置施加步骤，其适合于在所述操作期间经由所述配线在所述薄膜晶体管中的至少一个的栅极和源极之间反复和/或持续地施加前向偏置，

反向偏置施加步骤，其适合于通过在不干扰所述操作的定时在所述薄膜晶体管的栅极和源极之间施加反向偏置，来抑制所述薄膜晶体管的阈值电压的变化，以及

补充步骤，其适合于相对于所述薄膜晶体管以互补的方式驱动与所述薄膜晶体管并联连接的附加薄膜晶体管，从而生成不干扰所述操作的定时，

其中所述反向偏置施加步骤适合于在所生成的定时向所述薄膜晶体管施加所述反向偏置。

17. 一种驱动像素电路的方法，所述像素电路是在成行的扫描线和成列的信号线的每个交点处提供的，并且包括形成在衬底上的多个薄膜晶体管，以及适合于连接所述薄膜晶体管中每一个的栅极、源极和/或漏极的配线，以便在被所述扫描线选中后对来自所述信号线的信号进行采样，并且根据所采样的信号驱动负载元件，所述驱动方法适合于执行以下步骤：

前向偏置施加步骤，其适合于在所述负载元件被驱动的同时，经由所

述配线，在所述薄膜晶体管中至少一个的栅极和源极之间反复和/或持续地施加前向偏置，

反向偏置施加步骤，其适合于通过在不干扰所驱动的负载元件的定时在所述薄膜晶体管的栅极和源极之间施加反向偏置，来抑制所述薄膜晶体管的阈值电压的变化，以及

补充步骤，其适合于相对于所述薄膜晶体管以互补的方式驱动与所述薄膜晶体管并联连接的附加薄膜晶体管，从而生成不干扰所驱动的负载元件的定时，

其中所述反向偏置施加步骤适合于在所生成的定时向所述薄膜晶体管施加所述反向偏置。

18. 一种驱动显示设备的方法，所述显示设备包括成行的扫描线、成列的信号线以及在所述扫描线的交点处提供的像素电路，其中在被所述扫描线选中后所述像素电路对来自所述信号线的视频信号进行采样，并且根据所采样的信号驱动发光元件，并且所述像素电路包括形成在衬底上的多个薄膜晶体管，以及适合于连接所述薄膜晶体管中每一个的栅极、源极和/或漏极的配线，所述驱动方法适合于执行以下步骤：

前向偏置施加步骤，其适合于在所述发光元件被驱动的同时，经由所述配线，在所述薄膜晶体管中至少一个的栅极和源极之间反复和/或持续地施加前向偏置，

反向偏置施加步骤，其适合于通过在不干扰所驱动的发光元件的定时在所述薄膜晶体管的栅极和源极之间施加反向偏置，来抑制所述薄膜晶体管的阈值电压的变化，以及

补充步骤，其适合于相对于所述薄膜晶体管以互补的方式驱动与所述薄膜晶体管并联连接的附加薄膜晶体管，从而生成不干扰所驱动的发光元件的定时，

其中所述反向偏置施加步骤适合于在所生成的定时向所述薄膜晶体管施加所述反向偏置。

晶体管电路、像素电路、显示设备及其驱动方法

技术领域

本发明涉及包括整体地形成在衬底上的薄膜晶体管的晶体管电路。此外，本发明涉及作为晶体管电路的示例的像素电路。此外，本发明涉及包括排列成矩阵的像素电路的显示设备。有源矩阵显示设备包括平坦显示面板，例如液晶显示器和有机 EL 显示器。

背景技术

作为场效应晶体管的一个示例，薄膜晶体管以形成在包括玻璃等的绝缘衬底上的无定形硅膜和/或多晶硅膜作为单元区域。近年来，薄膜晶体管已经被积极地研发作为有源矩阵显示设备的像素开关。薄膜晶体管包括栅极、漏极和源极，并且根据施加到栅极的电压在源极和漏极之间传递电流。当薄膜晶体管工作在饱和区时，漏极电流 I_{ds} 是根据以下晶体管特性表达式提供的：

$$I_{ds} = (1/2) \mu (W/L) C_{ox} (V_{gs} - V_{th})^2$$

在这里， V_{gs} 代表相对于源极的栅极电压， V_{th} 代表阈值电压， C_{ox} 代表栅极电容， W 代表沟道宽度， L 代表沟道长度， μ 代表半导体膜的迁移率。从晶体管特性表达式可见，当薄膜晶体管的栅极电压 V_{gs} 超过阈值电压 V_{th} 时，漏极电流 I_{ds} 被传递。

若干个薄膜晶体管被连接，以便形成具有预定功能的晶体管电路。一般来说，晶体管电路包括形成在衬底上的多个薄膜晶体管，以及适合于连接每个晶体管的栅极、源极和/或漏极的配线，以便执行预定的操作。像素电路是上述晶体管电路的典型示例。像素电路是在成行的扫描线和成列的信号线的每个交点处形成的，从而整个像素电路形成有源矩阵显示设备。在被扫描线选中后，像素电路工作，以便对来自信号线的视频信号进行采样，并且驱动负载元件，例如有机 EL 发光元件。上述包括薄膜晶体管作

为有源元件的有源矩阵有机 EL 显示设备例如在日本未经实审专利申请公布 No. 8-234683 中有所公开。

从上述晶体管特性表达式可以看出，在饱和区中，当栅极电压超过阈值电压时，薄膜晶体管被导通，并且漏极电流被传递。另一方面，当栅极电压变得低于阈值电压时，薄膜晶体管被截断。但是，薄膜晶体管的阈值电压不一定是恒定的，而是随时间变化的。由于阈值电压的变化，截断操作受到干扰，这导致晶体管电路发生故障。此外，从上述晶体管特性表达式可以看出，即使栅极电压保持恒定，漏极电流也会随着阈值变化而改变。在像素电路被配置为通过电流驱动发光元件的情况下，漏极电流由于阈值电压的变化而改变，因此发光元件的亮度降低。

发明内容

考虑到上述已知的技术问题，本发明的一个目的是提供具有校正薄膜晶体管的阈值电压的变化的功能的晶体管电路、像素电路、显示设备和用于它们的驱动方法。为了实现该目的，提供了以下装置。即，提供了一种晶体管电路，其具有形成在衬底上的多个薄膜晶体管，以及适合于连接这些薄膜晶体管中每一个的栅极、源极和/或漏极的配线，以便执行预定的操作。该晶体管电路包括：至少一个薄膜晶体管，在操作期间，经由配线，该薄膜晶体管在栅极和源极之间被反复和/或持续地施加以前向偏置；以及反向偏置施加装置，其被配置为通过在不干扰操作的定时在薄膜晶体管的栅极和源极之间施加反向偏置，来抑制薄膜晶体管的阈值电压的变化。

优选地，提供了与薄膜晶体管并联连接的附加薄膜晶体管，以及相对于薄膜晶体管驱动附加薄膜晶体管，以便生成不干扰上述操作的定时的补充装置，其中反向偏置施加装置在所生成的定时向薄膜晶体管施加反向偏置。例如，薄膜晶体管是 N 沟道型的和/或 P 沟道型的，类似地，附加薄膜晶体管是 N 沟道型的和/或 P 沟道型的，并且补充装置向附加薄膜晶体管的栅极施加脉冲，脉冲与施加到薄膜晶体管的栅极的脉冲的相位相反。另一方面，薄膜晶体管是 N 沟道型的和/或 P 沟道型的，相反地，附加薄膜晶体管是 P 沟道型的和/或 N 沟道型的，并且补充装置向附加薄膜晶体

管的栅极施加脉冲，脉冲与施加到薄膜晶体管的栅极的脉冲的相位相同。

此外，本发明提供了一种象素电路，其提供在成行的扫描线和成列的信号线的每个交点处，并且在被扫描线选中后对来自信号线的信号进行采样，并且根据所采样的信号驱动负载元件。该象素电路包括：形成在衬底上的多个薄膜晶体管，以及适合于连接薄膜晶体管中每一个的栅极、源极和/或漏极的配线；至少一个薄膜晶体管，在负载元件被驱动的同时，经由配线，该薄膜晶体管在栅极和源极之间被反复和/或持续地施加以前向偏置；以及反向偏置施加装置，其被配置为通过在不干扰所驱动负载元件的定时在薄膜晶体管的栅极和源极之间施加反向偏置，来抑制薄膜晶体管的阈值电压的变化。

优选地，提供了与薄膜晶体管并联连接的附加薄膜晶体管，以及相对于薄膜晶体管以互补的方式操作附加薄膜晶体管并且生成不干扰上述被驱动的负载元件的定时的补充装置。反向偏置施加装置在所生成的定时向薄膜晶体管施加反向偏置。例如，薄膜晶体管是 N 沟道型的和/或 P 沟道型的，类似地，附加薄膜晶体管是 N 沟道型的和/或 P 沟道型的，并且补充装置向附加薄膜晶体管的栅极施加脉冲，脉冲与施加到薄膜晶体管的栅极的脉冲的相位相反。另一方面，薄膜晶体管是 N 沟道型的和/或 P 沟道型的，相反地，附加薄膜晶体管是 P 沟道型的和/或 N 沟道型的，并且补充装置向附加薄膜晶体管的栅极施加脉冲，脉冲与施加到薄膜晶体管的栅极的脉冲的相位相同。

优选地，多个薄膜晶体管包括：采样薄膜晶体管，其在被扫描线选中后进入导通，并且对来自信号线的信号进行采样并将所采样的信号保持在保持电容器中；驱动薄膜晶体管，其根据保持在保持电容器中的信号的电势控制施加到负载元件的功率量；以及开关薄膜晶体管，其执行施加到负载元件的功率量的开/关控制，其中反向偏置施加装置向驱动薄膜晶体管和开关薄膜晶体管中的至少一个施加反向偏置。此外，包括阈值电压抵消装置，该阈值电压抵消装置被配置为调整施加到驱动薄膜晶体管的栅极的信号电势的电平，以便抵消驱动薄膜晶体管的阈值电压的变化。此外，包括自举装置，该自举装置被配置为自动地控制施加到驱动薄膜晶体管的栅极

的信号电势的电平，以便适应负载元件的特性的变化。

此外，本发明提供了一种显示设备，其包括成行的扫描线和成列的信号线，以及在扫描线的交点处提供的象素电路，其中，在被扫描线选中后，象素电路对来自信号线的视频信号进行采样，并且根据所采样的视频信号驱动发光元件。该象素电路包括形成在衬底上的多个薄膜晶体管，以及适合于连接薄膜晶体管中每一个的栅极、源极和/或漏极的配线；至少一个薄膜晶体管，在发光元件被驱动的同时，经由配线，该薄膜晶体管在栅极和源极之间被反复和/或持续地施加以前向偏置；以及反向偏置施加装置，其被配置为通过在不干扰所驱动的发光元件的定时在薄膜晶体管的栅极和源极之间施加反向偏置，来抑制薄膜晶体管的阈值电压的变化。

优选地，提供了与薄膜晶体管并联连接的附加薄膜晶体管和补充装置，该补充装置被配置为相对于薄膜晶体管以互补的方式操作附加薄膜晶体管并且生成不干扰上述被驱动的发光元件的定时，其中反向偏置施加装置在所生成的定时向薄膜晶体管施加反向偏置。例如，薄膜晶体管是 N 沟道型的和/或 P 沟道型的，类似地，附加薄膜晶体管是 N 沟道型的和/或 P 沟道型的，并且补充装置向附加薄膜晶体管的栅极施加脉冲，脉冲与施加到薄膜晶体管的栅极的脉冲的相位相反。另一方面，薄膜晶体管是 N 沟道型的和/或 P 沟道型的，相反地，附加薄膜晶体管是 P 沟道型的和/或 N 沟道型的，并且补充装置向附加薄膜晶体管的栅极施加脉冲，脉冲与施加到薄膜晶体管的栅极的脉冲的相位相同。

优选地，多个薄膜晶体管包括：采样薄膜晶体管，其在被扫描线选中后进入导通，并且对来自信号线的视频信号进行采样并将所采样的视频信号保持在保持电容器中；驱动薄膜晶体管，其根据保持在保持电容器中的信号的电势控制施加到发光元件的功率量；以及开关薄膜晶体管，其执行施加到发光元件的功率量的开/关控制，其中反向偏置施加装置向驱动薄膜晶体管和开关薄膜晶体管中的至少一个施加反向偏置。此外，包括阈值电压抵消装置，该阈值电压抵消装置被配置为调整施加到驱动薄膜晶体管的栅极的信号电势的电平，以便抵消驱动薄膜晶体管的阈值电压的变化。此外，包括自举装置，该自举装置被配置为自动地控制施加到驱动薄膜晶体

管的栅极的信号电势的电平，以便适应负载元件的特性的变化。

此外，本发明提供了一种驱动晶体管电路的方法，该晶体管电路包括形成在衬底上的多个薄膜晶体管，以及适合于连接薄膜晶体管中每一个的栅极、源极和/或漏极的配线，以便执行预定的操作。该驱动方法适合于执行以下步骤：前向偏置施加步骤，其适合于在操作期间经由配线在薄膜晶体管中的至少一个的栅极和源极之间反复和/或持续地施加前向偏置；以及反向偏置施加步骤，其适合于通过在不干扰操作的定时在薄膜晶体管的栅极和源极之间施加反向偏置，来抑制薄膜晶体管的阈值电压的变化。此外，包括补充步骤，该补充步骤适合于相对于薄膜晶体管以互补的方式驱动与薄膜晶体管并联连接的附加薄膜晶体管，从而生成不干扰操作的定时，其中反向偏置施加步骤适合于在所生成的定时向薄膜晶体管施加反向偏置。

此外，本发明提供了一种驱动象素电路的方法，该象素电路是在成行的扫描线和成列的信号线的每个交点处提供的，并且包括形成在衬底上的多个薄膜晶体管，以及适合于连接薄膜晶体管中每一个的栅极、源极和/或漏极的配线，以便在被扫描线选中后对来自信号线的信号进行采样，并且根据所采样的信号驱动负载元件。该驱动方法适合于执行以下步骤：前向偏置施加步骤，其适合于在负载元件被驱动的同时，经由配线，在薄膜晶体管中至少一个的栅极和源极之间反复和/或持续地施加前向偏置；以及反向偏置施加步骤，其适合于通过在不干扰所驱动的负载元件的定时在薄膜晶体管的栅极和源极之间施加反向偏置，来抑制薄膜晶体管的阈值电压的变化。此外，包括补充步骤，该补充步骤适合于相对于薄膜晶体管以互补的方式驱动与薄膜晶体管并联连接的附加薄膜晶体管，从而生成不干扰所驱动的负载元件的定时，其中反向偏置施加步骤适合于在所生成的定时向薄膜晶体管施加反向偏置。

此外，本发明提供了一种驱动显示设备的方法，该显示电路包括成行的扫描线、成列的信号线以及在扫描线的交点处提供的象素电路，其中在被扫描线选中后象素电路对来自信号线的视频信号进行采样，并且根据所采样的信号驱动发光元件，并且象素电路包括形成在衬底上的多个薄膜晶

体管，以及适合于连接薄膜晶体管中每一个的栅极、源极和/或漏极的配线。该驱动方法适合于执行以下步骤：前向偏置施加步骤，其适合于在发光元件被驱动的同时，经由配线，在薄膜晶体管中至少一个的栅极和源极之间反复和/或持续地施加前向偏置；以及反向偏置施加步骤，其适合于通过在不干扰所驱动的发光元件的定时在薄膜晶体管的栅极和源极之间施加反向偏置，来抑制薄膜晶体管的阈值电压的变化。此外，包括补充步骤，该补充步骤适合于相对于薄膜晶体管以互补的方式驱动与薄膜晶体管并联连接的附加薄膜晶体管，从而生成不干扰所驱动的发光元件的定时，其中反向偏置施加步骤适合于在所生成的定时向薄膜晶体管施加反向偏置。

附图说明

图 1A 至 1C 是示出根据本发明第一实施例的晶体管电路的示意图。

图 2 是用来说明图 1A 所示的晶体管电路的操作的定时图。

图 3 是示出根据本发明第二实施例的晶体管电路的示意图。

图 4A 和 4B 是示出根据本发明第三实施例的晶体管电路的示意图。

图 5 是示出与本发明相关的有源矩阵显示设备及其内包括的像素电路的概况的框图。

图 6 是示出示例性像素电路的框图。

图 7 是用来说明图 6 所示的像素电路的操作的定时图。

图 8A 和 8B 是示出另一个示例性像素电路的示意图。

图 9 是示出根据本发明第一实施例的像素电路的电路图。

图 10 是用来说明图 9 所示的像素电路的操作的定时图。

图 11 是示出根据本发明第二实施例的像素电路的电路图。

图 12 是用来说明图 11 所示的像素电路的操作的定时图。

具体实施方式

以下将参考附图详细描述本发明的实施例。图 1A 至 1C 示出根据本发明第一实施例的晶体管电路。图 1A 是示出结构的电路图，图 1B 是示出操作的定时图，图 1C 是示出原理的图。如图 1A 所示，晶体管电路包括形成

在衬底上的两个薄膜晶体管 Tr1 和 Tr2，以及用来连接薄膜晶体管 Tr1 和 Tr2 的栅极、源极和漏极以便执行反相器操作的配线。即，晶体管电路通过用两个 N 沟道晶体管 Tr1 和 Tr2 形成了反相器。由于可以用无定形硅膜作为有源层来低成本地生产 N 沟道薄膜晶体管，因此 N 沟道薄膜晶体管具有成本优势。在这里仅作为示例示出了反相器，实质上只要与本发明相关的晶体管电路包括薄膜晶体管即可，而不用考虑其功能和操作。

具体而言，根据电路配置，预定的栅极电压 V1 被施加到晶体管 Tr1 的栅极，漏极被施加以电源电压 Vcc，源极发射输出 Vout。在图中，负载电容 CL 被连接到输出端。输出 Vout 被施加到负载电容 CL 的一端，另一端被接地到 Vss 上。由于栅极电压 V1 被设置为大于晶体管 Tr1 的阈值电压和电源电压 Vcc 之和，因此晶体管 Tr1 始终被导通。输入信号 Vin 被施加到晶体管 Tr2 的栅极，源极被接地到 Vss 上，漏极被连接到晶体管 Tr1 的源极，从而生成输出节点。

由于晶体管电路执行反相器操作，如图 1B 所示，因此输入信号 Vin 被反转，并且获得了输出信号 Vout。即，当输入信号 Vin 处于低电平（L）时，输出信号 Vout 处于高电平（H）。当输入信号 Vin 处于电平 H 时，输出信号 Vout 处于电平 L。对于晶体管 Tr2，当输入信号 Vin 处于低电平时，晶体管 Tr2 被关断，从而输出节点与地电势 Vss 断开。由于晶体管 Tr1 始终被导通，因此输出节点被上拉到电源电压 Vcc。结果，输出 Vout 的电平变为高（Vcc）。相反，当输入信号 Vin 处于高电平时，晶体管 Tr2 被导通，输出节点被下拉向地电势 Vss。当从负载电容 CL 释放的电流和从晶体管 Tr1 发射的电流之和变得与流经晶体管 Tr2 的电流成比例时，输出 Vout 被确定为处于低电平。通常，处于低电平的 Vout 略高于地电势 Vss。

从以上描述可以看出，处于低电平的输入信号 Vin 应当低于晶体管 Tr2 的阈值电压，并且通常被设置为地电势 Vss。另一方面，处于高电平的输入信号 Vin 应当充分高于晶体管 Tr2 的阈值电压。但是，根据上述普通设置，高电平前向偏置被反复施加到晶体管 Tr2 的栅极，这导致了晶体管 Tr2 的阈值电压向上变化。如果允许向上变化继续下去而不解决它，则处

于高电平的输入信号 V_{in} 可能变得低于向上变化的阈值电压，这就成为了故障的起因。因此，根据本发明，处于低电平的输入信号 V_{in} 以固定的时间间隔被施加到晶体管 Tr_2 ，作为低于地电势 V_{ss} 的负电势，即反向偏置。向上改变的阈值电压被反相偏置向下修正。结果，晶体管 Tr_2 的阈值电压的变化可以被抑制。即，根据第一实施例，输入信号 V_{in} 的源形成反向偏置施加装置，其以不干扰反相器操作的定时（图中的低电平定时）在薄膜晶体管 Tr_2 的栅极和源极之间施加反向偏置，以便抑制薄膜晶体管 Tr_2 的阈值电压的变化。

图 1C 是示出薄膜晶体管 Tr_2 的阈值电压的变化的图。水平轴示出相对于源极电势的栅极电压 V_{gs} ，垂直轴示出阈值电压 V_{th} 。当始终为正（前向偏置）的栅极电压被反复地和/或连续地施加时，阈值电压 V_{th} 向上变化。当向上变化的程度太大时，就不能执行正常的导通/关断操作。相反，当负栅极电压（反向偏置）被连续地施加时，阈值电压 V_{th} 向下变化。本发明利用了上述现象，即，通过连续施加前向偏置而获得的向上变化的阈值电压通过在不干扰电路操作的定时施加反向偏置而被向下修正，从而阈值电压的变化被抑制。

图 2 是示出根据另一实施例的输入信号 V_{in} 和输出信号 V_{out} 的定时图，所述输入信号 V_{in} 和输出信号 V_{out} 是为图 1 所示的晶体管电路提供的。在该实施例中，输入脉冲 V_{in} 的占空偏离 50%，并且低电平时段较短，而高电平时段较长。相反，在通过反转输入脉冲 V_{in} 而获得输出脉冲 V_{out} 的情况下，高电平时段较短而低电平时段较长。根据包括反相器的电路块的操作状态，可以使用上述输入信号 V_{in} 。

在该实施例中，在施加到晶体管 Tr_2 的栅极的前向偏置之间的间隔期间施加反向偏置（低电平）。但是，由于反向偏置施加时间较短，因此不一定获得充分的阈值电压变化抑制的优点。即，由于阈值电压的向上变化较大（其中向上变化由前向偏置（高电平）的连续变化导致），因此通过使用反向偏置而实现的向下修正的优点常常跟不上向上变化。但是，当与未添加反向偏置的情况相比较时，很明显可以获得预定的阈值电压变化抑制的优点。

图 3 是示出根据本发明第二实施例的晶体管电路的示意图。图 3 (A) 是示出配置的电路图，图 3 (B) 是示出操作的定时图。为清晰起见，与图 1A 和 1B 所示的第一实施例相对应的部件以相应的标号标示。该实施例是通过改进图 1 所示的实施例而实现的。具体而言，正如参考图 2 所描述的，本实施例的目的是应对无法确保充分的反向偏置施加时间段的情况。

如图 3 (A) 所示，附加的薄膜晶体管 Tr3 与作为对象的晶体管 Tr2 并联连接。输入信号 Vin1 被施加到晶体管 Tr2 的栅极。如上所述，输入信号 Vin1 的信号源同时形成反向偏置施加装置。另一方面，另一个输入信号 Vin2 被施加到附加的晶体管 Tr3 的栅极。输入信号 Vin2 的信号源形成补充装置，这是本实施例的特征元件。即，补充装置相对于晶体管 Tr2 互补地驱动附加的晶体管 Tr3，从而强制性地生成不干扰晶体管 Tr2 的操作的定时。反向偏置施加装置在强制生成的定时将反向偏置施加到薄膜晶体管 Tr2，从而晶体管 Tr2 的阈值电压的变化被抑制。

在该实施例中，晶体管 Tr2 是 N 沟道型的，附加的晶体管 Tr3 是相同的 N 沟道型的。在这种情况下，补充装置向附加晶体管 Tr3 的栅极施加信号脉冲 Vin2，信号脉冲 Vin2 的相位与施加到晶体管 Tr2 的信号脉冲 Vin1 的相位相反。当晶体管 Tr2 和 Tr3 是 P 沟道型的时，信号脉冲 Vin1 和 Vin2 的相位彼此相反。另一方面，当晶体管 Tr2 和 Tr3 之一是 N 沟道型而另一个是 P 沟道型时，信号脉冲 Vin1 和 Vin2 同相。

接下来，将参考图 3 (B) 描述图 3 (A) 所示的晶体管电路的操作。在定时 T1，信号脉冲 Vin1 的电平变为低，信号 Vin2 的电平也变为低。此时，彼此并联连接的晶体管 Tr2 和 Tr3 都被关断。因此，输出节点被晶体管 Tr1 上拉到 Vcc 一侧。结果，输出信号 Vout 的电平变为高。在下一定时 T2，信号脉冲 Vin1 被改变从而其电平变为高，而信号脉冲 Vin2 被维持在低电平。由于彼此并联连接的晶体管 Tr2 和 Tr3 之一，即晶体管 Tr2 被导通，因此输出节点被下拉到 Vss 一侧。结果输出信号 Vout 改变，从而其电平变为低。相反，在下一定时 T3，信号脉冲 Vin1 改变，从而其电平变为低，并且信号脉冲 Vin2 改变，从而其电平变为高。然后，由于彼此

并联连接的晶体管 Tr2 和 Tr3 之一，即晶体管 Tr3 被导通，因此输出节点被进一步下拉向 Vss 一侧。因此，输出信号 Vout 被维持在低电平。因此，输入和输出信号的单个时段结束，下一时段的变化发生。

从对信号脉冲 Vin1 和 Vin2 的比较可以看出，在定时 T2 和定时 T3，两个信号的相位是相反的。具体而言，在定时 T3，晶体管 Tr2 被关断，并且进入不操作状态。另一方面，晶体管 Tr3 被导通，并且进入操作状态，从而补充处于不操作状态的晶体管 Tr2。由于晶体管 Tr3 取代晶体管 Tr2 被导通，因此输出节点进一步被下拉向 Vss 一侧，并且可以获得作为目标的输出信号 Vout。晶体管 Tr3 的补充功能生成不干扰晶体管 Tr2 的操作的定时 T3。作为信号脉冲 Vin1 的源的反向偏置施加装置在所生成的定时 T3 向晶体管 Tr2 施加反向偏置。从定时图可以看出，施加前向偏置的时间段 T2 与施加反向偏置的时间段 T1+T3 大致成比例。因此，可以根据需要向下修正阈值电压的向上变化。

图 4A 和 4B 示出了根据第三实施例的晶体管电路，它是通过改进图 3 所示的第二实施例实现的。图 4A 是示出该实施例的配置的电路图，图 4B 是示出操作的定时图。

当反相器电路包括晶体管 Tr1 和 Tr2 并且两个晶体管都是 N 沟道型时，晶体管 Tr1 始终被保持在操作状态。换言之，晶体管 Tr1 始终处于被施加以前向偏置的状态，并且阈值电压随着时间而向上改变。当向上变化的程度太大时，正常操作常常受到干扰。因此，在该实施例中，补充晶体管 Tr4 也与晶体管 Tr1 并联连接。

如图 4B 所示，在定时 T1 和定时 T2，晶体管 Tr1 的栅极电压 V1 处于高电平，晶体管 Tr4 的栅极电压 V2 处于低电平。相反，在定时 T3 和定时 T4，栅极电压 V1 改变，从而其电平变为低，并且栅极电压 V2 的电平变为高。然后，晶体管 Tr1 和 Tr4 彼此互补地操作，包括这一对晶体管 Tr1 和 Tr4 在内的整个开关始终被维持在接通状态。此时，栅极电压之一，即栅极电压 V1 在定时 T3 和定时 T4 处于低电平，这使得可以施加反向偏置以便校正阈值。另一方面，由于在定时 T1 和定时 T2 栅极电压 V2 处于低电平，因此也可以向晶体管 Tr4 施加反向偏置，以便抑制阈值电压的变

化。

图 5 是示意性地示出作为与本发明相关的晶体管电路的示例性应用的有源矩阵显示设备以及其中包括的像素电路的框图。如图中所示，有源矩阵显示设备包括充当主要部件的像素阵列 1，以及一组外围电路。外围电路群组包括水平选择器 2、驱动扫描器 3、光扫描器 4 等等。

像素阵列 1 包括成行的扫描线 WS、成列的信号线 DL、以及排列成矩阵的像素电路 5，其中像素电路 5 是在扫描线 WS 和信号线 DL 的交点处提供的。信号线 DL 由水平选择器 2 驱动。扫描线 WS 由光扫描器 4 扫描。此外，还提供了其他扫描线 DS，以便与扫描线 WS 平行，并且由驱动扫描器 3 扫描。在被扫描线 WS 选中之后，像素电路 5 对来自信号线 DL 的信号进行采样。此外，在被扫描线 DS 选中之后，像素电路 5 根据经采样的信号驱动负载元件。上述负载元件例如包括在每个像素电路 5 中形成的电流驱动发光元件。

图 6 是示出图 5 所示的像素电路 5 的基本配置的参考图。像素电路 5 包括采样薄膜晶体管（采样晶体管 Tr1）、驱动薄膜晶体管（驱动晶体管 Tr2）、开关薄膜晶体管（开关晶体管 Tr3）、保持电容器 C1、负载元件（有机 EL 发光元件）等等。

在被扫描线 WS 选中之后，采样晶体管 Tr1 导通。此外，采样晶体管 Tr1 对来自信号线 DL 的视频信号进行采样，并且将经采样的视频信号存储到保持电容器 C1 中。驱动晶体管 Tr2 根据保持电容器 C1 中保持的信号的电势来控制施加到发光元件 EL 的功率量。开关晶体管 Tr3 被扫描线 DS 控制，并且接通/关断施加到发光元件 EL 的功率。即，驱动晶体管 Tr2 根据功率量控制发光元件 EL 的发光亮度（发光度）。另一方面，开关晶体管 Tr3 控制发光元件 EL 的发光时间。由于晶体管所执行的上述操作，每个像素电路 5 中包括的发光元件 EL 提供与视频信号相对应的亮度，并且所需的显示图像被产生在像素阵列 1 上。

图 7 是用来说明图 6 所示的像素阵列 1 和像素电路 5 的操作的定时图。在单场时段（1f）头部，在单水平时段（1H）期间，选择脉冲 ws[1] 经由扫描线 WS 被施加到第一行的像素电路 5，采样晶体管 Tr1 导通。然

后，来自信号线 DL 的视频信号被采样，并被写入保持电容器 C1 中。保持电容器 C1 的一端连接到驱动晶体管 Tr2 的栅极。因此，当视频信号被写入保持电容器 C1 中时，驱动晶体管 Tr2 的栅极电势根据写入的信号电势而增大。此时，选择脉冲 ds[1] 经由另一扫描线 DS 被施加到开关晶体管 Tr3。在施加期间，发光元件 EL 保持发光。由于在单场时段 1f 的后半部分选择脉冲 ds[1] 的电平变低，因此发光元件 EL 进入不发光状态。可以通过调整脉冲 ds[1] 的占空来调整发光时段和不发光时段的比率，从而可以获得所需的屏幕亮度。当转换到下一水平时段时，用于扫描的信号脉冲 ws[2] 和 ds[2] 分别被从扫描线 WS 和 DS 施加到第二像素电路。

现在转到图 6，将描述被示为参考示例的像素电路 5 的问题。在被示为参考示例的像素电路 5 中，晶体管 Tr1 至 Tr3 中的每一个包括 N 沟道型薄膜晶体管，从而就成本来说有利的无定形硅膜可以被用作有源层。但是，驱动晶体管 Tr2 的漏极被连接到电源电压 Vcc，并且源极经由开关晶体管 Tr3 被连接到发光元件 EL 的阳极。然后，晶体管 Tr2 变为所谓的源极跟随器，这导致了一个问题。保持在保持电容器 C1 中的信号电压被施加到晶体管 Tr2 的栅极，并且原则上被维持恒定。但是，当发光元件 EL 的电流/电压特性随时间变化时，源极电势也发生变化。一般来说，当发光元件 EL 随时间而恶化时，阳极电势增大，从而源极电势也增大。驱动晶体管 Tr2 工作在饱和区，并且漏极电流 Ids 取决于相对于源极电势的栅极电势 Vgs，如上述晶体管特性表达式所示。由于晶体管 Tr2 充当源极跟随器，因此即使栅极电压本身被维持恒定，源极电势也会随发光元件 EL 的特性恶化而发生变化，并且栅极电势 Vgs 也会相应地变化。因此，漏极电流 Ids 发生变化，从而发光元件 EL 的亮度降低，这导致了另一个问题。

此外，驱动晶体管 Tr2 本身的阈值电压 Vth 是变化的。从上述晶体管特性表达式可以看出，如果当驱动晶体管 Tr2 工作在饱和区时栅极电势 Vgs 被维持恒定，则在阈值电压 Vth 发生变化时漏极电流 Ids 也变化，并且发光元件 EL 的亮度根据该变化而变化。具体而言，由于包括无定形硅膜作为有源层（沟道区）的薄膜晶体管的阈值电压会随时间而有显著的变化，因此不可能在不适应变化的情况下正确控制发光元件的亮度。

图 8A 和 8B 示出与另一个参考示例相关的象素电路，它是通过改进图 6 所示的象素电路而获得的。图 8A 是示出配置的电路图，图 8B 是示出操作的定时图。

根据改进示例的配置，自举电路 6 和阈值电压抵消电路 7 被添加到图 6 所示的象素电路，如图 8A 所示。自举电路 6 适合于自动控制施加到驱动晶体管 Tr2 的栅极 (G) 的信号电势的电平，以便适应发光元件 EL 的特性的变化。自举电路 6 包括开关晶体管 Tr4。扫描线 WS 被连接到开关晶体管 Tr4 的栅极，源极被连接到电源电势 Vss，漏极被连接到保持电容器 C1 的一端并且被连接到驱动晶体管 Tr2 的源极 (S)。当选择脉冲被施加到扫描线 WS 时，采样晶体管 Tr1 被导通，并且开关晶体管 Tr4 被导通。因此，视频信号 Vsig 经由耦合电容器 C2 被写入保持电容器 C1。当选择脉冲被从扫描线 WS 抵消时，开关晶体管 Tr4 被关断。然后，保持电容器 C1 与电源电势 Vss 断开，并且被耦合到驱动晶体管 Tr2 的源极 (S)。当在这之后选择脉冲被施加到扫描线 DS 时，开关晶体管 Tr3 被导通，并且驱动电流通过驱动晶体管 Tr2 被发送到发光元件 EL。发光元件 EL 开始发光，并且阳极电势根据其电流/电压特性而增大，从而驱动晶体管 Tr2 的源极电势增大。此时，由于保持电容器 C1 与电源电势 Vss 断开，因此被保持的信号电势随着源极电势的增大而增大 (自举)，从而驱动晶体管 Tr2 的栅极 (G) 的电势增大。即，即使发光元件 EL 的特性发生变化，驱动晶体管 Tr2 的栅极电压 Vgs 也始终与保持在保持电容器 C1 中的净信号电势一致。由于上述自举操作，即使发光元件 EL 的特性发生变化，驱动晶体管 Tr2 的漏极电流也始终被保持在保持电容器 C1 中的信号维持恒定，并且发光元件 EL 的亮度也不会变化。通过添加上述自举装置 6，驱动晶体管 Tr2 可以充当恒定电流源，其精确地为发光元件 EL 工作。

阈值电压抵消电路 7 调整施加到驱动晶体管 Tr2 的栅极 (G) 的信号电势的电平，以便抵消驱动晶体管 Tr2 的阈值电压的变化，并且包括开关晶体管 Tr5 和 Tr6。开关晶体管 Tr5 的栅极被连接到另一条扫描线 AZ，并且漏极/源极被连接在驱动晶体管 Tr2 的栅极和漏极之间。开关晶体管 Tr6 的栅极也被连接到扫描线 AZ，源极被连接到预定的偏移电压 Vofs，漏极

被连接到耦合电容器 C2 的电极之一。此外，在图中，偏移电压 V_{ofs} 、电源电势 V_{ss} 和阴极电压 (GND) 可能具有彼此不同的电势。但是，根据需要，所有电势都可以被设置为共同的电势 (例如 GND)。

当控制脉冲被施加到扫描线 AZ 时，开关晶体管 Tr5 导通，并且电流从 V_{cc} 一侧流向驱动晶体管 Tr2 的栅极，从而栅极 (G) 电势增大。然后，漏极电流开始流入驱动晶体管 Tr2，并且源极 (S) 的电势增大。就在栅极电势 (G) 和源极电势 (S) 之间的电势差 V_{gs} 与驱动晶体管 Tr2 的阈值电压 V_{th} 一致时，根据上述晶体管特性表达式，漏极电流停止流动。此时，源极和栅极之间的电压 V_{gs} 被写入保持电容器 C1 中，作为晶体管 Tr2 的阈值电压 V_{th} 。由于除了信号电势 V_{sig} 之外，写入保持电容器 C1 中的阈值电压 V_{th} 也被施加到驱动晶体管 Tr2 的栅极，因此阈值电压 V_{th} 的优势被抵消了。因此，即使驱动晶体管 Tr2 的阈值电压 V_{th} 随时间发生变化，阈值电压抵消电路 7 也可以抵消该变化。

图 8B 是示出施加到扫描线 WS、DS 和 AZ 的扫描脉冲的波形以及驱动晶体管 Tr2 的栅极 (G) 和源极 (S) 的电势的波形的定时图。如图中所示，当处于 V_{th} 抵消时段中时，脉冲被施加到扫描线 AZ，开关晶体管 Tr5 导通，并且晶体管 Tr2 的栅极电势增大。之后，由于扫描线 DS 的脉冲下降，因此来自电源 V_{cc} 一侧的电流发送停止。然后，栅极电势和源极电势之间的差异减小，并且当该差异对应于阈值电压 V_{th} 时，电流值变为零。结果，阈值电压 V_{th} 被写入连接在晶体管 Tr2 的栅极和源极之间的保持电容器 C1 中。接下来，当选择脉冲被施加到下一扫描线 WS 时，采样晶体管 Tr1 被导通，并且信号 V_{sig} 经由耦合电容器 C2 被写入保持电容器 C1 中。然后，发送到驱动晶体管 Tr2 的栅极的信号 V_{in} 对应于已经写入的阈值电压 V_{th} 和以预定增益维持的 V_{sig} 之和。此外，脉冲被施加到扫描线 DS，并且开关晶体管 Tr3 被导通。然后，驱动晶体管 Tr2 根据输入栅极信号 V_{in} 向发光元件 EL 发送漏极电流，从而开始发光。因此，发光元件 EL 的阳极电势增大 ΔV ，并且由于自举效应上述 ΔV 被添加到驱动晶体管 Tr2 的输入信号 V_{in} 。根据上述阈值电压抵消功能和自举功能，即使驱动晶体管 Tr2 的阈值电压和发光元件 EL 的特性发生变化，也可以抵消该变化，

从而维持发光亮度恒定。

另外，在单场时段 1f 期间，高于源极的电压被施加到驱动晶体管 Tr2 的栅极，从而栅极始终被前向偏置。由于前向偏置被持续施加到栅极，因此驱动晶体管 Tr2 的阈值电压 V_{th} 向上变化。阈值电压抵消电路 7 可以抵消该变化。但是，当变化变得过大时，抵消功能变得不足以应付变化，这可能会改变发光元件 EL 的亮度。此外，在发光时段期间，开关晶体管 Tr3 被导通并且被前向偏置。然后，开关晶体管 Tr3 的阈值电压向上变化，并且在最坏的情况下，开关晶体管 Tr3 可能会一直进入截断状态。

图 9 示出根据本发明实施例的像素电路。为了解决图 8A 所示的像素电路的问题，为驱动晶体管 Tr2 和开关晶体管 Tr3 中的每一个提供了适合于抑制阈值电压的变化的反向偏置施加装置。

为驱动晶体管 Tr2 提供的反向偏置施加装置包括开关晶体管 Tr7。附加的扫描线 WS2 被连接到晶体管 Tr7 的栅极，负电源 V_{mb} 被连接到源极，并且漏极被连接到驱动晶体管 Tr2 的栅极 (G)。由于扫描线 WS2 的扫描定时不同于连接到采样晶体管 Tr1 和开关晶体管 Tr4 的扫描线 WS1 的扫描定时，因此扫描线被划分成扫描线 WS1 和 WS2。在这里，负电源 V_{mb} 的电势被设置成低于地电势 GND。因此，当在不干扰像素电路的操作的定时选择脉冲被施加到扫描线 WS2 时，晶体管 Tr7 被导通，并且反向偏置 (V_{mb}) 可以被施加到驱动晶体管 Tr2 的栅极 (G)。然后，前向偏置被持续施加，从而晶体管 Tr2 的向上改变的阈值电压 V_{th} 可以被向下修正。

为开关晶体管 Tr3 提供的反向偏置施加装置被包括在连接到扫描线 DS1 的驱动扫描器 3 中 (参见图 5)。在发光时段期间，前向偏置经由扫描线 DS1 被施加到开关晶体管 Tr3 的栅极，并且漏极电流从电源电压 V_{cc} 流向地电势 GND。当处于不发光时段中时，扫描线 DS1 的电势变得低于地电势 GND，并且反向偏置被施加到开关晶体管 Tr3。然后，晶体管 Tr3 的阈值电压的向上变化可以被向下修正。

图 10 是用来说明图 9 所示的像素电路的操作的定时图。施加到扫描线 WS1 的脉冲被表示为 $ws1$ ，施加到扫描线 WS2 的脉冲被表示为 $ws2$ ，

施加到扫描线 AZ 的脉冲被表示为 az ，施加到扫描线 DS1 的脉冲被表示为 $ds1$ 。此外，驱动晶体管 Tr2 的栅极电势 (G)、漏极电势 (D) 和源极电势 (S) 的变化被叠加在脉冲 $ds1$ 的电平变化上。此外，驱动晶体管 Tr2 的漏极电势 (D) 还表示开关晶体管 Tr3 的源极电势。

在 V_{th} 抵消时段期间，脉冲 az 被施加到晶体管 Tr5 和 Tr6，并且检测驱动晶体管 Tr2 的阈值电压 V_{th} 。检测到的阈值电压 V_{th} 被保持在保持电容器 C1 中，作为晶体管 Tr2 的栅极电势 (G) 和源极电势 (S) 之间的差异。接下来，当脉冲 $ws1$ 被施加到采样晶体管 Tr1 和开关晶体管 Tr4 时，视频信号 V_{sig} 被采样并且经由耦合电容器 C2 被写入保持电容器 C1 中。写入到保持电容器 C1 中的阈值电压 V_{th} 和视频信号 V_{sig} 之和在定时图中示出，作为晶体管 Tr2 的栅极电势 (G) 和源极电势 (S) 之间的差异。此外，当在发光时段中脉冲 $ds1$ 被施加到开关晶体管 Tr3 时，漏极电流通过驱动晶体管 Tr2 流入发光元件 EL 中，从而源极电势 (S) 增大。但是，源极电势 (S) 和栅极电势 (G) 之间的差异由于自举功能而被维持恒定。在源极电势 (S) 增大时，漏极电势 (D) 也增大。漏极电势 (D) 表示开关晶体管 Tr3 的源极电势。但是，由于脉冲 $ds1$ 的幅度被设置为充分高于漏极电势 (D)，因此可以施加晶体管 Tr3 所需的前向偏置 V_a ，以便执行导通操作。然后，当像素电路进入不发光时段时，脉冲 $ds1$ 被改变，从而其电平变低，并且晶体管 Tr3 被截断。由于漏极电流中断，因此驱动晶体管 Tr2 的漏极电势 (D) 从 V_{cc} 一侧降低到 GND。此时，由于低电平脉冲 $ds1$ 被设置为低于 GND，因此反向偏置 V_b 被施加到开关晶体管 Tr3 的栅极。此外，在不发光时段期间，脉冲 $ws2$ 被施加到晶体管 Tr7 的栅极。然后，晶体管 Tr7 进入导通，并且反向偏置 V_{mb} 被施加到驱动晶体管 Tr2 的栅极 (G)。

从以上描述可以看出，反向偏置在适当的定时被施加到驱动晶体管 Tr2 和开关晶体管 Tr3 中的每一个，从而每个晶体管的阈值电压的变化可以被抑制。但是，由于开关晶体管 Tr3 在某种程度容易受到改进，因此将提供对这件事的说明。当考虑到晶体管 Tr3 的工作点时，应当考虑脉冲 $ds1$ 的电压电平和驱动晶体管的漏极电压 (D)，如上所述。由于在发光时

段期间开关晶体管 Tr3 被导通，因此脉冲 ds1 的电势 H 比漏极电势 (D) 高出晶体管 Tr3 的阈值电压 V_{th} ，并且电压 Va 被施加。即，在发光时段期间，前向偏置被施加在晶体管 Tr3 的栅极和源极之间。然后，当像素电路进入不发光时段时，脉冲 ds1 的电平 L 变得低于 GND，从而反向偏置被施加。在反向偏置时段期间，由于泄漏电流等，漏极电势 (D) 被降低到阳极电势 (GND) 或其附近。由于晶体管 Tr3 在该时段期间被关断，因此反向偏置被施加在晶体管 Tr3 的栅极和源极之间，其大小等于反向偏置 Vb。因此，由于前向偏置和反向偏置都被施加到晶体管 Tr3，因而可以在一定程度上减小晶体管 Tr3 的阈值电压 V_{th} 的变化。但是，当包括在单场时段 (1f) 中的发光时间增多时，不发光时间被削短并且减少。然后，反向偏置施加时间也减少，这导致需要高效地向下修正阈值电压，修正程度与反向偏置施加时间的减少程度相同，并且将反向偏置 Vb 的绝对值设置到较高的程度。但是，当反向偏置 Vb 的绝对值较高时，脉冲 ds1 的幅度增大，这导致成本增大。此外，高绝对值大大影响了晶体管 Tr3 的抗压力能力，这不仅影响了成本，还影响了产量。

图 11 示出了通过进一步改进图 9 所示的像素电路而实现的实施例。为了清晰起见，与图 9 所示的像素电路相对应的部件由相应的标号表示。至于改进，附加的晶体管 Tr8 被并联连接到问题晶体管 Tr3，并且补充装置经由扫描线 DS2 被连接到晶体管 Tr8 的栅极。补充装置相对于开关晶体管 Tr3 以互补的方式驱动附加的晶体管 Tr8，以便生成不干扰晶体管 Tr3 的操作的定时。经由扫描线 DS1 连接到开关晶体管 Tr3 的反向偏置施加装置被配置成在所生成的定定向晶体管 Tr3 施加反向偏置。

图 12 是用来说明图 11 所示的像素电路的操作的定时图。为了清晰起见，与前一实施例的定时图（即图 10 所示的定时图）相对应的部件由相应的标号表示。至于特征点，施加到开关晶体管 Tr3 的栅极的脉冲 ds1 和施加到附加晶体管 Tr8 的栅极的脉冲 ds2 的相位彼此相反。在发光时段期间，前向偏置 Va 被施加到开关晶体管 Tr3 的栅极，这与图 9 所示的实施例的情况相同。接下来，当像素电路进入不发光时段时，脉冲 ds1 变得低于 GND，从而其电平变低，并且开关晶体管 Tr3 被关断。由于晶体管 Tr8

互补性地工作并且在此时进入导通状态，因此电流进一步被从电源 V_{cc} 一侧发送到驱动晶体管 Tr_2 。因此，驱动晶体管 Tr_2 的漏极电势（D）并未被降低到阳极电势（GND），并且可以获得电源电势 V_{cc} 和/或其附近的电势。然后，在不发光时段中包括的反向偏置时段期间，开关晶体管 Tr_3 的栅极和源极之间的电压的绝对值被示为 $V_{cc}+V_b$ ，从而可以施加很高的反向偏置。因此，可以高效地向下修正阈值电压的向上变化，而无需向开关晶体管 Tr_3 施加大幅度的脉冲 ds_1 。从而，由于像素电路能够适应无定形硅薄膜晶体管和多晶硅薄膜晶体管的阈值电压的变化，因此防止了发光元件 EL 的亮度降低，并且可以提供高质量的有源矩阵显示器。具体而言，由于不需要增大施加到对发光执行开/关控制的晶体管的栅极的脉冲的幅度，因此可以实现低成本驱动器。此外，可以很容易地适应开关晶体管的阈值电压 V_{th} 的变化，同时适应驱动晶体管的阈值电压 V_{th} 的变化。

工业应用性

当正栅极电压（前向偏置）被反复和/或持续地施加到薄膜晶体管时，其阈值电压往往会朝正方向改变。相反，当负栅极电压（反向偏置）被反复和/或持续地施加到薄膜晶体管时，其阈值电压往往会朝负方向改变。晶体管电路可以包括这样的薄膜晶体管，在该薄膜晶体管的栅极和源极之间，根据功能和/或操作状况，经由电路配线被反复和/或持续地施加有前向偏置。由于前向偏置，薄膜晶体管的阈值电压随时间而改变。如果变化的阈值电压不被解决，则例如晶体管的截断操作会受到干扰，这可能会导致晶体管电路发生故障。因此，在本发明中，对于就晶体管电路的操作和/或功能而言必须被反复和/或持续地施加前向偏置的薄膜晶体管，反向偏置在不干扰操作的定时被施加。然后，可以朝负方向重置已经由于前向偏置而朝正方向改变的阈值电压，从而可以抑制阈值电压的变化。

在根据需要几乎被持续施加前向偏置的薄膜晶体管的情况下，常常不可能实现足以施加反向偏置的定时。在这种情况下，附加的薄膜晶体管被并联连接到该薄膜晶体管，并且附加晶体管被相对于该薄膜晶体管以互补的方式驱动，从而施加反向偏置的定时被强制生成。然后，在由于持续的

前向偏置施加因而阈值电压必须向上改变的薄膜晶体管的情况下，可以通过将互补的附加薄膜晶体管并联连接到该薄膜晶体管来强制修正阈值电压。

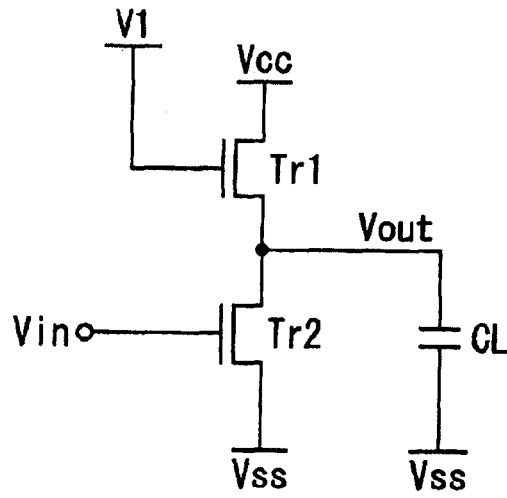


图1A

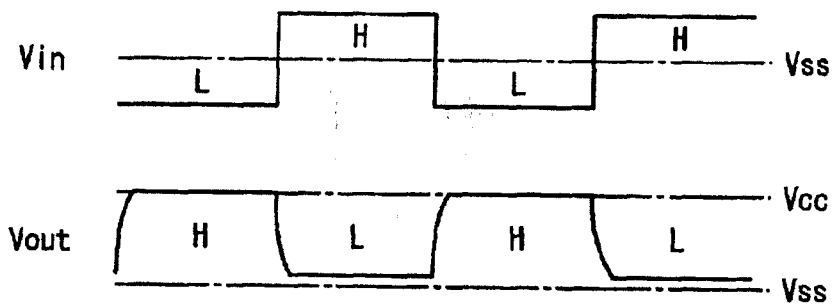


图1B

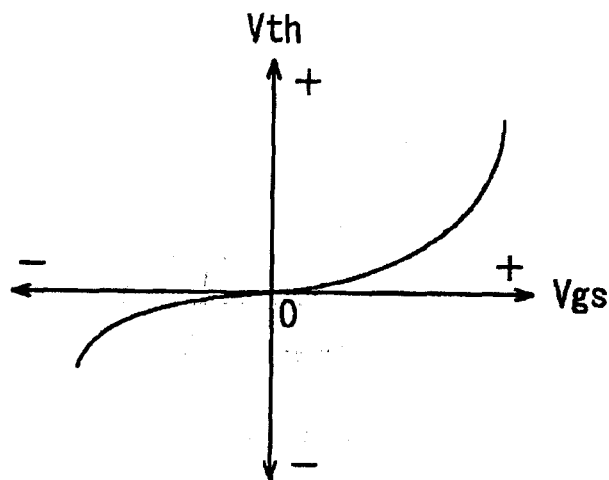


图1C

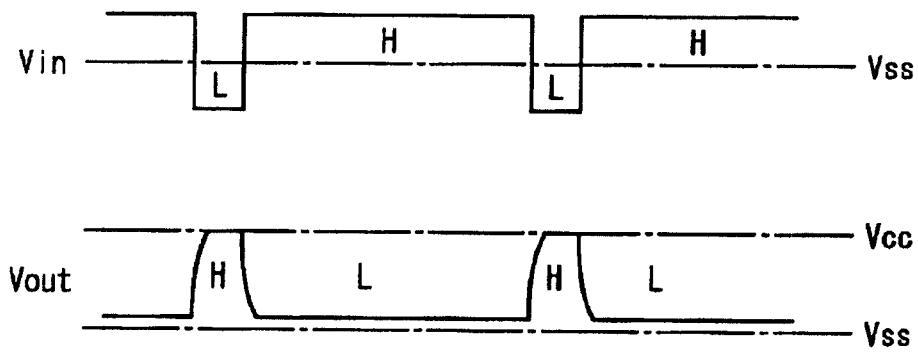


图2

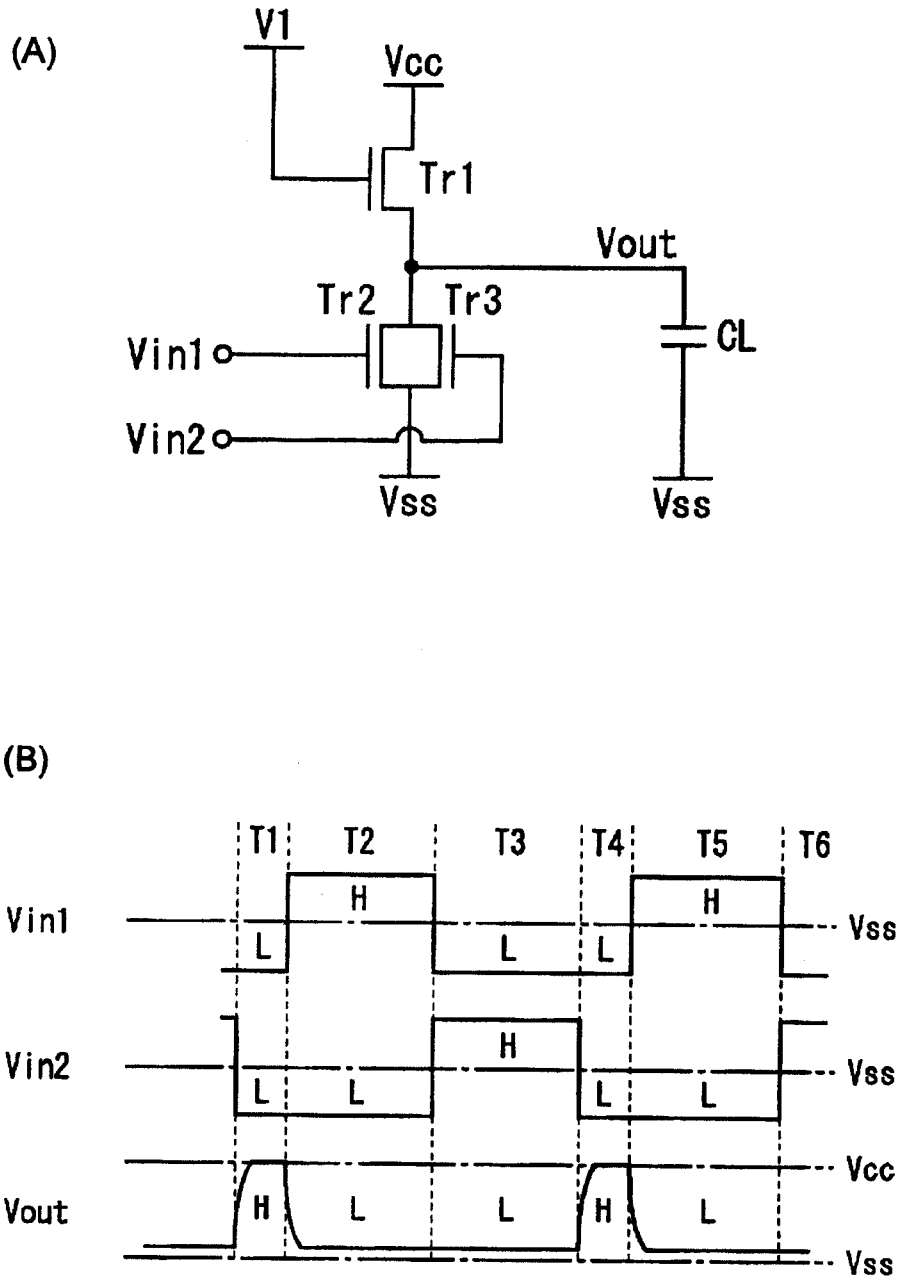


图3

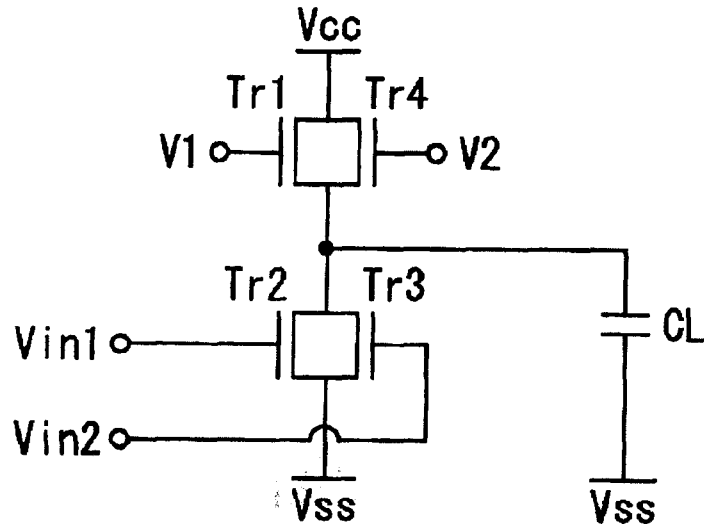


图4A

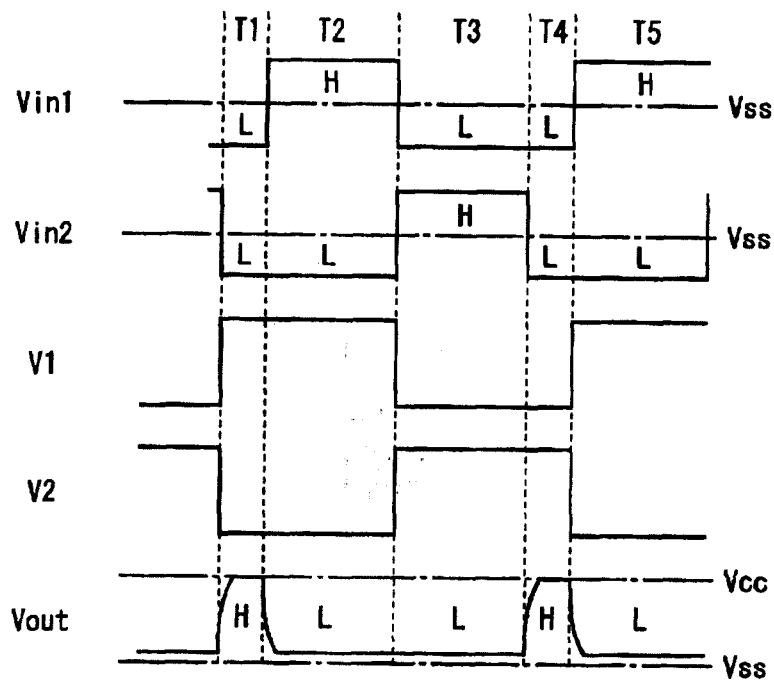


图4B

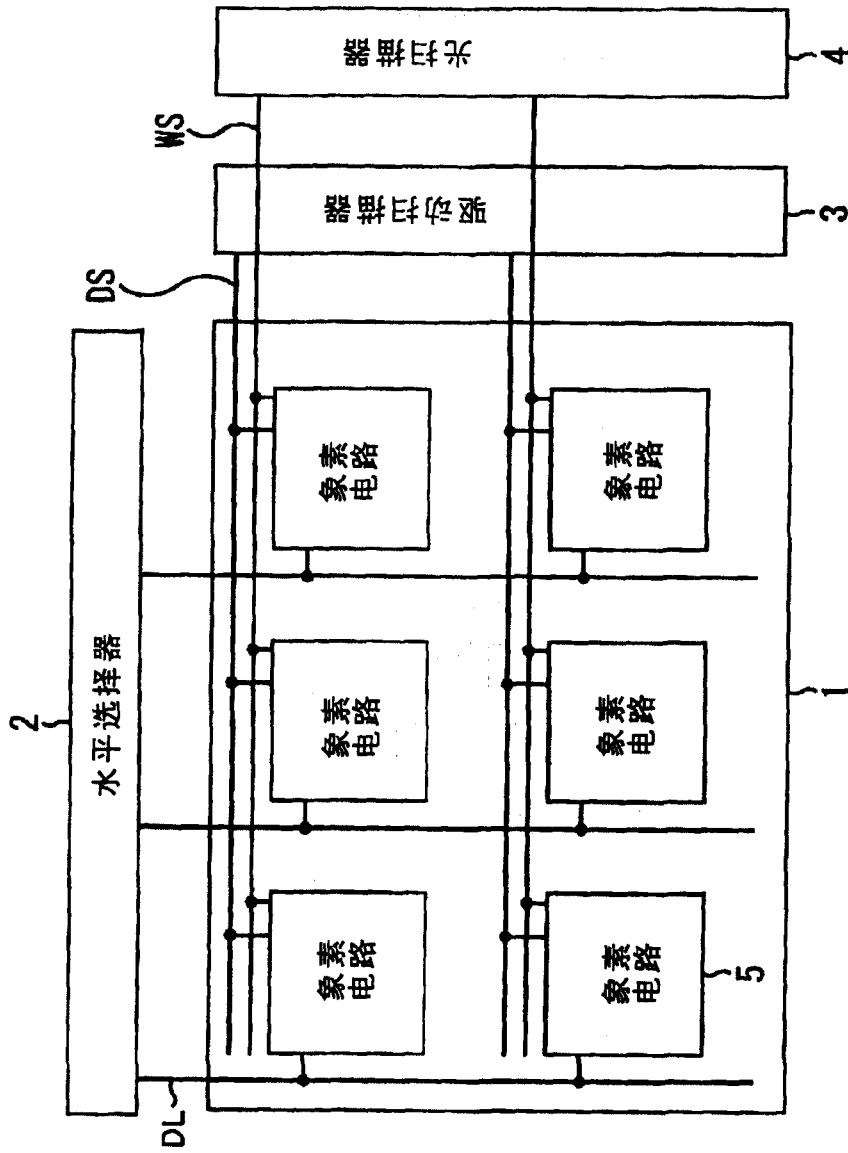


图5

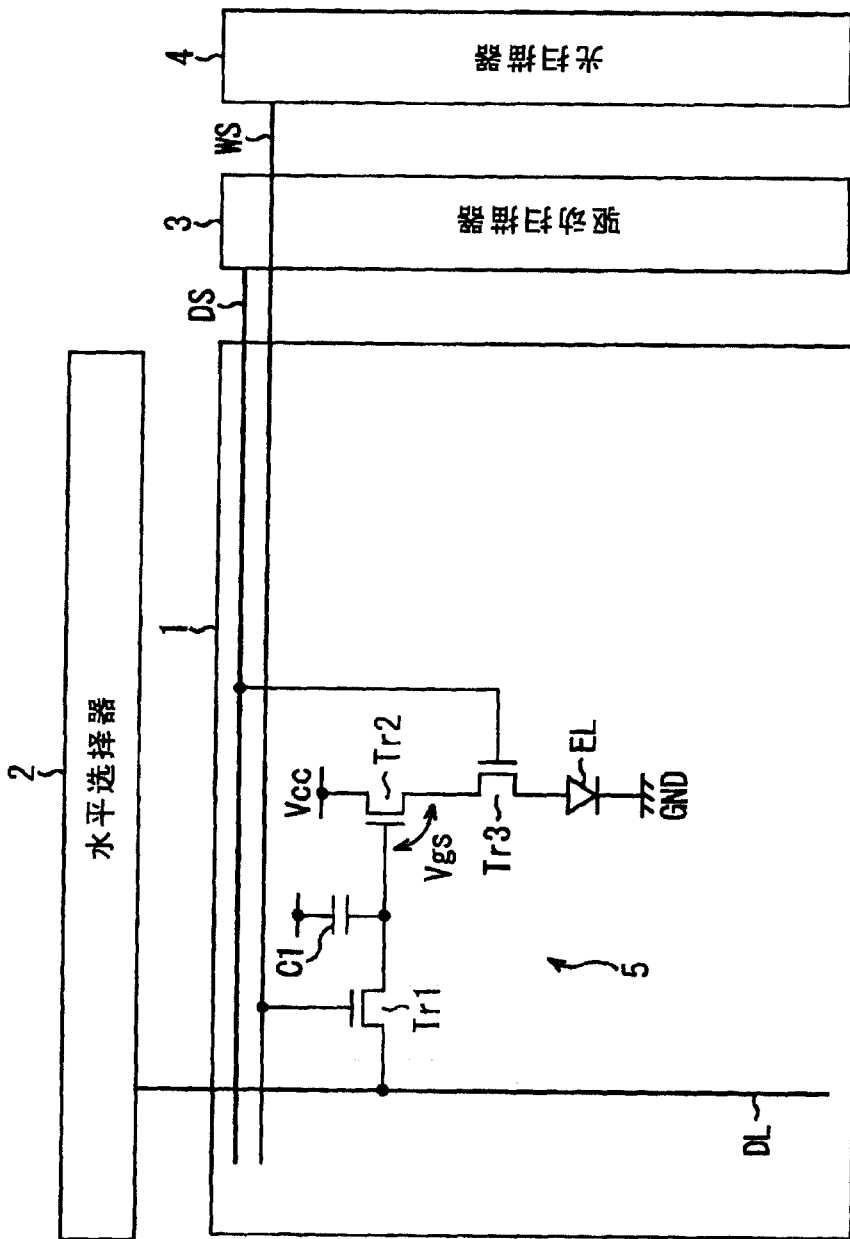


图6

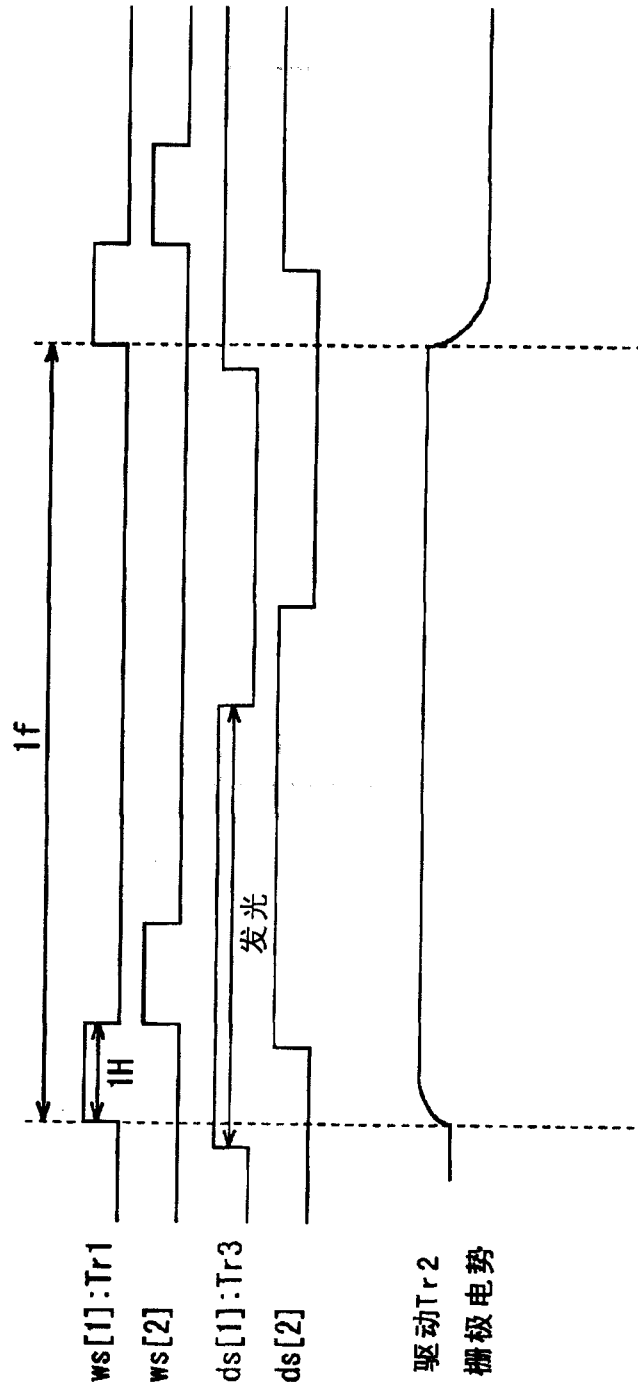


图7

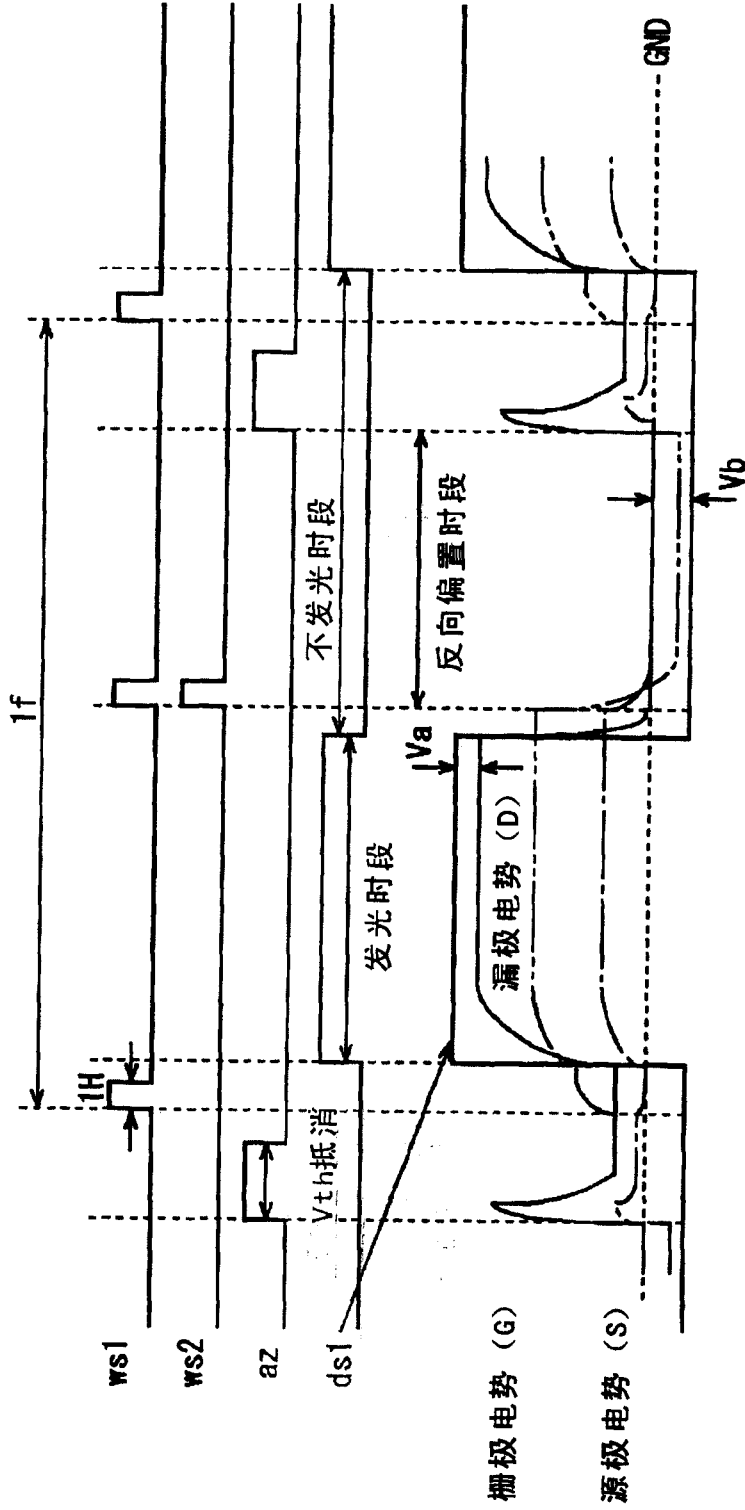


图10

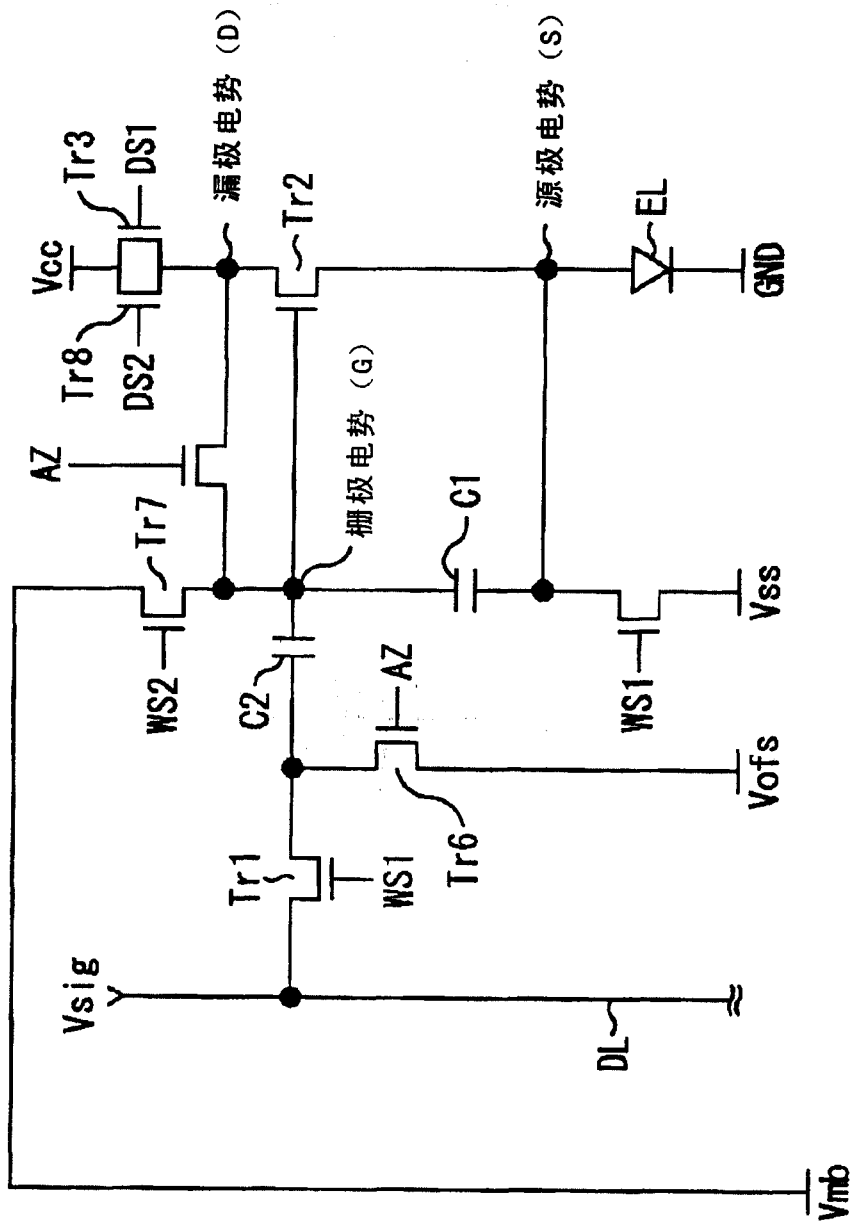


图11

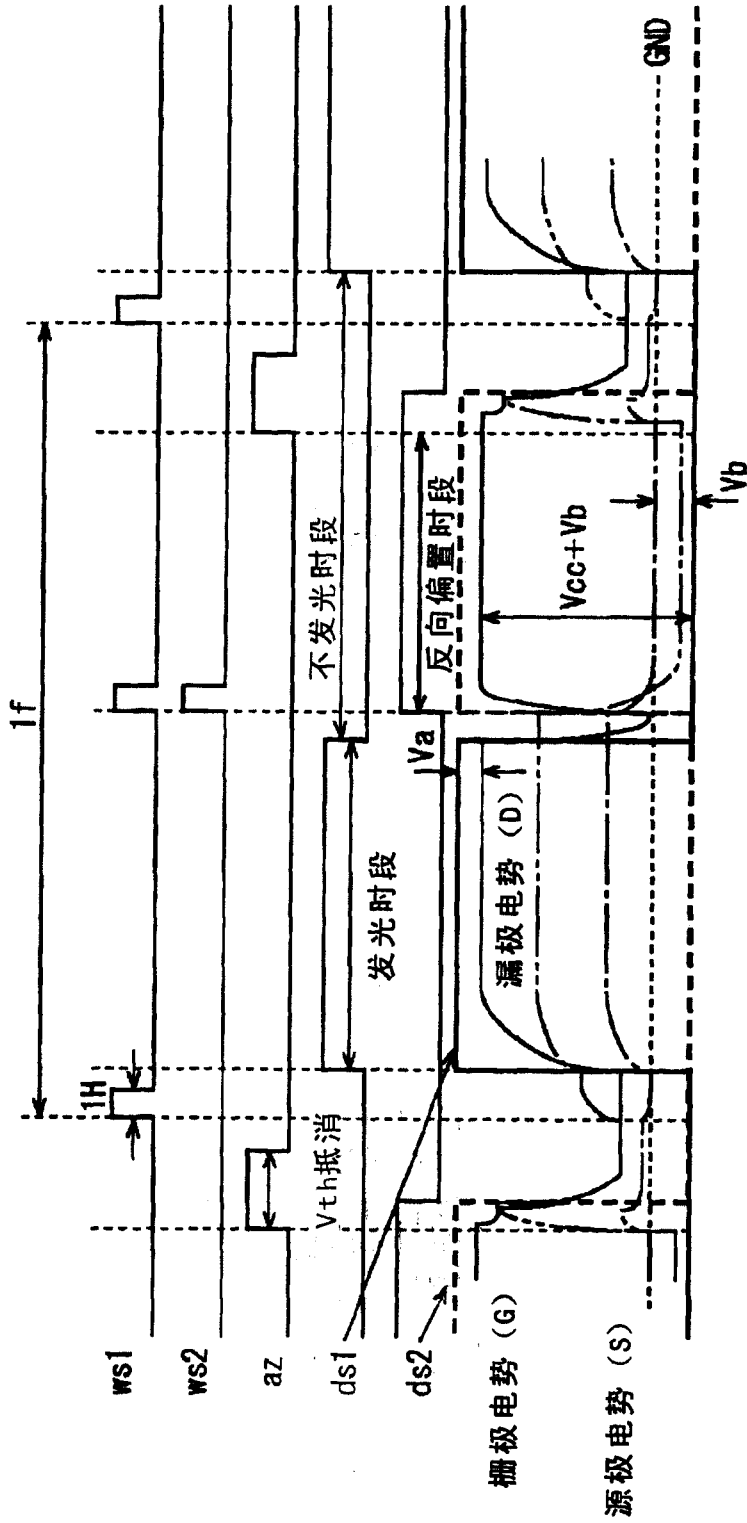


图12