

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成18年3月9日(2006.3.9)

【公開番号】特開2003-234348(P2003-234348A)

【公開日】平成15年8月22日(2003.8.22)

【出願番号】特願2002-32379(P2002-32379)

【国際特許分類】

H 01 L	23/52	(2006.01)
H 01 L	21/3205	(2006.01)
H 01 L	21/66	(2006.01)
H 01 L	23/12	(2006.01)
H 01 L	27/10	(2006.01)
H 01 L	21/8247	(2006.01)
H 01 L	27/115	(2006.01)
H 01 L	29/792	(2006.01)
H 01 L	29/788	(2006.01)

【F I】

H 01 L	21/88	T
H 01 L	21/66	F
H 01 L	23/12	5 0 1 C
H 01 L	27/10	4 6 1
H 01 L	21/88	R
H 01 L	27/10	4 3 4
H 01 L	29/78	3 7 1

【手続補正書】

【提出日】平成18年1月23日(2006.1.23)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】発明の名称

【補正方法】変更

【補正の内容】

【発明の名称】半導体集積回路装置の製造方法

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】(a)半導体ウエハのチップ領域に、第1導電性膜とその上部の第2導電性膜とを有する第1配線を形成し、前記半導体ウエハのスクライプ領域に第1導電性膜とその上部の第2導電性膜とを有するテスト用パターンを形成する工程と、

(b)前記第1配線上に、絶縁膜を介して第2配線を形成する工程と、

(c)前記第2配線の一部であるパッド領域を、前記テスト用パターンの表面の第2導電性膜が露出した状態で、洗浄する工程と、

を有することを特徴とする半導体集積回路装置の製造方法。

【請求項2】前記第1導電性膜は、Al(アルミニウム)もしくはCu(銅)を主成分とすることを特徴とする請求項1記載の半導体集積回路装置の製造方法。

【請求項3】前記第2導電性膜は、TiN(窒化チタン)膜、Ta(タンタル)膜

、TaN(窒化タンタル)膜、W(タンゲステン)膜もしくはWN(窒化タンゲステン)膜の単層膜、もしくはこれらの膜の積層膜よりなることを特徴とする請求項1記載の半導体集積回路装置の製造方法。

【請求項4】前記洗浄は、酸性の洗浄液を用いて行わることを特徴とする請求項1記載の半導体集積回路装置の製造方法。

【請求項5】前記半導体集積回路装置の製造方法は、  
前記(c)工程の後に、

(d)前記テスト用パターンを用いて、前記テスト用パターンもしくは前記テスト用パターンと電気的に接続されている部分の評価を行う工程、

を有することを特徴とする請求項1記載の半導体集積回路装置の製造方法。

【請求項6】前記第1配線と前記テスト用パターンとは電気的に接続されていることを特徴とする請求項1記載の半導体集積回路装置の製造方法。

【請求項7】(a)半導体ウエハのチップ領域に、第1導電性膜とその上部の第2導電性膜とを有する第1配線を形成し、前記半導体ウエハのスクライプ領域に第1導電性膜とその上部の第2導電性膜とを有するテスト用パターンを形成する工程と、

(b)前記第1配線およびテスト用パターン上に、第1絶縁膜を形成する工程と、

(c)前記第1配線およびテスト用パターン上の前記第1絶縁膜を除去することにより第1パッド領域を露出させる工程と、

(d)前記第1配線上の第1パッド領域から第2パッド領域まで延在する第2配線を形成する工程と、

(e)前記第2配線およびテスト用パターン上に、第2絶縁膜を形成する工程と、

(f)前記第2配線の第2パッド領域上およびスクライプ領域の第2絶縁膜を除去する工程と、

(g)前記(f)工程の後、前記半導体ウエハを洗浄する工程と、

を有することを特徴とする半導体集積回路装置の製造方法。

【請求項8】前記第2絶縁膜は、ポリイミド膜であることを特徴とする請求項7記載の半導体集積回路装置の製造方法。

【請求項9】(a)半導体ウエハのチップ領域に、第1導電性膜とその上部の第2導電性膜とを有する第1配線を形成し、前記半導体ウエハのスクライプ領域に第1導電性膜とその上部の第2導電性膜とを有するテスト用パターンを形成する工程と、

(b)前記第1配線上に、絶縁膜を介して第2配線を形成する工程と、

(c)前記第2配線の一部であるパッド領域上に、前記テスト用パターンの表面の第2導電性膜が露出した状態で、メッキ膜を形成する工程と、

を有することを特徴とする半導体集積回路装置の製造方法。

【請求項10】前記第1導電性膜は、Al(アルミニウム)もしくはCu(銅)を主成分とすることを特徴とする請求項9記載の半導体集積回路装置の製造方法。

【請求項11】前記第2導電性膜は、TiN(窒化チタン)膜、Ta(タンタル)膜、TaN(窒化タンタル)膜、W(タンゲステン)膜もしくはWN(窒化タンゲステン)膜の単層膜、もしくはこれらの膜の積層膜よりなることを特徴とする請求項9記載の半導体集積回路装置の製造方法。

【請求項12】前記メッキ膜は、置換メッキ法を用いて形成されることを特徴とする請求項9記載の半導体集積回路装置の製造方法。

【請求項13】前記半導体集積回路装置の製造方法は、  
前記(c)工程の後に、

(d)前記テスト用パターンを用いて、前記テスト用パターンもしくは前記テスト用パターンと電気的に接続されている部分の評価を行う工程、

を有することを特徴とする請求項9記載の半導体集積回路装置の製造方法。

【請求項14】前記半導体集積回路装置の製造方法は、

(d)前記(c)工程の前に、前記第2配線の一部であるパッド領域を、前記テスト用パターンの表面の第2導電性膜が露出した状態で、洗浄する工程、

を有することを特徴とする請求項 9 記載の半導体集積回路装置の製造方法。

【請求項 15】 前記第1配線と前記テスト用パターンとは電気的に接続されていることを特徴とする請求項 9 記載の半導体集積回路装置の製造方法。

【請求項 16】 ( a ) 半導体ウエハのチップ領域に、第1導電性膜とその上部の第2導電性膜とを有する第1配線を形成し、前記半導体ウエハのスクライプ領域に第1導電性膜とその上部の第2導電性膜とを有するテスト用パターンを形成する工程と、

( b ) 前記第1配線およびテスト用パターン上に、第1絶縁膜を形成する工程と、

( c ) 前記第1配線およびテスト用パターン上の前記第1絶縁膜を除去することにより第1パッド領域を露出させる工程と、

( d ) 前記第1配線上の第1パッド領域から第2パッド領域まで延在する第2配線を形成する工程と、

( e ) 前記第2配線およびテスト用パターン上に、第2絶縁膜を形成する工程と、

( f ) 前記第2配線の第2パッド領域上およびスクライプ領域の第2絶縁膜を除去する工程と、

( g ) 前記( f )工程の後、前記第2配線の一部であるパッド領域上にメッキ膜を形成する工程と、

を有することを特徴とする半導体集積回路装置の製造方法。

【請求項 17】 前記第2絶縁膜は、ポリイミド膜であることを特徴とする請求項 16 記載の半導体集積回路装置の製造方法。