

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-201260

(P2007-201260A)

(43) 公開日 平成19年8月9日(2007.8.9)

(51) Int. Cl. F I テーマコード (参考)
 H O 1 L 23/02 (2006.01) H O 1 L 23/02 B
 B 8 1 C 3/00 (2006.01) B 8 1 C 3/00

審査請求 未請求 請求項の数 10 O L (全 15 頁)

(21) 出願番号 特願2006-19286 (P2006-19286)
 (22) 出願日 平成18年1月27日 (2006.1.27)

(71) 出願人 000190688
 新光電気工業株式会社
 長野県長野市小島田町80番地
 (74) 代理人 100070150
 弁理士 伊東 忠彦
 (72) 発明者 白石 晶紀
 長野県長野市小島田町80番地 新光電気
 工業株式会社内
 (72) 発明者 小泉 直幸
 長野県長野市小島田町80番地 新光電気
 工業株式会社内
 (72) 発明者 村山 啓
 長野県長野市小島田町80番地 新光電気
 工業株式会社内

最終頁に続く

(54) 【発明の名称】 封止構造体及び封止構造体の製造方法及び半導体装置及び半導体装置の製造方法

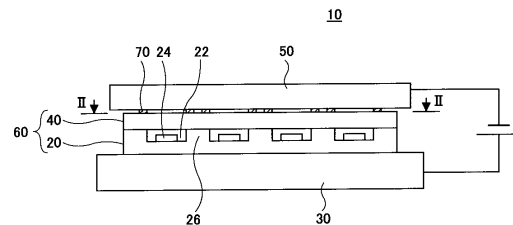
(57) 【要約】

【課題】本発明はシリコン基板とガラス板を陽極接合する工程でガラス板の非接合領域（光透過領域）に不純物が析出することを防止することを課題とする。

【解決手段】シリコン基板20とガラス板40との間が陽極接合された封止構造体60は、壁部26の上面がガラス板40に接合されることにより凹部22の上部開口がガラス板40によって気密状態に封止される。電圧印加パターン70は、光変換素子24が対向する光透過領域を囲むように形成されている。また、電圧印加パターン70は、陰極板50の下面に接触して電圧を印加される陰極パターンとして機能する。そのため、封止構造体60では、電圧印加パターン70に高電圧が印加された際にガラス板40に含まれる不純物が電圧印加パターン70に対向する接合領域においてガラス板40の陰極側に析出されるが、凹部22が対向する非接合領域における不純物の析出が防止される。

【選択図】 図1

本発明の実施例1による封止構造体を接合する陽極接合装置を模式的に示した縦断面図



【特許請求の範囲】

【請求項 1】

シリコン基板または該シリコン基板に接合されるガラス板の何れかに凹部を設け、前記シリコン基板に陽極板を接触させ、前記ガラス板に陰極板を接触させて前記シリコン基板と前記ガラス板とを陽極接合することにより前記凹部を封止する封止構造体であって、

前記ガラス板と前記陰極板との間に、前記凹部が対向する非接合領域の周囲を囲む接合領域に沿う電圧印加パターンを形成し、前記電圧印加パターンに高電圧を印加して前記凹部を囲む壁部を前記ガラス板または前記シリコン基板に陽極接合したことを特徴とする封止構造体。

【請求項 2】

シリコン基板または該シリコン基板に接合されるガラス板の何れかに凹部を設け、前記シリコン基板に陽極板を接触させ、前記ガラス板に陰極板を接触させて前記シリコン基板と前記ガラス板とを陽極接合することにより前記凹部を封止する封止構造体の製造方法であって、

前記ガラス板と前記陰極板との間に、前記凹部が対向する非接合領域の周囲を囲む接合領域に沿う電圧印加パターンを形成する工程と、

前記シリコン基板にガラス板を載置して前記凹部を閉塞する工程と、

前記電圧印加パターンに高電圧を印加して前記凹部を囲む壁部を前記ガラス板または前記シリコン基板に陽極接合する工程と、

を有することを特徴とする封止構造体の製造方法。

【請求項 3】

前記電圧印加パターンは、前記ガラス板に導電性金属を所定高さに積層した金属薄膜により形成したことを特徴とする請求項 2 記載の封止構造体の製造方法。

【請求項 4】

前記電圧印加パターンは、前記ガラス板に同一平面上に均一な厚さを有する導電性金属層を形成し、前記導電性金属層のうち前記凹部に対向する領域に貫通孔を形成したことを特徴とする請求項 2 記載の封止構造体の製造方法。

【請求項 5】

前記電圧印加パターンは、前記陰極板の表面の前記非接合領域に対向する領域に非接触部を設けることにより形成したことを特徴とする請求項 2 記載の封止構造体の製造方法。

【請求項 6】

シリコン基板または該シリコン基板に接合されるガラス板の何れかに凹部を設け、該凹部内に素子を実装し、前記シリコン基板に陽極板を接触させ、前記ガラス板に陰極板を接触させて前記シリコン基板と前記ガラス板とを陽極接合することにより前記凹部を封止する半導体装置であって、

前記ガラス板と前記陰極板との間に、前記素子が対向する光透過領域の周囲を囲む領域に沿う電圧印加パターンを形成し、前記電圧印加パターンに高電圧を印加して前記凹部を囲む壁部を前記ガラス板または前記シリコン基板に陽極接合したことを特徴とする半導体装置。

【請求項 7】

シリコン基板または該シリコン基板に接合されるガラス板の何れかに凹部を設け、前記シリコン基板に陽極板を接触させ、前記ガラス板に陰極板を接触させて前記シリコン基板と前記ガラス板とを陽極接合することにより前記凹部を封止する封止構造体を有する半導体装置の製造方法であって、

前記凹部内に素子を実装する工程と、

前記ガラス板と前記陰極板との間に、前記素子が対向する光透過領域の周囲を囲む領域に沿う電圧印加パターンを形成する工程と、

前記シリコン基板にガラス板を載置して前記凹部を閉塞する工程と、

前記電圧印加パターンに高電圧を印加して前記凹部を囲む壁部を前記ガラス板または前記シリコン基板に陽極接合する工程と、

10

20

30

40

50

を有することを特徴とする半導体装置の製造方法。

【請求項 8】

前記電圧印加パターンは、前記ガラス板に導電性金属を所定高さに積層した金属薄膜により形成したことを特徴とする請求項 7 記載の半導体装置の製造方法。

【請求項 9】

前記電圧印加パターンは、前記ガラス板に同一平面上に均一な厚さを有する導電性金属層を形成し、前記導電性金属層のうち前記素子に対向する領域に貫通孔を形成したことを特徴とする請求項 7 記載の半導体装置の製造方法。

【請求項 10】

前記電圧印加パターンは、前記陰極板の表面の前記非接合領域に対向する領域に非接触部を設けることにより形成したことを特徴とする請求項 7 記載の半導体装置の製造方法。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、シリコン基板上の素子がガラス板により封止された構造を有する封止構造体、及び封止構造体の製造方法、及び半導体装置、及び半導体装置の製造方法に関する。

【背景技術】

【0002】

基板上に形成される、または基板上に搭載される素子には、様々な種類のものが存在するが、当該素子の種類によっては、基板上で封止された状態で用いられることが好ましい場合がある。

20

【0003】

例えば、マイクロ・エレクトロ・メカニカル・システム (Micro Elector Mechanical System、「MEMS」と呼ばれる場合がある) を用いた素子 (以下文中「MEMS 素子」という) は、構造上基板上で封止されて用いられることが好ましい代表的な素子である。

【0004】

このような MEMS 素子としては、例えば圧力センサ、加速度センサ、デジタル・マイクロミラー・デバイスなどの光機能素子などがある。このような MEMS 素子は、真空状態や減圧状態、または不活性ガスで置換された雰囲気を用いられることが好ましく、素子は気密封止されて用いられることが好ましい。このため、MEMS 素子を封止する方法が提案されている (例えば特許文献 1 参照)。

30

【0005】

この特許文献 1 に記載された半導体装置では、素子が実装されたシリコン基板上に凹部を有する支持板 (ガラス) を搭載した状態で陽極接合により基板と支持板を接合して素子を凹部により覆うように構成された封止構造体が用いられている。

【特許文献 1】特開 2005 - 166909 号公報

【発明の開示】

【発明が解決しようとする課題】

【0006】

しかしながら、従来の半導体装置においては、陽極接合の際に、シリコン基板の下面 (裏面) に陽極が当接され、支持板の上面に陰極が当接させた状態で高電圧を印加することにより、シリコン基板が加熱されて可動イオンを含むガラスが軟化し、同時に静電引力によりシリコン基板とガラスとを接合する過程でガラスに含まれる不純物 (ナトリウム (Na⁺)) がガラス面の陰極側に析出するという問題があった。

40

【0007】

このように、ガラス表面にナトリウムによる不透明層が形成されてしまうと、例えば、封止された空間に光機能素子のような光を受光または発光する素子が収納された場合には、光の透過率が低下するおそれがあった。また、ナトリウムは、粘着性を有するため、ガラス表面から除去しにくいので、洗浄などを行ってもガラスの透過性を回復することが

50

難しい。

【0008】

そこで、本発明は上記事情に鑑み、ガラス表面における不純物の析出を防止することで上記課題を解決した封止構造体、及び封止構造体の製造方法、及び半導体装置、及び半導体装置の製造方法を提供することを目的とする。

【課題を解決するための手段】

【0009】

上記課題を解決するため、本発明は以下のような手段を有する。

【0010】

本発明は、シリコン基板または該シリコン基板に接合されるガラス板の何れかに凹部を設け、前記シリコン基板に陽極板を接触させ、前記ガラス板に陰極板を接触させて前記シリコン基板と前記ガラス板とを陽極接合することにより前記凹部を封止する封止構造体であって、前記ガラス板と前記陰極板との間に、前記凹部が対向する非接合領域の周囲を囲む接合領域に沿う電圧印加パターンを形成し、前記電圧印加パターンに高電圧を印加して前記凹部を囲む壁部を前記ガラス板または前記シリコン基板に陽極接合したことを特徴とする。

10

【0011】

また、シリコン基板または該シリコン基板に接合されるガラス板の何れかに凹部を設け、前記シリコン基板に陽極板を接触させ、前記ガラス板に陰極板を接触させて前記シリコン基板と前記ガラス板とを陽極接合することにより前記凹部を封止する封止構造体の製造方法であって、前記ガラス板と前記陰極板との間に、前記凹部が対向する非接合領域の周囲を囲む接合領域に沿う電圧印加パターンを形成する工程と、前記シリコン基板にガラス板を載置して前記凹部を閉塞する工程と、前記電圧印加パターンに高電圧を印加して前記凹部を囲む壁部を前記ガラス板または前記シリコン基板に陽極接合する工程と、を有することを特徴とする。

20

【0012】

前記電圧印加パターンは、前記ガラス板に導電性金属を所定高さに積層した金属薄膜により形成することが望ましい。

【0013】

前記電圧印加パターンは、前記ガラス板に同一平面上に均一な厚さを有する導電性金属層を形成し、前記導電性金属層のうち前記凹部に対向する領域に貫通孔を形成することが望ましい。

30

【0014】

前記電圧印加パターンは、前記陰極板の表面の前記非接合領域に対向する領域に非接触部を設けることにより形成することが望ましい。

【0015】

また、本発明は、シリコン基板または該シリコン基板に接合されるガラス板の何れかに凹部を設け、該凹部内に素子を実装し、前記シリコン基板に陽極板を接触させ、前記ガラス板に陰極板を接触させて前記シリコン基板と前記ガラス板とを陽極接合することにより前記凹部を封止する半導体装置であって、前記ガラス板と前記陰極板との間に、前記素子が対向する光透過領域の周囲を囲む領域に沿う電圧印加パターンを形成し、前記電圧印加パターンに高電圧を印加して前記凹部を囲む壁部を前記ガラス板または前記シリコン基板に陽極接合したことを特徴とする。

40

【0016】

また、本発明は、シリコン基板または該シリコン基板に接合されるガラス板の何れかに凹部を設け、前記シリコン基板に陽極板を接触させ、前記ガラス板に陰極板を接触させて前記シリコン基板と前記ガラス板とを陽極接合することにより前記凹部を封止する封止構造体を有する半導体装置の製造方法であって、前記凹部内に素子を実装する工程と、前記ガラス板と前記陰極板との間に、前記素子が対向する光透過領域の周囲を囲む領域に沿う電圧印加パターンを形成する工程と、前記シリコン基板にガラス板を載置して前記凹部を

50

閉塞する工程と、前記電圧印加パターンに高電圧を印加して前記凹部を囲む壁部を前記ガラス板または前記シリコン基板に陽極接合する工程と、を有することを特徴とする。

【発明の効果】

【0017】

本発明によれば、シリコン基板または該シリコン基板に接合されるガラス板の何れかに設けた凹部が対向する非接合領域の周囲を囲む領域に沿う電圧印加パターンを形成し、電圧印加パターンに高電圧を印加して凹部を囲む壁部をガラス板またはシリコン基板に接合するため、ガラス板の接合部分にのみ不純物が析出するが、凹部が対向する非接合領域に不純物が析出することを防止できる。そのため、例えば、凹部に実装された素子が受光または発光する場合にガラス板の光透過率の低下を防止することが可能になる。

10

【0018】

また、本発明によれば、電圧印加パターンが導電性金属を積層した金属薄膜よりなり、金属薄膜を凹部に対向する非接合領域を除く領域に沿うパターンに形成したため、スパッタまたは蒸着法などの薄膜形成法を用いて精密なパターンに形成することが可能になる。

【0019】

また、本発明によれば、電圧印加パターンが同一平面上に導電性金属層を形成し、前記導電性金属層のうち凹部に対向する非接合領域に貫通孔を形成したため、めっき及びエッチング等により容易に加工することが可能なる。

【0020】

また、本発明によれば、電圧印加パターンをガラス板の裏面に接触する陰極の表面に凹部に対向する非接触部を設けることにより形成したため、電圧印加パターンを形成する工程を毎回行う必要がなく、陽極接合の工程数を削減して生産効率を高めることが可能になる。

20

【発明を実施するための最良の形態】

【0021】

以下、図面を参照して本発明を実施するための最良の形態について説明する。

【実施例1】

【0022】

図1は本発明の実施例1による封止構造体を接合する陽極接合装置を模式的に示した縦断面図である。図2は図1中II-II線に沿う横断面図である。図1に示されるように、陽極接合装置10は、シリコン基板20の下面に陽極板30を接触させ、透明なガラス板40の上面に陰極板50を接触させた状態で高電圧を印加することにより、シリコン基板20の上面とガラス板40の下面との間を陽極接合するように構成されている。

30

【0023】

この場合、陽極接合は、シリコン基板20とガラス板40との間に高電圧を印加し、シリコン基板20とガラス板40の温度を、例えば300～350程度に昇温して行う。尚、ガラス板40は、耐熱性を有するホウ素が加えられたホウ珪酸ガラスが用いられており、陽極接合による熱溶融接合が良好に行なえる。

【0024】

シリコン基板20の上面には、複数の凹部22が一定の間隔で配置されており、各凹部22の内部空間には、例えば、光の受光または発光を行う光変換素子24が実装されている。従って、光変換素子24は、凹部22の周囲を囲むように形成された壁部26の内側に収納されている。そして、シリコン基板20とガラス板40との間が陽極接合された封止構造体60は、壁部26の上面がガラス板40に接合されることにより凹部22の上部開口がガラス板40によって気密状態に封止される。

40

【0025】

尚、本実施例の封止構造体60は、光変換素子24以外の素子、例えば、前述したMEMS素子などを実装する構成にも適用することが可能である。

【0026】

そして、ガラス板40の上面と陰極板50の間には、電圧印加パターン70が形成さ

50

れている。この電圧印加パターン70は、図2に示されるように、凹部22が対向する非接合領域の周囲を囲む領域に沿う四角棒状(図2中、ハッチングで示す部分)に形成されている。尚、電圧印加パターン70は、凹部22が対向する非接合領域を除く領域に形成されていれば良いので、図2に示すようなパターンに限らず、各電圧印加パターン70を夫々独立させるようなパターンとしても良いし、あるいは、各電圧印加パターン70間を一部または全て接続するようなパターンとすることも可能である。

【0027】

すなわち、この電圧印加パターン70は、壁部26の上面に対応した矩形棒状に形成されており、壁部26の上面とガラス板40との間で効率良く陽極接合を行うことが可能になる。さらに、電圧印加パターン70は、光変換素子24の上方に位置しないように形成されており、光変換素子24が対向する光透過領域を囲むように形成されている。

10

【0028】

また、電圧印加パターン70は、陰極板50の下面に接触して電圧を印加される陰極パターンとして機能する。そのため、封止構造体60では、電圧印加パターン70に高電圧が印加された際にガラス板40に含まれる不純物(ナトリウム)が電圧印加パターン70に対向する接合領域においてガラス板40の陰極側(接合部分)に析出されるが、凹部22が対向する非接合領域における不純物(ナトリウム)の析出が防止される。

【0029】

これにより、ガラス板40の光透過率が低下することが防止されるため、封止構造体60は、光変換素子24による受光または発光する際の光の透過がガラス板40によって阻害されないように構成されている。また、本実施例の封止構造体60では、シリコン基板20に複数の凹部22が形成されており、複数の凹部22を同時に封止しており、上記陽極接合が終了した後にダイシング工程により図2中一点鎖線で示すスクライブ線80に沿って切断される。

20

【0030】

このように陽極接合された封止構造体60より個々の光変換素子24が実装された凹部22毎に切り出された半導体装置100は、図3に示すように構成されている。ここで、半導体装置100の構成について説明する。

【0031】

半導体装置100は、凹部22を有するシリコン基板20と、凹部22に実装された光変換素子24と、ガラス板40とを有し、凹部22を囲む壁部26の上面とガラス板40とを陽極接合して凹部22を封止した構成である。そして、壁部26の上面とガラス板40の下面との接触部分が接合層102となる。

30

【0032】

また、光変換素子24は、例えばAuよりなるバンプ(Auスタッドバンプ)106上に設置され、光変換素子24は、当該バンプ106を介してシリコン基板20の底面を貫通するように形成されるビアプラグ(貫通配線)107と電氣的に接続されている。

【0033】

ビアプラグ107の、光変換素子24が接続される側の反対側には、例えばNi/Auメッキ層よりなる接続層108Aが形成され、さらに当該接続層108Aに半田バンプ108が形成されている。尚、接続層108Aは、半田バンプ108が接合される下面側にAu層が形成されるようにNi層とAu層とが積層されている。

40

【0034】

また、シリコン基板20の表面は、酸化膜(シリコン酸化膜)104が形成され、例えば当該シリコン基板20と、ビアプラグ107との間や、バンプ106との間は絶縁されている。

【0035】

次に、上記の半導体装置100を製造する製造方法の一例について、図4A~図4Lに基づき、手順を追って説明する。ただし以下の図中、先に説明した部分には同一の参照符号を付し、説明を省略する場合がある。

50

【0036】

まず、図4Aに示す工程において、シリコン基板20をエッチングしてパターンニングし、光変換素子を設置するための凹部22と、ビアプラグ107を形成するための、シリコン基板20を貫通するビアホール107Aを形成する。

【0037】

次に、図4Bに示す工程において、凹部22の内壁面やビアホール107Aの内壁面を含むシリコン基板20の表面に、例えば熱CVD (Chemical vapor deposition)法などにより、酸化膜(シリコン酸化膜、または熱酸化膜とよぶ場合もある)104を形成する。

【0038】

次に、図4Cに示す工程において、例えばCuのメッキ法(例えばセミアディティブ法)により、ビアホール107Aに、それぞれビアプラグ107を形成する。 10

【0039】

次に、図4Dに示す工程において、例えばメッキ法により、例えばNi/Auよりなる接続層106A, 108Aを形成する。この場合、接続層106Aは、ビアプラグ107の凹部22の側に、接続層108Aは、ビアプラグ107の凹部22の反対側に形成される。尚、接続層106A, 108Aは、夫々パンプ106, 108が接合される接合面がAu層となるようにNi層とAu層とが積層されている。

【0040】

次に、図4Eに示す工程において、接続層106A上に、それぞれパンプ(Auスタッドパンプ)106を形成する。なお、本図以降では、接続層106Aの図示を省略している。 20

【0041】

次に、図4Fに示す工程において、凹部22の周囲の壁部26の表面の酸化膜104を、例えばマスクエッチングにより剥離する。本工程によって酸化膜が剥離された部分には後の工程においてガラス板40が接合される。

【0042】

次に、図4Gに示す工程において、例えば光変換素子24を凹部22内に設置する。この場合、例えば熱圧着、または超音波接合などを用いて、光変換素子24とパンプ106を電氣的に接合し、パンプ106を介して光変換素子24とビアプラグ107が電氣的に接続されるように構成する。 30

【0043】

次に、図4Hに示す工程において、ガラス板40の上面(陰極側)に前述した電圧印加パターン70を形成する。電圧印加パターン70の形成法としては、例えば、Cuなどの導電性金属をスパッタ法やCVD法などの薄膜形成技術を用いてガラス板40の上面に積層して形成する。その際、電圧印加パターン70は、図2に示すように、凹部22を囲む壁部26の上面に対向する四角形状となるようにマスクキングを行なって形成される。従って、電圧印加パターン70は、図4Hにおいて、光変換素子24の上面及び凹部22に対向する非接合領域Xの周囲を囲む接合領域Yに沿う形状に形成される。

【0044】

また、電圧印加パターン70の厚さは、ガラス板40の上面の平面精度(反りやうねりの大きさ)に応じて設定されており、陰極板50を電圧印加パターン70に接触させた状態でガラス板40の上面と陰極板50とが非接触となる厚さとなるように導電性金属層が積層される。 40

【0045】

次に、図4Iに示す工程において、ガラス板40をシリコン基板20上に載置する。この工程では、ガラス板40上に形成された電圧印加パターン70がシリコン基板20の壁部26の上面と上下方向で一致(対向)するように相対位置を位置決めして行なわれる。また、この工程において、ガラス板40をシリコン基板20上に載置する際、例えば、粘着性を有する仮止めテープ等を用いてガラス板40とシリコン基板20との相対位置がずれないように接着しても良い。 50

【0046】

次に、図4Jに示す工程において、シリコン基板20を陽極接合装置10の陽極板30に載置し、陽極接合装置10の陰極板50をガラス板40の上面に形成された電圧印加パターン70に接触させた状態で陽極板30と陰極板50との間に高電圧を印加する。このとき、陰極板50は、電圧印加パターン70に接触することでガラス板40の上面から微小隙間を介して離間した状態になる。

【0047】

また、陽極板30の上面には、シリコン基板20の下面に突出する接続層108Aと接触しないように凹部32が形成されている。そのため、陽極板30は、光変換素子24の下面が対向する領域に凹部32が形成され、凹部32を囲む上面がシリコン基板20の下面に接触している。

10

【0048】

ガラス板40に対する電圧印加は、電圧印加パターン70を介して行なわれるため、ガラス板40は電圧印加パターン70に対向する接合領域Yが加熱された状態になり、シリコン基板20の壁部26上面に接合される。よって、凹部22及び光変換素子24が対向する非接合領域Xに不純物(ナトリウム)が析出することが防止される。これにより、ガラス板40は、光変換素子24が対向する非接合領域Xの光透過率の低下が発生せず、光変換素子24の受光または発光を阻害しないように接合される。

【0049】

上記の陽極接合が行われると、シリコン基板20を構成するSiと、ガラス板40中の酸素とが結合し、接合力が良好で安定した接合が行われる。また、陽極接合では、樹脂材料を用いた接合と異なり、光変換素子24が封止される凹部22の内部空間を汚染するようなガス、不純物などが殆ど発生することがない。

20

【0050】

次に、図4Kに示す工程において、接続層108Aにそれぞれ半田バンプ108を形成する。また、この図4Kに示す工程において、エッチングによりガラス板40に形成された電圧印加パターン70を除去しても良い。さらに、この工程において、上記半田バンプ108を設けずに接続層108A自体を外部接続端子として用いても良い。

【0051】

次に、図4Lに示す工程において、陽極接合により一体化された封止構造体60をスクライプ線80に沿ってダイシングにより切断し、個片化することで、先に説明した半導体装置100を得ることができる。この切断工程により個片化された半導体装置100は、ガラス板40の上面に電圧印加パターン70が残った状態であるが、光変換素子24の発光及び受光を妨げない位置にあるので、そのまま残しておいても良い。あるいは、半導体装置100をマザーボード等を実装する際に電圧印加パターン70を陽極接合されていることを識別するための識別マークとして活用することも可能である。

30

【0052】

また、電圧印加パターン70の幅を狭く形成することで、スクライプ線80に沿って電圧印加パターン70を形成することが可能になる。この場合、ダイシング工程で切断する際に電圧印加パターン70も同時に削除することが可能になり、電圧印加パターン70を剥離させる必要がある場合には、剥離工程を不要にすることができる。

40

【実施例2】

【0053】

図5は本発明の実施例2による封止構造体を接合する陽極接合装置を模式的に示した縦断面図である。図6は図5中VI-VI線に沿う横断面図である。尚、図5及び図6において、上記実施例1と同一部分には同一符号を付してその説明を省略する。

【0054】

図5に示されるように、ガラス板40の上面と陰極板50の間には、電圧印加パターン170が形成されている。この電圧印加パターン170は、図6に示されるように、凹部22が対向する非接合領域の周囲を囲む領域に沿う格子状(図6中、ハッチングで示す

50

部分)に形成されている。

【0055】

この電圧印加パターン170の形成方法としては、まず、Cuなどの導電性金属をメッキ法を用いてガラス板40の上面(同一平面上)全体に積層させて均一な厚さを有する導電性金属層180を形成する。次に、導電性金属層180のうち凹部22が対向する非接合領域をマスクエッチングにより除去して上下方向に貫通する貫通孔182を形成する。

【0056】

これで、貫通孔182を有する導電性金属層180によって形成された電圧印加パターン170を得られる。

【0057】

電圧印加パターン170は、光変換素子24の上方に位置しないように形成されており、光変換素子24が対向する光透過領域を囲むように形成されている。また、電圧印加パターン170は、陰極板50の下面に接触して電圧を印加される陰極パターンとして機能する。そのため、電圧印加パターン170に高電圧が印加された際にガラス板40に含まれる不純物(ナトリウム)が電圧印加パターン170に対向する接合領域においてガラス板40の陰極側(接合部分)に析出されるが、凹部22が対向する非接合領域(光透過領域)における不純物(ナトリウム)の析出が防止される。

【実施例3】

【0058】

図7は本発明の実施例3による封止構造体を接合する陽極接合装置を模式的に示した縦断面図である。図8は図7中VIII-VIII線に沿う横断面図である。尚、図7及び図8において、上記実施例1と同一部分には同一符号を付してその説明を省略する。

【0059】

図7に示されるように、ガラス板40の上面と陰極板50との間には、電圧印加パターン270が形成されている。この電圧印加パターン270は、図8に示されるように、陰極板50の下面に設けられており、凹部22が対向する非接合領域(光透過領域)の周囲を囲む領域に沿う格子状(図8中、ハッチングで示す部分)に形成されている。

【0060】

この電圧印加パターン270は、陰極板50の表面の非接合領域に対向する領域に非接触部としての逃げ部52を設けることにより形成することができる。従って、逃げ部52が凹部22に対向する位置に配置されることで、陰極板50の下面には、非接合領域(光透過領域)の周囲を囲む接合領域に沿う電圧印加パターン270が形成される。

【0061】

そして、陰極板50の下面に形成された電圧印加パターン270をガラス板40の上面に接触させた状態で、電圧印加パターン270に高電圧が印加されると、ガラス板40に含まれる不純物(ナトリウム)が電圧印加パターン270に対向する接合領域においてガラス板40の陰極側(接合部分)に析出されるが、凹部22が対向する非接合領域(光透過領域)における不純物(ナトリウム)の析出が防止される。

【0062】

本実施例では、陰極板50の下面に電圧印加パターン270が一体形成されているので、前述した実施例のように電圧印加パターンをガラス板40に形成する工程を省くことができると共に、完成した半導体装置にも電圧印加パターンが残らないので、電圧印加パターンを除去する工程も省くことができる。

【0063】

以上、本発明を好ましい実施例について説明したが、本発明は上記の特定の実施例に限定されるものではなく、特許請求の範囲に記載した要旨内において様々な変形・変更が可能である。

【実施例4】

【0064】

図9は実施例4による封止構造体を有する半導体装置を示す図である。尚、図9におい

10

20

30

40

50

て、上記図3と同一部分には、同一符号を付してその説明を省略する。図9に示されるように、半導体装置200は、平板状に形成されたシリコン基板20と、下面側に凹部22が形成されたガラス板40と、シリコン基板20上に実装された状態でガラス板40の凹部22内に収納される光変換素子24と、を有し、ガラス板40に設けられた凹部22を囲む壁部26の下面と、シリコン基板20の上面とを陽極接合して凹部22を気密状態に封止した構成である。そして、ガラス板40に設けられた壁部26の下面とシリコン基板20の上面との接触部分が接合層102となる。

【0065】

この実施例4の場合も上記実施例と同様に、陽極接合装置10（図1、図5、図7を参照）は、シリコン基板20の下面に陽極板30を接触させ、透明なガラス板40の上面に陰極板50を接触させた状態で高電圧を印加することにより、シリコン基板20の上面とガラス板40の下面との間を陽極接合する。

10

【0066】

従って、接合層102は、前述した電圧印加パターン70, 170, 270を介して陽極接合装置10により陽極接合される。本実施例では、ガラス板40の下面に凹部22が形成されているので、凹部22を囲む壁部26もガラスによって形成されている。そのため、陽極接合により封止された凹部22内に実装された光変換素子24は、側面を囲む壁部26を透過する光を発光または受光することができる。

【0067】

このように、前述した実施例1～3では、シリコン基板20に凹部22を形成し、この凹部22に光変換素子24を実装した構成を例に挙げたが、本実施例では、シリコン基板20を平板状に形成し、ガラス板40の下面に凹部22を形成し、シリコン基板20上に実装された光変換素子24をガラス板40の凹部22によって封止する構成とされた封止構造体よりなる半導体装置200にも本発明の製造方法を適用することができる。

20

【産業上の利用可能性】

【0068】

尚、上記実施例では、シリコン基板20の凹部22に光変換素子24を実装してガラス板40により封止する構成の封止構造体及び半導体装置を例に挙げて説明したが、これに限らず、陽極接合を用いて接合する封止構造であれば、上記実施例のような構成のものでなくても本発明を適用できるのは勿論である。

30

【図面の簡単な説明】

【0069】

【図1】本発明の実施例1による封止構造体を接合する陽極接合装置を模式的に示した縦断面図である。

【図2】図1中II-II線に沿う横断面図である。

【図3】実施例1による封止構造体を有する半導体装置を示す図である。

【図4A】実施例1の半導体装置の製造方法を示す図（その1）である。

【図4B】実施例1の半導体装置の製造方法を示す図（その2）である。

【図4C】実施例1の半導体装置の製造方法を示す図（その3）である。

【図4D】実施例1の半導体装置の製造方法を示す図（その4）である。

40

【図4E】実施例1の半導体装置の製造方法を示す図（その5）である。

【図4F】実施例1の半導体装置の製造方法を示す図（その6）である。

【図4G】実施例1の半導体装置の製造方法を示す図（その7）である。

【図4H】実施例1の半導体装置の製造方法を示す図（その8）である。

【図4I】実施例1の半導体装置の製造方法を示す図（その9）である。

【図4J】実施例1の半導体装置の製造方法を示す図（その10）である。

【図4K】実施例1の半導体装置の製造方法を示す図（その11）である。

【図4L】実施例1の半導体装置の製造方法を示す図（その12）である。

【図5】本発明の実施例2による封止構造体を接合する陽極接合装置を模式的に示した縦断面図である。

50

【図6】図5中VI-VI線に沿う横断面図である。

【図7】本発明の実施例3による封止構造体を接合する陽極接合装置を模式的に示した縦断面図である。

【図8】図7中VIII-VIII線に沿う横断面図である。

【図9】実施例4による封止構造体を有する半導体装置を示す図である。

【符号の説明】

【0070】

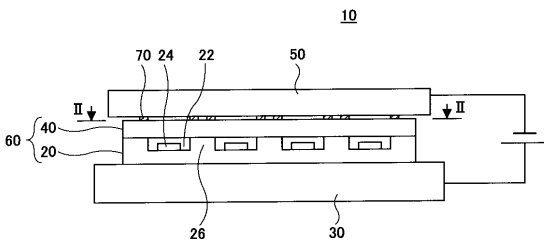
- 10 陽極接合装置
- 20 シリコン基板
- 22 凹部
- 24 光変換素子
- 26 壁部
- 30 陽極板
- 40 ガラス板
- 50 陰極板
- 60 封止構造体
- 70, 170, 270 電圧印加パターン
- 100, 200 半導体装置
- 102 接合層
- 180 導電性金属層
- 182 貫通孔

10

20

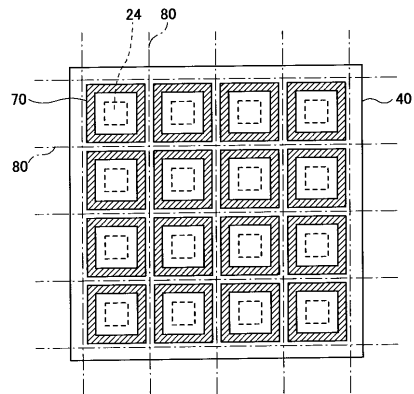
【図1】

本発明の実施例1による封止構造体を接合する陽極接合装置を模式的に示した縦断面図



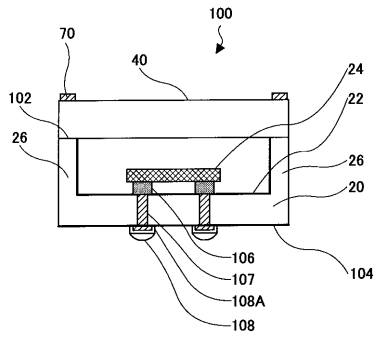
【図2】

図1中II-II線に沿う横断面図



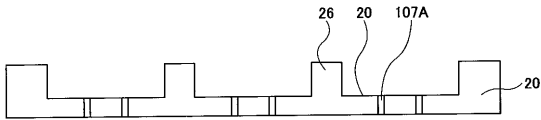
【 図 3 】

実施例1による封止構造体を有する半導体装置を示す図



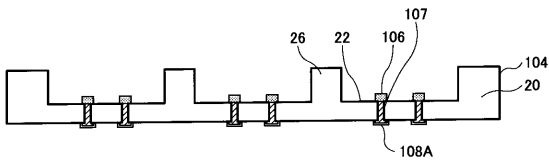
【 図 4 A 】

実施例1の半導体装置の製造方法を示す図(その1)



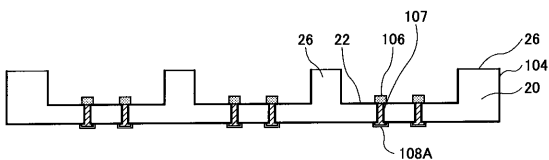
【 図 4 E 】

実施例1の半導体装置の製造方法を示す図(その5)



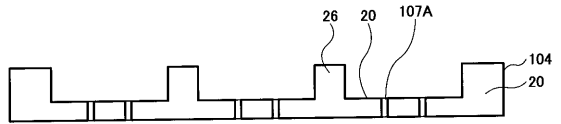
【 図 4 F 】

実施例1の半導体装置の製造方法を示す図(その6)



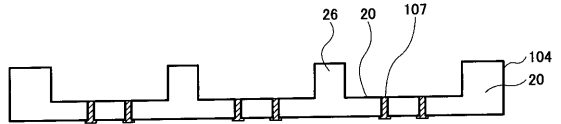
【 図 4 B 】

実施例1の半導体装置の製造方法を示す図(その2)



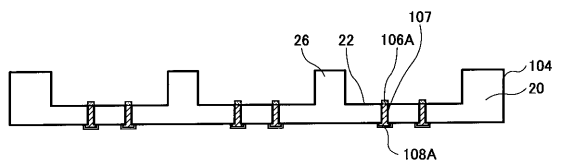
【 図 4 C 】

実施例1の半導体装置の製造方法を示す図(その3)



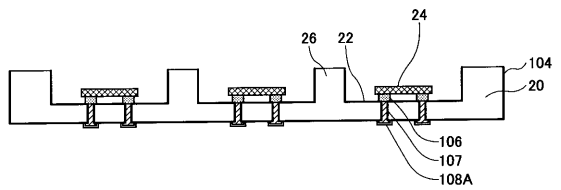
【 図 4 D 】

実施例1の半導体装置の製造方法を示す図(その4)



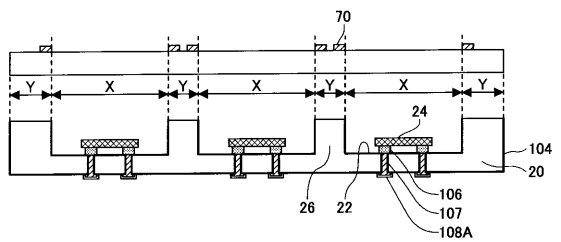
【 図 4 G 】

実施例1の半導体装置の製造方法を示す図(その7)



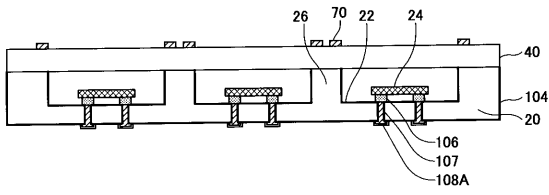
【 図 4 H 】

実施例1の半導体装置の製造方法を示す図(その8)



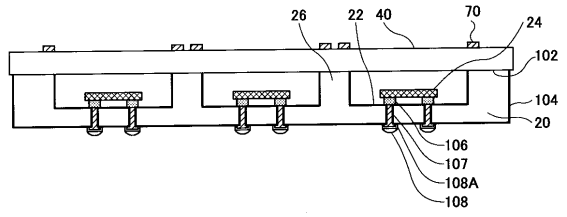
【 図 4 I 】

実施例1の半導体装置の製造方法を示す図(その9)



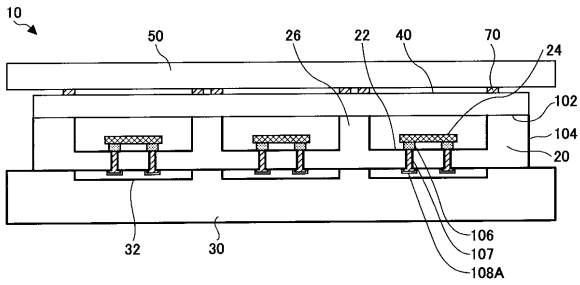
【 図 4 K 】

実施例1の半導体装置の製造方法を示す図(その11)



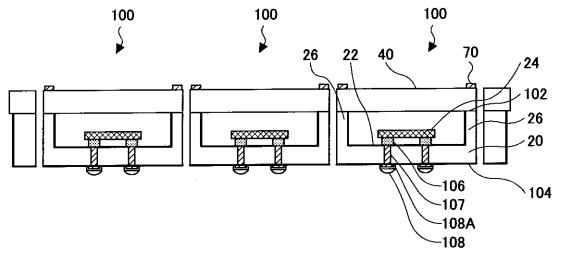
【 図 4 J 】

実施例1の半導体装置の製造方法を示す図(その10)



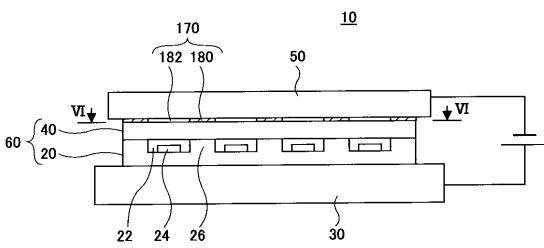
【 図 4 L 】

実施例1の半導体装置の製造方法を示す図(その12)



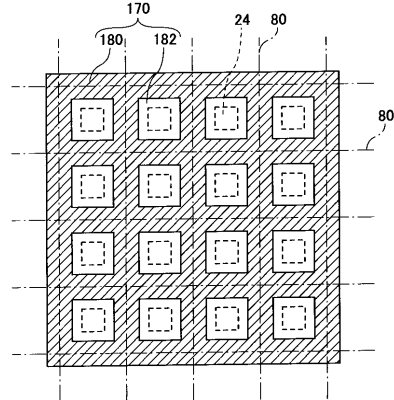
【 図 5 】

本発明の実施例2による封止構造体を接合する陽極接合装置を模式的に示した縦断面図



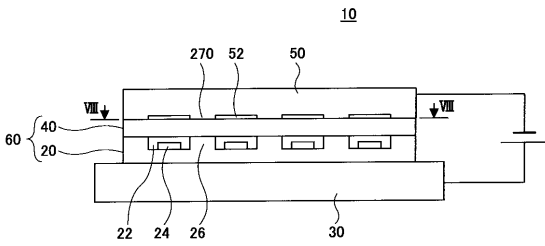
【 図 6 】

図5中VI-VI線に沿う横断面図



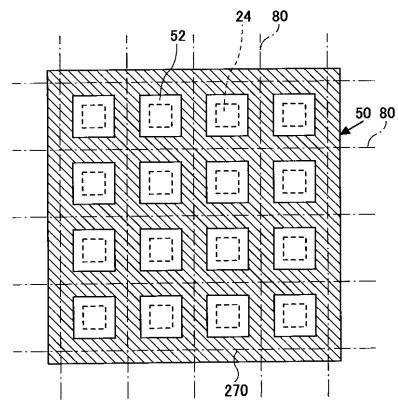
【 図 7 】

本発明の実施例3による封止構造体を接合する
陽極接合装置を模式的に示した縦断面図



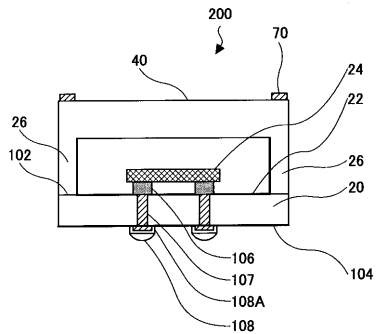
【 図 8 】

図7中VIII-VIII線に沿う横断面図



【 図 9 】

実施例4による封止構造体を有する半導体装置を示す図



フロントページの続き

- (72)発明者 坂口 秀明
長野県長野市小島田町80番地 新光電気工業株式会社内
- (72)発明者 春原 昌宏
長野県長野市小島田町80番地 新光電気工業株式会社内
- (72)発明者 田口 裕一
長野県長野市小島田町80番地 新光電気工業株式会社内
- (72)発明者 東 光敏
長野県長野市小島田町80番地 新光電気工業株式会社内