

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局



(10) 国际公布号

WO 2017/185877 A1

(43) 国际公布日

2017 年 11 月 2 日 (02.11.2017)

WIPO | PCT

(51) 国际专利分类号:

H01L 21/84 (2006.01) H01L 27/12 (2006.01)

(21) 国际申请号:

PCT/CN2017/075596

(22) 国际申请日:

2017 年 3 月 3 日 (03.03.2017)

(25) 申请语言:

中文

(26) 公布语言:

中文

(30) 优先权:

201610284394.7 2016 年 4 月 29 日 (29.04.2016) CN

(71) 申请人: 京东方科技集团股份有限公司

(BOE TECHNOLOGY GROUP CO., LTD.) [CN/CN];

中国北京市朝阳区酒仙桥路 10 号,

Beijing 100015 (CN)。合肥鑫晟光电科技有

限公司 (HEFEI XINSHENG OPTOELECTRONICS

TECHNOLOGY CO., LTD.) [CN/CN]; 中国安徽省

合肥市新站区工业园, Anhui 230011 (CN)。

(72) 发明人: 刘玉东 (LIU, Yudong); 中国北京市经济

技术开发区地泽路 9 号, Beijing 100176 (CN)。

刘荣铖 (LIU, Rongcheng); 中国北京市经济技术
开发区地泽路 9 号, Beijing 100176 (CN)。万云
海 (WAN, Yunhai); 中国北京市经济技术开发
区地泽路 9 号, Beijing 100176 (CN)。

(74) 代理人: 北京市柳沈律师事务所 (LIU, SHEN &
ASSOCIATES); 中国北京市海淀区彩和坊路 10
号 1 号楼 10 层, Beijing 100080 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家
保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG,
BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU,
CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB,
GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS,
JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR,
LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY,
MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM,
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US,
UZ, VC, VN, ZA, ZM, ZW。

(54) Title: ARRAY SUBSTRATE AND MANUFACTURING METHOD THEREFOR

(54) 发明名称: 阵列基板及其制作方法

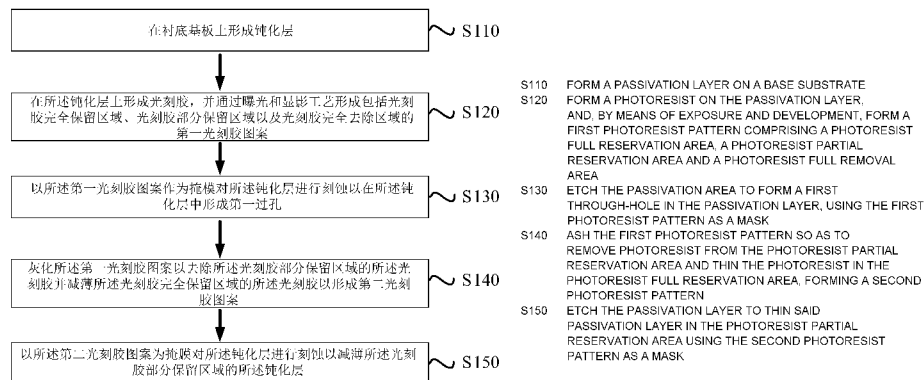


图 1

(57) Abstract: An array substrate and a manufacturing method therefor. The manufacturing method for the array substrate comprises: forming a passivation layer (109) on a base substrate (101); forming a photoresist (1070) on the passivation layer (109), and, by means of exposure and development, forming a first photoresist pattern (107) comprising a photoresist full reservation area (1071), a photoresist partial reservation area (1072) and a photoresist full removal area (1073); etching the passivation layer (109) to form a first through-hole (1101) in the passivation layer (109), using the first photoresist pattern (107) as a mask; ashing the first photoresist pattern (107) to remove photoresist from the photoresist partial reservation area (1072) and to thin the photoresist in the photoresist full reservation area (1071), so as to form a second photoresist pattern (108); and etching the passivation layer (109) to thin said passivation layer (109) in the photoresist partial reservation area (1072), using the second photoresist pattern (108) as a mask.

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告 (条约第21条(3))。

(57) 摘要: 一种阵列基板及其制作方法。该阵列基板的制作方法包括: 在衬底基板(101)上形成钝化层(109); 在钝化层(109)上形成光刻胶(1070), 并通过曝光和显影工艺形成包括光刻胶完全保留区域(1071)、光刻胶部分保留区域(1072)以及光刻胶完全去除区域(1073)的第一光刻胶图案(107); 以第一光刻胶图案(107)作为掩膜对钝化层(109)进行刻蚀以在钝化层(109)中形成第一过孔(1101); 灰化第一光刻胶图案(107)以去除光刻胶部分保留区域(1072)的光刻胶并减薄光刻胶完全保留区域(1071)的光刻胶以形成第二光刻胶图案(108); 以及以第二光刻胶图案(108)为掩膜对钝化层(109)进行刻蚀以减薄光刻胶部分保留区域(1072)的钝化层(109)。

阵列基板及其制作方法

技术领域

本发明的实施例涉及一种阵列基板及其制作方法。

5

背景技术

液晶显示器 (Liquid Crystal Display, 简称: LCD) 是一种广泛应用的显示装置。液晶显示器的主要包括阵列基板 (Array Substrate)、对置基板 (Opposed Substrate)、以及夹设在两者之间的液晶层 (LC)。阵列基板中设置有薄膜晶体管 (Thin Film Transistor, 简称: TFT)。液晶显示器可通过与薄膜晶体管相连的像素电极和公共电极之间产生的电场来实现对液晶层的驱动控制, 从而实现图像显示。

发明内容

15 本发明实施例提供一种阵列基板及其制作方法, 该阵列基板的制作方法可在不增加掩模板的数目的前提下实现刻蚀过孔以及平坦化钝化层, 从而可在不大幅增加成本的前提下使得钝化层更加平坦, 降低因阵列基板高度不均带来的各种风险。

20 本发明至少一实施例提供一种阵列基板的制作方法, 其包括: 在衬底基板上形成钝化层; 在所述钝化层上形成光刻胶, 并通过曝光和显影工艺形成包括光刻胶完全保留区域、光刻胶部分保留区域以及光刻胶完全去除区域的第一光刻胶图案; 以所述第一光刻胶图案作为掩膜对所述钝化层进行刻蚀以在所述钝化层中形成第一过孔; 灰化所述第一光刻胶图案以去除所述光刻胶部分保留区域的所述光刻胶并减薄所述光刻胶完全保留区域的所述光刻胶以形成第二光
25 刻胶图案; 以及以所述第二光刻胶图案为掩膜对所述钝化层进行刻蚀以减薄所述光刻胶部分保留区域的所述钝化层, 所述第一光刻胶图案的所述光刻胶完全去除区域对应所述钝化层上待形成所述第一过孔的区域; 所述第一光刻胶图案的所述光刻胶部分保留区域对应所述钝化层上待减薄的区域。

30 例如, 在本发明一实施例提供的阵列基板的制作方法中, 根据从所述衬底基板到所述钝化层的上表面的高度, 所述钝化层包括具有第一高度的区域和具有第二高度的区域, 所述第一高度大于所述第二高度, 所述第一光刻胶图案的

所述光刻胶部分保留区域对应具有所述第一高度的区域，所述第一光刻胶图案的所述光刻胶完全保留区域对应具有所述第二高度的区域。

例如，在本发明至少一实施例提供的阵列基板的制作方法中，减薄所述光刻胶部分保留区域的所述钝化层以使得所述钝化层具有所述第一高度的区域的上表面与所述钝化层具有所述第二高度的区域的上表面的高度相同。

例如，本发明至少一实施例提供的阵列基板的制作方法还包括：根据所述第一高度和所述第二高度的高度差确定所述钝化层具有所述第一高度的区域待减薄的减薄厚度。

例如，在本发明至少一实施例提供的阵列基板的制作方法中，所述减薄厚度小于所述钝化层的厚度。

例如，在本发明至少一实施例提供的阵列基板的制作方法还包括：根据所述减薄厚度计算刻蚀具有所述减薄厚度的所述钝化层所需要的刻蚀速率和刻蚀时间。

例如，在本发明至少一实施例提供的阵列基板的制作方法中，利用灰色调掩模板或半色调掩模板作为掩模对所述光刻胶进行曝光、显影以形成具有所述光刻胶完全保留区域、所述光刻胶部分保留区域以及所述光刻胶完全去除区域的所述第一光刻胶图案。

例如，在本发明至少一实施例提供的阵列基板的制作方法中，所述灰色调掩模板或半色调掩模板的全透光区域对应所述第一光刻胶图案的所述光刻胶完全去除区域，所述灰色调掩模板或半色调掩模板的半透光区域对应所述第一光刻胶图案的所述光刻胶部分保留区域，所述灰色调掩模板或半色调掩模板的不透光区域对应所述第一光刻胶的所述光刻胶完全保留区域。

例如，在本发明至少一实施例提供的阵列基板的制作方法中，在形成所述钝化层之前，还包括：形成薄膜晶体管，所述钝化层具有所述第一高度的区域对应于形成所述薄膜晶体管的区域。

例如，在本发明至少一实施例提供的阵列基板的制作方法还包括：在所述钝化层上形成第一电极，其中，所述第一电极至少形成在所述钝化层具有所述第二高度的区域。

例如，在本发明至少一实施例提供的阵列基板的制作方法中，减薄所述光刻胶部分保留区域的所述钝化层以使得所述钝化层具有所述第一高度的区域的上表面与所述第一电极的上表面的高度相同。

例如，在本发明至少一实施例提供的阵列基板的制作方法还包括：在所述第一电极上形成绝缘层；以及在所述绝缘层上形成第二电极。

例如，在本发明至少一实施例提供的阵列基板的制作方法中，减薄所述光刻胶部分保留区域的所述钝化层以使其上表面的高度与所述光刻胶完全保留区域的所述钝化层的上表面高度之差等于所述第一电极和所述第二电极的厚度之和。

本发明至少一个实施例还提供一种阵列基板，其采用如上述的阵列基板的制作方法制作。

附图说明

为了更清楚地说明本公开实施例的技术方案，下面将对实施例的附图作简单地介绍，显而易见地，下面描述中的附图仅仅涉及本公开的一些实施例，而非对本公开的限制。

图 1 为本发明一实施例提供的一种阵列基板的制作方法的流程图；

图 2 为本发明一实施例提供的在衬底基板上形成钝化层的示意图；

图 3 为本发明一实施例提供的在钝化层上形成光刻胶的示意图；

图 4 为本发明一实施例提供的曝光、显影光刻胶以形成第一光刻胶图案的示意图；

图 5 为本发明一实施例提供的一种形成有第一光刻胶图案的阵列基板的结构示意图；

图 6 为本发明一实施例提供的形成第一过孔的示意图；

图 7 为本发明一实施例提供的一种形成有第二光刻胶图案的阵列基板的结构示意图；

图 8 为本发明一实施例提供的刻蚀钝化层的示意图；

图 9 为本发明一实施例提供的另一种形成有第二光刻胶图案的阵列基板的结构示意图；

图 10 为本发明一实施例提供的一种形成有第一电极的阵列基板的结构示意图；

图 11 为本发明一实施例提供的一种形成有第二电极的阵列基板的结构示意图；

图 12 为本发明一实施例提供的另一种形成有第二电极的阵列基板的结构

示意图；以及

图 13 为本发明一实施例提供的一种阵列基板的结构示意图。

附图标记

101-衬底基板；102-栅极；103-栅极绝缘层；104-有源层；1051-源极；1052-
5 漏极；106-介电层；1070-光刻胶；1071-光刻胶完全保留部分；1072-光刻胶部分保留部分；1073-光刻胶完全去除部分；107-第一光刻胶图案；108-第二光刻胶图案；109-钝化层；1091-钝化层具有第一高度 H_1 的区域；1092-钝化层具有第二高度 H_2 的区域；1101-第一过孔；1102-第二过孔；111-第一电极；112-第二电极/公共电极；113-绝缘层；114-公共电极线；150-半色调掩模板/双色调掩
10 模板；180-薄膜晶体管。

具体实施方式

为使本公开实施例的目的、技术方案和优点更加清楚，下面将结合本公开实施例的附图，对本公开实施例的技术方案进行清楚、完整地描述。显然，所
15 描述的实施例是本公开的一部分实施例，而不是全部的实施例。基于所描述的本公开的实施例，本领域普通技术人员在无需创造性劳动的前提下所获得的所有其他实施例，都属于本公开保护的范围。

除非另外定义，本公开使用的技术术语或者科学术语应当为本公开所属领域内具有一般技能的人士所理解的通常意义。本公开中使用的“第一”、“第二”
20 以及类似的词语并不表示任何顺序、数量或者重要性，而只是用来区分不同的组成部分。“包括”或者“包含”等类似的词语意指出现该词前面的元件或者物件涵盖出现在该词后面列举的元件或者物件及其等同，而不排除其他元件或者物件。“连接”或者“相连”等类似的词语并非限定于物理的或者机械的连接，而是可以包括电性的连接，不管是直接的还是间接的。

25 阵列基板是液晶显示器中重要的部件，其通常包括栅极层、栅极绝缘层、有源层、源漏电极层、钝化层和电极层等。在研究中，本申请的发明人发现由于阵列基板上不同区域所叠加的膜层并不相同，因此，阵列基板上存在不同的高度，使得阵列基板呈现不平坦的状态，从而影响液晶的效率甚至可能出现黑态分布不均等不良。通常，可通过增加钝化层的厚度来掩盖阵列基板的不平坦，
30 然而，增加钝化层的厚度不仅会带来成本增加等问题，还会导致阵列基板的厚度增加，不利于液晶显示器的轻薄化。经过研究，本申请的发明人认为在不增

加钝化层厚度以及掩模板的数目的前提下通过实现刻蚀过孔以及平坦化钝化层可在不大幅增加成本的前提下使得阵列基板更加平坦，从而降低因阵列基板高度不均带来的各种不良。

本发明的实施例提供一种阵列基板及其制作方法。该阵列基板的制作方法包括：在衬底基板上形成钝化层；在钝化层上形成光刻胶并通过曝光和显影工艺形成包括光刻胶完全保留区域、光刻胶部分保留区域以及光刻胶完全去除区域的第一光刻胶图案；以第一光刻胶图案作为掩膜对钝化层进行刻蚀以在钝化层中形成第一过孔；灰化第一光刻胶图案以去除光刻胶部分保留区域的光刻胶并减薄光刻胶完全保留区域的光刻胶以形成第二光刻胶图案；以及以第二光刻胶图案为掩膜对钝化层进行刻蚀以减薄光刻胶部分保留区域的钝化层。通过减薄部分钝化层，可使得钝化层不同区域的高度差减小，增加平坦化程度。另一方面，由于减薄部分钝化层和在钝化层刻蚀过孔是在一次掩膜工艺中进行，可减少掩模板使用的次数，降低成本。

下面结合附图，对本发明实施例提供的阵列基板及其制作方法进行说明。

实施例一

本实施例提供一种阵列基板的制作方法，如图 1 所示，其包括以下步骤 110~150。

步骤 110：如图 2 所示，提供衬底基板 101，在衬底基板 101 上形成钝化层 109。

例如，衬底基板 101 可为玻璃基板、石英基板、树脂基板或其他基板；钝化层 102 的材料可为氮化硅（ SiN_x ）、氧化硅（ SiOX ）或氮氧化硅（ SiN_xO_y ）等无机绝缘材料或聚酰亚胺等有机绝缘材料。

例如，钝化层 109 的厚度可为 3000-6000 Å。

例如，钝化层 109 可采用蒸镀工艺、化学气相沉积工艺、涂覆工艺、溶胶-凝胶工艺或其他工艺形成在衬底基板 101 上。

步骤 120：如图 5 所示，在钝化层 109 上形成光刻胶 1070，并通过曝光和显影工艺形成包括光刻胶完全保留区域 1071、光刻胶部分保留区域 1072 以及光刻胶完全去除区域 1073 的第一光刻胶图案 107。例如，光刻胶 1070 的厚度可为 1000-5000 Å。

例如，如图 3-4 所示，先在钝化层 109 上形成一层光刻胶 1070，然后利用灰色调掩模板 150 或半色调掩模板 150 作为掩模板对光刻胶 1070 进行曝光、

显影以形成具有光刻胶完全保留区域 1071、光刻胶部分保留区域 1072 以及光刻胶完全去除区域 1073 的第一光刻胶图案 107。

例如，如图 4 所示，灰色调掩模板 150 或半色调掩模板 150 的全透光区域 1503 可对应第一光刻胶图案 107 的光刻胶完全去除区域 1073，灰色调掩模板 150 或半色调掩模板 150 的半透光区域 1502 对应第一光刻胶图案 107 的光刻胶部分保留区域 1072，灰色调掩模板 150 或半色调掩模板 150 的不透光区域 1501 对应第一光刻胶 107 的光刻胶完全保留区域 1071。当然，这里是以正性光刻胶为例进行了描述，但本实施例包括但不限于此。

步骤 130：如图 6 所示，以第一光刻胶图案 107 作为掩膜对钝化层 109 进行刻蚀以在钝化层 109 中形成第一过孔 1101。

步骤 140：如图 7 所示，灰化第一光刻胶图案 107 以去除光刻胶部分保留区域 1072 的光刻胶 1070 并减薄光刻胶完全保留区域 1071 的光刻胶 1070 以形成第二光刻胶图案 108。

步骤 150：如图 8 所示，以第二光刻胶图案 108 为掩膜对钝化层 109 进行刻蚀以减薄光刻胶部分保留区域 1072 的钝化层 109。

在本实施例提供的阵列基板的制作方法中，通过减薄光刻胶部分保留区域 1072 的钝化层 109 可使得钝化层 109 不同区域的高度差减小，提高钝化层 109 表面的平坦度，从而提高钝化层 109 所在的阵列基板的平坦度，进而降低因阵列基板不平坦带来的液晶效率低以及黑态分布不均等各种不良。另外，本实施例提供的阵列基板的制作方法通过在钝化层 109 上形成包括光刻胶完全保留区域 1071、光刻胶部分保留区域 1072 以及光刻胶完全去除区域 1073 的第一光刻胶图案 107 可在一次掩膜工艺中形成第一过孔 1101 以及减薄部分钝化层 109，从而可减少掩模板使用的次数，降低成本。

例如，在本实施例一示例提供的阵列基板的制作方法中，该制作方法还包括：去除第二光刻胶图案。

例如，在本实施例一示例提供的阵列基板的制作方法中，如图 5 所示，第一光刻胶图案 107 的光刻胶完全去除区域 1073 对应钝化层 109 上待形成第一过孔的区域；第一光刻胶图案 107 的光刻胶部分保留区域 1072 对应钝化层 109 上待减薄的区域。由此，可通过刻蚀工艺在钝化层 109 上对应于第一光刻胶图案 107 的光刻胶完全去除区域 1073 的区域形成第一过孔，通过灰化工艺去除第一光刻胶图案 107 的光刻胶部分保留区域 1072，再通过刻蚀工艺减薄钝化层

109 上对应于第一光刻胶图案 107 的光刻胶部分保留区域 1072 的区域。需要说明的是，上述的刻蚀工艺包括干法刻蚀或湿法刻蚀，本实施例在此不作限制。

例如，在本实施例一示例提供的阵列基板的制作方法中，如图 6 所示，根据从衬底基板 101 到钝化层 109 的上表面的高度，钝化层 109 包括具有第一高度 H_1 的区域 1091 和具有第二高度 H_2 的区域 1092，第一高度 H_1 大于第二高度 H_2 ，第一光刻胶图案 107 的光刻胶部分保留区域 1072 可对应具有第一高度 H_1 的区域 1091，第一光刻胶图案 107 的光刻胶完全保留区域 1073 对应具有第二高度 H_2 的区域 1092。由此，可将钝化层 109 具有第一高度 H_1 的区域 1091 减薄，以接近钝化层 109 具有第二高度的区域 1092，从而平坦化钝化层 109。需要说明的是，由于上述的第一高度 H_1 和第二高度 H_2 用于确定钝化层 109 需要减薄的区域以达到平坦化的目的，因此第一高度 H_1 和第二高度 H_2 可根据实际情况进行设置。需要说明的是，上述的第一高度 H_1 或第二高度 H_2 不仅可指具有某一特定的值的高度，还可指具有一定数值范围内的高度，上述的第一高度 H_1 数值范围内的不同高度的差值远小于第一高度 H_1 与第二高度 H_2 的差值。

例如，在本实施例一示例提供的阵列基板的制作方法中，减薄光刻胶部分保留区域 1072 的钝化层 109 以使得钝化层 109 具有第一高度 H_1 的区域 1091 的上表面与钝化层 109 具有第二高度 H_2 的区域 1092 的上表面的高度相同，从而可使得钝化层 109 的平坦度大大增加。例如，如图 8 所示，钝化层 109 具有第一高度 H_1 的区域 1091 经减薄后的厚度为 h_1 ， h_1 与第二高度 H_2 相等，从而大大增加了钝化层 109 的平坦度。

例如，在本实施例一示例提供的阵列基板的制作方法中，上述的第一高度 H_1 指具有一定数值范围内的高度，也就是说，钝化层 109 具有第一高度 H_1 的区域 1091 具有不同的高度，并且上述不同的高度的差值远小于第一高度 H_1 与第二高度 H_2 的差值；此时，可将具有不同高度的对应钝化层中面积较大的一个的上表面与具有第二高度 H_2 的区域 1092 的上表面平齐，从而可优化钝化层 109 的平坦程度。也就是说，在钝化层具有第一高度 H_1 的区域具有多个高度的情况下，可以选取该区域内钝化层的面积较大的部分的高度作为衡量标准，使之与钝化层的具有第二高度 H_2 的区域的的上表面齐平。同样，在钝化层具有第二高度 H_2 的区域具有多个高度的情况下，也可以选取该区域内钝化层的面积较大的部分的高度作为衡量标准，从而使得具有第一高度的区域减薄后的高度与之相等。

例如，本实施例一示例提供的阵列基板的制作方法还可包括：根据第一高度 H_1 和第二高度 H_2 的高度差确定钝化层 109 具有第一高度 H_1 的区域 1091 待减薄的减薄厚度。例如，钝化层 109 具有第一高度 H_1 的区域 1091 待减薄的减薄厚度可等于第一高度 H_1 和第二高度 H_2 的高度差。

5 例如，本实施例一示例提供的阵列基板的制作方法中，减薄厚度小于钝化层的厚度。需要说明的是，因为钝化层需要对其下的结构进行绝缘保护，减薄后的钝化层需要一定的厚度，因此，减薄厚度小于钝化层本身的厚度。

例如，本实施例一示例提供的阵列基板的制作方法还可包括：根据减薄厚度计算刻蚀具有减薄厚度的钝化层所需要的刻蚀速率和刻蚀时间，从而精确地
10 刻蚀钝化层，以达到平坦化的目的。

例如，可根据钝化层和刻蚀剂的材料针对不同厚度进行试验，从而确定出单位厚度所需要的刻蚀速率和刻蚀时间，再根据上述的减薄厚度，计算刻蚀具有减薄厚度的钝化层所需要的刻蚀速率和刻蚀时间。

例如，如图 7 所示，本实施例一示例提供的阵列基板的制作方法，在形成
15 钝化层之前，还可包括：形成薄膜晶体管 180，钝化层 109 具有第一高度 H_1 的区域 1091 对应于形成有薄膜晶体管 180 的区域。

例如，如图 7 所示，本实施例一示例提供的阵列基板的制作方法中，形成薄膜晶体管 180 的步骤包括：在衬底基板 101 上形成栅极 102；在栅极 102 上形成栅极绝缘层 103；在栅极绝缘层 103 上形成有源层 104；以及在有源层 104
20 上形成与有源层 104 相连的源极 1051 和漏极 1052，钝化层 109 形成在源极 1051 和漏极 1052 上，第一过孔 1101 形成在漏极 1052 上以暴露漏极 1052。

需要说明的是，在钝化层 109 具有第一高度 H_1 的区域 1091 中，形成在有源层 104 上的源极 1051 和漏极 1052 上的钝化层 109 可具有较高的高度，形成在有源层 104 沟道区上的钝化层 109 可具有较矮的高度。由于这两个高度的差值远小于第一高度 H_1 和第二高度 H_2 的差值，因此，形成在有源层 104 上的源极 1051 和漏极 1052 上的钝化层 109 和形成在有源层 104 沟道区上的钝化层 109 可视为具有第一高度 H_1 的区域 1091。当钝化层 109 的厚度较厚时，可将减薄厚度设置的较大，可将形成在有源层 104 上的源极 1051 和漏极 1052 上的钝化层 109 的上表面的高度作为第一高度 H_1 的衡量标准，使之与钝化层 109 具有
25 第二高度 H_2 的区域 1092 的上表面的高度相同；当钝化层 109 的厚度较薄，不足以减薄上述的减薄厚度时，可将减薄厚度设置的较小，可将形成在有源层
30

104 沟道区上的钝化层 109 的上表面的高度作为第一高度 H_1 的衡量标准,使之与钝化层 109 具有第二高度 H_2 的区域 1092 的上表面的高度相同。另外,根据实际需求,也可将形成在有源层上的源极和漏极上的钝化层视为钝化层具有第一高度 H_1 的区域,将形成在有源层沟道区上的钝化层视为钝化层具有第二高度 H_2 的区域,从而使形成在薄膜晶体管上方的钝化层平坦化。也就是说,本实施例可用于将钝化层上具有任意不同高度的两个区域平坦化,本实施例在此不作限制。

例如,在本实施例一示例提供的阵列基板的制作方法中,如图 7 所示,钝化层 109 具有第一高度 H_1 的区域与钝化层 109 具有第二高度 H_2 的高度差大体上可由栅极 102 的厚度、有源层 104 的厚度、或源极 1051 和漏极 1052 的厚度决定。因此,也可根据实际情况中栅极 102 的厚度、有源层 104 的厚度、或源极 1051 和漏极 1052 的厚度来设定减薄厚度的大小。

例如,如图 9 所示,本实施例一示例提供的阵列基板的制作方法中,形成薄膜晶体管 180 的步骤包括:在衬底基板 101 上形成有源层 104;在有源层 104 上形成栅极绝缘层 103;在栅极绝缘层 103 上形成栅极 102;在栅极上形成介电层 106;在介电层 106 和栅极绝缘层 103 中形成暴露有源层 104 的第二过孔 1102;以及在介电层 106 上形成源极 1051、漏极 1052,源极 1051 和漏极 1052 分别通过第二过孔 1102 与有源层 104 相连,钝化层 109 形成在源极 1051 和漏极 1052 上,第一过孔 1101 形成在漏极 1052 上以暴露漏极 1052。如图 9 所示,钝化层 109 具有第一高度 H_1 的区域 1091 对应于形成有薄膜晶体管 180 的区域。需要说明的是,上述的薄膜晶体管 180 为底栅型薄膜晶体管,在此情形下,钝化层的形成的刻蚀、光刻胶图案的形成和灰化可参照前述的相关内容,在此不再赘述。

例如,以图 7 中所示的形成有顶栅型薄膜晶体管的阵列基板为例,如图 10 所示,本实施例一示例提供的阵列基板的制作方法还可包括:在钝化层 109 上形成第一电极 111,第一电极 111 至少形成在钝化层 109 具有第二高度 H_2 的区域 1092。当然,第一电极 111 也可部分形成在过孔 1101 中以与漏极 1052 电性相连。

例如,本实施例一示例提供的阵列基板的制作方法中,如图 10 所示,减薄光刻胶部分保留区域 1072 的钝化层 109 以使得钝化层 109 具有第一高度 H_1 的区域 1091 的上表面与第一电极 111 的上表面的高度相同。由此,相对于第

二高度 H_2 ，钝化层 109 具有第一高度 H_1 的区域 1091 可预留一个第一电极 111 的高度，从而使得形成第一电极 111 后的阵列基板整体的平坦度进一步增加。显然，如图 9 所示的具有底栅型薄膜晶体管的阵列基板同样可包括第一电极，其具体形成步骤、配置以及效果在此不再赘述。

5 例如，以图 10 中所示的形成有顶栅型薄膜晶体管的阵列基板为例，如图 11 所示，本实施例一示例提供的阵列基板的制作方法还可包括：在第一电极 111 上形成绝缘层 113；以及在绝缘层 113 上形成第二电极 112。

例如，本实施例一示例提供的阵列基板的制作方法中，如图 11 所示，减薄光刻胶部分保留区域 1072 的钝化层 109，并且，相对于第二高度 H_2 ，钝化层 109 具有第一高度 H_1 的区域 1091 可预留一个第一电极 111 的高度和一个第二电极 112 的高度，从而使得在钝化层 109 具有第一高度 H_1 的区域 1091 的阵列基板的上表面与第二电极 112 的上表面的高度相同，从而使得形成第一电极 111 和第二电极 112 后的阵列基板整体的平坦度进一步增加。显然，如图 9 所示的具有底栅型薄膜晶体管的阵列基板同样可包括第一电极，其具体形成步骤、配置以及效果在此不再赘述。

例如，以图 7 中所示的形成有顶栅型薄膜晶体管的阵列基板为例，如图 12 所示，本实施例一示例提供的阵列基板的制作方法还可包括：在衬底基板 101 上形成第二电极 112，第二电极 112 形成在钝化层 109 具有第二高度 H_2 的区域 1092 并形成在钝化层 109 与衬底基板 101 之间。也就是说，减薄光刻胶部分保留区域的钝化层 109 以使其上表面的高度与光刻胶完全保留区域的钝化层 109 的上表面高度之差等于第一电极 111 和第二电极 112 的厚度之和。显然，如图 9 所示的具有底栅型薄膜晶体管的阵列基板同样可包括第二电极，其具体形成步骤、配置以及效果在此不再赘述。

例如，本实施例一示例提供的阵列基板的制作方法中，第一电极 111 包括像素电极，第二电极 112 包括公共电极，或者，第一电极 111 包括公共电极，第二电极 112 包括像素电极。

例如，如图 12 所示，本实施例一示例提供的阵列基板的制作方法还可包括：形成与公共电极 112 相连的公共电极线 114。

实施例二

30 本实施例提供一种阵列基板，其通过上述实施例一中的阵列基板的制作方法制作而成。如图 13 所示，钝化层 109 在阵列基板上形成有薄膜晶体管 180

的区域具有较小的厚度，从而可减小钝化层 109 之下不同区域所叠加的膜层并不相同导致的高度不均，使得整个阵列基板的平坦度增加，进而降低因阵列基板不平坦带来的液晶效率低以及黑态分布不均等各种不良。

有以下几点需要说明：

5 (1) 本发明实施例附图中，只涉及到与本发明实施例涉及到的结构，其他结构可参考通常设计。

 (2) 为了清晰起见，在用于描述本发明的实施例的附图中，层或微结构的厚度和尺寸被放大。可以理解，当诸如层、膜、区域或基板之类的元件被称作位于另一元件“上”或“下”时，该元件可以“直接”位于另一元件“上”或“下”，
10 或者可以存在中间元件。

 (3) 在不冲突的情况下，本发明同一实施例及不同实施例中的特征可以相互组合。

 以上所述，仅为本公开的具体实施方式，但本公开的保护范围并不局限于此，任何熟悉本技术领域的技术人员在本公开揭露的技术范围内，可轻易想到
15 变化或替换，都应涵盖在本公开的保护范围之内。因此，本公开的保护范围应以所述权利要求的保护范围为准。

 本申请要求于 2016 年 04 月 29 日递交的中国专利申请第 201610284394.7 号的优先权，在此全文引用上述中国专利申请公开的内容以作为本申请的一部分。

权利要求书

1、一种阵列基板的制作方法，包括：

在衬底基板上形成钝化层；

5 在所述钝化层上形成光刻胶，并通过曝光和显影工艺形成包括光刻胶完全保留区域、光刻胶部分保留区域以及光刻胶完全去除区域的第一光刻胶图案；

以所述第一光刻胶图案作为掩膜对所述钝化层进行刻蚀以在所述钝化层中形成第一过孔；

灰化所述第一光刻胶图案以去除所述光刻胶部分保留区域的所述光刻胶并减薄所述光刻胶完全保留区域的所述光刻胶以形成第二光刻胶图案；以及

10 以所述第二光刻胶图案为掩膜对所述钝化层进行刻蚀以减薄所述光刻胶部分保留区域的所述钝化层，

其中，所述第一光刻胶图案的所述光刻胶完全去除区域对应所述钝化层上待形成所述第一过孔的区域；所述第一光刻胶图案的所述光刻胶部分保留区域
15 对应所述钝化层上待减薄的区域。

2、根据权利要求 1 所述的阵列基板的制作方法，其中，根据从所述衬底基板到所述钝化层的上表面的高度，所述钝化层包括具有第一高度的区域和具有第二高度的区域，所述第一高度大于所述第二高度，所述第一光刻胶图案的所述光刻胶部分保留区域对应具有所述第一高度的区域，所述第一光刻胶图案
20 的所述光刻胶完全保留区域对应具有所述第二高度的区域。

3、根据权利要求 2 所述的阵列基板的制作方法，其中，减薄所述光刻胶部分保留区域的所述钝化层以使得所述钝化层具有所述第一高度的区域的上表面与所述钝化层具有所述第二高度的区域的上表面的高度相同。

4、根据权利要求 2 所述的阵列基板的制作方法，还包括：

25 根据所述第一高度和所述第二高度的高度差确定所述钝化层具有所述第一高度的区域待减薄的减薄厚度。

5、根据权利要求 4 所述的阵列基板的制作方法，其中，所述减薄厚度小于所述钝化层的厚度。

6、根据权利要求 4 或 5 所述的阵列基板的制作方法，还包括：

30 根据所述减薄厚度计算刻蚀具有所述减薄厚度的所述钝化层所需要的刻蚀速率和刻蚀时间。

7、根据权利要求 1-5 中任一项所述的阵列基板的制作方法，其中，利用灰色调掩模板或半色调掩模板作为掩模板对所述光刻胶进行曝光、显影以形成具有所述光刻胶完全保留区域、所述光刻胶部分保留区域以及所述光刻胶完全去除区域的所述第一光刻胶图案。

5 8、根据权利要求 7 所述的阵列基板的制作方法，其中，所述灰色调掩模板或半色调掩模板的全透光区域对应所述第一光刻胶图案的所述光刻胶完全去除区域，所述灰色调掩模板或半色调掩模板的半透光区域对应所述第一光刻胶图案的所述光刻胶部分保留区域，所述灰色调掩模板或半色调掩模板的不透光区域对应所述第一光刻胶的所述光刻胶完全保留区域。

10 9、根据权利要求 2 所述的阵列基板的制作方法，在形成所述钝化层之前，还包括：

形成薄膜晶体管，其中，所述钝化层具有所述第一高度的区域对应于形成有所述薄膜晶体管的区域。

10、根据权利要求 2 所述的阵列基板的制作方法，还包括：

15 在所述钝化层上形成第一电极，其中，所述第一电极至少形成在所述钝化层具有所述第二高度的区域。

11、根据权利要求 10 所述的阵列基板的制作方法，其中，减薄所述光刻胶部分保留区域的所述钝化层以使得所述钝化层具有所述第一高度的区域的上表面与所述第一电极的上表面的高度相同。

20 12、根据权利要求 10 所述的阵列基板的制作方法，还包括：

在所述第一电极上形成绝缘层；以及

在所述绝缘层上形成第二电极。

25 13、根据权利要求 12 所述的阵列基板的制作方法，其中，减薄所述光刻胶部分保留区域的所述钝化层以使其上表面的高度与所述光刻胶完全保留区域的所述钝化层的上表面高度之差等于所述第一电极和所述第二电极的厚度之和。

14、一种阵列基板，采用如权利要求 1-13 中任一项所述的阵列基板的制作方法制作。

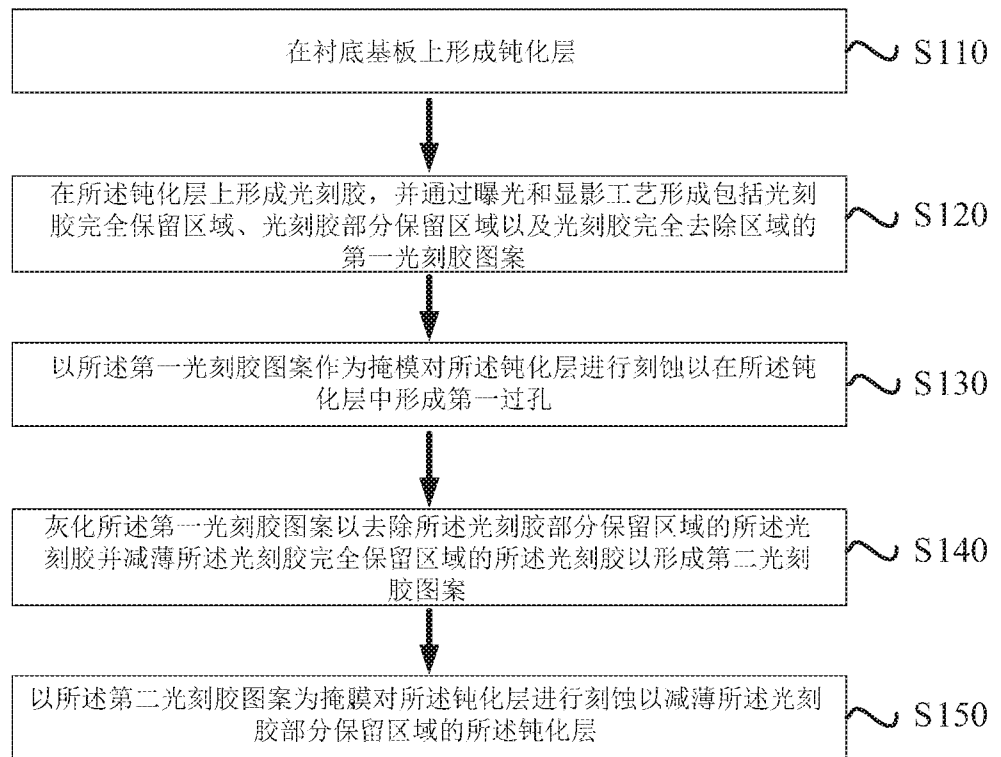


图 1

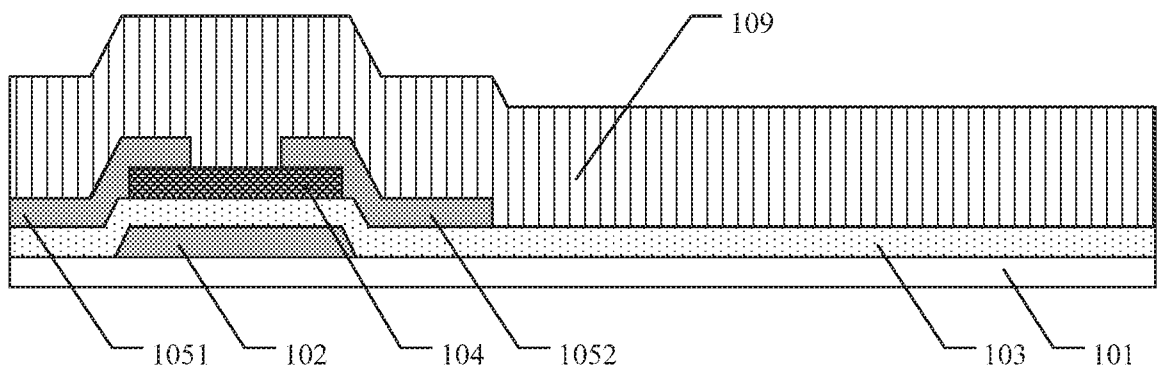


图 2

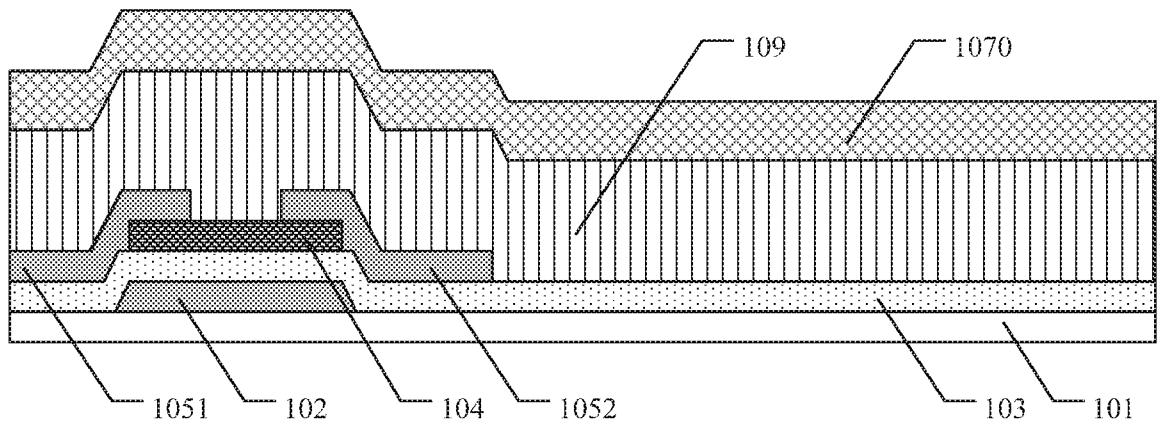


图 3

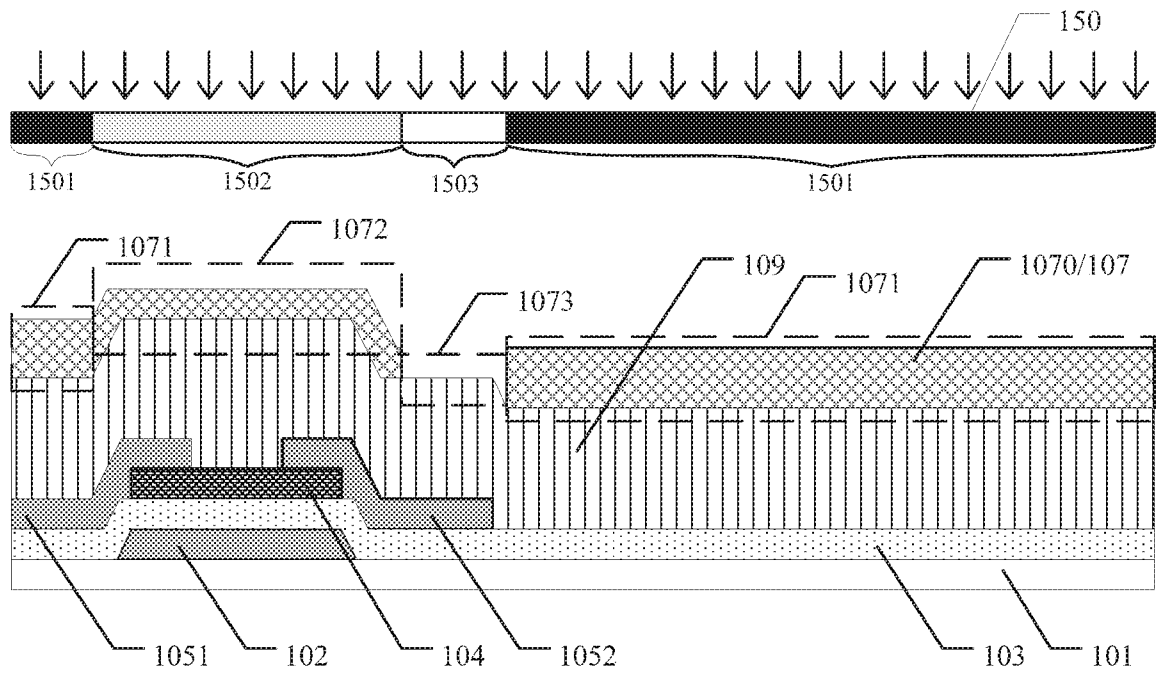


图 4

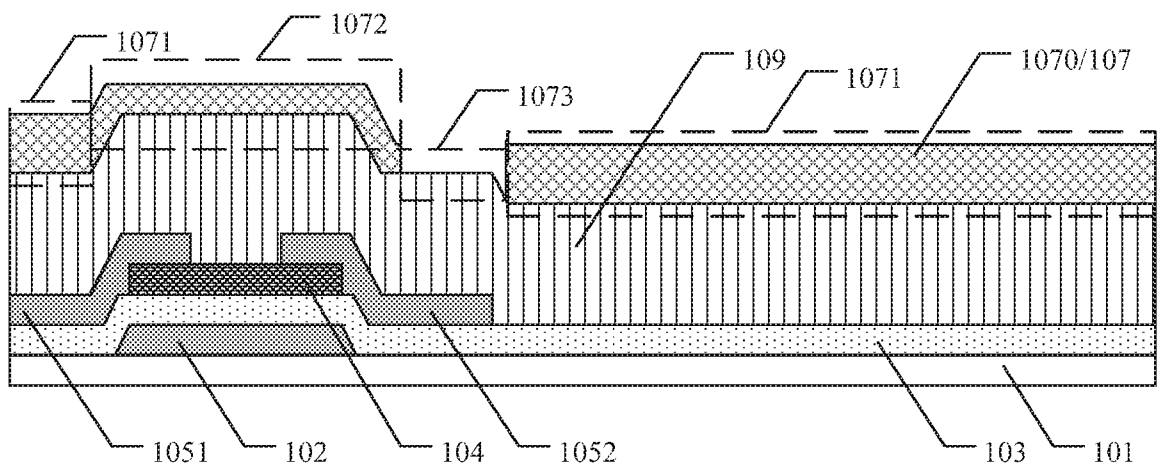


图 5

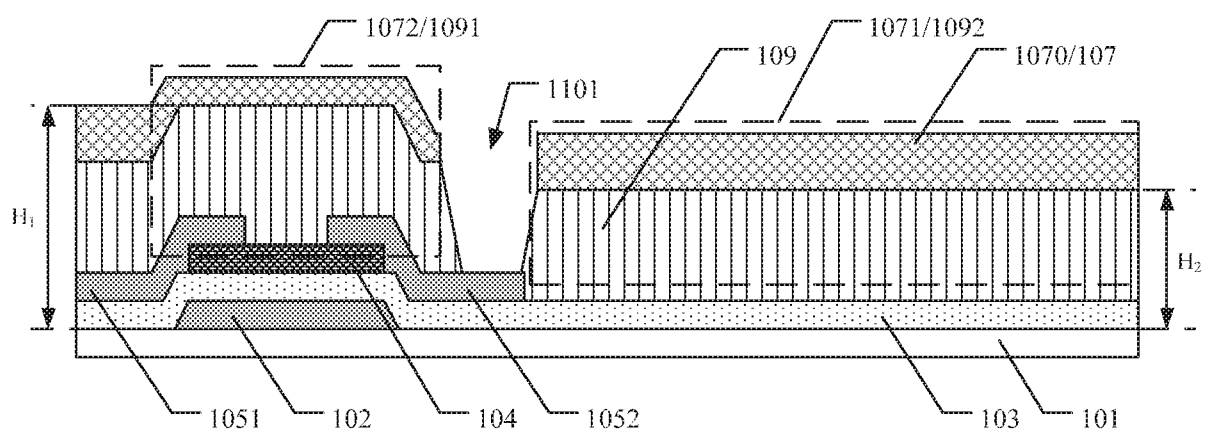


图 6

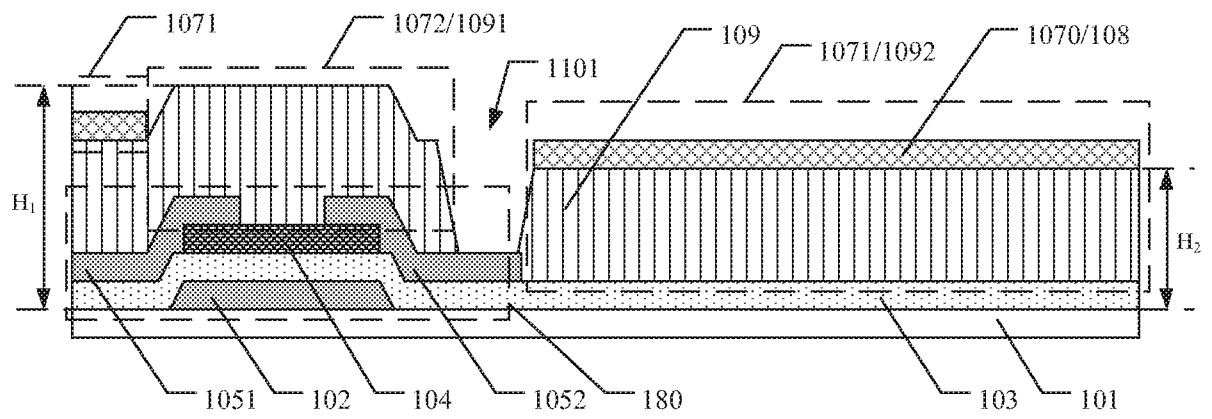


图 7

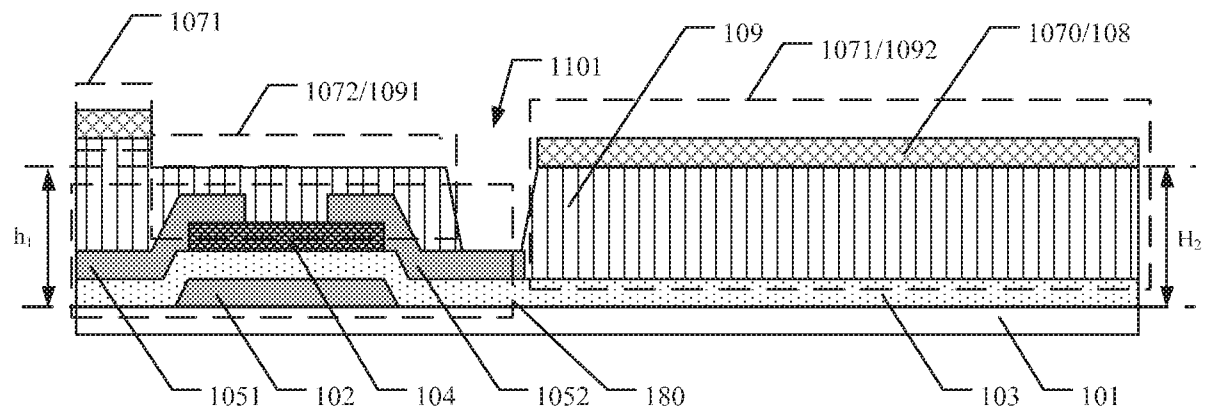


图 8

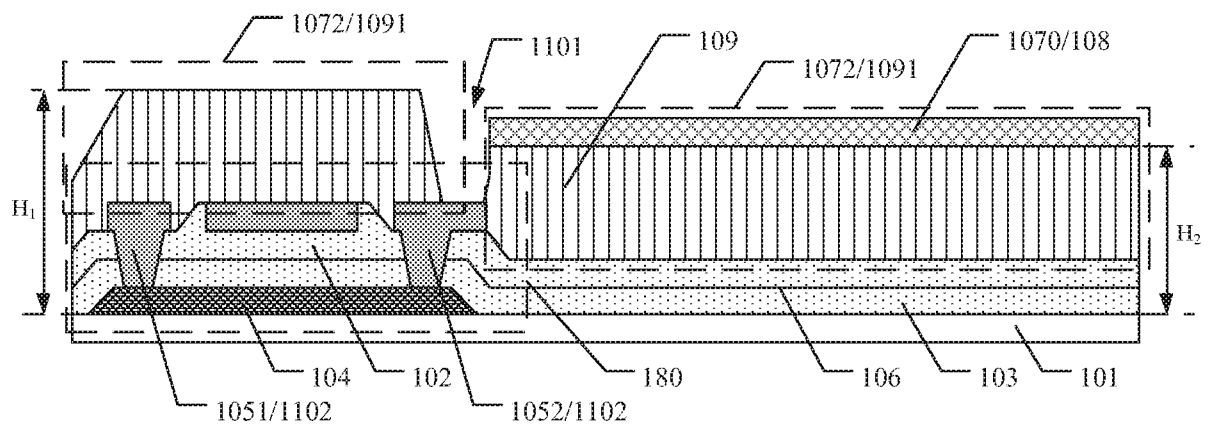


图 9

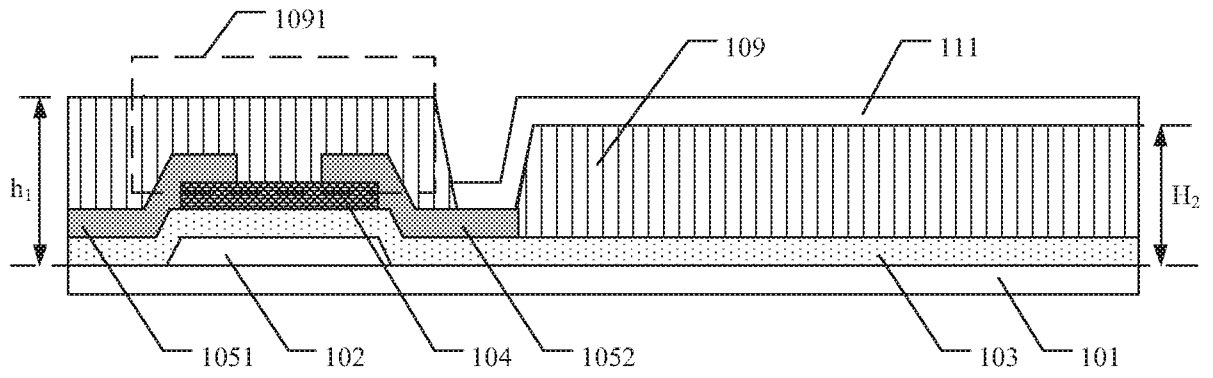


图 10

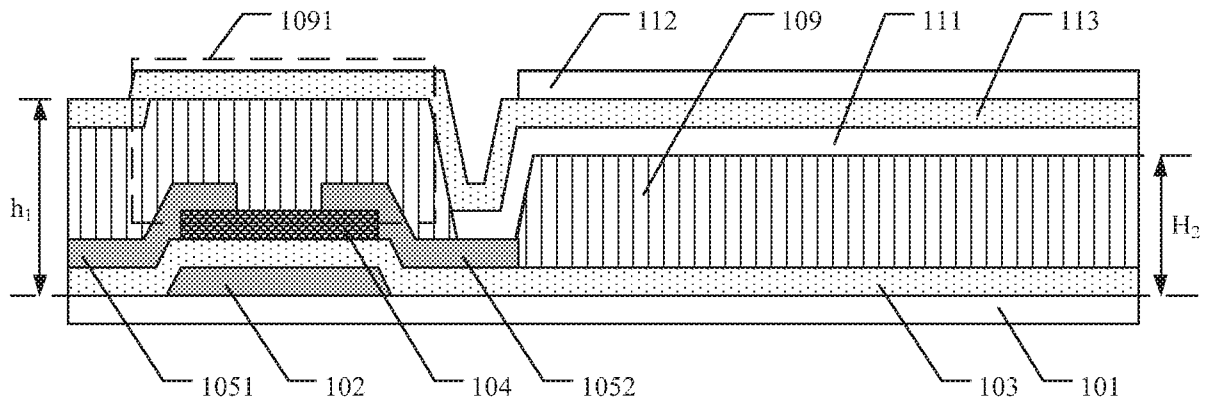


图 11

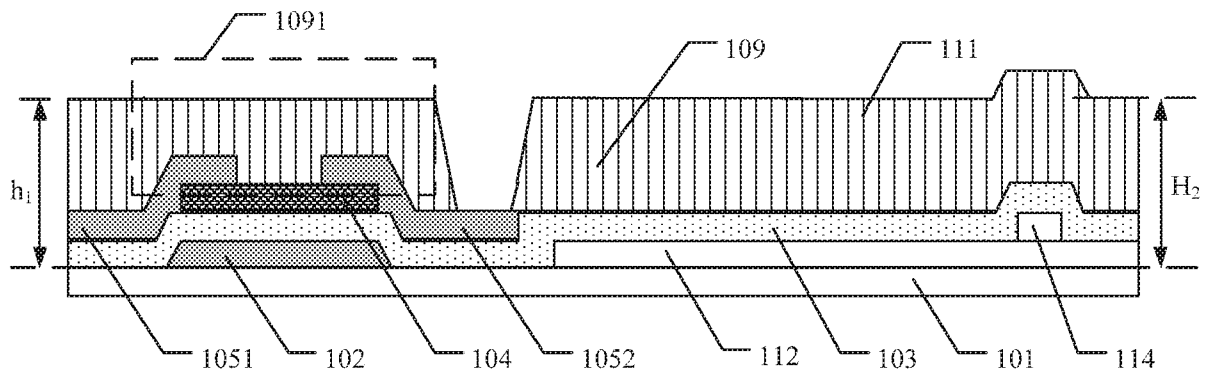


图 12

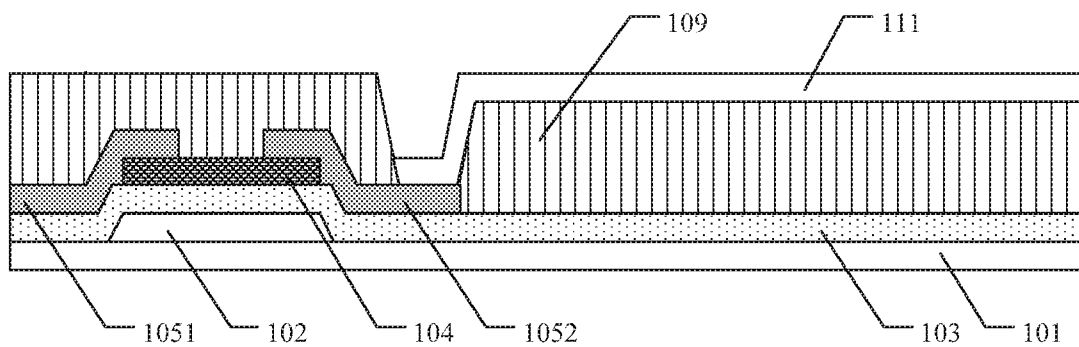


图 13

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2017/075596

A. CLASSIFICATION OF SUBJECT MATTER

H01L 21/84 (2006.01) i; H01L 27/12 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L; G02F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS; CNTXT; VEN; CNKI: lcd, liquid crystal, passivation, dielectric, insulation, insulator, planarize, thin, etch, remove, reduce, halftone, graytone, greytone, mask, high, hight, thick, thickness

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 104752344 A (SHENZHEN HUAXING OPTOELECTRONIC TECHNOLOGY CO., LTD.) 01 July 2015 (01.07.2015) description, paragraphs [0059]-[0064], and figures 5-8	1, 7, 8, 14
X	CN 101556417 A (BEIJING BOE OPTOELECTRONICS TECHNOLOGY CO., LTD.) 14 October 2009 (14.10.2009) description, page 6, paragraph 5 to page 7, paragraph 1, and figures 13-16	1, 7, 8, 14
X	JP 2002341382 A (SHARP KK) 27 November 2002 (27.11.2002) description, paragraphs [0046]-[0053], and figures 4-6	1, 7, 8, 14
PX	CN 105931995 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 07 September 2016 (07.09.2016) claims 1-14	1-14
A	US 2008012017 A1 (LG PHILIPS LCD CO., LTD.) 17 January 2008 (17.01.2008) the whole document	1-14

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 24 May 2017	Date of mailing of the international search report 08 June 2017
--	--

Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer ZHANG, Yue Telephone No. (86-10) 62089115
---	--

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2017/075596

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 104752344 A	01 July 2015	WO 2016173027 A1	03 November 2016
		US 2016315105 A1	27 October 2016
CN 101556417 A	14 October 2009	CN 101556417 B	01 December 2010
JP 2002341382 A	27 November 2002	JP 3696127 B2	14 September 2005
CN 105931995 A	07 September 2016	None	
US 2008012017 A1	17 January 2008	US 7777228 B2	17 August 2010
		KR 20080000751 A	03 January 2008
		KR 101241129 B1	08 March 2013

A. 主题的分类 H01L 21/84(2006.01)i; H01L 27/12(2006.01)i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类																				
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) H01L;G02F 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNABS;CNTXT;VEN;CNKI:液晶, lcd, 钝化, 绝缘, 介电, 电介, 平坦化, 减薄, 去除, 刻蚀, 蚀刻, 半色, 灰色, 半阶, 灰阶, 灰度, 半透, 掩膜, 掩模, 高度, 厚度, liquid crystal, passivation, dielectric, insulation, insulator, planarize, thin, etch, remove, reduce, halftone, graytone, greytone, mask, high, hight, thick, thickness																				
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>CN 104752344 A (深圳市华星光电技术有限公司) 2015年 7月 1日 (2015 - 07 - 01) 说明书第[0059]-[0064]段、图5-8</td> <td>1, 7, 8, 14</td> </tr> <tr> <td>X</td> <td>CN 101556417 A (北京京东方光电科技有限公司) 2009年 10月 14日 (2009 - 10 - 14) 说明书第6页第5段至第7页第1段、图13-16</td> <td>1, 7, 8, 14</td> </tr> <tr> <td>X</td> <td>JP 2002341382 A (SHARP KK) 2002年 11月 27日 (2002 - 11 - 27) 说明书第[0046]-[0053]段、图4-6</td> <td>1, 7, 8, 14</td> </tr> <tr> <td>PX</td> <td>CN 105931995 A (京东方科技集团股份有限公司 等) 2016年 9月 7日 (2016 - 09 - 07) 权利要求1-14</td> <td>1-14</td> </tr> <tr> <td>A</td> <td>US 2008012017 A1 (LG PHILIPS LCD CO LTD) 2008年 1月 17日 (2008 - 01 - 17) 全文</td> <td>1-14</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	X	CN 104752344 A (深圳市华星光电技术有限公司) 2015年 7月 1日 (2015 - 07 - 01) 说明书第[0059]-[0064]段、图5-8	1, 7, 8, 14	X	CN 101556417 A (北京京东方光电科技有限公司) 2009年 10月 14日 (2009 - 10 - 14) 说明书第6页第5段至第7页第1段、图13-16	1, 7, 8, 14	X	JP 2002341382 A (SHARP KK) 2002年 11月 27日 (2002 - 11 - 27) 说明书第[0046]-[0053]段、图4-6	1, 7, 8, 14	PX	CN 105931995 A (京东方科技集团股份有限公司 等) 2016年 9月 7日 (2016 - 09 - 07) 权利要求1-14	1-14	A	US 2008012017 A1 (LG PHILIPS LCD CO LTD) 2008年 1月 17日 (2008 - 01 - 17) 全文	1-14
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求																		
X	CN 104752344 A (深圳市华星光电技术有限公司) 2015年 7月 1日 (2015 - 07 - 01) 说明书第[0059]-[0064]段、图5-8	1, 7, 8, 14																		
X	CN 101556417 A (北京京东方光电科技有限公司) 2009年 10月 14日 (2009 - 10 - 14) 说明书第6页第5段至第7页第1段、图13-16	1, 7, 8, 14																		
X	JP 2002341382 A (SHARP KK) 2002年 11月 27日 (2002 - 11 - 27) 说明书第[0046]-[0053]段、图4-6	1, 7, 8, 14																		
PX	CN 105931995 A (京东方科技集团股份有限公司 等) 2016年 9月 7日 (2016 - 09 - 07) 权利要求1-14	1-14																		
A	US 2008012017 A1 (LG PHILIPS LCD CO LTD) 2008年 1月 17日 (2008 - 01 - 17) 全文	1-14																		
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																				
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																				
国际检索实际完成的日期 2017年 5月 24日		国际检索报告邮寄日期 2017年 6月 8日																		
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		受权官员 张月 电话号码 (86-10)62089115																		

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2017/075596

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	104752344	A	2015年 7月 1日	WO	2016173027	A1	2016年 11月 3日
				US	2016315105	A1	2016年 10月 27日
CN	101556417	A	2009年 10月 14日	CN	101556417	B	2010年 12月 1日
JP	2002341382	A	2002年 11月 27日	JP	3696127	B2	2005年 9月 14日
CN	105931995	A	2016年 9月 7日	无			
US	2008012017	A1	2008年 1月 17日	US	7777228	B2	2010年 8月 17日
				KR	20080000751	A	2008年 1月 3日
				KR	101241129	B1	2013年 3月 8日