

(10) Internationale Veröffentlichungsnummer
WO 2004/084409 A1

(81) Bestimmungsstaaten (*soweit nicht anders angegeben, für jede verfügbare nationale Schutzrechtsart*): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM,

[Fortsetzung auf der nächsten Seite]

WO 2004/084409 A1



TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

- (84) **Bestimmungsstaaten** (soweit nicht anders angegeben, für jede verfügbare regionale Schutzrechtsart): ARIPO (BW, GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), europäisches (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

Veröffentlicht:

- mit internationalem Recherchenbericht
- vor Ablauf der für Änderungen der Ansprüche geltenden Frist; Veröffentlichung wird wiederholt, falls Änderungen eintreffen

Zur Erklärung der Zweibuchstaben-Codes und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.

Steueranordnung vorzusehen. Wenn zudem eine Rückmeldung über den Funktionszustand des Leistungshalbleiterschalters zur Steueranordnung erfolgen soll, ist auch im Rückmeldungspfad eine Potentialtrennung vorzusehen. Üblicherweise erfolgt die Potentialtrennung über Optokoppler. Das neue Verfahren soll mit geringem Schaltungsaufwand die Ansteuerung von Leistungshalbleiterschaltern und deren Funktionsüberwachung ermöglichen. 2.2. Beim neuen Verfahren wird ein Schaltsignal zur Ansteuerung eines Leistungshalbleiterschalters auf einer Primärseite eines induktiven Übertragers als amplitudenmoduliertes Signal bereitgestellt und über den Übertrager über eine auf einer Sekundärseite des Übertragers vorgesehene Treiberstufe dem Leistungshalbleiterschalter zugeführt. Der Funktionszustand des Leistungshalbleiterschalters wird auf der Sekundärseite des Übertragers überwacht und das Auftreten einer Fehlfunktion über den Übertrager zu dessen Primärseite signalisiert. Vorzugsweise wird hierzu auf der Sekundärseite des Übertragers ein Signalpfad zwischen dem Übertrager und dem Leistungshalbleiterschalter kurzgeschlossen und die aus dem Kurzschließen resultierende Amplitudenänderung des Schaltsignals auf der Primärseite detektiert.

5

BeschreibungVerfahren zur Ansteuerung und Funktionsüberwachung eines
Leistungshalbleiterschalters und Vorrichtung zur Durchführung des Verfahrens

Die Erfindung betrifft ein Verfahren zur Ansteuerung und Funktionsüberwachung
eines Leistungshalbleiterschalters gemäß dem Oberbegriff des Patentanspruchs
10 1 und eine Vorrichtung zur Durchführung des Verfahrens.

Zur Ansteuerung von Leistungshalbleiterschaltern ist es oft erforderlich eine Potentialtrennung zwischen den Leistungshalbleiterschaltern und den diese ansteuernden Steueranordnungen vorzusehen. Üblicherweise werden Optokoppler zur Potentialtrennung eingesetzt.

15 So ist beispielsweise aus der EP 996 227 A2 ein Verfahren zur Ansteuerung und Funktionsüberwachung eines Bipolartransistors mit isolierter Gateelektrode bekannt, bei dem der Bipolartransistor über einen Optokoppler angesteuert wird und bei dem der Funktionszustand des Bipolartransistors anhand seiner Kollektor-Emitterspannung überwacht wird. Tritt eine Fehlfunktion auf, wird dies über
20 einen weiteren Optokoppler einer Steueranordnung signalisiert.

Nachteilig ist hierbei, daß zwei Optokoppler zur Ansteuerung und Funktionsüberwachung benötigt werden. Zudem eignen sich Optokoppler aufgrund ihrer temperaturabhängigen Lebensdauer nicht für den Einsatz in Umgebungen, in denen stark variierende Betriebstemperaturen auftreten können.

25 Aus der DE 44 21 837 A1 ist des weiteren bekannt, daß die Ansteuerung eines Bipolartransistors mit isolierter Gateelektrode über einen Optokoppler und einen

- 2 -

dazu parallel geschalteten induktiven Übertrager erfolgen kann. Eine Funktionsprüfung wird bei diesem Verfahren nicht vorgenommen.

Der Erfindung liegt die Aufgabe zugrunde, ein Verfahren gemäß dem Oberbegriff des Patentanspruchs 1 anzugeben, das mit geringem Schaltungsaufwand
5 durchführbar ist und für den Einsatz in Umgebungen mit stark variierenden Betriebstemperaturen geeignet ist. Der Erfindung liegt ferner die Aufgabe zugrunde eine Vorrichtung zur Durchführung des Verfahrens anzugeben.

Die Aufgabe wird durch die Merkmale des Patentanspruchs 1 und durch die Merkmale des Patentanspruchs 8 gelöst. Vorteilhafte Ausgestaltungen und Weiterbildungen ergeben sich aus den Unteransprüchen.
10

Erfindungsgemäß wird ein Schaltsignal über einen als Transformator ausgeführten Übertrager und eine diesem nachgeschaltet Treiberstufe dem anzusteuern- den Leistungshalbleiterschalter zugeführt. Das Schaltsignal wird dabei auf der Primärseite des Übertragers als amplitudenmoduliertes Signal bereitgestellt. Der
15 Funktionszustand des Leistungshalbleiterschalters wird auf der Sekundärseite des Übertragers überwacht. Falls eine Fehlfunktion erkannt wird, wird dies über den Übertrager zur Primärseite des Übertragers signalisiert.

Die Signalisierung erfolgt vorzugsweise dadurch, daß sekundärseitig ein Signalpfad zwischen dem Übertrager und dem Leistungshalbleiterschalter kurzgeschlossen wird und die hieraus resultierende Amplitudenänderung des Schaltsi-
20 gnals auf der Primärseite detektiert wird. Es ist damit möglich, mit einem einzigen induktiven Übertrager eine Potentialtrennung sowohl zum Zwecke der Ansteuerung des Leistungshalbleiterschalters als auch zum Zwecke der Funktionsüberwachung des Leistungshalbleiterschalters vorzunehmen.

Vorteilhafterweise erfolgt die Prüfung, ob eine Fehlfunktion vorliegt, durch Auswertung einer an der Schaltstrecke des Leistungshalbleiterschalters anstehenden Spannung, insbesondere der Kollektor-Emitterspannung des Leistungshalbleiter-
25 schalters, falls dieser als Bipolartransistor ausgeführt ist.

Vorzugsweise erfolgt das Kurzschließen des Signalpfads über einen niederohmi-
30 gen Widerstand.

Vorteilhafterweise wird das Schaltsignal durch UND-Verknüpfung aus einem digitalen Steuersignal und einem periodischen Taktsignal erzeugt, wobei der Signalpegel des Steuersignals den gewünschten Schaltzustand des Leistungshalbleiterschalters vorgibt.

- 5 Das Verfahren eignet sich bestens zur Ansteuerung und Funktionsüberwachung eines als Bipolartransistor mit isoliert angeordneter Gateelektrode ausgeführten Leistungshalbleiterschalters.

10 Eine Vorrichtung zur Durchführung des Verfahrens umfaßt einen als Transformator ausgebildeten Übertrager, der primärseitig mit dem Schaltsignal beaufschlagt ist und sekundärseitig über eine Treiberstufe mit einem Steueranschluß des Leistungshalbleiterschalters verbunden ist. Sie umfaßt ferner eine auf der Sekundärseite des Übertragers vorgesehene sekundärseitige Auswerteeinheit zur Funktionsüberwachung des Leistungshalbleiterschalters sowie einem ebenfalls auf der Sekundärseite des Übertragers vorgesehenen Kurzschlußschalter, der
15 durch die sekundärseitige Auswerteeinheit angesteuert ist und über den ein sekundärseitiger Signalpfad zwischen dem Übertrager und dem Leistungshalbleiterschalter in Abhängigkeit des Funktionszustands des Leistungshalbleiterschalters kurzschließbar ist.

20 Vorzugsweise weist die Vorrichtung ferner auf der Primärseite des Übertragers eine primärseitige Auswerteeinheit auf, welche den Schaltzustands des Kurzschlußschalters durch Auswertung der Signalamplitude des Schaltsignals detektiert.

Die Erfindung wird nachfolgend anhand von Ausführungsbeispielen und Figuren näher erläutert. Es zeigen:

25 Figur 1 ein Blockdiagramm einer Vorrichtung zur Ansteuerung und Funktionsüberwachung eines Leistungshalbleiterschalters,

Figur 2 Signaldiagramme für verschiedene Signale aus der Vorrichtung gemäß Figur 1.

- 4 -

Gemäß Figur 1 umfaßt die erfindungsgemäße Vorrichtung einen als Transformator ausgeführten Übertrager T, der die Vorrichtung in zwei galvanisch voneinander getrennte Teile, einen Niedervoltteil 1 und einen Hochvoltteil 2 teilt.

Der Niedervoltteil 1 umfaßt die Primärseite des Übertragers T. In diesem Teil weist die Vorrichtung einen Modulator M auf, der ein digitales Steuersignal U_S und ein periodisches Taktsignal U_{CLK} durch logische UND-Verknüpfung oder durch Multiplikation zu einem Schaltsignal U_{S1} verknüpft, welches dem Übertrager T als Eingangssignal zugeführt wird. Der Niedervoltteil 1 umfaßt ferner eine primärseitige Auswerteeinheit K1 zur Auswertung der Amplitude des Schaltsignals U_{S1} .

Der Hochvoltteil 2 der Vorrichtung umfaßt die Sekundärseite des Übertragers T, an der ein durch induktive Kopplung aus dem Schaltsignal U_{S1} erzeugtes Hochvolt-Schaltssignal U_{S2} abgegeben wird. Der Hochvoltteil 2 umfaßt ferner den anzusteuernden und zu überwachenden Leistungshalbleiterschalter IGBT, eine Treiberstufe D, eine sekundärseitige Auswerteeinheit K2 und einen Kurzschlußschalter SW.

Die Sekundärseite des Übertragers T ist über die Treiberstufe D mit einem Steuereingang des Leistungshalbleiterschalters IGBT verbunden. Letzter ist als Bipolartransistor mit isoliert angeordneter Gateelektrode ausgeführt. Die Gateelektrode bildet somit den Steueranschluß des Leistungshalbleiterschalters IGBT.

Die Treiberstufe D umfaßt ihrerseits einen Gleichrichter zur Ermittlung der Hüllkurve des Hochvolt-Schaltssignals U_{S2} und einen Komparator, der nach Maßgabe der ermittelten Hüllkurve die zum Schalten des Leistungshalbleiterschalters IGBT benötigten Signalpegel erzeugt und diese als Gatespannung U_G der Gateelektrode zuführt.

Die sekundärseitige Auswerteeinheit K2 wertet die Kollektor-Emitterspannung U_{CE} des Leistungshalbleiterschalters IGBT aus, indem sie diese mit einem vorgegebenen Schwellwert vergleicht. Unterschreitet die Kollektor-Emitterspannung U_{CE} den Schwellwert, so bedeutet dies, daß eine Fehlfunktion im Lastkreis des Leistungshalbleiterschalters IGBT vorliegt. Das Vorliegen einer Fehlfunktion wird am Ausgang der sekundärseitigen Auswerteeinheit durch das sekundärseitige

Fehlersignal U_{ERR2} angezeigt. Liegt eine Fehlfunktion vor, wird der Kurzschlußschalter SW durch das sekundärseitige Fehlersignal U_{ERR2} geschlossen. Hierdurch wird der Signalpfad zwischen dem Übertrager T und dem Leistungshalbleiterschalter IGBT über einen im Kurzschlußschalter SW vorgesehenen niederohmigen Widerstand kurzgeschlossen. Dies hat zur Folge, daß die Eingangsimpedanz des Übertragers T sich ändert und die Amplitude des Schaltsignals U_{S1} aufgrund der zunehmenden Belastung abfällt. Dieser Abfall wird von der primärseitigen Auswerteeinheit K1 erkannt und durch ein primärseitige Fehlersignal U_{ERR1} signalisiert. Durch das primärseitige Fehlersignal U_{ERR1} wird somit angezeigt, daß der Kurzschlußschalter SW geschlossen ist und damit eine Fehlfunktion im Lastkreis des Leistungshalbleiterschalters IGBT vorliegt. Als Reaktion darauf ist es nun möglich, den Leistungshalbleiterschalter IGBT über das Steuersignal U_S in den sperrenden Zustand zu schalten.

Figur 2 zeigt den Verlauf des Steuersignals U_S , des Taktsignal U_{CLK} , des Schaltsignals U_{S1} , des Hochvolt-Schaltsignals U_{S2} , der Gatespannung U_G , des primärseitigen Fehlersignals U_{ERR1} und des sekundärseitigen Fehlersignals U_{ERR2} . Es handelt sich hierbei um eine vereinfachte symbolische Darstellung, in der Signallaufzeiten und das Einschwingverhalten der Signale vernachlässigt sind.

Das Steuersignal U_S wird als digitales Signal von einer Steuereinheit, beispielsweise einem in Figur 1 nicht gezeigten Mikrokontroller oder Mikroprozessor bereitgestellt. Sein Signalpegel gibt dabei den gewünschten Schaltzustand des Leistungshalbleiterschalters IGBT vor. Beispielsweise entspricht ein Low-Pegel dem Schaltzustand "Offen" und ein High-Pegel dem Schaltzustand "Geschlossen".

Zum Zeitpunkt t_0 wechselt der Signalpegel des Steuersignals U_S vom Low-Pegel zum High-Pegel. Hierdurch soll der Leistungshalbleiterschalter IGBT in den leitenden Zustand geschaltet werden. Entsprechend soll der Leistungshalbleiterschalter IGBT zum Zeitpunkt t_2 beim Wechsel vom High-Pegel zum Low-Pegel zurück in den sperrenden Zustand geschaltet werden.

Da der Übertrager T nur Wechselsignale übertragen kann, wird das Steuersignal U_S auf der Niederspannungsseite 1 mit dem Taktsignal U_{CLK} moduliert. Das daraus resultierende Schaltsignal U_{S1} und das aus dem Schaltsignal U_{S1} resultierende Hochvolt-Schaltsignals U_{S2} weisen damit zunächst eine dem Steuersignal U_S

entsprechende Hüllkurve auf. In der Treiberstufe D wird der Hüllkurvenverlauf des Hochvolt-Schaltsignals U_{S2} analysiert und aus der Änderung des Hüllkurvenverlaufs der Low-High-Wechsel im Steuersignal U_S detektiert. In Antwort auf den detektierten Pegelwechsel ändert sich der Pegel der Gatespannung U_G von einem unteren Wert, bei dem der Leistungshalbleiterschalter IGBT sperrend ist, auf
5 einen oberen Wert, bei dem der Leistungshalbleiterschalter IGBT leitend ist.

Wenn nun zum Zeitpunkt t_1 eine Fehlfunktion auftritt, steigt der Signalpegel des sekundärseitigen Fehlersignals U_{ERR2} sprunghaft an und der Kurzschlußschalter SW wird daraufhin geschlossen. Dies hat eine Belastungsänderung auf der
10 Hochvoltseite 2 der Vorrichtung zur Folge. Die Belastungsänderung wirkt auf den Eingang des Übertragers T zurück, so daß die Amplitude des Schaltsignal U_{S1} und des Hochvolt-Schaltsignals U_{S2} um einen von der Belastungsänderung abhängigen Wert abfällt.

Die Treiberstufe D ist derart ausgelegt, daß der Amplitudenabfall des Hochvolt-Schaltsignals U_{S2} keinen oder höchstens einen geringen Einfluß auf die Gatespannung U_G hat. Der Leiterleistungshalbleiterschalter IGBT verbleibt daher
15 weiterhin im leitenden Zustand.

Der Amplitudenabfall des Schaltsignals U_{S1} wird auf der Niederspannungsseite 1 des Übertragers T mit der primärseitigen Auswerteeinheit K1 detektiert und durch den
20 Signalpegel des primärseitigen Fehlersignals U_{ERR1} signalisiert. Die Signalisierung erfolgt beispielsweise an die das Steuersignal U_S bereitstellende Steuereinheit, welche daraufhin entscheidet, ob der Leistungshalbleiterschalter IGBT in den sperrenden Zustand geschaltet werden soll, und sofort oder zu einem späteren Zeitpunkt t_2 durch einen High-Low-Wechsel im Steuersignal U_S das Öffnen
25 des Leistungshalbleiterschalters IGBT bewirkt.

Patentansprüche

- 5 1. Verfahren zur Ansteuerung und Funktionsüberwachung eines Leistungshalbleiterschalters (IGBT), bei dem der Leistungshalbleiterschalter (IGBT) durch ein Schaltsignal (U_{S1}) in einen leitenden oder sperrenden Zustand geschaltet wird und bei dem durch Auswertung einer am Leistungshalbleiterschalter (IGBT) anstehenden Spannung (U_{CE}) geprüft wird, ob eine Fehlfunktion vorliegt, dadurch gekennzeichnet, daß das Schaltsignal (U_{S1}) auf einer Primärseite (1) eines induktiven Übertragers (T) als amplitudenmoduliertes Signal bereitgestellt wird und
- 10 über eine auf einer Sekundärseite (2) des Übertragers (T) vorgesehene Treiberstufe (D) dem Leistungshalbleiterschalter (IGBT) zugeführt wird und daß das Auftreten einer Fehlfunktion auf der Sekundärseite (2) des Übertragers (T) erkannt und über den Übertrager (T) dessen Primärseite (1) signalisiert wird.
- 15 2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß zur Signalisierung der Fehlfunktion ein Signalpfad zwischen dem Übertrager (T) und dem Leistungshalbleiterschalter (IGBT) kurzgeschlossen wird und die hieraus resultierende Änderung der Amplitude des Schaltsignals (U_{S1}) detektiert wird.
- 20 3. Verfahren nach Anspruch 2, dadurch gekennzeichnet, daß der Signalpfad des Schaltsignals (U_{S1}) über einen niederohmigen Widerstand kurzgeschlossen wird.
4. Verfahren nach einem der vorherigen Ansprüche, dadurch gekennzeichnet, daß die Prüfung, ob eine Fehlfunktion vorliegt, durch Auswertung einer an der Schaltstrecke des Leistungshalbleiterschalters (IGBT) anstehenden Spannung (U_{CE}) erfolgt.
- 25 5. Verfahren nach einem der vorherigen Ansprüche, dadurch gekennzeichnet, daß das Schaltsignal (U_{S1}) durch eine UND-Verknüpfung eines digitalen Steuersignals (U_S) mit einem periodischen Taktsignal (U_{CLK}) erzeugt wird, wobei der Signalpegel des Steuersignals (U_S) den Schaltzustand des Leistungshalbleiterschalters (IGBT) bestimmt.

6. Verfahren nach einem der vorherigen Ansprüche, dadurch gekennzeichnet, daß der Leistungshalbleiterschalter (IGBT) beim Erkennen einer Fehlfunktion in den sperrenden Zustand geschaltet wird.
- 5 7. Verwendung des Verfahrens nach einem der vorherigen Ansprüche, zur Schaltzustandsüberwachung eines Biopolartransistors (IGBT) mit isoliert angeordneter Gateelektrode.
- 10 8. Vorrichtung zur Durchführung des Verfahrens nach einem der Ansprüche 2 bis 6, mit einem als Transformator ausgebildeten Übertrager (T), der primärseitig mit dem Schaltsignal (U_{S1}) beaufschlagt ist und sekundärseitig über eine Treiberstufe (D) mit einem Steueranschluß des Leistungshalbleiterschalter (IGBT) verbunden ist, mit einer auf der Sekundärseite des Übertragers (T) vorgesehenen sekundärseitigen Auswerteeinheit (K2) zur Funktionsüberwachung des Leistungshalbleiterschalters (IGBT) und mit einem auf der Sekundärseite des Übertragers (T) vorgesehenen Kurzschlußschalter (SW), der durch die sekundärseitige Auswerteeinheit (K2) angesteuert ist und über den ein Signalpfad zwischen dem Übertrager (T) und dem Leistungshalbleiterschalter (IGBT) in Abhängigkeit des Funktionszustands des Leistungshalbleiterschalters (IGBT) kurzschließbar ist.
- 15
- 20 9. Vorrichtung nach Anspruch 8, dadurch gekennzeichnet, daß auf der Eingangsseite des Übertragers (T) eine primärseitige Auswerteeinheit (K1) zur Detektion des Schaltzustands des Kurzschlußschalters (SW) durch Auswertung der Signalamplitude des Schaltsignals (U_{S1}) vorgesehen ist.
10. Vorrichtung nach Anspruch 8 oder 9, dadurch gekennzeichnet, daß der Leistungshalbleiterschalter (IGBT) als Bipolartransistor mit isoliert angeordneter Gateelektrode ausgebildet ist.

1/2

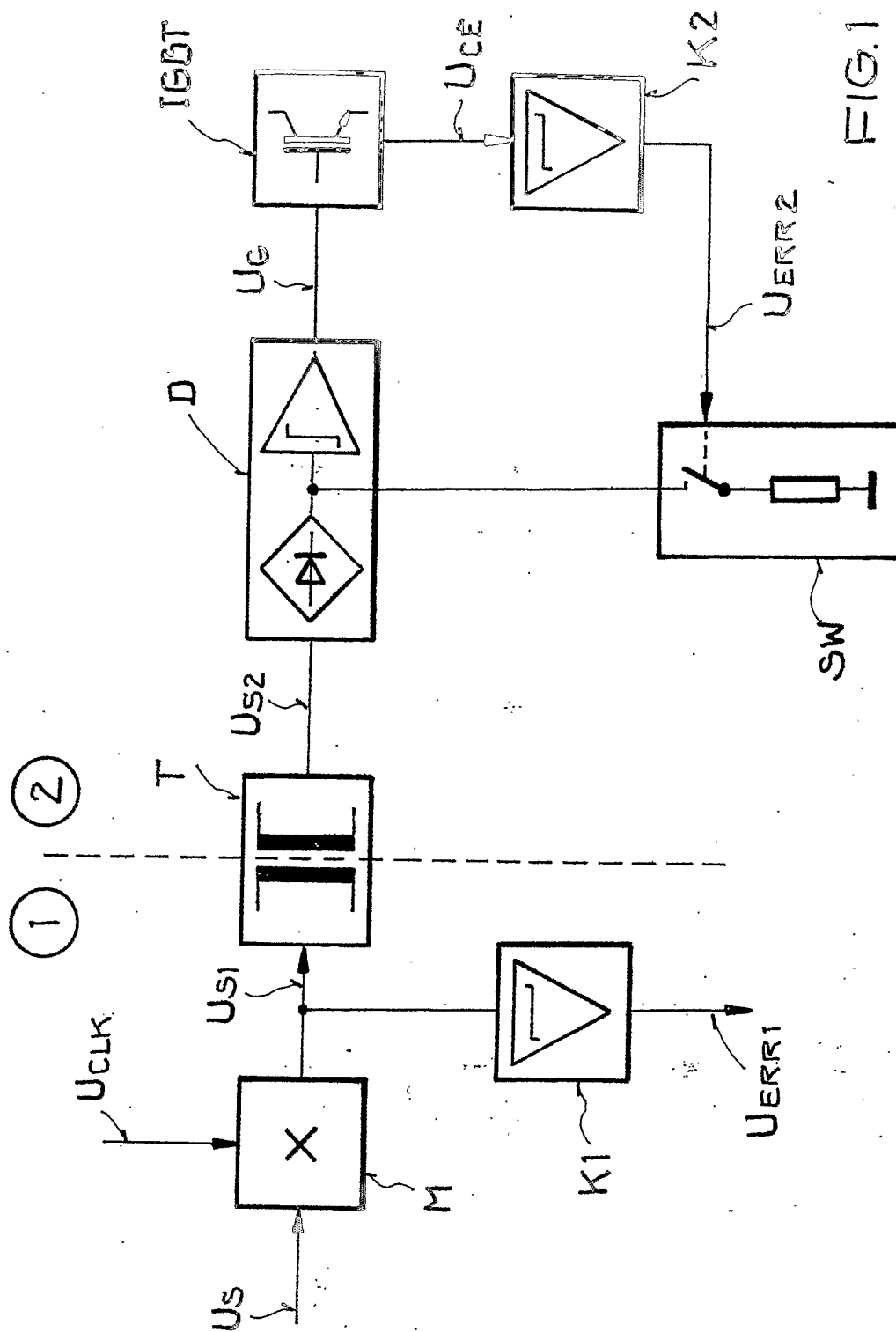


FIG. 1

2/2

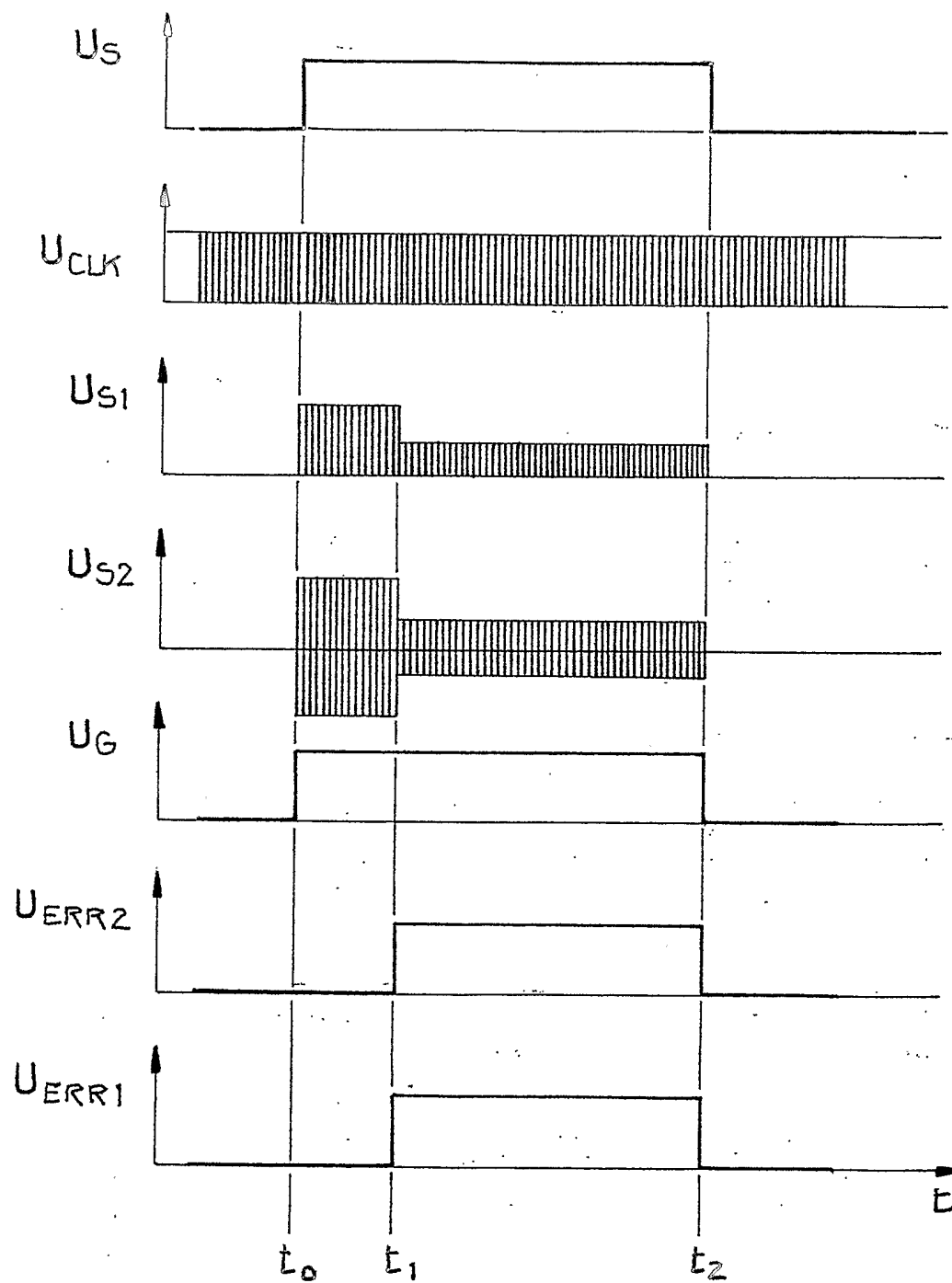


FIG.2

INTERNATIONAL SEARCH REPORT

International Application No

PCT/DE2004/000496

A. CLASSIFICATION OF SUBJECT MATTER

IPC 7 H03K17/082 H03K17/18

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC 7 H03K

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

EPO-Internal, INSPEC

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	DE 296 17 892 U (SCHUSTER WOLFGANG DIPL ING) 28 November 1996 (1996-11-28) the whole document	1-10
X	US 4 866 556 A (HEBENSTREIT ERNST) 12 September 1989 (1989-09-12) column 2, line 27 - line 44 claim 6; figures 1,2	1-10
X	BOURGEOIS J M: "PCB based transformer for power MOSFET drive" NEW YORK, NY, USA, IEEE, USA, 1994, pages 238-244 vol.1, XP000467323 ISBN: 0-7803-1456-5 abstract paragraph '0002! paragraph '04.3! paragraph '0005! figures 2,5	1-7

☐ Further documents are listed in the continuation of box C.

☒ Patent family members are listed in annex.

* Special categories of cited documents :

- *A* document defining the general state of the art which is not considered to be of particular relevance
- *E* earlier document but published on or after the international filing date
- *L* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- *O* document referring to an oral disclosure, use, exhibition or other means
- *P* document published prior to the international filing date but later than the priority date claimed

- *T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- *X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- *Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.
- *&* document member of the same patent family

Date of the actual completion of the international search

21 July 2004

Date of mailing of the international search report

20/08/2004

Name and mailing address of the ISA

European Patent Office, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,
Fax: (+31-70) 340-3016

Authorized officer

DE LA PINTA BALLESTE

INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No

PCT/DE2004/000496

Patent document cited in search report		Publication date	Patent family member(s)	Publication date
DE 29617892	U	28-11-1996	DE 29617892 U1	28-11-1996
			DE 19738391 A1	23-04-1998
US 4866556	A	12-09-1989	DE 3778494 D1	27-05-1992
			EP 0268930 A1	01-06-1988
			JP 63133819 A	06-06-1988

INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen

PCT/DE2004/000496

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES
IPK 7 H03K17/082 H03K17/18

Nach der Internationalen Patentklassifikation (IPK) oder nach der nationalen Klassifikation und der IPK

B. RECHERCHIERTE GEBIETE

Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)
IPK 7 H03K

Recherchierte aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

EPO-Internal, INSPEC

C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	DE 296 17 892 U (SCHUSTER WOLFGANG DIPL ING) 28. November 1996 (1996-11-28) das ganze Dokument	1-10
X	US 4 866 556 A (HEBENSTREIT ERNST) 12. September 1989 (1989-09-12) Spalte 2, Zeile 27 - Zeile 44 Anspruch 6; Abbildungen 1,2	1-10
X	BOURGEOIS J M: "PCB based transformer for power MOSFET drive" NEW YORK, NY, USA, IEEE, USA, 1994, Seiten 238-244 vol.1, XP000467323 ISBN: 0-7803-1456-5 Zusammenfassung Absatz '0002! Absatz '04.3! Absatz '0005! Abbildungen 2,5	1-7

☐ Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen

☒ Siehe Anhang Patentfamilie

* Besondere Kategorien von angegebenen Veröffentlichungen :

A Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist

E älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist

L Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)

O Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

P Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

T Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

X Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden

Y Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

Z Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche

21. Juli 2004

Absendedatum des internationalen Recherchenberichts

20/08/2004

Name und Postanschrift der Internationalen Recherchenbehörde
Europäisches Patentamt, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,
Fax: (+31-70) 340-3016

Bevollmächtigter Bediensteter

DE LA PINTA BALLESTE

INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/DE2004/000496

Im Recherchenbericht angeführtes Patentdokument			Datum der Veröffentlichung		Mitglied(er) der Patentfamilie	Datum der Veröffentlichung	
DE 29617892	U	28-11-1996	DE	29617892 U1	28-11-1996		
			DE	19738391 A1	23-04-1998		
US 4866556	A	12-09-1989	DE	3778494 D1	27-05-1992		
			EP	0268930 A1	01-06-1988		
			JP	63133819 A	06-06-1988		