

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4525277号
(P4525277)

(45) 発行日 平成22年8月18日(2010.8.18)

(24) 登録日 平成22年6月11日(2010.6.11)

(51) Int.Cl.

F 1

H01L 23/50 (2006.01)
H01L 23/12 (2006.01)H01L 23/50
H01L 23/12R
L

請求項の数 16 (全 21 頁)

(21) 出願番号 特願2004-285839 (P2004-285839)
 (22) 出願日 平成16年9月30日 (2004.9.30)
 (65) 公開番号 特開2006-100636 (P2006-100636A)
 (43) 公開日 平成18年4月13日 (2006.4.13)
 審査請求日 平成19年9月11日 (2007.9.11)

(73) 特許権者 302062931
 ルネサスエレクトロニクス株式会社
 神奈川県川崎市中原区下沼部 1753 番地
 (74) 代理人 100080001
 弁理士 筒井 大和
 (72) 発明者 高橋 典之
 北海道千歳市泉沢 1007 番地 39 株式
 会社ルネサス北日本セミコンダクタ内

審査官 坂本 薫昭

最終頁に続く

(54) 【発明の名称】半導体装置

(57) 【特許請求の範囲】

【請求項 1】

複数の電極が形成された表面と、前記表面とは反対側の裏面と、を有する半導体チップと、

前記半導体チップの外形寸法よりも小さいチップ搭載部と、

第1主面と、前記第1主面と反対側の第2主面と、前記第1主面と前記第2主面との間に位置する第3主面と、を有し、前記チップ搭載部の周囲に配置された複数のリードと、

前記半導体チップの前記複数の電極と前記複数のリードとをそれぞれ電気的に接続する複数のワイヤと、

前記半導体チップ、前記複数のワイヤ、前記複数のリードの一部を封止する封止体と、
を含み、

前記リードは、前記チップ搭載部から前記封止体の各辺に向かう方向に延在しており、
前記リードの前記第1主面は、前記封止体の裏面より露出しており、

前記ワイヤは、前記リードの前記第2主面に接続されており、

前記リードは、前記第3主面が前記半導体チップの前記裏面と対向するように配置され
ており、

前記リードの前記第2主面の延在方向の長さは、前記第3主面の延在方向の長さよりも
短いことを特徴とする半導体装置。

【請求項 2】

請求項1記載の半導体装置において、

10

20

前記リードの前記第2主面上には、凹部や溝が形成されていないことを特徴とする半導体装置。

【請求項3】

請求項1記載の半導体装置において、

前記リードの前記第1主面から前記第3主面までのリード厚が、前記第1主面から前記第2主面までのリード厚よりも薄いことを特徴とする半導体装置。

【請求項4】

請求項1記載の半導体装置において、

前記第1主面から前記第3主面までのリード厚は、前記第1主面から前記第2主面までのリード厚の1/2程度であることを特徴とする半導体装置。 10

【請求項5】

請求項1記載の半導体装置において、

前記リードの前記第2主面の領域は、前記第3主面の領域よりも狭く形成されていることを特徴とする半導体装置。

【請求項6】

請求項1記載の半導体装置において、

前記ワイヤと前記半導体チップの前記電極とは、前記半導体チップの前記電極上に形成されたバンプを介して接続されていることを特徴とする半導体装置。

【請求項7】

請求項1記載の半導体装置において、

前記リードの延在方向とは直角な方向の前記第2主面の幅は、前記リードの前記第1主面の幅よりも広いことを特徴とする半導体装置。 20

【請求項8】

請求項1記載の半導体装置において、

前記リードの延在方向とは直角な方向の前記第3主面の幅は、前記リードの前記第1主面の幅よりも広いことを特徴とする半導体装置。

【請求項9】

請求項1記載の半導体装置において、

前記リードの延在方向とは直角な方向の前記第2主面の幅は、前記リードの前記第3主面の幅よりも広いことを特徴とする半導体装置。 30

【請求項10】

請求項1記載の半導体装置において、

前記第2主面の延在方向の長さは、前記第1主面の延在方向の長さの1/2以下であることを特徴とする半導体装置。

【請求項11】

請求項1記載の半導体装置において、

前記封止体の側面は、前記リードの前記第2主面に対して垂直方向に形成されていることを特徴とする半導体装置。

【請求項12】

請求項11記載の半導体装置において、

前記リードの前記第2主面は、前記封止体の前記側面から露出していないことを特徴とする半導体装置。 40

【請求項13】

請求項1記載の半導体装置において、前記リードの前記第3主面に、複数の窪み、又は凹凸が形成されていることを特徴とする半導体装置。

【請求項14】

請求項1記載の半導体装置において、前記チップ搭載部の裏面は、前記封止体から露出していることを特徴とする半導体装置。

【請求項15】

複数の電極が形成された表面と、前記表面とは反対側の裏面と、を有する半導体チップ 50

と、

前記半導体チップの外形寸法よりも小さいチップ搭載部と、

第1主面と、前記第1主面と反対側の第2主面と、を有し、前記チップ搭載部の周囲に配置された複数のリードと、

前記半導体チップの前記複数の電極と前記複数のリードとをそれぞれ電気的に接続する複数のワイヤと、

前記半導体チップ、前記複数のワイヤ、前記複数のリードの一部を封止する封止体と、を含み、

前記リードは、第1部分と、前記第1部分よりもリード厚が薄い第2部分と、を有し、前記チップ搭載部から前記封止体の各辺に向かう方向に延在しており、

10

前記リードの前記第1主面は、前記封止体の裏面より露出しており、

前記ワイヤは、前記リードの前記第1部分における前記第2主面に接続されており、

前記リードは、前記第2部分における前記第2主面が前記半導体チップの前記裏面と対向するように配置されており、

前記リードの前記第1部分における前記第2主面の延在方向の長さは、前記第2部分における前記第2主面の延在方向の長さよりも短いことを特徴とする半導体装置。

【請求項16】

請求項15記載の半導体装置において、

前記リードの前記第1部分における前記第2主面上には、凹部や溝が形成されていないことを特徴とする半導体装置。

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体装置の製造技術に関し、特に、半導体装置の小型化に適用して有効な技術に関する。

【背景技術】

【0002】

従来の樹脂封止型半導体装置は、ダイパッド部上に接着剤により搭載された半導体素子と、先端部がダイパッド部に対向して配列された複数のインナーリード部と、半導体素子とインナーリード部とを接続した金属細線と、外囲を封止した封止樹脂とからなり、インナーリード部の先端部は上面厚を削除した薄厚部を有しているので、ダイパッド部にアップセット構造を形成しなくても、搭載した半導体素子の周縁部をインナーリード部の先端部上面に近接させることができる（例えば、特許文献1参照）。

30

【特許文献1】特開2003-37219号公報（図1）

【発明の開示】

【発明が解決しようとする課題】

【0003】

QFN（Quad Flat Non-leaded Package）などの半導体装置では、各リードの一部が封止体の裏面の周縁部に露出して配置され、これらが外部端子となっている。このようなQFNにおいて、更なる小型化・薄形化にともなってチップサイズに近いパッケージサイズの半導体装置が要求されている。

40

【0004】

QFNでは、一般的にインナーリード（リードのワイヤ接続面）とアウターリード（リードの実装面）が同じ長さか、インナーリード（ワイヤ接続面）の方を長くしてリードの封止用樹脂へのくい付き（抜け防止）や密着性を考慮している。

【0005】

この構造で、パッケージサイズをチップサイズに近づけるには、リードを短くする必要がある。リードを短くするとアウターリードに相当するリードの実装面が短くなる。その結果、基板実装後の端子面積が小さくなり、基板実装後の接続強度や電気的特性が低下するという問題が起こる。

50

【0006】

なお、前記特許文献1には、CSP(Chip Scale Package)においてパッケージサイズを変えずに可能な範囲で大きな半導体素子を搭載してパッケージ占有率を向上させる技術についての記載はあるが、半導体チップの側面から封止体の側面までの距離に着目してパッケージサイズをチップサイズにより近づけて半導体装置の小型化を図ることを実現する技術についての開示はない。

【0007】

本発明の目的は、パッケージサイズをチップサイズに近づけて小型化を図ることができる半導体装置の製造方法を提供することにある。

【0008】

本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

【課題を解決するための手段】**【0009】**

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、以下のとおりである。

【0010】

すなわち、本発明は、複数の電極が形成された表面と、前記表面とは反対側の裏面と、を有する半導体チップと、前記半導体チップの外形寸法よりも小さいチップ搭載部と、第1主面と、前記第1主面と反対側の第2主面と、前記第1主面と前記第2主面との間に位置する第3主面と、を有し、前記チップ搭載部の周囲に配置された複数のリードと、前記半導体チップの前記複数の電極と前記複数のリードとをそれぞれ電気的に接続する複数のワイヤと、前記半導体チップ、前記複数のワイヤ、前記複数のリードの一部を封止する封止体と、を含み、前記リードは、前記チップ搭載部から前記封止体の各辺に向かう方向に延在しており、前記リードの前記第1主面は、前記封止体の裏面より露出しており、前記ワイヤは、前記リードの前記第2主面に接続されており、前記リードは、前記第3主面が前記半導体チップの前記裏面と対向するように配置されており、前記リードの前記第2主面の延在方向の長さは、前記第3主面の延在方向の長さよりも短いものである。

【発明の効果】**【0012】**

本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば、以下のとおりである。

【0013】

リードのワイヤ接続面が実装面より短く形成されており、半導体チップの裏面とリードの肉薄部とが対向するように半導体チップを搭載し、さらにワイヤボンディングにおいて先にリードのワイヤ接続面と導電性ワイヤとを接続し、その後、導電性ワイヤと半導体チップの電極とを接続することにより、リードの実装面を短くせずに、逆ボンディングによって半導体チップの側面と封止体の側面の距離を短くすることができる。その結果、基板実装後の接続強度や電気的特性を低下させることなく、パッケージサイズをチップサイズにより近づけて半導体装置の小型化を図ることが可能になる。

【発明を実施するための最良の形態】**【0014】**

以下の実施の形態では特に必要なとき以外は同一または同様な部分の説明を原則として繰り返さない。

【0015】

さらに、以下の実施の形態では便宜上その必要があるときは、複数のセクションまたは実施の形態に分割して説明するが、特に明示した場合を除き、それらはお互いに無関係なものではなく、一方は他方の一部または全部の変形例、詳細、補足説明などの関係にある。

【0016】

10

20

30

40

50

また、以下の実施の形態において、要素の数など（個数、数値、量、範囲などを含む）に言及する場合、特に明示した場合および原理的に明らかに特定の数に限定される場合などを除き、その特定の数に限定されるものではなく、特定の数以上でも以下でも良いものとする。

【0017】

以下、本発明の実施の形態を図面に基づいて詳細に説明する。なお、実施の形態を説明するための全図において、同一の機能を有する部材には同一の符号を付し、その繰り返しの説明は省略する。

【0018】

（実施の形態1）

図1は本発明の実施の形態1の半導体装置の構造の一例を封止体を透過して示す斜視図、図2は図1に示す半導体装置の構造を示す断面図、図3は図1に示す半導体装置の短リードタイプの構造の一例を示す断面図、図4は図1に示す半導体装置の逆ポンディングタイプの構造の一例を示す断面図、図5は図1に示す半導体装置のリードの構造の一例を示す斜視図、図6および図7はそれぞれ図1に示す半導体装置の変形例のリードの構造を示す斜視図、図8は図1に示す半導体装置の逆台形のリードの構造の一例を示す斜視図、図9は図8に示すリードの構造を示す正面図、図10は図1に示す半導体装置の逆台形のリードの変形例の構造を示す斜視図、図11は図10に示すリードの構造を示す正面図、図12は図1に示す半導体装置の逆台形のリードの変形例の構造を示す斜視図、図13は図12に示すリードの構造を示す正面図、図14は本発明の実施の形態1の半導体装置の組み立てに用いられるリードフレームの構造の一例を示す平面図、図15は図14に示すリードフレームの構造を示す側面図、図16は本発明の実施の形態1の半導体装置の組み立てにおけるダイボンディング後の構造の一例を示す側面図、図17は本発明の実施の形態1の半導体装置の組み立てにおけるワイヤボンディング後の構造の一例を示す側面図、図18は本発明の実施の形態1の半導体装置の組み立てにおける樹脂モールディング時の構造の一例を示す部分断面図、図19は樹脂モールディング後の構造を示す斜視図、図20は本発明の実施の形態1の半導体装置の組み立てにおける個片化ダイシング時の構造の一例を示す斜視図、図21は図20に示す個片化ダイシング時の構造を示す断面図、図22は本発明の実施の形態1の半導体装置の組み立てにおける組み立て完了後の構造の一例を示す断面図、図28はワイヤボンディングにおける部分拡大断面図、図29はワイヤボンディング後の部分拡大断面図および部分拡大斜視図、図30は個片モールディングによる半導体装置の部分拡大断面図、図31は一括モールディングによる半導体装置の部分拡大断面図である。

10

20

30

40

【0019】

図1および図2に示す本実施の形態1の半導体装置は、樹脂封止型で、かつ小型の半導体パッケージであり、封止体3の裏面3aの周縁部に複数のリード1aそれぞれの実装面1gが露出して並べて配置されたノンリード型のものである。本実施の形態1では、前記半導体装置の一例として、QFN5を取り上げて説明する。なお、QFN5は、小型の半導体パッケージであるが、可能な限りパッケージサイズをチップサイズに近づけたものである。

【0020】

QFN5の構成について説明すると、その主面2bに半導体素子および複数のパッド（電極）2aを有する半導体チップ2と、半導体チップ2と接続するチップ搭載部であるタブ1bと、実装面（第1主面）1gとその反対側に配置されたワイヤ接続面（第2主面）1hとを有しており、かつワイヤ接続面1hを有する肉厚部（第1部分）1eと肉厚部1eより厚さが薄い肉薄部（第2部分）1fとを備え、さらにそれぞれワイヤ接続面1hの延在方向の長さが実装面1gより短く形成され、かつ、肉厚部1eにおける延在方向の長さが肉薄部1fにおける延在方向の長さよりも短く形成された複数のリード1aと、半導体チップ2の複数のパッド2aとこれに対応する複数のリード1aとをそれぞれ接続する複数の導電性ワイヤであるワイヤ4と、半導体チップ2および複数のワイヤ4を樹脂封止

50

する封止体3とを有している。

【0021】

さらに、各リード1aは、その実装面1gが封止体3の裏面3aの周縁部に並んで配置されるとともに、各リード1aの肉薄部1fが、半導体チップ2の下部にもぐり込んで半導体チップ2の裏面2cと対向するように配置されている。

【0022】

このようにQFN5は、各リード1aの肉薄部1fを半導体チップ2の下部にもぐり込ませて配置することにより、封止体3の裏面3aに露出する各リード1aの実装面1gのリード延在方向の長さ(Lp)を確保して実装時の強度を保持しつつ、半導体チップ2の側面2dから封止体3の側面3bまでの距離(La)を可能な限り短くしてパッケージサイズをチップサイズに近づけてQFN5の小型化を図るものである。10

【0023】

したがって、各リード1aの肉厚部1eのワイヤ接続面1hのリード延在方向の長さは、ワイヤ4を接続するために必要な最低限の長さとし、本実施の形態1では、肉厚部1eにおける延在方向の長さが肉薄部1fにおける延在方向の長さよりも短く形成されている。このように、距離(La)ができるだけ短くなるようにしている。

【0024】

なお、本実施の形態1のQFN5は、その組み立てにおいて図18に示すように、1枚のリードフレーム1の複数の装置形成領域を樹脂成形金型9の1つのキャビティ9cで覆って樹脂封止を行う一括モールディング方法を採用し、さらにその後ダイシングで個片化して組み立てたものである。したがって、封止体3の側面3bがリード1aの実装面1gに対してほぼ垂直に形成されるため、半導体チップ2の側面2dに隣接する封止体3の領域をその高さ方向に一律に距離(La)で形成することができ、これにより、半導体チップ2の側部においてワイヤ4を配置する領域を確保しやすい構造となっている。20

【0025】

そもそも封止体3の裏面3a側に露出するリード端子の長さは、QFN5を実装する実装基板、あるいはJEITAなどの規格として規定されている。このため、パッケージサイズの薄型化および小型化を図ろうとした場合、リード1aのワイヤ接続面側(リード1aにおいてタブ1bと隣接する端部)が半導体チップ2(特に裏面2c側の周縁部)と接触してしまう。そこで、本実施の形態1のように、リード1aのワイヤ接続面1h側において肉薄部1fを形成し、半導体チップ2とリード1aの接触を防止している。この時、単にリード1aを薄く形成すると、パッケージサイズの小型化に伴い、半導体チップ2の側面2dから封止体3の側面3bまでの距離が短く、その上、1stボンディング部と2ndボンディング部の高低差が大きくなるため、急峻な角度にワイヤボンディングすることになる。急峻な角度にワイヤボンディングすると、図28に示すように、1stボンディング側において、ワイヤボンディング技術により形成されるスタッドバンプからワイヤ4が引き出される根元部4aに応力が集中し、前記根元部4a付近で断線の原因となる。このように、断線の原因となる応力が生じないように、2ndボンディング側のワイヤ接続面1hは肉厚部1eとしてその厚みを残しておき、1stボンディング点と2ndボンディング点の高低差を低減する。ここで、パッケージサイズを十分に小型化にしたいため、ワイヤ接続面1hを有する肉厚部1eは、ワイヤボンディングが可能な領域(長さ)のみ設け、それ以外の領域は肉薄部1fとして薄く形成する。本実施の形態1では、肉厚部1eの領域(長さ)が肉薄部1fよりも小さく(狭く)形成されている。これにより、半導体チップ2とリード1aの接触を抑制し、かつ、パッケージサイズの小型化を図れる。30

【0026】

正ボンディングでワイヤ4を形成する場合、図29に示すように、2ndボンディング側はワイヤ4を引きちぎるようにリード1aのワイヤ接続面1hに圧着することから、1stボンディング側のボンディング面積よりも大きくなる。また、1つのデバイス領域1tを1つのテーパ付きのキャビティ9cで覆って樹脂封止する個片モールディングにより封止体3を形成すると、図23に示すように封止体3の側面3bは傾斜面となり、リード40

1 a を金型でクランプした状態で樹脂封止するため、切断しろ 1 v が形成される。このため、2 n d ボンディングを打つためのワイヤ接続面 1 h の領域（長さ）X が小さく（狭く）なる。

【 0 0 2 7 】

この結果、図 3 0 に示すように 2 n d ボンディングの際、ワイヤ端部 4 b が封止体 3 の側面 3 b から露出してしまい、ショート不良の原因となる。しかし、図 2 に示すような、一括モールディングにより封止体 3 を形成すれば、封止体 3 の側面 3 b は、リード 1 a のワイヤ接続面 1 h にほぼ垂直方向に形成され、かつ、リード 1 a のクランプ時に形成される切断しろ 1 v が形成されなくなるため、図 3 1 に示すように、2 n d ボンディングを打つリード 1 a のワイヤ接続面 1 h の領域（長さ）Y が図 3 0 に示すような個片モールディングタイプよりも広く確保（X < Y）できるため、封止体 3 の側面 3 b から露出するといった問題は抑制できる。10

【 0 0 2 8 】

また、各リード 1 a の肉薄部 1 f は、例えば、ハーフエッチング加工やプレス加工などによって肉厚部 1 e の 1 / 2 程度の厚さに薄く形成されたものである。例えば、リードフレーム 1（図 1 4 参照）の厚さが、0.2 mm の場合、各リード 1 a の肉厚部 1 e やタブ 1 b の厚さは、0.2 mm となり、肉薄部 1 f はその 1 / 2 程度の厚さとなる。これによって、半導体チップ 2 の裏面 2 c とリード 1 a の肉薄部 1 f との間に樹脂を介在させて半導体チップ 2 の下部にリード 1 a の肉薄部 1 f をもぐり込ませることができる。20

【 0 0 2 9 】

なお、各リード 1 a の肉薄部 1 f が半導体チップ 2 の裏面 2 c 側に配置されるため、タブ 1 b は各リード 1 a の肉薄部 1 f と干渉しないように半導体チップ 2 の大きさより小さく形成された小タブ構造のものである。20

【 0 0 3 0 】

Q F N 5 では、半導体チップ 2 は、その厚さと交差する平面は四角形であり、例えば、シリコンなどによって形成され、その裏面 2 c がダイボンド材 6 によってタブ 1 b の主面 1 c と接合されて固定されている。20

【 0 0 3 1 】

また、各リード 1 a やタブ 1 b は、例えば、銅合金によって形成され、さらに、ワイヤ 4 は、例えば、金線であり、封止体 3 は、例えば、熱硬化性のエポキシ樹脂などから成る。30

【 0 0 3 2 】

図 2 に示す Q F N 5 では、リード 1 a の実装面 1 g のリード延在方向の長さ（L p）は、例えば、標準的な 0.6 mm であり、その際、半導体チップ 2 の側面 2 d から封止体 3 の側面 3 b までの距離（L a）を 0.35 mm 程度に短くすることができる。

【 0 0 3 3 】

また、図 3 に示す短リードタイプの Q F N 5 のように、図 2 の Q F N 5 と同様の構造においてさらに短いリード 1 a を採用することにより、リード 1 a の長さ（L p）を、例えば、0.45 mm にすることができる。40

【 0 0 3 4 】

本実施の形態 1 の Q F N 5 では、各リード 1 a の薄く形成された肉薄部 1 f が、半導体チップ 2 の下部にもぐり込んで配置されていることにより、各リード 1 a の実装面 1 g のリード延在方向の長さ（L p）を確保して実装時の接続強度を保持しつつ、半導体チップ 2 の側面 2 d から封止体 3 の側面 3 b までの距離（L a）をできる限り短くしてパッケージサイズをチップサイズに近づけ、これによって、Q F N 5 の小型化を図ることができる。40

【 0 0 3 5 】

なお、Q F N 5 における半導体チップ 2 の側部の領域の水平方向の長さの規定としては、例えば、リード 1 a の延在方向に平行な方向のワイヤ接続面 1 h の長さを、実装面 1 g の同方向の長さの 1 / 2 以下にすることにより、Q F N 5 の小型化を図ることができる。50

あるいは、半導体チップ2の側面2dから封止体3の側面3bまでの距離(La)を、0.35mm以下にすることにより、QFN5の小型化を図ることができる。

【0036】

また、本実施の形態1のQFN5では、各リード1aの肉薄部1fが、半導体チップ2の下部にもぐり込んで配置されていることにより、肉薄部1fが肉厚部1eより薄く形成されている分、封止体3の厚さを薄くしてQFN5の薄型化を図ることができる。

【0037】

さらに、QFN5では、タブ1bが、その裏面1dが封止体3の裏面3aに露出するよう配配置されているため、半導体チップ2から発せられる熱をタブ1bから外部に放散させることができ、QFN5の放熱性を向上させることができる。また、タブ1bが封止体3の裏面3aに露出しているため、実装基板への実装時にタブ1bをGND接続に用いることにより、QFN5のGND強化を図ってGNDを安定化させることができる。10

【0038】

また、タブ1bが封止体3の裏面3aに露出するように配置されているため、QFN5の薄型化を図ることができる。

【0039】

次に、図4に示すQFN5の構造について説明する。

【0040】

図4に示すQFN5は、逆ボンディングタイプの構造のものであり、図3に示すQFN5をチップサイズを変えることなく、さらに小型化を図るものである。20

【0041】

図2および図3に示すQFN5では、ワイヤボンディングの際に、まず半導体チップ2側を先に接続し、その後リード1a側を接続する正ボンディング方法を採用しているのに対し、図4に示すQFN5は、ワイヤボンディングの際に、まずリード1a側を先に接続し、その後半導体チップ2側を接続する逆ボンディング方法を採用している。

【0042】

ワイヤボンディングでは、先に接続する側(以降、1stボンディング側という)は、被接続面に対してほぼ垂直にワイヤ4を立ち上げることができ、さらに、前記被接続面において必要とされるボンディング面積は、後に接続する側(以降、2ndボンディング側という)に比較して小さくすることが可能なため、この特性を利用してワイヤボンディングの際にリード1a側に1stボンディングを行い、これによって、リード1aの肉厚部1eにおけるワイヤ接続面1hの長さをワイヤボンディング技術により形成されるスタッドバンプとほぼ同等の長さ(幅)にまで縮小にすることができる。また、上記で説明したように、ワイヤ4は1stボンディング側に形成されるスタッドバンプからリード1aのワイヤ接続面1hにほぼ垂直方向に立ち上げる(引き出される)ため、ワイヤ4の根元部4aにかかる応力が、正ボンディング方法に比べて低減できる。このように、半導体チップ2の側面2dから封止体3の側面3bまでの距離(La)を最小にし、かつ、1stボンディング側のワイヤ4の根元部4aに生じる応力を低減することができる。30

【0043】

なお、その際ににおいても各リード1aの実装面1gのリード延在方向の長さ(Lp)は、例えれば、Lp=0.45mmを確保しており、基板実装時の接続強度は保持している。40

【0044】

したがって、図4に示すQFN5のように、一括モールディング方法と逆ボンディング方法を採用することにより、QFN5における距離(La)を最小にして図2および図3に示す構造よりも、さらにQFN5の小型化を図ることができる。図4に示すQFN5では、距離(La)は、例えれば、0.30mm程度である。

【0045】

なお、図4に示すQFN5では、ワイヤボンディングの2ndボンディング側が半導体チップ2側であるため、2ndボンディングではワイヤ4と半導体チップ2のパッド2aとを接続することになる。半導体チップ2のパッド2aの表面はアルミ層であるため、ワ50

イヤ4が金線である場合には、予めパッド2a上に金バンプ7を接続しておき、図4に示すように、2ndボンディングの際にこの金バンプ7にワイヤ4を接続するようにしてもよい。このように、2ndボンディングでワイヤ4と半導体チップ2のアルミニウムのパッド2aとを接続するような場合には、予めパッド2a上に金バンプ7を接続しておき、この金バンプ7とワイヤ4とを接続することにより、ワイヤ4とパッド2aとの接続信頼性をより高めることができる。

【0046】

ただし、パッド2aに対して直接ワイヤ4を接続しても接続信頼性上特に問題がなければ、金バンプ7を用いずに直接ワイヤ4とパッド2aとを接続してもよい。

【0047】

なお、パッド2a上に金バンプ7を形成する際には、ワイヤボンディング技術を利用したスタッダードバンプ形成方法で形成することが好ましい。

【0048】

次に、QFN5における種々のリード形状について説明する。図5は、図1に示すQFN5に組み込まれたリード1aの形状の一例を示しており、肉厚部1eと肉薄部1fとかなり、肉厚部1eはワイヤ接続面(第2主面)1hを有している。一方、肉厚部1eより厚さが薄い肉薄部1fは、段差面(第3主面)1iを有している。

【0049】

これに対して図6に示す変形例のリード1aは、その肉薄部1fの段差面1iに、波形状の凹凸1jが形成されている。これにより、リード1aと封止用樹脂(図18参照)8との接触面積を増やしてリード1aと封止用樹脂8の密着度を高めることができる。さらに、凹凸1jが形成されたことにより、リード1aの延在方向に対する封止体3からの引き抜き強度を高めることができ、リード1aの封止体3からの脱落を低減することができる。

【0050】

また、図7に示す変形例のリード1aは、その肉薄部1fの段差面1iに、複数の窪み部であるディンプル1kが形成されており、前記凹凸1jの場合と同様に、リード1aと封止用樹脂8との接触面積を増やしてリード1aと封止用樹脂8の密着度を高めることができ、さらに、パッケージ水平方向に対する封止体3からの引き抜き強度を高めて、リード1aの封止体3からの脱落を低減することができる。

【0051】

また、図8～図13に示すリード1aは、図5、図6および図7に示すリード1aに対して、それぞれリード1aの延在方向に対する直角な方向の幅を、実装面1gよりワイヤ接続面1hまたは段差面1iの方が広くなるように形成したものである。すなわち、図9、図11および図13に示すようにそれぞれのリード1aが実装面1gに向けて幅狭になるように形成されており、各リード1aの長手方向の側部の面が傾斜面1mとなっている。したがって、各リード1aの正面形状が逆台形になるように形成されており、これにより、リード1aの厚さ方向に対する封止体3からの引き抜き強度を高めて、リード1aの封止体3からの脱落を低減することができる。

【0052】

前記特許文献1(特開2003-37219号公報)の構造の場合、インナーリード部において2ndボンディング点から封止体の側面の間に、樹脂とリードの密着性を向上させる目的で凹部が形成されている。このため、個片モールディングにより封止体を形成しても、2ndボンディング点から封止体の側面までの距離が十分に確保されているため、封止体の側面から露出することはない。しかし、この構造では、よりチップサイズに近いパッケージサイズを実現できない。

【0053】

これに対し、本実施の形態1ではワイヤ接続面1hを有する肉厚部1eは、ワイヤボンディングが可能な領域(長さ、幅)のみ設けられるため、ワイヤ接続面1h上に、例えば樹脂との密着性を向上するための凹部(溝)など形成できることから、リード1aの密

10

20

30

40

50

着度強化のためには、図6乃至図13に示すような構造が効果的である。また凹部(溝)をワイヤ接続面1h上に形成しない分、パッケージサイズの小型化が実現できる。

【0054】

次に、本実施の形態1のQFN5(半導体装置)の製造方法について説明する。

【0055】

まず、図14および図15に示すように複数のデバイス領域(装置形成領域)1tが区画形成されたリードフレーム1を準備する。なお、1つのデバイス領域1tは、実装面1gとその反対側に配置されたワイヤ接続面1hとを有しており、かつワイヤ接続面1hを有する肉厚部1eと肉厚部1eより厚さが薄い肉薄部1fとを備えており、さらにそれぞれワイヤ接続面1hのリード延在方向の長さが実装面1gより短く形成された複数のリード1aと、複数のリード1aの内側に配置されたチップ搭載部であるタブ1bとを含んでいる。肉薄部1fは、ハーフエッキング加工やプレス加工によって肉厚部1eよりその厚さを薄く形成したものである。10

【0056】

また、リードフレーム1には、区画形成された複数のデバイス領域1tの外側の枠部1uに、応力緩和用の第1スリット1n、樹脂通過用の第2スリット1p、フレームの反り防止用の長スリット1q、搬送用のガイド孔1rおよび位置決め孔1sがそれぞれ複数形成されている。

【0057】

その後、図16に示すようにダイボンディングを行う。ここでは、リードフレーム1のタブ1bの正面1c上にダイボンド材6を介して半導体チップ2を搭載し、半導体チップ2を固着する。その際、半導体チップ2の裏面2cとリード1aの肉薄部1fとが対向するように半導体チップ2をタブ1bに搭載する。20

【0058】

ダイボンディング後、図17に示すように、ワイヤボンディングを行う。すなわち、半導体チップ2のパッド2aとリード1aの肉厚部1eのワイヤ接続面1hとをワイヤ4で接続する。

【0059】

その際、図4に示すような逆ボンディングを採用する場合には、まず、先にリード1aの肉厚部1eのワイヤ接続面1hとワイヤ4とをワイヤボンディングする。これにより、1stボンディング側は、被接続面に対してほぼ垂直にワイヤ4を立ち上げた状態で接続を完了できるため、リード1aのワイヤ接続面1hに対してほぼ垂直にワイヤ4を立ち上げて接続することができる。30

【0060】

また、1stボンディング側は、2ndボンディング側よりそのボンディングに必要な面積が小さくて済むため、これにより、ワイヤ接続面1hにほぼ垂直にワイヤ4を立ち上げることができるとともに、リード1aの肉厚部1eのワイヤ接続面1hを最小にすることができる、さらにこのワイヤ接続面1hにほぼ垂直にワイヤ4を立ち上げることができるため、半導体チップ2の侧面2dから封止体3の侧面3bまでの距離(La)を最小とし、かつ、1stボンディング側のワイヤ4の根元部4aに生じる応力を低減することができる。40

【0061】

1stボンディング終了後、ワイヤ4と半導体チップ2のパッド2aとを接続する2ndボンディングを行う。その際、ワイヤ4と、半導体チップ2のパッド2a上に予め接続された金バンプ7とを接続する。ただし、金バンプ7は、必ずしも用いなくてもよい。

【0062】

なお、ワイヤボンディングとして、正ボンディング、すなわち半導体チップ2側を1stボンディングしてリード1a側を2ndボンディングする場合には、図3に示すように、まず、1stボンディングとして半導体チップ2のパッド2aとワイヤ4とを接続し、その後、2ndボンディングとしてリード1aの肉厚部1eのワイヤ接続面1hとワイヤ50

4と接続する。

【0063】

ワイヤボンディング終了後、樹脂モールディングを行う。すなわち、封止体3の裏面3aの周縁部に複数のリード1aそれぞれの実装面(第1の主面)1gが露出するように半導体チップ2と複数のワイヤ4を樹脂封止して封止体3を形成する。タブ露出構造の場合には、封止体3の裏面3aにタブ1bも露出するように樹脂封止する。

【0064】

本実施の形態1では、樹脂封止工程で、リードフレーム1上に区画形成された複数のデバイス領域(装置形成領域)1tを樹脂成形金型の1つのキャビティで覆って前記樹脂封止を行う一括モールディング方法で樹脂封止する。その際、図18に示すように、樹脂成形金型9の上型9aの金型面9d上にリードフレーム1を配置し、リードフレーム1上に区画形成された複数のデバイス領域1tを所望の区画数ごとに樹脂成形金型9の上型9aの複数のキャビティ9cそれぞれで覆って樹脂封止する。すなわち、所定数のデバイス領域1tを含んだブロック単位を1つのキャビティ9cで覆ってブロック単位ごとに分けた状態での一括モールディングを行う。ただし、この際、複数のリード1aそれぞれの実装面(第1主面)1gが露出するようにフィルムシート14などを採用しリード1a端子面を覆い、露出端子面へのモールド樹脂漏れを防ぐ方法が取られる。

10

【0065】

このようにブロック単位ごと分けて1つのキャビティ9cで覆って一括モールディングを行うことにより、図19に示すように、1枚のリードフレーム1上に複数に分割した一括封止体10を形成することができ、樹脂(例えば、熱硬化性のエポキシ樹脂)と金属(例えば、銅合金)との熱収縮量の差によりリードフレーム1上で発生する応力を分散させることができ、リードフレーム1における反りを低減することができる。

20

【0066】

樹脂封止後、リードフレーム1から複数のリード1aそれぞれを分離して個片化を行う。ここでは、図20および図21に示すように、ブレード11を用いてダイシングによって個片化を行い、これにより、図22に示すようなQFN5の組み立て完了となる。

【0067】

このように本実施の形態1では、リード1aのワイヤ接続面1hが実装面1gより短く形成されたリードフレーム1を用い、半導体チップ2の裏面2cとリード1aの肉薄部1fとが対向するように半導体チップ2をタブ1b上に搭載して組み立てることにより、図2や図3に示すように、半導体チップ2の側面2dから封止体3の側面3bまでの距離(La)を短くすることができ、その結果、パッケージサイズをチップサイズに近づけてQFN5の小型化を図ることができる。

30

【0068】

さらに、ワイヤボンディングにおいて先にリード1aのワイヤ接続面(第2の主面)1hとワイヤ4とを接続し、その後、ワイヤ4と半導体チップ2のパッド2aとを接続(逆ボンディング)することにより、リード1aの実装面1gを短くすることなく、逆ボンディングによって図4に示すように半導体チップ2の側面2dと封止体3の側面3bの距離(La)をさらに短くすることができる。

40

【0069】

その結果、封止体3の裏面3aに露出するリード1aの実装面1gを短くせずにパッケージサイズをよりチップサイズに近づけることが可能になり、基板実装後の接続強度や電気的特性を低下させることなくQFN5の小型化を図ることができる。すなわち、パッケージサイズをチップサイズにより近づけてQFN5の小型化を図ることが可能になる。

【0070】

なお、本実施の形態1で説明したように一括モールディングによって樹脂封止を行うことにより、逆ボンディングを行った際には、リード1aのワイヤ接続面1hにほぼ垂直にワイヤ4を立ち上げることができるために、一括モールディングおよびその後のダイシングによる個片化でリード1aのワイヤ接続面1h上(半導体チップ2の側部)に一律な幅で

50

封止体 3 を形成することができ、これにより、逆ボンディングによってワイヤ接続面 1 h 上にほぼ垂直に立ち上がったワイヤ 4 を十分に樹脂で覆うことができる。

【 0 0 7 1 】

さらに、一括モールディングは、正ボンディング（ 1 s t ボンディングを半導体チップ 2 に対して行って、 2 n d ボンディングをリード 1 a に対して行うワイヤボンディング）の場合においても有効である。

【 0 0 7 2 】

すなわち、一括モールディングと正ボンディングを組み合わせた場合、正ボンディングにおける 2 n d ボンディングはリード 1 a のワイヤ接続面 1 h に対して行うが、その際、図 2 3 に示すような個片モールディング（ 1 つのデバイス領域 1 t を 1 つのキャビティ 9 c で覆って樹脂封止する方法）タイプの半導体装置では、リード 1 a のワイヤ接続面 1 h の外側端部に切断しろ 1 v が必要になるため、ワイヤ接続面 1 h が狭くなり、 2 n d ボンディング側のボンディング条件が厳しくなる。これに対して一括モールディングでは、図 2 2 に示すようにリード 1 a のワイヤ接続面 1 h が外側端部ぎりぎりまで樹脂で覆われるため、リード 1 a のワイヤ接続面 1 h に対する 2 n d ボンディング側のボンディング条件に余裕ができる。
10

【 0 0 7 3 】

したがって、一括モールディングは、ワイヤ接続面 1 h が小さなリード 1 a に対して非常に有効であるとともに、正ボンディングまたは逆ボンディングに対しても非常に有効である。
20

【 0 0 7 4 】

（実施の形態 2 ）

図 2 3 は本発明の実施の形態 2 の半導体装置の構造の一例を示す断面図、図 2 4 は本発明の実施の形態 2 の半導体装置の組み立てにおける個片化切断時の構造の一例を示す断面図である。

【 0 0 7 5 】

本実施の形態 2 の半導体装置は、実施の形態 1 の Q F N 5 と同様に、パッケージサイズをチップサイズに近づけた Q F N 1 2 であるが、樹脂封止工程で個片モールディングが行われ、さらに、個片化工程で図 2 4 に示すような切断金型 1 3 を用いて切断が行われて個片化された半導体装置である。
30

【 0 0 7 6 】

すなわち、図 2 3 に示す Q F N 1 2 は、実施の形態 1 の Q F N 5 と同様にそれぞれに肉薄部 1 f と肉厚部 1 e を有する複数のリード 1 a を有しており、かつ半導体チップ 2 の裏面 2 c と各リード 1 a の肉薄部 1 f とが対向して配置され、各リード 1 a の肉薄部 1 f を半導体チップ 2 の裏面 2 c 側にもぐり込ませたことにより、半導体チップ 2 の側面 2 d と封止体 3 の側面 3 b との距離を短くするとともに、ワイヤボンディングで逆ボンディングを行ってパッケージサイズをチップサイズに近づけてその小型化を図ることができる。

【 0 0 7 7 】

Q F N 1 2 の組み立てでは、ワイヤボンディングの際に、 1 s t ボンディングとしてリード 1 a の肉厚部 1 e のワイヤ接続面 1 h にワイヤ 4 を接続し、その後、 2 n d ボンディングとして半導体チップ 2 のパッド 2 a にワイヤ 4 を接続する逆ボンディングを行う。さらに、ワイヤボンディング後、個片モールディングによって樹脂封止を行って封止体 3 を形成する。
40

【 0 0 7 8 】

実施の形態 1 では、逆ボンディングによりワイヤボンディングした後、一括モールド方法により封止体 3 を形成した Q F N 5 について説明したが、上記したように、逆ボンディングによりワイヤボンディングを行うと、半導体チップ 2 の側面 2 d から封止体 3 の側面 3 b までの距離（ L a ）を低減できる。言い換えると、個片モールディングにより切断しろ 1 v や封止体 3 の側面 3 b が傾斜面（ テーパ ）となるように形成されると、ワイヤ接続面 1 h の長さ（ 幅 ）が短くなるが、逆ボンディングによるワイヤボンディングの場合、 1
50

s t ボンディング側のボンディング面積を 2 n d 側のボンディング面積よりも低減できるため、個片モールディングにより形成された封止体 3 の側面 3 b から半導体チップ 2 の側面 2 d までの距離が狭くなっても、封止体 3 の側面 3 b からワイヤ 4 が露出することなく形成できる。

【 0 0 7 9 】

樹脂封止工程後、個片化工程で、図 2 4 に示す切断金型 1 3 を用いて個片化を行う。その際、切断金型 1 3 の上型 1 3 a と下型 1 3 b によってリードフレーム 1 を挟持し、切断刃 1 3 c によってリード切断を行う。なお、下型 1 3 b の支持部 1 3 f でリードフレーム 1 を支持する箇所の先端の幅は、0.1 mm 程度であり、したがって、図 2 3 に示す各リード 1 a の切断しろ 1 v も 0.1 mm 程度である。

10

【 0 0 8 0 】

リード 1 a の切断では、まず、ゲートに相当する 1 つの角部で切断（ゲートカット）を行う。次に、残る 3 箇所の角部でリード切断（ピンチカット）を行い、さらに、2 方向のうちの何れか一方の方向の辺に対応して設けられた複数のリード 1 a の切断（X 側のリード先端カット）を行う。その後、2 方向のうちの何れか他方の方向の辺に対応して設けられた複数のリード 1 a の切断（Y 側のリード先端カット）を行う。すなわち、リード切断では、4 つの工程に分けてリード切断を行う。

【 0 0 8 1 】

なお、切断金型 1 3 の上型 1 3 a および下型 1 3 b には、それぞれ逃げ部 1 3 d , 1 3 e が設けられている。つまり、逃げ部 1 3 d , 1 3 e が設けられたことにより、上型 1 3 a と封止体 3 、および下型 1 3 b と封止体 3 との間にそれぞれ隙間が形成され、特にリード切断時には、リード 1 a や樹脂などの切断くずが下型 1 3 b と封止体 3 との間に挟まることなく逃げ部 1 3 e に落下させることができる。これにより、前記切断くずによって封止体 3 に傷が形成されることを防止できる。

20

【 0 0 8 2 】

また、上型 1 3 a の逃げ部 1 3 d は、タブ 1 b を逃げた形状となっており、リード切断時にリード 1 a のみを押さえるように形成されている。これにより、リード切断時にはタブ 1 b にはプレッシャーが付与されず、半導体チップ 2 へのプレッシャーの付与を避けることができる。

【 0 0 8 3 】

30

このようにしてリード切断を行い、図 2 3 に示す Q F N 1 2 の組み立てを完了する。

【 0 0 8 4 】

実施の形態 2 の Q F N 1 2 のように、個片モールディングを行って、その後、リード切断による個片化を行ってもパッケージサイズをチップサイズに近づけて Q F N 1 2 の小型化を図ることができる。

【 0 0 8 5 】

以上、本発明者によってなされた発明を発明の実施の形態に基づき具体的に説明したが、本発明は前記発明の実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることは言うまでもない。

【 0 0 8 6 】

40

例えば、前記実施の形態 1 では、一括モールディングとして、ブロック単位ごとに分けてそれぞれブロックごとに 1 つのキャビティ 9 c で複数のデバイス領域 1 t を覆って一括モールディングを行う場合を説明したが、前記一括モールディングとしては、ブロックごとに分けずにリードフレーム 1 上に形成された全てのデバイス領域 1 t を 1 つのキャビティ 9 c で覆って一括モールディングを行ってよい。

【 0 0 8 7 】

また、前記本実施の形態 1 および 2 では、タブ 1 b が封止体 3 の裏面 3 a から露出する構造について説明したが、図 2 5 ~ 図 2 7 に示すように、タブ 1 b をその裏面 1 d から正面 1 c に向ってハーフエッチングを施し、封止体 3 内にタブ 1 b を内蔵させてもよい。タブ 1 b を封止体 3 に内蔵することで、Q F N 5 を実装する実装基板側での配線パターン

50

の引き回しできる領域が、タブ 1 b を封止体 3 の裏面 3 a から露出する場合に比べて広くなり、自由度を向上できる。

【産業上の利用可能性】

【0088】

本発明は、電子装置および半導体装置の製造技術に好適である。

【図面の簡単な説明】

【0089】

【図1】本発明の実施の形態1の半導体装置の構造の一例を封止体を透過して示す斜視図である。

【図2】図1に示す半導体装置の構造を示す断面図である。

10

【図3】図1に示す半導体装置の短リードタイプの構造の一例を示す断面図である。

【図4】図1に示す半導体装置の逆ボンディングタイプの構造の一例を示す断面図である。

【図5】図1に示す半導体装置のリードの構造の一例を示す斜視図である。

【図6】図1に示す半導体装置の変形例のリードの構造を示す斜視図である。

【図7】図1に示す半導体装置の変形例のリードの構造を示す斜視図である。

【図8】図1に示す半導体装置の逆台形のリードの構造の一例を示す斜視図である。

【図9】図8に示すリードの構造を示す正面図である。

【図10】図1に示す半導体装置の逆台形のリードの変形例の構造を示す斜視図である。

20

【図11】図10に示すリードの構造を示す正面図である。

【図12】図1に示す半導体装置の逆台形のリードの変形例の構造を示す斜視図である。

【図13】図12に示すリードの構造を示す正面図である。

【図14】本発明の実施の形態1の半導体装置の組み立てに用いられるリードフレームの構造の一例を示す平面図である。

【図15】図14に示すリードフレームの構造を示す側面図である。

【図16】本発明の実施の形態1の半導体装置の組み立てにおけるダイボンディング後の構造の一例を示す側面図である。

【図17】本発明の実施の形態1の半導体装置の組み立てにおけるワイヤボンディング後の構造の一例を示す側面図である。

【図18】本発明の実施の形態1の半導体装置の組み立てにおける樹脂モールディング時の構造の一例を示す部分断面図である。

30

【図19】樹脂モールディング後の構造を示す斜視図である。

【図20】本発明の実施の形態1の半導体装置の組み立てにおける個片化ダイシング時の構造の一例を示す斜視図である。

【図21】図20に示す個片化ダイシング時の構造を示す断面図である。

【図22】本発明の実施の形態1の半導体装置の組み立てにおける組み立て完了後の構造の一例を示す断面図である。

【図23】本発明の実施の形態2の半導体装置の構造の一例を示す断面図である。

【図24】本発明の実施の形態2の半導体装置の組み立てにおける個片化切断時の構造の一例を示す断面図である。

40

【図25】本発明の変形例であるタブ内蔵型のQFNの構造を示す断面図である。

【図26】本発明の変形例であるタブ内蔵型のQFNの構造を示す断面図である。

【図27】本発明の変形例であるタブ内蔵型のQFNの構造を示す断面図である。

【図28】ワイヤボンディングにおける部分拡大断面図である。

【図29】ワイヤボンディング後の部分拡大断面図および部分拡大斜視図である。

【図30】個片モールディングによる半導体装置の部分拡大断面図である。

【図31】一括モールディングによる半導体装置の部分拡大断面図である。

【符号の説明】

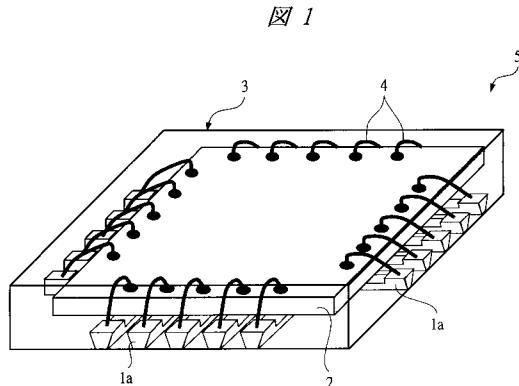
【0090】

1 リードフレーム

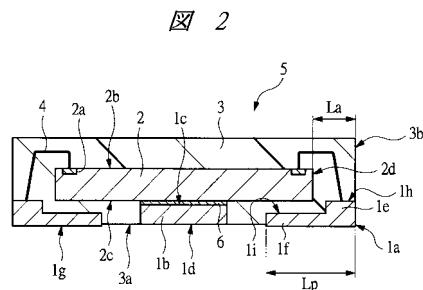
50

1 a	リード	
1 b	タブ (チップ搭載部)	
1 c	正面	
1 d	裏面	
1 e	肉厚部	
1 f	肉薄部	
1 g	実装面 (第1正面)	
1 h	ワイヤ接続面 (第2正面)	
1 i	段差面 (第3正面)	
1 j	凹凸	10
1 k	ディンプル (窪み部)	
1 m	傾斜面	
1 n	第1スリット	
1 p	第2スリット	
1 q	長スリット	
1 r	ガイド孔	
1 s	位置決め孔	
1 t	デバイス領域 (装置形成領域)	
1 u	枠部	
1 v	切断しろ	20
2	半導体チップ	
2 a	パッド (電極)	
2 b	正面	
2 c	裏面	
2 d	側面	
3	封止体	
3 a	裏面	
3 b	側面	
4	ワイヤ (導電性ワイヤ)	
4 a	根元部	30
4 b	ワイヤ端部	
5	QFN (半導体装置)	
6	ダイボンド材	
7	金パンプ	
8	封止用樹脂	
9	樹脂成形金型	
9 a	上型	
9 b	下型	
9 c	キャビティ	
9 d	金型面	40
1 0	一括封止体	
1 1	ブレード	
1 2	QFN (半導体装置)	
1 3	切断金型	
1 3 a	上型	
1 3 b	下型	
1 3 c	切断刃	
1 3 d , 1 3 e	逃げ部	
1 3 f	支持部	
1 4	フィルムシート	50

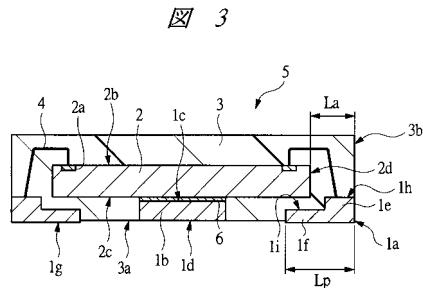
【図1】



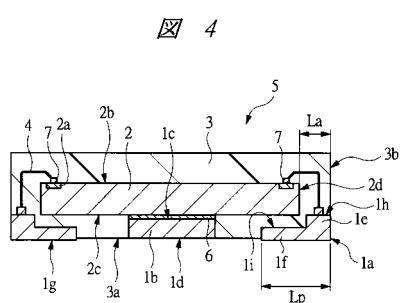
【図2】



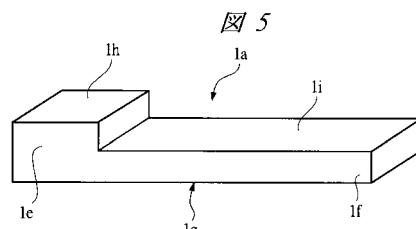
【図3】



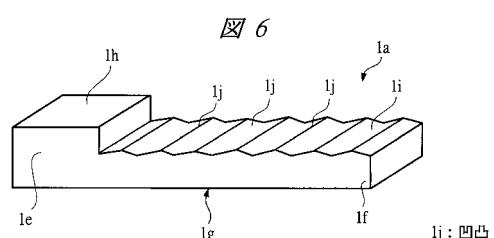
【図4】



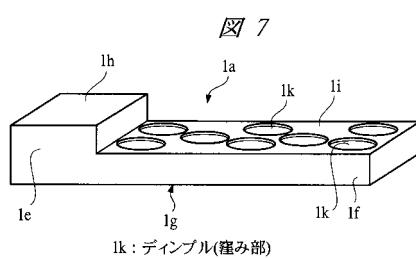
【図5】



【図6】



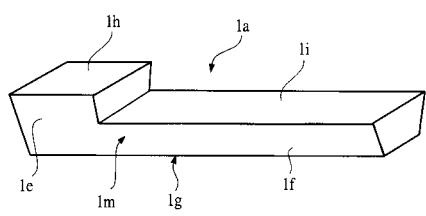
【図7】



1a: リード
 1b: タップ(チップ搭載部)
 1c: 肉厚部
 1f: 肉薄部
 1g: 実装面(第1主面)
 1h: ワイヤ接続面(第2主面)
 1i: 段差面(第3主面)
 2: 半導体チップ
 2a: パッド(電極)
 2c: 裏面
 2d: 側面
 3: 封止体
 3a: 裏面
 3b: 側面
 4: ワイヤ(導電性ワイヤ)
 5: QFN(半導体装置)

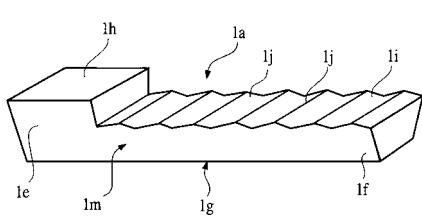
【図8】

図8



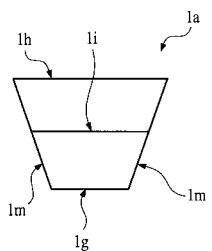
【図10】

図10



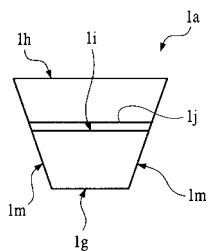
【図9】

図9



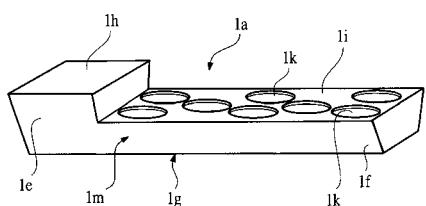
【図11】

図11



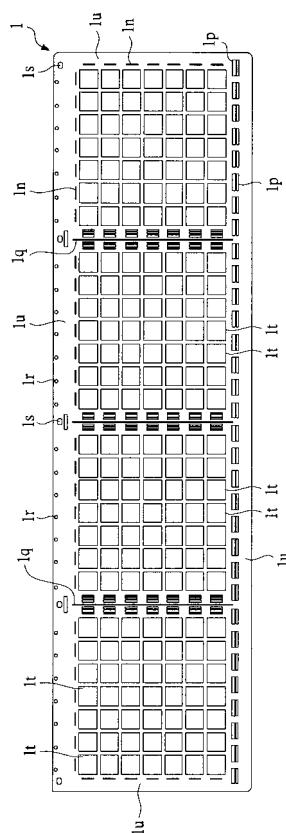
【図12】

図12



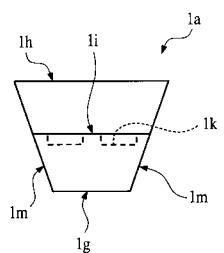
【図14】

図14



【図13】

図13



【図15】

図15



【図16】

図16



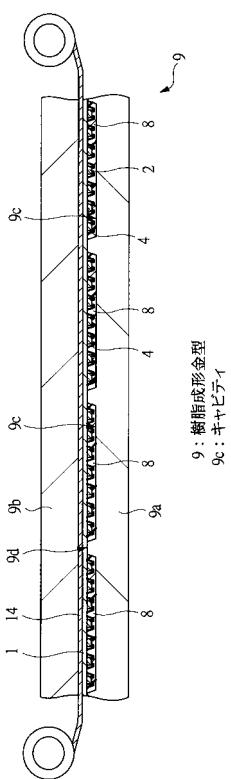
【図17】

図17



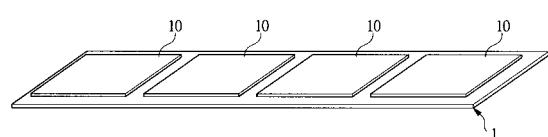
【図18】

図18



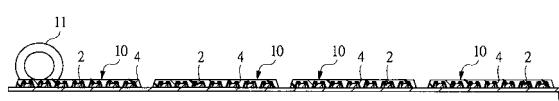
【図19】

図19



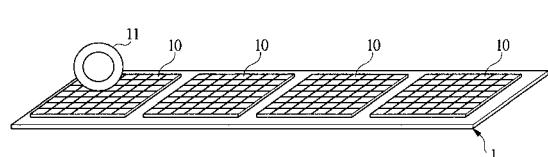
【図21】

図21



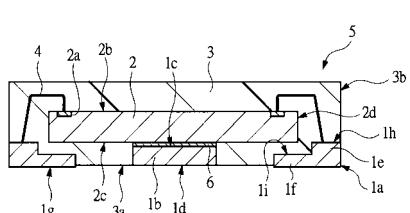
【図20】

図20

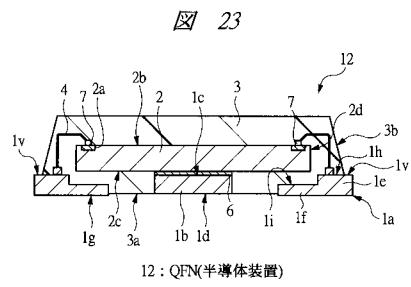


【図22】

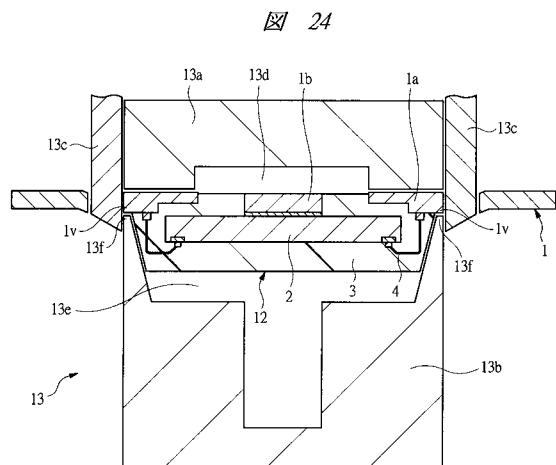
図22



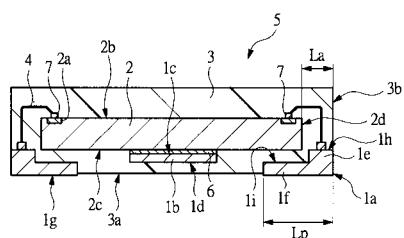
【図23】



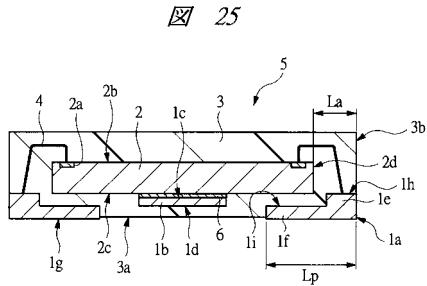
【図24】



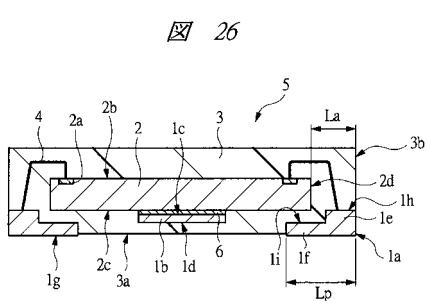
【図27】



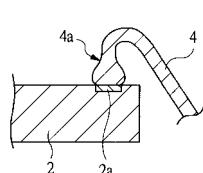
【 図 25 】



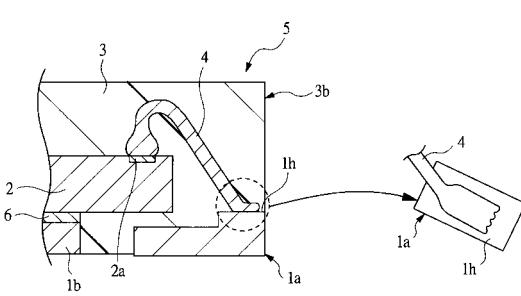
【图 2-6】



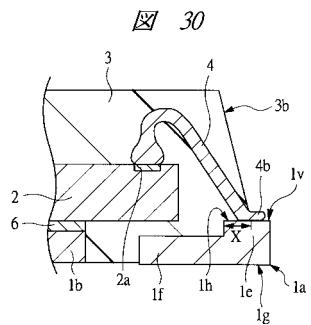
【 図 2 8 】



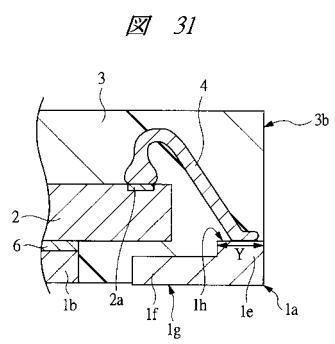
【図29】



【図 3 0】



【図 3 1】



フロントページの続き

(56)参考文献 特開2000-012758(JP,A)
特開2002-118221(JP,A)
特開2003-037219(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 23/50
H01L 23/12