



(19)대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl. (11) 공개번호 10-2007-0013132  
G02F 1/136 (2006.01) (43) 공개일자 2007년01월30일

(21) 출원번호 10-2005-0067516  
(22) 출원일자 2005년07월25일  
심사청구일자 없음

(71) 출원인 삼성전자주식회사  
경기도 수원시 영통구 매탄동 416

(72) 발명자 송근규  
경기 용인시 죽전동 죽전택지지구 31BL 우미1차아파트 301-1603  
김영민  
경기 용인시 풍덕천2동 삼성5차아파트 519-204  
최태영  
서울 성북구 돈암1동 현대아파트102-605

(74) 대리인 허성원  
윤창일

전체 청구항 수 : 총 36 항

(54) 박막트랜지스터 기판과 박막트랜지스터 기판의 제조방법

(57) 요약

본 발명은 박막트랜지스터 기판과 박막트랜지스터 기판의 제조방법에 관한 것이다. 본 발명에 따른 박막트랜지스터 기판은 절연기판과; 절연기판 상에 형성되어 있는 게이트 배선과; 게이트 배선 상에 형성되어 있으며, 게이트 배선의 적어도 일부를 노출시키는 제1절연막 접촉구가 형성되어 있는 무기물질의 제1게이트 절연막과; 제1게이트 절연막 상에 형성되어 있으며, 제1절연막 접촉구에 대응하는 제2절연막 접촉구가 형성되어 있는 유기물질의 제2게이트 절연막과; 제2게이트 절연막 상에 이격 형성되어 채널영역을 정의하는 소스 전극 및 드레인 전극; 및 채널영역에 형성되어 있는 유기반도체층을 포함하는 것을 특징으로 한다. 이에 의해, 박막트랜지스터의 특성이 향상된 박막트랜지스터 기판이 제공된다.

대표도

도 1

특허청구의 범위

청구항 1.

절연기판과;

상기 절연기판 상에 형성되어 있는 게이트 배선과;

상기 게이트 배선 상에 형성되어 있으며, 상기 게이트 배선의 적어도 일부를 노출시키는 제1절연막 접촉구가 형성되어 있는 무기물질의 제1게이트 절연막과;

상기 제1게이트 절연막 상에 형성되어 있으며, 상기 제1절연막 접촉구에 대응하는 제2절연막 접촉구가 형성되어 있는 유기물질의 제2게이트 절연막과;

상기 제2게이트 절연막 상에 이격 형성되어 채널영역을 정의하는 소스 전극 및 드레인 전극; 및

상기 채널영역에 형성되어 있는 유기반도체층을 포함하는 것을 특징으로 하는 박막트랜지스터 기관.

## 청구항 2.

제1항에 있어서,

상기 제1게이트 절연막은 산화규소( $\text{SiO}_x$ ) 및 질화규소( $\text{SiN}_x$ ) 중 적어도 어느 하나를 포함하여 이루어진 것을 특징으로 하는 박막트랜지스터 기관.

## 청구항 3.

제1항에 있어서,

상기 제2게이트 절연막은 실리콘 계열의 고분자(Si polymer), 아조비스이소부티로나이트릴(azobis isobutiro nitrile, AIBN), 테트라부틸올소타이타네이트(tetra butyl ortho titanate,  $\text{Ti}(\text{Obu})_4$ ) 및 부탄올(butanol) 중 적어도 어느 하나를 포함하여 이루어진 것을 특징으로 하는 박막트랜지스터 기관.

## 청구항 4.

제1항에 있어서,

상기 게이트 배선은 상기 절연기관 상에 일방향으로 형성되어 있는 게이트선과, 상기 게이트선의 단부에 형성되어 있는 게이트 패드와, 상기 유기반도체층과 대응하는 곳에 형성되어 있는 게이트 전극, 및 상기 제1 및 제2절연막 접촉구를 덮고 있는 연결부재를 포함하는 것을 특징으로 하는 박막트랜지스터 기관.

## 청구항 5.

제4항에 있어서,

상기 절연기관과 상기 게이트 배선 사이에 형성되어 있는 데이터 배선을 더 포함하며,

상기 데이터 배선은 상기 게이트선과 절연 교차하여 화소영역을 정의하는 데이터선 및 상기 데이터선의 단부에 형성되어 있는 데이터 패드를 포함하는 것을 특징으로 하는 박막트랜지스터 기관.

## 청구항 6.

제5항에 있어서,

상기 데이터 배선은 상기 게이트 전극과 대응하는 곳에 형성되어 상기 유기반도체층을 가리는 광차단막을 더 포함하는 것을 특징으로 하는 박막트랜지스터 기판.

### 청구항 7.

제5항에 있어서,

상기 데이터 배선과 상기 게이트 배선 사이에 형성되어 있으며 상기 데이터선과 상기 데이터 패드의 적어도 일부를 노출시키는 제1버퍼막 접착구가 형성되어 있는 제1버퍼막을 더 포함하는 것을 특징으로 하는 박막트랜지스터 기판.

### 청구항 8.

제7항에 있어서,

상기 제1버퍼막은 산화규소 및 질화규소 중 적어도 어느 하나를 포함하는 것을 특징으로 하는 박막트랜지스터 기판.

### 청구항 9.

제7항에 있어서,

상기 제1버퍼막과 상기 게이트 배선 사이에 형성되어 있으며, 아크릴계 수지, 폴리비닐알코올, 벤조사이클로부텐, 폴리비닐페놀계 수지, 불소계 고분자 및 폴리스티렌계 수지 중 적어도 어느 하나를 포함하여 이루어진 제2버퍼막을 더 포함하는 것을 특징으로 하는 박막트랜지스터 기판.

### 청구항 10.

제9항에 있어서,

상기 제2버퍼막은 상기 데이터선을 노출시키는 제2버퍼막 접착구가 형성되어 있는 것을 특징으로 하는 박막트랜지스터 기판.

### 청구항 11.

제5항에 있어서,

상기 연결부재를 통하여 상기 데이터 패드와 연결되어 있는 데이터 패드 접착부재와, 상기 제1 및 제2절연막 접착구에 의하여 노출된 상기 게이트 패드를 덮고 있는 게이트 패드 접착부재를 더 포함하는 것을 특징으로 하는 박막트랜지스터 기판.

### 청구항 12.

제11항에 있어서,

상기 소스 전극, 드레인 전극, 데이터 패드 접착부재 및 게이트 패드 접착부재는 동일층에 형성되어 있으며, ITO(indium tin oxide) 및 IZO(indium zinc oxide) 중 어느 하나로 이루어진 것을 특징으로 하는 박막트랜지스터 기판.

### 청구항 13.

제1항에 있어서,

상기 유기반도체층을 덮는 보호층을 더 포함하는 것을 특징으로 하는 박막트랜지스터 기판.

### 청구항 14.

절연기판과;

상기 절연기판 상에 형성되어 있는 게이트 배선과;

상기 게이트 배선 상에 형성되어 있으며, 상기 게이트 배선의 적어도 일부를 노출시키는 절연막 접촉구가 형성되어 있는 게이트 절연막과;

상기 게이트 절연막 상에 이격 형성되어 채널영역을 정의하는 소스 전극 및 드레인 전극과;

상기 채널영역에 형성되어 있는 유기반도체층과;

상기 유기반도체층 상에 형성되어 있으며, 불소계 고분자로 이루어진 제1보호층; 및

상기 제1보호층 상에 형성되어 있으며, 투명전극물질로 이루어진 제2보호층을 포함하는 것을 특징으로 하는 박막트랜지스터 기판.

### 청구항 15.

제14항에 있어서,

상기 제2보호층은 ITO(indium tin oxide) 및 IZO(indium zinc oxide) 중 어느 하나로 이루어진 것을 특징으로 하는 박막트랜지스터 기판.

### 청구항 16.

제14항에 있어서,

상기 게이트 배선은 상기 절연기판 상에 일방향으로 형성되어 있는 게이트 전극과, 상기 게이트선의 단부에 형성되어 있는 게이트 패드와, 상기 유기반도체층과 대응하는 곳에 형성되어 있는 게이트 전극 및 상기 절연막 접촉구를 덮고 있는 연결 부재를 포함하는 것을 특징으로 하는 박막트랜지스터 기판.

### 청구항 17.

제16항에 있어서,

상기 절연기판과 상기 게이트 배선 사이에 형성되어 있는 데이터 배선을 더 포함하며,

상기 데이터 배선은 상기 게이트선과 절연 교차하여 화소영역을 정의하는 데이터선과 및 상기 데이터선의 단부에 형성되어 있는 데이터 패드를 포함하는 것을 특징으로 하는 박막트랜지스터 기판.

### 청구항 18.

제17항에 있어서,

상기 데이터 배선과 상기 게이트 배선 상에 형성되어 있으며, 상기 데이터선과 상기 데이터 패드의 적어도 일부를 노출시키는 제1버퍼막 접촉구가 형성되어 있는 무기물질의 제1버퍼막을 더 포함하는 것을 특징으로 하는 박막트랜지스터 기판.

### 청구항 19.

제18항에 있어서,

상기 제1버퍼막과 상기 게이트 배선 사이에 형성되어 있으며, 상기 데이터선을 노출시키는 제2버퍼막 접촉구가 형성되어 있는 유기물질의 제2버퍼막을 포함하는 것을 특징으로 하는 박막트랜지스터 기판.

### 청구항 20.

제16항에 있어서,

상기 연결부재를 통하여 데이터 패드와 연결되어 있는 데이터 패드 접촉부재와, 상기 제1 및 제2절연막 접촉구에 의하여 노출된 게이트 패드를 덮고 있는 게이트 패드 접촉부재를 더 포함하는 것을 특징으로 하는 박막트랜지스터 기판.

### 청구항 21.

절연기판과;

상기 절연기판 상에 형성되어 있는 게이트 배선과;

상기 게이트 배선 상에 형성되어 있으며, 상기 게이트 배선의 적어도 일부를 노출시키는 제1절연막 접촉구가 형성되어 있는 무기물질의 제1게이트 절연막과;

상기 제1게이트 절연막 상에 형성되어 있으며, 상기 제1절연막 접촉구에 대응하는 제2절연막 접촉구가 형성되어 있는 유기물질의 제2게이트 절연막과;

상기 제2게이트 절연막 상에 이격 형성되어 채널영역을 정의하는 소스 전극 및 드레인 전극과;

상기 채널영역에 형성되어 있는 유기반도체층과;

상기 유기반도체층 상에 형성되어 있으며, 불소계 고분자로 이루어진 제1보호층; 및

상기 제1보호층 상에 투명전극물질로 이루어진 제2보호층을 포함하는 것을 특징으로 하는 박막트랜지스터 기판.

### 청구항 22.

절연기판을 마련하는 단계와;

상기 절연기판 상에 게이트 배선을 형성하는 단계와;

상기 게이트 배선 상에 상기 게이트 배선의 적어도 일부를 노출시키는 제1절연막 접촉구가 형성되어 있는 무기물질의 제1 게이트 절연막을 형성하는 단계와;

상기 제1게이트 절연막 상에 상기 제1절연막 접촉구에 대응하는 제2절연막 접촉구가 형성되어 있는 유기물질의 제2게이트 절연막을 형성하는 단계와;

상기 제2게이트 절연막 상에 이격 형성되어 채널영역을 정의하는 소스 전극 및 드레인 전극을 형성하는 단계; 및

상기 채널영역에 유기반도체층을 형성하는 단계를 포함하는 것을 특징으로 하는 박막트랜지스터 기판의 제조방법.

### 청구항 23.

제22항에 있어서,

상기 제1게이트 절연막은 산화규소(SiO<sub>x</sub>) 및 질화규소(SiN<sub>x</sub>) 중 적어도 어느 하나를 포함하여 이루어진 것을 특징으로 하는 박막트랜지스터 기판의 제조방법.

### 청구항 24.

제22항에 있어서,

상기 제2게이트 절연막은 실리콘 계열의 고분자(Si polymer), 아조비스이소부티로나이트릴(azobis isobutiro nitrile, AIBN), 테트라부틸올소타이타네이트(tetra butyl ortho titanate, Ti(Obu)<sub>4</sub>) 및 부탄올(butanol) 중 적어도 어느 하나를 포함하여 이루어진 것을 특징으로 하는 박막트랜지스터 기판의 제조방법.

### 청구항 25.

제22항에 있어서,

상기 유기반도체층 상에 보호층을 형성하는 단계를 더 포함하는 것을 특징으로 하는 박막트랜지스터 기판의 제조방법.

### 청구항 26.

제22항에 있어서,

상기 게이트 배선은 상기 절연기판 상에 일방향으로 형성되어 있는 게이트선과, 상기 게이트선의 단부에 형성되어 있는 게이트 패드와, 상기 유기반도체층과 대응하는 곳에 형성되어 있는 게이트 전극, 및 상기 제1 및 제2절연막 접촉구를 덮고 있는 연결부재를 포함하는 것을 특징으로 하는 박막트랜지스터 기판의 제조방법.

### 청구항 27.

제26항에 있어서,

상기 절연기판과 상기 게이트 배선 사이에 데이터 배선을 형성하는 단계를 더 포함하며,

상기 데이터 배선은 상기 게이트선과 절연 교차하여 화소영역을 정의하는 데이터선 및 상기 데이터선의 단부에 형성되어 있는 데이터 패드를 포함하는 것을 특징으로 하는 박막트랜지스터 기관의 제조방법.

### 청구항 28.

제27항에 있어서,

상기 데이터 배선과 상기 게이트 배선 사이에 상기 데이터선과 상기 데이터 패드의 적어도 일부를 노출시키는 버퍼막 접촉구가 형성되어 있는 버퍼막을 형성하는 단계를 더 포함하는 것을 특징으로 하는 박막트랜지스터 기관의 제조방법.

### 청구항 29.

제26항에 있어서,

상기 소스 및 드레인 전극 형성시, 상기 연결부재를 통하여 데이터 패드와 연결되어 있는 데이터 패드 접촉부재와, 상기 제1 및 제2절연막 접촉구에 의하여 노출된 게이트 패드를 덮고 있는 게이트 패드 접촉부재를 형성하는 것을 특징으로 하는 박막트랜지스터 기관.

### 청구항 30.

제22항에 있어서,

상기 유기반도체층은 증발법(Evaporation) 방법에 의하여 형성되는 것을 특징으로 하는 박막트랜지스터 기관의 제조방법.

### 청구항 31.

제22항에 있어서,

상기 유기반도체층은 잉크젯(inkjet) 방법에 의하여 형성되는 것을 특징으로 하는 박막트랜지스터 기관의 제조방법.

### 청구항 32.

절연기관을 마련하는 단계와;

상기 절연기관 상에 게이트 배선을 형성하는 단계와;

상기 게이트 배선 상에 상기 게이트 배선의 적어도 일부를 노출시키는 절연막 접촉구가 형성되어 있는 게이트 절연막을 형성하는 단계와;

상기 게이트 절연막 상에 이격 형성되어 채널영역을 정의하는 소스 전극 및 드레인 전극을 형성하는 단계와;

상기 소스 전극 및 드레인 전극 상에 유기반도체층, 불소계 고분자로 이루어진 제1보호층 및 투명전극물질로 이루어진 제2보호층을 차례로 형성하는 단계와;

상기 채널영역에 대응하도록 상기 제2보호층을 패터닝 하는 단계; 및

상기 제2보호층을 이용하여 상기 유기반도체층과 상기 제1보호층을 패터닝 하는 단계를 포함하는 것을 특징으로 하는 박막트랜지스터 기판의 제조방법.

### 청구항 33.

제32항에 있어서,

상기 제2보호층은 ITO(indium tin oxide) 및 IZO(indium zinc oxide) 중 어느 하나로 이루어진 것을 특징으로 하는 박막트랜지스터 기판의 제조방법.

### 청구항 34.

제32항에 있어서,

상기 유기반도체층은 증발법(Evaporation) 방법에 의하여 형성되는 것을 특징으로 하는 박막트랜지스터 기판의 제조방법.

### 청구항 35.

제32항에 있어서,

상기 제2보호층은 사진식각공정을 통하여 상기 채널영역 상에 국부적으로 위치하도록 패터닝 되는 것을 특징으로 하는 박막트랜지스터 기판의 제조방법.

### 청구항 36.

제32항에 있어서,

상기 유기반도체층은 잉크젯(inkjet) 방법에 의하여 형성되는 것을 특징으로 하는 박막트랜지스터 기판의 제조방법.

명세서

## 발명의 상세한 설명

### 발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 박막트랜지스터 기판에 관한 것으로서, 더욱 자세하게는, 유기반도체층(Organic Semiconductor layer)이 마련된 박막트랜지스터 기판에 관한 것이다.

박막트랜지스터 기판은 각 픽셀의 동작을 제어 및 구동하는 스위칭 및 구동소자로서 박막트랜지스터(Thin Film Transistor: TFT)를 포함한다. 여기서, 박막트랜지스터는 반도체층을 포함하며, 반도체층은 비정질 실리콘이나 폴리 실리콘이 사용되는데 최근에 유기반도체의 적용이 진행되고 있다.

유기반도체(Organic Semiconductor: OSC)는 상온, 상압에서 형성될 수 있기 때문에 공정단가를 낮출 수 있으며 열에 약한 플라스틱 기판에 적용할 수 있는 장점이 있다. 그러나, 이와 같은 유기반도체는 내화학적 및 내플라즈마성이 취약한 단점이 있다.



이와 같은 특성을 가진 유기반도체를 적용한 유기박막트랜지스터는 절연기판과, 절연기판 상에 형성되어 있는 게이트 전극과, 상기 게이트 전극을 덮고 있으며 유기물질로 이루어진 단층의 게이트 절연막과, 상기 게이트 전극을 중심으로 서로 분리되어 채널영역을 정의하는 소스 전극 및 드레인 전극과, 상기 채널영역에 형성되어 있는 유기반도체층과, 유기반도체층 상에 형성되어 있는 제1보호층 및 제1보호층 상에 형성되어 있는 알루미늄을 포함하는 제2보호층을 포함한다.

그러나, 이와 같은 구조를 갖는 유기박막트랜지스터는 단층의 게이트 절연막으로만 이루어져 있어서, 게이트 절연막이 데이터 배선과 게이트 배선 사이를 제대로 절연시키지 못한다. 이러한 절연불량으로 인하여 박막트랜지스터의 히스테리시스(hysteresis)의 폭이 커서 유기박막트랜지스터의 재현성이 좋지 않은 문제점이 있다. 그리고, 제1보호층 상에 형성되어 있으며, 알루미늄을 포함하는 제2보호층은 제1보호층과의 스트레스(stress)가 커서 리프팅(lifting)이 일어나 유기박막트랜지스터의 특성이 좋지 않은 문제점이 있다.

### 발명이 이루고자 하는 기술적 과제

따라서 본 발명의 목적은 박막트랜지스터의 특성이 향상된 박막트랜지스터 기판을 제공하는 것이다.

본 발명의 다른 목적은 박막트랜지스터의 특성이 향상된 박막트랜지스터 기판의 제조방법을 제공하는 것이다.

### 발명의 구성

상기 목적은, 본 발명에 따라 절연기판과; 절연기판 상에 형성되어 있는 게이트 배선과; 게이트 배선 상에 형성되어 있으며, 게이트 배선의 적어도 일부를 노출시키는 제1절연막 접촉구가 형성되어 있는 무기물질의 제1게이트 절연막과; 제1게이트 절연막 상에 형성되어 있으며, 제1절연막 접촉구에 대응하는 제2절연막 접촉구가 형성되어 있는 유기물질의 제2게이트 절연막과; 제2게이트 절연막 상에 이격 형성되어 채널영역을 정의하는 소스 전극 및 드레인 전극; 및 채널영역에 형성되어 있는 유기반도체층을 포함하는 것을 특징으로 하는 박막트랜지스터 기판에 의하여 달성된다.

여기서, 제1게이트 절연막은 산화규소(SiO<sub>x</sub>) 및 질화규소(SiN<sub>x</sub>) 중 적어도 어느 하나를 포함하여 이루어질 수 있다.

그리고, 제2게이트 절연막은 실리콘 계열의 고분자(Si polymer), 아조비스이소부티로나이트릴(azobis isobutiro nitrile, AIBN), 테트라부틸올소타이타네이트(tetra butyl ortho titanate, Ti(Obu)<sub>4</sub>) 및 부탄올(butanol) 중 적어도 어느 하나를 포함하여 이루어질 수 있다.

여기서, 게이트 배선은 절연기판 상에 일방향으로 형성되어 있는 게이트선과, 게이트선의 단부에 형성되어 있는 게이트 패드와, 유기반도체층과 대응하는 곳에 형성되어 있는 게이트 전극, 및 제1 및 제2절연막 접촉구를 덮고 있는 연결부재를 포함할 수 있다.

그리고, 상기 절연기판과 게이트 배선 사이에 형성되어 있는 데이터 배선을 더 포함하며, 데이터 배선은 게이트선과 절연 교차하여 화소영역을 정의하는 데이터선 및 데이터선의 단부에 형성되어 있는 데이터 패드를 포함할 수 있다.

또한, 데이터 배선은 게이트 전극과 대응하는 곳에 형성되어 유기반도체층을 가리는 광차단막을 더 포함할 수 있다.

여기서, 데이터 배선과 게이트 배선 사이에 형성되어 있으며 데이터선과 데이터 패드의 적어도 일부를 노출시키는 제1버퍼막 접촉구가 형성되어 있는 제1버퍼막을 더 포함할 수 있다.

그리고, 제1버퍼막은 산화규소 및 질화규소 중 적어도 어느 하나를 포함할 수 있다.

또한, 제1버퍼막과 게이트 배선 사이에 형성되어 있으며, 아크릴계 수지, 폴리비닐알코올, 벤조사이클로부텐, 폴리비닐페놀계 수지, 불소계 고분자 및 폴리스티렌계 수지 중 적어도 어느 하나를 포함하여 이루어진 제2버퍼막을 더 포함할 수 있다.

그리고, 제2버퍼막은 데이터선을 노출시키는 제2버퍼막 접촉구가 형성되어 있을 수 있다.

여기서, 연결부재를 통하여 데이터 패드와 연결되어 있는 데이터 패드 접촉부재와, 제1및 제2절연막 접촉구에 의하여 노출된 게이트 패드를 덮고 있는 게이트 패드 접촉부재를 더 포함할 수 있다.

그리고, 소스 전극, 드레인 전극, 데이터 패드 접촉부재 및 게이트 패드 접촉부재는 동일층에 형성되어 있으며, ITO(indium tin oxide) 및 IZO(indium zinc oxide) 중 어느 하나로 이루어질 수 있다.

여기서, 유기반도체층을 덮는 보호층을 더 포함할 수 있다.

본 발명의 목적은, 본 발명에 따라 절연기관과; 절연기관 상에 형성되어 있는 게이트 배선과; 게이트 배선 상에 형성되어 있으며, 게이트 배선의 적어도 일부를 노출시키는 절연막 접촉구가 형성되어 있는 게이트 절연막과; 게이트 절연막 상에 이격 형성되어 채널영역을 정의하는 소스 전극 및 드레인 전극과; 채널영역에 형성되어 있는 유기반도체층과; 유기반도체층 상에 형성되어 있으며, 불소계 고분자로 이루어진 제1보호층; 및 제1보호층 상에 형성되어 있으며, 투명전극물질로 이루어진 제2보호층을 포함하는 것을 특징으로 하는 박막트랜지스터 기판에 의하여 달성된다.

여기서, 제2보호층은 ITO(indium tin oxide) 및 IZO(indium zinc oxide) 중 어느 하나로 이루어질 수 있다.

그리고, 게이트 배선은 절연기관 상에 일방향으로 형성되어 있는 게이트 전극과, 게이트선의 단부에 형성되어 있는 게이트 패드와, 유기반도체층과 대응하는 곳에 형성되어 있는 게이트 전극 및 절연막 접촉구를 덮고 있는 연결부재를 포함할 수 있다.

또한, 절연기관과 게이트 배선 사이에 형성되어 있는 데이터 배선을 더 포함하며, 데이터 배선은 게이트선과 절연 교차하여 화소영역을 정의하는 데이터선과 및 데이터선의 단부에 형성되어 있는 데이터 패드를 포함할 수 있다.

여기서, 데이터 배선과 상기 게이트 배선 상에 형성되어 있으며, 데이터선과 데이터 패드의 적어도 일부를 노출시키는 제1버퍼막 접촉구가 형성되어 있는 무기물질의 제1버퍼막을 더 포함할 수 있다.

그리고, 제1버퍼막과 게이트 배선 사이에 형성되어 있으며, 데이터선을 노출시키는 제2버퍼막 접촉구가 형성되어 있는 유기물질의 제2버퍼막을 포함할 수 있다.

또한, 연결부재를 통하여 데이터 패드와 연결되어 있는 데이터 패드 접촉부재와, 제1및 제2절연막 접촉구에 의하여 노출된 게이트 패드를 덮고 있는 게이트 패드 접촉부재를 더 포함할 수 있다.

본 발명의 목적은, 본 발명에 따라 절연기관과; 절연기관 상에 형성되어 있는 게이트 배선과; 게이트 배선 상에 형성되어 있으며, 게이트 배선의 적어도 일부를 노출시키는 제1절연막 접촉구가 형성되어 있는 무기물질의 제1게이트 절연막과; 제1게이트 절연막 상에 형성되어 있으며, 제1절연막 접촉구에 대응하는 제2절연막 접촉구가 형성되어 있는 유기물질의 제2게이트 절연막과; 제2게이트 절연막 상에 이격 형성되어 채널영역을 정의하는 소스 전극 및 드레인 전극과; 채널영역에 형성되어 있는 유기반도체층과; 유기반도체층 상에 형성되어 있으며, 불소계 고분자로 이루어진 제1보호층; 및 제1보호층 상에 투명전극물질로 이루어진 제2보호층을 포함하는 것을 특징으로 하는 박막트랜지스터 기판에 의하여 달성된다.

본 발명의 다른 목적은, 절연기관을 마련하는 단계와; 절연기관 상에 게이트 배선을 형성하는 단계와; 게이트 배선 상에 게이트 배선의 적어도 일부를 노출시키는 제1절연막 접촉구가 형성되어 있는 무기물질의 제1게이트 절연막을 형성하는 단계와; 제1게이트 절연막 상에 제1절연막 접촉구에 대응하는 제2절연막 접촉구가 형성되어 있는 유기물질의 제2게이트 절연막을 형성하는 단계와; 제2게이트 절연막 상에 이격 형성되어 채널영역을 정의하는 소스 전극 및 드레인 전극을 형성하는 단계; 및 채널영역에 유기반도체층을 형성하는 단계를 포함하는 것을 특징으로 하는 박막트랜지스터 기판의 제조방법에 의하여 달성된다.

여기서, 제1게이트 절연막은 산화규소(SiO<sub>x</sub>) 및 질화규소(SiN<sub>x</sub>) 중 적어도 어느 하나를 포함하여 이루어질 수 있다.

그리고, 제2게이트 절연막은 실리콘 계열의 고분자(Si polymer), 아조비스이소부티로나이트릴(azobis isobutiro nitrile, AIBN), 테트라부틸올소타타네이트(tetra butyl ortho titanate, Ti(Obu)<sub>4</sub>) 및 부탄올(butanol) 중 적어도 어느 하나를 포함하여 이루어질 수 있다.

또한, 유기반도체층 상에 보호층을 형성하는 단계를 더 포함할 수 있다.

여기서, 게이트 배선은 절연기판 상에 일방향으로 형성되어 있는 게이트선과, 게이트선의 단부에 형성되어 있는 게이트 패드와, 유기반도체층과 대응하는 곳에 형성되어 있는 게이트 전극, 및 제1 및 제2절연막 접촉구를 덮고 있는 연결부재를 포함할 수 있다.

그리고, 절연기판과 게이트 배선 사이에 데이터 배선을 형성하는 단계를 더 포함하며, 데이터 배선은 게이트선과 절연 교차하여 화소영역을 정의하는 데이터선 및 데이터선의 단부에 형성되어 있는 데이터 패드를 포함할 수 있다.

또한, 데이터 배선과 게이트 배선 사이에 데이터선과 데이터 패드의 적어도 일부를 노출시키는 버퍼막 접촉구가 형성되어 있는 버퍼막을 형성하는 단계를 더 포함할 수 있다.

여기서, 소스 및 드레인 전극 형성시, 연결부재를 통하여 데이터 패드와 연결되어 있는 데이터 패드 접촉부재와, 제1 및 제2 절연막 접촉구에 의하여 노출된 게이트 패드를 덮고 있는 게이트 패드 접촉부재를 형성할 수 있다.

그리고, 유기반도체층은 증발법(Evaporation) 방법에 의하여 형성될 수 있다.

또한, 유기반도체층은 잉크젯(inkjet) 방법에 의하여 형성될 수 있다.

본 발명의 다른 목적은, 절연기판을 마련하는 단계와; 절연기판 상에 게이트 배선을 형성하는 단계와; 게이트 배선 상에 게이트 배선의 적어도 일부를 노출시키는 절연막 접촉구가 형성되어 있는 게이트 절연막을 형성하는 단계와; 게이트 절연막 상에 이격 형성되어 채널영역을 정의하는 소스 전극 및 드레인 전극을 형성하는 단계와; 소스 전극 및 드레인 전극 상에 유기반도체층, 불소계 고분자로 이루어진 제1보호층 및 투명전극물질로 이루어진 제2보호층을 차례로 형성하는 단계와; 채널영역에 대응하도록 상기 제2보호층을 패터닝 하는 단계; 및 제2보호층을 이용하여 유기반도체층과 제1보호층을 패터닝 하는 단계를 포함하는 것을 특징으로 하는 박막트랜지스터 기판의 제조방법에 의하여 달성된다.

여기서, 제2보호층은 ITO(indium tin oxide) 및 IZO(indium zinc oxide) 중 어느 하나로 이루어질 수 있다.

그리고, 유기반도체층은 증발법(Evaporation) 방법에 의하여 형성될 수 있다.

또한, 제2보호층은 사진식각공정을 통하여 채널영역 상에 국부적으로 위치하도록 패터닝 될 수 있다.

그리고, 유기반도체층은 잉크젯(inkjet) 방법에 의하여 형성될 수 있다.

이하, 첨부된 도면을 참조하여 본 발명을 더욱 상세하게 설명한다. 이하에서 어떤 막(층)이 다른 막(층)의 '상에' 형성되어 (위치하고) 있다는 것은, 두 막(층)이 접해 있는 경우 뿐만 아니라 두 막(층) 사이에 다른 막(층)이 존재하는 경우도 포함한다.

도1은 본 발명에 따른 박막트랜지스터 기판의 배치도를 개략적으로 도시한 것이고, 도2는 도1의 II-II를 따른 단면도이다.

본 발명에 따른 박막트랜지스터 기판(100)은 절연기판(110)과, 절연기판(110) 상에 형성되어 있는 데이터 배선(120)과, 데이터 배선(120) 상에 차례로 형성되어 있는 제1 및 제2버퍼막(130, 135)과, 제2버퍼막(135) 상에 형성되어 있는 게이트 배선(140)과, 게이트 배선(140) 상에 차례로 형성되어 있는 제1 및 제2게이트 절연막(150, 155)과, 제2게이트 절연막(155) 상에 형성되어 있는 투명전극층(160)과, 투명전극층(160)의 적어도 일부분과 접하면서 제2게이트 절연막(155) 상에 형성되어 있는 유기반도체층(170) 및 유기반도체층(170) 상에 차례로 형성되어 있는 제1 및 제2보호층(180, 190)을 포함한다.

절연기판(110)은 유리 또는 플라스틱으로 만들어질 수 있다. 절연기판(110)이 플라스틱으로 만들어질 경우 박막트랜지스터 기판(100)에 유연성을 부여할 수 있는 장점이 있으나, 절연기판(110)이 열에 약한 단점이 있다. 본 발명과 같이 유기반도체층(170)을 사용하면 반도체층 형성을 상온, 상압에서 수행할 수 있기 때문에 플라스틱 소재의 절연기판(110)을 사용하기 용이한 장점이 있다. 여기서, 플라스틱 종류로는 폴리카본(polycarbon), 폴리 이미드(polyimide), 폴리이서설폰(PES), 폴리아릴레이트(PAR), 폴리에틸렌 나프탈레이트(PEN), 폴리에틸렌 테레프탈레이트(PET) 등이 가능하다.

데이터 배선(120)은 상기 절연기판(110) 상에 형성되어 있다. 데이터 배선(120)은 절연기판(110) 상에 일방향으로 연장되어 있는 데이터선(121)과, 상기 데이터선(121)의 단부에 마련되어 외부로부터 구동 또는 제어신호를 전달 받는 데이터패드(123) 및 후술할 게이트 전극(143)과 대응하는 곳에 형성되어 유기반도체층(170)을 가리는 광차단막(125)을 포함한다. 여기서, 광차단막(125)은 선택적인 것이다. 그리고, 데이터패드(123)는 외부로부터 구동 및 제어신호를 전달 받아 데이터선(121)으로 구동 및 제어신호를 인가한다. 데이터 배선(120)의 재료로는 저렴하고 전도도가 좋은 Al, Cr, Mo, Nd이나, 상대적으로 고가인 Au, Pt, Pd 들 중 적어도 어느 하나를 포함할 수 있다. 그리고, 데이터 배선(120)은 상기 재료 중 적어도 어느 하나를 포함하는 단일층 또는 복수의 층으로 마련될 수 있다.

본 발명에서는 데이터 배선(120) 형성과정에서 사용되는 화학물질로부터 제1 및 제2게이트 절연막(150, 155)을 보호하여 유기반도체층(170)의 특성이 열화되는 것을 방지하기 위해 데이터 배선(120)을 먼저 형성하고, 데이터 배선(120) 위에 버퍼막(130, 135)을 형성하는 구조를 택하고 있다.

절연기판(110) 상에는 제1버퍼막(130)이 데이터 배선(120)을 덮고 있다. 제1버퍼막(130)은 데이터 배선(120)과 게이트 배선(140) 간의 전기적 절연을 위한 층으로, 공정성이 탁월한 질화규소(SiNx) 또는 산화규소(SiOx) 등과 같은 무기물질로 이루어진 무기막일 수 있다. 제1버퍼막(130)은 데이터선(121)과 데이터패드(123)를 노출시키는 제1버퍼막 접촉구(131, 132)가 형성되어 있다. 산화규소 또는 질화규소를 이용하여 후술할 제1버퍼막(130)을 형성하기 때문에 게이트패드(143) 및 데이터패드(123)의 OLB(outer lead bonding)의 수정작업(rework)이 가능하다.

그리고, 제1버퍼막(130) 상에는 유기물질로 이루어진 제2버퍼막(135)이 형성되어 있다. 그러나 데이터패드(123)와 게이트패드(145)가 위치하는 비표시영역에는 제2버퍼막(135)이 형성하지 않는 것이 바람직하다. 이는, 두터운 유기막이 데이터패드(123)와 게이트패드(145)에 잔존하는 경우, 구동칩(미도시)과의 접촉불량이 발생할 수 있기 때문이다. 제2버퍼막(135)은 데이터선(121)을 노출시키는 제2버퍼막 접촉구(136)이 마련되어 있다. 제2버퍼막(135)은 아크릴계 수지, 폴리비닐알코올, 벤조사이클로부텐, 폴리비닐페놀계수지, 불소계 고분자 및 폴리스티렌수지 중 적어도 어느 하나를 포함할 수 있다.

제1 및 제2버퍼막(130, 135)은 데이터 배선(120) 형성시 사용되는 화학물질 또는 플라즈마가 잔존하여 후술할 버퍼막 접촉구(131, 132, 136)와 절연막 접촉구(151, 152, 153, 156, 157, 158)의 틈새 또는 계면사이로 유입되어 내화학적 및 내플라즈마성에 취약한 후술할 유기반도체층(170)의 특성 손상을 감소시키기 위한 것이다. 그리고, 광차단막(125)이 플로팅전극으로 작용하는 것을 방지하는 역할도 한다.

상기 제2버퍼막(135) 상에는 게이트 배선(140)이 형성되어 있다. 게이트 배선(140)은 상술한 데이터선(121)과 절연 교차하여 화소영역을 정의하는 게이트선(141)과, 상기 게이트선(141)의 단부에 마련되어 외부로부터 구동 또는 제어신호를 인가 받는 게이트패드(145)와, 게이트선(141)의 분지이며 후술할 유기반도체층(170)과 대응되는 곳에 형성되어 있는 게이트전극(143) 및 제1버퍼막 접촉구(131, 132)에 의하여 노출된 데이터 배선(120)과 그 주변의 버퍼막(130, 135)을 덮고 있는 연결부재(147, 149)를 포함한다.

게이트패드(145)는 외부로부터 박막트랜지스터를 온/오프(ON/OFF)시키기 위한 구동 및 제어신호를 인가 받아 게이트선(141)을 통하여 게이트전극(143)으로 전달한다. 그리고, 연결부재(147, 149)는 제2버퍼막(135)이 두터운 유기막으로 제작되고 제2게이트 절연막(155)이 두껍게 형성됨으로 인하여, 데이터 배선(120)을 노출시키는 제2버퍼막 접촉구(136)와 제2절연막 접촉구(156, 157)의 단차가 너무 크므로 인하여 발생하는 투명전극층(161, 167)과 데이터 배선(120) 간의 접촉 불량을 감소시키기 위한 것이다. 즉, 데이터선(121)과 소스 전극(161) 사이 및 데이터패드(123)와 데이터패드 접촉부재(167) 사이에 연결부재(147, 149)를 개재시키고, 절연막 접촉구(156, 157)를 데이터 배선(120) 주변의 버퍼막(130, 135) 상에 형성하여 단차를 줄임으로서 소스 전극(161)과 데이터패드 접촉부재(167)가 데이터 배선(120)에 제대로 접촉되게 하는 것이다.

게이트 배선(140)도 데이터 배선(120)과 같이 Al, Cr, Mo, Nd, Au, Pt, Pd 들 중 적어도 어느 하나를 포함할 수 있으며, 단일층 또는 복수의 층으로 마련될 수 있다.

게이트 배선(140) 상에는 제1게이트 절연막(150)이 형성되어 있다. 제1게이트 절연막(150)은 데이터 배선(120)과 게이트 배선(140)을 상호 절연시키는 역할을 함과 동시에, 내화학적 및 내플라즈마성이 취약한 유기반도체층(170)으로 불순물이 유입되는 것을 방지한다. 제1게이트 절연막(150)은 내구성이 우수한 산화규소(SiOx) 및 질화규소(SiNx) 중 적어도 어느 하나를 포함하여 이루어 질 수 있다.

그리고, 제1게이트 절연막(150)에는 게이트 패드(145)를 노출시키는 제1절연막 접촉구(153)와 연결부재(147, 149)를 노출시키는 제1절연막 접촉구(151, 152)가 형성되어 있다.

제1게이트 절연막(150) 상에는 두터운 유기막인 제2게이트 절연막(155)이 형성되어 있다. 제2게이트 절연막(155)은 실리콘 계열의 고분자(Si polymer), 아조비스이소부티로나이트릴(azobis isobutiro nitrile, AIBN), 테트라부틸올소타이타네이트(tetra butyl ortho titanate, Ti(OBu)<sub>4</sub>) 및 부탄올(butanol) 중 적어도 어느 하나를 포함하여 이루어진 질 수 있다. 그리고, 제2게이트 절연막(155)에는 제1절연막 접촉구(151, 152, 153)에 대응하여, 게이트 패드(145)를 노출시키는 제2절연막 접촉구(158)와 연결부재(147, 149)를 노출시키는 제2절연막 접촉구(156, 157)가 형성되어 있다.

제2게이트 절연막(155) 상에는 투명전극층(160)이 형성되어 있다. 투명전극층(160)은 절연막 접촉구(151, 156)를 통하여 연결부재(147)에 의해 데이터선(121)과 연결되어 있으며 유기반도체층(170)과 적어도 일부가 접하는 소스 전극(161)과, 유기반도체층(170)을 사이에 두고 소스 전극(161)과 분리되어 있는 드레인 전극(163), 및 드레인 전극(163)과 연결되어 화소영역에 형성되어 있는 화소전극(165)을 포함한다.

그리고, 절연막 접촉구(152, 157)에 의하여 노출된 연결부재(149)를 덮고 있는 데이터 패드 접촉부재(167)와 절연막 접촉구(153, 158)에 의하여 노출된 게이트 패드(145)를 덮고 있는 게이트 패드 접촉부재(169)를 더 포함한다.

투명전극층(160)은 ITO(indium tin oxide) 또는 IZO(indium zinc oxide) 따위의 투명한 도전 물질로 만들어진다. 소스 전극(161)은 절연막 접촉구(151, 156)를 통하여 데이터선(121)과 물리적·전기적으로 연결되어 화상신호를 전달 받는다. 그리고, 게이트 전극(143)을 사이에 두고 소스 전극(161)과 이격 되어 채널영역(A)을 정의하는 드레인 전극(163)은 소스 전극(161)과 함께 박막트랜지스터(Thin Film Transistor: TFT)를 형성하며 각 화소전극(165)의 동작을 제어 및 구동하는 스위칭 및 구동소자로서 작동한다.

채널영역(A)에는 유기반도체층(organic semiconductor layer, 170)이 형성되어 있다. 유기반도체층(170)은 채널영역(A)을 덮고 있으면서, 소스 전극(161) 및 드레인 전극(163)과 적어도 일부가 접하고 있다. 이러한 유기반도체층(170)으로는 벤젠고리 다섯개가 연결되어 있는 펜타센(pentacene), 페릴렌테트라 카보실릭 디안하이드라이드(perylene-tetracarboxylic dianhydride, PTCA), 올리고티오펜(oligothiophene), 폴리티오펜(polythiophene), 폴리티에닐렌비닐렌(polythienylenevinylene) 등이 사용될 수 있다. 이 외에도 일반적으로 사용되는 공지의 유기반도체물질이 사용될 수도 있다.

유기반도체층(170) 상에는 제1보호층(180)이 형성되어 있다. 제1보호층(180)은 유기반도체층(170)을 덮고 있으며, 불소계 고분자로 이루어진 두터운 유기막일 수 있다. 여기서, 불소계 고분자로는, 이에 한정되지는 않으나 PTFE(Poly Tetra Fluoro Ethylene), FEP(Fluorinated Ethylene Propylene), PFA(Poly Fluoro Alkoxy), ETFE(Ethylene Tetra Fluoro Ethylene), PVDF(polyvinylidene fluoride)등이 가능하다. 제1보호층(180)은 유기반도체층(170)의 특성이 열화되는 것을 방지하기 위한 층이다.

그리고, 제1보호층(180) 상에 제2보호층(190)을 더 형성할 수도 있다. 상기 제2보호층(190)은 유기반도체층(170)과 제1보호층(180)의 패턴 형성을 위한 마스크로 사용되기도 하며, 유기반도체층(170)을 보호하여 유기박막트랜지스터(O-TFT)의 특성을 향상시킨다. 제2보호층(190)은 ITO(indium tin oxide) 및 IZO(indium zinc oxide) 중 어느 하나로 이루어질 수 있다. ITO 및 IZO중 적어도 어느 하나를 포함하는 제2보호층(190)은 Al을 포함하는 제2보호층(190)과 비교하여 하부의 제1보호층(180)과의 스트레스(stress)가 작아서 리프팅(lifting)이 상대적으로 적게 일어난다. 이에 의하여 유기박막트랜지스터의 특성이 향상된다.

한편, 도시 되지는 않았으나, 절연막 접촉구(151, 156)에서 유기반도체층(170) 까지 덮는 보호막(미도시)을 더 형성할 수 있다. 여기서, 보호막은 저온 보호막일 수 있다.

이하, 도3a 내지 3k를 참조하여 유기박막트랜지스터(O-TFT)를 구비한 박막트랜지스터 기관의 제조방법에 대하여 설명한다.

도3a에 도시된 바와 같이, 유리, 석영, 세라믹 또는 플라스틱 등의 절연성 재질을 포함하여 만들어진 절연기관(110)을 마련한다. 가요성(flexible) 박막트랜지스터 기관을 제작에는 플라스틱 기관을 사용하는 것이 바람직하다.

그 후, 도3b에 도시된 바와 같이, 절연기판(110) 상에 데이터배선물질을 스퍼터링(sputtering) 등의 방법으로 증착한 후, 사진식각(photolithography) 공정을 통하여 데이터선(121), 데이터 패드(123) 및 광차단막(125)을 형성한다. 여기서, 광차단막(125)는 선택적이다.

그리고, 도3c에 도시된 바와 같이, 질화규소(SiNx) 또는 산화규소(SiOx) 등의 무기물질로 이루어진 제1버퍼물질을 절연기판(110)과 데이터배선(120) 상에 가하여 제1버퍼막(130)을 형성한다. 제1버퍼막(130)은 화학기상증착, 플라즈마 강화 화학기상증착 방법으로 형성될 수 있다. 그리고 감광성 유기막 등을 차단벽으로 이용하여 에칭공정을 통하여 데이터 배선(120)을 노출시키는 제1버퍼막 접촉구(131, 132)를 형성한다.

그 후, 도3d에 도시된 바와 같이, 제1버퍼막(130) 상에 제2버퍼물질을 가하여 제2버퍼막(135)을 형성한다. 그러나 데이터 패드(123)와 게이트 패드(145)가 위치하는 비표시영역에는 제2버퍼막(135)을 형성하지 않는다. 제2버퍼막(135)은 아크릴계 수지, 폴리비닐알코올, 벤조사이클로부텐, 폴리비닐페놀계수지, 불소계 고분자 및 폴리스티렌수지 중 적어도 어느 하나를 포함할 수 있으며, 슬릿코팅 또는 스핀코팅 방법에 의하여 형성된다. 그리고, 감광성 유기막 등을 차단벽으로 이용하여 에칭공정을 통하여 데이터선(121)을 노출시키는 제2버퍼막 접촉구(136)를 형성한다.

그 다음, 도3e에 도시된 바와 같이, 제2버퍼막(135) 상에 Al, Cr, Mo, Au, Pt, Pd, Nd들 중 적어도 어느 하나를 포함하는 게이트배선물질을 스퍼터링(sputtering) 등의 방법으로 증착한 후, 사진식각(photolithography) 공정을 통하여 게이트선(141), 게이트 전극(143), 게이트 패드(145), 연결부재(147, 149)를 형성한다.

그 후, 도3f에 도시된 바와 같이, 게이트 배선(140)과 제2버퍼막(135) 상에 산화규소 및 질화규소 중 적어도 어느 하나를 포함하여 이루어진 제1게이트 절연막(150)을 형성한다. 제1게이트 절연막(150)은 화학기상증착, 플라즈마 강화 화학기상증착 방법으로 형성될 수 있다. 그리고 감광성 유기막 등을 차단벽으로 이용하여 에칭공정을 통하여 제1절연막 접촉구(151, 152, 153)를 형성한다.

그리고, 도3g에 도시된 바와 같이, 제1게이트 절연막(150) 상에는 두터운 유기막인 제2게이트 절연막(155)을 형성한다. 제2게이트 절연막(155)은 실리콘 계열의 고분자(Si polymer), 아조비스이소부티로나이트릴(azobis isobutiro nitrile, AIBN), 테트라부틸올소타이타네이트(tetra butyl ortho titanate, Ti(OBu)<sub>4</sub>) 및 부탄올(butanol) 중 적어도 어느 하나를 포함하여 이루어진 질 수 있으며, 슬릿코팅 또는 스핀코팅 등에 의하여 형성될 수 있다. 그리고, 에칭공정을 통하여 제2게이트 절연막(155)에 제1절연막 접촉구(151, 152, 153)에 대응하며, 게이트 패드(145)를 노출시키는 제2절연막 접촉구(158)와, 연결부재(147, 149)를 노출시키는 제2절연막 접촉구(156, 157)를 형성한다.

그 다음, 도3h에 도시된 바와 같이, ITO(indium tin oxide) 또는 IZO(indium zinc oxide)와 같은 투명의 도전성 금속산화물(투명 도전 물질)을 제1게이트 절연막(150) 상에 스퍼터링(sputtering)을 통하여 형성한 후, 사진식각공정 또는 에칭공정을 이용하여 투명전극층(160)을 형성한다. 투명전극층(160)은 절연막 접촉구(151, 156)를 통하여 데이터선(121)과 연결되며 유기반도체층(170)과 적어도 일부가 접하는 소스 전극(161)과, 유기반도체층(170)을 사이에 두고 소스 전극(161)과 분리되어 채널영역(A)을 정의하는 드레인 전극(163), 및 드레인 전극(163)과 연결되어 화소영역을 채우고 있는 화소전극(165)을 포함한다. 그리고, 절연막 접촉구(152, 157)를 통하여 데이터 패드(123)와 연결되어 있는 데이터 패드 접촉부재(167)와 절연막 접촉구(153, 158)를 통하여 게이트 패드(145)와 연결되어 있는 게이트 패드 접촉부재(169)를 더 포함한다.

그 후, 3i에 도시된 바와 같이, 투명전극층(160) 상에 유기반도체용액을 가하여 유기반도체층(170)을 형성한다. 유기반도체층(170)은 증발법(Evaporation) 또는 코팅에 의하여 형성될 수 있다. 유기반도체층(170)은 데이터 패드(123) 및 게이트 패드(145) 이외의 표시영역에 형성할 수 있다.

그 다음, 불소계 고분자로 이루어진 제1보호층(180)을 스핀코팅 또는 슬릿코팅을 통하여 유기반도체층(170) 상에 형성한다. 제1보호층(180)은 데이터 패드(123) 및 게이트 패드(145) 이외의 표시영역에 형성할 수 있다.

연속하여, 도3j에 도시된 바와 같이, 제1보호층(180) 상에 스퍼터링 방법에 의하여 ITO 및 IZO중 적어도 어느 하나를 포함하는 제2보호층(190)을 형성한다.

그리고, 도3k에 도시된 바와 같이, 사진식각공정을 이용하여 채널영역(A) 대응하도록 제2보호층(190)을 패터닝한다.

그 후, 상기 패터닝된 제2보호층(190)을 차단벽으로 이용한 에칭공정을 통하여 유기반도체층(170)과 제1보호층(180)을 동시에 패터닝하여 도2에 도시된 바와 같은 유기박막트랜지스터(O-TFT)를 완성한다.

한편, 도시되지 않았으나, 절연막 접착구(151, 156)에서 유기반도체층(170) 까지 덮는 보호막(미도시)를 더 형성할 수 있다. 여기서, 보호막은 저온 보호막일 수 있다.

이러한 구성에 의하여, 본 발명의 제1실시예에 따른 유기박막트랜지스터의 작용 및 효과를 도4a내지 도5를 참조하여 살펴보면 다음과 같다.

도4a는 단일 게이트 절연막이 적용된 유기박막트랜지스터의 히스테리시스 특성을 도시한 그래프이고, 도4b는 본 발명의 제2실시예에 따른 이중 게이트 절연막 사용시 유기박막트랜지스터의 히스테리시스 특성을 도시한 그래프이다. 도4a에 사용된 게이트 절연막은 본 발명의 제2게이트 절연막(135)과 동일한 물질을 이용하여 제작한 것으로, 게이트 전압을 올려줄 때(F)와 게이트 전압을 내려줄 때(R)의 차이값이 크다. 이는 박막트랜지스터 제조공정 또는 재료에 불량이 발생하여 유기박막트랜지스터의 재현성이 좋지 않음을 나타낸다. 즉, 게이트 절연막(135)의 절연특성이 좋지 않아 나타난 불량이다.

그러나 도4b에 도시된 바와 같이, 유기막과 무기막으로 이루어진 이중 게이트 절연막(130, 135)을 적용한 경우에는, 게이트 전압을 올려줄 때(F)와 게이트 전압을 내려줄 때(R)의 차이값이 작다. 이는 박막트랜지스터 제조공정 또는 재료에 불량이 감소하여 유기박막트랜지스터의 재현성이 개선되었다. 즉, 게이트 절연막(130, 135)을 이중으로 제작함으로써 절연특성이 개선되어 유기박막트랜지스터의 특성이 향상되었음을 알 수 있다.

도5는 본 발명의 제1실시예에 따라 제2보호층(190)으로 ITO 또는 IZO를 사용하는 경우와, 종래와 같이Al을 사용하는 경우에 게이트 전압값 변화에 따른 드레인 전류값을 나타낸 그래프이다. 도5에 도시된 바와 같이, 원점으로 표시된 선은 ITO 및 IZO 중 적어도 어느 하나를 포함하여 이루어진 제2보호층(190)을 갖는 유기박막트랜지스터의 게이트 전압 값에 따른 드레인 전류 값을 도시한 것이고, 삼각형으로 표시된 선은 Al을 포함하는 제2보호층(190)이 형성된 유기박막트랜지스터의 게이트 전압 값에 따른 드레인 전류 값을 도시한 것이다.

일반적으로 박막트랜지스터의 특성은 다음과 같은 식으로 표현될 수 있다.

$$\frac{I_{on}}{I_{off}} = \left(\frac{\mu}{\sigma}\right) \left(\frac{C_o^2}{qN_A t^2}\right) V_D^2$$

여기서,  $I_{on}$ 는 최대 전류 값이고,  $I_{off}$ 는 차단누설전류(off-state leakage current)이며,  $\mu$ 는 전하이동도 이고,  $\sigma$ 는 박막의 전도도이며,  $q$ 는 전하량이고,  $N_A$ 는 전하밀도이며,  $t$ 는 반도체막의 두께이고,  $C_o$ 는 산화막 정전용량이고,  $V_D$ 는 드레인 전압이다.

도5에 도시된 바와 같이, ITO 및 IZO 중 적어도 어느 하나를 포함하는 제2보호층(190)이 형성된 유기박막트랜지스터의  $I_{on}/I_{off}$  전류비가 더 큰 것을 알 수 있다.  $I_{on}/I_{off}$  전류비가 큰 것은 누설전류(current leakage)가 작다는 것을 의미하며, 이는 박막트랜지스터의 특성이 더 좋다는 것을 나타낸다.

이하, 도6을 참조하여 본 발명에 따른 제2실시예에 대하여 설명한다. 제2실시예에서는 제1실시예와 동일한 구성요소에 대하여는 동일한 참조번호를 부여하였다. 그리고, 제2실시예에서는 제1실시예와 다른 특징적인 부분만 발췌하여 설명하며, 설명이 생략된 부분은 상기 제1실시예에 따른다.

도6은 본 발명의 제2실시예에 따른 박막트랜지스터를 제조하는 과정의 한 단계를 개략적으로 설명하기 위한 단면도이다. 제1실시예에서의 유기반도체층(170)은 증발법(Evaporation)과 사진식각(photolithography)공정을 통하여 제작되었으나, 제2실시예에서는 잉크젯(inkjet) 방식에 의하여 형성된다.

도6에 도시된 바와 같이, 소스 전극(161)과 드레인 전극(163)에 의하여 정의되는 채널영역(A)을 둘러싸면서, 상기 소스 전극(161)과 드레인 전극(163) 각각의 적어도 일부를 노출시키는 격벽(200)을 형성한다. 격벽(200)은 감광성 유기물질을 이용하여 노광, 현상 공정을 통하여 형성될 수 있으며, 다른 공지의 방법으로도 형성 가능하다.

완성된 격벽(200)으로 둘러싸인 채널영역(A)에 노즐(300)을 통하여 유기반도체물질을 제팅(jetting)한다. 유기반도체물질은 용제에 따라 수성 또는 유성일 수 있으며, 유기반도체물질은 용제 제거과정을 거쳐 유기반도체층(170)이 형성된다.

그리고, 완성된 유기반도체층(170) 상에 제1보호층용액을 제팅(jetting)한다. 보호층용액은 용제에 따라 수성 또는 유성일 수 있으며, 보호층용액은 용제 제거과정을 거쳐 제1보호층(180)으로 형성되며 제1보호층(180)의 표면은 평탄하다.

이에 의하여, 도2에 도시된 바와 같이, 유기박막트랜지스터(Organic Thin Film Transistor: O-TFT)가 제작되며, 공지의 방법에 따라 상기 유기박막트랜지스터(Organic Thin Film Transistor: O-TFT)를 포함하는 액정 디스플레이 소자나 유기 전계 발광 디스플레이 소자 또는 무기 전계 발광 디스플레이 소자 등의 박막트랜지스터 기판이 제작된다.

본 발명에 따른 박막트랜지스터 기판(100)의 제조방법은 종래와 달리 잉크젯 방법에 의하여, 유기반도체층(170) 및 제1보호막(180)을 형성함으로써, 종래의 공정과 비교하여 상대적으로 제조가 간단하다. 또한, 유기반도체층(170) 형성후 플라즈마 또는 화학물질을 이용한 공정이 생략되어 유기반도체층(170)의 특성 열화를 감소시킬 수 있다.

비록 본 발명의 몇몇 실시예들이 도시되고 설명되었지만, 본 발명이 속하는 기술분야의 통상의 지식을 가진 당업자라면 본 발명의 원칙이나 정신에서 벗어나지 않으면서 본 실시예를 변형할 수 있음을 알 수 있을 것이다. 본 발명의 범위는 첨부된 청구항과 그 균등물에 의해 정해질 것이다.

### 발명의 효과

이상 설명한 바와 같이, 본 발명에 따르면 유기박막트랜지스터의 특성이 향상된 박막트랜지스터 기판이 제공된다.

또한 박막트랜지스터의 특성이 향상된 박막트랜지스터 기판의 제조방법이 제공된다.

### 도면의 간단한 설명

도 1은 본 발명의 제1실시예에 따른 박막트랜지스터 기판의 배치도,

도2는 도1의 II-II를 따른 단면도,

도 3a 내지 도 3h는 본 발명의 제1실시예에 따른 박막트랜지스터 기판의 제조방법을 순차적으로 도시한 단면도,

도4a는 단일 게이트 절연막 사용시 유기박막트랜지스터의 특성을 설명하기 위한 그래프,

도4b는 본 발명의 제1실시예에 따른 이중 게이트 절연막 사용시 유기박막트랜지스터의 특성을 설명하기 위한 그래프,

도5는 본 발명의 제1실시예에 따라 ITO 또는 IZO의 제2보호층 사용시 박막트랜지스터의 특성을 설명하기 위한 그래프,

도6는 본 발명의 제2실시예에 따른 박막트랜지스터 기판을 설명하기 위한 단면도이다.

\* 도면의 주요부분의 부호에 대한 설명 \*

100 : 박막트랜지스터 기판 110 : 절연기판

120 : 데이터 배선 121 : 데이터선

123 : 데이터 패드 125 : 광차단막

130 : 제1버퍼막 135 : 제2버퍼막

131, 132, : 제1버퍼막 접촉구 136 : 제2버퍼막 접촉구



140 : 게이트 배선 141 : 게이트선

143 : 게이트 전극 145 : 게이트 패드

147, 149 : 연결부재 150 : 제1게이트 절연막

151, 152, 153 : 제1절연막 접촉구 155 : 제2게이트 절연막

156, 157, 158 : 제2절연막 접촉구 160 : 투명전극층

161 : 소스 전극 163 : 드레인 전극

165 : 화소전극 167 : 데이터 패드 접촉부재

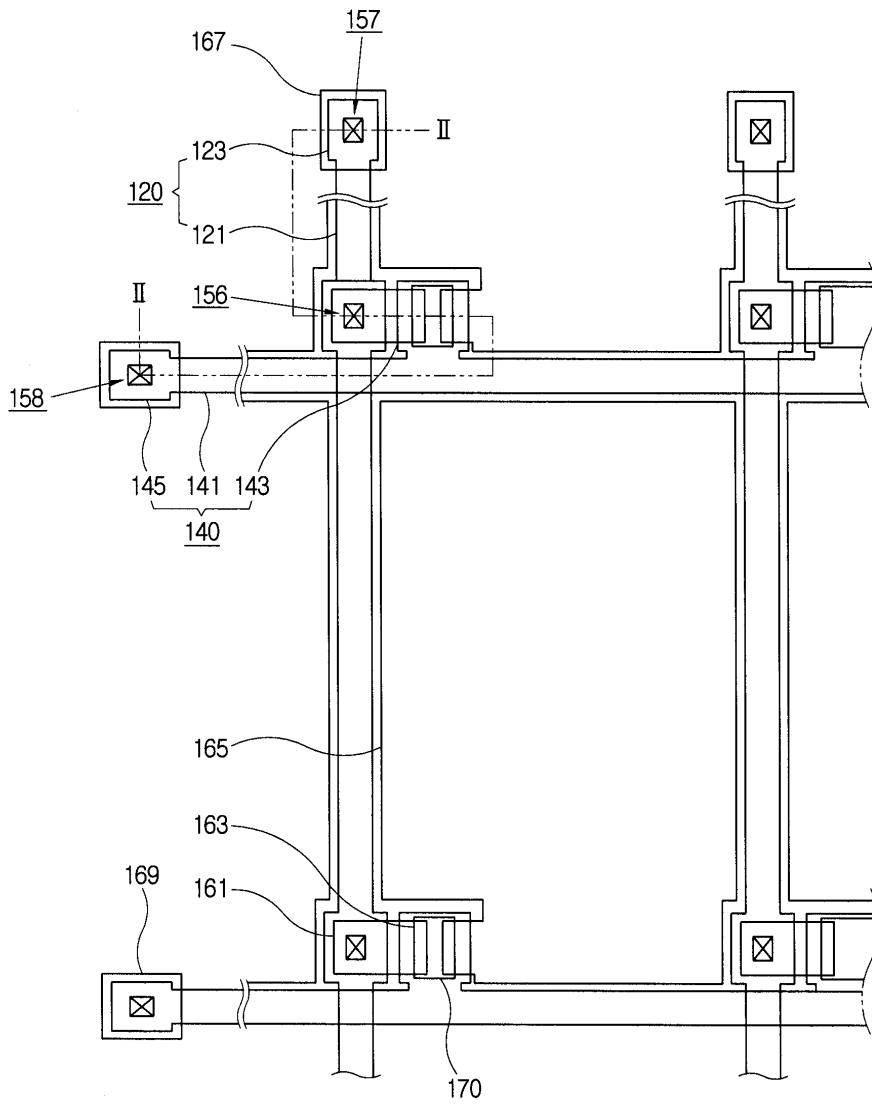
169 : 게이트 패드 접촉부재 170 : 유기반도체층

175 : 유기반도체용액 180 : 제1보호층

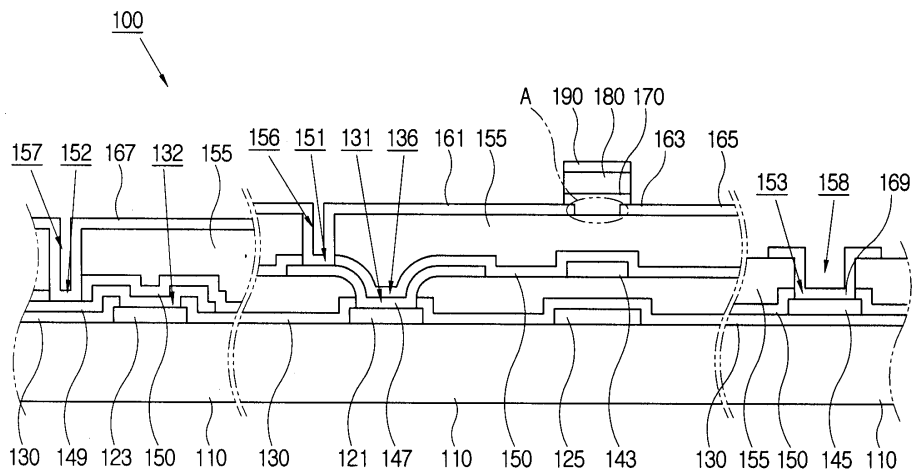
190 : 제2보호층

도면

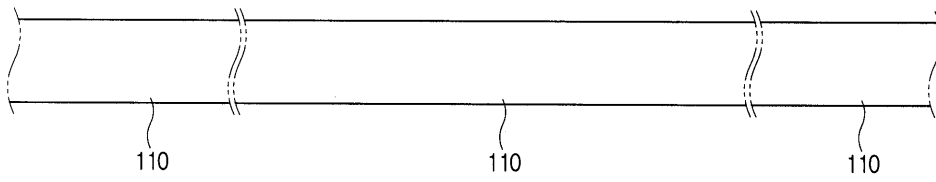
도면1



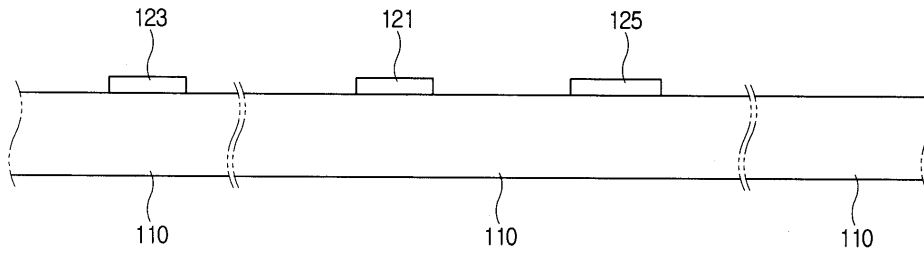
도면2



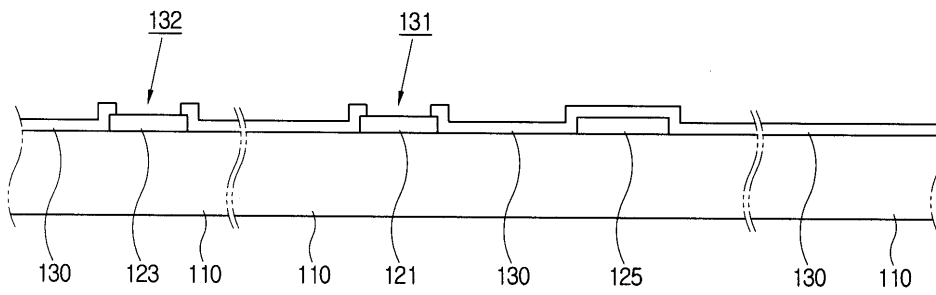
도면3a



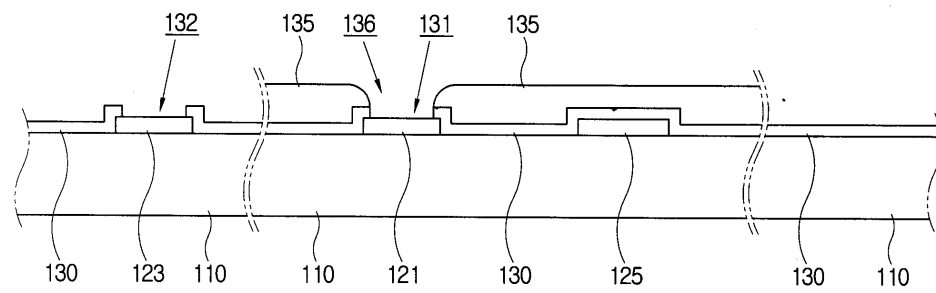
도면3b



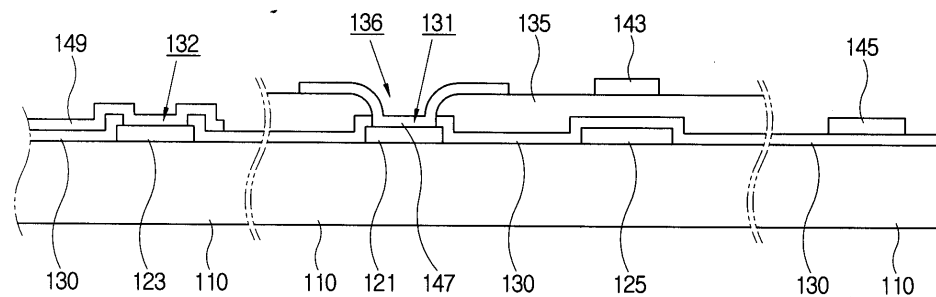
도면3c



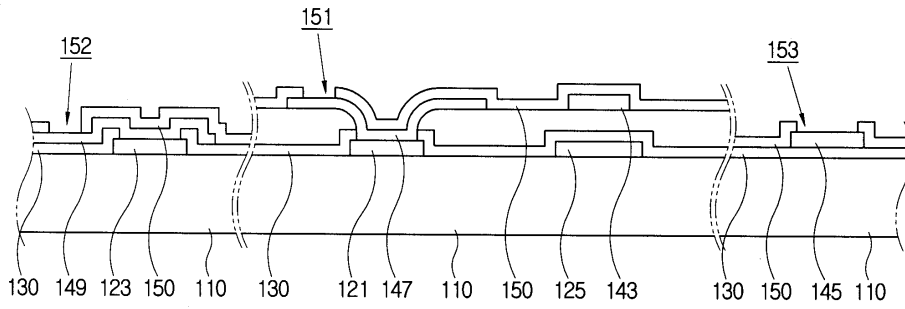
도면3d



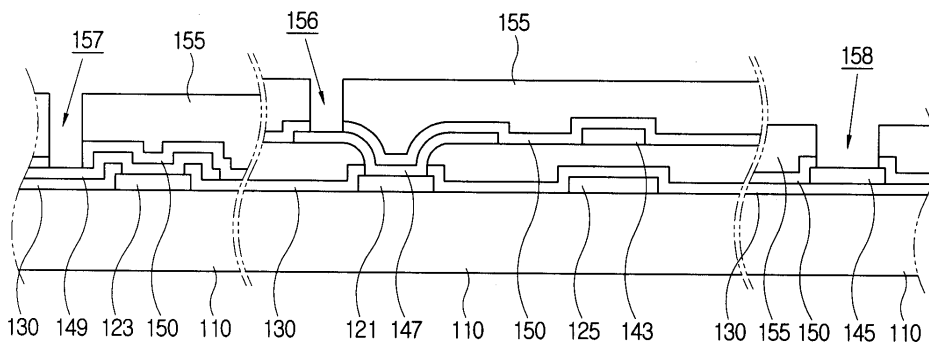
도면3e



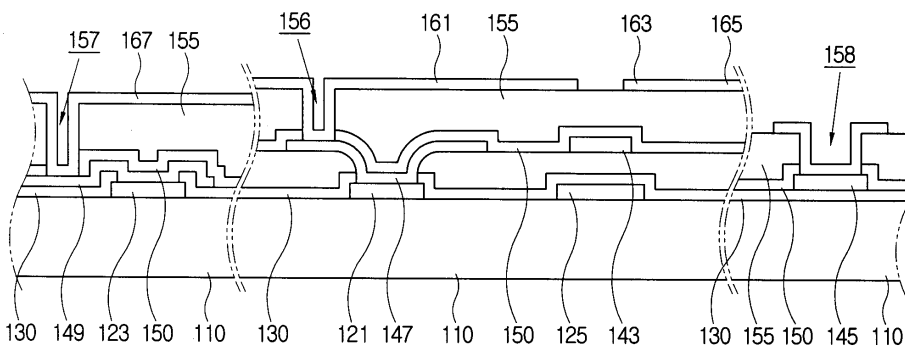
도면3f



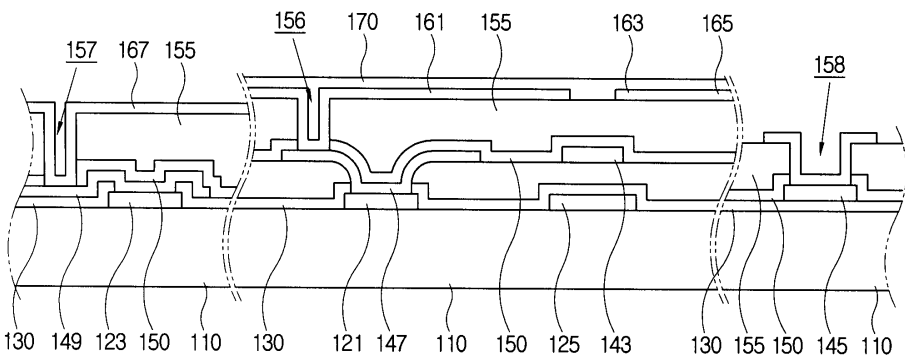
도면3g



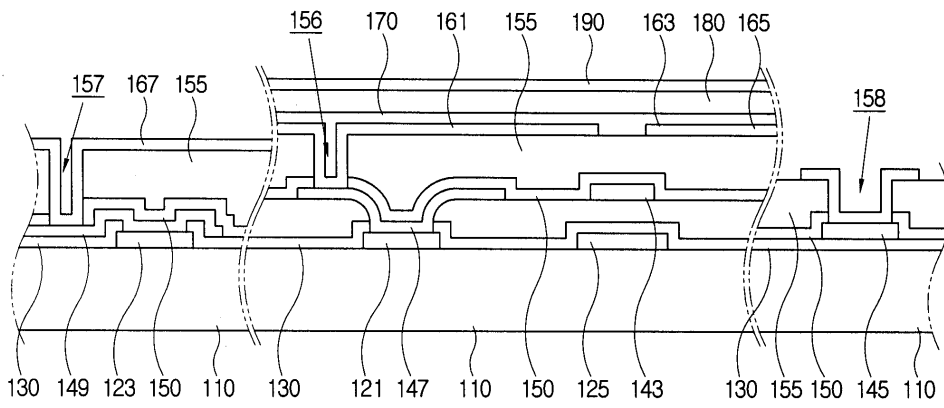
도면3h



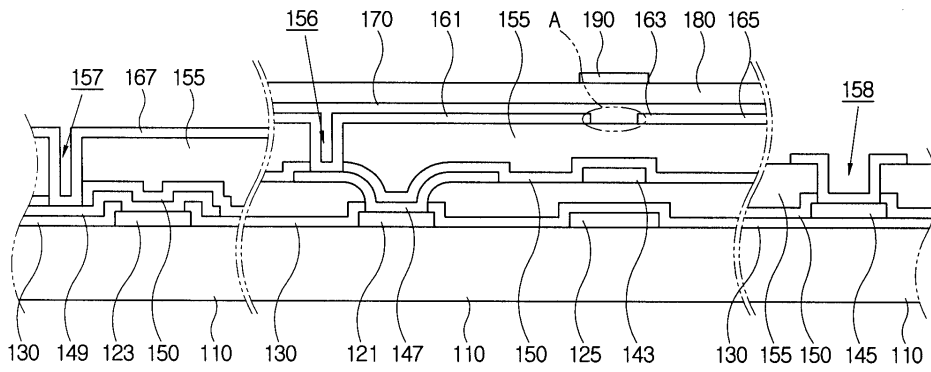
도면3i



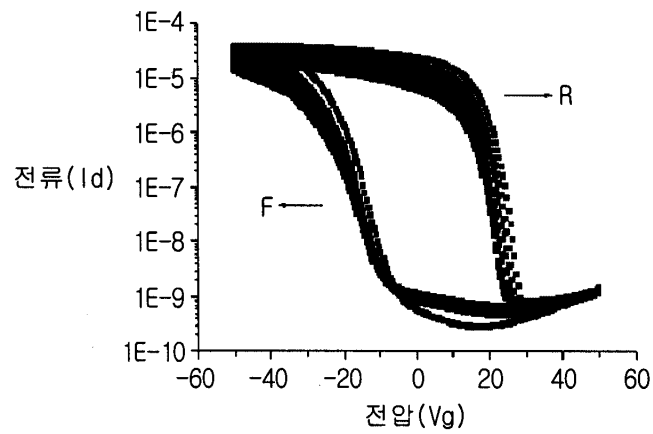
도면3j



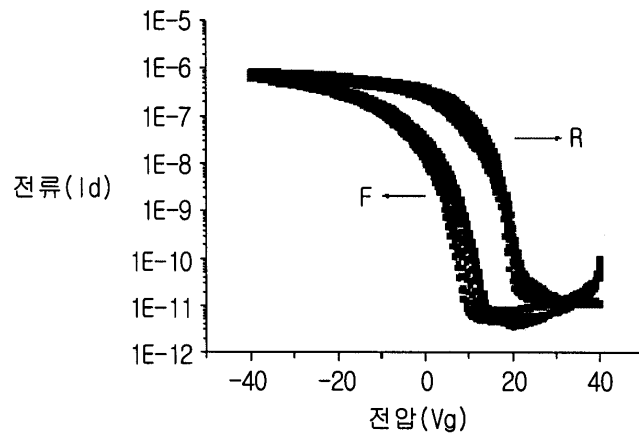
도면3k



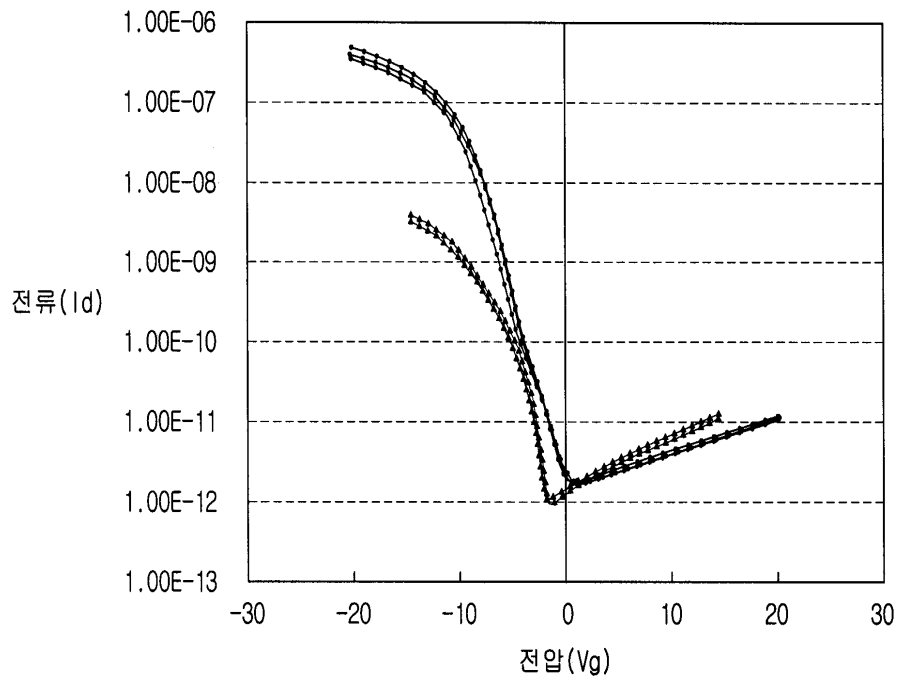
도면4a



도면4b



도면5



도면6

