(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2024-0007656
(43) 공개일자 2024년01월16일

(51) 국제특허분류(Int. Cl.)
H01L 25/075 (2006.01) *G09F 9/30* (2006.01)
G09F 9/33 (2006.01) *H01L 33/48* (2010.01)
H01L 33/56 (2010.01) *H01L 33/62* (2010.01)
H04N 5/66 (2006.01)
(52) CPC특허분류
H01L 25/0753 (2013.01)
G09F 9/301 (2013.01)
(21) 출원번호 10-2023-7041437
(22) 출원일자(국제) 2022년04월26일
심사청구일자 없음
(85) 번역문제출일자 2023년11월30일
(86) 국제출원번호 PCT/IB2022/053836
(87) 국제공개번호 WO 2022/238797
국제공개일자 2022년11월17일
(30) 우선권주장
JP-P-2021-081898 2021년05월13일 일본(JP)
(뒷면에 계속)

(71) 출원인
가부시키가이샤 한도오따이 에네루기 켄큐쇼
일본국 가나가와켄 아쓰기시 하세 398
(72) 발명자
야마자키 슌페이
일본국 2430036 가나가와켄 아쓰기시 하세 398 가부시키가이샤 한도오따이 에네루기 켄큐쇼 나이
오카자키 겐이치
일본국 2430036 가나가와켄 아쓰기시 하세 398 가부시키가이샤 한도오따이 에네루기 켄큐쇼 나이
(뒷면에 계속)
(74) 대리인
김태홍, 김진희

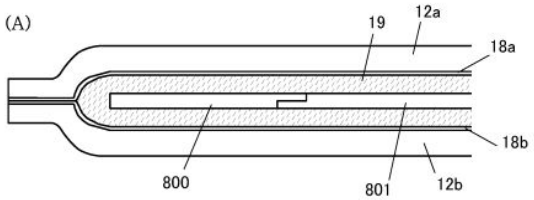
전체 청구항 수 : 총 6 항

(54) 발명의 명칭 **전자 기기**

(57) 요 약

본 발명의 일 형태는 편리성 또는 신뢰성이 우수한 신규 표시 장치를 제공한다. 복수의 발광 다이오드 칩이 실장된 복수의 가요성 기판과, 질화물막이 제공된 기판과, 가요성 기판과 질화물막이 제공된 기판 사이의 수지를 갖고, 발광 다이오드 칩으로부터 방출되는 광은 질화물막이 제공된 기판을 통과하는 표시 장치이다.

대 표 도



(52) CPC특허분류
G09F 9/33 (2021.05)
H01L 33/486 (2013.01)
H01L 33/56 (2013.01)
H01L 33/62 (2013.01)
H04N 5/66 (2019.01)

(72) 발명자
이도지리 사토루
일본국 2430036 가나가와켄 아쓰기시 하세 398 가부시키가이샤 한도오따이 에네루기 켄큐쇼 나이
아다치 히로키
일본국 2430036 가나가와켄 아쓰기시 하세 398 가부시키가이샤 한도오따이 에네루기 켄큐쇼 나이

(30) 우선권주장
JP-P-2021-094430 2021년06월04일 일본(JP)
JP-P-2022-017864 2022년02월08일 일본(JP)

명 세 서

청구범위

청구항 1

전자 기기로서,

복수의 발광 다이오드 칩이 실장된 복수의 가요성 기판과,

질화물막이 제공된 기판과,

상기 가요성 기판과 상기 질화물막이 제공된 기판 사이의 수지를 갖고,

상기 발광 다이오드 칩으로부터 방출되는 광은 상기 질화물막이 제공된 기판을 통과하는, 전자 기기.

청구항 2

제 1 항에 있어서,

상기 가요성 기판은 투광성을 갖는, 전자 기기.

청구항 3

제 1 항에 있어서,

상기 복수의 가요성 기판 중 인접한 상기 가요성 기판은 서로 단부가 중첩되는, 전자 기기.

청구항 4

제 1 항에 있어서,

상기 질화물막이 제공된 기판은 투광성을 갖는, 전자 기기.

청구항 5

제 1 항에 있어서,

상기 수지는 투광성을 갖는, 전자 기기.

청구항 6

제 1 항에 있어서,

상기 질화물막은 질화 실리콘막인, 전자 기기.

발명의 설명

기 술 분 야

[0001] 본 발명의 일 형태는 전자 기기, 표시 장치, 표시 장치의 제작 방법, 표시 장치의 제작 장치에 관한 것이다.

[0002] 또한 본 발명의 일 형태는 상기 기술분야에 한정되지 않는다. 본 명세서에서 개시(開示)하는 본 발명의 일 형태의 기술분야로서는 반도체 장치, 표시 장치, 발광 장치, 축전 장치, 기억 장치, 전자 기기, 조명 장치, 입력 장치, 입출력 장치, 이들의 구동 방법, 또는 이들의 제조 방법을 일례로서 들 수 있다.

[0003] 또한 본 명세서에서 반도체 장치란 반도체 특성을 이용함으로써 기능할 수 있는 장치 전반을 가리킨다. 트랜지스터, 반도체 회로, 연산 장치, 기억 장치는 반도체 장치의 일 형태이다. 또한 촬상 장치, 전기 광학 장치, 발전 장치(박막 태양 전지, 유기 박막 태양 전지를 포함함), 및 전자 기기는 반도체 장치를 갖는 경우가 있다.

배 경 기 술

[0004] 최근에는 표시 장치의 용도가 다양화되고 있고, 예를 들어 휴대 정보 단말기, 가정용 텔레비전 장치(텔레비전

또는 텔레비전 수신기라고도 함), 디지털 사이니지(Digital Signage: 전자 간판), PID(Public Information Display)에 표시 장치가 사용되고 있다. 표시 장치로서는 대표적으로 유기 EL(Electro Luminescence) 소자, 발광 다이오드(LED: Light Emitting Diode)로 대표되는 발광 소자를 갖는 표시 장치, 액정 소자를 갖는 표시 장치, 전기 영동 방식에 의하여 표시를 수행하는 전자 페이퍼를 들 수 있다. 또한 옥외에서의 사용에도 견딜 수 있도록 표시 장치에 요구되는 휘도는 해마다 증가되고 있다.

[0005] 발광 소자로서 소형 LED(마이크로 LED)를 사용하고, 각 화소 전극에 접속되는 스위칭 소자로서 트랜지스터를 사용하는 액티브 매트릭스형 마이크로 LED 표시 장치가 개시되어 있다(특허문헌 1, 특허문헌 2, 특허문헌 3, 특허문헌 4).

선행기술문헌

특허문헌

[0006] (특허문헌 0001) 국제공개공보 WO2020/065472호

(특허문헌 0002) 국제공개공보 WO2019/220265호

(특허문헌 0003) 국제공개공보 WO2020/049392호

(특허문헌 0004) 국제공개공보 WO2020/049397호

발명의 내용

해결하려는 과제

[0007] 표시 소자로서 마이크로 LED를 사용한 표시 장치에서는, 회로 기판에 LED를 실장하는 공정에 걸리는 시간이 길기 때문에 제조 비용의 절감이 과제이다. 또한 표시 장치의 화소수가 많을수록 실장되는 LED의 개수가 늘어, 실장에 걸리는 시간이 길어진다. 또한 표시 장치의 정세도(精細度)가 높을수록 LED의 실장의 난이도가 높아진다.

[0008] 상기를 감안하여 본 발명의 일 형태는 표시 소자로서 마이크로 LED를 사용한 표시 장치의 제조 비용을 절감하는 것을 과제 중 하나로 한다. 또는 본 발명의 일 형태는 표시 소자로서 면적이 비교적 큰 마이크로 LED를 사용한 표시 장치를 제공하는 것을 과제 중 하나로 한다. 또는 본 발명의 일 형태는 곡면을 갖는 표시면을 갖고 또한 표시 소자로서 면적이 비교적 큰 마이크로 LED를 사용한 표시 장치를 제공하는 것을 과제 중 하나로 한다.

[0009] 또는 본 발명의 일 형태는 표시 소자로서 마이크로 LED를 사용한 표시 장치를 높은 수율로 제조하는 것을 과제 중 하나로 한다.

[0010] 본 발명의 일 형태는 휘도가 높은 표시 장치를 제공하는 것을 과제 중 하나로 한다. 또는 본 발명의 일 형태는 콘트라스트가 높은 표시 장치를 제공하는 것을 과제 중 하나로 한다. 또는 본 발명의 일 형태는 응답 속도가 빠른 표시 장치를 제공하는 것을 과제 중 하나로 한다. 또는 본 발명의 일 형태는 소비 전력이 낮은 표시 장치를 제공하는 것을 과제 중 하나로 한다. 또는 본 발명의 일 형태는 제조 비용이 낮은 표시 장치를 제공하는 것을 과제 중 하나로 한다. 또는 본 발명의 일 형태는 수명이 긴 표시 장치를 제공하는 것을 과제 중 하나로 한다. 또는 본 발명의 일 형태는 신규 표시 장치를 제공하는 것을 과제 중 하나로 한다.

[0011] 또한 이들 과제의 기재는 다른 과제의 존재를 방해하는 것이 아니다. 또한 본 발명의 일 형태는 이들 과제 모두를 해결할 필요는 없다. 또한 이들 외의 과제는 명세서, 도면, 청구항의 기재로부터 추출할 수 있다.

과제의 해결 수단

[0012] 표시 소자로서 복수의 마이크로 LED 또는 복수의 미니 LED를 사용한 표시 장치를 조합하여, 자동차 내에 제공된 부품용 표시 장치를 실현한다. 구체적으로는, 표시면이 만곡되어 있는 디스플레이를 자동차의 차량용 내장으로서 설치한다.

[0013] 본 발명의 일 형태는 가요성 기판을 사용하고, 가요성 기판 위에 제공된 배선층에 복수의 마이크로 LED 또는 복수의 미니 LED를 실장한 후, 상기 가요성 기판을 곡면을 갖는 지지체에 고정함으로써, 곡면을 갖는 표시면을 갖

는 표시 장치를 실현한다. 지지체의 곡면은 볼록한 형상 또는 오목한 형상을 갖는다.

[0014] 수율을 향상시키기 위하여, 가요성 기판을 사용하여 어느 정도의 개수의 마이크로 LED의 집합을 제작한 후, 복수의 가요성 기판을 조합함으로써, 하나의 표시면을 갖는 표시 장치를 제작하는 것이 바람직하다.

[0015] 또한 신뢰성을 향상시키기 위하여, 표시 소자로서 복수의 마이크로 LED 또는 복수의 미니 LED를 사용한 표시 장치를 사이에 끼워 배리어막이 제공된 커버재(1장 또는 2장)를 제공하는 구성으로 한다. 커버재와 발광 소자 사이에는 수지를 제공한다. 또한 커버재 및 수지에 투광성을 갖는 재료를 사용함으로써, 발광 소자로부터의 발광을 한 방향뿐만 아니라 2방향 또는 그 이상의 방향으로 사출시키는 구성으로 할 수도 있다.

[0016] 본 명세서에 개시되는 본 발명의 일 형태는 복수의 발광 다이오드 칩(LED 칩)이 실장된 복수의 가요성 기판과, 질화물막이 제공된 기판과, 가요성 기판과 질화물막이 제공된 기판 사이의 수지를 갖고, 발광 다이오드 칩으로부터 방출되는 광은 질화물막이 제공된 기판을 통과하는 표시 장치이다.

[0017] 상기 구성에서, 가요성 기판, 질화물막이 제공된 기판, 또는 수지는 투광성을 갖는 것이 바람직하다. 또한 이들 재료의 굴절률은 같은 정도로 하는 것이 바람직하다. 밀봉하기 위하여 위아래에 배치된 기판은 아크릴 수지이고, 커버재라고 할 수 있다. 기판에 제공된 질화물막은 질화 실리콘막이고, 배리어막이라고 할 수도 있다. 커버재와 수지의 굴절률 n의 차가 20% 이하인 것이 바람직하고, 10% 이하인 것이 더 바람직하고, 5% 이하인 것이 더 바람직하다. 또한 굴절률이란 가시광, 구체적으로는 파장 400nm 이상 750nm 이하의 광의 값을 가리키고, 상기 범위의 파장을 갖는 광에서의 평균 굴절률을 가리킨다. 평균 굴절률은 상기 범위의 파장을 갖는 각 광에 대한 굴절률의 측정값의 합을 측정점의 수로 나눈 값으로 한다. 또한 공기의 굴절률은 1로 한다.

[0018] 또한 가요성 기판 및 질화물막이 제공된 기판은 재료 및 두께에 따라서는 필름이라고 하는 경우도 있다.

[0019] 또한 상기 구성에서, 본 명세서에 개시되는 표시 장치는 곡면을 갖는 지지체에 고정되고, 표시 장치의 표시면의 적어도 일부가 곡면을 갖는 표시 장치로 할 수 있다. 곡면을 갖는 지지체에 고정하는 경우, 가요성 기판 및 질화물막이 제공된 기판은 두께가 얇은 것이 바람직하다.

[0020] 또한 면적을 크게 하기 위하여, 복수의 가요성 기판을 사용하고, 각각에 복수의 마이크로 LED 또는 복수의 미니 LED를 실장한 후, 각각을 타일 모양으로 배치함으로써, 하나의 표시면을 갖는 표시 장치를 제작한다.

[0021] 또한 타일 모양으로 배치하기 전에 복수의 가요성 기판(또는 소자층) 각각을 레이저 광으로 절단한다. 레이저 광으로 깊이를 제어함으로써 단부면에 볼록부와 오목부를 형성한다. 레이저 광으로서는, 연속 발진 레이저 광, 펄스 발진 레이저 광을 사용할 수 있다. 특히, 펄스 발진 레이저광은, 고에너지의 펄스 레이저광을 순간적으로 발진할 수 있어 바람직하다. 펄스 발진 레이저광으로서, 예를 들어 Ar 레이저, Kr 레이저, 엑시머 레이저, CO_2 레이저, YAG 레이저, Y_2O_3 레이저, YVO_4 레이저, YLF 레이저, $YAlO_3$ 레이저, 유리 레이저, 루비 레이저, 알렉산드라이트 레이저, Ti:사파이어 레이저, 구리증기 레이저, 또는 금증기 레이저를 사용할 수 있다. 레이저광의 파장은 200nm 내지 20μm인 것이 바람직하다. 예를 들어 레이저광으로서 10.6μm의 파장을 갖는 CO_2 레이저를 사용할 수 있다. CO_2 레이저는 유기 재료 또는 무기 재료로 이루어지는 필름 또는 유리 기판을 가공할 수 있다. 또한 레이저광으로서 펄스 레이저광을 사용하는 경우, 펄스폭은 10ps(피코 초) 내지 10μs(마이크로 초)가 바람직하고, 10ps 내지 1μs가 더 바람직하고, 10ps 내지 1ns(나노 초)가 더 바람직하다. 예를 들어, 파장 532nm, 펄스폭 1ns 이하의 펄스 레이저광을 사용하면 좋다.

[0022] 본 명세서에 개시되는 본 발명의 일 형태는 제 1 기판 위에 제 1 발광 다이오드 칩을 갖는 제 1 화소 영역을 형성하고, 제 2 기판 위에 제 2 발광 다이오드 칩을 갖는 제 2 화소 영역을 형성하고, 제 1 화소 영역에서는 복수의 제 1 발광 다이오드 칩이 제 1 방향으로 등간격으로 인접하도록 배치되고, 제 2 화소 영역의 제 2 발광 다이오드 칩의 위치를 제 1 방향과 일치하도록 맞추어 제 1 발광 다이오드 칩과 제 2 발광 다이오드 칩을 나란히 배치하기 전에, 제 1 방향과 교차되는 제 2 방향으로 레이저 광을 주사함으로써, 제 1 기판의 단부 및 제 1 화소 영역의 단부의 일부를 절제하여 볼록부를 형성하고, 레이저 광으로 제 2 기판의 단부 및 제 2 화소 영역의 단부의 일부를 절제하여 오목부를 형성하고, 오목부에 볼록부를 끼워 넣음으로써 제 1 화소 영역과 제 2 화소 영역을 인접시켜 고정하는 전자 기기의 제작 방법이다.

[0023] 상기 구성에서, 제 1 발광 다이오드 칩 및 제 2 발광 다이오드 칩은 곡면 위에 고정된다.

[0024] 또한 상기 구성에서, 제 2 기판과 제 1 발광 다이오드 칩 사이에 트랜지스터를 갖는다.

[0025] 또한 상기 구성에서, 제 1 기판 및 제 2 기판은 가요성 기판이다.

[0026] 상기 각 구성에서, 제 1 발광 다이오드 칩 및 제 2 발광 다이오드 칩은 각각 발광 소자를 갖고, 화소 영역에는 제 1 색의 광을 방출하는 발광 소자와, 제 2 색의 광을 방출하는 발광 소자와, 제 3 색의 광을 방출하는 발광 소자가 매트릭스로 실장된다. 복수 종류의 발광 다이오드 칩의 배열 방법으로서는 스트라이프 배열, 모자이크 배열, 또는 델타 배열이 있다. 하나의 발광 다이오드 칩에 1종류의 발광색을 방출하는 발광 소자를 제공하는 것에 한정되지 않고, 하나의 발광 다이오드 칩에 3종류의 발광색을 방출하는 발광 소자를 미리 제공할 수도 있다.

[0027] 본 명세서에 개시되는 본 발명의 일 형태는 표시 장치와, 지지체를 갖고, 표시 장치는 복수의 발광 다이오드 칩을 갖고, 지지체는 곡면과, 곡면을 따라 형성되는 복수의 전극을 갖고, 복수의 발광 다이오드 칩은 복수의 전극에 전기적으로 접속되는 전자 기기이다.

[0028] 또한 지지체와 접촉하여 배선층을 제공하는 구성으로 하여도 좋고, 그 구성은 표시 장치와, 지지체를 갖고, 표시 장치는 복수의 발광 다이오드 칩과, 복수의 발광 다이오드 칩이 실장되는 가요성 기판을 갖고, 지지체는 곡면과, 곡면을 따라 형성되는 복수의 전극을 갖고, 가요성 기판은 복수의 전극에 전기적으로 접속되는 배선층을 갖고, 배선층을 통하여 복수의 발광 다이오드 칩은 복수의 전극에 전기적으로 접속되는 전자 기기이다.

[0029] 상기 각 구성에서, 복수의 발광 다이오드 칩은 각각 발광 소자를 갖고, 화소 영역에서 제 1 발광 소자와 제 2 발광 소자가 제 1 방향으로 인접하고, 제 1 발광 소자와 제 3 발광 소자가 제 2 방향으로 인접하고, 제 2 방향은 제 1 방향과 교차되고, 제 1 발광 소자와 제 2 발광 소자는 서로 다른 색의 광을 방출하고, 제 1 발광 소자와 제 3 발광 소자는 서로 같은 색의 광을 방출한다.

[0030] 상기 각 구성에서, 발광 소자의 배치를 궁리함으로써, 실질적으로 고정세(高精細)의 표시 장치를 제공할 수 있고, 복수의 발광 다이오드 칩은 각각 발광 소자를 갖고, 화소 영역에서 제 1 발광 소자와 제 2 발광 소자가 제 1 방향으로 인접하고, 제 1 발광 소자와 제 3 발광 소자가 제 2 방향으로 인접하고, 제 4 발광 소자와 제 5 발광 소자가 제 1 방향으로 인접하고, 제 4 발광 소자와 제 6 발광 소자가 제 2 방향으로 인접하고, 제 2 발광 소자와 제 4 발광 소자가 제 1 방향으로 인접하고, 제 2 방향은 제 1 방향과 교차되고, 제 1 발광 소자 내지 제 3 발광 소자는 서로 같은 색의 광을 방출하고, 제 4 발광 소자 내지 제 6 발광 소자는 서로 같은 색의 광을 방출하고, 제 4 발광 소자 내지 제 6 발광 소자는 제 1 발광 소자 내지 제 3 발광 소자와 다른 색의 광을 방출한다.

발명의 효과

[0031] 본 발명의 일 형태에 의하여, 표시 소자로서 면적이 비교적 큰 마이크로 LED를 사용한 표시 장치를 실현할 수 있다. 또는 본 발명의 일 형태에 의하여, 곡면을 갖는 표시면을 갖고 또한 표시 소자로서 면적이 비교적 큰 마이크로 LED를 사용한 표시 장치를 실현할 수 있다.

[0032] 또는 본 발명의 일 형태에 의하여, 표시 소자로서 마이크로 LED를 사용한 표시 장치의 제조 비용을 절감할 수 있다. 또는 본 발명의 일 형태에 의하여, 표시 소자로서 마이크로 LED를 사용한 표시 장치를 높은 수율로 제조할 수 있다.

[0033] 또한 이들 효과의 기재는 다른 효과의 존재를 방해하는 것이 아니다. 본 발명의 일 형태는 이들 효과 모두를 반드시 가질 필요는 없다. 또한 이들 외의 효과는 명세서, 도면, 청구항의 기재로부터 저절로 명백해지는 것이며, 명세서, 도면, 청구항의 기재에서 이들 이외의 효과를 추출할 수 있다.

도면의 간단한 설명

[0034] 도 1의 (A) 내지 (C)는 본 발명의 일 형태의 구조를 나타낸 단면도의 일례이다.

도 2의 (A) 내지 (D)는 본 발명의 일 형태의 공정을 나타낸 단면도의 일례이다.

도 3의 (A)는 레이저 조사가 수행되기 전의 화소 영역을 나타낸 상면도이고, 도 3의 (B)는 화소 영역의 일부를 확대한 사시도의 일례이다.

도 4는 본 발명의 일 형태를 나타낸 상면도의 일례이다.

도 5의 (A)는 곡면을 갖는 표시면을 갖고 표시 소자로서 마이크로 LED를 사용한, 본 발명의 일 형태의 표시 장치의 단면의 일부이고, 도 5의 (B)는 표시 장치의 단면 모식도이다.

도 6의 (A1) 및 (B1)은 표시 장치의 제작 방법을 나타낸 사시도이고, 도 6의 (A2) 및 (B2)은 표시 장치의 제작 방법을 나타낸 단면도이다.

도 7의 (A1) 및 (B1)은 표시 장치의 제작 방법을 나타낸 사시도이고, 도 7의 (A2) 및 (B2)은 표시 장치의 제작 방법을 나타낸 단면도이다.

도 8의 (A1) 및 (B1)은 표시 장치의 제작 방법을 나타낸 사시도이고, 도 8의 (A2) 및 (B2)은 표시 장치의 제작 방법을 나타낸 단면도이다.

도 9의 (A1) 및 (B1)은 표시 장치의 제작 방법을 나타낸 사시도이고, 도 9의 (A2) 및 (B2)은 표시 장치의 제작 방법을 나타낸 단면도이다.

도 10의 (A1) 및 (B1)은 표시 장치의 제작 방법을 나타낸 사시도이고, 도 10의 (A2) 및 (B2)은 표시 장치의 제작 방법을 나타낸 단면도이다.

도 11은 장치의 사시도이다.

도 12는 장치의 구성을 나타낸 개략도이다.

도 13의 (A) 내지 (C)는 표시 장치의 제작 방법을 나타낸 단면도이다.

도 14의 (A) 내지 (D)는 표시 장치의 제작 방법을 나타낸 단면도이다.

도 15는 변형예인 표시 장치의 단면 모식도이다.

도 16의 (A) 내지 (C)는 발광 소자의 구성예이다.

도 17은 표시 장치의 단면 구조의 일례를 나타낸 도면이다.

도 18의 (A)는 표시 장치의 일례를 나타낸 블록도이다. 도 18의 (B) 내지 (D)는 화소 회로의 일례를 나타낸 도면이다.

도 19의 (A) 내지 (D)는 트랜지스터의 일례를 나타낸 도면이다.

도 20은 표시 장치의 구성예를 나타낸 상면도이다.

도 21의 (A) 내지 (D)는 화소의 예를 나타낸 도면이다. 도 21의 (E) 및 (F)는 화소의 회로도의 예를 나타낸 도면이다.

도 22는 차량 내부의 구성예를 나타낸 도면이다.

도 23은 차량 내부의 구성예를 나타낸 도면이다.

도 24의 (A) 및 (B)는 발광 장치의 일 형태를 설명하는 도면이다.

발명을 실시하기 위한 구체적인 내용

[0035] 이하에서는, 본 발명의 실시형태에 대하여 도면을 사용하여 자세히 설명한다. 다만 본 발명은 이하의 설명에 한정되지 않고, 그 형태 및 자세한 사항을 다양하게 변경할 수 있다는 것은 통상의 기술자라면 용이하게 이해할 수 있다. 또한 본 발명은 이하의 실시형태의 기재 내용에 한정하여 해석되는 것이 아니다.

[0036] (실시형태 1)

[0037] 본 실시형태에서는, 복수의 발광 다이오드 칩이 실장된 복수의 가요성 기판을 연결한 것을 질화물막이 제공된 기판으로 밀봉하는 구성에 대하여 도 1을 사용하여 설명한다.

[0038] 도 1의 (A)는 표시 장치의 단부의 구조를 나타낸 단면도를 나타낸 것이고, 복수의 발광 다이오드 칩이 실장된 가요성 기판(800)과 복수의 발광 다이오드 칩이 실장된 제 2 기판(801)이 나란히 배치되고, 그 주위가 수지(19)로 고정되고, 그 외측이 질화물막(18a)이 제공된 제 3 기판(12a)과 질화물막(18b)이 제공된 제 4 기판(12b)에 끼워져 있다. 제 3 기판(12a)으로의 질화물막(18a)의 성막에는 스퍼터링법, 화학 기상 퇴적(CVD: Chemical Vapor Deposition)법, 또는 플라스마 화학 기상 퇴적(PECVD: Plasma Enhanced CVD)법을 사용하면 좋다. 이 외에, 성막 대미지가 작은 원자층 퇴적(ALD: Atomic Layer Deposition)법을 사용하여 형성할 수도 있다. 질화물막(18a, 18b)으로서는, 질화 절연막, 산화질화 절연막, 또는 질화산화 절연막이면 좋고, 질화 실리콘막, 질화 알루미늄막, 산화질화 실리콘막, 산화질화 알루미늄막, 질화산화 실리콘막, 또는 질화산화 알루미늄막이 있다.

질화물막(18a, 18b)의 막 두께로서는, 1nm 이상 500nm 이하로 하는 것이 바람직하다.

[0039] 또한 본 명세서에서 산화질화물이란 그 조성으로서 질소보다 산소의 함유량이 많은 재료를 가리키고, 질화산화물이란 그 조성으로서 산소보다 질소의 함유량이 많은 재료를 가리킨다. 예를 들어, 산화질화 실리콘이라고 기재한 경우에는 그 조성으로서 질소보다 산소의 함유량이 많은 재료를 가리키고, 질화산화 실리콘이라고 기재한 경우에는 그 조성으로서 산소보다 질소의 함유량이 많은 재료를 가리킨다.

[0040] 또한 가요성 기판(800)에 제공된 복수의 발광 다이오드 칩과 제 2 기판(801)에 제공된 복수의 발광 다이오드 칩은 등간격으로 나란히 배치되어 하나의 화소 영역을 구성한다.

[0041] 가요성 기판(800)과 제 2 기판(801)을 배치하는 방법에 대해서는, 실시형태 2에서 자세히 설명한다. 또한 가요성 기판(800)과 제 2 기판(801)의 인접한 단부면은 레이저 광으로 가공되어 있다.

[0042] 또한 여기서는 가요성 기판(800)이 평탄한 경우를 나타내었지만, 곡면을 갖는 지지체에 고정하는 경우에는, 그 곡면을 따라 가요성 기판(800)이 만곡된 상태로 고정되는 것이 바람직하다. 또한 그 경우에는, 표시 장치 전체(가요성 기판(800), 제 2 기판(801), 수지(19), 제 3 기판(12a), 제 4 기판(12b)을 적어도 포함함)가 만곡된 상태로 고정된다.

[0043] 상기 구성으로 함으로써, 질화물막(18a)이 제공된 제 3 기판(12a) 및 질화물막(18b)이 제공된 제 4 기판(12b)에 의하여, 외부로부터 수분이 침입하는 것을 방지할 수 있으므로, 표시 장치의 신뢰성이 향상된다.

[0044] 또한 가요성 기판(800)에 제공된 발광 다이오드 칩의 발광 방향은 기판면에 수직인 방향(기판면을 끼우고 서로 반대 방향을 향하는 2개의 발광 방향)이고, 적어도 하나의 발광 방향의 경로에 있는 수지(19) 및 제 3 기판(12a)은 투광성을 갖는 것이 바람직하다.

[0045] 또한 2개의 발광 방향의 경로, 즉 제 3 기판(12a)을 통과하는 제 1 발광의 광로 및 제 4 기판(12b)을 통과하는 제 2 발광의 광로와 중첩되는 수지(19), 제 3 기판(12a), 제 4 기판(12b)을 모두 투광성을 갖는 재료로 함으로써, 2방향의 발광에 의한 표시가 가능하게 된다. 또한 표시 장치의 화소 영역에서 투광성을 갖기 때문에 소위 시스루의 표시 장치로 할 수도 있다.

[0046] 또한 도 1의 (B)는 도 1의 (A)의 변형예를 나타낸 것이고, 2개의 기판으로 밀봉하는 예인 도 1의 (A)와는 달리, 하나의 기판을 접어 밀봉하는 예이다. 도 1의 (B)는 하나의 기판으로 밀봉하는 부분 이외는 도 1의 (A)와 동일하기 때문에 도 1의 (A)와 동일한 부분에는 같은 부호를 사용한다.

[0047] 2개의 기판이 아니라 하나의 기판(12)으로 밀봉하기 때문에, 부재의 점수를 삭감할 수 있어 제조 비용을 절감할 수 있다. 또한 하나의 기판(12)으로 밀봉하기 때문에, 배리어성이 향상된다.

[0048] 또한 도 1의 (C)는 도 1의 (A) 및 (B)와 다른 예를 나타낸 것이다. 도 1의 (C)의 예에서는, 가요성 기판(810)의 단부가 제 2 기판(811)의 단부와 중첩되어 있다. 또한 접은 하나의 기판(12)에는 질화물막(18a)과 질화물막(18b)이 선택적으로 제공되어 있다.

[0049] 또한 도 1의 (C)에서도, 가요성 기판(810)에 제공된 복수의 발광 다이오드 칩과 제 2 기판(811)에 제공된 복수의 발광 다이오드 칩은 등간격으로 나란히 배치되어 하나의 화소 영역을 구성한다. 또한 가요성 기판(810)의 단부면은 레이저 광으로 분단된 면이다. 제 2 기판(811)은 소자층을 갖고, 소자층 및 제 2 기판(811)의 단부면도 레이저 광으로 분단된 면이다. 가요성 기판(810)과 제 2 기판(811)을 중첩시키기 전에 기판(810)의 단부를 레이저 광으로 절단함으로써, 표시 장치를 표시시켰을 때 가요성 기판(810)과 제 2 기판(811)의 경계를 눈에 띄지 않게 할 수 있다.

[0050] 또한 광학 필름을 별도로 제공하여도 좋다. 예를 들어 발광 다이오드 칩에 자외광을 방출하는 발광 소자를 사용하는 경우에는, 색 변환층을 제공하여 풀 컬러 표시의 표시 장치를 실현할 수 있다. 발광 방향의 광의 경로에 색 변환층을 제공하면 되고, 발광 방향을 2방향으로 하는 경우에는, 발광 다이오드 칩을 사이에 끼워 2개의 색 변환층(또는 색 변환 필름)을 제공한다. 위치 맞춤이 중요하기 때문에, 색 변환층(또는 색 변환 필름)은 가요성 기판(810)과 수지(19) 사이에 제공하는 것이 바람직하다. 또한 백색 발광 다이오드 칩을 사용하고 컬러 필터를 제공함으로써 풀 컬러 표시의 표시 장치를 실현하여도 좋다.

[0051] 또한 광학 필름으로서 원편광 필름을 제공하여도 좋다. 원편광 필름을 제공하는 경우에는, 접은 하나의 기판(12)의 한쪽 면에 제공하는 것이 바람직하다. 원편광 필름을 제공함으로써, 표시 장치를 표시시켰을 때 가요성 기판(810)과 제 2 기판(811)의 경계를 눈에 띄지 않게 할 수 있다.

[0052] 본 실시형태는 적어도 그 일부를 본 명세서에 기재된 다른 실시형태와 적절히 조합하여 실시할 수 있다.

[0053] (실시형태 2)

[0054] 본 실시형태에서는, 본 발명의 일 형태인 표시 장치 및 그 제작 방법에 대하여 설명한다.

[0055] 먼저, 본 발명의 일 형태의 표시 장치의 제작 방법에 의하여 제작할 수 있는 표시 장치의 예를 도 4, 도 5의 (A) 및 (B)에 나타내었다. 도 4에는 레이저 조사 라인(700)을 경계로 하여 2개의 가요성 기판(가요성 기판(800), 제 2 기판(801)) 위에 2개의 화소 영역을 나란히 배치한 표시 장치의 상면도의 일례를 나타내었다.

[0056] 도 4에서는 평면 상태의 도면을 나타내었지만, 도 5의 (A) 및 (B)에 나타낸 바와 같이, 표시 장치는 곡면에 고정할 수도 있다.

[0057] 도 5의 (A)에 나타낸 표시 장치는 곡면을 갖는 지지체(10) 위에 수지(19)를 개재(介在)하여 가요성 기판(800)이 고정되어 있다. 가요성 기판(800) 위에 화소 영역이 형성되고, 화소 영역에는 발광 소자(17R), 발광 소자(17G), 및 발광 소자(17B)가 제공되어 있다. 발광 소자(17R), 발광 소자(17G), 및 발광 소자(17B)의 배열은 스트라이프 배열, 모자이크 배열, 또는 델타 배열로 하여도 좋다. 또한 백색의 발광 소자를 추가하여 4색의 발광 소자를 배치하여도 좋다.

[0058] 발광 소자(17R), 발광 소자(17G), 및 발광 소자(17B) 각각은 상이한 색의 광을 방출하는 마이크로 LED 칩이고, 마이크로 LED 칩과 가요성 기판(800) 사이에는 배선층이 있다. 또한 배선층은 발광 소자(17R), 발광 소자(17G), 및 발광 소자(17B) 각각에 접속되는 전극(21) 및 전극(23)을 포함한다.

[0059] 가요성 기판(800)으로서는, 예를 들어 아크릴 수지, PET, PEN으로 대표되는 폴리에스터 수지, 폴리아크릴로나이트릴 수지, 폴리이미드 수지, 폴리메틸메타크릴레이트 수지, PC 수지, PES 수지, 폴리아마이드 수지(나일론, 아라미드), 폴리실록산 수지, 사이클로올레핀 수지, 폴리스타이렌 수지, 폴리아마이드이미드 수지, 폴리우레탄 수지, 폴리염화바이닐 수지, 폴리염화바이닐리덴 수지, 폴리프로필렌 수지, PTFE 수지, ABS 수지가 있다. 특히 선팽창 계수가 낮은 재료를 사용하는 것이 바람직하고, 예를 들어 폴리아마이드이미드 수지, 폴리이미드 수지, 폴리아마이드 수지, PET를 적합하게 사용할 수 있다. 또한 섬유체에 수지를 함침(含浸)한 기판, 및 무기 필러(filler)를 수지에 혼합하여 선팽창 계수를 낮춘 기판을 사용할 수도 있다.

[0060] 또는 가요성 기판(800)으로서 금속 필름을 사용할 수도 있다. 금속 필름으로서는 스테인리스 또는 알루미늄을 사용할 수 있다. 금속 필름을 사용하는 경우, 마이크로 LED 칩을 실장할 때의 열 온도가 높아도 견딜 수 있다.

[0061] 가요성 기판(800)에는 발광 다이오드 칩(17)을 구동하는 회로가 제공되어 있는 것이 바람직하다. 가요성 기판(800)에는, 예를 들어 트랜지스터, 용량 소자, 배선, 전극으로 회로가 구성되어 있다. 발광 소자(17R), 발광 소자(17G), 및 발광 소자(17B)에는 각각 하나 이상의 트랜지스터가 접속되는 액티브 매트릭스 방식이 적용되면 더 바람직하다. 화소 영역에서 트랜지스터는 전극(21) 및 전극(23)에 전기적으로 접속된다.

[0062] 또한 도 5의 (A)에는 발광 소자(17R), 발광 소자(17G), 및 발광 소자(17B) 각각이 전극(21) 및 전극(23)의 2개의 전극에 전기적으로 접속되는 예를 나타내었지만, 본 발명의 일 형태는 이에 한정되지 않는다. 발광 소자(17R), 발광 소자(17G), 및 발광 소자(17B)에 포함되는 전극의 개수에 따라 화소 회로에 전기적으로 접속되는 전극을 형성하면 좋다. 또한 본 실시형태에서는, 가요성 기판(800)에 제공되는 구성 요소 중 하나로서 발광 소자(17R), 발광 소자(17G), 및 발광 소자(17B)를 예시하였지만, 발광 소자를 발광 디바이스라고 바꿔 말할 수 있다. 이와 마찬가지로 용량 소자를 용량 디바이스라고 바꿔 말하여도 좋다.

[0063] 또한 도 5의 (B)는 발광시킨 경우의 발광 장치의 단면도의 일례를 나타낸 것이다. 또한 도 5의 (B)의 파선으로 둘러싼 영역(15)을 확대한 도면에 상당하는 것이 도 5의 (A)이다. 하나의 화소 영역이 형성된 가요성 기판을 지지체(10) 위에 타일 모양으로 나란히 배치함으로써 표시면의 면적을 크게 할 수 있다. 도 5의 (B)에서는, 4개의 발광 패널이 수지(19)로 고정되어 있다. 예를 들어 풀 컬러 표시의 표시 장치를 얻기 위하여 하나의 가요성 기판 위에 적색의 발광 소자, 녹색의 발광 소자, 청색의 발광 소자를 매트릭스로 실장하여 화소 영역을 형성한 부분을 발광 패널(16a)로 한다. 또한 발광 패널(16a)과 인접한 발광 패널(16b), 발광 패널(16b)과 인접한 발광 패널(16c), 발광 패널(16c)과 인접한 발광 패널(16d) 각각을 도시하였다. 또한 4개의 발광 패널을 덮는 커버재(13)를 제공함으로써 화소 영역의 경계를 눈에 띄지 않게 한다. 커버재(13)는 불필요하면 특별히 제공하지 않아도 된다. 지지체(10)는 하우징, 지지 부재라고도 부를 수 있고, 적어도 일부에 곡면을 갖는 부재이다. 차량 내부에 표시 장치를 제공하는 경우, 지지체(10)는 플라스틱, 금속, 유리, 또는 고무이다. 또한 여기서는 지지체(10)가 판 형상을 갖는 경우를 나타내었지만, 적어도 일부에 곡면을 갖는 부재이면 좋다. 지지체(10) 위

에는 배선층을 제공하여도 좋고, 배선층에 포함되는 배선과 발광 패널의 전극은 전기적으로 접속되어 있다. 배선층은 배선과, 이 배선을 덮는 절연막과, 절연막에 제공된 개구를 통하여 배선과 접속되는 전극을 가져도 좋다. 배선층에 포함되는 배선은 보조 배선, 접속 배선, 전원선, 신호선, 또는 고정 전위선으로서 기능시킨다. 배선층의 배선은 공지의 기술을 사용하여 곡면을 갖는 지지체(10) 위에 형성하면 좋다. 예를 들어 은 페이스트를 선택적으로 형성하는 방법, 전치법, 또는 전사법을 사용하여 배선층을 지지체(10) 위에 제공하면 좋다.

[0064] 다음으로, 2개의 가요성 기판에 제공된 각 화소 영역을 나란히 배치하여 표시 장치를 제작하는 방법에 대하여 도 2를 사용하여 설명한다.

[0065] 도 2의 (A)는 가요성 기판(800) 위에 발광 다이오드 칩을 실장한 후, 레이저 광을 단부에 조사하는 단계의 단면 모식도이다. 미리 가요성 기판(800) 위에는 전극 또는 트랜지스터를 포함한 소자층(820)이 형성되어 있고, 복수 종류의 발광 다이오드 칩이 매트릭스로 등간격으로 배치되어 있다. 취급상 하나의 가요성 기판(800) 주연부(周緣部)에 소자층(820) 또는 발광 다이오드 칩을 제공하는 것은 어려우므로 주연부에는 소자가 형성되지 않은 영역이 있다. 그러므로 레이저 광을 조사하여, 소자층(820)에 대한 레이저 조사 라인(700)을 따라 소자층(820)의 일부(화소 영역의 단부)를 절제한다. 또한 소자층(820)에 대한 레이저 조사 라인(700)과 평행하게 이동시킨 위치에서 가요성 기판(800)의 일부를 절제한다. 또한 여기서는 소자층(820)이 LED를 포함하지 않는 것으로 가정하여 설명하였지만, 이에 특별히 한정되지 않고, LED를 포함한 소자층(820)이라고 하는 경우가 있다.

[0066] 조사 후의 상태를 도 2의 (B)에 나타내었다. 그리고, 레이저 광의 조사 위치의 깊이를 제어하면서 주사를 수행하여 도 2의 (C)에 나타낸 바와 같이 일부를 제거함으로써, 가요성 기판(800)의 단부면에 볼록부를 형성한다.

[0067] 그리고, 다른 쪽 기판(제 2 기판(801))에도 레이저 광을 조사하고, 소자층(821)에 대한 레이저 조사 라인과 제 2 기판(801)의 단부면에 대한 레이저 조사 라인의 위치를 어긋나게 함으로써, 제 2 기판(801)의 단부면에 오목부를 형성한다.

[0068] 그리고, 제 1 기판인 가요성 기판(800)과 제 2 기판(801)을 도 2의 (D)에 나타낸 바와 같이 결합함으로써 발광 다이오드 칩을 한 방향으로 등간격으로 배치할 수 있다. 이 단계에서의 상면도가 도 4에 상당한다.

[0069] 제 2 기판(801)의 오목부에 가요성 기판(800)의 볼록부를 끼워 넣음으로써 접착면이 증가되어 고정하기 쉬워진다. 또한 발광 다이오드 칩들 사이의 간격이 좁은 경우에는 발광 다이오드 칩이 한 방향으로 등간격으로 나란히 배치되도록 고정할 수 있다. 따라서 대면적의 표시 장치를 제작할 수 있다. 제 2 기판(801)에 제공된 소자층(821)을, 소자층(821)에 포함되는 배선 또는 전극과, 가요성 기판(800)에 제공된 소자층(820)에 포함되는 배선 또는 전극에 전기적으로 접속되는 구성으로 하여도 좋다.

[0070] 또한 레이저 조사를 수행하기 전의 표시 장치의 상면도가 도 3의 (A)이다. 도 3의 (A)에 나타낸 표시 장치에서는, 제 1 기판인 가요성 기판(801) 위에 화소 영역(702), 소스 드라이버 회로부(706), 및 게이트 드라이버 회로부(704)가 제공되어 있다. 이들 화소 영역(702), 소스 드라이버 회로부(706), 및 게이트 드라이버 회로부(704)는 가요성 기판(800) 위에 제공되는 소자층에 제공될 수 있다. 또한 소스 드라이버 회로부(706) 및 게이트 드라이버 회로부(704)를 구동 IC로서 실장하여도 좋다. 또한 화소 영역(702)에는 도 3의 (B)에 나타낸 바와 같이, 복수의 발광 다이오드 칩(17)이 제공되어 있다. 복수의 발광 다이오드 칩(17)은 3종류 또는 4종류의 발광 소자이고, 풀 컬러 표시의 표시 장치를 실현할 수 있도록 배치되어 있다. 또한 발광 다이오드 칩(17)은 소자층의 전극(21, 23)에 접속되어 있다.

[0071] 다음으로, 각 표시 장치의 제작 방법에 대하여 도 6의 (A1) 내지 도 14의 (D)를 사용하여 설명한다. 도 6의 (A1) 내지 도 14의 (D)에 나타낸 각 도면은 표시 장치의 제작 방법에 따른 공정의 각 단계에서의 사시도 및 단면도이다.

[0072] 또한 본 발명의 일 형태의 표시 장치의 제작 방법에 사용할 수 있는 LED 칩의 발광색은 특별히 한정되지 않는다. 예를 들어 백색광을 방출하는 LED 칩에도 적용할 수 있다. 또한 예를 들어 적색, 녹색, 청색의 가시광선의 파장 영역의 광을 방출하는 LED 칩에도 적용할 수 있다. 또한 예를 들어 근적외선, 적외선, 자외선의 파장 영역의 광을 방출하는 LED 칩에도 적용할 수 있다. 근적외선, 적외선, 자외선의 파장 영역의 광을 방출하는 LED 칩을 사용하는 경우에는, 1종류의 LED 칩만을 배치하고, 그 위에 색 변환층 또는 색 변환 필름을 중첩시켜 제공한다. 색 변환층 또는 색 변환 필름을 중첩시킬 때, 본 구성에서는, 가요성 기판(800)과 제 2 기판(801)의 경계 부근의 표시 장치의 표면에 단차가 거의 없기 때문에 색 변환층 또는 색 변환 필름의 표면에 요철이 생기지 않아 바람직하다.

[0073] 본 실시형태에서는 더블 헤테로 접합을 갖는 마이크로 LED에 대하여 설명한다. 다만 발광 다이오드에 특별한

한정은 없고, 예를 들어 양자 우물 접합을 갖는 마이크로 LED, 또는 나노 칼럼을 사용한 LED를 사용하여도 좋다.

[0074] 발광 다이오드의 광이 사출되는 영역의 면적은 $1mm^2$ 이하가 바람직하고, $10000\mu m^2$ 이하가 더 바람직하고, $3000\mu m^2$ 이하가 더 바람직하고, $700\mu m^2$ 이하가 더 바람직하다. 또한 상기 영역의 면적은 $1\mu m^2$ 이상이 바람직하고, $10\mu m^2$ 이상이 더 바람직하고, $100\mu m^2$ 이상이 더 바람직하다.

[0075] 또한 본 발명의 일 형태의 표시 장치에 사용할 수 있는 LED에 대해서는 상기 마이크로 LED에 한정되지 않는다. 예를 들어 광을 방출하는 영역의 면적이 $10000\mu m^2$보다 큰 발광 다이오드(미니 LED라고도 함)를 사용하여도 좋다. 또한 미니 LED란 평면에서의 직사각형의 적어도 하나의 변이 0.1mm 이상인 칩 크기를 갖는 발광 다이오드를 가리킨다.

[0076] 본 실시형태의 표시 장치는 금속 산화물층에 채널 형성 영역을 갖는 트랜지스터를 갖는 것이 바람직하다. 금속 산화물층이 사용된 트랜지스터는 소비 전력이 저감될 수 있다. 그러므로 마이크로 LED와 조합함으로써, 소비 전력이 매우 저감된 표시 장치를 실현할 수 있다. 또한 마이크로 LED란 평면에서의 직사각형의 적어도 하나의 변이 0.1mm 미만인 칩 크기를 갖는 발광 다이오드를 가리킨다.

[0077] LED 칩 기판에는 복수의 LED 칩이 형성된다. LED 칩 기판(900)의 일례를 도 6의 (A1) 및 (A2)에 나타내었다. 도 6의 (A1)은 LED 칩 기판(900)의 사시도이고, 도 6의 (A2)는 도 6의 (A1)의 일점쇄선 ×1-X2를 따르는 단면도이다. LED 칩에서는, 기판(71A) 위에 n형 반도체층, 발광층, 및 p형 반도체층을 갖는 반도체층(81), 캐소드로서 기능하는 전극(85), 및 애노드로서 기능하는 전극(87)이 형성되어 있다. LED 칩 기판(900)에는 복수의 LED 칩이 형성되고, LED 칩 기판(900)을 LED 칩 구획(51A)을 따라 분리함으로써 복수의 LED 칩을 제작할 수 있다.

[0078] LED 칩 기판(900)의 기판(71A)을 연삭하여, 목적의 두께가 될 때까지 기판(71A)을 얇게 한다(도 6의 (B1) 및 (B2)). 기판(71A)의 두께를 얇게 함으로써 각 LED 칩으로 분리하기 쉬워진다. 또는 연삭을 수행하지 않고 레이저 광을 조사함으로써 LED 칩 기판(900)으로부터 기판(71A)을 제거하여도 좋다.

[0079] 연삭에 대하여 자세히 설명한다. 먼저, LED 칩 기판(900)의 전극(85) 및 전극(87) 측을 플레이트(903)에 접합시킨다. 접합된 LED 칩 기판(900) 및 플레이트(903)를 테이블(905) 위에 놓는다. 이때, 플레이트(903) 측을 테이블(905)에 접촉시키고, 진공 척으로 LED 칩 기판(900) 및 플레이트(903)를 테이블(905)에 고정한다. 이어서, 테이블(905)을 테이블(905) 면 내에서 회전시키면서 숫돌 휠(909)에 제공된 숫돌(907)을 접촉시켜 기판(71A)을 연삭함으로써, 기판(71)이 된다. 연삭할 때는 숫돌 휠(909) 및 숫돌(907)을 회전시켜도 좋다.

[0080] 이어서, 연마제(슬러리라고도 함)를 사용하여 연삭면을 연마하여, 기판(71) 표면을 평탄하게 하는 것이 바람직하다(도 7의 (A1) 및 (A2)). 기판(71)의 표면을 평탄하게 함으로써 이후의 공정의 수율이 저하되는 것을 억제할 수 있다.

[0081] 또한 연삭 및 연마를 수행할 때는 전극(85) 및 전극(87) 측에 보호를 목적으로 하는 필름(901)을 제공하고 고정한 후에 연마를 수행하는 것이 바람직하다(도 6의 (B2) 참조). 연마를 수행한 후에는 필름(901)을 제거한다.

[0082] 다음으로, 전극(85) 및 전극(87) 측에 제 1 필름(919)을 제공하고, LED 칩 기판(900) 및 제 1 필름(919)을 제 1 고정구(921)에 고정한다(도 7의 (B1) 및 (B2)). 제 1 필름(919)으로서 당기면 연장되는 성질을 갖는 필름(확장(expand) 필름이라고도 불림)을 사용하는 것이 바람직하다. 제 1 필름(919)으로서 염화 바이닐 수지, 실리콘(silicone) 수지, 폴리올레핀 수지를 사용할 수 있다. 또한 제 1 필름(919)은 표면에 접착제가 제공되고, 광이 조사되면 그 접착력이 약해지는 성질을 갖는 것이 바람직하다. 구체적으로는, 제 1 필름(919)으로서 자외광이 조사되면 그 접착력이 약해지는 필름을 적합하게 사용할 수 있다. 제 1 고정구(921)로서 예를 들어 도 7의 (B1)에 나타낸 바와 같은 링 형상의 지그를 적합하게 사용할 수 있다.

[0083] 다음으로, LED 칩 기판(900)의 LED 칩 구획(51A)을 따라 스크라이브 라인(911)을 형성한다(도 8의 (A1) 및 (A2)). 스크라이브 라인(911)의 형성에는 머신 스크라이빙법(machine scribing method)을 사용할 수 있다. 머신 스크라이빙법에서는, 스크라이빙 툴을 기판(71)에 댐으로써 기계적으로 기판(71)에 홈(스크라이브 라인, 기준선이라고도 함)을 형성한다. 스크라이빙 툴로서 다이아몬드 칼을 사용할 수 있다.

[0084] 또한 스크라이브 라인(911)의 형성에는 레이저 스크라이빙법을 사용하여도 좋다. 레이저 스크라이빙법은 레이저 광을 기판(71)에 조사하여 국소적으로 가열한 후, 급속히 냉각함으로써 발생하는 열응력에 의하여 기판(71)에 변질층을 발생시켜 스크라이브 라인(911)을 형성하는 방법이다. 레이저 스크라이빙법에서는 스크라이브 라

인(911)을 기판(71) 표면에 형성하여도 좋고, 기판(71) 표면보다 내측에 형성하여도 좋다. 머신 스크라이빙법에서는 스크라이빙 툴이 마모하기 때문에 스크라이빙 툴의 교환이 필요하지만, 레이저 스크라이빙법에서는 스크라이빙 툴의 교환이 불필요하다.

[0085] 또는 블레이드 다이싱법을 사용하여 LED 칩 구획(51A)을 따라 기판(71)을 절단하여도 좋다. 블레이드 다이싱법에서는 칼(블레이드라고도 함)을 고속 회전시켜 대상물에 슬릿을 형성할 수 있고, 칼에는 다이아몬드를 사용할 수 있다. 블레이드 다이싱법을 사용하는 경우에는, 기판(71)의 두께 방향의 도중까지 슬릿을 형성하는 하프컷으로 하여도 좋고, 기판(71) 및 반도체층(81)을 두께 방향으로 완전히 절단하는 풀컷으로 하여도 좋다.

[0086] 다음으로, LED 칩 기판(900)을 각 LED 칩으로 분리한다. 예를 들어 개구부(914)를 갖는 받침대(913) 위에 LED 칩 기판(900)을 놓고, 스크라이브 라인(911)을 따라 블레이드(915)를 박음으로써 LED 칩 기판(900)을 각 LED 칩으로 분리할 수 있다(도 8의 (B1) 및 (B2)). 또는 경사 각도가 서로 다른 면이 제공된 롤러들 사이에 LED 칩 기판(900)을 끼워 각 LED 칩으로 분리하여도 좋다. 또한 각 LED 칩으로 분리할 때는, 기판(71) 측에 보호를 목적으로 하는 시트(923)(스크라이빙 시트라고도 함)를 제공한 후에 각 LED 칩으로 분리하여도 좋다. 각 LED 칩으로 분리한 후의 LED 칩 기판(900)을 도 9의 (A1) 및 (A2)에 나타내었다.

[0087] 다음으로, 제 1 필름(919)을 당겨 각 LED 칩(51)으로 분리함으로써 LED 칩(51)들 사이의 간격을 넓힌다(도 9의 (B1) 및 (B2)). LED 칩(51)들 사이의 간격을 넓힘으로써 그 후의 처리가 용이해진다. LED 칩(51)을 분리하기 위해서는, 예를 들어 LED 칩(51)이 제공된 영역보다 면적이 큰 플레이트(924)를 제 1 필름(919) 측으로부터 LED 칩(51) 측으로 밀어올림으로써 제 1 필름(919)이 당겨져 각 LED 칩(51)으로 분리할 수 있다.

[0088] 다음으로, 제 2 필름(927)을 제 2 고정구(925)에 고정하고, 제 2 필름(927) 및 제 2 고정구(925)를 기판(71) 측에 제공한다(도 10의 (A1) 및 (A2)).

[0089] 또한 이미 분리된 LED 칩(51)을 사용하는 경우에는, 표시 장치의 제작을 도 10의 (A1) 및 (A2)에 나타낸 공정부터 시작하여도 좋다. 분리된 LED 칩(51)의 기판(71) 측에 제 2 필름(927)을 제공하고, 제 2 필름(927)을 제 2 고정구(925)에 고정한 후, 이후 설명하는 공정으로 넘어갈 수 있다. 이때 도 10의 (A1) 및 (A2)에 나타낸 바와 같이, 각 LED 칩(51)들 사이에 간격을 두면, 이후의 실장 공정의 정밀도가 높아져 표시 장치를 높은 수율로 제작할 수 있기 때문에 바람직하다. 또한 제 2 필름(927) 내에 다수의 LED 칩(51)을 매트릭스로 배치함으로써 이후의 실장 공정의 제조 비용을 절감할 수 있다.

[0090] 다음으로 제 1 필름(919) 측에서 자외선을 조사하여 제 1 필름(919) 및 제 1 고정구(921)로부터 LED 칩(51)을 분리한다(도 10의 (B1) 및 (B2)). 상술한 LED 칩을 분리하는 공정에서 제 1 필름(919)이 늘어남으로써 제 1 필름(919)이 휘는 경우가 있다. LED 칩(51)을 제 1 필름(919)으로부터 분리하고 제 2 필름(927)에 고정함으로써, 제 2 필름(927)의 휨을 줄일 수 있다. 또한 제 2 필름(927)의 휨을 줄임으로써, 이후의 실장 공정의 정밀도를 높여 표시 장치를 높은 수율로 제작할 수 있다.

[0091] 제 2 필름(927)으로서 탄성을 갖는 필름을 사용하는 것이 바람직하다. 탄성을 갖는 필름은 힘이 가해지면 변형하고, 가해지는 힘이 없어지면 원래의 형상으로 돌아가려고 한다. 제 2 필름(927)으로서 인장 탄성률이 높은 필름을 적합하게 사용할 수 있다. 제 2 필름(927)으로서 폴리아마이드 수지, 폴리이미드 수지, 폴리에틸렌나프탈레이트 수지를 사용할 수 있다. 또한 제 2 필름(927)은 내열성이 높은 것이 바람직하다. 또한 제 2 필름(927)의 표면에 접착제를 제공하여, 제 2 필름(927)에 LED 칩 기판(900)을 고정할 수 있다. 제 2 고정구(925)로서 예를 들어 도 10의 (B1)에 나타낸 바와 같은 링 형상의 지그를 적합하게 사용할 수 있다.

[0092] 여기서 LED 칩(51)의 검사를 수행하는 것이 바람직하다. LED 칩(51)의 검사로서 외관 검사를 사용할 수 있다. 또한 전극(85)과 전극(87) 사이에 전압을 인가하여 LED 칩(51)으로부터의 발광 상태를 검사하여도 좋다. 검사에서 불량 판정된 LED 칩(51)에 관해서는 제 2 필름(927) 내에서의 위치 정보를 취득하는 것이 바람직하다. 불량품의 위치 정보를 취득함으로써, 이후의 실장 공정에서 불량품을 실장 대상에서 제외할 수 있다.

[0093] 다음으로, 도전성 페이스트, 예를 들어 땜납을 사용하여 가요성 기판(800)에 LED 칩(51)을 실장하는 방법에 대하여 설명한다.

[0094] 가요성 기판(800)에 LED 칩(51)을 실장하는 공정에 사용할 수 있는 장치(950)의 일례를 도 11 및 도 12에 나타내었다. 도 11은 장치(950)의 사시도이고, 도 12는 장치(950)의 구성을 나타낸 개략도이다. 장치(950)는 스테이지(951)와, X축용 단축 로봇(953)과, Y축용 단축 로봇(955)과, 파지 기구(959)와, 압출 기구(929)와, 제어 장치(961)를 갖는다.

[0095] 스테이지(951)는 가요성 기판(800)을 고정하는 기능을 갖는다. 가요성 기판(800)의 고정에는 예를 들어 진공 흡착 기구를 사용할 수 있다. 스테이지(951)는, 단축 로봇(953) 및 단축 로봇(955)에 의하여, 가요성 기판(800) 표면과 평행한 면상을 XY방향으로 움직일 수 있다.

[0096] 파지 기구(959)는 LED 칩(51) 및 제 2 필름(927)을 고정하는 제 2 고정구(925)를 파지한다. 또한 파지 기구(959)는 LED 칩(51) 및 제 2 필름(927)을 고정한 제 2 고정구(925)를 임의의 위치로 이동하는 기능을 갖는다.

[0097] 압출 기구(929)는 상하로 움직이고, LED 칩(51)을 가요성 기판(800)에 배치하는 기능을 갖는다. 압출 기구(929)는 기둥 형상(원기둥 형상, 다각 기둥 형상을 포함함)을 갖고, LED 칩(51)과 접촉하는 측이 가늘게 된 형상이어도 좋다. LED 칩(51)과 접촉하는 압출 기구(929) 끝의 직경은 LED 칩(51)의 폭보다 작은 것이 바람직하다.

[0098] 제어 장치(961)는 단축 로봇(953), 단축 로봇(955), 파지 기구(959), 압출 기구(929)를 각각 제어하는 기능을 갖는다. 또한 제어 장치(961)는 상술한 LED 칩(51)의 검사 공정에서 불량품으로 판정된 LED 칩의 위치 정보를 취득한다. 제어 장치(961)가 불량품의 위치 정보를 취득함으로써 불량품을 실장 대상에서 제외할 수 있다.

[0099] 장치(950)에는 카메라(957)의 위치 맞춤 기구를 제공하는 것이 바람직하다. 가요성 기판(800)에 제공된 얼라인먼트 마커를 기준으로 하여 제 2 고정구(925)의 위치를 제어한다.

[0100] 가요성 기판(800)에 LED 칩(51)을 실장하는 방법에 대하여 도 13 및 도 14를 사용하여 자세히 설명한다.

[0101] 먼저, 제 2 필름(927)에 고정된 복수의 LED 칩(51)과, 가요성 기판(800)을 대향시킨다. 대향시킬 때는, LED 칩(51)의 윤곽을 카메라(957)로 검지하여 LED 칩(51)의 위치 정보를 취득하는 것이 바람직하다. LED 칩(51)의 위치 정보에 의거하여, 파지 기구(959)로 LED 칩(51)의 위치를 조정함으로써, LED 칩(51)의 전극(85) 및 전극(87)과, 가요성 기판(800) 위의 전극(21) 및 전극(23)의 위치를 맞춘다(도 13의 (A)). 파지 기구(959)는 가요성 기판(800) 표면과 평행한 면상을 X방향, Y방향, 및 Θ방향으로 움직일 수 있는 것이 바람직하다. X방향, Y방향, 및 Θ방향으로 움직임으로써 LED 칩(51)의 전극(85) 및 전극(87)의 위치와, 가요성 기판(800) 위의 전극(21) 및 전극(23)의 위치를 높은 정밀도로 맞출 수 있다.

[0102] 또한 도 12에는, 카메라(957)를 제 2 필름(927) 위쪽에 배치하고, 제 2 필름(927) 위쪽에서 LED 칩(51)의 전극(85) 및 전극(87)의 위치를 검지하는 구성을 나타내었지만, 본 발명의 일 형태는 이에 한정되지 않는다. 가요성 기판(800) 아래쪽에 카메라(미도시)를 더 배치하고, 가요성 기판(800) 아래쪽에서 LED 칩(51)의 전극(85) 및 전극(87)의 위치, 및 가요성 기판(800) 위의 전극(21) 및 전극(23)의 위치를 검지하는 구성으로 하여도 좋다.

[0103] 다음으로 압출 기구(929)를 제 2 필름(927) 측으로부터 가요성 기판(800) 방향으로 밀어 전극(85)과 전극(21), 전극(87)과 전극(23)을 각각 접촉시킨다. 이어서, 압출 기구(929)에 초음파를 인가하여, 전극(85)과 전극(21), 전극(87)과 전극(23)을 각각 압착시킨다(도 13의 (B)). 또는 압출 기구(929)를 가열하여, 전극(85)과 전극(21), 전극(87)과 전극(23)을 각각 열 압착하여도 좋다. 또는 초음파 및 열을 사용하여 압착하여도 좋다. 또한 압출 기구(929)를 가열하는 경우에는, 압출 기구(929)의 온도를 제 2 필름(927)의 내열 온도 이하로 하는 것이 바람직하다. 압출 기구(929)의 온도를 제 2 필름(927)의 내열 온도 이하로 함으로써 제 2 필름(927)이 변형하여 휘는 것을 억제할 수 있다.

[0104] 압출 기구(929)를 도 12에 나타낸 유닛(963)에 접속한다. 유닛(963)은 초음파 발진기를 갖고, 압출 기구(929)에 초음파를 인가할 수 있다. 또는 유닛(963)은 가열 기구를 갖고, 압출 기구(929)에 열을 가할 수 있다. 또는 유닛(963)은 초음파 발진기 및 가열 기구를 갖고, 압출 기구(929)에 초음파를 인가함과 함께 열을 가하여도 좋다. 유닛(963)은 제어 장치(961)에 접속되고, 제어 장치(961)는 초음파의 인가, 가열의 타이밍을 제어한다.

[0105] 또한 전극(21) 및 전극(23) 위에 각각 도전성 범프를 제공하고, 이 범프 위에 LED 칩(51)을 접촉시켜도 좋다.

[0106] 다음으로, 압출 기구(929)를 제 2 필름(927)으로부터 뗀다(도 13의 (C)). 전극(85)과 전극(21), 전극(87)과 전극(23)이 각각 압착됨으로써 전극(21) 위 및 전극(23) 위에 실장된 LED 칩(51)은 제 2 필름(927)으로부터 분리된다. 제 2 필름(927) 표면에 제공된 접착제의 접착력은 전극(85)과 전극(21), 전극(87)과 전극(23)의 압착력보다 작은 것이 바람직하다. 압착력보다 접착력이 약한 접착제를 제 2 필름(927)에 사용함으로써, 가요성 기판(800)에 LED 칩(51)을 효율적으로 실장할 수 있어 표지 장치의 제조 비용을 절감할 수 있다.

[0107] 여기서 제 2 필름(927)이 휘면, LED 칩(51)의 전극(85) 및 전극(87)과, 가요성 기판(800) 위의 전극(21) 및 전극(23)의 위치를 맞추기 어려워져, 전극(85) 및 전극(87)과, 전극(21) 및 전극(23) 사이의 도통 불량이 발생하는 경우가 있다. 본 발명의 일 형태에서는 제 2 필름(927)은 탄성을 갖고, 압출 기구(929)를 제 2 필름(927)으

로부터 떼면 제 2 필름(927)은 원래의 형상으로 돌아갈 수 있다. 제 2 필름(927)이 원래의 형상으로 돌아감으로써 제 2 필름(927)이 휘는 것을 억제할 수 있어, 전극(85) 및 전극(87)의 위치와, 전극(21) 및 전극(23)의 위치를 높은 정밀도로 맞출 수 있다. 제 2 필름(927)의 인장 탄성률은 3GPa 이상 18GPa 이하가 바람직하고, 5GPa 이상 16GPa 이하가 더 바람직하고, 7GPa 이상 14GPa 이하가 더 바람직하다. 제 2 필름(927)의 인장 탄성률을 상술한 범위로 함으로써, LED 칩(51)을 전극(21) 및 전극(23)과 접촉시킬 때는 제 2 필름(927)은 적당히 늘어나며, LED 칩(51)의 위치를 맞출 때는 제 2 필름(927)의 휨을 줄일 수 있으므로, 표시 장치를 높은 수율로 제작할 수 있고 또한 제조 비용을 절감할 수 있다.

[0108] 다음으로, 제 2 필름(927)에 고정된 LED 칩(51)과, LED 칩(51)이 제공되지 않은 전극(21) 및 전극(23)의 위치를 맞춘다(도 14의 (A)). 위치를 맞출 때, 스테이지(951), 파지 기구(959), 및 압출 기구(929) 중 어느 하나 이상을 움직이는 구성으로 할 수 있다. 스테이지(951), 파지 기구(959), 및 압출 기구(929) 중 어느 2개 이상을 움직이는 구성으로 하면 더 바람직하다. 스테이지(951), 파지 기구(959), 및 압출 기구(929) 중 어느 2개 이상을 움직이는 구성으로 함으로써, LED 칩(51)의 전극(85) 및 전극(87)과, 가요성 기판(800) 위의 전극(21) 및 전극(23)의 위치 맞춤 정밀도를 높일 수 있다.

[0109] 다음으로 압출 기구(929)를 제 2 필름(927) 측으로부터 가요성 기판(800) 방향으로 밀어 전극(85)과 전극(21), 전극(87)과 전극(23)을 각각 접촉시킨다. 이어서, 전극(85)과 전극(21), 전극(87)과 전극(23)을 각각 압착시킨다(도 14의 (B)). 이어서, 압출 기구(929)를 제 2 필름(927) 위로 움직인다. 이에 의하여, 전극(21) 위 및 전극(23) 위에 실장된 LED 칩(51)은 제 2 필름(927)으로부터 분리된다(도 14의 (C)).

[0110] 상술한 동작을 반복하여, 가요성 기판(800)의 화소 영역의 전체 면에 LED 칩을 실장한다. 또한 LED 칩(51)의 검사 공정에서 불량품으로 판정된 LED 칩(51B)은 그 위치 정보가 제어 장치(961)에 의하여 취득되어 있기 때문에 가요성 기판(800)에 실장되지 않는다(도 14의 (C) 및 (D)). 불량품의 LED 칩의 위치를 제어 장치(961)가 취득함으로써 양품의 LED 칩(51)만을 가요성 기판(800)에 실장할 수 있다. 또한 실장 후에, 질소 분위기하에서 리플로를 수행하여 땜납을 용해시켜 합금을 생성하는 공정을 추가하여도 좋다.

[0111] 본 발명의 일 형태의 표시 장치의 제작 방법에서는, 상이한 파장 영역의 색의 광을 방출하는 복수 종류의 LED 칩(51)을 가요성 기판(800) 위에 제공할 수도 있다. 예를 들어 적색의 파장 영역의 광(이하, 적색광이라고 기재함)을 방출하는 LED 칩(51), 녹색의 파장 영역의 광(이하, 녹색광이라고 기재함)을 방출하는 LED 칩(51), 및 청색의 파장 영역의 광(이하, 청색광이라고 기재함)을 방출하는 LED 칩(51)을 가요성 기판(800) 위에 제공하는 경우에 대하여 설명한다. 적색광을 방출하는 복수의 LED 칩(51)이 고정된 제 2 필름(927) 및 제 2 고정구(925)를 사용하여, 상기 LED 칩(51)을 가요성 기판(800) 위에 실장한다. 다음으로, 녹색광을 방출하는 복수의 LED 칩(51)이 고정된 제 2 필름(927) 및 제 2 고정구(925)를 사용하여, 상기 LED 칩(51)을 가요성 기판(800) 위에 실장한다. 다음으로, 청색광을 방출하는 복수의 LED 칩(51)이 고정된 제 2 필름(927) 및 제 2 고정구(925)를 사용하여, 상기 LED 칩(51)을 가요성 기판(800) 위에 실장한다. 이와 같이 함으로써, 가요성 기판(800) 위에 적색광을 방출하는 LED 칩(51), 녹색광을 방출하는 LED 칩(51), 및 청색광을 방출하는 LED 칩(51)을 제공할 수 있다. 또한 LED 칩을 실장하는 순서는 종류에 따라 특별히 한정되지 않는다.

[0112] 또한 LED 칩(51)이 제 2 필름(927)과 제 2 고정구(925)의 세트 하나로부터 가요성 기판(800)에 실장되는 예를 나타내었지만, 본 발명의 일 형태는 이에 한정되지 않는다. LED 칩(51)이 제 2 필름(927)과 제 2 고정구(925)의 세트 복수로부터 실장되는 구성으로 하여도 좋다. 이와 같은 구성으로 함으로써, 표시 장치를 높은 생산성으로 제작할 수 있다. LED 칩(51)이 단색 발광인 경우, LED 칩(51)이 부화소로서 기능하고, 복수 종류의 LED 칩(51)이 하나의 화소를 구성하고, 이 화소가 매트릭스로 배치된 것이 화소 영역을 구성한다. LED 칩(51)이 복수의 발광 소자를 갖는 경우, 복수의 발광 소자가 부화소로서 기능하고, 하나의 LED 칩(51)이 화소를 구성한다.

[0113] 본 실시형태에서는 압출 기구(929)를 사용하는 예를 나타내었지만, 이에 특별히 한정되지 않고, 레이저 광을 선택적으로 조사하여 레이저 어블레이션시킴으로써 가요성 기판(800)의 화소 영역 전체 면에 LED 칩을 실장하는 장치를 사용하여도 좋다.

[0114] 그리고, 화소 영역의 전체 면에 LED 칩이 실장된 가요성 기판(800)을 수지(19)를 사용하여 곡면을 갖는 지지체에 접착하여 고정함으로써, 표시 장치를 얻을 수 있다.

[0115] 면적을 크게 하기 위해서는, 복수 개의 가요성 기판(800)을 나란히 배치함으로써, m(m은 2 이상의 자연수임)행 n(n은 1 이상의 자연수임)열의 화소 영역을 하나의 표시면으로 하는 표시 장치를 제작할 수 있다.

[0116] 여기까지가 표시 장치의 제작 방법에 대한 설명이다.

[0117] 또한 도 5의 (B)에서는, 곡면을 갖는 지지체(10)의 볼록면 측에 발광 패널을 제공한 예를 나타내었지만, 이에 특별히 한정되지 않는다. 도 15에 도 5의 (B)의 구성의 변형예를 나타내었다.

[0118] 도 15의 표시 장치에서, 제 5 발광 패널(16e), 제 6 발광 패널(16f), 제 7 발광 패널(16g), 및 제 8 발광 패널(16h)이 나란히 배치되고, 지지체(11)의 오목면 측에 고정되어 있다. 또한 여기서는 도 5의 (B)와 혼동되지 않도록 제 5 발광 패널(16e)이라고 하지만, 실질적으로는 제 1 발광 패널에 상당한다. 도 15에 나타낸 표시 장치에서는 커버재(13)의 재료는 투광성을 갖는 것이 바람직하다. 지지체(11)는 곡면을 갖는다. 제 5 발광 패널(16e)의 발광 방향(14b)은 도 5의 (B)와는 다른 방향이다.

[0119] 또한 도 5의 (A), (B), 및 도 15에서는 곡률 반경이 균일한 지지체를 나타내었지만, 이에 특별히 한정되지 않고, 면 전체가 곡면을 갖는 표시면이 아니라, 차량 내부의 부재 구성(대시 보드, 천장, 필러, 유리창, 핸들, 좌석 시트, 또는 문의 내측 부분)에 맞추어 일부가 평탄한 표시면이어도 좋고, 볼록 형상과 오목 형상이 혼재하는 표시면이어도 좋다. 예를 들어 본 발명의 일 형태의 표시 장치는 차량의 내벽, 구체적으로는 대시 보드 또는 천장 또는 벽에 설치할 수 있다. 본 발명의 일 형태의 표시 장치는 대면적의 표시 영역을 갖는 표시면으로 할 수 있으므로, 면적이 비교적 큰 지도를 표시할 수도 있고, 자동차 이외의 탈것(항공기 또는 잠수함)의 내비게이션 장치로서도 사용할 수 있다.

[0120] 또한 표시면이 터치 센서를 갖는 경우, 운전자의 손가락으로 표시면을 터치 조작할 수 있게 된다. 그러므로, 터치 센서를 갖는 표시 장치는 차량용 조작 장치라고 할 수도 있다.

[0121] 가요성 기판은 유리 기판보다 손상을 받기 쉽다. 손가락으로 터치하거나 손가락을 근접시켜 입력 조작을 하는 휴대 정보 단말기에서, 특히 터치 패널을 탑재하는 경우에는, 오염(피지)의 부착, 손톱으로 인한 흠집이 생기지 않도록 하기 위한 표면 보호막을 제공하는 것이 바람직하다.

[0122] 차량 내부에 설치하는 표시 장치에 대해서도, 손가락으로 터치하거나 손가락을 근접시켜 입력 조작을 하기 때문에, 손상 내성이 우수한 보호막을 표시 장치의 가장 바깥쪽 면에 제공하는 것이 바람직하다. 보호막으로서는, 광학적으로 양호한 특성(높은 가시광 투과율 또는 높은 적외광 투과율)을 갖는 산화 실리콘막을 사용한다. 보호막을 제공함으로써 필름의 손상, 오염을 방지할 수 있다. 또한 보호막으로서는 DLC(diamond like carbon), 알루미나(AlOx), 폴리에스터계 재료, 또는 폴리카보네이트계 재료를 사용하여도 좋다. 또한 보호막에는, 가시광에 대하여 투과율이 높은 것에 더하여 경도(硬度)가 높은 재료를 사용하는 것이 적합하다.

[0123] 또한 보호막을 도포법에 의하여 형성하는 경우, 곡면을 갖는 지지체에 표시 장치를 고정하기 전에 형성할 수도 있고, 곡면을 갖는 지지체에 표시 장치를 고정한 후에 형성할 수도 있다.

[0124] 상술한 바와 같이, 본 발명의 일 형태의 구성으로 함으로써, 표시 품질이 높은 표시 장치를 제공할 수 있다. 또는 본 발명의 일 형태의 구성으로 함으로써, 표시 장치의 설계 자유도가 높아져, 표시 장치의 디자인성을 향상시킬 수 있다.

[0125] 본 실시형태는 적어도 그 일부를 본 명세서에 기재된 다른 실시형태와 적절히 조합하여 실시할 수 있다.

[0126] (실시형태 3)

[0127] 본 실시형태에서는, 실시형태 2에 나타낸 LED 칩(51)의 구성에 대하여 설명한다. LED 칩(51)은 발광 다이오드 칩이라고 하는 경우도 있다.

[0128] LED 칩은 발광 다이오드를 갖는다. 발광 다이오드의 구성은 특별히 한정되지 않고, MIS(Metal Insulator Semiconductor) 접합이어도 좋고, PN 접합 또는 PIN 접합을 갖는 호모 구조, 헤테로 구조, 또는 더블 헤테로 구조를 사용할 수 있다. 또한 초격자 구조, 양자 효과가 발생하는 박막을 적층한 단일 양자 우물 구조 또는 다중 양자 우물(MQW: Multi Quantum Well) 구조이어도 좋다. 또한 나노 칼럼을 사용한 LED 칩을 사용하여도 좋다.

[0129] LED 칩의 예를 도 16의 (A) 및 (B)에 나타내었다. 도 16의 (A)는 LED 칩(51)의 단면도, 도 16의 (B)는 LED 칩(51)의 상면도를 나타낸 것이다. LED 칩(51)은 반도체층(81)을 갖는다. 반도체층(81)은 n형 반도체층(75)과 n형 반도체층(75) 위의 발광층(77)과, 발광층(77) 위의 p형 반도체층(79)을 갖는다. p형 반도체층(79)의 재료로서는, 발광층(77)보다 밴드 갭 에너지가 크고, 발광층(77)에 캐리어를 가둘 수 있는 재료를 사용할 수 있다. 또한 LED 칩(51)은 n형 반도체층(75) 위에 캐소드로서 기능하는 전극(85)과, p형 반도체층(79) 위에 콘택트 전극으로서 기능하는 전극(83)과, 전극(83) 위에 애노드로서 기능하는 전극(87)이 제공된다. 또한 전극(83)의 상면 및 측면이 절연층(89)으로 덮여 있는 것이 바람직하다. 절연층(89)은 LED 칩(51)의 보호막으로서 기능한다.

[0130] 반도체층(81)의 확대도의 예를 도 16의 (C)에 나타내었다. 도 16의 (C)에 나타낸 바와 같이, n형 반도체층(75)은 기판(71) 측의 n형 콘택트층(75a)과 발광층(77) 측의 n형 클래드층(75b)을 가져도 좋다. p형 반도체층(79)은 발광층(77) 측의 p형 클래드층(79a)과 p형 클래드층(79a) 위의 p형 콘택트층(79b)을 가져도 좋다.

[0131] 발광층(77)은 장벽층(77a)과 우물층(77b)이 복수 회 적층된 다중 양자 우물(MQW) 구조를 사용할 수 있다. 장벽층(77a)은 우물층(77b)보다 밴드 갭 에너지가 큰 재료를 사용하는 것이 바람직하다. 이와 같은 구성으로 함으로써, 에너지를 우물층(77b)에 가둘 수 있으므로 양자 효율이 향상되어 LED 칩(51)의 발광 효율을 향상시킬 수 있다.

[0132] 페이스 업형 LED 칩(51)에서, 전극(83)에는 광을 투과시키는 재료를 사용할 수 있고, 예를 들어 ITO(In_2O_3-SnO_2), AZO(Al_2O_3-ZnO), In-Zn 산화물(In_2O_3-ZnO), GZO(GeO_2-ZnO), ICO(In_2O_3-CeO_2)을 사용할 수 있다. 페이스 업형 LED 칩(51)에서는 광이 주로 전극(87) 측에 사출된다. 페이스 다운형의 LED 칩(51)에서, 전극(83)에는 광을 반사하는 재료를 사용할 수 있고, 예를 들어 은, 알루미늄, 또는 로듐을 사용할 수 있다. 페이스 다운형의 LED 칩(51)에서는 광이 주로 기판(71) 측에 사출된다.

[0133] 기판(71)으로서는, 사파이어 단결정(Al_2O_3), 스피넬 단결정($MgAl_2O_4$), ZnO 단결정, $LiAlO_2$ 단결정, $LiGaO_2$ 단결정, MgO 단결정으로 대표되는 산화물 단결정, Si 단결정, SiC 단결정, GaAs 단결정, AlN 단결정, GaN 단결정, ZrB_2로 대표되는 붕소화물 단결정을 사용할 수 있다. 페이스 다운형 LED 칩(51)에서, 기판(71)은 광을 투과시키는 재료를 사용하는 것이 바람직하고, 예를 들어 광을 투과시키는 사파이어 단결정을 사용할 수 있다.

[0134] 기판(71)과 n형 반도체층(75) 사이에 버퍼층(미도시)을 제공하여도 좋다. 버퍼층은 기판(71)과 n형 반도체층(75)의 격자 상수의 차이를 완화하는 기능을 갖는다.

[0135] 발광 다이오드 칩(17)으로서 사용할 수 있는 LED 칩(51)은 도 16의 (A)에 나타낸 바와 같은 전극(85) 및 전극(87)이 같은 면 측에 배치되는 수평 구조인 것이 바람직하다. LED 칩(51)의 전극(85) 및 전극(87)이 같은 면 측에 제공됨으로써, 전극(21) 및 전극(23)의 접속이 용이해지고, 전극(21) 및 전극(23)의 구조를 간이하게 할 수 있다. 또한 발광 다이오드 칩(17)으로서 사용할 수 있는 LED 칩(51)은 페이스 다운형인 것이 바람직하다. 페이스 다운형 LED 칩(51)을 사용함으로써, LED 칩(51)으로부터 사출되는 광이 효율적으로 표시 장치의 표시면 측에 사출되어, 휘도가 높은 표시 장치로 할 수 있다. LED 칩(51)으로서 시판되는 LED 칩을 사용하여도 좋다.

[0136] 백색 발광을 얻기 위해서는, 형광체층을 사용한다. 형광체층이 갖는 형광체로서는, 형광체가 표면에 인쇄 또는 도포된 유기 수지층, 형광체가 혼합된 유기 수지층을 사용할 수 있다. 형광체층은 LED 칩(51)이 사출하는 광에 의하여 여기되고, LED 칩(51)의 발광색의 보색의 광을 사출하는 재료를 사용할 수 있다. 이와 같은 구성으로 함으로써, 발광 다이오드 칩(17)이 사출하는 광과 형광체가 방출하는 광이 혼합되어 형광체층으로부터 백색광이 사출될 수 있다.

[0137] 예를 들어, 청색광을 사출하는 LED 칩(51)과 청색의 보색인 황색광을 사출하는 형광체를 사용함으로써, 형광체층으로부터 백색광이 사출되는 구성으로 할 수 있다. 청색광을 사출 가능한 LED 칩(51)으로서는, 13족 질화물계 화합물 반도체로 이루어지는 다이오드가 대표적이고, 일례로서는 $In_xAl_yGa_{1-x-y}N$(x은 0 이상 1 이하, y는 0 이상 1 이하, x+y는 0 이상 1 이하)의 식으로 나타내어지는 GaN계를 갖는 다이오드가 있다. 청색광에 의하여 여기되고 황색광을 사출하는 형광체의 대표적인 예로서는, $Y_3Al_5O_{12}$:Ce(YAG:Ce), $(Ba,Sr,Mg)_2SiO_4$:Eu, Mn이 있다.

[0138] 예를 들어, 청록색광을 사출하는 LED 칩(51)과, 청록색의 보색인 적색광을 사출하는 형광체를 사용하여, 형광체층으로부터 백색광이 사출되는 구성으로 할 수 있다.

[0139] 형광체층은 복수 종류의 형광체를 가져도 좋고, 상기 형광체 각각이 상이한 색의 광을 사출하는 구성으로 할 수도 있다. 예를 들어, 청색광을 사출하는 LED 칩(51)과, 적색광을 사출하는 형광체, 녹색광을 사출하는 형광체를 사용하여, 형광체층으로부터 백색광이 사출되는 구성으로 할 수 있다. 청색광에 의하여 여기되고 적색광을 사출하는 형광체의 대표적인 예로서는 (Ca,Sr)S:Eu, $Sr_2Si_7Al_3ON_{13}$:Eu가 있다. 청색광에 의하여 여기되고 녹색광을 사출하는 형광체의 대표적인 예로서는, $SrGa_2S_4$:Eu, $Sr_3Si_{13}Al_3O_2N_{21}$:Eu가 있다.

[0140] 또한 근자외광 또는 자색광을 사출하는 LED 칩(51)과, 적색광을 사출하는 형광체, 녹색광을 사출하는 형광체, 및 청색광을 사출하는 형광체를 사용하여, 형광체층으로부터 백색광이 사출되는 구성으로 할 수 있다. 근자외광 또는 자색광에 의하여 여기되고, 적색광을 사출하는 형광체의 대표적인 예로서는, (Ca,Sr)S:Eu,

$Sr_2Si_7Al_3ON_{13}$:Eu, La_2O_2S:Eu가 있다. 근자외광 또는 자색광에 의하여 여기되고, 녹색광을 사출하는 형광체의 대표적인 예로서는, $SrGa_2S_4$:Eu, $Sr_3Si_{13}Al_3O_2N_{21}$:Eu가 있다. 근자외광 또는 자색광에 의하여 여기되고, 청색광을 사출하는 형광체의 대표적인 예로서는, $Sr_{10}(PO_4)_6Cl_2$:Eu, $(Sr,Ba,Ca)_{10}(PO_4)_6Cl_2$:Eu가 있다.

[0141] 또한 근자외광은 발광 스펙트럼에서 파장 200nm 내지 380nm에 최대 피크를 갖는다. 또한 자색광은 발광 스펙트럼에서 파장 380nm 내지 430nm에 최대 피크를 갖는다. 또한 청색광은 발광 스펙트럼에서 파장 430nm 내지 490nm에 최대 피크를 갖는다. 또한 녹색광은 발광 스펙트럼에서 파장 490nm 내지 550nm에 최대 피크를 갖는다. 또한 황색광은 발광 스펙트럼에서 파장 550nm 내지 590nm에 최대 피크를 갖는다. 또한 적색광은 발광 스펙트럼에서 파장 640nm 내지 770nm에 최대 피크를 갖는다.

[0142] 형광체층이 황색광을 사출하는 형광체를 갖고, 청색광을 사출하는 LED 칩(51)을 사용하는 경우, LED 칩(51)이 사출하는 광은 발광 스펙트럼에서 파장 330nm 내지 500nm에 최대 피크를 갖는 것이 바람직하고, 파장 430nm 내지 490nm에 최대 피크를 갖는 것이 더 바람직하고, 파장 450nm 내지 480nm에 최대 피크를 갖는 것이 더 바람직하다. 이에 의하여, 형광체를 효율적으로 여기할 수 있다. 또한 LED 칩(51)이 사출하는 광이 발광 스펙트럼에서 430nm 내지 490nm에 최대 피크를 가짐으로써, 여기광인 청색광과 형광체로부터의 황색광을 혼색하여 백색광으로 할 수 있다. 또한 LED 칩(51)이 사출하는 광이 450nm 내지 480nm에 최대 피크를 가짐으로써, 순도가 높은 백색으로 할 수 있다.

[0143] 여기까지가 LED 칩(51)의 구성예에 대한 설명이다.

[0144] 본 실시형태는 적어도 그 일부를 본 명세서에 기재된 다른 실시형태와 적절히 조합하여 실시할 수 있다.

[0145] (실시형태 4)

[0146] 본 실시형태에서는, 실시형태 1, 실시형태 2, 또는 실시형태 3에서 예시한 표시 장치의 일례에 대하여 자세히 설명한다.

[0147] 도 17에 표시 장치(700A)의 단면도의 일례를 나타내었다.

[0148] 표시 장치(700A)는 수지(732)에 의하여 접합된 제 1 기판(745)과 제 2 기판(740)을 갖는다.

[0149] 제 1 기판(745) 위에 화소 영역(702)이 제공된다. 또한 화소 영역(702)에는 복수의 발광 소자(782)가 제공된다.

[0150] 화소 영역(702)에 포함되는 트랜지스터의 구성은 특별히 한정되지 않는다. 트랜지스터의 반도체층으로서, 단결정 반도체, 다결정 반도체, 미결정 반도체, 또는 비정질 반도체를 단독으로 또는 조합하여 사용할 수 있다. 반도체 재료로서는 예를 들어 실리콘, 저마늄을 사용할 수 있다. 또한 실리콘 저마늄, 탄소화 실리콘, 갈륨비소, 산화물 반도체, 질화물 반도체로 대표되는 화합물 반도체, 또는 유기 반도체를 사용할 수 있다.

[0151] 반도체층으로서 유기 반도체를 사용하는 경우에는, 방향족 고리를 갖는 저분자 유기 재료, π전자 공액 도전성 고분자를 사용할 수 있다. 예를 들어 루브렌, 테트라센, 펜타센, 페릴렌다이이미드, 테트라사이아노퀴노다이메테인, 폴리싸이오펜, 폴리아세틸렌, 폴리파라페닐렌바이닐렌을 사용할 수 있다.

[0152] 본 실시형태에서 사용하는 트랜지스터는 고순도화되고 산소 결손의 형성이 억제된 산화물 반도체막을 갖는 것이 바람직하다. 상기 트랜지스터는 오프 전류를 낮게 할 수 있다. 따라서 전기 신호(화상 신호)의 유지 시간을 길게 할 수 있고, 온 상태에서는 기록 간격도 길게 설정할 수 있다. 그러므로 리프레시 동작의 빈도를 줄일 수 있어 소비 전력을 절감하는 효과를 갖는다.

[0153] 또한 산화물 반도체막을 사용한 트랜지스터(OS 트랜지스터라고도 함)는 전계 효과 이동도가 비교적 높기 때문에 고속 구동이 가능하다. 또한 화소 영역에서 고속 구동이 가능한 트랜지스터를 사용함으로써 고화질의 화상을 제공할 수 있다.

[0154] 산화물 반도체막을 사용한 트랜지스터는 공지의 기술을 사용하여 적절히 제작하면 좋고, 특별히 한정되지 않는다. 도 17에서는, 트랜지스터(750)는 백 게이트 전극을 갖는 톱 게이트형 트랜지스터의 1종류인 것으로 생각할 수 있다. 백 게이트 전극의 전위는 게이트 전극과 같은 전위로 하여도 좋고, 접지 전위(GND 전위) 또는 임의의 전위로 하여도 좋다. 또한 백 게이트 전극의 전위를 게이트 전극과 연동시키지 않고 독립적으로 변화시킴으로써, 트랜지스터의 문턱 전압을 변화시킬 수 있다.

[0155] 또한 게이트 전극과 백 게이트 전극은 도전층으로 형성되기 때문에, 트랜지스터의 외부에서 발생하는 전계가 채

널이 형성되는 반도체층에 작용하지 않도록 하는 기능(특히 정전기에 대한 전계 차폐 기능)을 갖는다. 또한 백 게이트 전극을 반도체층보다 크게 형성하여 백 게이트 전극으로 반도체층을 덮음으로써 전계 차폐 기능을 높일 수 있다.

[0156] 도 17에 나타낸 표시 장치(700A)는 리드 배선부(711)와, 화소 영역(702)과, 게이트 드라이버 회로부(704)를 갖는다. 리드 배선부(711)는 신호선(710)을 갖는다. 화소 영역(702)은 트랜지스터(750) 및 용량 소자(790)를 갖는다. 게이트 드라이버 회로부(704)는 트랜지스터(752)를 갖는다. 또한 여기서는 도시하지 않았지만, 소스 드라이버 회로부를 제공하여도 좋고, 소스 드라이버 회로부는 트랜지스터를 갖는다. 또한 게이트 드라이버 회로부(704) 및 소스 드라이버 회로부는 제 1 기판(745) 위에 제공하지 않고, IC로서 다른 부분에 실장하여도 좋다.

[0157] 도 17에 나타낸 용량 소자(790)는 트랜지스터(750)의 제 1 게이트 전극과 동일한 막을 가공하여 형성되는 하부 전극과, 반도체층과 동일한 금속 산화물을 가공하여 형성되는 상부 전극을 갖는다. 상부 전극은 트랜지스터(750)의 소스 영역 및 드레인 영역과 마찬가지로 저저항화되어 있다. 또한 하부 전극과 상부 전극 사이에는, 트랜지스터(750)의 제 1 게이트 절연층으로서 기능하는 절연막의 일부가 제공된다. 즉, 용량 소자(790)는 한 쌍의 전극 사이에 유전체막으로서 기능하는 절연막이 끼워진 적층형 구조를 갖는다. 또한 상부 전극에는 트랜지스터의 소스 전극 및 드레인 전극과 동일한 막을 가공하여 얻어지는 배선이 접속되어 있다.

[0158] 또한 트랜지스터(750), 트랜지스터(752), 및 용량 소자(790) 위에는 절연층(770)이 제공되어 있다. 절연층(770)은 평탄화막으로서의 기능을 갖고, 절연층(770) 위에 제공되는 도전층(772) 및 도전층(774)의 상면을 평탄하게 할 수 있다. 도전층(772) 및 도전층(774)이 동일한 면 위에 위치하고, 또한 도전층(772) 및 도전층(774)의 상면이 평탄하면, 도전층(772) 및 도전층(774)과 발광 소자(782)가 용이하게 전기적으로 접속될 수 있다.

[0159] 도전층(772) 및 도전층(774)과 발광 소자(782)는 도전성의 범프(791) 및 범프(793)를 통하여 전기적으로 접속된다. 도 17에는, 발광 소자(782)의 음극 측의 전극과 양극 측의 전극의 높이가 상이하고, 이에 따라 범프(791)와 범프(793)의 높이가 상이한 구성을 나타내었다. 또한 발광 소자(782)의 음극 측의 전극과 양극 측의 전극의 높이가 같은 경우에는, 범프(791)와 범프(793)의 높이가 실질적으로 같은 구성으로 할 수 있다.

[0160] 도 17에 나타낸 바와 같이, 화소 영역(702)에 포함되는 트랜지스터(750)는 도전층(772) 아래에 중첩되도록 제공되는 것이 바람직하다. 트랜지스터(750), 특히 채널 형성 영역과 도전층(772)이 중첩된 영역을 가짐으로써, 발광 소자(782)로부터 발해지는 광, 외광이 트랜지스터(750)에 도달하는 것을 억제할 수 있어, 트랜지스터(750)의 전기 특성의 변동을 억제할 수 있다.

[0161] 화소 영역(702)에 포함되는 트랜지스터(750)와 게이트 드라이버 회로부(704)에 포함되는 트랜지스터(752)에는 상이한 구조의 트랜지스터를 사용하여도 좋다. 예를 들어 이들 중 어느 한쪽에 톱 게이트형 트랜지스터를 적용하고 다른 쪽에 보텀 게이트형 트랜지스터를 적용한 구성으로 하여도 좋다. 또한 상기 소스 드라이버 회로부에 대해서도 게이트 드라이버 회로부(704)와 같다.

[0162] 신호선(710)은 트랜지스터(750, 752)의 소스 전극 및 드레인 전극과 같은 도전막으로 형성된다. 이때 구리 원소를 포함한 재료로 대표되는 저항이 낮은 재료를 사용하면, 배선 저항에 기인하는 신호 지연이 적고 대화면 표시가 가능하게 되므로 바람직하다.

[0163] 제 1 기판(745)에 가요성 기판을 사용하기 때문에 제 1 기판(745)과 트랜지스터(750) 사이에 물 또는 수소에 대한 배리어성을 갖는 절연층을 제공하는 것이 바람직하다. 또한 제 1 기판(745), 접착층(742), 수지층(743), 및 절연층(744)이 적층된 구성을 갖는다. 트랜지스터(750) 또는 용량 소자(790)는 수지층(743) 위에 제공된 절연층(744) 위에 제공되어 있다. 수지층(743)과 제 1 기판(745)은 접착층(742)에 의하여 접합되어 있다. 수지층(743)은 제 1 기판(745)보다 얇은 것이 바람직하다.

[0164] 제 2 기판(740)은 수지(732)와 접합되어 있다. 제 2 기판(740)으로서는, 수지 필름을 사용할 수 있다. 또한 제 2 기판(740)으로서 광학 부재(예를 들어 산란판), 터치 센서 패널로 대표되는 입력 장치, 또는 이들을 2개 이상 적층한 구성을 적용하여도 좋다.

[0165] 또한 제 2 기판(740) 측에는 차광층(738)과, 착색층(736)과, 형광체층(797)이 제공된다. 착색층(736)은 발광 소자(782) 위에 제공된다. 형광체층(797)은 발광 소자(782) 및 착색층(736) 사이에 제공된다. 또한 형광체층(797), 발광 소자(782), 및 착색층(736)은 서로 중첩된 영역을 갖는다. 도 17에 나타낸 바와 같이, 형광체층(797)의 단부는 발광 소자(782)의 단부보다 외측에 위치하고, 착색층(736)의 단부는 형광체층(797)의 단부보다 외측에 위치하는 것이 바람직하다. 이와 같은 구성으로 함으로써, 인접한 화소로의 광 누설, 화소 간의 혼색을 억제할 수 있다. 또한 인접한 착색층(736)들 사이에 차광층(738)을 제공하면, 외광의 비침이 경감되어, 콘트라

스트가 높은 표시 장치로 할 수 있다.

[0166] 예를 들어, 형광체층(797)이 황색광을 사출하는 형광체를 갖고, 발광 소자(782)가 청색광을 사출하는 구성으로 함으로써, 형광체층(797)으로부터 백색광이 사출된다. 적색을 투과시키는 착색층(736)과 중첩된 영역에 제공된 발광 소자(782)가 발한 광은 형광체층(797) 및 착색층(736)을 투과하고, 적색광으로서 표시면 측에 사출된다. 마찬가지로, 녹색을 투과시키는 착색층(736)과 중첩된 영역에 제공된 발광 소자(782)가 발한 광은 녹색광으로서 사출된다. 청색을 투과시키는 착색층(736)과 중첩된 영역에 제공된 발광 소자(782)가 발한 광은 청색광으로서 사출된다. 이에 의하여, 1종류의 발광 소자(782)를 사용하여 컬러 표시를 수행할 수 있다. 또한 표시 장치에 사용되는 발광 소자(782)는 1종류이기 때문에, 제조 공정을 간략화할 수 있다. 즉, 본 발명의 일 형태에 의하여, 휘도 및 콘트라스트가 높고, 응답 속도가 빠르고, 또한 소비 전력이 낮은 표시 장치를 낮은 제조 비용으로 얻을 수 있다.

[0167] 예를 들어, 형광체층(797)이 적색광을 사출하는 형광체를 갖고, 발광 소자(782)가 청록색광을 사출하는 구성으로 함으로써, 형광체층(797)으로부터 백색광이 사출되는 구성으로 하여도 좋다.

[0168] 또한 형광체층(797)이 적색광을 사출하는 형광체, 녹색광을 사출하는 형광체, 및 청색광을 사출하는 형광체를 갖고, 발광 소자(782)가 근자외광 또는 자색광을 사출하는 구성으로 함으로써, 형광체층(797)으로부터 백색광이 사출되는 구성으로 하여도 좋다.

[0169] 도 17에 나타낸 표시 장치(700A)는 발광 소자(782)를 갖는다. 발광 소자(782)로서, 페이스 다운형 LED 칩을 사용하는 것이 바람직하다.

[0170] 또한 착색층(736)은 발광 소자(782)와 중첩되는 위치에 제공되고, 차광층(738)은 착색층(736)의 단부와 중첩되는 위치, 리드 배선부(711), 및 게이트 드라이버 회로부(704)에 제공된다. 또한 형광체층(797), 착색층(736), 및 차광층(738)과, 발광 소자(782) 사이는 수지(732)로 충전되어 있다.

[0171] 수지층(795)은 발광 소자(782)와 인접하도록 제공된다. 수지층(795)은 인접한 발광 소자(782)들 사이에 제공하는 것이 바람직하다.

[0172] 또한 표시 장치를 구성하는 박막(절연막, 반도체막, 도전막)은 스퍼터링법, 화학 기상 퇴적(CVD: Chemical Vapor Deposition)법, 진공 증착법, 펄스 레이저 퇴적(PLD: Pulsed Laser Deposition)법, 원자층 퇴적(ALD: Atomic Layer Deposition)법을 사용하여 형성할 수 있다. CVD법은 플라스마 화학 기상 퇴적(PECVD)법, 열 CVD법이어도 좋다. 열 CVD법의 예로서 유기 금속 화학 기상 퇴적(MOCVD: Metal Organic CVD)법을 사용하여도 좋다.

[0173] 또한 표시 장치를 구성하는 박막(절연막, 반도체막, 도전막)의 형성에는 스핀 코팅, 디핑, 스프레이 도포, 잉크젯, 디스펜싱, 스크린 인쇄, 오프셋 인쇄, 닥터 나이프, 슬릿 코터, 롤 코터, 커튼 코터, 나이프 코터를 사용할 수 있다.

[0174] 또한 표시 장치를 구성하는 박막을 가공하는 경우에는 포토리소그래피법을 사용하여 가공할 수 있다. 또는 차폐 마스크를 사용한 성막 방법에 의하여, 섬 형상의 박막을 형성하여도 좋다. 또는 나노 임프린트법, 샌드 블라스트법, 리프트 오프법에 의하여 박막을 가공하여도 좋다. 포토리소그래피법으로서는 예를 들어 다음 2가지 방법이 있다. 하나는 가공하고자 하는 박막 위에 감광성 레지스트 재료를 도포하고 포토마스크를 통하여 노광한 후, 현상함으로써 레지스트 마스크를 형성하고, 에칭에 의하여 상기 박막을 가공하고, 레지스트 마스크를 제거하는 방법이다. 다른 하나는 감광성을 갖는 박막을 성막한 후, 노광, 현상을 수행하여 상기 박막을 원하는 형상으로 가공하는 방법이다.

[0175] 포토리소그래피법에서는 노광에 사용하는 광으로서, 예를 들어 i선(파장 365nm), g선(파장 436nm), h선(파장 405nm), 또는 이들을 혼합시킨 광을 사용할 수 있다. 그 외에, 자외선, KrF 레이저 광, 또는 ArF 레이저 광을 사용할 수도 있다. 또한 액침 노광 기술에 의하여 노광을 수행하여도 좋다. 또한 노광에 사용하는 광으로서, 극단 자외광(EUV: Extreme Ultra-violet), X선을 사용하여도 좋다. 또한 노광에 사용하는 광 대신에 전자 빔을 사용할 수도 있다. 극단 자외광, X선, 또는 전자 빔을 사용하면 매우 미세한 가공을 수행할 수 있기 때문에 바람직하다. 또한 전자 빔을 주사하여 노광을 수행하는 경우에는, 포토마스크가 불필요하다.

[0176] 박막의 에칭에는 드라이 에칭법, 웨트 에칭법, 샌드 블라스트법을 사용할 수 있다.

[0177] 상술한 표시 장치(700A)를 복수 개 나란히 배치함으로써, 대면적의 표시면을 갖는 표시 장치를 실현할 수 있다. 또한 곡면을 갖는 지지체에 상술한 표시 장치(700A)를 복수 개 나란히 배치함으로써, 곡면을 갖는 표시면을 실

현할 수 있다.

[0178] 본 실시형태는 적어도 그 일부를 본 명세서에 기재된 다른 실시형태와 적절히 조합하여 실시할 수 있다.

[0179] (실시형태 5)

[0180] 본 실시형태에서는, 실시형태 4에서 설명한 OS 트랜지스터에 사용할 수 있는 금속 산화물(산화물 반도체라고도 함)에 대하여 설명한다.

[0181] OS 트랜지스터에 사용하는 금속 산화물은 적어도 인듐 또는 아연을 포함하는 것이 바람직하고, 인듐 및 아연을 포함하는 것이 더 바람직하다. 예를 들어 금속 산화물은 인듐과, M(M은 갈륨, 알루미늄, 이트륨, 주석, 실리콘, 붕소, 구리, 바나듐, 베릴륨, 타이타늄, 철, 니켈, 저마늄, 지르코늄, 몰리브데넘, 란타넘, 세륨, 네오디뮴, 하프늄, 탄탈럼, 텅스텐, 마그네슘, 및 코발트 중에서 선택된 1종류 또는 복수 종류)과, 아연을 포함하는 것이 바람직하다. 특히 M은 갈륨, 알루미늄, 이트륨, 및 주석 중에서 선택된 1종류 또는 복수 종류인 것이 바람직하고, 갈륨인 것이 더 바람직하다.

[0182] 또한 금속 산화물은 스퍼터링법, 유기 금속 화학 기상 성장(MOCVD: Metal Organic Chemical Vapor Deposition)법으로 대표되는 화학 기상 성장(CVD: Chemical Vapor Deposition)법, 또는 원자층 퇴적(ALD: Atomic Layer Deposition)법에 의하여 형성할 수 있다.

[0183] 이하에서는, 금속 산화물의 일례로서 인듐(In), 갈륨(Ga), 및 아연(Zn)을 포함하는 산화물에 대하여 설명한다. 또한 인듐(In), 갈륨(Ga), 및 아연(Zn)을 포함하는 산화물을 In-Ga-Zn 산화물이라고 부르는 경우가 있다.

[0184] <결정 구조의 분류>

[0185] 산화물 반도체의 결정 구조로서는 비정질(completely amorphous를 포함함), CAAC(c-axis-aligned crystalline), nc(nanocrystalline), CAC(cloud-aligned composite), 단결정(single crystal), 및 다결정(poly crystal)을 들 수 있다.

[0186] 또한 막 또는 기판의 결정 구조는 X선 회절(XRD: X-Ray Diffraction) 스펙트럼을 사용하여 평가할 수 있다. 예를 들어 GIXD(Grazing-Incidence XRD) 측정에 의하여 얻어지는 XRD 스펙트럼을 사용하여 평가할 수 있다. 또한 GIXD법은 박막법 또는 Seemann-Bohlin법이라고도 한다. 또한 이하에서는 GIXD 측정에 의하여 얻어지는 XRD 스펙트럼을 단순히 XRD 스펙트럼이라고 기재하는 경우가 있다.

[0187] 예를 들어 석영 유리 기판에서는 XRD 스펙트럼의 피크의 형상이 거의 좌우 대칭이다. 한편, 결정 구조를 갖는 In-Ga-Zn 산화물막에서는 XRD 스펙트럼의 피크의 형상이 좌우 비대칭이다. XRD 스펙트럼의 피크의 형상이 좌우 비대칭이라는 것은, 막 내 또는 기판 내의 결정의 존재를 명시한다. 바꿔 말하면, XRD 스펙트럼의 피크의 형상이 좌우 대칭이 아니면, 막 또는 기판은 비정질 상태라고 할 수 없다.

[0188] 또한 막 또는 기판의 결정 구조는 나노빔 전자 회절법(NBED: Nano Beam Electron Diffraction)으로 관찰되는 회절 패턴(나노빔 전자 회절 패턴이라고도 함)으로 평가할 수 있다. 예를 들어 석영 유리 기판의 회절 패턴에서는 헤일로(halo)가 관찰되므로, 석영 유리 기판이 비정질 상태인 것을 확인할 수 있다. 또한 실온에서 성막한 In-Ga-Zn 산화물막의 회절 패턴에서는 헤일로가 아니라 스폿 형상의 패턴이 관찰된다. 그러므로 실온에서 성막한 In-Ga-Zn 산화물은 단결정도 다결정도 아니고 비정질 상태도 아닌 중간 상태이고, 비정질 상태라고 결론을 내릴 수 없는 것으로 추정된다.

[0189] <<산화물 반도체의 구조>>

[0190] 또한 산화물 반도체는 구조에 주목한 경우, 상기와는 다른 식으로 분류되는 경우가 있다. 예를 들어 산화물 반도체는 단결정 산화물 반도체와, 그 이외의 비단결정 산화물 반도체로 분류된다. 비단결정 산화물 반도체로서는, 예를 들어 상술한 CAAC-OS 및 nc-OS가 있다. 또한 비단결정 산화물 반도체에는 다결정 산화물 반도체, a-like OS(amorphous-like oxide semiconductor), 비정질 산화물 반도체가 포함된다.

[0191] 여기서, 상술한 CAAC-OS, nc-OS, 및 a-like OS에 대하여 자세히 설명한다.

[0192] [CAAC-OS]

[0193] CAAC-OS는 복수의 결정 영역을 갖고, 상기 복수의 결정 영역은 c축이 특정 방향으로 배향되는 산화물 반도체이다. 또한 특정 방향이란, CAAC-OS막의 두께 방향, CAAC-OS막의 피형성면의 법선 방향, 또는 CAAC-OS막의 표면의 법선 방향을 말한다. 또한 결정 영역이란, 원자 배열에 주기성을 갖는 영역을 말한다. 또한 원자 배열을

격자 배열로 간주하면, 결정 영역은 격자 배열이 정렬된 영역이기도 하다. 또한 CAAC-OS는 a-b면 방향에서 복수의 결정 영역이 연결되는 영역을 갖고, 상기 영역은 변형을 갖는 경우가 있다. 또한 변형이란, 복수의 결정 영역이 연결되는 영역에서, 격자 배열이 정렬된 영역과, 격자 배열이 정렬된 다른 영역 사이에서 격자 배열의 방향이 변화되는 부분을 가리킨다. 즉 CAAC-OS는 c축 배향을 갖고, a-b면 방향으로는 명확한 배향을 갖지 않는 산화물 반도체이다.

[0194] 또한 상기 복수의 결정 영역의 각각은, 하나 또는 복수의 미소한 결정(최대 직경이 10nm 미만인 결정)으로 구성된다. 결정 영역이 하나의 미소한 결정으로 구성되는 경우, 상기 결정 영역의 최대 직경은 10nm 미만이 된다. 또한 결정 영역이 다수의 미소한 결정으로 구성되는 경우, 상기 결정 영역의 크기는 수십nm 정도가 되는 경우가 있다.

[0195] 또한 In-Ga-Zn 산화물에서, CAAC-OS는 인듐(In) 및 산소를 포함한 층(이하, In층)과, 갈륨(Ga), 아연(Zn), 및 산소를 포함한 층(이하, (Ga,Zn)층)이 적층된 층상의 결정 구조(층상 구조라고도 함)를 갖는 경향이 있다. 또한 인듐과 갈륨은 서로 치환될 수 있다. 따라서 (Ga,Zn)층에는 인듐이 포함되는 경우가 있다. 또한 In층에는 갈륨이 포함되는 경우가 있다. 또한 In층에는 아연이 포함되는 경우도 있다. 상기 층상 구조는 예를 들어 고분해능 TEM(Transmission Electron Microscope) 이미지에서, 격자상(格子像)으로 관찰된다.

[0196] 예를 들어 XRD 장치를 사용하여 CAAC-OS막의 구조 해석을 수행할 때, θ/2θ 스캔을 사용한 Out-of-plane XRD 측정에서는, c축 배향을 나타내는 피크가 2θ=31° 또는 그 근방에서 검출된다. 또한 c축 배향을 나타내는 피크의 위치(2θ의 값)는 CAAC-OS를 구성하는 금속 원소의 종류, 조성에 따라 변동되는 경우가 있다.

[0197] 또한 예를 들어 CAAC-OS막의 전자선 회절 패턴에서, 복수의 휘점(스폿)이 관측된다. 또한 어떤 스폿과 다른 스폿은 시료를 투과한 입사 전자선의 스폿(다이렉트 스폿이라고도 함)을 대칭 중심으로 하여 점대칭의 위치에서 관측된다.

[0198] 상기 특정 방향에서 결정 영역을 관찰한 경우, 상기 결정 영역 내의 격자 배열은 기본적으로 육방 격자이지만, 단위 격자는 정육각형에 한정되지 않고, 비정육각형인 경우가 있다. 또한 오각형 또는 칠각형의 격자 배열이 상기 변형에 포함되는 경우가 있다. 또한 CAAC-OS에서 변형 근방에서도 명확한 결정립계(그레인 바운더리)를 확인할 수는 없다. 즉 격자 배열의 변형에 의하여 결정립계의 형성이 억제되는 것을 알 수 있다. 이는, CAAC-OS가 a-b면 방향에서 산소 원자의 배열이 조밀하지 않거나, 금속 원자가 치환됨으로써 원자 사이의 결합 거리가 변화되는 것에 의하여 변형을 허용할 수 있기 때문이라고 생각된다.

[0199] 또한 명확한 결정립계가 확인되는 결정 구조는 소위 다결정(polycrystal)이다. 결정립계는 재결합 중심이 되고, 캐리어가 포획되어 트랜지스터의 온 전류의 저하, 전계 효과 이동도의 저하를 일으킬 가능성이 높다. 따라서 명확한 결정립계가 확인되지 않는 CAAC-OS는 트랜지스터의 반도체층에 적합한 결정 구조를 갖는 결정성의 산화물의 하나이다. 또한 CAAC-OS를 구성하기 위해서는, Zn을 포함하는 것이 바람직하다. 예를 들어 In-Zn 산화물 및 In-Ga-Zn 산화물은 In 산화물보다 결정립계의 발생을 더 억제할 수 있기 때문에 적합하다.

[0200] CAAC-OS는 결정성이 높고, 명확한 결정립계가 확인되지 않는 산화물 반도체이다. 따라서 CAAC-OS는 결정립계에 기인하는 전자 이동도의 저하가 일어나기 어렵다고 할 수 있다. 또한 산화물 반도체의 결정성은 불순물의 혼입, 결함의 생성으로 인하여 저하되는 경우가 있기 때문에, CAAC-OS는 불순물 및 결함(산소 결손)이 적은 산화물 반도체라고 할 수도 있다. 따라서 CAAC-OS를 포함하는 산화물 반도체는 물리적 성질이 안정된다. 그러므로 CAAC-OS를 포함하는 산화물 반도체는 열에 강하고 신뢰성이 높다. 또한 CAAC-OS는 제조 공정에서의 높은 온도(소위 thermal budget)에 대해서도 안정적이다. 따라서 OS 트랜지스터에 CAAC-OS를 사용하면, 제조 공정의 자유도를 높일 수 있다.

[0201] [nc-OS]

[0202] nc-OS는 미소한 영역(예를 들어 1nm 이상 10nm 이하의 영역, 특히 1nm 이상 3nm 이하의 영역)에서 원자 배열에 주기성을 갖는다. 바꿔 말하면, nc-OS는 미소한 결정을 갖는다. 또한 상기 미소한 결정은 크기가 예를 들어 1nm 이상 10nm 이하, 특히 1nm 이상 3nm 이하이기 때문에 나노 결정이라고도 한다. 또한 nc-OS에서는 상이한 나노 결정 간에서 결정 방위에 규칙성이 보이지 않는다. 그러므로 막 전체에서 배향성이 보이지 않는다. 따라서 nc-OS는 분석 방법에 따라서는 a-like OS 또는 비정질 산화물 반도체와 구별할 수 없는 경우가 있다. 예를 들어 XRD 장치를 사용하여 nc-OS막의 구조 해석을 수행할 때, θ/2θ 스캔을 사용한 Out-of-plane XRD 측정에서는, 결정성을 나타내는 피크가 검출되지 않는다. 또한 nc-OS막에 대하여 나노 결정보다 큰 프로브 직경(예를 들어 50nm 이상)의 전자선을 사용하는 전자선 회절(제한 시야 전자선 회절이라고도 함)을 수행하면, 헤일로 패

턴과 같은 회절 패턴이 관측된다. 한편, nc-OS막에 대하여 나노 결정의 크기와 가깝거나 나노 결정보다 작은 프로브 직경(예를 들어 1nm 이상 30nm 이하)의 전자선을 사용하는 전자선 회절(나노빔 전자 회절이라고도 함)을 수행하면, 다이렉트 스폿을 중심으로 하는 링 형상의 영역 내에 복수의 스폿이 관측되는 전자선 회절 패턴이 취득되는 경우가 있다.

[0203] [a-like OS]

[0204] a-like OS는 nc-OS와 비정질 산화물 반도체의 중간의 구조를 갖는 산화물 반도체이다. a-like OS는 공동(void) 또는 저밀도 영역을 갖는다. 즉 a-like OS는 nc-OS 및 CAAC-OS보다 결정성이 낮다. 또한 a-like OS는 nc-OS 및 CAAC-OS보다 막 내의 수소 농도가 높다.

[0205] <<산화물 반도체의 구성>>

[0206] 다음으로, 상술한 CAC-OS에 대하여 자세히 설명한다. 또한 CAC-OS는 재료 구성에 관한 것이다.

[0207] [CAC-OS]

[0208] CAC-OS란, 예를 들어 금속 산화물을 구성하는 원소가 0.5nm 이상 10nm 이하, 바람직하게는 1nm 이상 3nm 이하, 또는 그 근방의 크기로 편재된 재료의 한 구성이다. 또한 이하에서는 금속 산화물에서 하나 또는 복수의 금속 원소가 편재되고, 상기 금속 원소를 포함하는 영역이 0.5nm 이상 10nm 이하, 바람직하게는 1nm 이상 3nm 이하, 또는 그 근방의 크기로 혼합된 상태를 모자이크 패턴 또는 패치 패턴이라고도 한다.

[0209] 또한 CAC-OS란, 재료가 제 1 영역과 제 2 영역으로 분리되어 모자이크 패턴을 형성하고, 상기 제 1 영역이 막 내에 분포된 구성(이하, 클라우드상이라고도 함)이다. 즉 CAC-OS는 상기 제 1 영역과 상기 제 2 영역이 혼합된 구성을 갖는 복합 금속 산화물이다.

[0210] 여기서, In-Ga-Zn 산화물에서의 CAC-OS를 구성하는 금속 원소에 대한 In, Ga, 및 Zn의 원자수비를 각각 [In], [Ga], 및 [Zn]이라고 표기한다. 예를 들어 In-Ga-Zn 산화물에서의 CAC-OS에서, 제 1 영역은 [In]이 CAC-OS막의 조성에서의 [In]보다 높은 영역이다. 또한 제 2 영역은 [Ga]이 CAC-OS막의 조성에서의 [Ga]보다 높은 영역이다. 또는 예를 들어 제 1 영역은 [In]이 제 2 영역에서의 [In]보다 높고, [Ga]이 제 2 영역에서의 [Ga]보다 낮은 영역이다. 또한 제 2 영역은 [Ga]이 제 1 영역에서의 [Ga]보다 높고, [In]이 제 1 영역에서의 [In]보다 낮은 영역이다.

[0211] 구체적으로는, 상기 제 1 영역은 인듐 산화물, 인듐 아연 산화물을 주성분으로서 포함한다. 또한 상기 제 2 영역은 갈륨 산화물, 갈륨 아연 산화물을 주성분으로서 포함한다. 즉 상기 제 1 영역은 In을 주성분으로서 포함하는 영역이라고 할 수 있다. 또한 상기 제 2 영역은 Ga를 주성분으로서 포함하는 영역이라고 할 수 있다.

[0212] 또한 상기 제 1 영역과 상기 제 2 영역 사이에서 명확한 경계를 관찰할 수 없는 경우가 있다.

[0213] 또한 In-Ga-Zn 산화물에서의 CAC-OS란, In, Ga, Zn, 및 O를 포함하는 재료 구성에서, Ga를 주성분으로서 포함하는 영역이 일부에 존재하고, In을 주성분으로서 포함하는 영역이 일부에 존재하고, 이들 영역이 각각 무작위로 존재하여 모자이크 패턴을 형성하는 구성을 말한다. 따라서 CAC-OS는 금속 원소가 불균일하게 분포된 구조를 갖는 것으로 추측된다.

[0214] CAC-OS는 예를 들어 기판을 의도적으로 가열하지 않는 조건에서 스퍼터링법에 의하여 형성할 수 있다. 또한 CAC-OS를 스퍼터링법에 의하여 형성하는 경우, 성막 가스로서 불활성 가스(대표적으로는 아르곤), 산소 가스, 및 질소 가스 중에서 선택된 어느 하나 또는 복수를 사용하면 좋다. 또한 성막 시의 성막 가스의 총유량에 대한 산소 가스의 유량비는 낮을수록 바람직하다. 예를 들어 성막 시의 성막 가스의 총유량에 대한 산소 가스의 유량비는 0% 이상 30% 미만, 바람직하게는 0% 이상 10% 이하로 한다.

[0215] 또한 예를 들어 In-Ga-Zn 산화물에서의 CAC-OS에서는, 에너지 분산형 X선 분광법(EDX: Energy Dispersive X-ray spectroscopy)을 사용하여 취득한 EDX 매핑으로부터, In을 주성분으로서 포함하는 영역(제 1 영역)과 Ga를 주성분으로서 포함하는 영역(제 2 영역)이 편재되고 혼합된 구조를 갖는 것을 확인할 수 있다.

[0216] 여기서, 제 1 영역은 제 2 영역보다 도전성이 높은 영역이다. 즉 제 1 영역을 캐리어가 흐름으로써, 금속 산화물의 도전성이 발현된다. 따라서 제 1 영역이 금속 산화물 내에서 클라우드상으로 분포됨으로써, 높은 전계 효과 이동도(μ)를 실현할 수 있다.

[0217] 한편, 제 2 영역은 제 1 영역보다 절연성이 높은 영역이다. 즉 제 2 영역이 금속 산화물 내에 분포됨으로써,

누설 전류를 억제할 수 있다.

[0218] 따라서 CAC-OS를 트랜지스터에 사용하는 경우에는, 제 1 영역에 기인하는 도전성과 제 2 영역에 기인하는 절연성이 상보적으로 작용함으로써, 스위칭 기능(On/Off 기능)을 CAC-OS에 부여할 수 있다. 즉 CAC-OS는 재료의 일부에서는 도전성의 기능을 갖고, 재료의 다른 일부에서는 절연성의 기능을 갖고, 재료의 전체에서는 반도체로서의 기능을 갖는다. 도전성의 기능과 절연성의 기능을 분리함으로써, 양쪽의 기능을 최대한 높일 수 있다. 따라서 CAC-OS를 트랜지스터에 사용함으로써, 높은 온 전류(I_{on}), 높은 전계 효과 이동도(μ), 및 양호한 스위칭 동작을 실현할 수 있다.

[0219] 또한 CAC-OS를 사용한 트랜지스터는 신뢰성이 높다. 따라서 CAC-OS는 표시 장치로 대표되는 다양한 반도체 장치에 최적이다.

[0220] 산화물 반도체는 다양한 구조를 취하고, 각각이 다른 특성을 갖는다. 본 발명의 일 형태의 산화물 반도체에는 비정질 산화물 반도체, 다결정 산화물 반도체, a-like OS, CAC-OS, nc-OS, CAAC-OS 중 2종류 이상이 포함되어도 좋다.

[0221] <산화물 반도체를 포함하는 트랜지스터>

[0222] 이어서, 상기 산화물 반도체를 트랜지스터에 사용하는 경우에 대하여 설명한다.

[0223] 상기 산화물 반도체를 트랜지스터에 사용함으로써, 전계 효과 이동도가 높은 트랜지스터를 실현할 수 있다. 또한 신뢰성이 높은 트랜지스터를 실현할 수 있다.

[0224] 트랜지스터에는 캐리어 농도가 낮은 산화물 반도체를 사용하는 것이 바람직하다. 예를 들어 산화물 반도체의 캐리어 농도는 $1\times10^{17}cm^{-3}$ 이하, 바람직하게는 $1\times10^{15}cm^{-3}$ 이하, 더 바람직하게는 $1\times10^{13}cm^{-3}$ 이하, 더 바람직하게는 $1\times10^{11}cm^{-3}$ 이하, 더 바람직하게는 $1\times10^{10}cm^{-3}$ 미만이고, $1\times10^{-9}cm^{-3}$ 이상이다. 또한 산화물 반도체막의 캐리어 농도를 낮추는 경우에는, 산화물 반도체막 내의 불순물 농도를 낮추고, 결함 준위 밀도를 낮추면 좋다. 본 명세서에서, 불순물 농도가 낮고, 결함 준위 밀도가 낮은 것을 고순도 진성 또는 실질적으로 고순도 진성이라고 한다. 또한 캐리어 농도가 낮은 산화물 반도체를 고순도 진성 또는 실질적으로 고순도 진성인 산화물 반도체라고 하는 경우가 있다.

[0225] 또한 고순도 진성 또는 실질적으로 고순도 진성인 산화물 반도체막은 결함 준위 밀도가 낮기 때문에, 트랩 준위 밀도도 낮아지는 경우가 있다.

[0226] 또한 산화물 반도체의 트랩 준위에 포획된 전하는 소실되는 데 걸리는 시간이 길고, 마치 고정 전하처럼 작용하는 경우가 있다. 그러므로 트랩 준위 밀도가 높은 산화물 반도체에 채널 형성 영역이 형성되는 트랜지스터는 전기 특성이 불안정해지는 경우가 있다.

[0227] 따라서 트랜지스터의 전기 특성을 안정적으로 하기 위해서는, 산화물 반도체 내의 불순물 농도를 감소시키는 것이 유효하다. 또한 산화물 반도체 내의 불순물 농도를 감소시키기 위해서는, 근접한 막 내의 불순물 농도도 감소시키는 것이 바람직하다. 불순물로서는 수소, 질소, 알칼리 금속, 알칼리 토금속, 철, 니켈, 실리콘이 있다. 또한 산화물 반도체 내의 불순물이란 예를 들어 산화물 반도체를 구성하는 주성분 외의 것을 말한다. 예를 들어 농도가 0.1atomic% 미만인 원소는 불순물이라고 할 수 있다.

[0228] <불순물>

[0229] 여기서, 산화물 반도체 내에서의 각 불순물의 영향에 대하여 설명한다.

[0230] 산화물 반도체에 14족 원소 중 하나인 실리콘 또는 탄소가 포함되면, 산화물 반도체에서 결함 준위가 형성된다. 그러므로 산화물 반도체에서의 실리콘 또는 탄소의 농도와, 산화물 반도체와의 계면 근방의 실리콘 또는 탄소의 농도(이차 이온 질량 분석법(SIMS: Secondary Ion Mass Spectrometry)에 의하여 얻어지는 농도)를 $2\times10^{18}atoms/cm^3$ 이하, 바람직하게는 $2\times10^{17}atoms/cm^3$ 이하로 한다.

[0231] 또한 산화물 반도체에 알칼리 금속 또는 알칼리 토금속이 포함되면, 결함 준위가 형성되고 캐리어가 생성되는 경우가 있다. 따라서 알칼리 금속 또는 알칼리 토금속이 포함되는 산화물 반도체를 사용한 트랜지스터는 노멀리 온 특성을 갖기 쉽다. 그러므로 SIMS에 의하여 얻어지는 산화물 반도체 내의 알칼리 금속 또는 알칼리 토금속의 농도를 $1\times10^{18}atoms/cm^3$ 이하, 바람직하게는 $2\times10^{16}atoms/cm^3$ 이하로 한다.

[0232] 또한 산화물 반도체에 질소가 포함되면, 캐리어인 전자가 발생하고 캐리어 농도가 증가되어 n형화되기 쉽다. 그러므로 질소가 포함되는 산화물 반도체를 반도체로서 사용한 트랜지스터는 노멀리 온 특성을 갖기 쉽다. 또는 산화물 반도체에 질소가 포함되면, 트랩 준위가 형성되는 경우가 있다. 이 결과, 트랜지스터의 전기 특성이 불안정해지는 경우가 있다. 그러므로 SIMS에 의하여 얻어지는 산화물 반도체 내의 질소 농도를 5×10^{19}atoms/cm^3 미만, 바람직하게는 5×10^{18}atoms/cm^3 이하, 더 바람직하게는 1×10^{18}atoms/cm^3 이하, 더 바람직하게는 5×10^{17}atoms/cm^3 이하로 한다.

[0233] 또한 산화물 반도체에 포함되는 수소는 금속 원자와 결합하는 산소와 반응하여 물이 되기 때문에, 산소 결손을 형성하는 경우가 있다. 상기 산소 결손에 수소가 들어감으로써, 캐리어인 전자가 생성되는 경우가 있다. 또한 수소의 일부가 금속 원자와 결합하는 산소와 결합하여, 캐리어인 전자가 생성되는 경우가 있다. 따라서 수소가 포함되는 산화물 반도체를 사용한 트랜지스터는 노멀리 온 특성을 갖기 쉽다. 그러므로 산화물 반도체 내의 수소는 가능한 한 저감되어 있는 것이 바람직하다. 구체적으로는, SIMS에 의하여 얻어지는 산화물 반도체 내의 수소 농도를 1×10^{20}atoms/cm^3 미만, 바람직하게는 1×10^{19}atoms/cm^3 미만, 더 바람직하게는 5×10^{18}atoms/cm^3 미만, 더 바람직하게는 1×10^{18}atoms/cm^3 미만으로 한다.

[0234] 불순물이 충분히 저감된 산화물 반도체를 트랜지스터의 채널 형성 영역에 사용함으로써, 안정된 전기 특성을 부여할 수 있다.

[0235] 본 실시형태는 적어도 그 일부를 본 명세서에 기재된 다른 실시형태와 적절히 조합하여 실시할 수 있다.

[0236] (실시형태 6)

[0237] 본 실시형태에서는, 본 발명의 일 형태의 표시 장치에 적용할 수 있는 트랜지스터의 구성예에 대하여 설명한다. 특히 채널이 형성되는 반도체층에 실리콘을 포함한 트랜지스터를 사용하는 경우에 대하여 설명한다.

[0238] 본 발명의 일 형태는 발광 디바이스와 화소 회로를 포함하는 표시 장치이다. 표시 장치는 예를 들어 각각 적색(R), 녹색(G), 또는 청색(B)의 광을 방출하는 3종류의 발광 디바이스를 포함함으로써, 풀 컬러 표시의 표시 장치를 실현할 수 있다.

[0239] 발광 디바이스를 구동하는 화소 회로에 포함되는 모든 트랜지스터로서, 채널이 형성되는 반도체층에 실리콘을 포함한 트랜지스터를 사용하는 것이 바람직하다. 실리콘으로서는 단결정 실리콘, 다결정 실리콘, 비정질 실리콘을 들 수 있다. 특히 반도체층에 저온 폴리실리콘(LTPS: Low Temperature Poly Silicon)을 포함한 트랜지스터(이하, LTPS 트랜지스터라고도 함)를 사용하는 것이 바람직하다. LTPS 트랜지스터는 전계 효과 이동도가 높고, 주파수 특성이 양호하다.

[0240] LTPS 트랜지스터로 대표되는 실리콘을 사용한 트랜지스터를 적용함으로써, 고주파수로 구동할 필요가 있는 회로(예를 들어 소스 드라이버 회로)를 표시부와 동일한 기판 위에 형성할 수 있다. 이에 의하여, 표시 장치에 실장되는 외부 회로를 간략화할 수 있어, 부품 비용 및 실장 비용을 절감할 수 있다.

[0241] 또한 화소 회로에 포함되는 트랜지스터 중 적어도 하나로서, 채널이 형성되는 반도체층에 금속 산화물(이하, 산화물 반도체라고도 함)을 포함한 트랜지스터(이하, OS 트랜지스터라고도 함)를 사용하는 것이 바람직하다. OS 트랜지스터는 비정질 실리콘을 사용한 트랜지스터보다 전계 효과 이동도가 매우 높다. 또한 OS 트랜지스터는 오프 상태에서의 소스와 드레인 사이의 누설 전류(이하, 오프 전류라고도 함)가 매우 낮기 때문에, 상기 트랜지스터에 직렬로 접속된 용량 소자에 축적된 전하는 장기간에 걸쳐 유지될 수 있다. 또한 OS 트랜지스터를 적용함으로써, 표시 장치의 소비 전력을 절감할 수 있다.

[0242] 화소 회로에 포함되는 트랜지스터의 일부로서 LTPS 트랜지스터를 사용하고, 다른 일부로서 OS 트랜지스터를 사용함으로써, 소비 전력이 낮고, 구동 능력이 높은 표시 장치를 실현할 수 있다. 더 바람직한 예로서는, 배선들 사이의 도통, 비도통을 제어하기 위한 스위치로서 기능하는 트랜지스터로서 OS 트랜지스터를 적용하고, 전류를 제어하는 트랜지스터로서 LTPS 트랜지스터를 적용한다.

[0243] 예를 들어 화소 회로에 제공되는 트랜지스터 중 하나는 발광 디바이스에 흐르는 전류를 제어하기 위한 트랜지스터로서 기능하고, 구동 트랜지스터라고 부를 수도 있다. 구동 트랜지스터의 소스 및 드레인 중 한쪽은 발광 디바이스의 화소 전극에 전기적으로 접속된다. 상기 구동 트랜지스터로서는 LTPS 트랜지스터를 사용하는 것이 바람직하다. 이에 의하여, 화소 회로에서 발광 디바이스에 흐르는 전류를 크게 할 수 있다.

[0244] 한편, 화소 회로에 제공되는 트랜지스터 중 다른 하나는 화소의 선택, 비선택을 제어하기 위한 스위치로서 기능하고, 선택 트랜지스터라고 부를 수도 있다. 선택 트랜지스터의 게이트는 게이트선에 전기적으로 접속되고, 소스 및 드레인 중 한쪽은 소스선(신호선)에 전기적으로 접속된다. 선택 트랜지스터로서는 OS 트랜지스터를 적용하는 것이 바람직하다. 이에 의하여, 프레임 주파수를 매우 작게(예를 들어 1fps 이하) 하여도 화소의 계조를 유지할 수 있기 때문에, 정지 화상을 표시하는 경우에 구동 회로를 정지함으로써, 소비 전력을 절감할 수 있다.

[0245] 이하에서는, 더 구체적인 구성예에 대하여 도면을 참조하여 설명한다.

[0246] [표시 장치의 구성예]

[0247] 도 18의 (A)는 표시 장치(610)의 블록도이다. 표시 장치(610)는 표시부(611), 구동 회로부(612), 구동 회로부(613)를 갖는다.

[0248] 표시부(611)는 매트릭스로 배치된 복수의 화소(630)를 갖는다. 화소(630)는 부화소(621R), 부화소(621G), 및 부화소(621B)를 갖는다. 부화소(621R), 부화소(621G), 및 부화소(621B)는 각각 표시 디바이스로서 기능하는 발광 디바이스를 갖는다.

[0249] 화소(630)는 배선(GL), 배선(SLR), 배선(SLG), 및 배선(SLB)에 전기적으로 접속되어 있다. 배선(SLR), 배선(SLG), 및 배선(SLB)은 각각 구동 회로부(612)에 전기적으로 접속되어 있다. 배선(GL)은 구동 회로부(613)에 전기적으로 접속되어 있다. 구동 회로부(612)는 소스선 구동 회로(소스 드라이버라고도 함)로서 기능하고, 구동 회로부(613)는 게이트선 구동 회로(게이트 드라이버라고도 함)로서 기능한다. 배선(GL)은 게이트선으로서 기능하고, 배선(SLR), 배선(SLG), 및 배선(SLB)은 각각 소스선으로서 기능한다.

[0250] 부화소(621R)는 적색의 광을 방출하는 발광 디바이스를 갖는다. 부화소(621G)는 녹색의 광을 방출하는 발광 디바이스를 갖는다. 부화소(621B)는 청색의 광을 방출하는 발광 디바이스를 갖는다. 이에 의하여, 표시 장치(610)는 풀 컬러 표시를 수행할 수 있다. 또한 화소(630)는 다른 색의 광을 방출하는 발광 디바이스를 갖는 부화소를 가져도 좋다. 예를 들어 화소(630)는 상기 3개의 부화소에 더하여 백색의 광을 방출하는 발광 디바이스를 갖는 부화소 또는 황색의 광을 방출하는 발광 디바이스를 갖는 부화소를 가져도 좋다.

[0251] 배선(GL)은 행 방향(배선(GL)의 연장 방향)으로 배열되는 부화소(621R), 부화소(621G), 및 부화소(621B)에 전기적으로 접속되어 있다. 배선(SLR), 배선(SLG), 및 배선(SLB)은 각각, 열 방향(배선(SLR)의 연장 방향)으로 배열되는 부화소(621R), 부화소(621G), 또는 부화소(621B)(미도시)에 전기적으로 접속되어 있다.

[0252] [화소 회로의 구성예]

[0253] 도 18의 (B)는 상술한 부화소(621R), 부화소(621G), 및 부화소(621B)에 적용할 수 있는 화소(621)의 회로도의 일례이다. 화소(621)는 트랜지스터(M1), 트랜지스터(M2), 트랜지스터(M3), 용량 소자(C1), 및 발광 디바이스(LED)를 갖는다. 또한 화소(621)에는 배선(GL) 및 배선(SL)이 전기적으로 접속된다. 배선(SL)은 도 18의 (A)에 나타낸 배선(SLR), 배선(SLG), 및 배선(SLB) 중 어느 것에 대응한다.

[0254] 트랜지스터(M1)는 게이트가 배선(GL)에 전기적으로 접속되고, 소스 및 드레인 중 한쪽이 배선(SL)에 전기적으로 접속되고, 다른 쪽이 용량 소자(C1)의 한쪽 전극 및 트랜지스터(M2)의 게이트에 전기적으로 접속된다. 트랜지스터(M2)는 소스 및 드레인 중 한쪽이 배선(AL)에 전기적으로 접속되고, 소스 및 드레인 중 다른 쪽이 발광 디바이스(LED)의 한쪽 전극, 용량 소자(C1)의 다른 쪽 전극, 및 트랜지스터(M3)의 소스 및 드레인 중 한쪽에 전기적으로 접속된다. 트랜지스터(M3)는 게이트가 배선(GL)에 전기적으로 접속되고, 소스 및 드레인 중 다른 쪽이 배선(RL)에 전기적으로 접속된다. 발광 디바이스(LED)는 다른 쪽 전극이 배선(CL)에 전기적으로 접속된다.

[0255] 배선(SL)에는 데이터 전위(D)가 공급된다. 배선(GL)에는 선택 신호가 공급된다. 상기 선택 신호에는 트랜지스터를 도통 상태로 하는 전위와 비도통 상태로 하는 전위가 포함된다.

[0256] 배선(RL)에는 리셋 전위가 공급된다. 배선(AL)에는 애노드 전위가 공급된다. 배선(CL)에는 캐소드 전위가 공급된다. 화소(621)에서 애노드 전위는 캐소드 전위보다 높다. 또한 배선(RL)에 공급되는 리셋 전위는 리셋 전위와 캐소드 전위의 전위차가 발광 디바이스(LED)의 문턱 전압보다 작은 전위로 할 수 있다. 리셋 전위는 캐소드 전위보다 높은 전위, 캐소드 전위와 같은 전위, 또는 캐소드 전위보다 낮은 전위로 할 수 있다.

[0257] 트랜지스터(M1) 및 트랜지스터(M3)는 스위치로서 기능한다. 트랜지스터(M2)는 발광 디바이스(LED)에 흐르는 전류를 제어하기 위한 트랜지스터로서 기능한다. 예를 들어 트랜지스터(M1)는 선택 트랜지스터로서 기능하고, 트랜지스터(M2)는 구동 트랜지스터로서 기능한다고도 할 수 있다.

[0258] 여기서, 트랜지스터(M1) 내지 트랜지스터(M3) 모두에 LTPS 트랜지스터를 적용하는 것이 바람직하다. 또는 트랜지스터(M1) 및 트랜지스터(M3)에 OS 트랜지스터를 적용하고, 트랜지스터(M2)에 LTPS 트랜지스터를 적용하는 것이 바람직하다.

[0259] 또는 트랜지스터(M1) 내지 트랜지스터(M3) 모두에 OS 트랜지스터를 적용하여도 좋다. 이때 구동 회로부(612)에 포함되는 복수의 트랜지스터 및 구동 회로부(613)에 포함되는 복수의 트랜지스터 중 하나 이상에 LTPS 트랜지스터를 적용하고, 다른 트랜지스터에 OS 트랜지스터를 적용할 수 있다. 예를 들어 표시부(611)에 제공되는 트랜지스터에는 OS 트랜지스터를 적용하고, 구동 회로부(612) 및 구동 회로부(613)에 제공되는 트랜지스터에는 LTPS 트랜지스터를 적용할 수도 있다.

[0260] OS 트랜지스터로서는 채널이 형성되는 반도체층에 산화물 반도체를 사용한 트랜지스터를 사용할 수 있다. 반도체층은 예를 들어 인듐과, M(M은 갈륨, 알루미늄, 실리콘, 붕소, 이트륨, 주석, 구리, 바나듐, 베릴륨, 타이타늄, 철, 니켈, 저마늄, 지르코늄, 몰리브데넘, 란타넘, 세륨, 네오디뮴, 하프늄, 탄탈럼, 텅스텐, 및 마그네슘 중에서 선택된 1종류 또는 복수 종류)과, 아연을 포함하는 것이 바람직하다. 특히 M은 알루미늄, 갈륨, 이트륨, 및 주석 중에서 선택된 1종류 또는 복수 종류인 것이 바람직하다. 특히 OS 트랜지스터의 반도체층에 인듐, 갈륨, 및 아연을 포함한 산화물(IGZO라고도 표기함)을 사용하는 것이 바람직하다. 또는 인듐, 주석, 및 아연을 포함한 산화물을 사용하는 것이 바람직하다. 또는 인듐, 갈륨, 주석, 및 아연을 포함한 산화물을 사용하는 것이 바람직하다.

[0261] 실리콘보다 밴드 갭이 넓고 캐리어 밀도가 낮은 산화물 반도체를 사용한 트랜지스터는 매우 낮은 오프 전류를 실현할 수 있다. 오프 전류가 낮은 경우, 트랜지스터에 직렬로 접속된 용량 소자에 축적된 전하가 장기간에 걸쳐 유지될 수 있다. 그러므로 특히 용량 소자(C1)에 직렬로 접속되는 트랜지스터(M1) 및 트랜지스터(M3)로서는 각각 산화물 반도체가 적용된 트랜지스터를 사용하는 것이 바람직하다. 트랜지스터(M1) 및 트랜지스터(M3)로서 산화물 반도체를 포함한 트랜지스터를 적용함으로써, 용량 소자(C1)에 유지되는 전하가 트랜지스터(M1) 또는 트랜지스터(M3)를 통하여 누설되는 것을 방지할 수 있다. 또한 용량 소자(C1)에 유지되는 전하가 장시간에 걸쳐 유지될 수 있기 때문에, 화소(621)의 데이터를 재기록하지 않고 정지 화상을 장기간에 걸쳐 표시할 수 있다.

[0262] 또한 도 18의 (B)에서는 트랜지스터를 n채널형 트랜지스터로서 표기하였지만, p채널형 트랜지스터를 사용할 수도 있다.

[0263] 또한 화소(621)에 포함되는 각 트랜지스터는 동일한 기판 위에 나란히 형성되는 것이 바람직하다.

[0264] 화소(621)에 포함되는 트랜지스터에는, 반도체층을 개재하여 중첩되는 한 쌍의 게이트를 갖는 트랜지스터를 적용할 수 있다.

[0265] 한 쌍의 게이트를 갖는 트랜지스터에서 한 쌍의 게이트가 서로 전기적으로 접속되고 같은 전위가 공급되는 경우, 트랜지스터의 온 전류가 높아지고 포화 특성이 향상되는 등의 이점이 있다. 또한 한 쌍의 게이트 중 한쪽에 트랜지스터의 문턱 전압을 제어하는 전위를 공급하여도 좋다. 또한 한 쌍의 게이트 중 한쪽에 정전위를 공급함으로써 트랜지스터의 전기 특성의 안정성을 향상시킬 수 있다. 예를 들어 트랜지스터의 한쪽 게이트가 정전위를 공급받는 배선에 전기적으로 접속되어도 좋고, 트랜지스터의 소스 또는 드레인에 전기적으로 접속되어도 좋다.

[0266] 도 18의 (C)에 나타낸 화소(621)는 트랜지스터(M1) 및 트랜지스터(M3)에 한 쌍의 게이트를 갖는 트랜지스터를 적용한 경우의 예이다. 트랜지스터(M1) 및 트랜지스터(M3) 각각에서는 한 쌍의 게이트가 전기적으로 접속되어 있다. 이러한 구성으로 함으로써, 화소(621)에 대한 데이터 기록 기간을 단축할 수 있다.

[0267] 도 18의 (D)에 나타낸 화소(621)는 트랜지스터(M1) 및 트랜지스터(M3)에 더하여 트랜지스터(M2)에도 한 쌍의 게이트를 갖는 트랜지스터를 적용한 경우의 예이다. 트랜지스터(M2)에서는 한 쌍의 게이트가 전기적으로 접속되어 있다. 트랜지스터(M2)에 이러한 트랜지스터를 적용하면 포화 특성이 향상되기 때문에, 발광 디바이스(LED)의 발광 휘도의 제어가 용이해지고, 표시 품질을 높일 수 있다.

[0268] [트랜지스터의 구성예]

[0269] 이하에서는, 상기 표시 장치에 적용할 수 있는 트랜지스터의 단면 구성예에 대하여 설명한다.

[0270] [구성예 1]

[0271] 도 19의 (A)는 트랜지스터(410)를 포함하는 단면도이다.

[0272] 트랜지스터(410)는 기판(401) 위에 제공되고, 반도체층에 다결정 실리콘이 적용된 트랜지스터이다. 예를 들어 트랜지스터(410)는 화소(621)의 트랜지스터(M2)에 대응한다. 즉 도 19의 (A)는 트랜지스터(410)의 소스 및 드레인 중 한쪽이 발광 디바이스의 도전층(431)에 전기적으로 접속된 예를 나타낸 것이다.

[0273] 트랜지스터(410)는 반도체층(411), 절연층(412), 및 도전층(413)을 갖는다. 반도체층(411)은 채널 형성 영역(411i) 및 저저항 영역(411n)을 갖는다. 반도체층(411)은 실리콘을 포함한다. 반도체층(411)은 다결정 실리콘을 포함하는 것이 바람직하다. 절연층(412)의 일부는 게이트 절연층으로서 기능한다. 도전층(413)의 일부는 게이트 전극으로서 기능한다.

[0274] 또한 반도체층(411)은 반도체 특성을 나타내는 금속 산화물(산화물 반도체라고도 함)을 포함할 수도 있다. 이때 트랜지스터(410)는 OS 트랜지스터라고 부를 수 있다.

[0275] 저저항 영역(411n)은 불순물 원소를 포함하는 영역이다. 예를 들어 트랜지스터(410)를 n채널형 트랜지스터로 하는 경우에는, 저저항 영역(411n)에 인, 비소를 첨가하면 좋다. 한편, p채널형 트랜지스터로 하는 경우에는, 저저항 영역(411n)에 붕소, 알루미늄을 첨가하면 좋다. 또한 트랜지스터(410)의 문턱 전압을 제어하기 위하여, 채널 형성 영역(411i)에 상술한 불순물이 첨가되어도 좋다.

[0276] 기판(401) 위에 절연층(421)이 제공되어 있다. 반도체층(411)은 절연층(421) 위에 제공되어 있다. 절연층(412)은 반도체층(411) 및 절연층(421)을 덮어 제공되어 있다. 도전층(413)은 절연층(412) 위에서 반도체층(411)과 중첩되는 위치에 제공되어 있다.

[0277] 또한 도전층(413) 및 절연층(412)을 덮어 절연층(422)이 제공된다. 절연층(422) 위에는 도전층(414a) 및 도전층(414b)이 제공된다. 도전층(414a) 및 도전층(414b)은 절연층(422) 및 절연층(412)에 제공된 개구부에서 저저항 영역(411n)에 전기적으로 접속되어 있다. 도전층(414a)의 일부는 소스 전극 및 드레인 전극 중 한쪽으로서 기능하고, 도전층(414b)의 일부는 소스 전극 및 드레인 전극 중 다른 쪽으로서 기능한다. 또한 도전층(414a), 도전층(414b), 및 절연층(422)을 덮어 절연층(423)이 제공되어 있다.

[0278] 절연층(423) 위에는 화소 전극으로서 기능하는 도전층(431)이 제공된다. 도전층(431)은 절연층(423) 위에 제공되고, 절연층(423)에 제공된 개구에서 도전층(414b)에 전기적으로 접속되어 있다. 여기서는 도시하지 않았지만, 도전층(431) 위에는 LED의 단자를 실장할 수 있다.

[0279] [구성예 2]

[0280] 도 19의 (B)에는 한 쌍의 게이트 전극을 갖는 트랜지스터(410a)를 나타내었다. 도 19의 (B)에 나타낸 트랜지스터(410a)는 주로 도전층(415) 및 절연층(416)을 갖는 점이 도 19의 (A)와 다르다.

[0281] 도전층(415)은 절연층(421) 위에 제공되어 있다. 또한 도전층(415) 및 절연층(421)을 덮어 절연층(416)이 제공되어 있다. 반도체층(411)은 적어도 채널 형성 영역(411i)이 절연층(416)을 개재하여 도전층(415)과 중첩되도록 제공되어 있다.

[0282] 도 19의 (B)에 나타낸 트랜지스터(410a)에서는, 도전층(413)의 일부가 제 1 게이트 전극으로서 기능하고, 도전층(415)의 일부가 제 2 게이트 전극으로서 기능한다. 또한 이때 절연층(412)의 일부가 제 1 게이트 절연층으로서 기능하고, 절연층(416)의 일부가 제 2 게이트 절연층으로서 기능한다.

[0283] 여기서, 제 1 게이트 전극과 제 2 게이트 전극을 전기적으로 접속하는 경우, 도시되지 않은 영역에서 절연층(412) 및 절연층(416)에 제공된 개구부를 통하여 도전층(413)과 도전층(415)을 전기적으로 접속하면 좋다. 또한 제 2 게이트 전극과 소스 또는 드레인을 전기적으로 접속하는 경우, 도시되지 않은 영역에서 절연층(422), 절연층(412), 및 절연층(416)에 제공된 개구부를 통하여 도전층(414a) 또는 도전층(414b)과 도전층(415)을 전기적으로 접속하면 좋다.

[0284] 화소(621)를 구성하는 모든 트랜지스터에 LTPS 트랜지스터를 적용하는 경우, 도 19의 (A)에서 예시한 트랜지스터(410) 또는 도 19의 (B)에서 예시한 트랜지스터(410a)를 적용할 수 있다. 이때 화소(621)를 구성하는 모든 트랜지스터에 트랜지스터(410a)를 사용하여도 좋고, 모든 트랜지스터에 트랜지스터(410)를 적용하여도 좋고, 트랜지스터(410a)와 트랜지스터(410)를 조합하여 사용하여도 좋다.

[0285] [구성예 3]

[0286] 이하에서는, 반도체층에 실리콘이 적용된 트랜지스터와 반도체층에 금속 산화물이 적용된 트랜지스터의 양쪽을

포함한 구성의 예에 대하여 설명한다.

[0287] 도 19의 (C)는 트랜지스터(410a) 및 트랜지스터(450)를 포함하는 단면 개략도이다.

[0288] 트랜지스터(410a)에 대해서는 상기 구성예 1을 원용할 수 있다. 또한 여기서는 트랜지스터(410a)를 사용하는 예를 나타내었지만, 트랜지스터(410)와 트랜지스터(450)를 포함한 구성을 적용하여도 좋고, 트랜지스터(410), 트랜지스터(410a), 트랜지스터(450) 모두를 포함한 구성을 적용하여도 좋다.

[0289] 트랜지스터(450)는 반도체층에 금속 산화물을 적용한 트랜지스터이다. 도 19의 (C)에 나타낸 구성에서는, 예를 들어 트랜지스터(450)가 화소(621)의 트랜지스터(M1)에 대응하고, 트랜지스터(410a)가 트랜지스터(M2)에 대응한다. 즉 도 19의 (C)는 트랜지스터(410a)의 소스 및 드레인 중 한쪽이 도전층(431)에 전기적으로 접속된 예를 나타낸 것이다.

[0290] 또한 도 19의 (C)에는 트랜지스터(450)가 한 쌍의 게이트를 갖는 예를 나타내었다.

[0291] 트랜지스터(450)는 도전층(455), 절연층(422), 반도체층(451), 절연층(452), 및 도전층(453)을 갖는다. 도전층(453)의 일부는 트랜지스터(450)의 제 1 게이트로서 기능하고, 도전층(455)의 일부는 트랜지스터(450)의 제 2 게이트로서 기능한다. 이때 절연층(452)의 일부는 트랜지스터(450)의 제 1 게이트 절연층으로서 기능하고, 절연층(422)의 일부는 트랜지스터(450)의 제 2 게이트 절연층으로서 기능한다.

[0292] 도전층(455)은 절연층(412) 위에 제공되어 있다. 절연층(422)은 도전층(455)을 덮어 제공되어 있다. 반도체층(451)은 절연층(422) 위에 제공되어 있다. 절연층(452)은 반도체층(451) 및 절연층(422)을 덮어 제공되어 있다. 도전층(453)은 절연층(452) 위에 제공되고, 반도체층(451) 및 도전층(455)과 중첩되는 영역을 갖는다.

[0293] 또한 절연층(426)이 절연층(452) 및 도전층(453)을 덮어 제공되어 있다. 절연층(426) 위에는 도전층(454a) 및 도전층(454b)이 제공된다. 도전층(454a) 및 도전층(454b)은 절연층(426) 및 절연층(452)에 제공된 개구부에서 반도체층(451)에 전기적으로 접속되어 있다. 도전층(454a)의 일부는 소스 전극 및 드레인 전극 중 한쪽으로서 기능하고, 도전층(454b)의 일부는 소스 전극 및 드레인 전극 중 다른 쪽으로서 기능한다. 또한 도전층(454a), 도전층(454b), 및 절연층(426)을 덮어 절연층(423)이 제공되어 있다.

[0294] 여기서, 트랜지스터(410a)에 전기적으로 접속되는 도전층(414a) 및 도전층(414b)은 도전층(454a) 및 도전층(454b)과 동일한 도전막을 가공하여 형성하는 것이 바람직하다. 도 19의 (C)에는 도전층(414a), 도전층(414b), 도전층(454a), 및 도전층(454b)이 동일한 면 위에(즉 절연층(426)의 상면과 접하여) 형성되고, 동일한 금속 원소를 포함하는 구성을 나타내었다. 이때 도전층(414a) 및 도전층(414b)은 절연층(426), 절연층(452), 절연층(422), 및 절연층(412)에 제공된 개구를 통하여 저저항 영역(411n)에 전기적으로 접속된다. 이에 의하여, 제작 공정을 간략화할 수 있기 때문에 바람직하다.

[0295] 또한 트랜지스터(410a)의 제 1 게이트 전극으로서 기능하는 도전층(413)과 트랜지스터(450)의 제 2 게이트 전극으로서 기능하는 도전층(455)은 동일한 도전막을 가공하여 형성하는 것이 바람직하다. 도 19의 (C)에는 도전층(413)과 도전층(455)이 동일한 면 위에(즉 절연층(412)의 상면과 접하여) 형성되고, 동일한 금속 원소를 포함하는 구성을 나타내었다. 이에 의하여, 제작 공정을 간략화할 수 있기 때문에 바람직하다.

[0296] 도 19의 (C)에서는, 트랜지스터(450)의 제 1 게이트 절연층으로서 기능하는 절연층(452)이 반도체층(451)의 단부를 덮고 있지만, 도 19의 (D)에 나타낸 트랜지스터(450a)와 같이 절연층(452)은 도전층(453)과 상면 형상이 일치하거나 실질적으로 일치하도록 가공되어도 좋다.

[0297] 또한 본 명세서에서 "상면 형상이 실질적으로 일치"란, 적층된 층과 층 사이에서 적어도 윤곽의 일부가 중첩되는 것을 말한다. 예를 들어 위층과 아래층이 동일한 마스크 패턴 또는 일부가 동일한 마스크 패턴을 사용하여 가공된 경우를 그 범주에 포함한다. 다만 엄밀하게 말하면 윤곽이 중첩되지 않고 위층이 아래층의 내측에 위치하거나 위층이 아래층의 외측에 위치하는 경우도 있고, 이 경우도 "상면 형상이 실질적으로 일치"라고 한다.

[0298] 또한 여기서는, 트랜지스터(410a)가 트랜지스터(M2)에 대응하고 화소 전극에 전기적으로 접속되는 예에 대하여 설명하였지만, 이에 한정되지 않는다. 예를 들어 트랜지스터(450) 또는 트랜지스터(450a)가 트랜지스터(M2)에 대응하는 구성을 적용하여도 좋다. 이때 트랜지스터(410a)는 트랜지스터(M1), 트랜지스터(M3), 또는 이들 외의 트랜지스터에 대응한다.

[0299] 본 실시형태는 다른 실시형태와 적절히 조합할 수 있다.

[0300] (실시형태 7)

[0301] 본 실시형태는 부화소가 매트릭스로 제공되고, 상기 부화소 각각에 발광 소자(발광 다이오드 칩)가 제공된 표시 장치에 관한 것이다.

[0302] 본 발명의 일 형태의 표시 장치는 상이한 색의 부화소 사이에서 발광 다이오드 칩이 구분하여 실장된 구성을 갖는다. 여기서, 본 발명의 일 형태의 표시 장치에서, 같은 색의 광을 방출하는 복수의 부화소는 열 방향 및 행 방향으로 인접하여 배열되어 있다. 바꿔 말하면, 같은 색의 광을 방출하는 복수의 부화소가 각각 독립적으로 분할되어 있다.

[0303] 본 명세서에서는, 예를 들어 행 방향의 위치를 나타내는 좌표는 동일하지만 열 방향의 위치를 나타내는 좌표가 1만큼 다른 2개의 부화소를 행 방향으로 인접한 부화소라고 한다. 예를 들어 1행 2열의 부화소는 1행 1열의 부화소와 행 방향으로 인접한다. 또한 열 방향의 위치를 나타내는 좌표는 동일하지만 행 방향의 위치를 나타내는 좌표가 1만큼 다른 2개의 부화소를 열 방향으로 인접한 부화소라고 한다. 예를 들어 2행 1열의 부화소는 1행 1열의 부화소와 열 방향으로 인접한다. 매트릭스로 제공된 요소이면 부화소 이외의 것이어도 같은 식으로 표현한다. 예를 들어 같은 색의 광을 방출하는 복수의 부화소를 4개로 분할하는 경우, 행 방향에서 2분할하고 열 방향에서 2분할하면 좋다.

[0304] [표시 장치의 구성예]

[0305] 도 20은 본 발명의 일 형태의 표시 장치의 화소(103)의 구성예를 나타낸 상면도이다.

[0306] 도 20에 나타낸 화소(103)는 부화소(110a), 부화소(110b), 부화소(110c), 및 부화소(110d)의 4개의 부화소로 구성된다. 부화소(110a), 부화소(110b), 부화소(110c), 및 부화소(110d) 각각은 상이한 색의 광을 방출하는 발광 소자를 갖는다. 부화소(110a), 부화소(110b), 및 부화소(110c)로서는 적색(R), 녹색(G), 청색(B), 백색(W)의 4색의 부화소를 들 수 있다. 도 20에 나타낸 부화소(110a)를 LED 칩의 하나에 대응시키고, 단자를 2개 갖는 LED 칩을 실장하는 구성으로 할 수 있다. 또한 실장을 간편하게 하기 위하여 하나의 칩에 복수의 부화소를 제공하는 방식을 채용하여도 좋다. 예를 들어 하나의 칩에 적색(R), 녹색(G), 청색(B)의 3색의 부화소를 제공하여, 단자를 4개 갖는 LED 칩으로 하여도 좋다. 또한 도 20에서는, 사각형으로 둘러싼 4색의 부화소로 하나의 칩을 구성하고, 이를 매트릭스로 배치한 예를 나타내었다. 4색의 부화소로 구성된 경우에는 단자는 5개이다. 또한 도 20에서는, 각 부화소의 면적을 서로 같게 하였지만, 이에 특별히 한정되지 않고, 예를 들어 3색의 부화소를 사용하는 경우에, 녹색의 부화소의 면적만을 크게 하여도 좋다.

[0307] 본 명세서에서, 예를 들어 부화소(110a), 부화소(110b), 부화소(110c), 및 부화소(110d)에 공통되는 사항에 대하여 설명하는 경우가 있다. 알파벳으로 구별하는 다른 구성 요소에 대해서도, 이들에 공통되는 사항에 대하여 설명하는 경우에는, 알파벳을 생략한 부호를 사용하여 설명하는 경우가 있다.

[0308] 도 20에는 1행 1열 내지 6행 6열의 부화소를 나타내었다.

[0309] 본 명세서에서는, 행 방향을 X 방향이라고 하고, 열 방향을 Y 방향이라고 한다. X 방향과 Y 방향은 교차되고, 예를 들어 수직으로 교차된다.

[0310] 본 실시형태는 다른 실시형태와 자유로이 조합할 수 있다.

[0311] (실시형태 8)

[0312] 본 실시형태에서는, 본 발명의 일 형태의 표시 장치의 예에 대하여 설명한다.

[0313] 본 실시형태의 표시 장치에서, 화소는 서로 다른 색의 광을 방출하는 발광 디바이스를 갖는 부화소를 복수 종류 가질 수 있다. 예를 들어 화소는 3종류의 부화소를 가질 수 있다. 상기 3종류의 부화소로서는 적색(R), 녹색(G), 및 청색(B)의 3색의 부화소, 황색(Y), 시안(C), 및 마젠타(M)의 3색의 부화소를 들 수 있다. 또는 화소는 4종류의 부화소를 가질 수 있다. 상기 4종류의 부화소로서는 R, G, B, 백색(W)의 4색의 부화소, R, G, B, Y의 4색의 부화소를 들 수 있다.

[0314] 부화소의 배열은 특별히 한정되지 않고, 다양한 방법을 적용할 수 있다. 부화소의 배열로서는, 예를 들어 스트라이프 배열, S 스트라이프 배열, 매트릭스 배열, 델타 배열, 베이어 배열, 펜타일 배열이 있다.

[0315] 또한 부화소의 상면 형상으로서는, 예를 들어 삼각형, 사각형(직사각형, 정사각형을 포함함), 오각형으로 대표되는 다각형, 이들 다각형의 모서리가 둥근 형상, 타원형, 또는 원형이 있다. 여기서 부화소의 상면 형상은 발광 디바이스의 발광 영역의 상면 형상에 상당한다.

[0316] 발광 디바이스 및 수광 디바이스를 화소에 포함하는 표시 장치에서는, 화소가 수광 기능을 갖기 때문에, 화상을 표시하면서 대상물의 접촉 또는 근접을 검출할 수 있다. 예를 들어 표시 장치에 포함되는 모든 부화소를 사용하여 화상을 표시할 뿐만 아니라, 일부의 부화소가 광원으로서의 광을 나타내고, 나머지 부화소가 화상을 표시할 수도 있다.

[0317] 도 21의 (A), (B), (C)에 나타낸 화소는 부화소(G), 부화소(B), 부화소(R), 및 부화소(PS)를 갖는다.

[0318] 도 21의 (A)에 나타낸 화소에는 스트라이프 배열이 적용되어 있다. 도 21의 (B)에 나타낸 화소에는 매트릭스 배열이 적용되어 있다.

[0319] 도 21의 (C)에 나타낸 화소의 배열은, 하나의 부화소(부화소(B)) 옆에 3개의 부화소(부화소(R), 부화소(G), 부화소(PS))가 세로 방향으로 나란히 배열된 구성을 갖는다.

[0320] 도 21의 (D)에 나타낸 화소는 부화소(G), 부화소(B), 부화소(R), 부화소(IR), 및 부화소(PS)를 갖는다.

[0321] 도 21의 (D)에는 하나의 화소가 2행에 걸쳐 제공된 예를 나타내었다. 위쪽 행(제 1 행)에는 3개의 부화소(부화소(G), 부화소(B), 부화소(R))가 제공되고, 아래쪽 행(제 2 행)에는 2개의 부화소(하나의 부화소(PS)와 하나의 부화소(IR))가 제공되어 있다.

[0322] 또한 부화소의 레이아웃은 도 21의 (A) 내지 (D)의 구성에 한정되지 않는다.

[0323] 부화소(R)는 적색의 광을 방출하는 발광 디바이스를 갖는다. 부화소(G)는 녹색의 광을 방출하는 발광 디바이스를 갖는다. 부화소(B)는 청색의 광을 방출하는 발광 디바이스를 갖는다. 부화소(IR)는 적외광을 방출하는 발광 디바이스를 갖는다. 부화소(PS)는 수광 디바이스를 갖는다. 부화소(PS)가 검출하는 광의 파장은 특별히 한정되지 않지만, 부화소(PS)에 포함되는 수광 디바이스는 부화소(R), 부화소(G), 부화소(B), 또는 부화소(IR)에 포함되는 발광 디바이스로부터 방출되는 광에 감도를 갖는 것이 바람직하다. 예를 들어 청색, 자색, 청자색, 녹색, 황록색, 황색, 주황색, 적색의 파장 범위의 광, 및 적외 파장 범위의 광 중 하나 또는 복수를 검출하는 것이 바람직하다.

[0324] 부화소(PS)의 수광 면적은 다른 부화소의 발광 면적보다 작다. 수광 면적이 작을수록 촬상 범위는 좁아지므로, 촬상한 화상이 흐릿해지는 것을 억제하고, 해상도를 향상시킬 수 있다. 그러므로 부화소(PS)를 사용함으로써, 고정세 또는 고해상도의 촬상을 수행할 수 있다. 예를 들어 부화소(PS)를 사용함으로써, 지문, 장문, 홍채, 맥형상(정맥 형상, 동맥 형상을 포함함), 또는 얼굴을 사용한 개인 인증을 위한 촬상을 수행할 수 있다.

[0325] 또한 부화소(PS)는 터치 센서(다이렉트 터치 센서라고도 함) 또는 니어 터치 센서(호버 센서, 호버 터치 센서, 비접촉 센서, 터치리스 센서라고도 함)에 사용할 수 있다. 예를 들어 부화소(PS)는 적외광을 검출하는 것이 바람직하다. 이에 의하여, 어두운 곳에서도 터치 검출을 수행할 수 있다.

[0326] 여기서, 터치 센서 또는 니어 터치 센서는 대상물(손가락, 손, 또는 펜)의 근접 또는 접촉을 검출할 수 있다. 터치 센서는 표시 장치와 대상물이 직접 접촉한 경우에 대상물을 검출할 수 있다. 또한 니어 터치 센서는 대상물이 표시 장치에 접촉하지 않아도 상기 대상물을 검출할 수 있다. 예를 들어 표시 장치와 대상물 사이의 거리가 0.1㎜ 이상 300㎜ 이하, 바람직하게는 3㎜ 이상 50㎜ 이하의 범위에서 표시 장치가 상기 대상물을 검출할 수 있는 구성이 바람직하다. 상기 구성으로 함으로써, 표시 장치에 대상물이 직접 접촉하지 않아도 표시 장치를 조작할 수 있고, 즉 비접촉(터치리스)으로 표시 장치를 조작할 수 있다. 상기 구성으로 함으로써, 표시 장치가 오염되거나 손상되는 리스크를 경감하거나, 표시 장치에 부착된 오염(예를 들어 먼지 또는 바이러스)에 대상물이 직접 접촉하지 않고 표시 장치를 조작할 수 있다.

[0327] 또한 비접촉 센서 기능은 호버 센서 기능, 호버 터치 센서 기능, 니어 터치 센서 기능, 터치리스 센서 기능이라고 할 수도 있다. 또한 터치 센서 기능은 다이렉트 터치 센서 기능이라고 할 수도 있다.

[0328] 또한 본 발명의 일 형태의 표시 장치는 리프레시 레이트를 가변으로 할 수 있다. 예를 들어 표시 장치에 표시되는 콘텐츠에 따라 리프레시 레이트를 조정(예를 들어 0.01Hz 이상 240Hz 이하의 범위에서 조정)하여 소비 전력을 절감할 수 있다. 또한 리프레시 레이트를 감소시킨 구동에 의하여 표시 장치의 소비 전력을 절감하는 구동을 아이들링 스톱(idling stop(IDS)) 구동이라고 불러도 좋다.

[0329] 또한 상기 리프레시 레이트에 따라 터치 센서 또는 니어 터치 센서의 구동 주파수를 변화시켜도 좋다. 예를 들어 표시 장치의 리프레시 레이트가 120Hz인 경우, 터치 센서 또는 니어 터치 센서의 구동 주파수를 120Hz보다 높게(대표적으로는 240Hz) 할 수 있다. 상기 구성으로 함으로써, 저소비 전력을 실현할 수 있고, 터치 센서 또

는 니어 터치 센서의 응답 속도를 높일 수 있다.

[0330] 또한 고정세의 촬상을 수행하기 위하여, 부화소(PS)는 표시 장치에 포함되는 모든 화소에 제공되는 것이 바람직하다. 한편, 부화소(PS)가 터치 센서 또는 니어 터치 센서에 사용되는 경우에는, 지문을 촬상하는 경우에 비하여 높은 정밀도가 요구되지 않기 때문에, 표시 장치에 포함되는 일부의 화소에 제공되면 좋다. 표시 장치에 포함되는 부화소(PS)의 개수를 부화소(R)의 개수보다 적게 함으로써, 검출 속도를 높일 수 있다.

[0331] 도 21의 (E)에 수광 디바이스를 갖는 부화소의 화소 회로의 일례를 나타내고, 도 21의 (F)에 발광 디바이스를 갖는 부화소의 화소 회로의 일례를 나타내었다.

[0332] 도 21의 (E)에 나타낸 화소 회로(PI×1)는 수광 디바이스(PD), 트랜지스터(M11), 트랜지스터(M12), 트랜지스터(M13), 트랜지스터(M14), 및 용량 소자(C2)를 갖는다. 여기서는 수광 디바이스(PD)로서 포토다이오드를 사용한 예를 나타내었다.

[0333] 수광 디바이스(PD)는 애노드가 배선(V1)에 전기적으로 접속되고, 캐소드가 트랜지스터(M11)의 소스 및 드레인 중 한쪽에 전기적으로 접속된다. 트랜지스터(M11)는 게이트가 배선(TX)에 전기적으로 접속되고, 소스 및 드레인 중 다른 쪽이 용량 소자(C2)의 한쪽 전극, 트랜지스터(M12)의 소스 및 드레인 중 한쪽, 그리고 트랜지스터(M13)의 게이트에 전기적으로 접속된다. 트랜지스터(M12)는 게이트가 배선(RES)에 전기적으로 접속되고, 소스 및 드레인 중 다른 쪽이 배선(V2)에 전기적으로 접속된다. 트랜지스터(M13)는 소스 및 드레인 중 한쪽이 배선(V3)에 전기적으로 접속되고, 소스 및 드레인 중 다른 쪽이 트랜지스터(M14)의 소스 및 드레인 중 한쪽에 전기적으로 접속된다. 트랜지스터(M14)는 게이트가 배선(SE)에 전기적으로 접속되고, 소스 및 드레인 중 다른 쪽이 배선(OUT1)에 전기적으로 접속된다.

[0334] 배선(V1), 배선(V2), 및 배선(V3)에는 각각 정전위가 공급된다. 수광 디바이스(PD)를 역바이어스로 구동시키는 경우에는, 배선(V2)에 배선(V1)의 전위보다 높은 전위를 공급한다. 트랜지스터(M12)는 배선(RES)에 공급되는 신호에 의하여 제어되고, 트랜지스터(M13)의 게이트에 접속되는 노드의 전위를 배선(V2)에 공급되는 전위로 리셋하는 기능을 갖는다. 트랜지스터(M11)는 배선(TX)에 공급되는 신호에 의하여 제어되고, 수광 디바이스(PD)에 흐르는 전류에 따라 상기 노드의 전위가 변화되는 타이밍을 제어하는 기능을 갖는다. 트랜지스터(M13)는 상기 노드의 전위에 따른 출력을 수행하는 증폭 트랜지스터로서 기능한다. 트랜지스터(M14)는 배선(SE)에 공급되는 신호에 의하여 제어되고, 상기 노드의 전위에 따른 출력을 배선(OUT1)에 접속되는 외부 회로에 의하여 판독하기 위한 선택 트랜지스터로서 기능한다.

[0335] 도 21의 (F)에 나타낸 화소 회로(PIX2)는 발광 디바이스(LED), 트랜지스터(M15), 트랜지스터(M16), 트랜지스터(M17), 및 용량 소자(C3)를 갖는다. 여기서는 발광 디바이스(LED)로서 발광 다이오드를 사용한 예를 나타내었다. 특히 발광 디바이스(LED)로서는 적색의 발광 LED, 청색의 발광 LED, 또는 녹색의 발광 LED를 사용하는 것이 바람직하다.

[0336] 트랜지스터(M15)는 게이트가 배선(VG)에 전기적으로 접속되고, 소스 및 드레인 중 한쪽이 배선(VS)에 전기적으로 접속되고, 소스 및 드레인 중 다른 쪽이 용량 소자(C3)의 한쪽 전극 및 트랜지스터(M16)의 게이트에 전기적으로 접속된다. 트랜지스터(M16)의 소스 및 드레인 중 한쪽은 배선(V4)에 전기적으로 접속되고, 다른 쪽은 발광 디바이스(LED)의 애노드, 그리고 트랜지스터(M17)의 소스 및 드레인 중 한쪽에 전기적으로 접속된다. 트랜지스터(M17)는 게이트가 배선(MS)에 전기적으로 접속되고, 소스 및 드레인 중 다른 쪽이 배선(OUT2)에 전기적으로 접속된다. 발광 디바이스(LED)의 캐소드는 배선(V5)에 전기적으로 접속된다.

[0337] 배선(V4) 및 배선(V5)에는 각각 정전위가 공급된다. 발광 디바이스(LED)의 애노드 측을 고전위로 하고, 캐소드 측을 애노드 측보다 저전위로 할 수 있다. 트랜지스터(M15)는 배선(VG)에 공급되는 신호에 의하여 제어되고, 화소 회로(PIX2)의 선택 상태를 제어하기 위한 선택 트랜지스터로서 기능한다. 또한 트랜지스터(M16)는 게이트에 공급되는 전위에 따라 발광 디바이스(LED)에 흐르는 전류를 제어하는 구동 트랜지스터로서 기능한다. 트랜지스터(M15)가 도통 상태일 때, 배선(VS)에 공급되는 전위가 트랜지스터(M16)의 게이트에 공급되고, 그 전위에 따라 발광 디바이스(LED)의 발광 휘도를 제어할 수 있다. 트랜지스터(M17)는 배선(MS)에 공급되는 신호에 의하여 제어되고, 트랜지스터(M16)와 발광 디바이스(LED) 사이의 전위를, 배선(OUT2)을 통하여 외부에 출력하는 기능을 갖는다.

[0338] 여기서, 화소 회로(PI×1)에 포함되는 트랜지스터(M11), 트랜지스터(M12), 트랜지스터(M13), 및 트랜지스터(M14), 그리고 화소 회로(PIX2)에 포함되는 트랜지스터(M15), 트랜지스터(M16), 및 트랜지스터(M17)에는 각각 채널이 형성되는 반도체층에 금속 산화물(산화물 반도체)을 사용한 트랜지스터를 적용하는 것이 바람직하다.

[0339] 실리콘보다 밴드 갭이 넓고 캐리어 밀도가 낮은 금속 산화물을 사용한 트랜지스터는 매우 낮은 오프 전류를 실현할 수 있다. 오프 전류가 낮은 경우, 트랜지스터에 직렬로 접속된 용량 소자에 축적된 전하가 장기간에 걸쳐 유지될 수 있다. 따라서 특히 용량 소자(C2) 또는 용량 소자(C3)에 직렬로 접속되는 트랜지스터(M11), 트랜지스터(M12), 및 트랜지스터(M15)로서는 산화물 반도체가 적용된 트랜지스터를 사용하는 것이 바람직하다. 또한 이들 이외의 트랜지스터로서도 산화물 반도체를 적용한 트랜지스터를 사용함으로써, 제작 비용을 절감할 수 있다. 다만 본 발명의 일 형태는 이에 한정되지 않는다. 반도체층에 실리콘을 사용한 트랜지스터(이하, Si 트랜지스터라고도 함)를 사용하여도 좋다.

[0340] 또한 실온하에서의 채널 폭 1μm당 OS 트랜지스터의 오프 전류값은 1aA(1×10^{-18}A) 이하, 1zA(1×10^{-21}A) 이하, 또는 1yA(1×10^{-24}A) 이하로 할 수 있다. 또한 실온하에서의 채널 폭 1μm당 Si 트랜지스터의 오프 전류값은 1fA(1×10^{-15}A) 이상 1pA(1×10^{-12}A) 이하이다. 따라서 OS 트랜지스터의 오프 전류는 Si 트랜지스터의 오프 전류보다 10자릿수 정도 낮다고 할 수도 있다.

[0341] 또한 트랜지스터가 포화 영역에서 동작하는 경우, OS 트랜지스터에서는 Si 트랜지스터에서보다 게이트와 소스 사이의 전압의 변화에 따른 소스와 드레인 사이의 전류의 변화를 작게 할 수 있다. 그러므로 화소 회로에 포함되는 구동 트랜지스터로서 OS 트랜지스터를 적용함으로써, 게이트와 소스 사이의 전압의 변화에 의하여 소스와 드레인 사이를 흐르는 전류를 자세하게 설정할 수 있기 때문에, 발광 디바이스를 흐르는 전류의 양을 정밀하게 제어할 수 있다. 그러므로 발광 디바이스의 발광 휘도를 정밀하게 제어할 수 있다(화소 회로의 계조를 크게 할 수 있다).

[0342] 또한 트랜지스터가 포화 영역에서 동작하는 경우에 흐르는 전류의 포화 특성에 관하여, OS 트랜지스터는 소스와 드레인 사이의 전압이 서서히 높아진 경우에도 Si 트랜지스터보다 안정적인 정전류(포화 전류)를 흘릴 수 있다. 그러므로 OS 트랜지스터를 구동 트랜지스터로서 사용함으로써, 예를 들어 발광 디바이스(LED)의 전류-전압 특성에 편차가 생긴 경우에도 발광 디바이스에 안정적인 정전류를 흘릴 수 있다. 즉 OS 트랜지스터가 포화 영역에서 동작하는 경우, 소스와 드레인 사이의 전압을 높여도 소스와 드레인 사이의 전류는 거의 변화되지 않기 때문에, 발광 디바이스의 발광 휘도를 안정화시킬 수 있다.

[0343] 상술한 바와 같이, 화소 회로에 포함되는 구동 트랜지스터로서 OS 트랜지스터를 사용함으로써, 예를 들어 흑색 표시 부분이 밝게 표시되는 것을 억제하거나, 발광 휘도를 상승시키거나, 계조를 높이거나, 발광 디바이스의 편차를 억제할 수 있다. 따라서 화소 회로를 포함한 표시 장치에는 선명하고 매끄러운 화상을 표시할 수 있고, 그 결과 화상의 선명함, 화상의 날카로움, 및 높은 콘트라스트비 중 어느 하나 또는 복수를 느낄 수 있다. 또한 화소 회로에 포함되는 구동 트랜지스터에 흐를 수 있는 오프 전류가 매우 낮기 때문에, 표시 장치에서 수행하는 흑색 표시를 광 누설이 최대한 억제된 표시(짙은 흑색 표시)로 할 수 있다.

[0344] 또한 트랜지스터(M11) 내지 트랜지스터(M17)로서 채널이 형성되는 반도체층에 실리콘을 적용한 트랜지스터를 사용할 수도 있다. 특히 단결정 실리콘 또는 다결정 실리콘으로 대표되는 결정성이 높은 실리콘을 사용함으로써, 높은 전계 효과 이동도를 실현할 수 있고, 더 고속으로 동작할 수 있어 바람직하다.

[0345] 또한 트랜지스터(M11) 내지 트랜지스터(M17) 중 하나 이상으로서 산화물 반도체를 적용한 트랜지스터(OS 트랜지스터)를 사용하고, 이들 이외의 트랜지스터로서 실리콘을 적용한 트랜지스터(Si 트랜지스터)를 사용하여도 좋다. 또한 상기 Si 트랜지스터에는 저온 폴리실리콘(LTPS: Low Temperature Poly Silicon)을 갖는 트랜지스터(이하 LTPS 트랜지스터라고 기재함)를 사용할 수 있다. 또한 OS 트랜지스터와 LTPS 트랜지스터를 조합한 구성을 LTPO라고 부르는 경우가 있다. LTPO를 적용함으로써, 이동도가 높은 LTPS 트랜지스터와 오프 전류가 낮은 OS 트랜지스터를 사용할 수 있기 때문에, 표시 품질이 높은 표시 패널을 제공할 수 있다.

[0346] 또한 도 21의 (E), (F)에서는 트랜지스터를 n채널형 트랜지스터로서 표기하였지만, p채널형 트랜지스터를 사용할 수도 있다.

[0347] 화소 회로(PI×1)에 포함되는 트랜지스터와 화소 회로(PIX2)에 포함되는 트랜지스터는 동일한 기판 위에 나란히 형성되는 것이 바람직하다. 특히 화소 회로(PI×1)에 포함되는 트랜지스터와 화소 회로(PIX2)에 포함되는 트랜지스터를 하나의 영역 내에 혼재시켜 주기적으로 배열하는 구성으로 하는 것이 바람직하다.

[0348] 또한 수광 디바이스(PD) 또는 발광 디바이스(LED)와 중첩되는 위치에 트랜지스터 및 용량 소자 중 한쪽 또는 양쪽을 포함한 층을 하나 또는 복수로 제공하는 것이 바람직하다. 이에 의하여, 각 화소 회로의 실효적인 점유 면적을 작게 할 수 있고, 고정세의 수광부 또는 표시부를 실현할 수 있다.

[0349] 본 실시형태는 적어도 그 일부를 본 명세서에 기재된 다른 실시형태와 적절히 조합하여 실시할 수 있다.

[0350] (실시형태 9)

[0351] 본 실시형태에서는, 본 발명의 일 형태의 표시 장치를 사용하는 전자 기기에 대하여 도 22를 사용하여 설명한다.

[0352] 본 실시형태에서는, 실시형태 1 내지 실시형태 4 중 어느 하나에 기재된 표시 장치를 차량 내부에 설치하는 예를 나타낸다.

[0353] 도 22는 차량의 구성예를 설명하는 도면이다. 도 22에는 운전석 주변에 배치되는 대시 보드(151), 운전석 앞쪽에 고정된 표시 장치(154), 카메라(155), 송풍구(156), 운전석 오른쪽 문(158a), 운전석 왼쪽 문(158b)을 나타내었다. 표시 장치(154)는 운전석 앞쪽에 걸쳐 제공되어 있다.

[0354] 운전석 앞쪽에 고정된 표시 장치(154)로서는, 실시형태 1 내지 실시형태 4 중 어느 하나의 표시 장치를 사용할 수 있다. 도 22는 표시 장치(154)를 2행 9열의 총 18개의 발광 디바이스를 조합하여 구성한 하나의 표시면으로서 나타낸 예이다. 또한 도 22에서는 화소 영역의 경계를 점선으로 나타내었지만, 실제의 표시 화상에는 점선은 표시되지 않고 이음매가 없거나 눈에 띄지 않는 구성이다. 또한 표시 장치(154)는 투광성을 갖는 영역을 제공하여 뒷배경이 비쳐 보이는 시스루 구조로 하여도 좋다.

[0355] 표시 장치(154)에는 터치 센서 또는 비접촉의 근접 센서가 제공되어 있는 것이 바람직하다. 또는 별도로 제공된 카메라를 사용한 제스처 조작이 가능한 것이 바람직하다.

[0356] 도 22는 핸들(스티어링 휠이라고도 함)이 제공되지 않은 자율 주행차를 나타내었지만, 이에 특별히 한정되지 않고, 핸들이 제공되어도 좋고, 그 핸들에 곡면을 갖는 표시 장치를 제공하여도 좋고, 그 경우에는 실시형태 2에 나타낸 구성을 사용할 수 있다.

[0357] 또한 후측방의 상황을 촬영하는 카메라(155)를 차량 외부에 복수로 제공하여도 좋다. 도 22에는 사이드 미러 대신 카메라(155)를 설치한 예를 나타내었지만, 사이드 미러와 카메라의 양쪽을 설치하여도 좋다. 카메라(155)로서는 CCD 카메라, CMOS 카메라를 사용할 수 있다. 또한 이들 카메라와 적외선 카메라를 조합하여 사용하여도 좋다. 적외선 카메라는 피사체의 온도가 높을수록 출력 레벨이 높아지기 때문에, 생체(사람 또는 동물)를 검지하거나 추출할 수 있다.

[0358] 카메라(155)로 촬상한 화상은 표시 장치(154)에 출력할 수 있다. 이 표시 장치(154)를 사용하여 주로 차량의 운전을 지원할 수 있다. 후측방의 상황을 카메라(155)로 넓은 화각으로 촬영하고, 이 화상을 표시 장치(154)에 표시함으로써, 운전자는 사각 지대를 시인할 수 있기 때문에, 사고의 발생을 방지할 수 있다.

[0359] 또한 차량의 루프 위에 거리 화상 센서를 제공하고, 거리 화상 센서에 의하여 얻어진 화상을 표시 장치(154)에 표시하여도 좋다. 거리 화상 센서로서는 이미지 센서, LIDAR(Light Detection and Ranging)를 사용할 수 있다. 이미지 센서에 의하여 얻어진 화상과 거리 화상 센서에 의하여 얻어진 화상을 표시 장치(154)에 표시함으로써, 더 많은 정보를 운전자에게 제공하여 운전을 지원할 수 있다.

[0360] 또한 차량의 천장 내부 즉 천장 부분에 곡면을 갖는 표시 장치(152)를 제공할 수도 있다. 천장 부분에 곡면을 갖는 표시 장치(152)를 제공하는 경우에는, 실시형태 1 또는 실시형태 2에 나타낸 표시 장치를 적용할 수 있다.

[0361] 또한 표시 장치(152) 및 표시 장치(154)는 지도 정보, 교통 정보, 텔레비전 영상, DVD 영상을 표시하는 기능을 가져도 좋다.

[0362] 표시 장치(154)에 표시되는 영상은 운전자의 취향에 따라 자유롭게 설정할 수 있다. 예를 들어 왼쪽의 화상 영역에 텔레비전 영상, DVD 영상, 웹 동영상을 표시하고, 중앙부의 화상 영역에 지도 정보를 표시하고, 속도계, 회전계로 대표되는 계측기류를 오른쪽의 화상 영역에 표시할 수 있다.

[0363] 또한 도 22에서는 오른쪽 문(158a), 왼쪽 문(158b)의 표면을 따라 표시 장치(159a), 표시 장치(159b)가 각각 제공되어 있다. 표시 장치(159a) 및 표시 장치(159b)는 각각 하나 또는 복수의 발광 디바이스를 사용하여 형성될 수 있다. 예를 들어 1행 2열의 발광 디바이스를 사용하여 하나의 표시면을 구성한다.

[0364] 표시 장치(159a)와 표시 장치(159b)는 대향하도록 배치된다.

[0365] 또한 표시 장치(152, 154, 159a, 159b) 중 적어도 하나에 촬상 기능을 갖는 표시 장치가 적용되는 것이 바람직하다.

[0366] 예를 들어 운전자가 표시 장치(152, 154, 159a, 159b) 중 적어도 하나의 화상 영역을 터치함으로써, 차량은 지문 인증 또는 장문 인증의 생체 인증을 수행할 수 있다. 차량은 생체 인증에 의하여 운전자가 인증된 경우에 개인의 취향에 맞게 환경을 설정하는 기능을 가져도 좋다. 예를 들어 시트 위치의 조정, 핸들 위치의 조정, 카메라(155)의 방향 조정, 밝기 설정, 에어컨디셔너의 설정, 와이퍼의 속도(빈도)의 설정, 오디오의 음량 설정, 오디오의 재생 목록 불러오기 처리 중 하나 이상을 인증 후에 실행하는 것이 바람직하다.

[0367] 또한 생체 인증에 의하여 운전자가 인증된 경우, 자동차를 자동으로 운전 가능한 상태, 예를 들어 엔진의 시동이 걸린 상태로 하거나 전기 자동차로 운전 가능한 상태로 할 수도 있고, 종래 필요하였던 열쇠가 불필요하기 때문에 바람직하다.

[0368] 또한 여기서는 운전석을 둘러싸는 표시 장치에 대하여 설명하였지만, 뒷좌석에서도 탑승자를 둘러싸도록 표시 장치를 제공할 수 있다.

[0369] 또한 도 23을 사용하여 다른 예에 대하여 설명한다.

[0370] 도 23은 차량의 구성예를 설명한 도면이다. 도 23에는 운전석과 조수석의 주변에 배치되는 대시 보드(852), 스티어링 휠(841), 앞유리(854), 카메라(855), 송풍구(856), 조수석 측의 문(858a), 운전석 측의 문(858b)을 나타내었다. 표시부(851)는 대시 보드(852)의 좌우에 걸쳐 제공되어 있다.

[0371] 스티어링 휠(841)은 수발광부(840)를 갖는다. 수발광부(840)는 광을 방출하는 기능과, 촬상하는 기능을 갖는다. 수발광부(840)에 의하여, 생체 정보, 예를 들어 운전자의 지문, 장문, 또는 정맥을 취득할 수 있고, 이 생체 정보를 바탕으로 운전자를 인증할 수 있다. 그러므로 미리 등록된 운전자만이 차량을 기동할 수 있기 때문에, 보안 수준이 매우 높은 차량을 실현할 수 있다.

[0372] 또한 후측방의 상황을 촬영하는 카메라(855)를 차량 외부에 복수로 제공하여도 좋다. 도 23에는 사이드 미러 대신 카메라(855)를 설치한 예를 나타내었지만, 사이드 미러와 카메라의 양쪽을 설치하여도 좋다. 카메라(855)로서는 CCD 카메라, CMOS 카메라를 사용할 수 있다. 또한 이들 카메라와 적외선 카메라를 조합하여 사용하여도 좋다. 적외선 카메라는 피사체의 온도가 높을수록 출력 레벨이 높아지기 때문에, 생체(사람 또는 동물)를 검지하거나 추출할 수 있다.

[0373] 카메라(855)로 촬상한 화상은 표시부(851) 및 수발광부(840) 중 어느 한쪽 또는 양쪽에 출력할 수 있다. 이 표시부(851) 또는 수발광부(840)를 사용하여 주로 차량의 운전을 지원할 수 있다. 후측방의 상황을 카메라(855)로 넓은 화각으로 촬영하고, 이 화상을 표시부(851) 또는 수발광부(840)에 표시함으로써, 운전자는 사각 지대를 시인할 수 있기 때문에, 사고의 발생을 방지할 수 있다.

[0374] 또한 표시부(851)는 지도 정보, 교통 정보, 텔레비전 영상, DVD 영상을 표시하는 기능을 가져도 좋다. 예를 들어 표시 패널(880a)과 표시 패널(880b)을 하나의 표시 화면으로서 사용하여 지도 정보를 크게 표시할 수 있다. 또한 표시 패널의 개수는 표시되는 영상에 따라 늘릴 수 있다.

[0375] 또한 도 23에서는 대시 보드, 센터 콘솔, 및 좌우의 필러 부분에 걸쳐 표시부(851)가 제공되어 있다. 도 23에는 표시부(851)가 8개의 표시 패널(표시 패널(880a) 내지 표시 패널(880h))로 구성된 예를 나타내었지만, 표시 패널의 개수는 이에 한정되지 않고, 7개 이하이어도 좋고, 9개 이상이어도 좋다. 표시 패널(880c) 및 표시 패널(880d)은 센터 콘솔에 해당하는 위치에 제공된다. 여기서는 표시 패널(880d)과 비직사각형의 표시 패널(880c)을 조합하였다. 표시 패널(880d)은 직사각형이지만, 이 표시 패널(880d)과 표시 패널(880c)을 조합하여 하나의 표시 패널로 한 경우에는, 표시 패널(880d)과 표시 패널(880c) 전체로서는 비직사각형 패널이 된다. 표시 패널(880e) 및 표시 패널(880f)은 운전자에서 보아 먼 쪽의 대시 보드에 제공된다. 표시 패널(880g) 및 표시 패널(880h)은 필러를 따라 제공된다. 표시 패널(880a) 내지 표시 패널(880h) 중 하나 이상은 곡면을 따라 제공된다.

[0376] 표시 패널(880a) 내지 표시 패널(880h)에 표시되는 영상은 운전자의 취향에 따라 자유롭게 설정할 수 있다. 예를 들어 오른쪽의 표시 패널(880a), 표시 패널(880e)에 텔레비전 영상, DVD 영상, 웹 동영상을 표시하고, 중앙부의 표시 패널(880c)에 지도 정보를 표시하고, 운전자 측의 표시 패널(880b), 표시 패널(880f)에 계측기, 예를 들어 속도계, 회전계를 표시하고, 운전석과 조수석 사이의 표시 패널(880d)에 오디오 정보를 표시할 수 있다. 또한 필러에 제공되는 표시 패널(880g) 및 표시 패널(880h)에는 운전자의 시선상에 있는 외부의 풍경을 실시간 표시함으로써, 의사적으로 필러리스인 차량으로 할 수 있고, 사각을 줄일 수 있기 때문에, 안전성이 높은 차량을 실현할 수 있다.

[0377] 또한 도 23에서는 조수석쪽 문(858a), 운전석쪽 문(858b)의 표면을 따라 표시부(859a), 표시부(859b)가 각각 제공되어 있다. 표시부(859a) 및 표시부(859b)는 각각 하나 또는 복수의 표시 패널을 사용하여 형성될 수 있다.

[0378] 표시부(859a)와 표시부(859b)는 대향하도록 배치되고, 표시부(851)가 표시부(859a)의 단부와 표시부(859b)의 단부를 연결하도록 대시 보드(852)에 제공되어 있다. 이에 의하여, 운전자 및 조수석의 동승자는 앞쪽 및 양쪽이 표시부(851), 표시부(859a), 및 표시부(859b)로 둘러싸인다. 예를 들어 표시부(859a), 표시부(851), 및 표시부(859b)에 연속된 하나의 화상을 표시함으로써, 운전자 또는 동승자에게 높은 몰입감을 제공할 수 있다.

[0379] 또한 후측방의 상황을 촬영하는 카메라(855)를 차량 외부에 복수로 제공하여도 좋다. 도 23에는 사이드 미러 대신 카메라(855)를 설치한 예를 나타내었지만, 사이드 미러와 카메라의 양쪽을 설치하여도 좋다.

[0380] 카메라(855)로서는 CCD 카메라 또는 CMOS 카메라를 사용할 수 있다. 또한 이들 카메라와 적외선 카메라를 조합하여 사용하여도 좋다. 적외선 카메라는 피사체의 온도가 높을수록 출력 레벨이 높아지기 때문에, 생체(사람 또는 동물)를 검지하거나 추출할 수 있다.

[0381] 카메라(855)로 촬상한 화상은 표시 패널 중 어느 하나 또는 복수에 출력할 수 있다. 카메라(855)는 이 표시부(851)에 표시되는 화상을 사용하여 주로 차량의 운전을 지원할 수 있다. 예를 들어 후측방의 상황을 카메라(855)로 넓은 화각으로 촬영하고, 이 화상을 표시 패널 중 어느 하나 또는 복수에 표시함으로써, 운전자는 사각지대를 시인할 수 있기 때문에, 사고의 발생을 방지할 수 있다.

[0382] 또한 표시부(859a) 및 표시부(859b)는 카메라(855)로 취득한 화상을 합성함으로써 얻어지는, 차량의 창문에서 보이는 풍경과 연동된 영상을 표시할 수 있다. 즉 운전자 및 동승자에게 문(858a) 및 문(858b)이 투과되어 보이는 영상을 표시부(859a) 및 표시부(859b)에 표시할 수도 있다. 이에 의하여, 운전자 및 동승자는 마치 떠 있는 것과 같은 감각을 체험할 수 있다.

[0383] 또한 표시 패널(880a) 내지 표시 패널(880h) 중 적어도 하나에 촬상 기능을 갖는 표시 패널이 적용되는 것이 바람직하다. 또한 표시부(859a) 및 표시부(859b)에 제공되는 표시 패널 중 하나 이상에도 촬상 기능을 갖는 표시 패널을 적용할 수 있다.

[0384] 상술한 바와 같이, 본 발명의 일 형태의 구성으로 함으로써, 표시 장치의 설계 자유도가 높아져, 표시 장치의 디자인성을 향상시킬 수 있다. 또한 본 발명의 일 형태의 표시 장치는 차량 탑재 시 적합하게 사용할 수 있다.

[0385] 본 실시형태는 적어도 그 일부를 본 명세서에 기재된 다른 실시형태와 적절히 조합하여 실시할 수 있다.

[0386] (실시형태 10)

[0387] 본 실시형태에서는, 본 발명의 일 형태의 전자 기기에 대하여 도 24의 (A) 및 (B)를 사용하여 설명한다.

[0388] 본 실시형태의 전자 기기는 표시부에 본 발명의 일 형태의 표시 장치를 포함한다. 본 발명의 일 형태의 표시 장치는 정세도 및 해상도를 쉽게 높일 수 있다. 따라서 다양한 전자 기기의 표시부에 사용할 수 있다.

[0389] 전자 기기로서는, 예를 들어 텔레비전 장치, 데스크톱형 또는 노트북형 퍼스널 컴퓨터, 컴퓨터용의 모니터, 디지털 사이니지, 파친코기로 대표되는 대형 게임기와 같이, 비교적 큰 화면을 갖는 전자 기기 외에, 디지털 카메라, 디지털 비디오 카메라, 디지털 액자, 휴대 전화기, 휴대용 게임기, 휴대 정보 단말기, 음향 재생 장치가 있다.

[0390] 특히 본 발명의 일 형태의 표시 장치는 정세도를 높일 수 있기 때문에, 비교적 작은 표시부를 갖는 전자 기기에 적합하게 사용할 수 있다. 이러한 전자 기기로서는 예를 들어 손목시계형 및 팔찌형 정보 단말기(웨어러블 기기), 그리고 헤드 마운트 디스플레이의 VR용 기기, 안경형 AR용 기기, 및 MR용 기기, 머리에 장착할 수 있는 웨어러블 기기가 있다.

[0391] 본 발명의 일 형태의 표시 장치는 HD(화소수 1280×720), FHD(화소수 1920×1080), WQHD(화소수 2560×1440), WQXGA(화소수 2560×1600), 4K(화소수 3840×2160), 8K(화소수 7680×4320) 등으로 해상도가 매우 높은 것이 바람직하다. 특히 4K, 8K, 또는 이들 이상의 해상도로 하는 것이 바람직하다. 또한 본 발명의 일 형태의 표시 장치에서의 화소 밀도(정세도)는 100ppi 이상이 바람직하고, 300ppi 이상이 더 바람직하고, 500ppi 이상이 더 바람직하고, 1000ppi 이상이 더 바람직하고, 2000ppi 이상이 더 바람직하고, 3000ppi 이상이 더 바람직하고, 5000ppi 이상이 더 바람직하고, 7000ppi 이상이 더 바람직하다. 이와 같이 높은 해상도 및 높은 정세도 중 한쪽 또는 양쪽을 갖는 표시 장치를 사용함으로써, 휴대용 또는 가정용의 개인적 사용을 위한 전자 기기에서 임장감 및 깊이감을 더 높일 수 있다. 또한 본 발명의 일 형태의 표시 장치의 화면 비율(종횡비)은 특별히 한정되

지 않는다. 예를 들어 표시 장치는 다양한 화면 비율(예를 들어 1:1(정사각형), 4:3, 16:9, 16:10)에 대응할 수 있다.

[0392] 본 실시형태의 전자 기기는 센서(힘, 변위, 위치, 속도, 가속도, 각속도, 회전수, 거리, 광, 액체, 자기, 온도, 화학 물질, 음성, 시간, 경도, 전기장, 전류, 전압, 전력, 방사선, 유량, 습도, 경사도, 진동, 냄새, 또는 적외선을 측정하는 기능을 갖는 것)를 포함하여도 좋다.

[0393] 도 24의 (A)에 텔레비전 장치의 일례를 나타내었다. 텔레비전 장치(7100)에서는, 하우징(7101)에 표시부(7000)가 포함되어 있다. 여기서는, 스탠드(7103)에 의하여 하우징(7101)을 지지한 구성을 나타내었다.

[0394] 표시부(7000)에 본 발명의 일 형태의 표시 장치를 적용할 수 있다. 표시부(7000)의 표시면은 곡면을 갖고, 실시형태 1 내지 실시형태 3 중 어느 하나의 표시 장치를 적용할 수 있다.

[0395] 도 24의 (A)에 나타낸 텔레비전 장치(7100)의 조작은 하우징(7101)이 갖는 조작 스위치 및 별체의 리모트 컨트롤러(7111)에 의하여 수행할 수 있다. 또는 표시부(7000)에 터치 센서를 포함하여도 좋고, 손가락으로 표시부(7000)를 터치함으로써 텔레비전 장치(7100)를 조작하여도 좋다. 리모트 컨트롤러(7111)는 상기 리모트 컨트롤러(7111)로부터 출력되는 정보를 표시하는 표시부를 가져도 좋다. 리모트 컨트롤러(7111)가 갖는 조작 키 또는 터치 패널에 의하여 채널 및 음량을 조작할 수 있고, 표시부(7000)에 표시되는 영상을 조작할 수 있다.

[0396] 또한 텔레비전 장치(7100)는 수신기 및 모뎀을 포함한다. 수신기에 의하여 일반적인 텔레비전 방송을 수신할 수 있다. 또한 모뎀을 통하여 유선 또는 무선으로 통신 네트워크에 접속함으로써, 한 방향(송신자로부터 수신자) 또는 쌍방향(송신자와 수신자 사이, 또는 수신자끼리)의 정보 통신을 수행할 수도 있다.

[0397] 도 24의 (B)에 디지털 사이니지의 일례를 나타내었다.

[0398] 도 24의 (B)는 원기둥 모양의 기둥(7401)에 장착된 디지털 사이니지(7400)를 나타낸 것이다. 디지털 사이니지(7400)는 기둥(7401)의 곡면을 따라 제공된 표시부(7000)를 포함한다.

[0399] 도 24의 (B)에서는, 표시부(7000)에 본 발명의 일 형태의 표시 장치를 적용할 수 있다.

[0400] 표시부(7000)가 넓을수록 한번에 제공할 수 있는 정보량을 늘릴 수 있다. 또한 표시부(7000)가 넓을수록 사람의 눈에 띄기 쉽기 때문에, 예를 들어 광고의 홍보 효과를 높일 수 있다.

[0401] 표시부(7000)에 터치 패널을 적용함으로써, 표시부(7000)에 화상 또는 동영상을 표시할 뿐만 아니라, 사용자가 직관적으로 조작할 수도 있어 바람직하다. 또한 노선 정보 또는 교통 정보를 제공하기 위한 용도로 사용하는 경우에는, 직관적인 조작에 의하여 사용성을 높일 수 있다.

[0402] 또한 도 24의 (B)에 나타낸 바와 같이, 디지털 사이니지(7400)는 사용자가 소유하는 스마트폰인 정보 단말기(7411)와 무선 통신에 의하여 연계 가능한 것이 바람직하다. 예를 들어 표시부(7000)에 표시되는 광고의 정보를 정보 단말기(7411)의 화면에 표시할 수 있다. 또한 정보 단말기(7411)를 조작함으로써, 표시부(7000)의 표시를 전환할 수 있다.

[0403] 또한 디지털 사이니지(7400)에 정보 단말기(7411)의 화면을 조작 수단(컨트롤러)으로서 사용한 게임을 실행시킬 수도 있다. 이에 의하여, 불특정 다수의 사용자가 동시에 게임에 참가하여 즐길 수 있다.

[0404] 본 실시형태는 다른 실시형태와 적절히 조합할 수 있다.

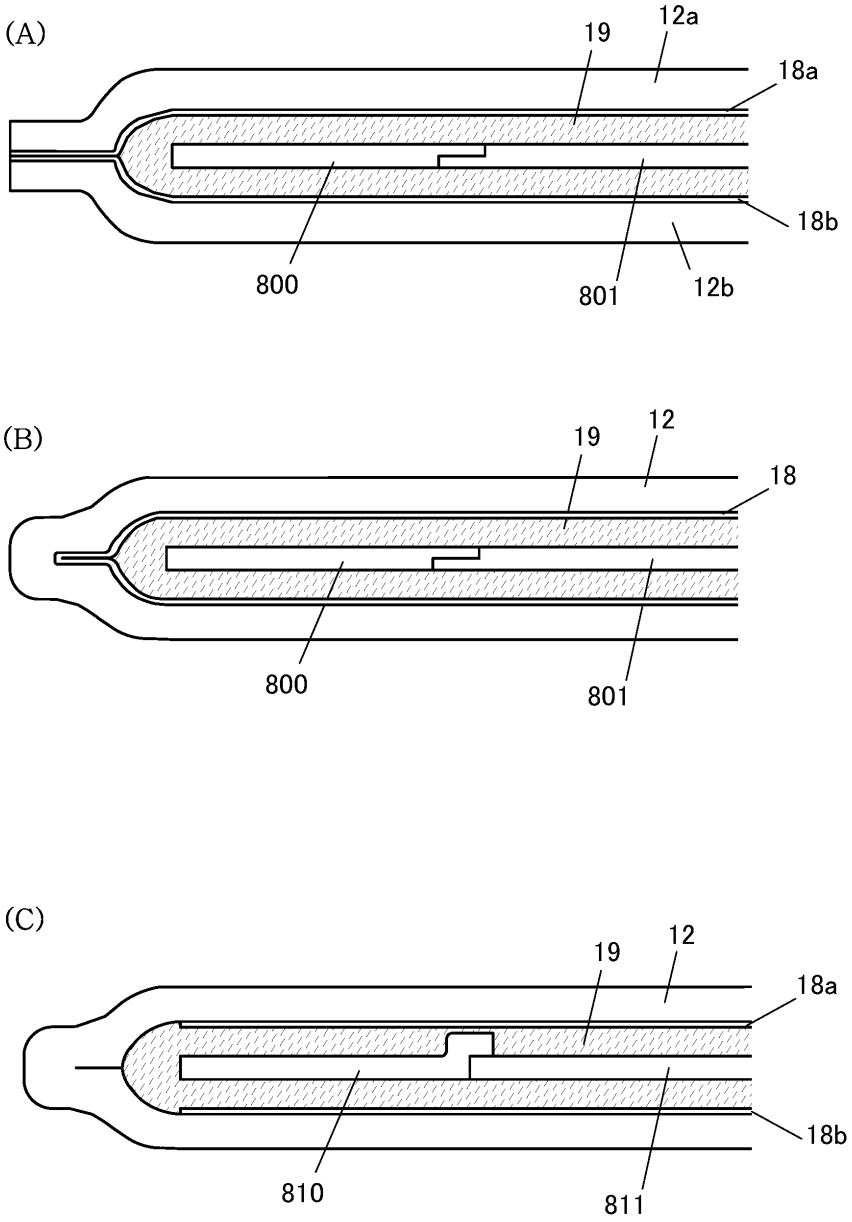
부호의 설명

[0405] 10: 지지체, 11: 지지체, 12a: 제 3 기판, 12b: 제 4 기판, 12: 기판, 13: 커버재, 14b: 발광 방향, 15: 영역, 16a: 발광 패널, 16b: 발광 패널, 16c: 발광 패널, 16d: 발광 패널, 16e: 제 5 발광 패널, 16f: 제 6 발광 패널, 16g: 제 7 발광 패널, 16h: 제 8 발광 패널, 17B: 발광 소자, 17G: 발광 소자, 17R: 발광 소자, 17: 발광 다이오드 칩, 18a: 질화물막, 18b: 질화물막, 19: 수지, 21: 전극, 23: 전극, 51A: LED 칩 구획, 51B: LED 칩, 51: LED 칩, 71A: 기판, 71: 기판, 75a: n형 콘택트층, 75b: n형 클래드층, 75: n형 반도체층, 77a: 장벽층, 77b: 우물층, 77: 발광층, 79a: p형 클래드층, 79b: p형 콘택트층, 79: p형 반도체층, 81: 반도체층, 83: 전극, 85: 전극, 87: 전극, 89: 절연층, 103: 화소, 110a: 부화소, 110b: 부화소, 110c: 부화소, 110d: 부화소, 151: 대시 보드, 152: 표시 장치, 154: 표시 장치, 155: 카메라, 156: 송풍구, 158a: 문, 158b: 문, 159a: 표시 장치, 159b: 표시 장치, 401: 기판, 410a: 트랜지스터, 410: 트랜지스터, 411i: 채널 형성 영역, 411n: 저저항 영역, 411: 반도체층, 412: 절연층, 413: 도전층, 414a: 도전층, 414b: 도전층, 415: 도전층,

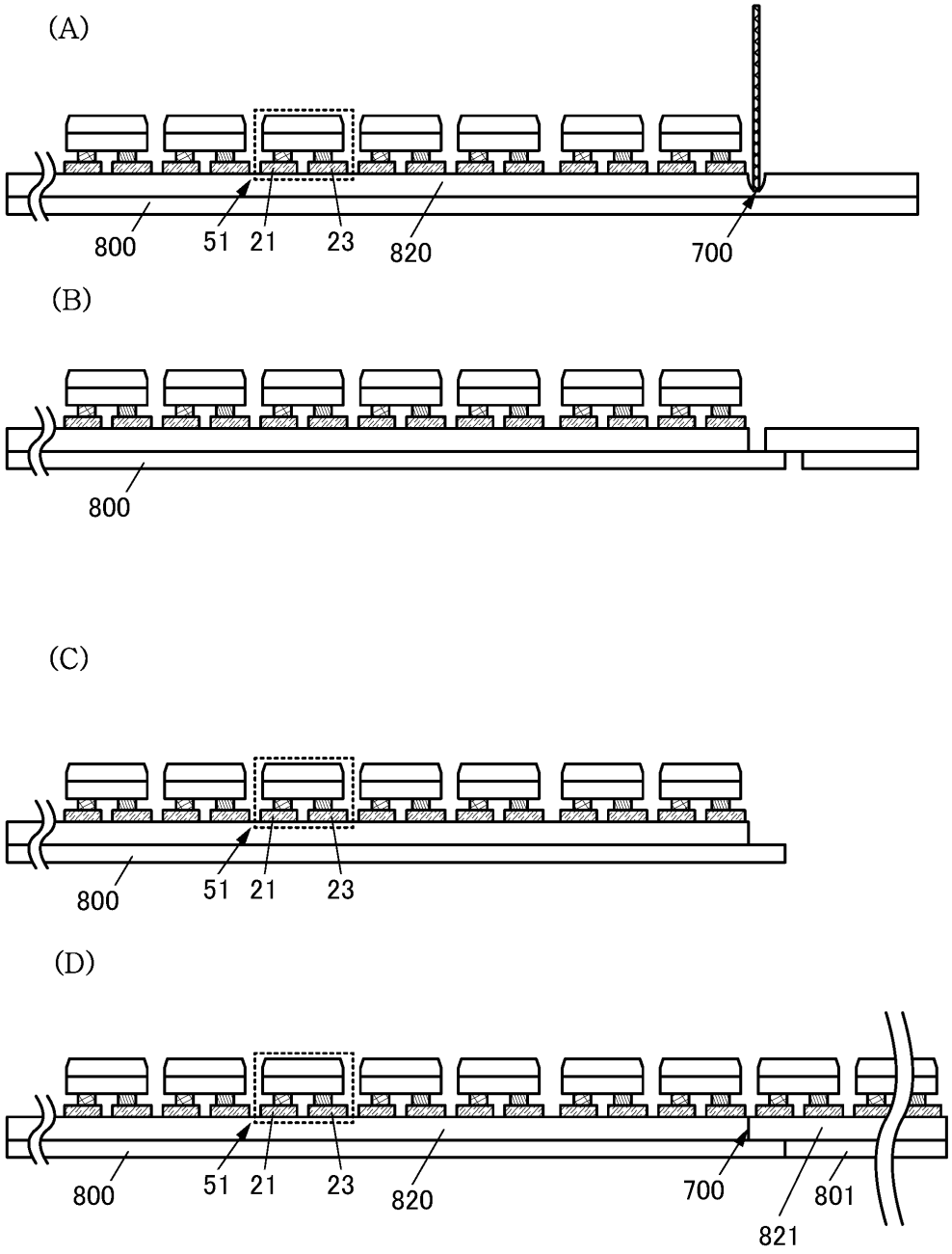
416: 절연층, 421: 절연층, 422: 절연층, 423: 절연층, 426: 절연층, 431: 도전층, 450a: 트랜지스터, 450: 트랜지스터, 451: 반도체층, 452: 절연층, 453: 도전층, 454a: 도전층, 454b: 도전층, 455: 도전층, 610: 표시 장치, 611: 표시부, 612: 구동 회로부, 613: 구동 회로부, 621B: 부화소, 621G: 부화소, 621R: 부화소, 621: 화소, 630: 화소, 700A: 표시 장치, 700: 레이저 조사 라인, 702: 화소 영역, 704: 게이트 드라이버 회로부, 706: 소스 드라이버 회로부, 710: 신호선, 711: 리드 배선부, 732: 수지, 736: 착색층, 738: 차광층, 740: 제 2 기판, 742: 접착층, 743: 수지층, 744: 절연층, 745: 제 1 기판, 750: 트랜지스터, 752: 트랜지스터, 770: 절연층, 772: 도전층, 774: 도전층, 782: 발광 소자, 790: 용량 소자, 791: 범프, 793: 범프, 795: 수지층, 797: 형광체층, 800: 가요성 기판, 801: 제 2 기판, 810: 가요성 기판, 811: 제 2 기판, 820: 소자층, 821: 소자층, 840: 수발광부, 841: 스티어링 휠, 851: 표시부, 852: 대시 보드, 854: 앞유리, 855: 카메라, 856: 송풍구, 858a: 문, 858b: 문, 859a: 표시부, 859b: 표시부, 880a: 표시 패널, 880b: 표시 패널, 880c: 표시 패널, 880d: 표시 패널, 880e: 표시 패널, 880f: 표시 패널, 880g: 표시 패널, 880h: 표시 패널, 900: LED 칩 기판, 901: 필름, 903: 플레이트, 905: 테이블, 907: 숫돌, 909: 숫돌 휠, 911: 스크라이브 라인, 913: 받침대, 914: 개구부, 915: 블레이드, 919: 제 1 필름, 921: 제 1 고정구, 923: 시트, 924: 플레이트, 925: 제 2 고정구, 927: 제 2 필름, 929: 압출 기구, 950: 장치, 951: 스테이지, 953: 단축 로봇, 955: 단축 로봇, 957: 카메라, 959: 파지 기구, 961: 제어 장치, 963: 유닛, 7000: 표시부, 7100: 텔레비전 장치, 7101: 하우징, 7103: 스탠드, 7111: 리모트 컨트롤러, 7400: 디지털 사이니지, 7401: 기둥, 7411: 정보 단말기

도면

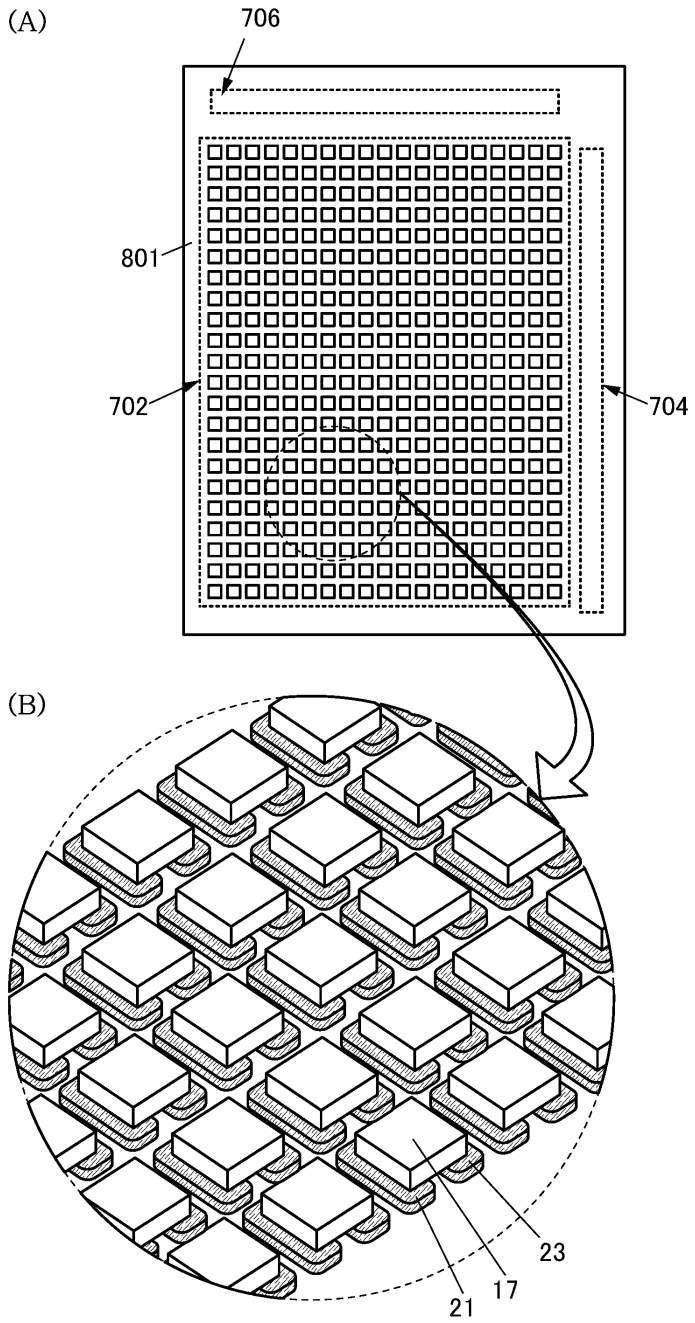
도면1


(A)
19
12a
18a
18b
800
801
12b
(B)
19
12
18
800
801
(C)
19
12
18a
18b
810
811

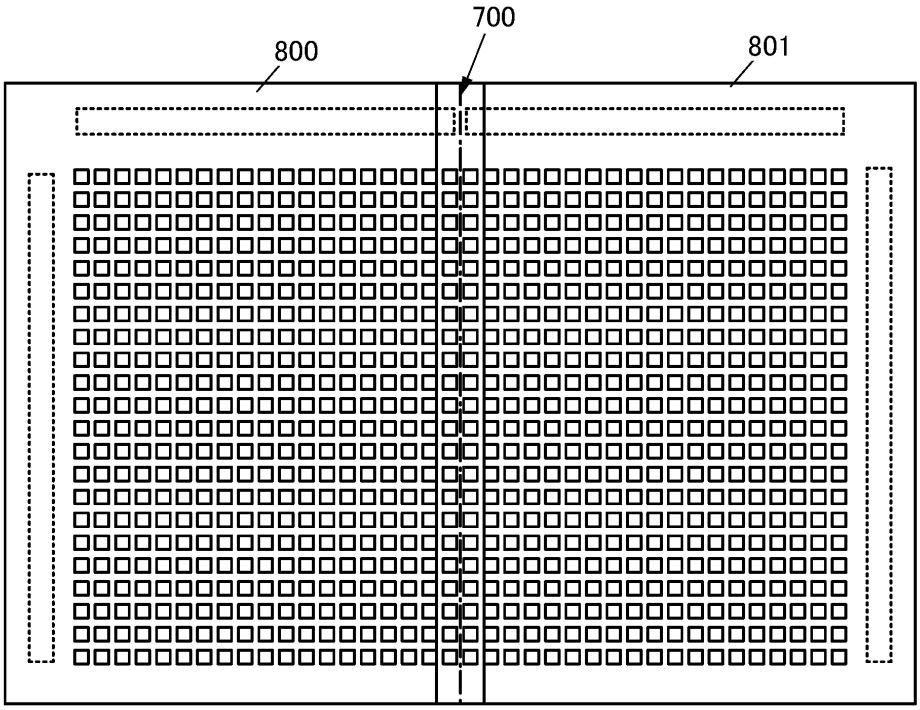
도면2


(A)
800
51
21
23
820
700
(B)
800
(C)
800
51
21
23
(D)
800
51
21
23
820
700
801
821

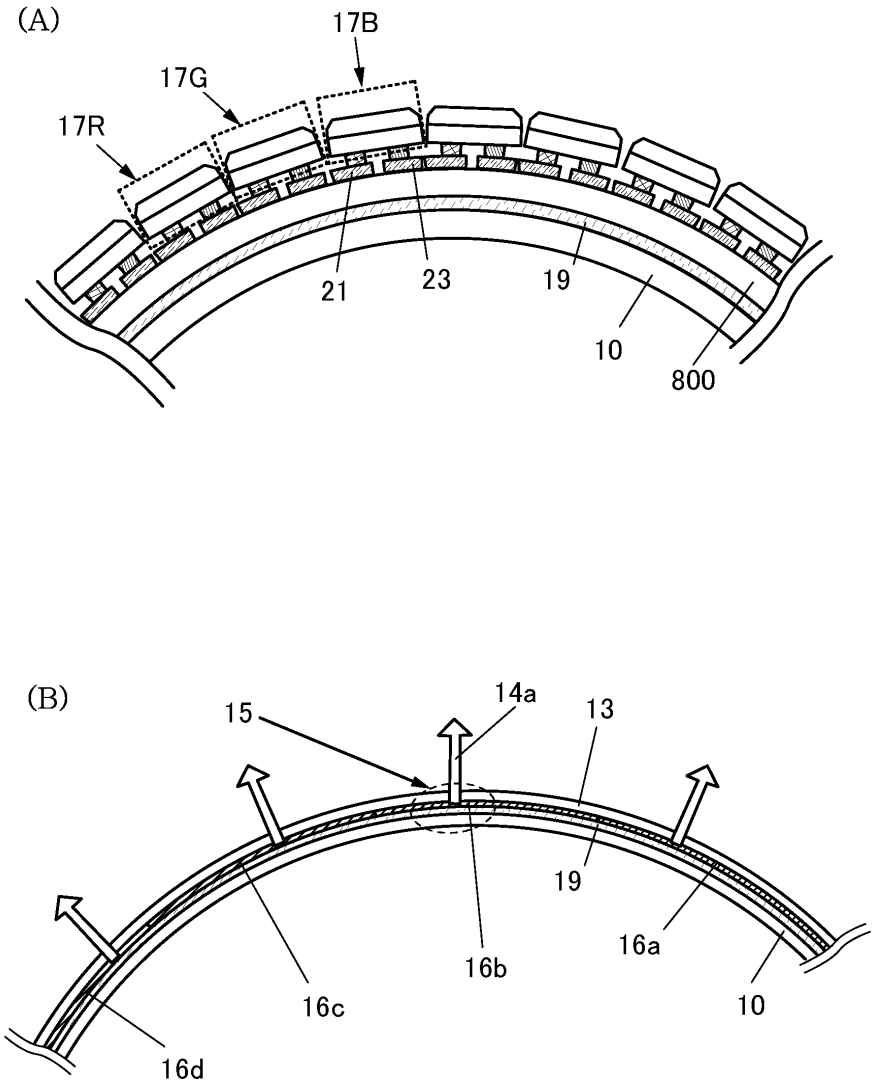
도면3



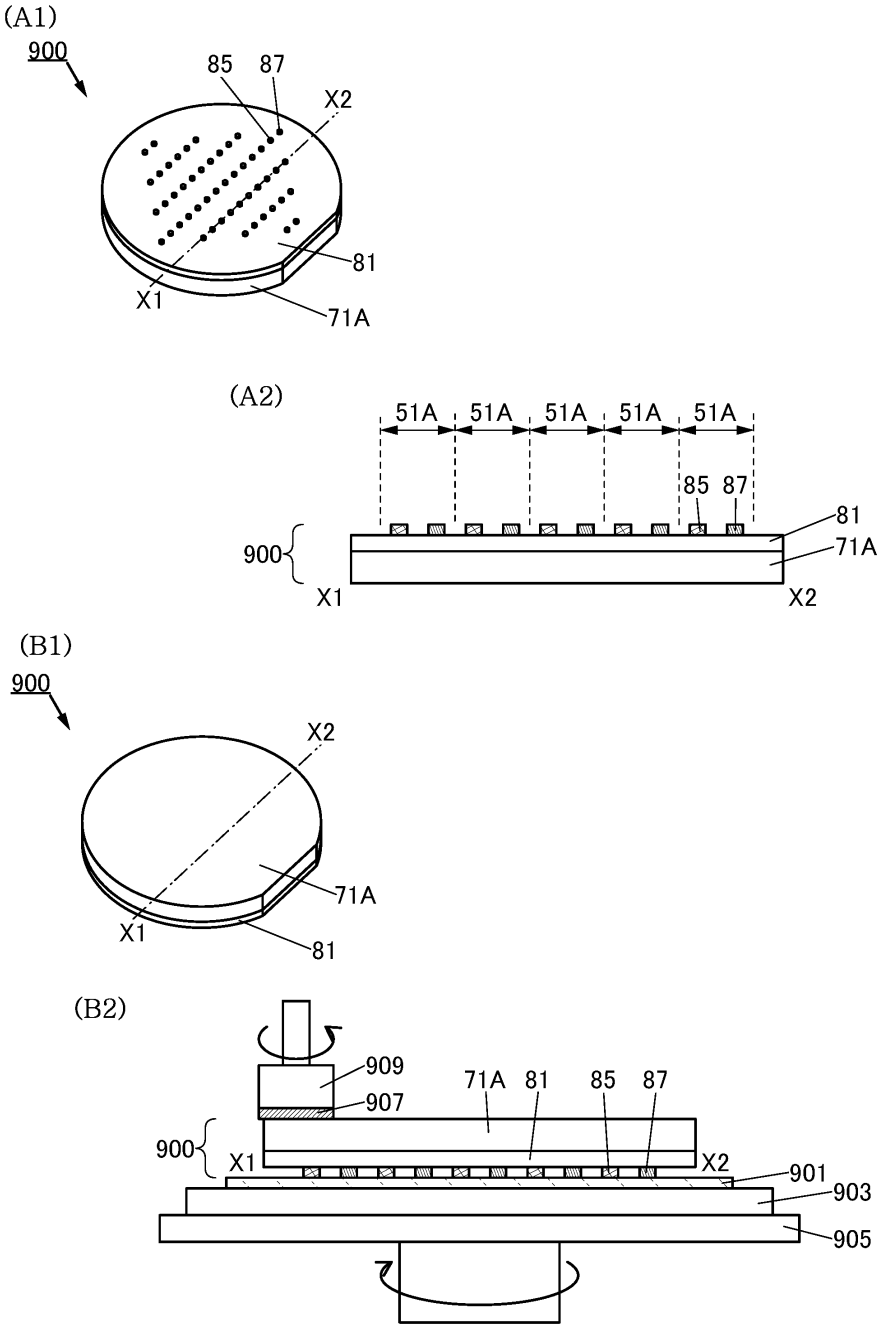
도면4



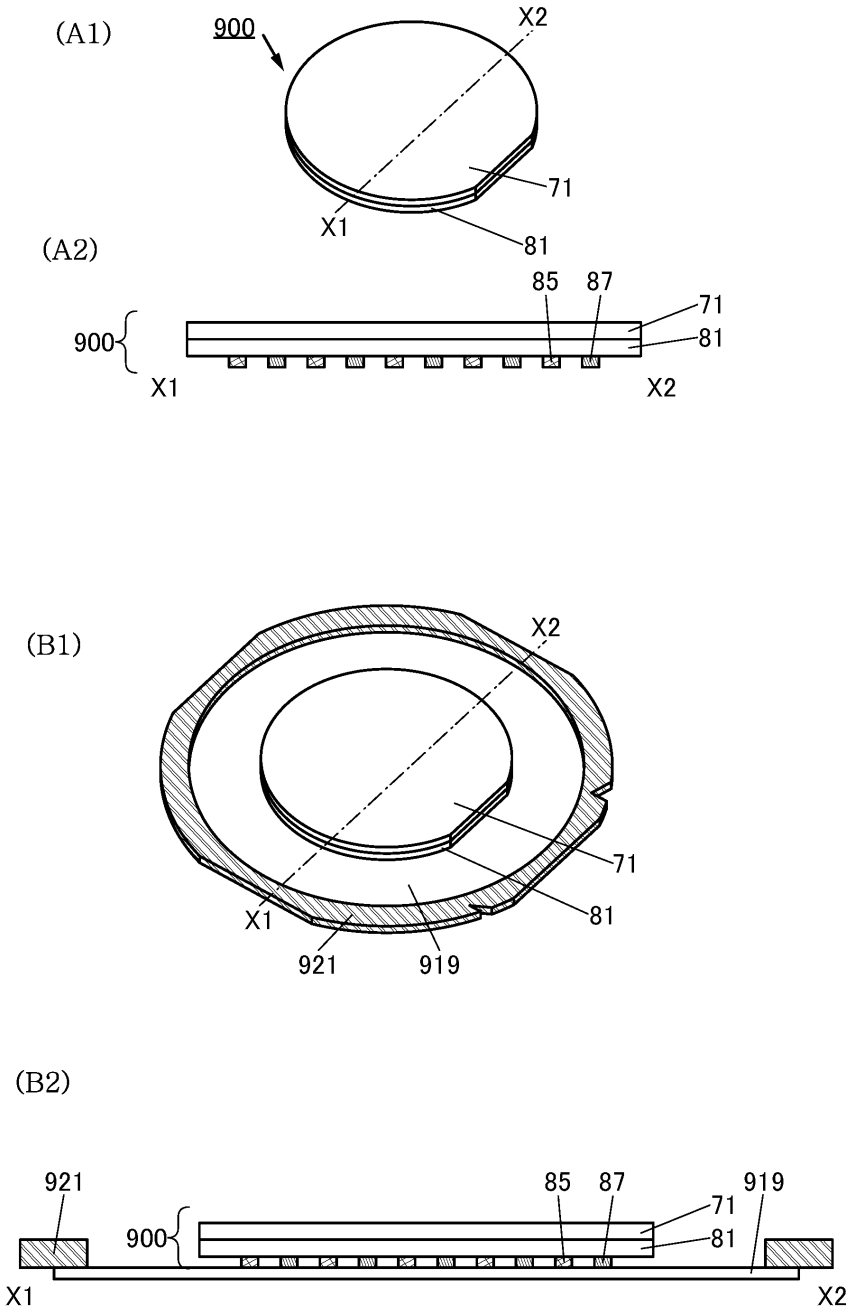
도면5



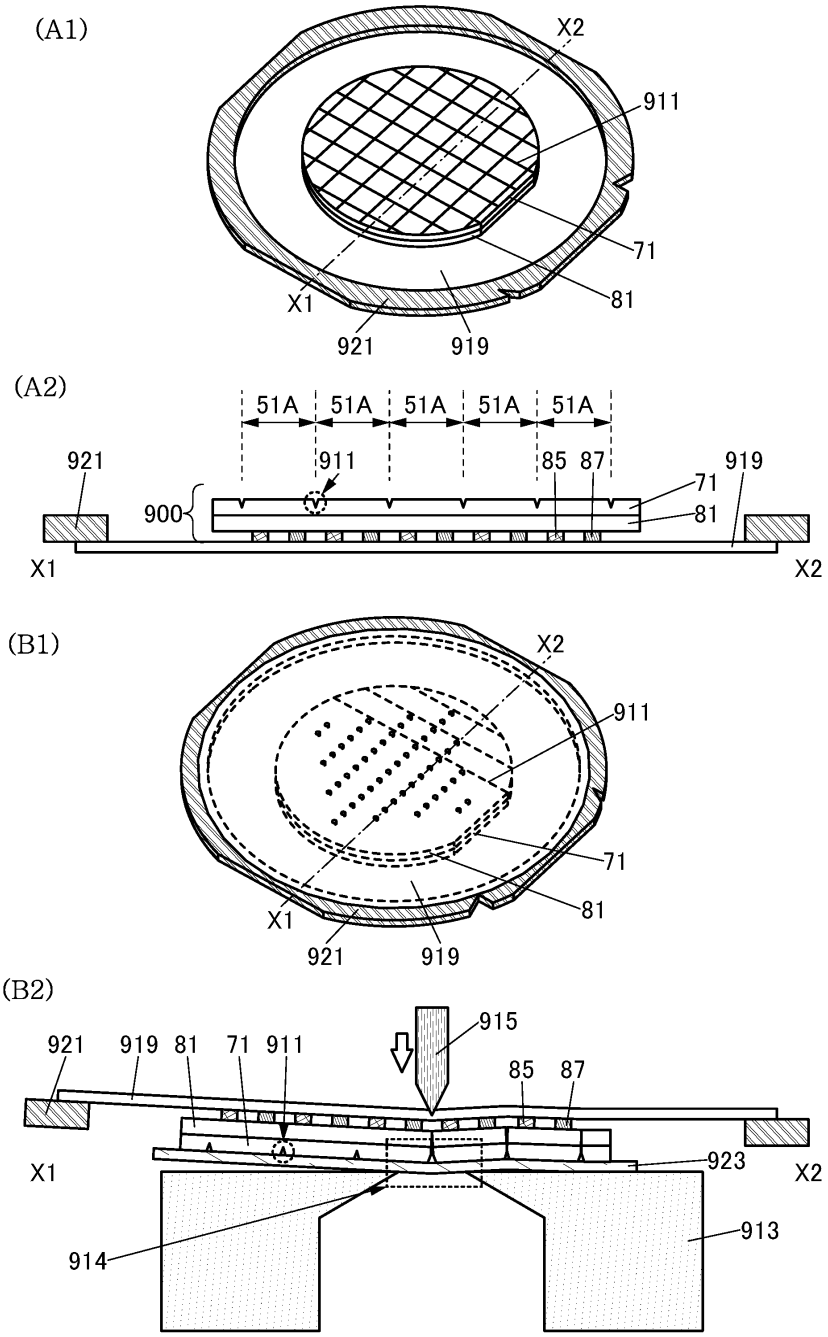
도면6


(A1)
900
85
87
X2
81
X1
71A
(A2)
51A
51A
51A
51A
51A
85
87
81
71A
900
X1
X2
(B1)
900
X2
71A
X1
81
(B2)
909
907
71A
81
85
87
900
X1
X2
901
903
905

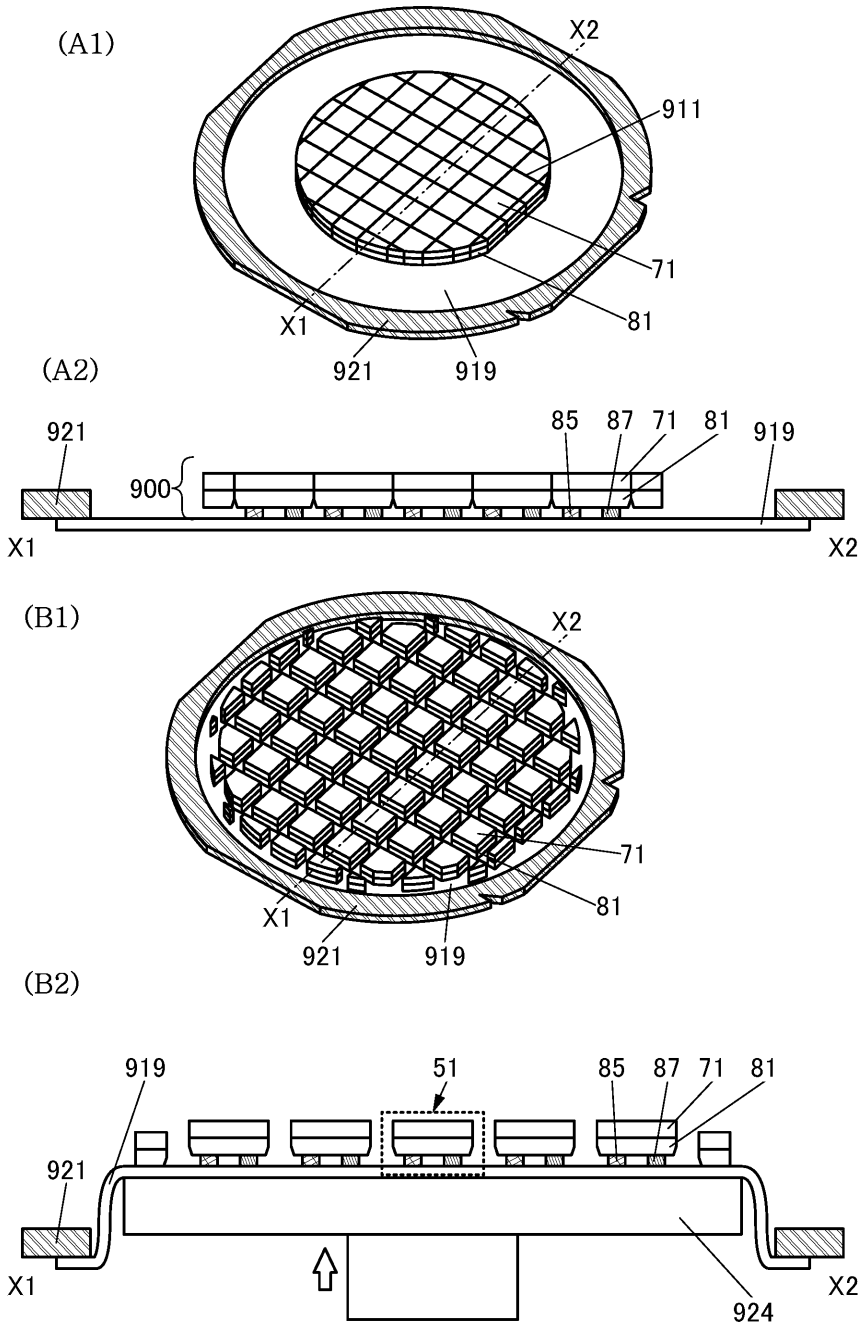
도면7


(A1)
900
X2
71
X1
81
(A2)
85
87
71
900
81
X1
X2
(B1)
X2
71
X1
81
921
919
(B2)
921
85
87
919
71
900
81
X1
X2

도면8

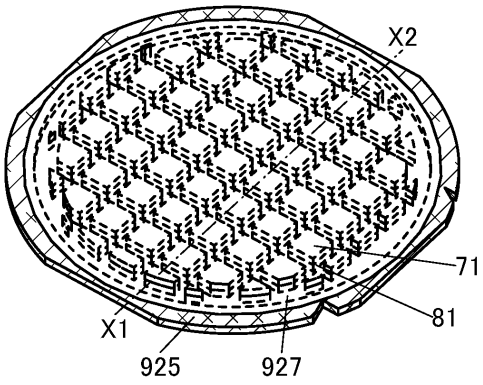

(A1)
X2
911
71
81
X1
921
919
(A2)
51A
51A
51A
51A
51A
921
911
85
87
919
71
900
81
X1
X2
(B1)
X2
911
71
81
X1
921
919
(B2)
915
921
919
81
71
911
85
87
X1
923
X2
913
914

도면9

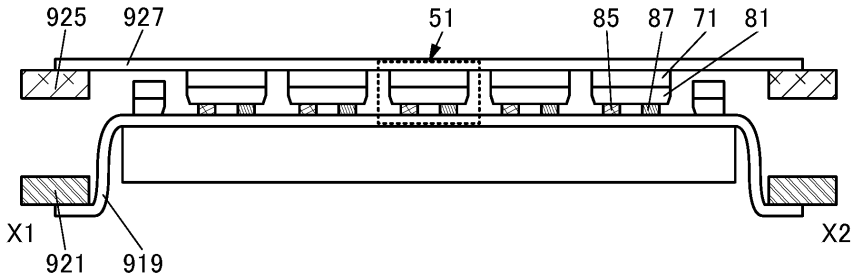

(A1)
X2
911
71
81
X1
921
919
(A2)
921
900
85
87
71
81
919
X1
X2
(B1)
X2
71
81
X1
921
919
(B2)
919
51
85
87
71
81
921
X1
X2
924

도면10

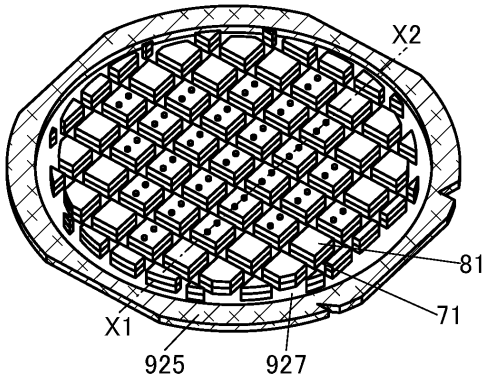
(A1)



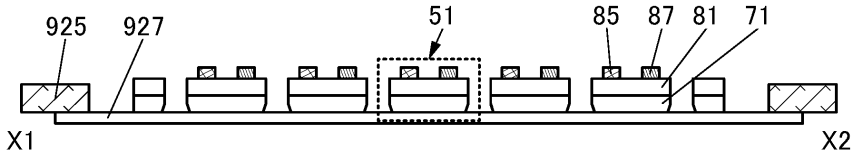
(A2)



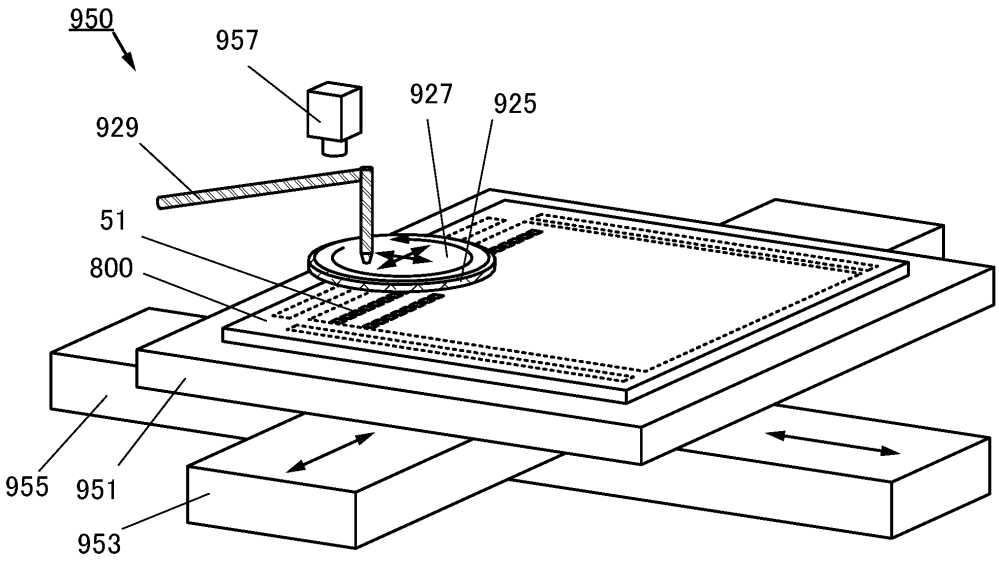
(B1)



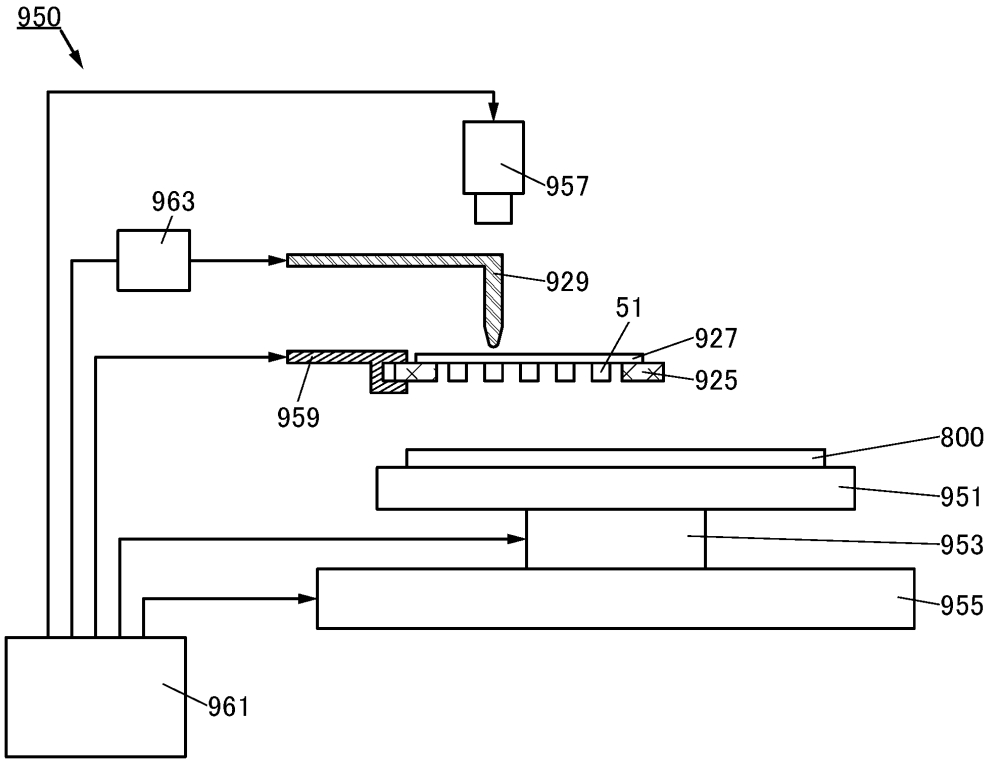
(B2)



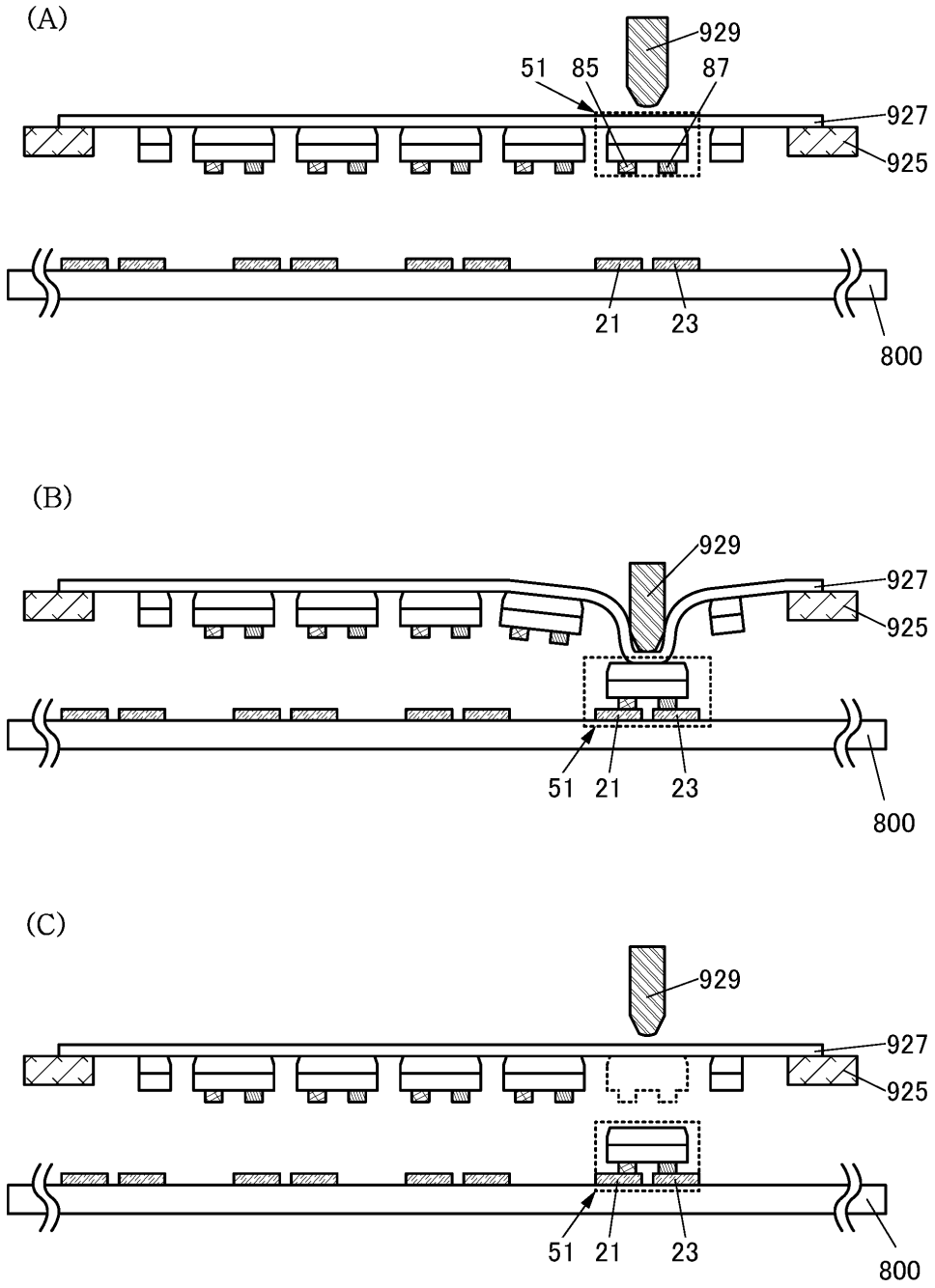
도면11


950
957
927
925
929
51
800
955
951
953

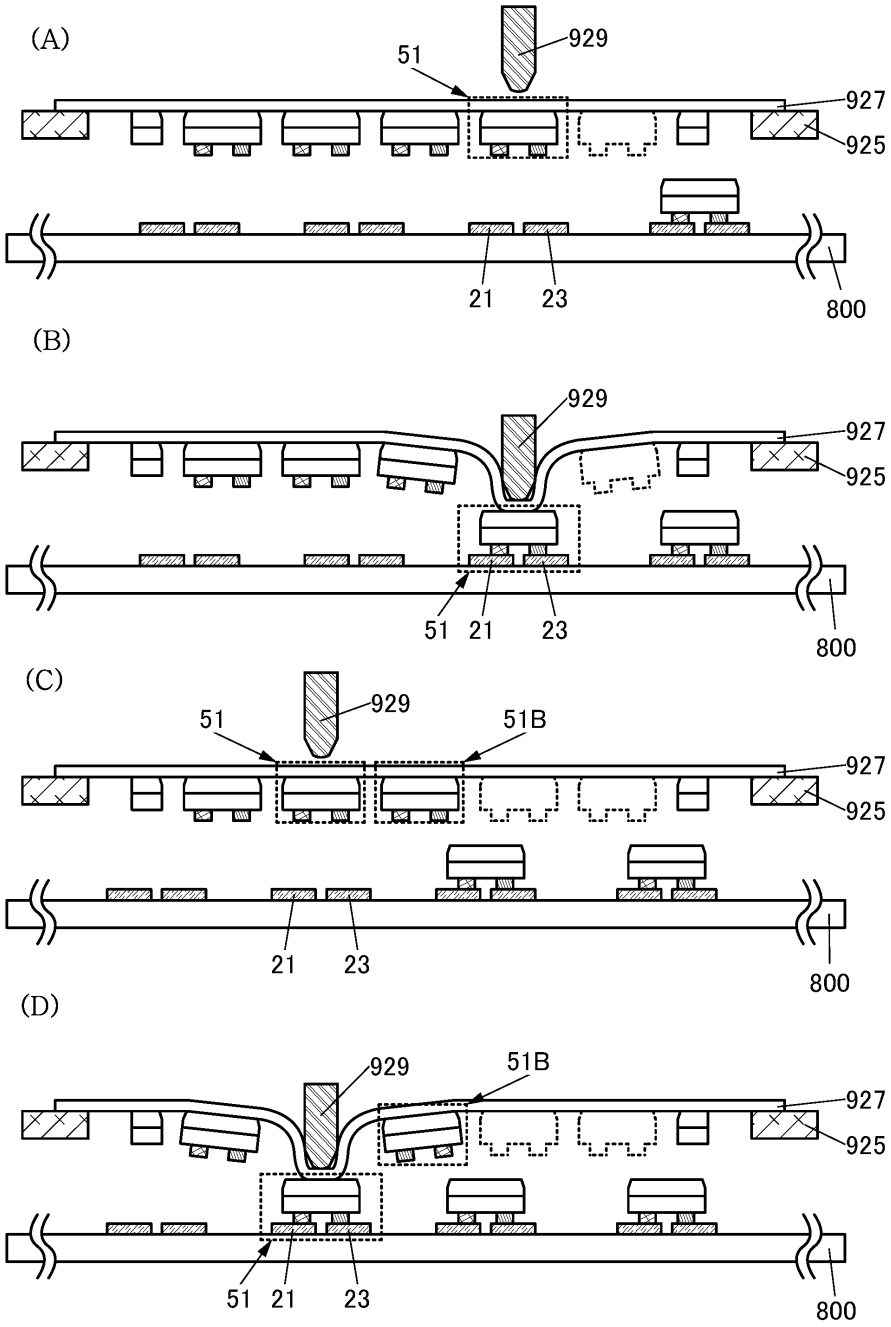
도면12


950
957
963
929
51
927
925
959
800
951
953
955
961

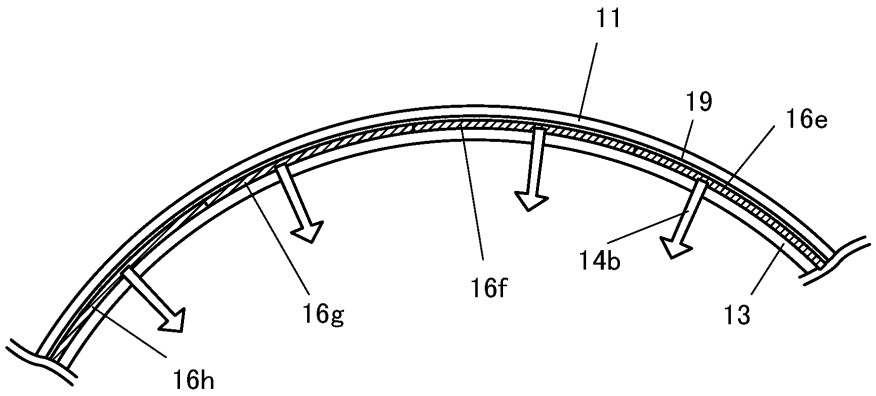
도면13


(A)
929
51
85
87
927
925
21
23
800
(B)
929
927
925
51
21
23
800
(C)
929
927
925
51
21
23
800

도면14


(A)
51
929
927
925
21
23
800
(B)
929
927
925
51
21
23
800
(C)
51
929
51B
927
925
21
23
800
(D)
929
51B
927
925
51
21
23
800

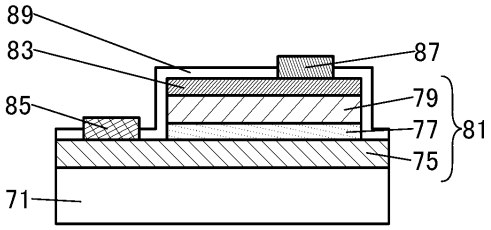
도면15



도면16

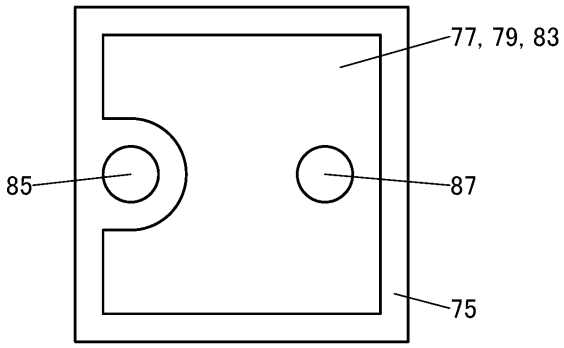
(A)

51

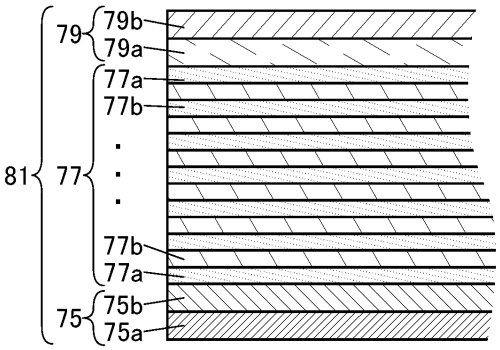


(B)

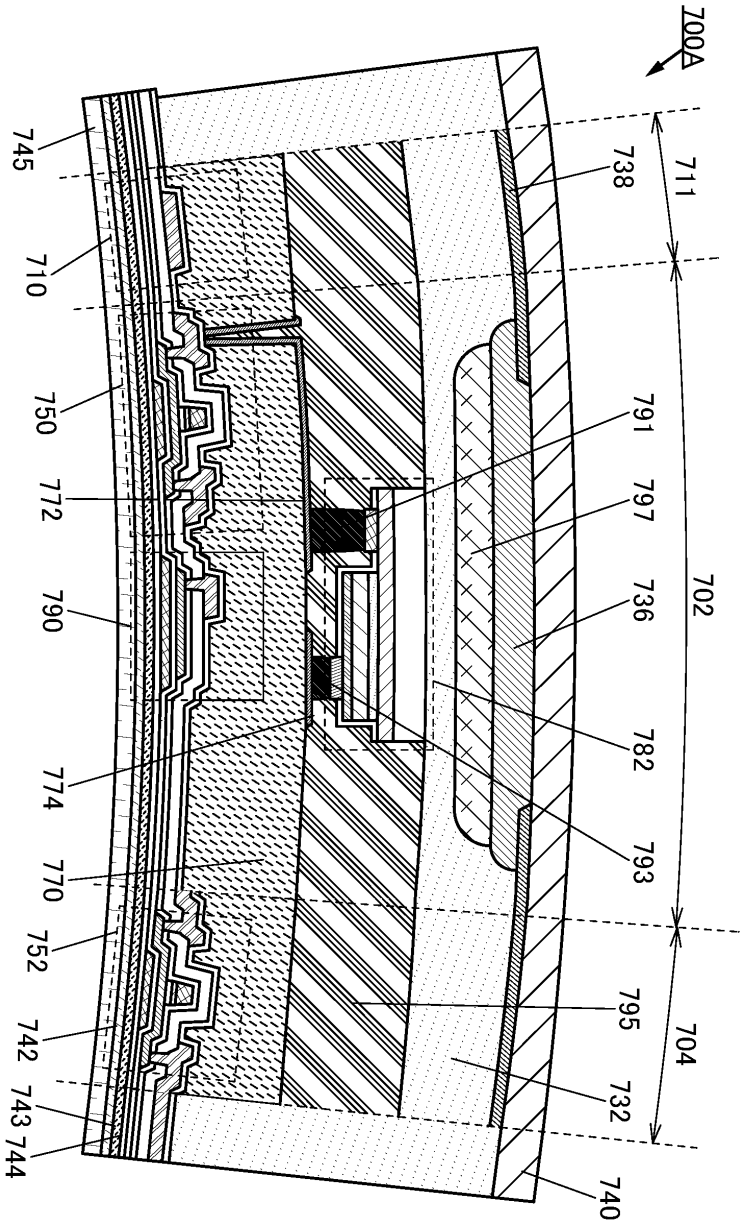
51



(C)

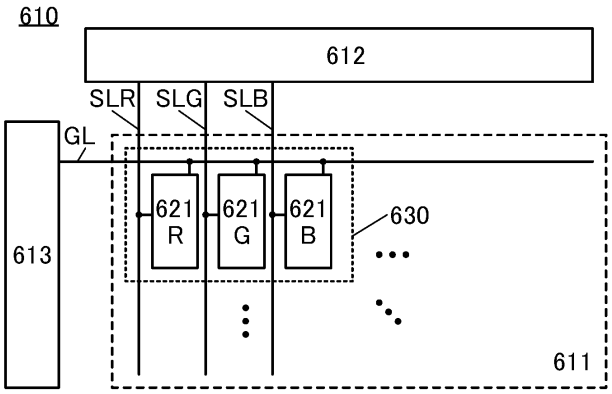


도면17

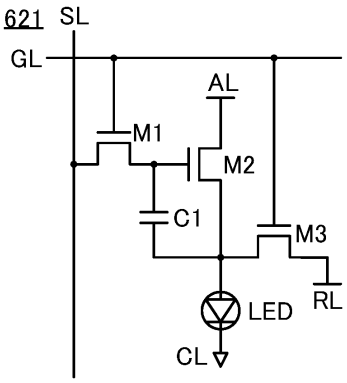

700A
745
738
711
710
750
791
772
797
790
736
702
782
774
793
770
752
795
742
704
743
732
744
740

도면18

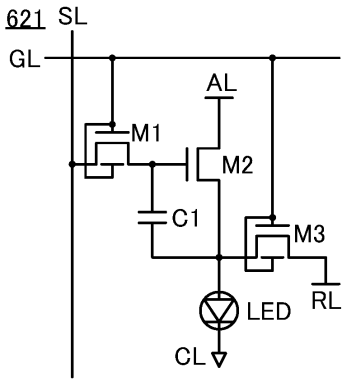
(A)


610
612
SLR
SLG
SLB
GL
621
R
621
G
621
B
630
613
611

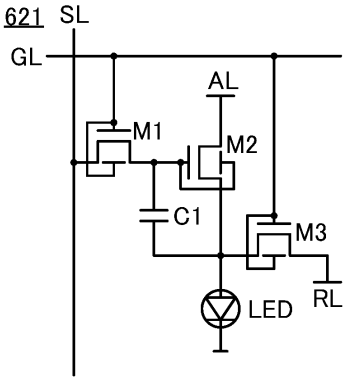
(B)


621
SL
GL
AL
M1
M2
C1
M3
LED
RL
CL

(C)

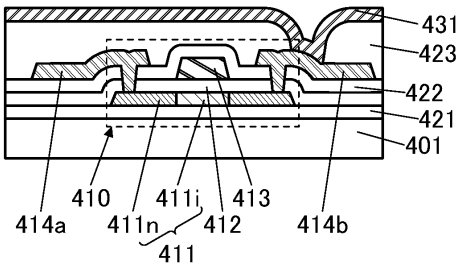

621
SL
GL
AL
M1
M2
C1
M3
LED
RL
CL

(D)

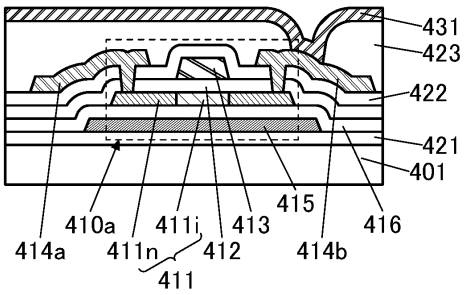

621
SL
GL
AL
M1
M2
C1
M3
LED
RL

도면19

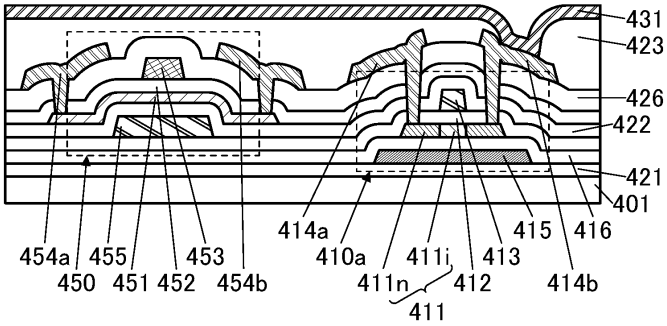
(A)


431
423
422
421
401
410
411i
413
414a
411n
412
414b
411

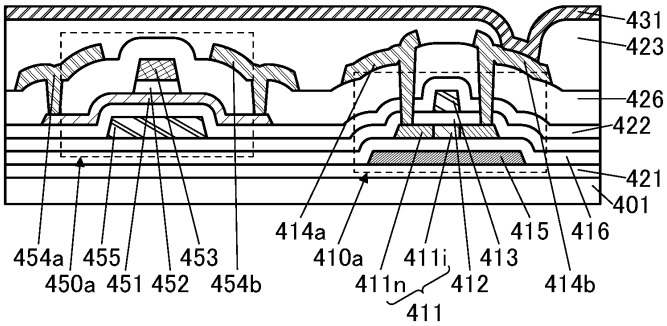
(B)


431
423
422
421
401
415
410a
411i
413
416
414a
411n
412
414b
411

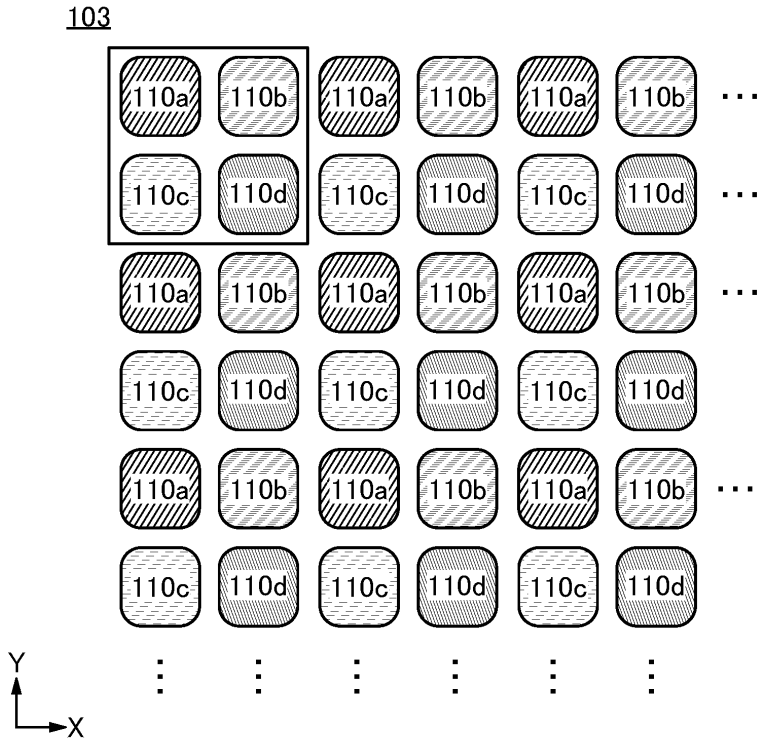
(C)


431
423
426
422
421
401
414a
415
416
454a
455
453
410a
411i
413
450
451
452
454b
411n
412
414b
411

(D)

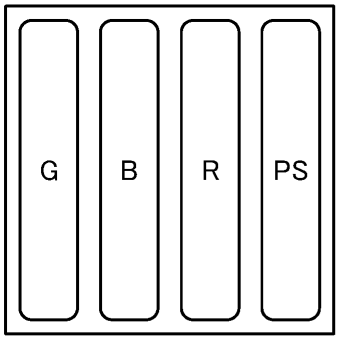

431
423
426
422
421
401
414a
415
416
454a
455
453
410a
411i
413
450a
451
452
454b
411n
412
414b
411

도면20

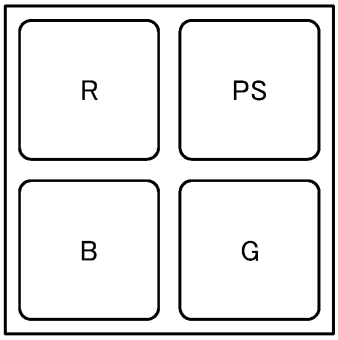


도면21

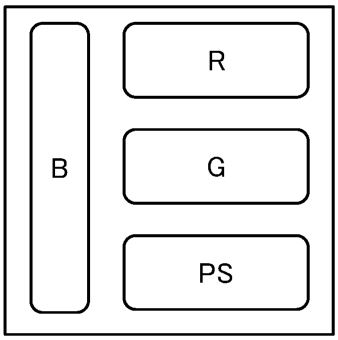
(A)


G
B
R
PS

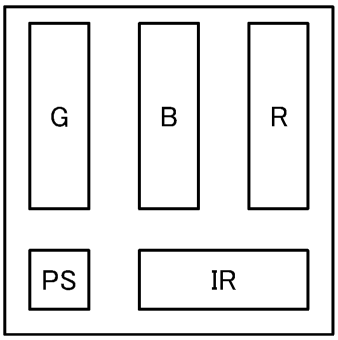
(B)


R
PS
B
G

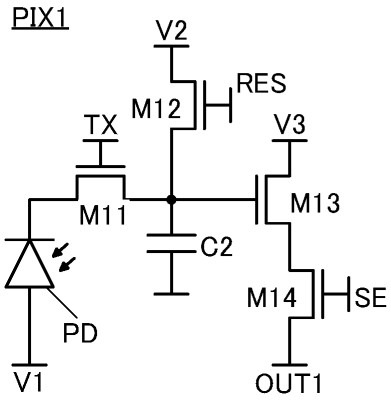
(C)


B
R
G
PS

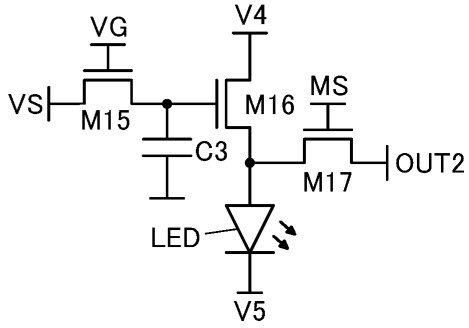
(D)


G
B
R
PS
IR

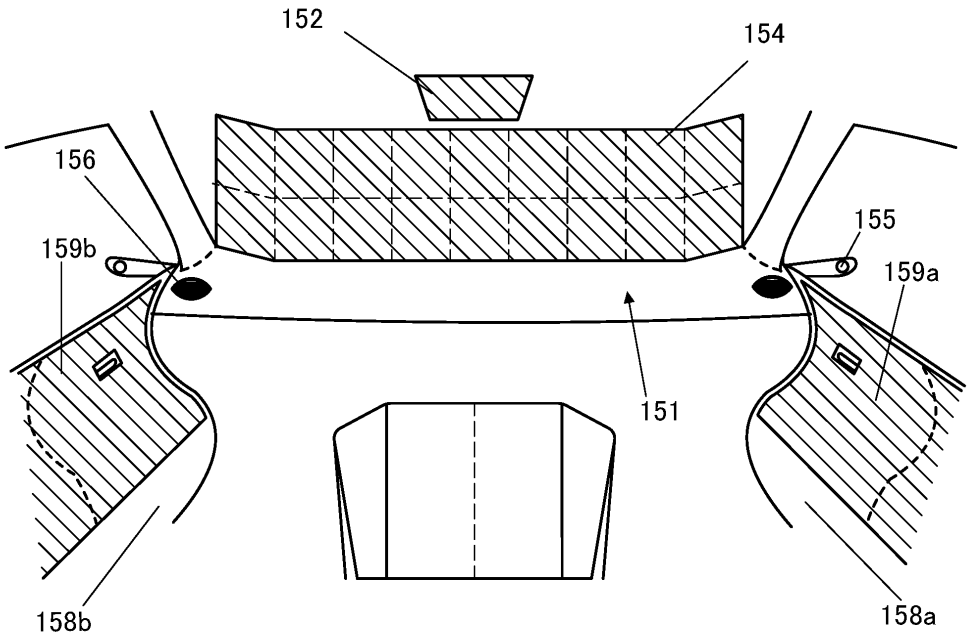
(E)


PIX1
V2
RES
M12
TX
V3
M11
M13
C2
M14
SE
PD
V1
OUT1

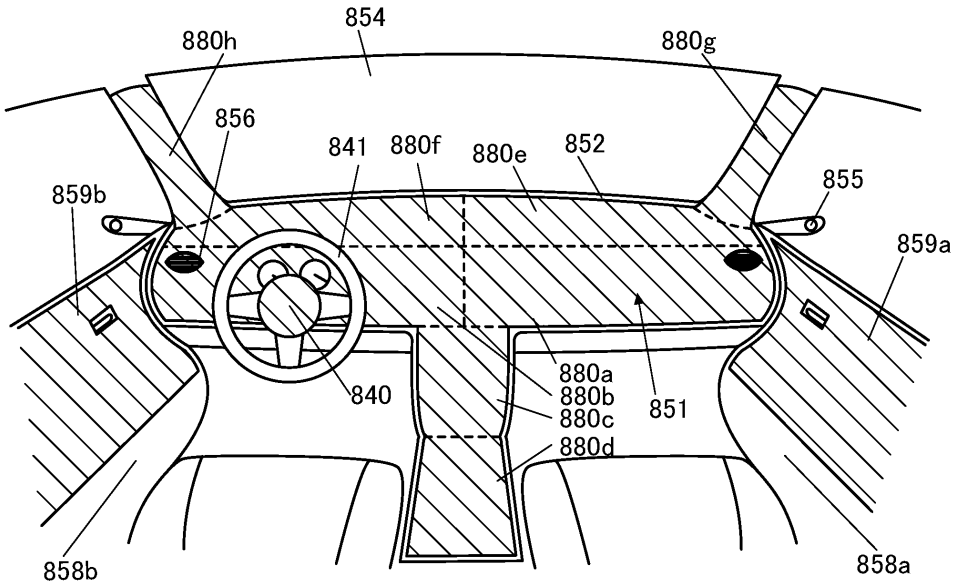
(F)


PIX2
VG
V4
VS
M15
M16
MS
C3
OUT2
M17
LED
V5

도면22

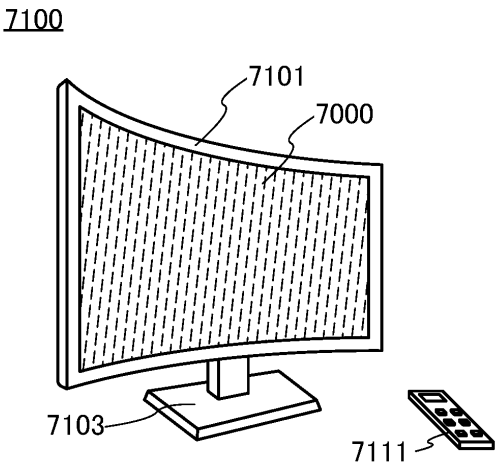

152
154
156
155
159b
159a
151
158b
158a

도면23


854
880h
880g
856
841
880f
880e
852
855
859b
859a
840
880a
880b
880c
880d
851
858b
858a

도면24

(A)



(B)

