

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4277699号
(P4277699)

(45) 発行日 平成21年6月10日(2009.6.10)

(24) 登録日 平成21年3月19日(2009.3.19)

(51) Int.Cl. F 1
 HO 1 J 11/02 (2006.01) HO 1 J 11/02 B

請求項の数 3 (全 10 頁)

(21) 出願番号	特願2004-19618 (P2004-19618)	(73) 特許権者	000005821
(22) 出願日	平成16年1月28日(2004.1.28)		パナソニック株式会社
(65) 公開番号	特開2005-216591 (P2005-216591A)		大阪府門真市大字門真1006番地
(43) 公開日	平成17年8月11日(2005.8.11)	(74) 代理人	100097445
審査請求日	平成18年12月19日(2006.12.19)		弁理士 岩橋 文雄
		(74) 代理人	100109667
			弁理士 内藤 浩樹
		(74) 代理人	100109151
			弁理士 永野 大介
		(72) 発明者	藤谷 守男
			大阪府門真市大字門真1006番地 松下
			電器産業株式会社内
		(72) 発明者	橋 弘之
			大阪府門真市大字門真1006番地 松下
			電器産業株式会社内

最終頁に続く

(54) 【発明の名称】 プラズマディスプレイパネル

(57) 【特許請求の範囲】

【請求項1】

第1の基板上に互いに平行となるように配置された走査電極および維持電極と、
 前記第1の基板に放電空間を挟んで対向配置される第2の基板上に前記走査電極および前記維持電極と交差する方向に配置したデータ電極と、
 前記データ電極を覆う第1誘電体層と、
 前記第1誘電体層上に設け前記走査電極および前記維持電極と平行に配置した複数のプライミング電極と、
 前記走査電極および前記維持電極と前記データ電極とで形成される複数の主放電セルと、
 前記走査電極と前記プライミング電極とで形成される複数のプライミング放電セルとを区画する隔壁と、
 を有し、
 前記第1誘電体層が少なくとも2層で構成されていることを特徴とするプラズマディスプレイパネル。

【請求項2】

第1の基板上に互いに平行となるように配置された走査電極および維持電極と、
 前記第1の基板に放電空間を挟んで対向配置される第2の基板上に前記走査電極および前記維持電極と交差する方向に配置したデータ電極と、
 前記データ電極を覆う第1誘電体層と、
 前記第1誘電体層上に設け前記走査電極および前記維持電極と平行に配置した複数のプラ

イミング電極と、

前記第1誘電体層上に設け、前記走査電極および前記維持電極と前記データ電極とで形成される複数の主放電セルと、前記走査電極と前記プライミング電極とで形成される複数のプライミング放電セルとを区画する隔壁と、

を有し、

前記第1誘電体層が少なくとも2層で構成されていることを特徴とするプラズマディスプレイパネル。

【請求項3】

前記第1誘電体層の少なくとも最表層を、プライミング放電セル内のみに設けたことを特徴とする請求項2に記載のプラズマディスプレイパネル。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、壁掛けテレビや大型モニターに用いられるプラズマディスプレイパネルに関する。

【背景技術】

【0002】

AC型として代表的な交流面放電型プラズマディスプレイパネル(以下、PDPと呼ぶ)は、面放電を行う走査電極および維持電極を配列して形成したガラス基板からなる前面板と、データ電極を配列して形成したガラス基板からなる背面板とにより構成されている。走査電極および維持電極とデータ電極とがマトリックスを組むように、しかも間隙に放電空間を形成するように対向配置し、その外周部をガラスフリットなどの封着材によって封着している(例えば、特許文献1)。前面板と背面板との間には、隔壁によって区画された放電セルが設けられ、この隔壁間の放電セルに蛍光体層を形成している。このような構成のPDPにおいては、ガス放電により紫外線を発生させ、この紫外線でR、G、Bの各色の蛍光体を励起して発光させることによりカラー表示を行っている。

20

【0003】

PDPは、1フィールド期間を複数のサブフィールドに分割し、発光させるサブフィールドの組み合わせによって駆動し階調表示を行う。各サブフィールドは少なくとも初期化期間、アドレス期間および維持期間からなり、画像データを表示するためには、初期化期間、アドレス期間および維持期間でそれぞれ異なる信号波形を各電極に印加している。

30

【0004】

初期化期間には、例えば、正のパルス電圧をすべての走査電極に印加し、走査電極および維持電極を覆う誘電体層上の保護膜および蛍光体層上に必要な壁電荷を蓄積する。

【0005】

アドレス期間では、すべての走査電極に、順次負の走査パルスを実加することにより走査し、表示データがある場合、走査電極を走査している間に、データ電極に正のデータパルスを印加すると、走査電極とデータ電極との間で放電が起こり、走査電極上の保護膜の表面に壁電荷が形成される。

【0006】

続く維持期間では、一定の期間、走査電極と維持電極との間に放電を維持するのに十分な電圧を実加する。これにより、走査電極と維持電極との間に放電プラズマが生成され、一定の期間、蛍光体層を励起発光させる。アドレス期間においてデータパルスが印加されなかった放電空間では、放電は発生せず蛍光体層の励起発光は起こらない。

40

【0007】

このようなPDPでは、アドレス期間の放電に大きな放電遅れが発生し、アドレス動作が不安定になる、あるいはアドレス動作を完全に行うためにアドレス時間を長く設定しアドレス期間に費やす時間が大きくなりすぎるといった課題があった。これらの課題を解決するために、前面板に補助放電電極を設け前面板側の面内補助放電によって生じたプライミング放電によって放電遅れを小さくするPDPとその駆動方法が提案されている(例え

50

ば、特許文献2)。

【特許文献1】特開2001-195990号公報

【特許文献2】特開2002-297091号公報

【発明の開示】

【発明が解決しようとする課題】

【0008】

しかしながら、このようなPDPにおいて、高精細化して走査電極数が増えたときには、さらにアドレス期間に費やす時間が長くなるため、維持期間に費やす時間を減らさなければならず、輝度の確保が難しいという課題が生じる。さらに、高輝度・高効率化を達成するために、放電ガスであるキセノン(Xe)分圧を上げた場合、放電開始電圧が上昇するとともに放電遅れが大きくなり、アドレス特性が悪化してしまうという課題が生じる。

10

【0009】

このような高精細化した場合でもアドレス期間を短縮する要求に対し、従来の前面板の面内でプライミング放電を行うPDPは、アドレス時の放電遅れを十分に短縮できない、あるいはプライミング放電の動作マージンが小さい、誤放電を誘発して動作が不安定であるなどの課題があった。また、プライミング放電が前面板の面内で行われるために隣接する放電セルへプライミングに必要な粒子以上のプライミング粒子が供給されてクロストークを生じるなどの課題があった。

【0010】

本発明は、上述した課題に鑑みなされたものであり、アドレス動作時の放電遅れを短くすることで、表示画像の品質が優れたPDPを提供することを目的とする。

20

【課題を解決するための手段】

【0011】

このような目的を達成するために、本発明のPDPは、第1の基板上に互いに平行となるように配置された走査電極および維持電極と、第1の基板に放電空間を挟んで対向配置される第2の基板上に走査電極および維持電極と交差する方向に配置したデータ電極と、データ電極を覆う第1誘電体層と、第1誘電体層上に設け走査電極および維持電極と平行に配置した複数のプライミング電極と、走査電極および維持電極とデータ電極とで形成される複数の主放電セルと、走査電極とプライミング電極とで形成される複数のプライミング放電セルとを区画する隔壁とを有し、第1誘電体層が少なくとも2層で構成されている。

30

【0012】

このような構成によれば、アドレス動作時の放電遅れを短くして放電特性を安定化させ、さらにデータ電極とプライミング電極との絶縁性を確保してアドレス動作およびプライミング放電を安定化させ、画像表示品質に優れたPDPを実現できる。

【0013】

さらに、第1の基板上に互いに平行となるように配置された走査電極および維持電極と、第1の基板に放電空間を挟んで対向配置される第2の基板上に走査電極および維持電極と交差する方向に配置したデータ電極と、データ電極を覆う第1誘電体層と、第1誘電体層上に設け走査電極および維持電極と平行に配置した複数のプライミング電極と、第1誘電体層上に設け、走査電極および維持電極とデータ電極とで形成される複数の主放電セルと、走査電極とプライミング電極とで形成される複数のプライミング放電セルとを区画する隔壁とを有し、第1誘電体層が少なくとも2層で構成されていてもよい。このような構成によれば、データ電極とプライミング電極との絶縁性を確保してアドレス動作およびプライミング放電を安定化させるとともに、さらにアドレス電圧を低くできる。

40

【0014】

さらに、第1誘電体層の少なくとも最表層を、プライミング放電セル内のみに設けた構成であってもよい。このような構成によれば、さらにアドレス電圧を上昇させることなくデータ電極とプライミング電極との絶縁性を確保してアドレス動作およびプライミング放電を安定化させ、画像表示品質に優れたPDPを実現できる。

50

【発明の効果】

【0015】

本発明のPDPによれば、アドレス放電およびプライミング放電を安定して発生させることで、高精細のPDPにおいてもアドレス動作時の放電遅れを短くすることが可能となる。そして、PDPの表示画像の品質を向上させることができる。

【発明を実施するための最良の形態】

【0016】

以下、本発明の実施の形態について、図面を参照しながら説明する。

【0017】

(第1の実施の形態)

図1は本発明の第1の実施の形態におけるPDPを示す断面図、図2は背面板の構造を示す斜視図である。図1に示すように、PDPは第1の基板であるガラス製の前面基板1などよりなる前面板50と、第2の基板である背面基板2などよりなる背面板60とが放電空間3を挟んで対向して配置され、その外周部をガラスフリット40などの封着材によって封着している。放電空間3には放電によって紫外線を放射する放電ガスとして、ネオン(Ne)およびキセノン(Xe)などが封入されている。

【0018】

前面板50の前面基板1上には、走査電極6と維持電極7とで対をなす帯状の電極群が互いに平行となるように配置されている。走査電極6および維持電極7は、それぞれ透明電極6a、7aと、この透明電極6a、7a上に重なるように形成され、かつ導電性を高めるための銀などからなる金属母線6b、7bとから構成されている。また、走査電極6と維持電極7とは、走査電極6 - 走査電極6 - 維持電極7 - 維持電極7・・・となるように2本ずつ交互に配列されている。隣り合う2つの維持電極7の間と走査電極6の間には、発光時のコントラストを高めるための黒色材料などからなる光吸収層8が設けられている。走査電極6同士が隣り合う光吸収層8上にはどちらかの走査電極6から金属母線6bが延長されて補助電極9が設けられている。これらの走査電極6、維持電極7、光吸収層8を覆うように、鉛 - ホウ素(Pb - B)系ガラスなどからなる前面板誘電体層4が形成され、さらにその上に酸化マグネシウム(MgO)などからなる保護層5が形成されている。

【0019】

また、図1および図2に示すように、背面板60の背面基板2上には、走査電極6および維持電極7と直交する方向に、複数の帯状のデータ電極10が互いに平行に配列され、データ電極10を覆うように第1誘電体層11が設けられている。第1誘電体層11は1層目第1誘電体層41と、2層目第1誘電体層42の少なくとも2層を有する多層構造である。2層目第1誘電体層42上には、前面基板1に設けられた補助電極9と対応する位置に、走査電極6および維持電極7と平行なプライミング電極12が設けられている。さらにプライミング電極12を覆って第2誘電体層20が設けられている。

【0020】

また、第2誘電体層20上には、走査電極6および維持電極7とデータ電極10とで形成される複数の放電セルを区画するための隔壁13が形成されている。隔壁13は、前面基板1に設けられた走査電極6および維持電極7と直交する方向、すなわちデータ電極10と平行な方向に延びる縦隔壁13bと、この縦隔壁13bに交差するように設けた横隔壁13aとで構成されている。

【0021】

そして、走査電極6、維持電極7とデータ電極10とで放電を行う複数の主放電セル15と、補助電極9とプライミング電極12とで放電を行う複数のプライミング放電セル16とが形成されている。また前面板50の隣り合う維持電極7に対応する背面基板2側には隙間部17が形成されている。したがって、主放電セル15は、横隔壁13aとこの横隔壁13aに交差するように設けられた縦隔壁13bとにより格子状に形成されている。

【0022】

10

20

30

40

50

また、図1に示すように、主放電セル15には蛍光体層19がそれぞれの隔壁13側面と第2誘電体層20上に形成されている。蛍光体層19は背面板60に設けられたそれぞれのデータ電極10に対応して、紫外線によって赤色、青色、緑色に発光する蛍光体層19が交互に形成されている。すなわち、同一データ電極10上に設けられた主放電セル15には同一色の蛍光体層19が形成されている。

【0023】

次に、PDPに画像データを表示させる方法について説明する。PDPを駆動する方法としては、1フィールド期間を発光期間の重みを持った複数のサブフィールドに分割し、発光させるサブフィールドの組み合わせによって階調表示を行っている。各サブフィールドは少なくとも初期化期間、アドレス期間および維持期間を有する。

10

【0024】

図3は、本発明の第1の実施の形態におけるPDPを駆動するための駆動波形の一例を示す波形図である。まず、初期化期間において、プライミング電極Pr(図1のプライミング電極12)が形成されたプライミング放電セル(図1のプライミング放電セル16)では、正のパルス電圧をすべての走査電極Y(図1の走査電極6)に印加し、走査電極Yとプライミング電極Prとの間で初期化が行われる。次のアドレス期間においては、プライミング電極Prには正の電位が常に印加される。このため、走査電極Y_nに走査パルスSP_nが印加されたとき、プライミング電極Prと走査電極Y_nとの間でプライミング放電が発生し、主放電セル(図1の主放電セル15)にプライミング粒子が供給される。次に、n+1番目の主放電セルの走査電極Y_{n+1}に走査パルスSP_{n+1}が印加されるが、このとき

20

には既にプライミング放電が起こり、プライミング粒子が供給されているため、次のアドレス動作時の放電(アドレス放電)の遅れを小さくできる。なお、ここでは、ある1フィールドの駆動シーケンスのみの説明を行ったが、他のサブフィールドにおける動作原理も同様である。

【0025】

図3に示す駆動波形において、アドレス期間にプライミング電極Prへ正の電圧を印加することによって、上述した動作をより確実に起こすことができる。なお、アドレス期間にプライミング電極Prへ印加する電圧は、データ電極D(図1のデータ電極10)に印加するデータ電圧値よりも大きな値に設定するのが望ましい。

【0026】

このように、データ電極10とプライミング電極12とは第1誘電体層11によって絶縁され、プライミング放電とアドレス放電とがお互いに影響を受けない構成としている。

30

【0027】

また、プライミング電極12を2層目第1誘電体層42上に設け、主放電セル15の放電空間の高さよりもプライミング放電セル16の放電空間の高さを小さくしている。そのため、走査電極6に対応する主放電セル15におけるプライミング放電を、アドレス放電の前に確実に安定して発生させることができ、主放電セル15でのアドレス放電の遅れをさらに小さくすることができる。

【0028】

また、プライミング放電をプライミング放電セル16のみで発生させているため、プライミングに必要なプライミング粒子のみを供給して隣接する放電セルのクロストークを抑制できる。また、プライミング放電は、走査電極6とプライミング電極12との間でのみ発生させることになり、プライミング電極12と維持電極7との誤放電を抑制することができる。

40

【0029】

なお、このようなプライミング放電を用いてアドレス動作を安定化させる場合、アドレス放電およびプライミング放電を安定的に形成することが重要である。例えば、データ電極10とプライミング電極12との間に挟まれた第1誘電体層11に絶縁破壊が生じると、絶縁破壊した部分でデータ電極10とプライミング電極12とが導通し、所定の電圧を印加することが困難となってしまう。その結果、正常なアドレス放電およびプライミング

50

放電が発生しなくなり、アドレス動作が不安定になり、PDPの表示画像の品質が低下してしまう。

【0030】

ここで、誘電体層の絶縁耐圧不良や絶縁破壊は、誘電体層の膜厚が小さい場合や、誘電体層の焼成過程において内包するガスや異物によって生成された気泡などが膜厚方向に連続した（貫通した）空隙を生じさせる場合に発生する。

【0031】

しかしながら、本発明の第1の実施の形態では、第1誘電体層11を1層目第1誘電体層41と2層目第1誘電体層42の2層構造で形成している。このように、第1誘電体層11を2層構造とすることにより、データ電極10およびプライミング電極12間の絶縁に必要な膜厚を確保すると同時に、1層目第1誘電体層41中に膜厚方向に連続した空隙が存在しても、2層目第1誘電体層42によってその上部の放電空間まで連続する空隙の発生を抑制することができる。これは、1層目第1誘電体層41と2層目第1誘電体層42とが重なる箇所に、それぞれ、連続する空隙が存在するという確率は非常に低いと考えられるからである。したがって、以上のように第1誘電体層11を2層構造にすることによって第1誘電体層11の絶縁耐圧の性能を向上させ、アドレス放電およびプライミング放電を安定して発生させることができ、表示画像の品質に優れたPDPを提供することができる。

10

【0032】

なお、図1に示す第1の実施の形態では第1誘電体層11を2層構造としているが、特に2層に限らず、多層構造とすることによって、さらに第1誘電体層11の絶縁耐圧の性能を向上させることが可能である。

20

【0033】

第1誘電体層11の材料としては、 $(ZnO - B_2O_3 - SiO_2)$ 系の混合物、 $(PbO - B_2O_3 - SiO_2)$ 系の混合物、 $(PbO - B_2O_3 - SiO_2 - Al_2O_3)$ 系の混合物、 $(PbO - ZnO - B_2O_3 - SiO_2)$ 系の混合物、 $(Bi_2O_3 - B_2O_3 - SiO_2)$ 系の混合物などが用いられる。本発明の実施の形態では $(PbO - B_2O_3 - SiO_2)$ 系の混合物で、 $PbO : 65wt\% \sim 70wt\% - B_2O_3 : 5wt\% - SiO_2 : 25wt\% \sim 30wt\%$ の組成を有しており、これらはペースト状にされ、データ電極10を覆うように塗布される。また、軟化点温度は主としてPbOの含有量を増減させることで適宜設定が可能である。

30

【0034】

（第2の実施の形態）

図4は本発明の第2の実施の形態におけるPDPのプライミング放電セル16領域の詳細を示す拡大断面図である。

【0035】

図4に示すように、データ電極10上の第1誘電体層11は、1層目第1誘電体層41と2層目第1誘電体層42とで構成され、2層目第1誘電体層42の上に隔壁13が形成されている。そして、プライミング電極12および第2誘電体層20は、隔壁13により区画されて形成されたプライミング放電セル16内に形成されている。すなわち、第2誘電体層20をプライミング放電セル16内のみに設けたことを特徴とするものである。このような構成によって、第1の実施の形態と同様に、データ電極10およびプライミング電極12間の第1誘電体層11の絶縁耐圧の性能を向上させて、アドレス放電およびプライミング放電を安定して発生させることができる。

40

【0036】

さらに、本発明の第2の実施の形態によれば、主放電セル15において、データ電極10上の誘電体層を第1誘電体層11のみとしているため、データ電極10上の誘電体層の総厚は第1の実施の形態に比べて薄くなる。このことにより、アドレス放電時におけるアドレス電圧を低減することができる。

【0037】

50

なお、プライミング放電セル16に第2誘電体層20を形成する際の塗布方法は特に限定されるものではないが、プライミング放電セル16のような連続したスリット内にペーストを充填する方法として、ノズルからペーストを吐出させながらノズル走査する方法などが好適である。

【0038】

(第3の実施の形態)

図5は本発明の第3の実施の形態におけるPDPのプライミング放電セル16領域の詳細を示す拡大断面図である。

【0039】

図5に示すように、データ電極10上の第1誘電体層11は、1層目第1誘電体層41と2層目第1誘電体層42とで構成され、1層目第1誘電体層41の上に隔壁13が形成されている。そして、2層目第1誘電体層42、プライミング電極12、第2誘電体層20は、隔壁13により区画されて形成されたプライミング放電セル16内に形成されている。すなわち、第1誘電体層11の最表層である2層目第1誘電体層42を、プライミング放電セル16内のみに関したことを特徴とするものである。

【0040】

このような構成によって、第1の実施の形態と同様にデータ電極10およびプライミング電極12間の第1誘電体層11の絶縁耐圧の性能を向上させて、アドレス放電およびプライミング放電を安定して発生させることができる。

【0041】

さらに、本発明の第3の実施の形態によれば、主放電セル15において、データ電極10上の誘電体層を1層目第1誘電体層41のみとしているため、データ電極10上の誘電体層の総厚は第1の実施の形態や第2の実施の形態に比べてさらに薄くなる。このことにより、アドレス放電時におけるアドレス電圧をさらに低減でき、低電圧でのアドレス放電を実現することができる。

【0042】

ここで、前述した第2の実施の形態と同様、プライミング放電セル16に誘電体層を形成する際の塗布方法は特に限定されるものではないが、プライミング放電セル16のような連続したスリット内にペーストを充填する方法として、ノズルからペーストを吐出させながらノズル走査する方法などが好適である。

【0043】

また、以上においては、第1誘電体層11が2層でその最表層である2層目第1誘電体層42のみをプライミング放電セル16内に設けた構成を例示したが、これに限るものではない。すなわち、第1誘電体層11が多層である場合、主放電セル15のデータ電極10上には第1誘電体層11を構成する層の少なくとも1層を設け、それ以外の第1誘電体層11を構成する層は、プライミング放電セル16内に設けること、または、第1誘電体層11の少なくとも最表層は、プライミング放電セル16内のみに関することによって、上述と同様の効果を得ることができる。

【0044】

なお、以上の第1の実施の形態から第3の実施の形態では、第1誘電体層を多層構造とする場合のそれぞれの誘電体材料について特に述べていないが、例えば、それぞれの層の誘電率を変えることや、軟化点温度を変えることによって絶縁性能や誘電特性を制御することが可能である。また、第2の実施の形態における第2誘電体層や、第3の実施の形態における2層目第1誘電体層または第2誘電体層を着色し、プライミング放電による発光を吸収することにより、画像表示の際のコントラストを向上させることも可能である。

【0045】

また、本発明の第1の実施の形態から第3の実施の形態で示した構成は本発明の実施例に過ぎず、データ電極およびプライミング電極が対面する領域を多層化した誘電体層で形成する構成であれば、同様の効果を得ることができる。また、第2誘電体層を形成せずプライミング電極をプライミング放電セル内に露出させていてもかまわない。

10

20

30

40

50

【産業上の利用可能性】

【0046】

本発明に係わるPDPは、高精細化してもアドレス動作時の放電遅れを短くして放電特性を安定化させるとともにアドレス放電電圧の上昇を抑制し、さらにプライミング電極と放電空間との絶縁性を確保してアドレス放電およびプライミング放電を安定化させ、画像表示品質に優れ信頼性が高く、壁掛けテレビや大型モニターなどのディスプレイ装置として有用である。

【図面の簡単な説明】

【0047】

【図1】本発明の第1の実施の形態におけるPDPを示す断面図

10

【図2】同PDPの背面板の構造を示す斜視図

【図3】同PDPを駆動するための駆動波形の一例を示す波形図

【図4】本発明の第2の実施の形態におけるPDPのプライミング放電セル領域の詳細を示す拡大断面図

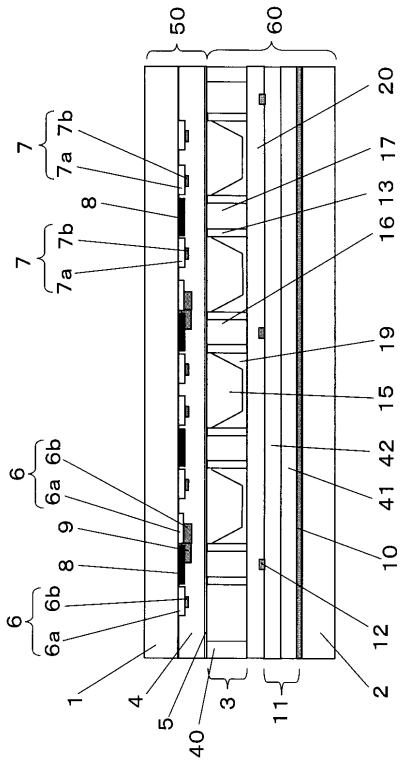
【図5】本発明の第3の実施の形態におけるPDPのプライミング放電セル領域の詳細を示す拡大断面図

【符号の説明】

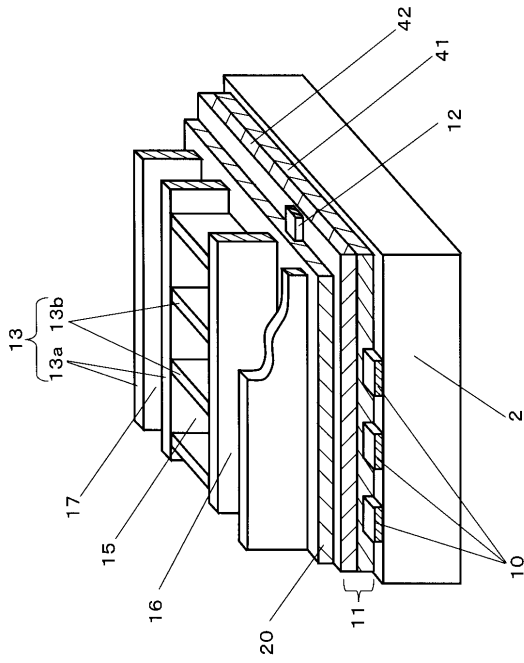
【0048】

- | | | |
|-----------|------------|----|
| 1 | 前面基板 | |
| 2 | 背面基板 | 20 |
| 3 | 放電空間 | |
| 4 | 前面板誘電体層 | |
| 5 | 保護層 | |
| 6 | 走査電極 | |
| 6 a , 7 a | 透明電極 | |
| 6 b , 7 b | 金属母線 | |
| 7 | 維持電極 | |
| 8 | 光吸収層 | |
| 9 | 補助電極 | |
| 10 | データ電極 | 30 |
| 11 | 第1誘電体層 | |
| 12 | プライミング電極 | |
| 13 | 隔壁 | |
| 13 a | 横隔壁 | |
| 13 b | 縦隔壁 | |
| 15 | 主放電セル | |
| 16 | プライミング放電セル | |
| 17 | 隙間部 | |
| 19 | 蛍光体層 | |
| 20 | 第2誘電体層 | 40 |
| 40 | ガラスフリット | |
| 41 | 1層目第1誘電体層 | |
| 42 | 2層目第1誘電体層 | |
| 50 | 前面板 | |
| 60 | 背面板 | |

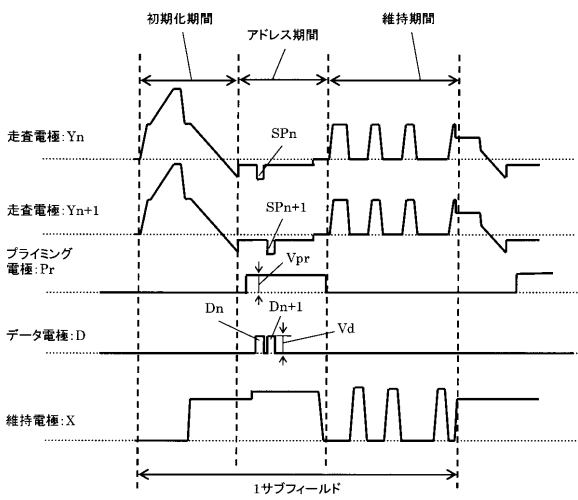
【図1】



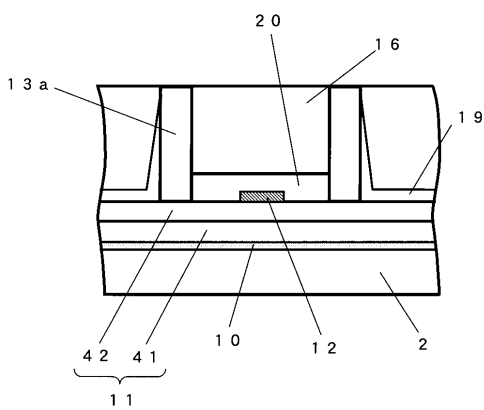
【図2】



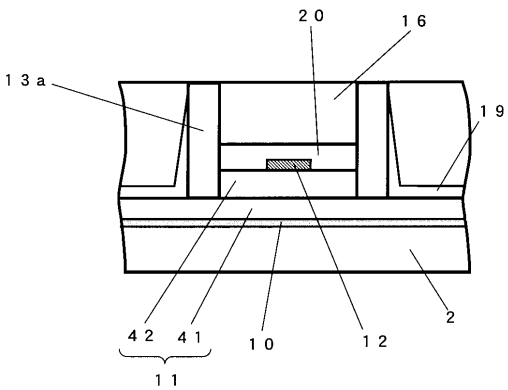
【図3】



【図4】



【図5】



フロントページの続き

- (72)発明者 住田 圭介
大阪府門真市大字門真1006番地 松下電器産業株式会社内
- (72)発明者 小川 兼司
大阪府門真市大字門真1006番地 松下電器産業株式会社内
- (72)発明者 石野 真一郎
大阪府門真市大字門真1006番地 松下電器産業株式会社内

審査官 村井 友和

- (56)参考文献 特開平11-297211(JP,A)
特開平08-298074(JP,A)
特開2003-217458(JP,A)
特開2003-217456(JP,A)
特開平11-312470(JP,A)

- (58)調査した分野(Int.Cl., DB名)
H01J 11/00-17/64