

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2024年4月11日(11.04.2024)



(10) 国際公開番号

WO 2024/075172 A1

(51) 国際特許分類:
G02F 1/017 (2006.01)

(21) 国際出願番号: PCT/JP2022/037036

(22) 国際出願日: 2022年10月3日(03.10.2022)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(71) 出願人: 日本電信電話株式会社 (NIPPON TELEGRAPH AND TELEPHONE CORPORATION) [JP/JP]; 〒1008116 東京都千代田区大手町一丁目5番1号 Tokyo (JP).

(72) 発明者: 尾崎 常祐(OZAKI Josuke); 〒1808585 東京都武蔵野市緑町3丁目9-1 1 N T T 知的財産センタ内 Tokyo (JP). 小木曾 義弘(OGISO Yoshihiro); 〒1808585 東京都武蔵野市緑町3丁目9-1 1 N T T 知的財産センタ内 Tokyo (JP). 石川 光映(ISHIKAWA Mitsuteru);

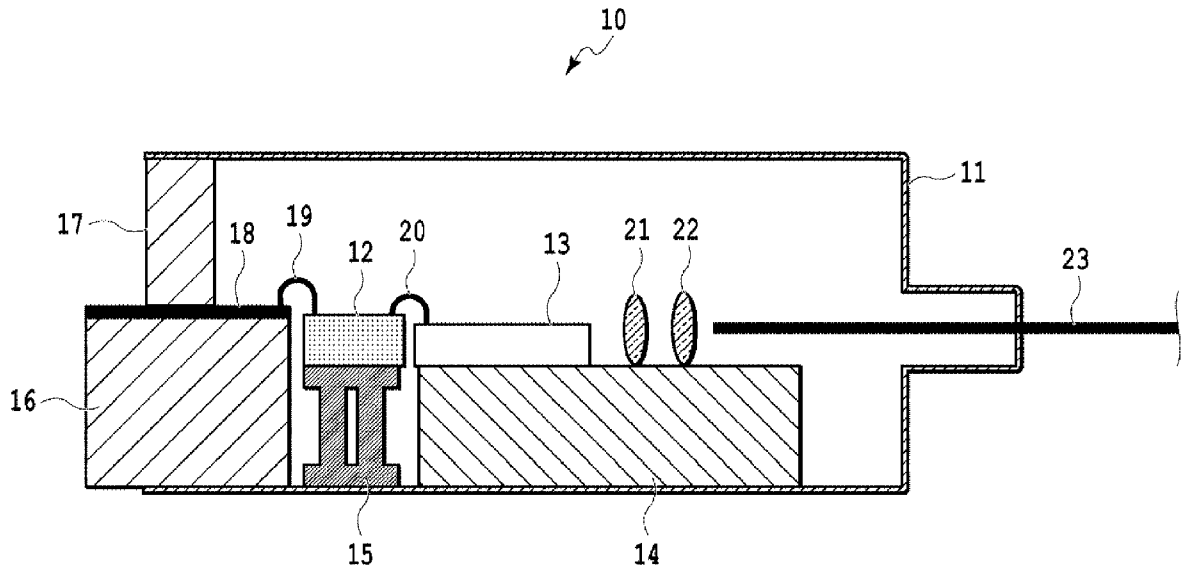
〒1808585 東京都武蔵野市緑町3丁目9-1
1 N T T 知的財産センタ内 Tokyo (JP).

(74) 代理人: 弁理士法人谷・阿部特許事務所 (TANI & ABE, P.C.); 〒1070052 東京都港区赤坂2丁目6番20号 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(54) Title: OPTICAL TRANSMITTER

(54) 発明の名称: 光送信器



(57) Abstract: Disclosed are, in an optical transmitter in which an optical modulator and a driver IC thereof are integrally mounted as a package, new configurations for reducing the temperature dependency of optical modulation output characteristics, and modes of mounting adapted to said configurations. An optical transmitter (10) comprises an optical modulator chip (13), a driver IC (12) that actuates the optical modulator chip, and a Peltier element (15), wherein the driver IC is placed on the Peltier element and only the temperature of the driver IC is controlled.

[続葉有]

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

(57) 要約: 光変調器とそのドライバICが一体にパッケージ実装された光送信器において、光変調出力特性の温度依存性改善のための新しい構成と、各構成に適合する実装形態が開示される。光送信器(10)は、光変調器チップ(13)と、光変調器チップを動作させるドライバIC(12)と、ペルチェ素子(15)とを備え、前記ドライバICは前記ペルチェ素子上に載置されており、前記ドライバICのみが温度制御される。

明 細 書

発明の名称：光送信器

技術分野

[0001] 本開示は、光通信において利用される光送信器に関する。より詳細には、半導体光変調器およびそのドライバICを含む光送信器の実装形態に関する。

背景技術

[0002] 通信ネットワークの急激なトラフィック増大に応えるため、コヒーレント通信方式とデジタル信号処理技術を組み合わせたデジタルコヒーレント光伝送が光ファイバ通信システムに導入されている。当初の1波長当たり100 Gbpsの基幹網伝送技術の確立から始まり、現在ではより高速化された1波長当たり400～600 Gbpsの伝送が実用化されている。

[0003] 上述のデジタルコヒーレント光伝送では、光受信器および光送信器を集積化した光送受信装置が利用されている。伝送容量が400 Gbpsを超えるシステムの光送受信装置では、高周波（RF）電気回路などのアナログ部品の広帯域化が求められており、例えば光変調器では40 GHz以上の変調帯域が必要である。広帯域化につながる高周波損失の低減や装置の小型化のため、例えば送信側ではRFドライバICおよび光変調器が一体パッケージに実装された形態が注目されている。この光送信器の実装形態は、High-Bandwidth Coherent Driver Modulator（HB-CDM：高速ドライバ集積光変調器）という名前でOIF（The Optical Internetworking Forum）で標準化もされている（非特許文献1）。光送受信装置の受信側でも、トランスインピーダンスアンプ（TIA）および光受光器が一体パッケージに実装され、ICR（Integrated Coherent Receiver）とも呼ばれている。

[0004] 光送受信デバイスの材料に目を転じると、小型・低コスト化の観点で、従来のニオブ酸リチウム（LN）光変調器に代わって、半導体ベースの光変調器が注目を集めている。より高速な変調動作向けには、InPに代表される

化合物半導体が主に用いられている。また、より小型・低コスト化が重要視されるシステムにおいては、Siベースの光デバイスに研究開発が集中している。

[0005] 上述の半導体による光変調器においても材料固有の得失があり、例えばInP光変調器においては、バンド端吸収効果を制御するために、動作時には光変調器チップの温度制御が必須である。一方、LiNbO₃からなる光変調器（以下「LN光変調器」）やSiからなる光変調器（以下、「Si光変調器」）は温度制御が不要となるメリットがあり、低消費電力化に有利であると考えられている。

[0006] InP光変調器を用いたHB-CDMの場合は、光送信器の動作温度（ケース温度）としては、少なくとも−5℃～75℃の範囲が求められている。このような動作温度を確保するため、消費電力も考慮して光変調器チップのみがペルチェ素子上に実装されているのが一般的であった（特許文献1）。

[0007] しかしながら、従来技術の光送信器では、高温時におけるドライバICの高周波特性の劣化が問題となっていた。具体的には環境温度が高温状態にある場合に、ドライバICの高周波帯域、ピーキング量やゲインが劣化することが問題となっていた。光送信器が高速化・広帯域化する中で、上述の劣化による信号品質の低下の影響が無視できなくなってきた。そのため、環境温度の変化に関わらず、一定の高周波特性を維持することのできる光送信器が望まれている。

先行技術文献

特許文献

[0008] 特許文献1：国際公開第2021／171599号

非特許文献

[0009] 非特許文献1：OIF, Implementation Agreement for the High Bandwidth Coherent Driver Modulator (HB-CDM), [online], July 15, 2021, [令和4年9月1日検索], インターネット<URL: <https://www.oiforum.com/wp-content/uploads/OIF-HB-CDM-02.0.pdf>>

非特許文献2: J. Ozaki et al., "500-Gb/s/ λ Operation of Ultra-Low Power and Low-Temperature-Dependence InP-Based High-Bandwidth Coherent Driver Modulator," in Journal of Lightwave Technology, vol. 38, no. 18, pp. 5086-5091, 15 Sept. 15, 2020, doi: 10.1109/JLT.2020.2998466.

発明の概要

[0010] 本開示は、上述の課題に鑑み、ドライバICを含む光送信器の温度依存性を抑え、高速性に優れ、環境温度によらず安定動作が可能な光送信器の新規な構成および実装形態を提供する。

課題を解決するための手段

[0011] 上記のような課題に対し、本開示では、光変調器チップと、光変調器チップを動作させるドライバICと、ペルチェ素子とを備え、ドライバICは、ペルチェ素子上に載置されており、ドライバICのみが温度制御されることを特徴とする光送信器。

図面の簡単な説明

[0012] [図1]図1は、従来技術のHB-CDMによる光送信器の実装形態を示す側断面図である。

[図2]図2は、HB-CDMによる光送信器の第1の実装形態を示す側断面図である。

[図3]図3は、HB-CDMによる光送信器の第2の実装形態を示す側断面図である。

[図4]図4は、HB-CDMによる光送信器の第3の実装形態を示す側断面図である。

[図5]図5は、HB-CDMによる光送信器の第4の実装形態を示す側断面図である。

[図6]図6は、HB-CDMによる光送信器の第4の実装形態の変形例を示す上面図である。

[図7]図7は、HB-CDMによる光送信器の第4の実装形態の別の例を示す側断面図である。

発明を実施するための形態

- [0013] 以下に、図面を参照しながら本開示の種々の実施形態について詳細に説明する。同一又は類似の参照符号は同一又は類似の要素を示し重複する説明を省略する場合がある。材料及び数値は例示を目的としており本開示の技術的範囲の限定を意図していない。以下の説明は、一例であって本開示の一実施形態の要旨を逸脱しない限り、一部の構成を省略若しくは変形し、又は追加の構成とともに実施することができる。
- [0014] 本開示は、光変調器とそのドライバＩＣが一体にパッケージ実装された光送信器において、光送信器の高周波特性の温度依存性改善のための新しい構成と、各構成に適合する実装形態を提示する。温度依存性を改善する構成は、光送信器における温度調整器（ＴＥＣ：Thermo Electric Cooler）の新しい利用形態を含む。さらに、ＴＥＣの新しい利用形態に適合した、ドライバＩＣ、光変調器チップおよび空間光学部品の様々な実装形態も提案する。
- [0015] ＴＥＣは熱電クーラーとも呼ばれ、ペルチェ接合による小型冷却デバイスとして知られている。ＴＥＣは、ｎ型半導体、ｐ型半導体および金属から構成されており、板状に形成された素子の両面に直流電流を流すと、一方の面で吸熱、もう一方の面で放熱が起こる。電流の向きを逆にすれば吸熱と放熱が切り替わるので、ＩＣや電子部品の局所的で正確な温度コントロールが可能である。以下の説明では、簡単のため温度調整器をＴＥＣと呼び、ペルチェ素子として説明する。ドライバＩＣや光変調器チップの温度制御が可能なものであれば、ペルチェ素子によるものに限定されない。
- [0016] 以下では、従来技術のＨＢ－ＣＤＭの形態による光変調器を例として、光送信器における高周波特性の温度依存性の問題を最初に説明する。その後、本発明の光送信器による、高周波特性の温度依存性を改善する新規な構成について、様々な実装形態とともに説明する。
- [0017] 図１は、従来技術のＨＢ－ＣＤＭによる光送信器１００の実装形態を示す側断面図である。光送信器１００は、ＨＢ－ＣＤＭの仕様に沿って、セラミック、金属等またはこれらの組み合わせによるパッケージ筐体１０１の内部

にドライバIC102、光変調器チップ103、空間光学部品であるレンズ112、113などが収納されている。より具体的には、筐体101の内部の底面には、ペルチェ素子105の上のサブキャリア104を介して光変調器チップ103が搭載されている。光変調器チップ103の図面上で右端には変調光の出射端面があり、変調光を光ファイバ114と光結合するためのレンズ112、113もサブキャリア上に搭載されている。

[0018] 光変調器チップ103に隣接して、金属ブロックやセラミック材106上にドライバIC102が搭載されている。さらに、パッケージ筐体101の図面上の左側の壁面として、配線基板ベース107およびパッケージ壁面108を備えており、パッケージ筐体101とともに、外部と光送信器の内部空間を区画する。光送信器100は、パッケージ全体が気密性を確保して構成されることもできる。

[0019] 外部のデジタル信号プロセッサ(DSP)から供給される変調電気信号は、配線基板ベース107の配線層109、ドライバIC102を経て、光変調器チップ103へ供給される。配線層109およびドライバIC102の間、ドライバIC102および光変調器チップ103の間は、金ワイヤ線110、111等でそれぞれ接続されている。変調電気信号は、偏波多重型IQ光変調方式の場合、X偏波およびY偏波のそれぞれについて、IチャネルおよびQチャネルを含む。1つのチャネルが差動信号形式の電気信号として供給される場合、1つの光変調器に対して少なくとも8本の信号配線、さらにGND配線が必要となるが、変調信号形式はこれに限定されない。図1に示した光送信器100は、特許文献1に示されているように、受信側のTIAおよび光受光器が一体に集積されたICRパッケージやDSPとともに、共通の装置基板に搭載されて、光送受信装置を構成できる。

[0020] ここで再び、光送信器100内のペルチェ素子105に着目する。InP基板に作製された光変調器チップ103では温度制御が必須であり、ペルチェ素子105によって所定の動作温度にコントロールされている。図1に示したように、ペルチェ素子105は、少なくとも光変調器チップ103の全

体領域をカバーするようなサイズを持ち、その位置がレンズなどの空間光学部品の領域に掛る場合もある。一方で、従来技術の光送信器 100 では、ドライバ IC 102 の温度制御は必要が無いと考えられており、金属ブロックやセラミックなどの部材 106 によってパッケージ内に固定されていた。光送信器 100 の外部温度（環境温度）が上昇すれば、ドライバ IC 102 の動作温度も合わせて上昇する。実際にはドライバ IC も発熱体であるため、ドライバ IC からの発熱を考慮すると、ドライバ IC の動作温度は、外部温度に対して +5 ~ 10℃ くらい高い温度になっていると見積もられる。光送信器を含む光送受信装置が使用される最大環境温度の 85℃ の状態になれば、ドライバ IC 102 自体の温度も少なくとも 85℃ 以上となっていた。ドライバ IC も大きな消費電力を持っており、ドライバ IC 自体が発熱することになる。したがって、ドライバ IC の発熱の影響により、ドライバ IC のバックサイド温度は、最大環境温度の 85℃ を超えることを意味している。

[0021] ドライバ IC は、高周波電気信号の増幅特性（高周波特性）に温度依存性を持っており、高温状態では、室温状態と比較して高周波帯域が低下する傾向にある。逆に低温状態では、室温状態と比較して高周波帯域は増大する傾向にある。このように、低温状態と高温状態の間で、ドライバ IC の高周波特性が異なる。ドライバ IC に供給される変調信号は、室温状態において DSP によって様々な最適化や補償が行われている。しかしながら、このような補償を温度変動とともに動的に更新しながら行うのは複雑な処理であり、一般には実施されていない。常温時における一定の補償状態のままで動作を続けるため、低温状態や高温状態に変わった際には、変調信号の補償状態は最適点からずれることになる。このため、光送信器の光伝送特性および波形品質に変動や劣化が生じていた。

[0022] 光変調器チップ 103 の IQ 変調器は電気信号の振幅・位相を保存する線形変調器であり、変調電気信号のレベルや波形品質の変動は、変調出力光の品質に直接的な影響を与える。光送信器の動作中に外部温度が変わると、光変調器チップ自体はペルチェ素子で温度管理されているため一定温度に維持

されるが、ドライバICの動作温度は変化してしまう。結果として、H B - C D Mの変調光のレベル変動や品質変動が生じ、環境温度の時間的な変化によって、伝送特性が劣化し、安定しない問題も生じる。

[0023] 電気信号の高域側での環境温度に起因した特性劣化は、変調信号の波形歪みを生じ、光変調器からの変調出力光の変調精度が劣化する。このような劣化した変調光を受信する光受信器では、B E R特性にフロアが生じるなど、システムの伝送特性の低下にも繋がっていた。

[0024] 変調電気信号の広帯域化の要請が進み、1 0 0 G H z以上というような非常に広帯域な変調帯域が求められ始めており、このような非常に広帯域な変調器においては、上述のような高温時における、ドライバICの高周波特性が劣化する影響は無視できない。本開示は、光変調器とそのドライバICが一体にパッケージ実装された光送信器において、高周波特性および光伝送特性における温度依存性を改善する新しい構成および実装形態を提示する。

[0025] 以下に、本開示による光送信器の実施形態について、図面を参照して詳細に説明する。尚、以降の説明では、本開示による光送信器は、フレキシブルプリント基板（F P C）インターフェースのH B - C D Mの形態として述べられる。しかしながら、これは例示を目的としており、ドライバICと光変調器チップが集積されている光送信モジュールであれば、同様の効果を奏する。

[0026] 図2は、本開示のH B - C D Mによる光送信器の第1の実装形態を示す側断面図である。第1の実装形態における光送信器10は、図1に示した従来技術構成と同様に、H B - C D Mに沿ったパッケージ筐体11の内部に光変調器チップ13およびそのドライバIC12他が一体に構成されている。

[0027] 図2に示されるとおり、光送信器10では、パッケージ筐体11の内部にドライバIC12、光変調器チップ13及び光学部材（図2では、空間光学部品であるレンズ21、22を例として描写している。）などが収納されている。より具体的には、筐体11の底面には、金属ブロックや誘電体基板により構成されるキャリア14の上に光変調器チップ13が、そして、ペルチ

ェ素子 15 の上にドライバ IC 12 がそれぞれフェイスアップの形態で搭載されている。光変調器チップ 13 の図面上で右端には、変調光の出射端面があり、変調光を光ファイバ 23 と光結合するためのレンズ 21、22 もキャリア 14 上に搭載されている。

[0028] さらに、光送信器 10 は、パッケージ筐体 11 の図面上の左側の壁面として、配線基板ベース 16 およびパッケージ壁面 17 を含み、パッケージ筐体 11 とともに、外部と光送信器の内部空間を区画する。また、配線基板ベース 16 は RF テラス（パッケージテラス）を有しており、当該 RF テラスの上面に形成される配線層 18 と高周波インターフェースとしてのフレキシブル基板（FPC）が接続される。なお、光送信器 10 は、パッケージ全体が気密性を確保して構成されることもできるが、InP 光変調器と異なり、LN 光変調器や Si 光変調器を用いる本実装形態では、必ずしも気密性は必須のものではない。

[0029] 外部のデジタル信号プロセッサ（DSP）から供給される変調電気信号は、配線基板ベース 16 の配線層 18、ドライバ IC 12 を経て、光変調器チップ 13 へ供給される。配線層 18 とドライバ IC 12 との間は、ワイヤ線 19 で接続されている。また、ドライバ IC 12 と光変調器チップ 13 との間も、ワイヤ線 20 で接続されている。このワイヤ線 19、20 は、例えば、金ワイヤ線などのボンディングワイヤを用いることができる。

[0030] この第 1 の実装形態の光送信器 10 と図 1 の従来技術の光送信器 100 との相違点は、光変調器が InP ではなく、LiNbO₃ や Si からなる温度制御を不要とする LN 光変調器や Si 光変調器を用いていることである。また、図 2 に示されるとおり、この第 1 の実装形態では、光変調器の温度制御が不要であることから、光送信器 10 には、光変調器を制御するペルチェ素子は存在しない。この実装形態では、光変調器は、キャリア 14 上に実装されており、ペルチェ素子上には実装されていない。すなわち、この実装形態では、ドライバ IC 12 のみがペルチェ素子 15 の上に実装されており、ドライバ IC 12 の温度制御が可能となっている。

- [0031] この際、ドライバIC12は、ペルチェ素子15による熱引きを良くするために、熱伝導率が30W/mK以上の熱伝導性に優れた導電性ペーストまたははんだでペルチェ素子上に実装されている必要がある。
- [0032] この第1の実装形態では、キャリア14は、光変調器チップ13および空間光学部品を固定し保持する土台として機能する。また、キャリア14上に光変調器チップのDC配線を取り出すための配線を必要とする場合には、キャリア14を誘電体基板で構成するか、キャリア14を金属ブロックで構成し、その上面の少なくとも一部に配線を形成するための誘電体基板を設けるようにすればよい。
- [0033] 図2では、キャリア14は、金属ブロックでもよい場合1層で構成されているように描かれているが、キャリア14を誘電体基板で構成する場合には、多層であってもよい。多層とすることで、光変調器へのDC配線数が多い場合や、端子の順番入れ替えのためにクロス配線を行う必要がある場合に、多層配線を駆使した柔軟な素子・配線レイアウトを行うことが可能となる。また、誘電体基板を用いた場合には、空間光学部品を搭載するための位置出しマーカー等をメタルパターンにより形成することも可能となる。
- [0034] ここで、ドライバICの高周波特性および光変調器の変調高出力の品質の改善に寄与する実装構造について述べる。
- [0035] 第1の実装形態では、図2に示されている通り、ドライバIC12と光変調器チップ13、ドライバIC12と配線基板ベース16が備えるRFテラスの上面に形成される配線層18は、それぞれ、例えば、ボンディングワイヤであるワイヤ線19、20を用いて接続されることを前提としている。このように、各素子間をワイヤ線にて接続する場合、ワイヤ線の長さが長くなると、インダクタンスが増加することにより、LC共振によって高周波特性でロールオフ周波数が低域側にシフトする。したがって、高周波特性の観点からは、ワイヤ線のインダクタンスは低い方が望ましい。
- [0036] そこで、第1の実装形態においては、高さ方向および平面方向について、規定を設けている。この第1の実装形態では、図2に例示したように、ドラ

イバ | C 1 2 とペルチェ素子 1 5 との間には何も挟まれておらず、ドライバ | C 1 2 は、ペルチェ素子 1 5 の直上に実装されている。一方、光変調器チップ 1 3 およびレンズ 2 1、2 2 は、キャリア 1 4 上に実装されており、このキャリア 1 4 の厚みを調整することで、ドライバ | C 1 2 と変調器チップ 1 3 の高さの差を調整している。同様にドライバ | C 1 2 と R F テラスとの間の高さの差についても、配線基板ベース 1 6 の高さを調整することで、所望の差に設定することが可能である。

[0037] 具体的には、ドライバ | C 1 2 の電極パッドと光変調器チップ 1 3 の電極パッドとの間、および、ドライバ | C 1 2 の電極パッドと R F テラスの電極パッドとの間の高さの差は、それぞれ $100\text{ }\mu\text{m}$ 以下となるように、各部材の厚みを調整している。この値は、実装のばらつきや光変調器チップ 1 3 やドライバ | C 1 2 の厚みのばらつきを考慮した場合に、現実的に実現可能な範囲の一例として示すものであり、各部材の厚みを調整することでドライバ | C 1 2 および光変調器チップ 1 3 の上面の電極パッドの高さを揃えることができる。

[0038] しかしながら、ワイヤ線の長さを短くするという観点からは、ボールワイヤなどを用いたボンディングワイヤにより接続される場合には、光変調器チップ 1 3 側の高さをドライバ | C 1 2 よりも少し低くし、光変調器チップ 1 3 側から、ドライバ | C 1 2 側へ打ち上げるようにワイヤ線を実装することが最良である。同様に、ドライバ | C 1 2 と R F テラスについても、R F テラスよりも、ドライバ | C 1 2 の高さを少し低くすることが望ましい。また、リボンワイヤなどのフラットなワイヤを用いて接続する場合には、光変調器チップ 1 3 側の高さとドライバ | C 1 2 の高さ、ドライバ | C と R F テラスの高さは揃っていることが望ましい。

[0039] 光変調器チップ 1 3 とドライバ | C 1 2 間の平面方向のギャップは、ワイヤ線の長さに直結するため、光変調器チップ 1 3 とドライバ | C 1 2 との間のギャップは、できるだけ小さいことが望ましい。実装工程での精度やショートのリスクを考慮すると、このギャップは、例えば、 $50\text{ }\mu\text{m}$ 以下に制御

されることが望ましい。また、光変調器チップとドライバICとの間のギャップを制御しても、それぞれの電極パッドがチップ端から離れた場所に形成されていた場合は、ワイヤ線の長さの短縮の効果がないため、電極パッドは、各チップ端から50 μm 以下の位置に形成するようにした。チップ端から電極パッドまでの距離が50 μm 以下であれば、通常のダイシングやへき開によって実現可能である。

[0040] このように、平面方向のギャップをできるだけ小さく設定することにより、実装性を兼ね備えた上で、小さなワイヤインダクタンスでの素子間の接続をすることが可能となる。また、少なくとも信号用の電極パッド間を複数本のボールワイヤや、幅の広いリボンワイヤなどを用いるようにすることで、さらにインダクタンスを低減することが可能となる。

[0041] 前述のように、ドライバICは発熱体であってペルチェ素子によって温度制御すべき対象とは考えられてはいなかった。ペルチェ素子を動作させるためには駆動電力が必要であって、発熱体のためにわざわざ余計な電力を使用することは考慮されなかった。しかしながら、光送信器の広帯域化の実現のために、発明者らは発熱体であるドライバICに対して温度制御を加えようという新しい着想に至った。

[0042] 第1の実装形態の光送信器10は、上述したように、LN光変調器やSi光変調器のように温度制御が不要な光変調器とドライバICとから構成されるものであり、温度制御が不要な光変調器チップは、金属ブロックや誘電体基板により構成されるキャリア14上に実装し、ドライバICのみをペルチェ素子上に実装することで、温度管理を必要とするドライバICの温度制御を可能とするとともに、省電力化を実現している。

[0043] また、本実装形態の光送信器では、光変調器自体は温度制御が不要であり、温度依存性がほとんどないことから、ペルチェ素子やドライバICからの熱流入による影響や、それらとの熱分離については考慮する必要はない。さらに、本実装形態の光送信器は、光変調器のTECを不要とし、ドライバICのみをTEC上に実装しているから、従来のInP光変調器のみをTEC

上に実装した光送信器と比較しても、トータルの消費電力は大きく見劣りすることもない。

[0044] ドライバIC12については、高温状態よりも低温状態の方が高周波特性の良いたことが知られており、この観点からは、ドライバIC12の温度を制御するペルチェ素子15の設定温度は低いほどよい。しかしながら、設定温度を低くしすぎると、ペルチェ素子の消費電力の大きさに比べて、ドライバICの高周波特性の改善は限られる。したがって、光送信器10の動作環境温度が -5°C ～ 85°C 程度の範囲で変化することを考慮すると、ペルチェ素子は、 25°C ～ 50°C の範囲の一定の温度に制御することが消費電力と高周波特性の両立の観点から最も適切である。このように、ドライバICをペルチェ素子上に実装して、ペルチェ素子の温度を一定の温度に制御することにより、外気温が高い場合でも高周波特性を劣化させず、また外気温が変化しても高周波特性が変化しない光送信器を実現できる。ただし、特性を優先して、消費電力を気にしないのであれば、 25°C よりも低い温度に設定して使用することは、特性を担保する上で有効である。

[0045] 以上のとおり、本実装形態の光送信器10は、光変調器13と、光変調器を動作させるドライバICと、ペルチェ素子15とを備え、ドライバICはペルチェ素子上に載置されており、ドライバICのみが温度制御されることを特徴とする光送信器として実施できる。

[0046] つぎに、図3を参照して、第2の実装形態について説明する。

[0047] 図3は、本開示のHB-CDMによる光送信器の第2の実装形態を示す側断面図である。図3に示す第2の実装形態の光送信器10は、図2に示した構成と同様に、HB-CDMに沿ったパッケージ筐体11の内部に光変調器チップ13およびそのドライバIC12他が一体に構成されている。パッケージ筐体11の図面上左側の壁面として、配線基板ベース16およびパッケージ壁面17を備え、パッケージの内外を区画する構成も同様である。

[0048] 図3の第2の実装形態と図2の第1の実装形態の違いは、ドライバIC12をペルチェ素子15の上に金属ブロックや誘電体基板で構成されるサブキ

キャリア31を介して実装した点である。ドライバIC12に関しても、DC配線が必要な場合には、光変調器チップ13が実装されるキャリア14と同様に、サブキャリア31を誘電体基板で構成するか、サブキャリア31を金属ブロックで構成し、その上面の少なくとも一部に配線を形成するための誘電体基板を設けるようにすればよい。この際、ドライバIC12の温度をペルチェ素子15により制御するという観点では、サブキャリア31は、例えば窒化アルミニウム（AlN）のような熱伝導性に優れる材料が用いられることが望ましい。サブキャリアを誘電体基板により構成する場合も、多層配線が可能なAlN基板を用いることが望ましい。また、サブキャリア31の厚みを調整することにより、ドライバIC12と光変調器チップ13との間、および、ドライバIC12とRFテラスとの間で、高さを調整することが可能である。

[0049] さらに、ドライバIC12の配線数が多く複雑な場合は、前述の光変調器チップと同様に、サブキャリア31として、多層のAlN基板を用いることもできる。

[0050] つぎに、図4を参照して、第3の実装形態について説明する。

[0051] 図4は、本開示のHB-CDMによる光送信器の第3の実装形態を示す側断面図である。図4に示す第3の実装形態の光送信器10は、図2および図3に示した構成と同様に、HB-CDMに沿ったパッケージ筐体11の内部に光変調器チップ13およびそのドライバIC12他が一体に構成されている。パッケージ筐体11の図面上左側の壁面として、配線基板ベース16およびパッケージ壁面17を備え、パッケージの内外を区画する構成も同様である。図2および図3に示した各実装形態は、ドライバIC12および光変調器チップ13との間をいずれもワイヤ接続しているものであったが、この第3の実装形態の光送信器では、ドライバIC12と光変調器チップ13との間を、ワイヤ接続に代えて、配線基板41により接続している。図4に示すとおり、この第3の実装形態においては、ドライバIC12は、ペルチェ素子15上に、光変調器チップ13はキャリア14上に、いずれもフェイス

アップの形態で実装されている。そして、ドライバIC12と光変調器チップ13との間は、配線基板41をフェイスダウンでフリップチップ実装して接続されている。

[0052] このように、第3の実装形態では、ドライバIC12と光変調器チップ13は配線基板41をフェイスダウンでフリップチップ実装することにより接続されている。この際、ドライバIC12と光変調器チップ13との高さに一定以上の差が生じている場合には、配線基板をうまく実装することができない。したがって、この第3の実装形態においては、ドライバIC12と光変調器チップ13との高さの差は、できるだけ小さくなるように設定されている。フリップチップ実装に用いられるAuバンプ／ピラー、またはCuバンプ／ピラーは、その直径、高さは共に100 μ m以下のものが一般的に多く用いられている。したがって、ドライバIC12と光変調器チップ13の高さの差は、少なくとも100 μ m以下、望ましくは50 μ m以下に制御されることが望ましい。

[0053] また、配線基板41をフリップチップ実装する場合に、ドライバIC12または光変調器チップ13の主面に対して、配線基板41の主面の高さ方向の傾きが $\pm 3^\circ$ を超えると、当該接合部に空隙が生じる等の接合不良が発生し得る。また、それに伴って、当該接合部に応力集中部が発生し得るため、振動衝撃に対してもろく、接合部の破壊を引き起こす可能性があり、結果として、デバイスの長期信頼性を確保できなくなる。したがって、配線基板31を実装する際には、ドライバICまたは光変調器チップの主面の配線基板31の高さ方向の傾きが $\pm 3^\circ$ 以内となるように、各部材の実装時に傾かないように管理したり、ドライバICと光変調器チップの高さが一致するように各部材の高さ調整を行うことや、公差管理が非常に重要である。ドライバIC12と光変調器チップ13の厚みが異なる場合など、両者の表面の高さに差がある場合には、キャリア14の厚みを調整することで両者の高さを調整することができる。

[0054] 図4では、説明を簡単にするため、ペルチェ素子15と誘電体基板14の

厚みを同じとし、さらに、ドライバIC12と光変調器チップ13の厚みも同じとすることで、ドライバIC12の表面と光変調器チップ13の表面との高さが一致するよう調整した例を示している。この例では、ドライバIC12の表面と光変調器チップ13の表面との高さが揃っているため、図4に示したように配線基板41をフリップチップ実装して接続することにより、Auバンプ／ピラー、または、Cuバンプ／ピラー42、43を用いて接続することが可能となる。この第3の実装形態は、ドライバIC12と光変調器チップ13との接続にワイヤ線を用いない実装形態であるため、第1の実装形態、および第2の実装形態と比較して、インダクタンスを大きく低減することができる。

[0055] このように、第3の実装形態では、配線基板を用いてドライバICと光変調器チップを接続することによりインダクタンスを低減していることから、ドライバICと光変調器チップ間の距離は、自由に設定可能であるが、実装時のピラー／バンプのサイズや実装精度を加味すると、 $300\mu\text{m}$ 以上離すことが望ましい。また、接合時の強度の観点や、高周波特性の劣化という観点から最長でも配線基板の長さは 2mm 以下に収めることが望ましいし、誘電率や誘電正接の値は小さいほど高周波の観点からは有利である。したがって、この第3の実装形態においては、ドライバICと光変調器チップ間の距離は、 $300\mu\text{m}\sim 2\text{mm}$ の範囲とすることが望ましい。

[0056] また、ここでの説明は省略するが、図3の第2の実装形態のように、ドライバICとペルチェ素子との間にAIN基板を実装してもよい。その他の構成、考え方についても図3の第2の実装形態と同じものについては重複するため、こちらの説明は省略する。ただし、高さ公差や平行度を厳しく管理する上では、部材数は少ない方が望ましいため、この第3の実装形態においては、ペルチェ素子などのTEC上に直接ドライバICを実装するのが最も望ましい構成であると言える。

[0057] 最後に、図5ないし図7を参照して、第4の実装形態について説明する。

[0058] 図5は、本開示のHB-CDMによる光送信器の第4の実装形態を示す側

断面図である。

[0059] 図5に示す第4の実施形態の光送信器10は、ドライバIC52および光変調器チップ53をフェイスダウンの形態でフリップチップ実装したものである。フェイスダウンとは、ドライバIC52および光変調器チップ53のパッド面が図面上で下方向を向くように実装されることを意味する。図5に示す第4の実装形態においても、上述した各実装形態と同様に、HB-CDMに沿ったパッケージ筐体11の内部に光変調器チップ53およびそのドライバIC52他が一体に構成されている。パッケージ筐体11の図面上左側の壁面として、配線基板ベース16およびパッケージ壁面17を備え、パッケージの内外を区画する構成も同様である。図5に示す実施の形態では、ドライバIC12および光変調器チップ13は、いずれも、フェイスダウンでサブキャリア51上に、Auピラー／バンプ、または、Cuピラー／バンプ等を用いてフリップチップ実装されている。

[0060] ドライバIC52または、光変調器チップ53をフリップチップ実装する際には、実装される部材が傾かないようにするために、各部材が搭載されるサブキャリア51の最表面の平面度を管理することが非常に重要である。例えば、各部材が搭載されるサブキャリア51の最上面の平面度は0.05mm以下であることが望ましい。また、フェイスダウンでフリップチップ実装されたドライバIC52は、ペルチェ素子15により温度制御がされることから、ドライバIC52と誘電体基板51との隙間は、熱伝導性に優れたアンダーフィル材54が埋め込まれていることが望ましい。熱伝導性に優れたアンダーフィル材としては、例えば、熱伝導率が、3W/mK以上のものが望ましい。

[0061] 他方、第4の実装形態の光変調器チップ53は、上記の各実装形態のものと同様に、温度制御が不要なLN光変調器またはSi光変調器であるため、光変調器チップ53とサブキャリア51の間には、必ずしも熱伝導率の高いアンダーフィル材55を埋め込む必要性はない。しかしながら、サブキャリア上に実装される各素子と誘電体基板との間にアンダーフィル材55を埋

め込むことは、接続強度の確保の点で非常に有効である。そのため、ドライバICとサブキャリアとの間で用いるアンダーフィル材と同じ素材でも、異なる素材でも良いが、光変調器チップとサブキャリアとの隙間にもアンダーフィル材を用いることが望ましい。

[0062] 上述したように、第4の実装形態では、ドライバICと光変調器間の接続にはフリップチップ実装が利用されており、通常のワイヤ接続に比べて電気信号経路のインダクタンスが約 $1/5 \sim 1/10$ 程度まで抑えられ、広帯域化が可能である。そして、高周波特性の観点から考えると、配線が長くなりすぎると損失が増え、高周波特性が劣化してしまうため、ドライバICと光変調器チップ間の距離はできるだけ近い方が良いといえる。しかしながら、実装時のジグ等のアクセスのしやすさなど、製造の観点からは、ドライバICと光変調器チップ間の距離は、 $300\mu\text{m}$ 以上離すことが適切である。ただし、高周波特性を考えるとドライバICと光変調器チップとの距離が長すぎることは特性劣化にしかつながらないため、最大でもドライバICと光変調器チップ間の距離は 2mm 以下には抑える必要がある。

[0063] 第4の実施の形態のサブキャリア51は誘電体基板で構成されており、その上には、ドライバIC52や光変調器チップ53のDC配線を取り出すための配線や、ドライバIC52と光変調器チップ53とのRF接続をするためのRF線路等がメタルパターンによって形成されている。

[0064] 図5では、簡略化のために、サブキャリア51は1層であるように描かれているが、上述したように、サブキャリア51上には、DC配線とRF線路が複数引き回されることから、多層により構成し、配線が干渉しないようにうまくレイアウトすることが望ましい。

[0065] また、ペルチェ素子15によるドライバIC52の温度制御は、このサブキャリア51を介して行うことになる。また、ドライバIC52の発熱量は大きい。そのため、サブキャリア51は、なるべく熱伝導率に優れた材料を用いることが望ましい。更には、高周波線路も形成するため、誘電率および誘電正接は値が小さいほど望ましい。上述したとおり、熱伝導率に優れた材

料を用いたサブキャリアとしては、AlN基板等のセラミック基板が適している。サブキャリアをAlN基板で構成すれば、多層配線が可能となる。

[0066] サブキャリア51におけるドライバIC52と光変調器チップ53を接続するための高周波配線については、サブキャリア51の最表面に形成されることが高周波損失の観点から考えると最良である。しかし、最表面に高周波信号線が形成される場合、アンダーフィル材が高周波信号線上に乗っかってきてしまう可能性がある。アンダーフィル材の、チップ周囲へのはみ出し具合を、高精度にコントロールすることは難しい。このため、差動線路による対を成す高周波信号線（例えばI+とI-）の非対称性や、チャンネル間でのばらつきが生じて、高周波特性や伝送特性に悪影響を与える可能性がある。

[0067] 図6は、第4の実装形態の変形例を示す上面図であり、図5に示した光送信器10の筐体11を切断して、モジュール内部の回路面を見た上面図に相当する。この変形例では、サブキャリア51の高周波信号線へアンダーフィル材が流れ込むのを防ぐため、点線で示したように、サブキャリア51の上面に溝56-1、56-2が形成されている。サブキャリア51の高周波配線は、ドライバIC52および光変調器チップ53の間の点線領域57に構成される。ドライバIC52および光変調器チップ53は、それぞれの周囲に電極パッドが形成されている。サブキャリア51の上面であって、これらの周囲の電極パッドの内側の位置に溝を形成することで、製造工程中の余分なアンダーフィル材が溝の中に收容される。すなわち、余分なアンダーフィル材を、ICおよびチップの周囲の高周波配線に広げることなく、溝の中に収めることができる。

[0068] 図6では、ドライバIC52については、高周波配線の領域57の一辺のみに直線状の溝56-1を、また光変調器チップ53については、チップの4周辺近傍に矩形状の溝56-2をそれぞれ形成した例を示している。溝の形状は図6に示した構成に限定されず、アンダーフィル材の性状や、サブキャリア上で影響を回避すべき配線の形態などに応じて、変更可能である。例えば、図6ではドライバIC52の溝56-1は光変調器チップ側の一辺

のみにあるが、ドライバICの4周辺に矩形状に形成されていても良い。また、図6の構成に加えて、ドライバICのRFテラス側、すなわち配線基板ベース16側の一边に直線状の溝を追加しても良い。

[0069] 光変調器チップ53の導波路の出射点の付近のサブキャリア上にも、アンダーフィル材を逃すための溝を設けておくのが望ましい。図5を再び参照すると、光変調器チップ53のレンズ側のチップ端面の近傍で、アンダーフィル材がせり上がってくると、出射端面にアンダーフィル材が付着して、レンズ21、22との光結合を悪化させる場合がある。図6に示した光変調器チップ53の矩形状の溝56-1のレンズ21側の一边の溝も、このような光結合のトラブルを回避するために有効である。

[0070] サブキャリア51が多層構造によって形成されている場合は、高周波線路を誘電体基板の内層に構成することで、上述のアンダーフィル材の影響を避けることが可能である。また、高周波配線が内層に構成されれば、サブキャリア51の上面であって、光変調器チップとドライバIC間の任意の場所に溝を形成することもできる。内層配線の断線や特性インピーダンスへの影響などに十分な配慮が必要なことは言うまでもない。一方で、サブキャリアの実効誘電率の影響で、同一の線路インピーダンスで高周波配線を設計する場合、内層配線では信号線幅が細くなってしまう。さらに、サブキャリアの誘電正接の影響も受けてしまうため、高周波線路の損失だけを考えるとサブキャリア51の最表面に配線パターンが有るのが望ましい。

[0071] 図6における空間光学部品の配置では、レンズ21、22は光変調器チップ53のドライバIC52とは反対側のキャリア14上に配置されている。しかしながら、例えば少なくとも1つのレンズを図6の上面図で見て光変調器のチップ53の上側または下側に配置することもできる。すなわち空間光学部品は、光変調器のチップのドライバIC12に面する辺とは異なる辺側であって、キャリア14の上方に実装される。余分なアンダーフィル材を逃すための溝を、空間光学部品に対応する、光変調器のチップの辺の近傍に形成することができる。

[0072] 第4の実装形態においては、光変調器チップ53は、フェイスダウンの形態による実装となる。そのため、光変調器チップ53の変調器出力光を出射する導波路は、高さ方向でサブキャリア51に近い位置となる。光変調器チップ53の下面からの導波路の高さや、Auピラー／バンプまたはCuピラー／バンプの高さ、レンズのサイズによっては、レンズを実装することが難しい場合もあり得る。そのため、この実装形態では、サブキャリア51は、図5に示すように、おもにドライバICと光変調器チップの下部にのみ存在するようにし、空間光学部材を直接キャリア14上に実装している。すなわち、この実装形態では、空間光学部材（図5ではレンズ24、25）を実装する部分には、サブキャリア51が存在しないようにして、サブキャリア51の厚み分、導波路の位置とレンズを実装するキャリア14上面との高さの差を設けることでレンズ実装を可能としている。

[0073] この場合においても、高さ調整用のキャリア14を誘電体基板により構成した場合には、その上に光学実装用のアライメントマークを設けることができる。

[0074] 図7は、図5に示す第4の実装形態の別の例を示す側断面図である。

[0075] 図7の光送信器10は、レンズ21、22の実装形態の点で、図5の光送信器10の構成と相違している。

[0076] 図7の光送信器10は、光変調器チップの実装領域とレンズ等の空間光学部品の実装領域とでキャリア14の厚みを変えることで、レンズの光結合を容易にすることができる。光変調器チップ53の領域のキャリア部分14-2よりも、レンズ21、22の実装領域のキャリア部分14-1の方が、薄くなっている。空間光学部品を実装するキャリア部分14-1については、キャリアの厚みをレンズの半径以上になるようにすることが望ましい。例えばレンズの直径が500 μ mであると仮定すると、キャリア部分14-1を上面から少なくとも250 μ m以上下げて、薄くする必要がある。アンダーフィル材54、55の厚みをAuピラーやCuピラーと同じ高さとなるよう制御することで、光変調出力光の出射点から光ファイバ23への光軸を合わ

せることが可能である。キャリア14の高さの変更は、キャリアを多層基板として、レンズ21、22の実装領域のサブキャリア部分14-2の層数を減らすことでも可能である。

[0077] なお、図5では、サブキャリア51には、ドライバICと光変調器チップのみが実装されており、空間光学部材が実装される領域にサブキャリアが存在していない例を示しているが、サブキャリア51を空間光学部材が実装される部分まで延長して、サブキャリア51に空間光学部材を実装してもよく、その場合には、サブキャリア51の空間光学部材の実装領域部分のを少し削ることにより段差を形成してもよい。

[0078] また、図5および図7は、いずれも空間光学部材としてレンズを用いて光変調器と光ファイバとを光結合するものを例としたが、レンズを実装しないものでもよい。例えば、レンズを用いることなく光変調器と光ファイバを直接光結合する場合であっても同様に、ファイバの形状等に対応して、光変調器の出射光と光ファイバとの光軸合わせを容易に実現することができる。

[0079] なお、上述した第1ないし第4の実装形態では、ドライバICとRFテラスの間の接続は、全てワイヤ線での接続を前提としている。ICドライバICとRFテラスとの間の接続に用いるワイヤ線のインダクタンスの高周波特性への影響は、光変調器チップとドライバICとの間の接続に用いるワイヤ線のインダクタンスに比べて小さい。しかしながら、影響が小さいとしても、高周波特性への影響が生じることから、同様に対策を生じることが望ましい。例えば、接続に用いるワイヤ線の長さを小さくするために、ドライバICとRFテラスとの高さ差についても100 μ m以下とし、ドライバICとRFテラスとの平面方向のギャップについても100 μ m以下とすることが望ましい。

[0080] また、さらにインダクタンスを小さくするためには、このドライバICとRFテラスの間の接続は、ワイヤ線に代えて、配線基板およびピラー／バンブを用いたフリップチップ実装での接続としてもよい。この場合でも、第3の実装形態のドライバIC23および光変調器チップ13の高さ差、並びに

配線基板 4 1 の傾きと同様の理由から、ドライバ I C と R F テラスの配線層の各々の上面の高さ差は、少なくとも $100\text{ }\mu\text{m}$ 以下（理想的には $50\text{ }\mu\text{m}$ 以下）であり、接続に用いる配線基板の表面のドライバ I C および R F テラスの配線層の表面に対する傾きは、 $\pm 3^{\circ}$ 以内である必要がある。この場合、配線基板およびピラー／バンプの材料は、第 3 の実装形態における配線基板 4 1 およびピラー／バンプ 4 2、4 3 と同一であってもよく、異なってもよいが、コストの観点から、同じ材料とすることが望ましい。さらに、ドライバ I C の入出力 P A D は同一とし、光変調器チップと配線層の接続部の P A D 形状やピッチ等を揃えることで、同一の配線基板を用いてコストの低減が可能である。

[0081] また、第 1 ないし第 4 の実装形態は、いずれも空間光学部材として、レンズを実装する構成を備えるものであるが、レンズを実装するもの以外の構成の光送信器についても同様に実施が可能である。実装する部材は、レンズ以外に、光ファイバ固定用の部材や、P B C (Polarization Beam Combiner) 等であってもよい。また、レンズ実装に限らず、レンズ以外の空間光学部材を実装するものであってもよいし、空間光学部材を実装しないものであってもよい。

[0082] 以上説明したとおり、本開示により、ドライバ I C を含む光送信器の温度依存性を抑え、高速性に優れ、環境温度によらず安定動作が可能な光送信器の新規な構成および実装形態を実現できる。

産業上の利用可能性

[0083] 本発明は、光通信ネットワークに利用できる。

請求の範囲

- [請求項1] 光変調器チップと、
前記光変調器チップを動作させるドライバICと、
ペルチェ素子とを備え、
前記ドライバICは前記ペルチェ素子上に載置されており、前記ドライバICのみが温度制御されることを特徴とする光送信器。
- [請求項2] 前記光変調器チップがキャリア上に、前記ドライバICが前記ペルチェ素子上にそれぞれフェイスアップで載置され、前記光変調器チップのパッドと前記ドライバICのパッドとがボンディングワイヤで接続されており、前記ドライバICと前記光変調器チップの上面の高さの差は、 $100\mu\text{m}$ 以下であることを特徴とする請求項1に記載の光送信器。
- [請求項3] 前記光変調器チップと前記ドライバICとの間の距離が $50\mu\text{m}$ 以下となるように配置されており、前記光変調器チップのパッドと前記ドライバICのパッドは、チップ端から $50\mu\text{m}$ 以内に配置されていることを特徴とする請求項2に記載の光送信器。
- [請求項4] 前記光変調器チップがキャリア上に、前記ドライバICが前記ペルチェ素子上に、それぞれフェイスアップで載置され、前記光変調器チップと前記ドライバICとの間にフェイスダウンでピラーまたはバンプを用いてフリップチップ実装された配線基板により電氣的に接続されており、前記ドライバICおよび前記光変調器チップの上面の高さの差は $100\mu\text{m}$ 以下であり、前記光変調器チップおよび前記ドライバICの主面に対して前記配線基板の主面の高さ方向の傾きは $\pm 3^\circ$ 以内であり、かつ、前記光変調器チップと前記ドライバICとの間の距離が $300\mu\text{m}$ 以上 2mm 以内であることを特徴とする請求項1に記載の光送信器。
- [請求項5] 前記光変調器チップと前記ドライバICはサブキャリアにフェイスダウンでピラーまたはバンプを用いてフリップチップ実装されており

、

前記ドライバICは前記サブキャリアを介して前記ペルチェ素子上に載置され、前記光変調器チップは前記サブキャリアを介してキャリア上に載置されており、前記ドライバICと前記光変調器チップが前記サブキャリアにより電氣的に接続されることを特徴とする請求項1に記載の光送信器。

[請求項6] 前記サブキャリアが窒化アルミニウム（AlN）基板からなり、前記サブキャリアの最表面の平面度が0.05mm以下であり、前記光変調器チップと前記ドライバICとの間の距離が、300μm以上、2mm以下であることを特徴とする請求項5に記載の光送信器。

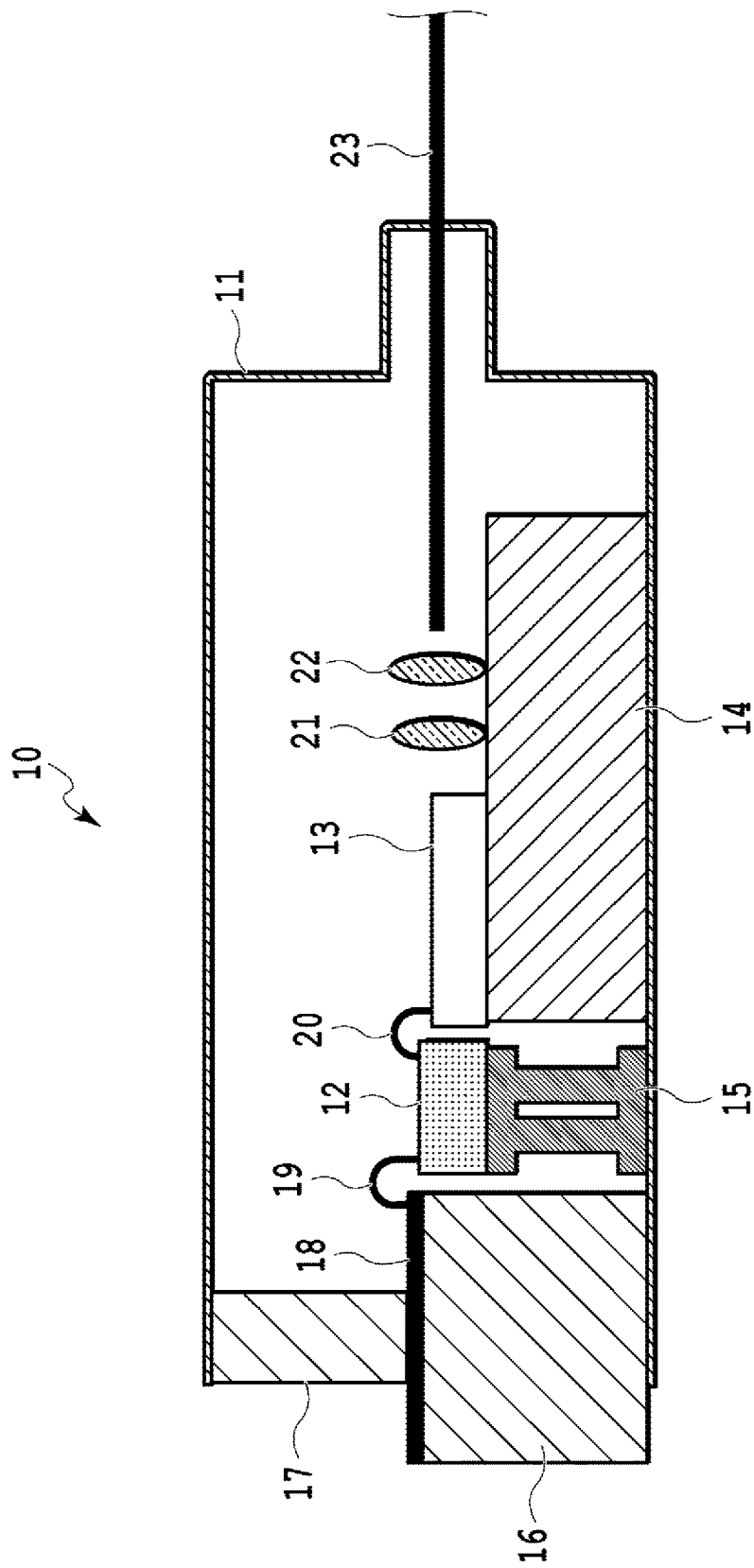
[請求項7] 前記光変調器チップの前記ドライバICに面する辺とは異なる辺側に光学部品が実装されており、前記サブキャリアと前記ドライバICとの隙間に、熱導電率が3W/mK以上のアンダーフィル材が埋め込まれ、かつ、前記サブキャリアと前記光変調器チップの間が前記アンダーフィル材と同一または異なるもので埋め込まれており、

前記光変調器チップの前記光学部品の側の一边の近傍であって、前記サブキャリアの表面上に、溝を有することを特徴とする請求項5に記載の光送信器。

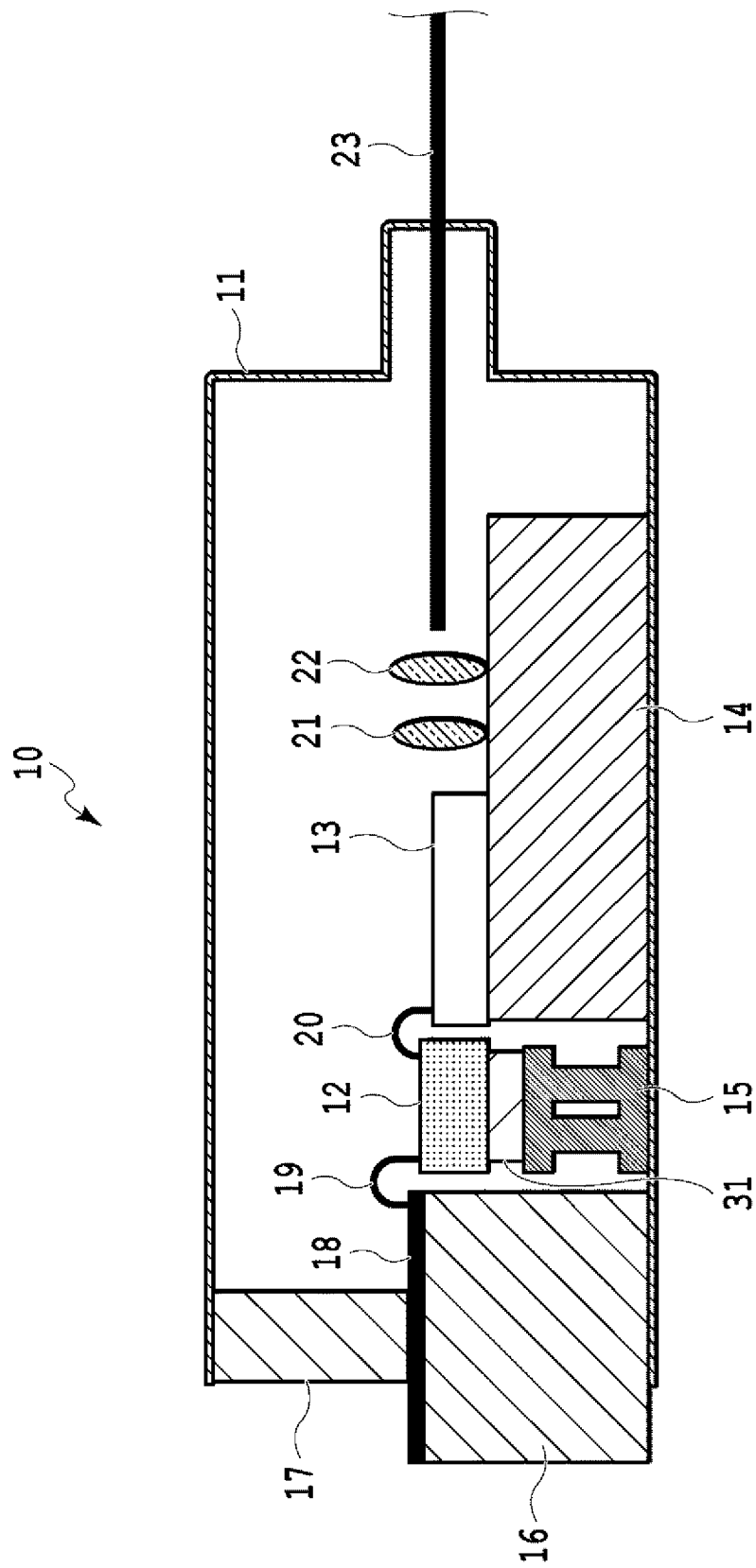
[請求項8] 前記光変調器チップの前記ドライバICとは反対側で、前記キャリアに光学部品が実装されており、前記キャリアの前記光学部品が実装されている領域は、前記キャリアの前記光変調器チップが載置されている領域よりも薄い厚みを有することを特徴とする請求項5に記載の光送信器。

[請求項9] 前記ペルチェ素子が外気温によらず、25℃～50℃の範囲の任意の温度で一定になるよう制御されており、前記ドライバICは、30W/mK以上の熱伝導率を有するペーストまたは、はんだにより前記ペルチェ素子上に固定されることを特徴とする請求項1ないし8のいずれかに記載の光送信器。

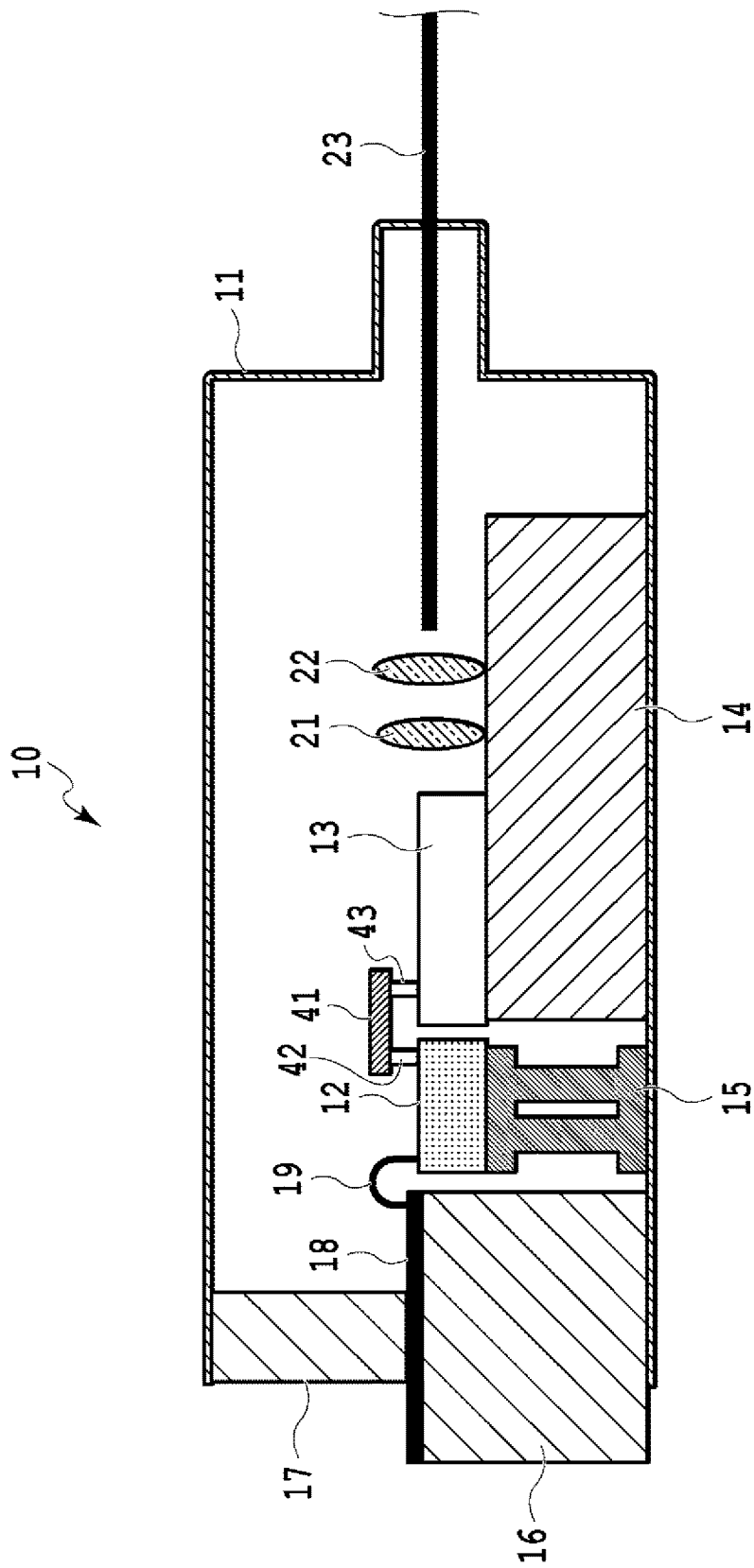
[図2]



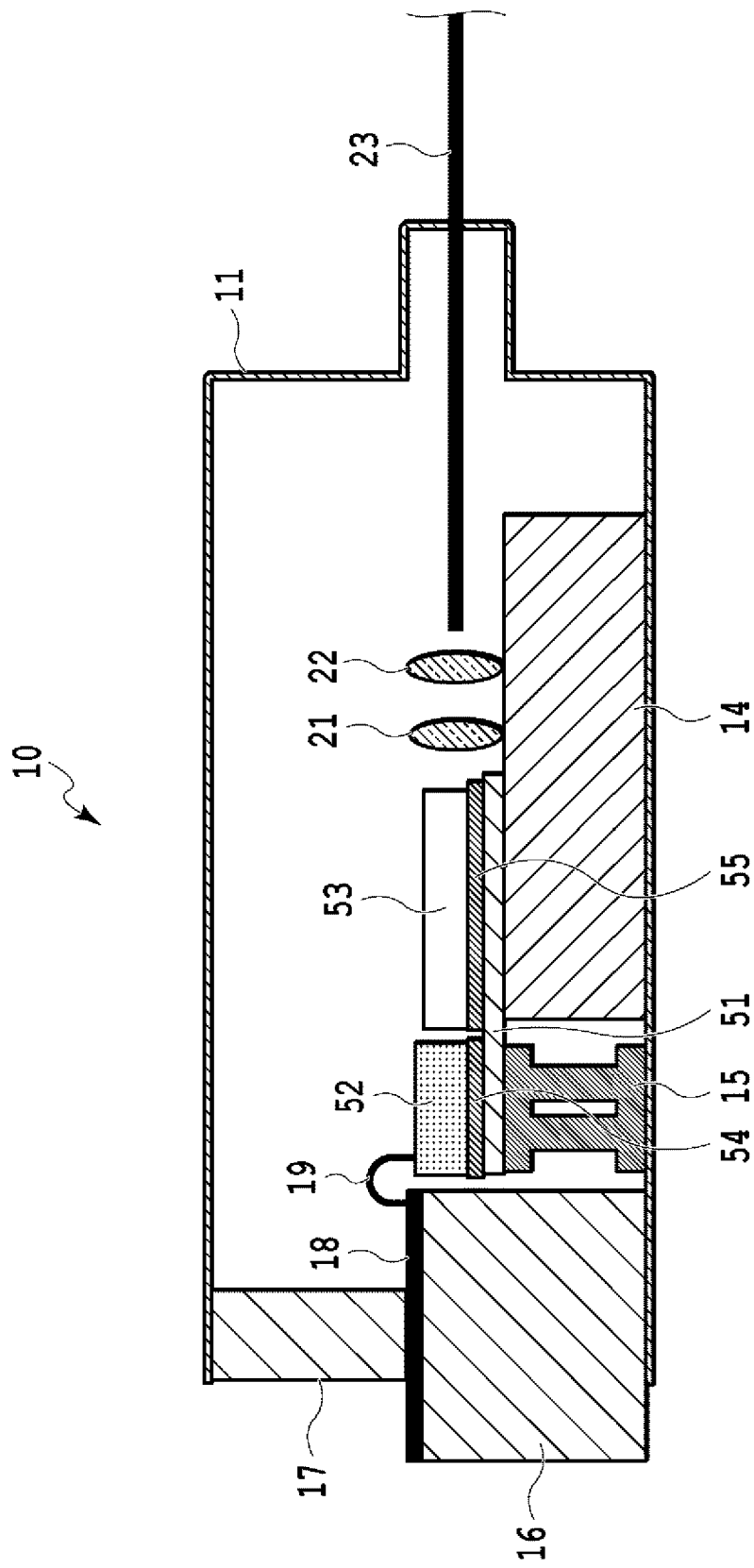
[図3]



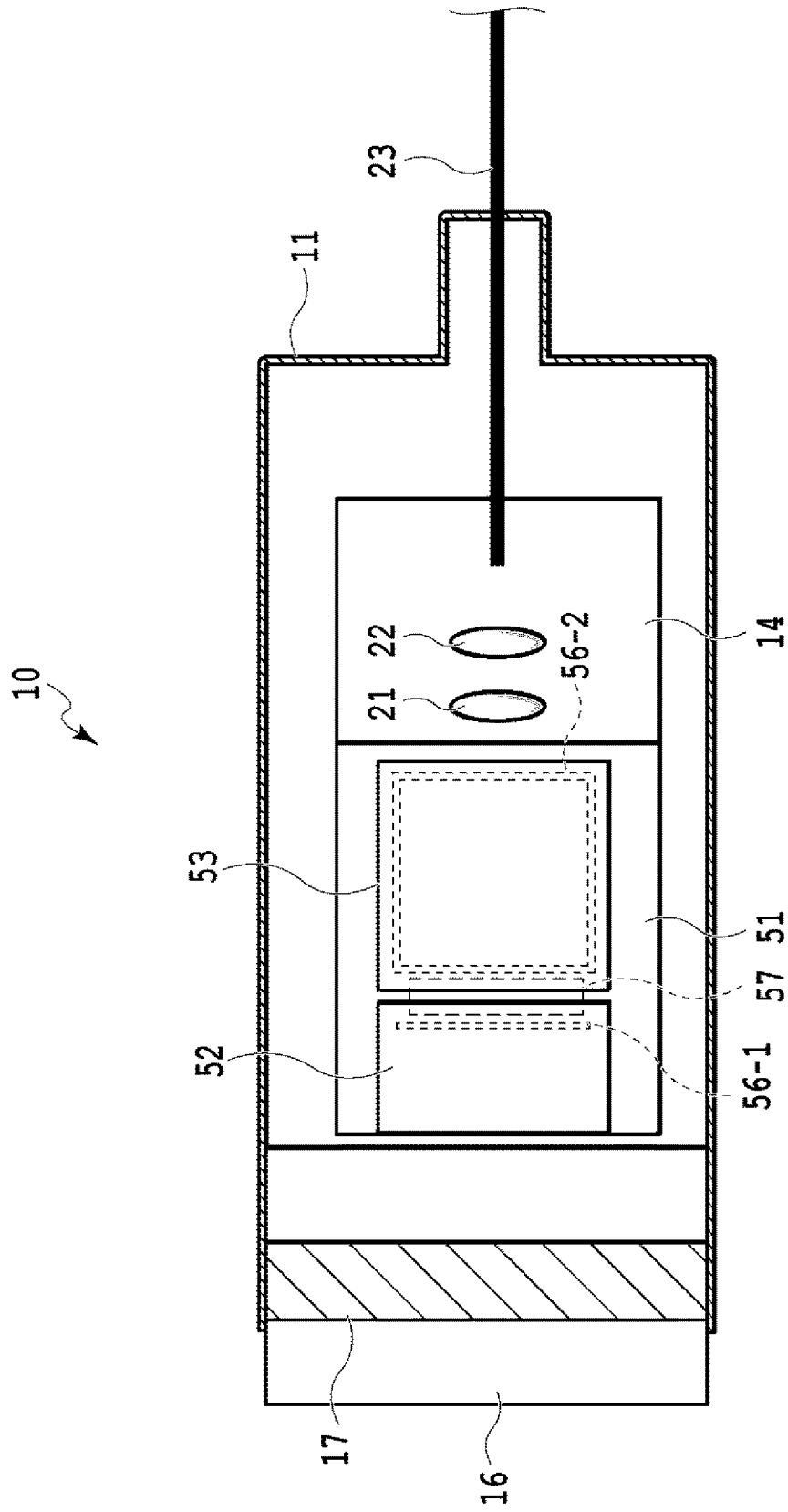
[図4]



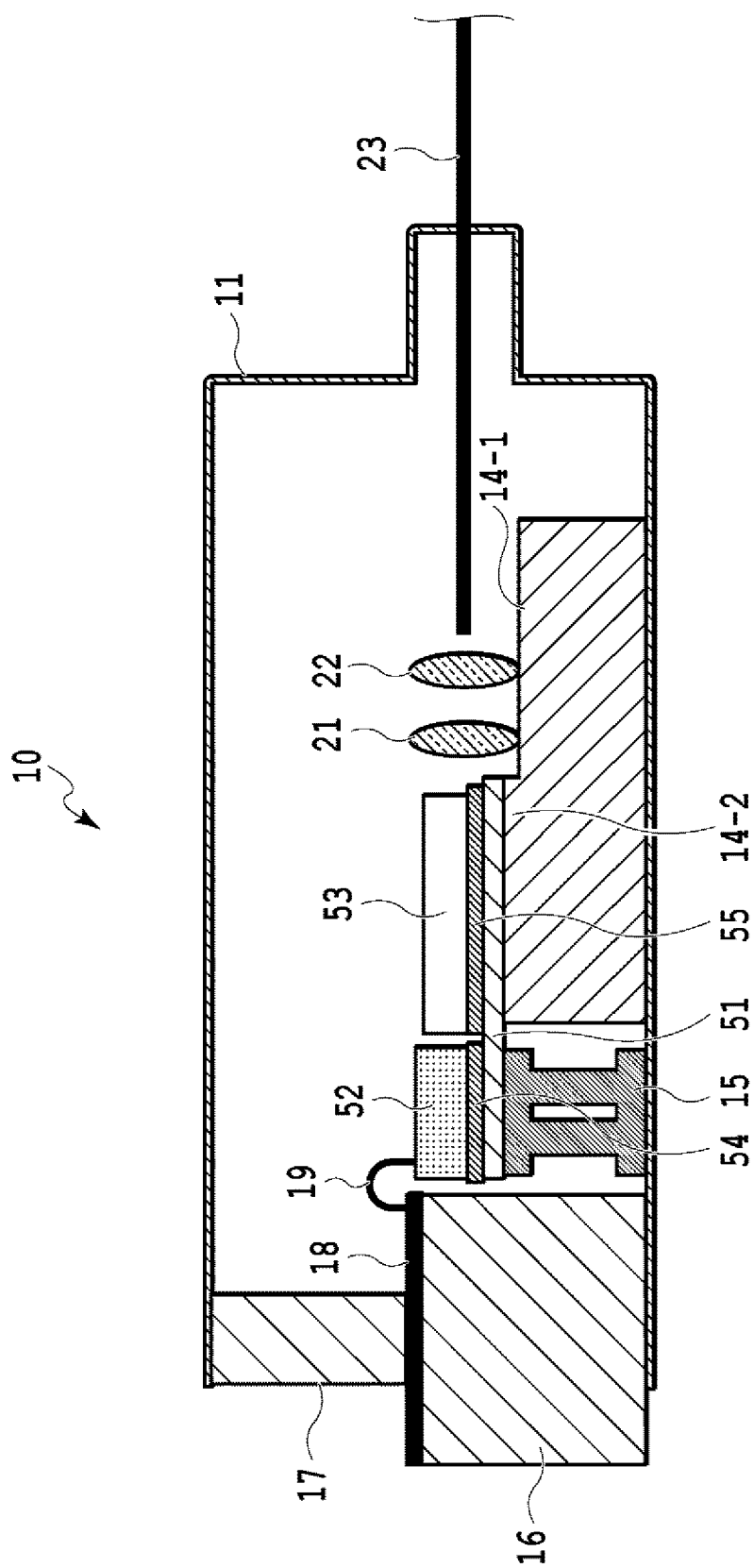
【図5】



[図6]



[図7]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2022/037036

A. CLASSIFICATION OF SUBJECT MATTER G02F 1/017 (2006.01)i FI: G02F1/017 506 According to International Patent Classification (IPC) or to both national classification and IPC																				
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) G02F1/00-1/125; G02F1/21-7/00; G02B6/26-6/27; G02B6/30-6/34; G02B6/42-6/43; H01S5/00-5/50; H01L31/00-31/02; H01L31/0232; H01L31/0248; H01L31/0264; H01L31/08; H01L31/10; H01L31/107-31/108; H01L31/111; H01L31/18; H01L51/42 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2022 Registered utility model specifications of Japan 1996-2022 Published registered utility model applications of Japan 1994-2022 Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)																				
C. DOCUMENTS CONSIDERED TO BE RELEVANT <table border="1"> <thead> <tr> <th>Category*</th> <th>Citation of document, with indication, where appropriate, of the relevant passages</th> <th>Relevant to claim No.</th> </tr> </thead> <tbody> <tr> <td>Y</td> <td>US 2015/0180580 A1 (INFINERA CORP.) 25 June 2015 (2015-06-25) paragraphs [0027]-[0038], fig. 1-3</td> <td>1-9</td> </tr> <tr> <td>Y</td> <td>JP 2011-221370 A (NIPPON TELEGRAPH AND TELEPHONE CORP.) 04 November 2011 (2011-11-04) paragraphs [0025]-[0068], fig. 1-9</td> <td>1-9</td> </tr> <tr> <td>Y</td> <td>US 8300994 B2 (WELCH, David F.) 30 October 2012 (2012-10-30) column 30, line 40 to column 31, line 31, fig. 26-29</td> <td>1-9</td> </tr> <tr> <td>Y</td> <td>JP 2003-209267 A (HITACHI CABLE LTD.) 25 July 2003 (2003-07-25) column 2, line 46 to column 6, line 50</td> <td>2-3</td> </tr> <tr> <td>Y</td> <td>JP 2018-189699 A (NIPPON TELEGRAPH AND TELEPHONE CORP.) 29 November 2018 (2018-11-29) paragraphs [0030]-[0032]</td> <td>4, 6</td> </tr> </tbody> </table>			Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.	Y	US 2015/0180580 A1 (INFINERA CORP.) 25 June 2015 (2015-06-25) paragraphs [0027]-[0038], fig. 1-3	1-9	Y	JP 2011-221370 A (NIPPON TELEGRAPH AND TELEPHONE CORP.) 04 November 2011 (2011-11-04) paragraphs [0025]-[0068], fig. 1-9	1-9	Y	US 8300994 B2 (WELCH, David F.) 30 October 2012 (2012-10-30) column 30, line 40 to column 31, line 31, fig. 26-29	1-9	Y	JP 2003-209267 A (HITACHI CABLE LTD.) 25 July 2003 (2003-07-25) column 2, line 46 to column 6, line 50	2-3	Y	JP 2018-189699 A (NIPPON TELEGRAPH AND TELEPHONE CORP.) 29 November 2018 (2018-11-29) paragraphs [0030]-[0032]	4, 6
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.																		
Y	US 2015/0180580 A1 (INFINERA CORP.) 25 June 2015 (2015-06-25) paragraphs [0027]-[0038], fig. 1-3	1-9																		
Y	JP 2011-221370 A (NIPPON TELEGRAPH AND TELEPHONE CORP.) 04 November 2011 (2011-11-04) paragraphs [0025]-[0068], fig. 1-9	1-9																		
Y	US 8300994 B2 (WELCH, David F.) 30 October 2012 (2012-10-30) column 30, line 40 to column 31, line 31, fig. 26-29	1-9																		
Y	JP 2003-209267 A (HITACHI CABLE LTD.) 25 July 2003 (2003-07-25) column 2, line 46 to column 6, line 50	2-3																		
Y	JP 2018-189699 A (NIPPON TELEGRAPH AND TELEPHONE CORP.) 29 November 2018 (2018-11-29) paragraphs [0030]-[0032]	4, 6																		
☒ Further documents are listed in the continuation of Box C. ☒ See patent family annex.																				
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family																				
Date of the actual completion of the international search 08 November 2022		Date of mailing of the international search report 29 November 2022																		
Name and mailing address of the ISA/JP Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan		Authorized officer Telephone No.																		

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2022/037036**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2020-095122 A (NIPPON TELEGRAPH AND TELEPHONE CORP.) 18 June 2020 (2020-06-18) paragraphs [0017]-[0026], fig. 2-5	5-8
Y	JP 2014-035293 A (HITACHI MEDICAL CORP.) 24 February 2014 (2014-02-24) paragraph [0006]	6
Y	JP 2021-509483 A (SUMITOMO ELECTRIC INDUSTRIES, LTD.) 25 March 2021 (2021-03-25) paragraphs [0027]-[0042], fig. 2	7
Y	JP 2014-203971 A (NITTO DENKO CORP.) 27 October 2014 (2014-10-27) paragraph [0055]	7
Y	JP 2008-517459 A (AGERE SYSTEMS INC.) 22 May 2008 (2008-05-22) paragraph [0023]	7
Y	JP 2003-243444 A (NIPPON TELEGRAPH AND TELEPHONE CORP.) 29 August 2003 (2003-08-29) paragraphs [0007], [0008], [0027]-[0029], fig. 5	7
Y	US 2015/0260930 A1 (ELECTRONICS AND TELECOMMUNICATIONS RESEARCH INSTITUTE) 17 September 2015 (2015-09-17) paragraphs [0037]-[0059], fig. 1-5	8
Y	JP 2017-123379 A (FUJITSU LTD.) 13 July 2017 (2017-07-13) paragraphs [0038]-[0056], fig. 6	9

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2022/037036

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
US	2015/0180580	A1	25 June 2015	(Family: none)	
JP	2011-221370	A	04 November 2011	(Family: none)	
US	8300994	B2	30 October 2012	WO 2003/032021 A2 EP 1436870 A2	
JP	2003-209267	A	25 July 2003	(Family: none)	
JP	2018-189699	A	29 November 2018	(Family: none)	
JP	2020-095122	A	18 June 2020	US 2022/0011606 A1 paragraphs [0024]-[0033], fig. 2-5 WO 2020/121928 A1	
JP	2014-035293	A	24 February 2014	(Family: none)	
JP	2021-509483	A	25 March 2021	US 2021/0055623 A1 paragraphs [0040]-[0055], fig. 2 WO 2019/131804 A1 CN 111512218 A	
JP	2014-203971	A	27 October 2014	US 2016/0035640 A1 paragraph [0063] WO 2014/162973 A1 TW 201501255 A CN 105122444 A KR 10-2015-0138266 A	
JP	2008-517459	A	22 May 2008	WO 2006/043931 A1 paragraph [0030] KR 10-2007-0058016 A	
JP	2003-243444	A	29 August 2003	(Family: none)	
US	2015/0260930	A1	17 September 2015	KR 10-2012-0054209 A	
JP	2017-123379	A	13 July 2017	US 2017/0194548 A1 paragraphs [0046]-[0064], fig. 6	

A. 発明の属する分野の分類（国際特許分類（IPC）） G02F 1/017(2006.01)i FI: G02F1/017 506		
B. 調査を行った分野		
調査を行った最小限資料（国際特許分類（IPC）） G02F1/00-1/125; G02F1/21-7/00; G02B6/26-6/27; G02B6/30-6/34; G02B6/42-6/43; H01S5/00-5/50; H01L31/00-31/02; H01L31/0232; H01L31/0248; H01L31/0264; H01L31/08; H01L31/10; H01L31/107-31/108; H01L31/111; H01L31/18; H01L51/42		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2022年 日本国実用新案登録公報 1996-2022年 日本国登録実用新案公報 1994-2022年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	US 2015/0180580 A1 (INFINERA CORP.) 25.06.2015 (2015-06-25) 段落0027-0038、図1-3	1-9
Y	JP 2011-221370 A (日本電信電話株式会社) 04.11.2011 (2011-11-04) 段落0025-0068、図1-9	1-9
Y	US 8300994 B2 (WELCH, David F.) 30.10.2012 (2012-10-30) 第30欄第40行-第31欄第31行、図26-29	1-9
Y	JP 2003-209267 A (日立電線株式会社) 25.07.2003 (2003-07-25) 第2欄第46行-第6欄第50行	2-3
Y	JP 2018-189699 A (日本電信電話株式会社) 29.11.2018 (2018-11-29) 段落0030-0032	4, 6
Y	JP 2020-095122 A (日本電信電話株式会社) 18.06.2020 (2020-06-18) 段落0017-0026、図2-5	5-8
Y	JP 2014-035293 A (株式会社日立メディコ) 24.02.2014 (2014-02-24) 段落0006	6
☒ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日 08.11.2022		国際調査報告の発送日 29.11.2022
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 井部 紗代子 2L 1170 電話番号 03-3581-1101 内線 3295

C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2021-509483 A (住友電気工業株式会社) 25.03.2021 (2021 - 03 - 25) 段落 0 0 2 7 - 0 0 4 2、図 2	7
Y	JP 2014-203971 A (日東電工株式会社) 27.10.2014 (2014 - 10 - 27) 段落 0 0 5 5	7
Y	JP 2008-517459 A (アギア システムズ インコーポレーテッド) 22.05.2008 (2008 - 05 - 22) 段落 0 0 2 3	7
Y	JP 2003-243444 A (日本電信電話株式会社) 29.08.2003 (2003 - 08 - 29) 段落 0 0 0 7 - 0 0 0 8、0 0 2 7 - 0 0 2 9、図 5	7
Y	US 2015/0260930 A1 (ELECTRONICS AND TELECOMMUNICATIONS RESEARCH INSTITUTE) 17.09.2015 (2015 - 09 - 17) 段落 0 0 3 7 - 0 0 5 9、図 1 - 5	8
Y	JP 2017-123379 A (富士通株式会社) 13.07.2017 (2017 - 07 - 13) 段落 0 0 3 8 - 0 0 5 6、図 6	9

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2022/037036

引用文献			公表日	パテントファミリー文献	公表日
US	2015/0180580	A1	25.06.2015	(ファミリーなし)	
JP	2011-221370	A	04.11.2011	(ファミリーなし)	
US	8300994	B2	30.10.2012	WO 2003/032021	A2
				EP 1436870	A2
JP	2003-209267	A	25.07.2003	(ファミリーなし)	
JP	2018-189699	A	29.11.2018	(ファミリーなし)	
JP	2020-095122	A	18.06.2020	US 2022/0011606	A1
				段落 0 0 2 4 - 0 0 3 3、 図 2 - 5	
				WO 2020/121928	A1
JP	2014-035293	A	24.02.2014	(ファミリーなし)	
JP	2021-509483	A	25.03.2021	US 2021/0055623	A1
				段落 0 0 4 0 - 0 0 5 5、 図 2	
				WO 2019/131804	A1
				CN 111512218	A
JP	2014-203971	A	27.10.2014	US 2016/0035640	A1
				段落 0 0 6 3	
				WO 2014/162973	A1
				TW 201501255	A
				CN 105122444	A
				KR 10-2015-0138266	A
JP	2008-517459	A	22.05.2008	WO 2006/043931	A1
				段落 0 0 3 0	
				KR 10-2007-0058016	A
JP	2003-243444	A	29.08.2003	(ファミリーなし)	
US	2015/0260930	A1	17.09.2015	KR 10-2012-0054209	A
JP	2017-123379	A	13.07.2017	US 2017/0194548	A1
				段落 0 0 4 6 - 0 0 6 4、 図 6	