



(12) 发明专利

(10) 授权公告号 CN 103226506 B

(45) 授权公告日 2015. 04. 22

(21) 申请号 201310156313. 1

(22) 申请日 2013. 04. 28

(73) 专利权人 杭州士兰微电子股份有限公司
地址 310012 浙江省杭州市黄姑山路 4 号

(72) 发明人 李飞 泮建光

(74) 专利代理机构 上海思微知识产权代理事务
所(普通合伙) 31237

代理人 郑玮

(51) Int. Cl.

G06F 11/26(2006. 01)

审查员 刘董敏

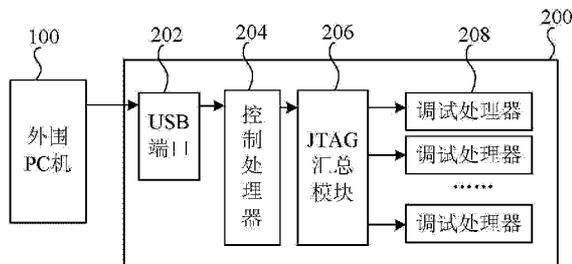
权利要求书2页 说明书6页 附图1页

(54) 发明名称

内嵌于芯片的USB转JTAG调试装置及其调试方法

(57) 摘要

本发明提供了一种内嵌于芯片的USB转JTAG调试装置及调试方法,通过在多核芯片内部设计一个电路模块,该电路模块一头连接芯片中一协处理器作为控制处理器,另外一头连接各个调试处理器的JTAG接口汇总模块。控制处理器同时连接USB收发装置,通过控制处理模块控制的方式将从USB收发装置过来的命令转化成JTAG信号对各个处理器进行调试。因此,节省了调试时外围PC端与开发板间的USB转JTAG调试器,同时可通过软件支持多核芯片中多个CPU的在线同步调试。减低了开发板成本,提高了调试灵活性。



1. 一种内嵌于芯片的 USB 转 JTAG 调试装置,包括 :USB 收发装置、控制处理器、JTAG 接口汇总模块以及若干调试处理器,所述控制处理器为所述芯片自带多核中央处理器中的一个协处理器,所述 USB 收发装置为所述芯片自带 USB Device/OTG 控制器,所述 USB 收发装置在芯片中例化为装置模式,每路 JTAG 控制信号使用 USB 收发装置中独立的端点号 ;

所述 USB 收发装置接收一外围 PC 机输出的调用指令 ;

所述控制处理器接收所述调用指令,并根据所述调用指令对所述 JTAG 接口汇总模块进行配置 ;

所述 JTAG 接口汇总模块根据所述控制处理器的配置,转换输出不同的 JTAG 时序指令至相应的调试处理器 ;

所述调试处理器接收相应所述 JTAG 时序指令进行调试,并将调试结果以此经过所述 JTAG 接口汇总模块、控制处理器及 USB 收发装置反馈输出至所述外围 PC 机,以完成调试过程。

2. 如权利要求 1 所述的内嵌于芯片的 USB 转 JTAG 调试装置,其特征在于,所述控制处理器包括若干 I/O 端口,所述控制处理器通过所述 I/O 端口接收所述 USB 收发装置传输的调用指令,并通过所述 I/O 端口输出 JTAG 接口的控制命令。

3. 如权利要求 1 所述的内嵌于芯片的 USB 转 JTAG 调试装置,其特征在于,所述控制处理器包括控制处理模块,所述控制处理模块通过接收、发送 USB 收发装置可识别的数据传输包实现与外围 PC 机交互,所述控制处理模块解析所述外围 PC 机发送过来的带有命令和参数信息的数据传输包,并采用程序控制的方式控制 JTAG 接口汇总模块完成对调试处理器的调试过程,最终将从调试处理器获取到的调试结果,再以数据传输包的形式反馈给外围 PC 机,以完成整个调试的过程。

4. 如权利要求 1 至 3 中任意一项所述的内嵌于芯片的 USB 转 JTAG 调试装置,其特征在于,所述外围 PC 机的调试指令包括复位、获取状态、读取调试处理器信息、设置断点、读写调试处理器以及读写调试处理器内容。

5. 如权利要求 1 至 3 中任意一项所述的内嵌于芯片的 USB 转 JTAG 调试装置,其特征在于,所述 JTAG 接口汇总模块还包括 JTAG 引脚,所述 JTAG 引脚通过所述芯片引脚引出。

6. 一种内嵌于芯片的 USB 转 JTAG 调试装置的调试方法,所述 USB 转 JTAG 调试装置包括 :USB 收发装置、控制处理器、JTAG 接口汇总模块以及若干调试处理器,所述控制处理器为所述芯片自带多核中央处理器中的一个协处理器,所述 USB 收发装置为所述芯片自带 USB Device/OTG 控制器,所述 USB 收发装置在芯片中例化为装置模式,每路 JTAG 控制信号使用 USB 收发装置中独立的端点号 ;所述调试方法包括 :

外围 PC 机发送调试指令 ;

所述 USB 收发装置接收所述调试指令,并传递给所述控制处理器 ;

所述控制处理器将所述 USB 收发装置传递的调用指令转换为 JTAG 接口的控制命令并输出 ;

所述 JTAG 接口汇总模块接收所述 JTAG 接口的控制命令,并转化为 JTAG 时序指令输出 ;

所述调试处理器接收所述 JTAG 时序指令,并解析所述 JTAG 时序指令为相应调试信号,进行调试 ;

所述调试处理器的调试结果经过所述 JTAG 接口汇总模块、控制处理器及 USB 收发装置反馈输出至所述外围 PC 机,以完成调试过程。

7. 如权利要求 6 所述的内嵌于芯片的 USB 转 JTAG 调试装置的调试方法,其特征在于,所述控制处理器对所述 JTAG 接口汇总模块进行配置过程包括:设置选择的调试处理器编号;设置需要读/写的数据;设置 JTAG 时钟频率;以及读写时能信号。

8. 如权利要求 6 所述的内嵌于芯片的 USB 转 JTAG 调试装置的调试方法,其特征在于,所述控制处理器包括若干 I/O 端口,所述控制处理器通过所述 I/O 端口接收所述 USB 收发装置传输的调用指令,并通过所述 I/O 端口输出 JTAG 接口的控制命令;所述 USB 收发装置传输的调用指令被封装成 USB 收发装置上的数据传输包进行传输发送。

9. 如权利要求 8 所述的内嵌于芯片的 USB 转 JTAG 调试装置的调试方法,其特征在于,所述控制处理器搭载控制处理模块,所述控制处理模块通过接收、发送 USB 收发装置发送的调试指令实现与外围 PC 机交互,所述控制处理模块解析带有调试指令和参数信息的数据传输包,并通过写寄存器的方式控制 JTAG 接口汇总模块完成对调试处理器的调试方法,最终将从调试处理器获取到的调试结果,再以数据传输包的形式反馈给外围 PC 机,以完成整个调试的过程。

10. 如权利要求 6 所述的内嵌于芯片的 USB 转 JTAG 调试装置的调试方法,其特征在于,所述调试处理器接收到所述 JTAG 时序指令后,会解析所述 JTAG 时序指令,并识别调用指令,调用相应的处理单元获取调试处理器状态信息,并将所述状态信息转换成 JTAG 时序回传给 JTAG 接口汇总模块。

11. 如权利要求 6 至 10 中任意一项所述的内嵌于芯片的 USB 转 JTAG 调试装置的调试方法,其特征在于,所述外围 PC 机的调试指令包括复位、获取状态、读取调试处理器信息、设置断点、读写调试处理器以及读写调试处理器内容。

12. 如权利要求 6 至 10 中任意一项所述的内嵌于芯片的 USB 转 JTAG 调试装置的调试方法,其特征在于,所述 JTAG 接口汇总模块还包括 JTAG 引脚,所述 JTAG 引脚通过所述芯片引脚引出。

内嵌于芯片的 USB 转 JTAG 调试装置及其调试方法

技术领域

[0001] 本发明涉及 SOC 集成电路设计领域,尤其涉及一种内嵌于芯片的 USB 转 JTAG 调试装置及其调试方法。

背景技术

[0002] 目前各类开发板调试用的接口均为 JTAG 接口,而连接到 PC 机(Personal Computer,个人计算机)都使用了 USB 收发装置。因此必须使用 USB 转 JTAG 调试器来连接主机与开发板,以完成对开发板中主芯片 CPU 的连接和调试。

[0003] 随着多核技术的发展,一个多核集成电路中存在各种类别的 CPU(Central Processing Unit,中央处理器),由于不同的 CPU 使用的调试处理器都是不同厂家提供的,功能和型号均不相同,这样对各个不同 CPU 进行调试时需要采购各自调试处理器对应的 USB 转 JTAG 的调试器,并且 PC 机需要多个 USB 收发装置接入对应的 USB 转 JTAG 的调试器,芯片也需要提供多个 JTAG 接口来实现通过调试处理器对不同 CPU 的调试。

[0004] 传统的技术来源于单核集成电路的结构,图 1 是现有技术中芯片调试过程的结构示意图,如图 1 所示,当需要控制芯片 20 中的调试处理器 28 进行调试处理时,需要有调试处理器 28 相应的生产厂商提供相应的 USB 转 JTAG 调试器 30 外界外围 PC 机 10 完成调试工作,则不仅需要多个 USB 转 JTAG 调试器,而且需要为其调试工作预留多个 USB 收发装置和 JTAG 接口。因此,对多核集成电路已经难以为用户接受,特别难以被开发板用户接受。

发明内容

[0005] 本发明的目的在于提供一种内嵌于芯片的 USB 转 JTAG 调试装置。

[0006] 为解决上述技术问题,本发明提供一种内嵌于芯片的 USB 转 JTAG 调试装置,包括: USB 收发装置、控制处理器、JTAG 接口汇总模块以及若干调试处理器,

[0007] 所述 USB 收发装置接收一外围 PC 机输出的调用指令;

[0008] 所述控制处理器接收所述调用指令,并根据所述调用指令对所述 JTAG 接口汇总模块进行配置;

[0009] 所述 JTAG 接口汇总模块根据所述控制处理器的配置,转换输出不同的 JTAG 时序指令至相应的调试处理器;

[0010] 所述调试处理器接收相应所述 JTAG 时序指令进行调试,并将调试结果以此经过所述 JTAG 接口汇总模块、控制处理器及 USB 收发装置反馈输出至所述外围 PC 机,以完成调试过程。

[0011] 进一步的,所述控制处理器包括若干 I/O 端口,所述控制处理器通过所述 I/O 端口接收所述 USB 收发装置传输的调用指令,并通过所述 I/O 端口输出 JTAG 接口的控制命令。

[0012] 进一步的,所述控制处理器包括控制处理模块,所述控制处理模块通过接收、发送 USB 收发装置可识别的数据传输包实现与外围 PC 机交互,所述控制处理模块解析外围 PC 机发送过来的带有命令和参数信息的数据传输包,并采用程序控制的方式控制 JTAG 接口汇

总模块完成对调试处理器的调试过程,最终将从调试处理器获取到的调试结果,再以数据传输包的形式反馈给外围 PC 机,以完成整个调试的过程。

[0013] 进一步的,所述外围 PC 机的调试指令包括复位、获取状态、读取调试处理器信息、设置断点、读写调试处理器以及读写调试处理器内容。

[0014] 进一步的,所述 JTAG 接口汇总模块还包括 JTAG 引脚,所述 JTAG 引脚通过所述芯片引脚引出。

[0015] 本发明还提供一种内嵌于芯片的 USB 转 JTAG 调试装置的调试方法,所述 USB 转 JTAG 调试装置包括:USB 收发装置、控制处理器、JTAG 接口汇总模块以及若干调试处理器,所述调试方法包括:

[0016] 外围 PC 机发送调试指令;

[0017] 所述 USB 收发装置接收所述调试指令,并传递给所述控制处理器;

[0018] 所述控制处理器将所述 USB 收发装置传递的调用指令转换为 JTAG 接口的控制命令并输出;

[0019] 所述 JTAG 接口汇总模块接收所述 JTAG 接口的控制命令,并转化为 JTAG 时序指令输出;

[0020] 所述调试处理器接收所述 JTAG 时序指令,并解析所述 JTAG 时序指令为相应调试信号,进行调试;

[0021] 所述调试处理器的调试结果经过所述 JTAG 接口汇总模块、控制处理器及 USB 收发装置反馈输出至所述外围 PC 机,以完成调试过程。

[0022] 进一步的,所述控制处理器对所述 JTAG 接口汇总模块进行配置过程包括:设置选择的调试处理器编号;设置需要读/写的的数据;设置 JTAG 时钟频率;以及读写时能信号。

[0023] 进一步的,所述控制处理器包括若干 I/O 端口,所述控制处理器通过所述 I/O 端口接收所述 USB 收发装置传输的调用指令,并通过所述 I/O 端口输出 JTAG 接口的控制命令;所述 USB 收发装置传输的调用指令被封装成 USB 收发装置上的数据传输包进行传输发送。

[0024] 进一步的,所述控制处理器搭载控制处理模块,所述控制处理模块通过接收、发送 USB 收发装置发送的调试指令实现与外围 PC 机交互,所述控制处理模块解析带有调试指令和参数信息的数据传输包,并通过写寄存器的方式控制 JTAG 接口汇总模块完成对调试处理器的调试过程,最终将从调试处理器获取到的调试结果,再以数据传输包的形式反馈给外围 PC 机,以完成整个调试的过程。

[0025] 进一步的,所述调试处理器接收到所述 JTAG 时序指令后,会解析所述 JTAG 时序指令,并识别调用指令,调用相应的处理单元获取调试处理器状态信息,并将所述状态信息转换成 JTAG 时序回传给 JTAG 接口汇总模块。

[0026] 进一步的,所述外围 PC 机的调试指令包括复位、获取状态、读取调试处理器信息、设置断点、读写调试处理器以及读写调试处理器内容。

[0027] 进一步的,所述 JTAG 接口汇总模块还包括 JTAG 引脚,所述 JTAG 引脚通过所述芯片引脚引出。

[0028] 综上所述,本发明所述内嵌于芯片的 USB 转 JTAG 调试装置通过在多核芯片内部设计一个电路模块,该电路模块一头连接芯片中一协处理器作为控制处理器,另外一头连接各个调试处理器的 JTAG 接口汇总模块。控制处理器同时连接 USB 收发装置,通过软件控制

的方式将从 USB 收发装置过来的命令转化成 JTAG 信号对各个处理器进行调试。因此,节省了调试时外围 PC 端与开发板间的 USB 转 JTAG 调试器,同时可通过软件支持多核芯片中多个 CPU 的在线同步调试。减低了开发板成本,提高了调试灵活性。

[0029] 同时,USB 收发装置在芯片中例化为装置 (Device) 模式,每路 JTAG 控制信号使用 USB 收发装置中独立的端点号,这样在外围 PC 端可以看到多个调试处理器,从而实现一根 USB 连线实现对多核芯片中所有处理器的调试。

[0030] 当 USB 收发装置中的端点数目小于需要调试的处理器个数,则可以通过软件配置的方式对需要调试的处理器进行选择,将需要调试的处理器 JTAG 控制能力绑定到 USB 相应的端点上。

[0031] 此外,为了提高灵活性,所述 JTAG 接口汇总模块还包括 JTAG 引脚,所述 JTAG 引脚通过所述芯片引脚引出,通过将处理器的 JTAG 引脚同时引出到芯片引脚上,按照传统的方式外接 USB 转 JTAG 调试器进行调试。在芯片上提供可选择的拨码开关或者软件控制。

附图说明

[0032] 图 1 是现有技术中芯片调试过程的结构示意图;

[0033] 图 2 是本发明一实施例中的内嵌于芯片的 USB 转 JTAG 调试装置。

具体实施方式

[0034] 为使本发明的内容更加清楚易懂,以下结合说明书附图,对本发明的内容作进一步说明。当然本发明并不局限于该具体实施例,本领域内的技术人员所熟知的一般替换也涵盖在本发明的保护范围内。

[0035] 其次,本发明利用示意图进行了详细的表述,在详述本发明实例时,为了便于说明,示意图不依照一般比例局部放大,不应以此作为对本发明的限定。

[0036] 本发明通过依托多核芯片的资源,内建一个 USB 转 JTAG 调试器,用于完成对其他中央处理器 (CPU) 的调试,完成后的装置可替代外接 USB 转 JTAG 的调试器,改为通过芯片 USB 收发装置直接与调试主机相连,进而降低这类多核芯片生产出来的开发板的成本。

[0037] 图 2 是本发明一实施例中的内嵌于芯片的 USB 转 JTAG 调试装置。如图 2 所示,结合上述思想,本发明提供一种内嵌于芯片的 USB 转 JTAG 调试装置,包括,USB 收发装置 202、控制处理器 204、JTAG 接口汇总模块 206 以及若干调试处理器 208,其中所述控制处理器 204 根据通过 USB 收发装置 202 接收外围 PC 机 100 提供调用指令,并控制所述 JTAG 接口汇总模块 206 转换输出不同的 JTAG 时序指令至相应的调试处理器 208,所述调试处理器 208 的调试结果经过所述 JTAG 接口汇总模块 206、控制处理器 204 及 USB 收发装置 202 反馈输出至所述外围 PC 机 100,以完成调试过程。

[0038] 进一步的,所述 USB 收发装置 202 接收所述外围 PC 机 100 输出的调用指令,并传输给所述控制处理器 202;所述控制处理器 202 根据调用指令对所述 JTAG 接口汇总模块 206 进行配置;所述 JTAG 接口汇总模块 206 根据所述控制处理器 204 的配置输出 JTAG 时序至相应的调试处理器 208。

[0039] 进一步的,所述控制处理器 204 对所述 JTAG 接口汇总模块 206 进行配置过程包括:设置选择的调试处理器 208 编号;设置需要读/写的数据;设置 JTAG 时钟频率;以及读

写时能信号。

[0040] 进一步的,所述控制处理器 204 包括若干 I/O 端口,所述控制处理器 204 通过所述 I/O 端口接收所述 USB 收发装置 202 传输的调用指令,并通过所述 I/O 端口输出 JTAG 接口的控制命令。

[0041] 进一步的,所述控制处理器 204 搭载控制处理模块,所述控制处理模块通过接收、发送 USB 收发装置 202 可识别的数据传输包实现与外围 PC 机交互,所述控制处理模块 204 解析外围 PC 机 100 发送过来的带有命令和参数信息的数据传输包,并采用程序控制的方式控制 JTAG 接口汇总模块 206 完成对调试处理器的调试过程,最终将从调试处理器获取到的调试结果,再以数据传输包的形式反馈给外围 PC 机 100,以完成整个调试的过程。

[0042] 在较佳的实施例中,所述控制处理器 204 为所述芯片 200 自带多核中央处理器中的一个协处理器。所述 USB 收发装置 202 为所述芯片 100 自带 USBDevice/OTG 控制器。所述控制处理器 204 为所述芯片 200 中多核 CPU 中的一个协处理器;所述 USB 收发装置 202 为所述芯片 200 中 USB Device/OTG 控制器。通过使用芯片 200 中多核 CPU 中的一个协处理器作为控制处理器 204,借用芯片 200 中多核的 USB Device/OTG 控制器作为 USB 收发装置 202。

[0043] 本发明所述内嵌于芯片的 USB 转 JTAG 调试装置将多核芯片中其他需要调试的调试处理器的 JTAG 接口通过 JTAG 接口汇总模块连接到控制处理器上,并结合使用软件的方式支持控制处理器以及 JTAG 接口汇总模块的调试功能。在正常工作时,由外围 PC 机的 USB Host 连接到芯片中作为 USB 收发装置的 USBDevice/OTG 控制器,控制处理器通过软件控制的方式从 USB 收发装置接收外围 PC 机发送的调试指令,返回给 JTAG 接口汇总模块中支持几个 JTAG 调试口、以及每个 JTAG 调试口连接的 CPU 的种类和版本,当外围 PC 机识别到调试 CPU 的种类和版本后就会调用相应的驱动和调试工具同对应的 USB 收发装置建立通信。

[0044] 控制处理器接受外围 PC 机发送给对应 USB 收发装置的调用指令并将其转换成对应 JTAG 端口的控制命令,通过控制处理器的 I/O 口发送给 JTAG 转接模块,同时将 JTAG 返回的调试结果通过控制处理器的 I/O 口读回,转换成 USB 传输包返回给 PC 机。这样就完成了 PC 机调试程序对芯片中处理器的调试。

[0045] 进一步的,所述外围 PC 机的调试指令包括复位、获取状态、读取调试处理器信息、设置断点、读写调试处理器以及读写调试处理器内容。

[0046] 此外,为了提高灵活性,所述 JTAG 接口汇总模块还包括 JTAG 引脚,所述 JTAG 引脚通过所述芯片引脚引出,通过将处理器的 JTAG 引脚同时引出到芯片引脚上,按照传统的方式外接 USB 转 JTAG 调试器进行调试。在芯片上提供可选择的拨码开关或者软件控制。

[0047] 本发明还提供一种内嵌于芯片的 USB 转 JTAG 调试装置的调试方法,包括:

[0048] 外围 PC 机发送调试指令;

[0049] 所述 USB 收发装置接收所述调试指令,并传递给所述控制处理器;

[0050] 所述控制处理器将所述 USB 收发装置传递的调用指令转换为 JTAG 接口的控制命令并输出;

[0051] 所述 JTAG 接口汇总模块接收所述 JTAG 接口的控制命令,并转化为 JTAG 时序指令输出;

[0052] 所述调试处理器接收所述 JTAG 时序指令,并解析所述 JTAG 时序指令为相应调试

信号,进行调试;

[0053] 所述调试处理器的调试结果经过所述 JTAG 接口汇总模块、控制处理器及 USB 收发装置反馈输出至所述外围 PC 机,以完成调试过程。

[0054] 外围 PC 机通过给调试处理器发送调用指令,回读数据来完成对调试处理器的调试,其中调用指令是一套命令集,包括复位,获取状态,读取调试处理器信息,设置断点,读写调试处理器寄存器,读写调试处理器内存等。虽然命令较多,但对于调试装置来说这些命令的工作流程是相同的。

[0055] 以下,以获取状态为例来描述内嵌于芯片的 USB 转 JTAG 调试装置的调试方法:

[0056] 1) 外围 PC 机发送获取状态的调用指令 Get_Status、参数和对哪一个调试处理器进行调试等信息到 USB 收发装置上。该调用指令被封装成 USB 收发装置上的数据传输包 (BULK) 传输发送。

[0057] 2) 数据传输包通过 USB 线缆传递给芯片的 USB 收发装置,由作为芯片自带的 USB 收发装置进行接收,具体地,芯片自带的 USB Device/OTG 控制器可完成接收任务。

[0058] 3) 接收到所述数据传输包后,所述 USB Device/OTG 控制器发送一个中断信号给所述控制处理器。

[0059] 4) 控制处理器接收到中断后,调用对应的中断处理函数对接收到的数据传输包进行处理,解析数据传输包中的内容,分析出来是 Get_Status 的命令和相应参数以及发送给哪一个调试处理器等信息。

[0060] 5) 针对 Get_Status 的调用指令以及参数,所述控制处理器调用相应的控制处理模块中相应的程序对 JTAG 接口汇总模块进行控制。通过打开响应的调试处理器 JTAG 端口,并将 Get_Status 的调用指令以及参数转化为 JTAG 时序指令输出,并通过写寄存器的方式发送给 JTAG 接口汇总模块,其后由 JTAG 接口汇总模块将这些信息转换为 JTAG 时序。

[0061] 6) 调试处理器接收到 JTAG 时序指令后,会解析 JTAG 时序指令,将其中的 Get_Status 命令与参数识别,调用相应的处理单元获取其需要的处理器状态信息,并将这些状态信息转换成 JTAG 时序回传给 JTAG 接口汇总模块。

[0062] 7) JTAG 接口汇总模块会接收回传的状态信息保存在其模块内部的 FIFO (First Input First Output, 先入先出队列) 中,当状态信息接收完成后发送中断通知控制处理器。

[0063] 8) 控制处理器接收到中断后读取回传的状态信息,等待 PC 机发送过来的 BULK In 包,将回传的状态信息放到 BULK In 包的 DATA 区域反馈给外围 PC 机。

[0064] 9) PC 机得到反馈的状态信息后就能够解析出调试处理器的状态,根据状态更新调试程序的状态。

[0065] 这样整个调试过程就结束了。其他的调用指令的调试方法与上述流程相同。只是其命令的处理软件需要按照实际的要求完成。

[0066] 本发明所述内嵌于芯片的 USB 转 JTAG 调试装置通过在多核芯片内部设计一个电路模块,该电路模块一头连接芯片中一协处理器作为控制处理器,另外一头连接各个调试处理器的 JTAG 接口汇总模块。控制处理器同时连接 USB 收发装置,通过软件控制的方式将从 USB 收发装置过来的命令转化成 JTAG 信号对各个处理器进行调试。因此,节省了调试时外围 PC 端与开发板间的 USB 转 JTAG 调试器,同时可通过软件支持多核芯片中多个 CPU 的

在线同步调试。减低了开发板成本,提高了调试灵活性。

[0067] 同时,USB 收发装置在芯片中例化为装置 (Device) 模式,每路 JTAG 控制信号使用 USB 收发装置中独立的端点号,这样在外围 PC 端可以看到多个调试处理器,从而实现一根 USB 连线实现对多核芯片中所有处理器的调试。

[0068] 当 USB 收发装置中的端点数目小于需要调试的处理器个数,则可以通过软件配置的方式对需要调试的处理器进行选择,将需要调试的处理器 JTAG 控制能力绑定到 USB 相应的端点上。

[0069] 此外,为了提高灵活性,所述 JTAG 接口汇总模块还包括 JTAG 引脚,所述 JTAG 引脚通过所述芯片引脚引出,通过将处理器的 JTAG 引脚同时引出到芯片引脚上,按照传统的方式外接 USB 转 JTAG 调试器进行调试。在芯片上提供可选择的拨码开关或者软件控制。

[0070] 上述描述仅是对本发明较佳实施例的描述,并非对本发明范围的任何限定,本发明领域的普通技术人员根据上述揭示内容做的任何变更、修饰,均属于权利要求书的保护范围。

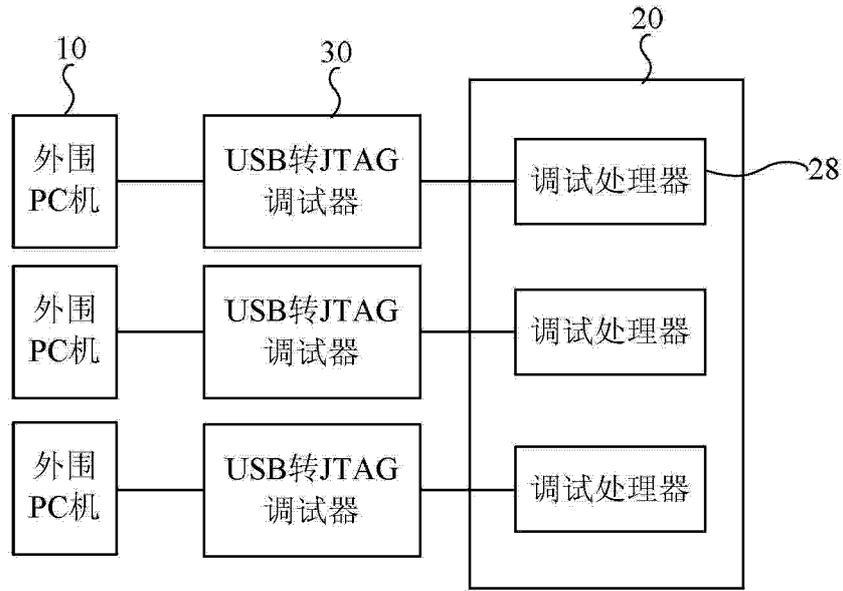


图 1

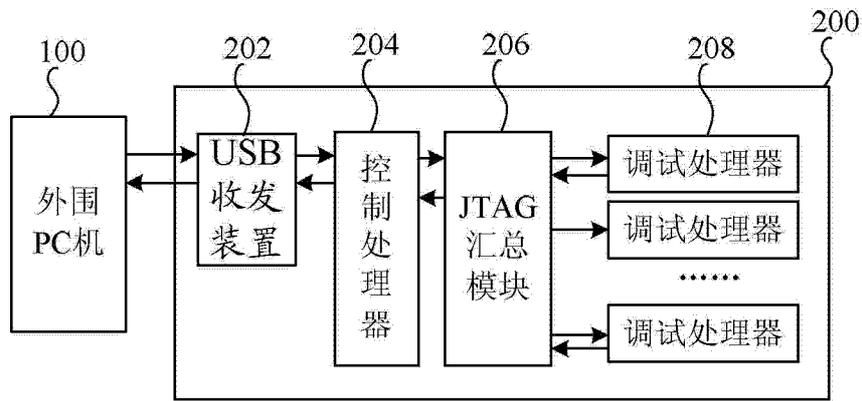


图 2