



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I575706 B

(45)公告日：中華民國 106 (2017) 年 03 月 21 日

(21)申請案號：105116108

(22)申請日：中華民國 98 (2009) 年 09 月 16 日

(51)Int. Cl. : **H01L27/04 (2006.01)****G06K19/077 (2006.01)****H01L23/52 (2006.01)**

(30)優先權：2008/09/18 日本

2008-239075

2008/09/18 日本

2008-239078

(71)申請人：半導體能源研究所股份有限公司 (日本) SEMICONDUCTOR ENERGY
LABORATORY CO., LTD. (JP)

日本

(72)發明人：及川欣聰 OIKAWA, YOSHIAKI (JP)；江口晉吾 EGUCHI, SHINGO (JP)

(74)代理人：林志剛

(56)參考文獻：

TW 200802806A

TW 200816053A

JP 2007059925A

JP 2008053701A

審查人員：趙芝婷

申請專利範圍項數：7 項 圖式數：19 共 68 頁

(54)名稱

半導體裝置

SEMICONDUCTOR DEVICE

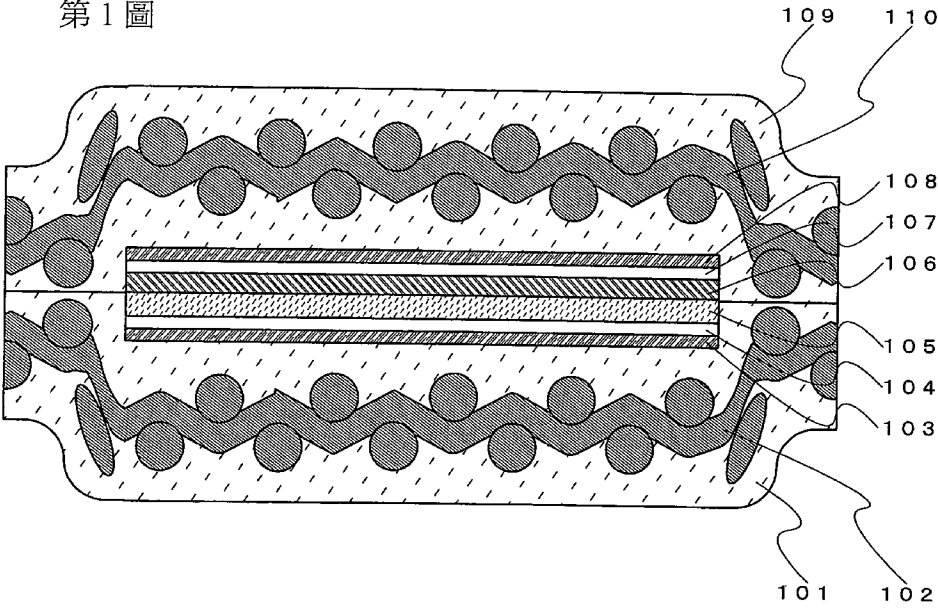
(57)摘要

為了要解決其中天線或包括薄膜電晶體之電路由於累積於絕緣物中的電荷之放電而損壞(靜電放電的問題)，半導體裝置包含：第一絕緣物；包括薄膜電晶體之電路，該電路係設置於該第一絕緣物之上；天線，其係設置於該電路之上且電性連接至該電路；以及第二絕緣物，其係設置於該天線之上；第一導電膜，其係設置於該第一絕緣物與該電路之間；以及第二導電膜，其係設置於該第二絕緣物與該天線之間。

To solve a problem in that an antenna or a circuit including a thin film transistor is damaged due to discharge of electric charge accumulated in an insulator (a problem of electrostatic discharge), a semiconductor device includes a first insulator, a circuit including a thin film transistor provided over the first insulator, an antenna which is provided over the circuit and is electrically connected to the circuit, and a second insulator provided over the antenna, a first conductive film provided between the first insulator and the circuit, and a second conductive film provided between the second insulator and the antenna.

指定代表圖：

第 1 圖



符號簡單說明：

- 101，109 . . . 有機樹脂
- 102，110 . . . 纖維體
- 103 . . . 第一導電膜
- 104 . . . 第一絕緣膜
- 105 . . . 包含具有薄膜電晶體之電路的層
- 106 . . . 包含天線的層
- 107 . . . 第二絕緣物
- 108 . . . 第二導電膜

公告本

發明摘要

※申請案號：105116108 (由103120159分案)

※申請日：98年09月16日

※IPC分類：~~H01L 27/04~~ (2006.01)

【發明名稱】(中文/英文)

G06K 19/07 (2006.01)

半導體裝置

~~H01L 23/52~~ (2006.01)

Semiconductor device

【中文】

爲了解決其中天線或包括薄膜電晶體之電路由於累積於絕緣物中的電荷之放電而損壞(靜電放電的問題)，半導體裝置包含：第一絕緣物；包括薄膜電晶體之電路，該電路係設置於該第一絕緣物之上；天線，其係設置於該電路之上且電性連接至該電路；以及第二絕緣物，其係設置於該天線之上；第一導電膜，其係設置於該第一絕緣物與該電路之間；以及第二導電膜，其係設置於該第二絕緣物與該天線之間。

【英文】

To solve a problem in that an antenna or a circuit including a thin film transistor is damaged due to discharge of electric charge accumulated in an insulator (a problem of electrostatic discharge), a semiconductor device includes a first insulator, a circuit including a thin film transistor provided over the first insulator, an antenna which is provided over the circuit and is electrically connected to the circuit, and a second insulator provided over the antenna, a first conductive film provided between the first insulator and the circuit, and a second conductive film provided between the second insulator and the antenna.

【代表圖】

【本案指定代表圖】：第(1)圖。

【本代表圖之符號簡單說明】：

101，109：有機樹脂

102，110：纖維體

103：第一導電膜

104：第一絕緣膜

105：包含具有薄膜電晶體之電路的層

106：包含天線的層

107：第二絕緣物

108：第二導電膜

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：無

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

半導體裝置

Semiconductor device

【技術領域】

技術領域有關包含天線的半導體裝置。

【先前技術】

爲了要實現無所不在的計算，已發展出用以透過天線來執行無線通訊的半導體裝置(亦稱爲 RFID 標籤、無線標籤、IC 晶片、無線晶片、無接點信號處理裝置、或半導體積體電路晶片)(例如，請參閱參考文獻 1)。

[參考文獻]

參考文獻 1：日本公開專利申請案第 2007-005778 號

【發明內容】

在用以透過天線來執行無線通訊的半導體裝置中，爲了要保護天線及包含薄膜電晶體的電路，該天線及包含薄膜電晶體的電路係插入於環氧樹脂或其類似物之間。

然而，諸如環氧樹脂之絕緣物容易累積電荷。

因此，由於累積於絕緣物中之電荷的放電，所以存在

有其中天線或包含薄膜電晶體的電路會損壞的問題(靜電放電之問題)。

鑑於上述的問題，揭示用以解決靜電放電之問題的發明。

在具有其中天線及包含薄膜電晶體的電路係插入於一對絕緣物之間的組構之半導體裝置中，至少一導電膜係形成於該對絕緣物之外側或內側，以致使靜電耐壓增加；因而，可抑制靜電放電。

注意的是，天線係設置有層間絕緣膜，該層間絕緣膜係插入於天線與包含薄膜電晶體的電路之間，且覆蓋包含薄膜電晶體的該電路。

依據由本發明人所執行之實驗的結果，所發現到的是，當與其中電壓係由天線側所施加的情況相比較時，靜電放電會更容易產生於其中電壓係由薄膜電晶體側所施加的情況之中。

因此，導電膜係較佳地設置於薄膜電晶體側。

進一步地，依據由本發明人所執行之實驗的結果，所發現到的是，在天線側之靜電耐壓會由於提供導電膜於該天線側而增加。

因此，導電膜係較佳地設置於天線側。

也就是說，藉由提供導電膜於薄膜電晶體側及天線側二側，相對於在該二側之電壓施加的靜電耐壓會增加。

因此，導電膜係較佳地設置於薄膜電晶體側及天線側二側。

尤其，在用於諸如無線 IC 卡之由不分正面及背面的表面來傳送及接收無線電波之半導體裝置的情況中，導電膜係較佳地設置於薄膜電晶體側及天線側二側，其中該無線 IC 卡係使用於車站的自動驗票口且在近年來被廣泛地使用。

注意的是，在其中將導電膜設置於該對絕緣物之外側的情況中，會使導電膜暴露。

然後，在多次地使用該半導體裝置之後，所暴露的導電膜會由於摩擦或其類似者而剝離，以致使靜電放電的預防功效大大地降低。

因此，藉由提供導電膜於該對絕緣物的內側，該導電膜可由該對絕緣物所保護。不用多說地，導電膜可設置於該對絕緣物的外側，或導電膜可設置於該對絕緣物的外側及內側二側。

注意的是，由於摩擦或其類似者之導電膜剝離的問題係由於導體之膜形狀所引起的問題；此一問題並不會發生於其中使用具有足夠厚度之導體(例如，導電基板)於該處的情況中。

進一步地，當導電膜係設置於比天線更外側之上時，在諧振頻率中由於導電膜而以非小部分降低之問題會發生；當諧振頻率之降低變大時，將引起通訊距離減少之問題。

因此，藉由提供導電膜於天線與包含薄膜電晶體的電路之間，可使天線暴露；從而，可解決由於導電膜之諧振

頻率降低的問題。

此外，在其中導電膜係設置於天線側及薄膜電晶體側二側的情況中，該等導電膜二者係相互電性連接；因此，可降低由於電介質偏極化之靜電放電的不利效應，此係較佳的。

也就是說，如下所形成之半導體裝置係較佳的，亦即，提供第一絕緣物、設置在該第一絕緣物上之包含薄膜電晶體的電路、設置在該電路之上且電性連接至該電路的天線、以及設置在該天線上之第二絕緣物；第一導電膜係設置於第一絕緣物與該電路之間；第二導電膜係設置於第二絕緣物與天線之間。

此外，如下所形成之半導體裝置係較佳的，亦即，提供第一絕緣物，設置在該第一絕緣物上之包含薄膜電晶體的電路，設置在該電路之上且電性連接至該電路的天線，以及設置在該天線上之第二絕緣物；第一導電膜係設置於第一絕緣物與該電路之間；第二導電膜係設置於該電路與天線之間。

注意的是，較佳地，第一絕緣物及第二絕緣物各具有其中纖維體系以有機樹脂浸漬於該處的結構；此外，較佳地，第一導電膜及第二導電膜係彼此相互地電性連接。

在具有其中天線及包含薄膜電晶體的電路係插入於一對絕緣物之間的結構之半導體裝置中，至少一導電膜係形成於該對絕緣物之外側或內側，使得可增加靜電耐壓。

此外，藉由提供導電膜於該對絕緣物的內側，該導電

膜可由該對絕緣物所保護。因此，可防止膜形狀之導體(導電膜)由於摩擦或類似者而剝離。

此外，在其中導電膜係設置於天線側及薄膜電晶體側二側的情況中，該等導電膜二者係相互電性連接；因此，可降低由於電介質偏極化之靜電放電的不利效應。

【圖式簡單說明】

在附圖中：

第 1 圖描繪半導體裝置的實例；

第 2 圖描繪半導體裝置的實例；

第 3A 至 3F 圖描繪半導體裝置的實例；

第 4A 及 4B 圖描繪半導體裝置之製造方法的實例；

第 5A 及 5B 圖描繪半導體裝置之製造方法的實例；

第 6 圖描繪半導體裝置之製造方法的實例；

第 7 圖描繪半導體裝置之製造方法的實例；

第 8A 及 8B 圖描繪半導體裝置之製造方法的實例；

第 9 圖描繪半導體裝置之製造方法的實例；

第 10 圖描繪半導體裝置之製造方法的實例；

第 11 圖描繪半導體裝置的實例；

第 12 圖描繪半導體裝置的實例；

第 13 圖描繪半導體裝置的實例；

第 14 圖描繪半導體裝置的實例；

第 15 圖描繪半導體裝置的實例；

第 16 圖係預浸物的頂視圖；

第 17A 至 17G 圖描繪在實例 1 中所製造出的結構之間的比較；

第 18 圖描繪電路圖的實例；以及

第 19 圖描繪實例 1 中之測量結果。

【實施方式】

將參照圖式以詳細敘述實施例及實例。

注意的是，將由熟習於本項技藝之該等人士所立即理解的是，所揭示之發明並未受限於以下的說明，且所揭示之發明的模式及細節可以以各式各樣的方式加以改變，而不會背離所揭示之發明的精神及範疇。

因此，所揭示之發明不應被解讀成為受限於該等實施例及實例的以下說明。

注意的是，在下文所述之本發明的結構中，相同的部分或具有相似功能的部分係藉由相同的參考符號以表示於不同的圖式之中，且該等部分之說明將不再重複。

(實施例 1)

在此實施例中，將敘述半導體裝置的結構。

此實施例之半導體裝置包含其中使用浸漬以有機樹脂 101 之纖維體 102 所形成的第一絕緣物，第一導電膜 103，第一絕緣膜 104，包含具有薄膜電晶體之電路的層 105，包含天線的層 106，第二絕緣膜 107，第二導電膜 108，及使用浸漬以有機樹脂 109 之纖維體 110 所形成的

第二絕緣物係依序堆疊於該處的結構(請參閱第 1 圖)。

注意的是，天線係以層間絕緣膜插入於該處之間而電性連接至具有薄膜電晶體之電路。

做為有機樹脂 101 及有機樹脂 109 之各者，可使用熱硬化樹脂、熱塑性樹脂、或其類似物。

做為熱硬化樹脂，可使用環氧樹脂、未飽和多元酯樹脂、聚醯亞胺樹脂、雙馬來醯亞胺－三氮雜苯樹脂、氰酸酯樹脂、或其類似物。

做為熱塑性樹脂，可使用聚苯氧基樹脂、聚醚醯亞胺樹脂、含氟聚合物、或其類似物。

藉由使用熱硬化樹脂或熱塑性樹脂，熱壓縮接合係可行的；因此，可使製造步驟簡單化，此係有利的。

此外，纖維體 102 及纖維體 110 各係梭織布或不織布。

梭織布係由編織複數個纖維所獲得之布形狀的材料。

不織布係由執行熔合接合、膠合接合、扭轉法、或其類似方法於複數個纖維上，而無需編織該複數個纖維，所獲得之布形狀的材料。

做為纖維，可使用聚乙烯醇纖維、聚酯纖維、聚醯胺纖維、聚乙烯纖維、芳族聚醯胺纖維、聚苯撐苯并噁唑纖維、玻璃纖維、碳纖維、或其類似物。

做為玻璃纖維，可使用利用 E 玻璃、S 玻璃、D 玻璃、Q 玻璃、或其類似物所形成之玻璃纖維或類似物。

注意的是，該纖維體可使用該複數個纖維之該等材料

的僅一種類以形成，或可使用該複數個纖維之該等材料的複數個種類以形成。

第一絕緣物及第二絕緣物具有其中纖維體 400(對應於纖維體 102 及纖維體 110)係以有機樹脂 401(對應於有機樹脂 101 及有機樹脂 109)浸漬於該處的結構(請參閱第 16 圖)。

使用以有機樹脂浸漬之纖維體所形成的絕緣物亦稱為預浸物。

典型地，預浸物係形成如下：在纖維體系以其中樹脂基體系以有機溶劑稀釋的清漆予以浸漬之後，執行乾燥，使得有機溶劑揮發明樹脂基體半硬化。

當預浸物的厚度大於或等於 10 微米(μm)且小於或等於 100 微米(μm)時，可製造出薄且撓性之半導體裝置，此係較佳的。

注意的是，第一絕緣物及第二絕緣物可僅使用有機樹脂以形成，而不包含纖維體。

做為此情況中之有機樹脂，可使用環氧樹脂、未飽和多元酯樹脂、聚醯亞胺樹脂、雙馬來醯亞胺－三氮雜苯樹脂、氰酸酯樹脂、聚苯氧基樹脂、聚醚醯亞胺樹脂、含氟聚合物、或其類似物。

注意的是，因為預浸物包含纖維體，所以該預浸物具有高的拉引及撓曲耐久性以及擴散局部壓力的功能。

因此，包含纖維體之預浸物係較佳地使用於第一絕緣物及第二絕緣物之各者。

進一步地，當設置第一導電膜 103 及第二導電膜 108 時，可將局部累積於第一絕緣物及第二絕緣物中的靜電擴散；因此，可防止大量的靜電被局部地累積及放電。

針對第一導電膜 103 及第二導電膜 108，可使用鈦、鉬、鎢、鋁、氮化鈦、氮化鉬、氮化鎢、氧化銦、包含氧化矽之氧化銦錫、或其類似物。注意的是，用於第一導電膜 103 及第二導電膜 108 的材料並未受限於上述材料，且任何導電材料可予以使用，只要其具有增加靜電耐壓之功效即可。注意的是，藉由形成諸如複數個島形的導電膜或網狀的導電膜之具有狹縫的導電膜，電磁波將易於透過該等狹縫以傳送，此係較佳的。此外，在其中導電膜係設置於二側的情況中，導電膜的其中之一者係較佳地形成為光透射導電膜(使用氧化銦、包含氧化矽之氧化銦錫、或其類似物以形成)，以及導電膜的另一者係較佳地形成為光阻隔導電膜(使用鈦、鉬、鎢、鋁、或其類似物以形成)，因為易於瞭解正面與背面之間的不同。用以瞭解正面與背面之間的不同之理由在於，當信號輸入至半導體裝置時，信號之讀取易於執行於其中信號係自其上設置天線的正面側輸入於該處的情況中。

在包含具有薄膜電晶體之電路的層 105 之中，該薄膜電晶體可具有任一結構，只要其可作用成為開關元件即可。例如，可使用頂部閘極薄膜電晶體或底部閘極薄膜電晶體。

注意的是，因為僅需作用成為開關元件，所以可使用

諸如 MIM 元件之開關元件以取代薄膜電晶體。選擇性地，可使用利用矽晶圓所形成的開關元件。

第一絕緣膜 104 係基底絕緣膜，其係設置於包含具有薄膜電晶體之電路的層 105 之下面。

藉由提供基底絕緣膜於第一導電膜 103 與包含具有薄膜電晶體之電路的層 105 之間，可防止該電路由於薄膜電晶體之間的電性連接而由第一導電膜 103 所短路。

做為第一絕緣膜 104(基底絕緣膜)，可使用氧化矽膜、氮化矽膜、有機樹脂膜、或其類似物。

針對包含天線之層 106 的天線，可使用鈦、鉬、鎢、鋁、銅、銀、金、鎳、鉑、鈮、銥、銱、鎳、鋅、鐵或其類似物。

天線的形狀可係直線形狀、彎曲形狀、彎折形狀、線圈形狀、帶狀形狀、其中該等形狀係相互結合的形狀、或其類似形狀。

注意的是，可使用包含兩種天線的天線以供電磁感應之用。

例如，其係電性連接至該電路的第一天線具有線圈形狀，且第二天線係設置於第一天線之上，而絕緣膜被插入於該處之間。做為絕緣膜，可使用氧化矽膜、氮化矽膜、有機樹脂膜、或其類似物。

做為第二天線的形狀，至少可提供具有線圈形狀的第一區及具有直線形狀的第二區、彎曲形狀、彎折形狀、帶狀形狀、其中該等形狀係相互結合的形狀、或其類似形

狀。

因為第一區係設置於與第一天線重疊的位置之中，所以在第二區之中所接收的信號係藉由電磁感應以供應至第一天線。

藉由使用兩種天線，而以此方式由電磁感應來傳送信號的方法稱為電磁感應法。

此外，第二絕緣膜 107 係天線的保護膜。

具有該保護膜，天線可在當熱壓縮預浸物或其類似物時受到保護。

藉由提供第二絕緣膜 107 於第二導電膜 108 與包含天線的層 106 之間，可防止第二導電膜 108 與天線短路。

做為第二絕緣膜 107，可使用氧化矽膜、氮化矽膜、有機樹脂膜、或其類似物。

注意的是，第一導電膜 103、第一絕緣膜 104、天線、第二絕緣膜 107、及第二導電膜 108 各可具有單層的結構或層列的結構。

進一步地，藉由設置包含芳族聚醯胺或其類似物之緩衝層於第一絕緣物及第二絕緣物之各者的單一表面或二表面之上，可改善對壓力的抵抗力，此係較佳的。

尤其，藉由設置緩衝層於第一絕緣物及第二絕緣物之外側，可直接減輕來自外部的壓力，此係較佳的。

藉由設置如上述之第一導電膜 103 及第二導電膜 108，可增加靜電耐壓。

尤其，在其中使用纖維體於該處的情況中，可藉由設

置至少一膜形的導體(第一導電膜 103，第二導電膜 108，或其類似物)而同時改善對諸如壓力及應力之物理力的抵抗力以及對諸如靜電之電力的電阻。

因為其中設置至少一膜形的導體於該處之結構係極端地簡單，所以可將該結構應用至任一絕緣物。

因此，該結構的應用範圍非常廣泛。

注意的是，可使用將複數個導電粒子包含在使用於預浸物之有機樹脂中的方法(將導電性給予至預浸物之內部的的方法)，以做為轉換實例。

注意的是，因為幾乎無法以複數個導電性粒子來相互電性連接所有糾纏扭轉的纖維，所以會難以防止局部所累積之靜電。

進一步地，因為該等粒子與有機樹脂係相互地混合，所以絕緣部分將不可避免地維持著；因而，靜電會局部地累積於該絕緣部分之中。

因此，在其中設置至少一膜形的導體於該處之結構中可更確實地防止靜電累積，此係較佳的。

此係因為膜形的導體係設置以便覆蓋整個的表面，以致使局部所累積之靜電的防止功效變高。

此實施例可以與所有其他的實施例結合。

(實施例 2)

在此實施例中，將敘述實施例 1 的轉換實例。

如在實施例 1 中似地，此實施例之半導體裝置包含其

中使用浸漬以有機樹脂 101 之纖維體 102 所形成的第一絕緣物，第一導電膜 103、第一絕緣膜 104，包含具有薄膜電晶體之電路的層 105，包含天線的層 106，第二絕緣膜 107，第二導電膜 108，及使用浸漬以有機樹脂 109 之纖維體 110 所形成的第二絕緣物係依序堆疊於該處的結構(請參閱第 2 圖)。

此實施例之結構係與實施例 1 之結構不同，其中係設置用以使第一導電膜 103 及第二導電膜 108 成為導通的導體 111 及導體 112(請參閱第 2 圖)。

雖然在此實施例中係設置二導體 111 及 112，但導體的數目可係一或三或更多個，只要能使第一導電膜 103 及第二導電膜 108 成為導通即可。

藉由設置用以使第一導電膜 103 及第二導電膜 108 成為導通的導體，第一導電膜 103 的電位及第二導電膜 108 的電位會保持於相同的位準。

然後，可防止電流流過插入於第一導電膜 103 與第二導電膜 108 之間的路徑。

因而，可防止電路由於垂直於該電路之方向中的電流而損壞。

此實施例可以與所有其他的實施例結合。

(實施例 3)

在此實施例中，將敘述實施例 1 或 2 的轉換實施例。

任何結構均具有增加靜電耐壓的功效，只要其包含至

少一膜形的導體；因此，可使用第 3A 至 3F 圖中所描繪的結構。

在第 3A 至 3F 圖之中，第一絕緣物 201、包含在基底絕緣膜上之電路的層 202、包含天線的層 203、保護膜 204、及第二絕緣物 205 係依序地堆疊。

此外，在第 3A 至 3F 圖之中，其中形成導電膜 206 至 212 於該處的位置係不同。

注意的是，做為第一絕緣物 201、基底絕緣膜、該電路、天線、保護膜 204、及第二絕緣物 205 的材料，可使用實施例 1 中所描述之第一絕緣物、基底絕緣膜、該電路、天線、保護膜、及第二絕緣物的材料。

在第 3A 圖中，導電膜 206 係形成於第一絕緣物 201 及第二絕緣物 205 之外側，且係形成於天線側。

在第 3B 圖中，導電膜 207 係形成於第一絕緣物 201 及第二絕緣物 205 之外側，且係形成於薄膜電晶體側。

在第 3C 圖中，導電膜 208 係形成於第一絕緣物 201 及第二絕緣物 205 之外側且係形成於天線側，以及導電膜 209 係形成於第一絕緣物 201 及第二絕緣物 205 之外側且係形成於薄膜電晶體側。注意的是，導電膜 208 及導電膜 209 並未相互電性連接。

在第 3D 圖中，第一絕緣物 201 及第二絕緣物 205 的整個外部表面係由導電膜 210 所包圍。

在第 3E 圖中，導電膜 211 係形成於第一絕緣物 201 及第二絕緣物 205 之內側，且係形成於天線側。

在第 3F 圖中，導電膜 212 係形成於第一絕緣物 201 及第二絕緣物 205 之內側，且係形成於薄膜電晶體側。

此實施例可以與所有其他的實施例結合。

(實施例 4)

在此實施例中，將敘述實施例 1 至 3 中所描述的半導體裝置之製造方法的實例。

首先，在基板 300(基底基板或用於電路之製造的基板)上依序地形成絕緣膜 301、金屬膜 302、絕緣膜 303、及第一導電膜 501(請參閱第 4A 圖)。

做為基板 300(基底基板或用於電路之製造的基板)，可使用玻璃基板、石英基板、金屬基板、塑膠基板、或其類似物。

做為絕緣膜 301，可使用氧化矽膜、氮化矽膜、包含氮之氧化矽膜、包含氧之氮化矽膜、氮化鋁膜、氧化鋁膜、或其類似物。絕緣膜 301 可藉由 CVD、濺鍍法、或其類似方法以形成；較佳地，絕緣膜 301 的厚度係 10 至 500 奈米(nm)。注意的是，絕緣膜 301 的形成可予以省略。

做為金屬膜 302，可使用鎢膜、鉬膜、鈦膜、鉭膜、或其類似物。金屬膜 302 可藉由 CVD、濺鍍法、或其類似方法以形成；較佳地，金屬膜 302 的厚度係 100 至 1000 奈米(nm)。

做為絕緣膜 303，可使用氧化矽膜、氮化矽膜、或其

類似物。絕緣膜 303 可藉由 CVD、濺鍍法、或其類似方法以形成；較佳地，絕緣膜 303 的厚度係 10 至 100 奈米 (nm)。

第一導電膜 501 係用於防備靜電放電之對策的導電膜。針對第一導電膜 501，可使用鈦、鉬、鎢、鋁、氮化鈦、氮化鉬、氮化鎢、氧化銦、包含氧化矽之氧化銦錫、或其類似物。注意的是，用於第一導電膜 501 的材料並未受限於上述的材料，且任何導電材料可予以使用，只要其具有增加靜電耐壓的功效即可。第一導電膜 501 可藉由 CVD 蒸鍍法、濺鍍法、或其類似方法以形成；較佳地，第一導電膜 501 的厚度係 5 至 200 奈米 (nm) (或 10 至 100 奈米)。注意的是，藉由形成諸如複數個島形的導電膜或網狀的導電膜之具有狹縫的導電膜，電磁波將易於透過該等狹縫以傳送，此係較佳的。

注意的是，爲了要有效地防止半導體裝置由於靜電而損壞，第一導電膜 501 的片電阻應低於或等於 1.0×10^7 歐姆/平方，較佳地低於或等於 1.0×10^4 歐姆/平方，更佳地低於 1.0×10^2 歐姆/平方。

在此，藉由以包含氧之氬氣來濺鍍矽靶極，可形成包含氧化矽的絕緣膜 303。

在此情況中，金屬膜 302 的表面係以氧而氧化，以致使分離層形成；因此，分離可在稍後的分離步驟中由物理力所執行。

注意的是，藉由以包含氮之氬氣來濺鍍矽靶極，可使

金屬膜 302 的表面氮化，以致使分離層形成且絕緣膜 303 可使用氮化矽膜而形成。

選擇性地，分離層可在形成絕緣膜 303 之前，藉由執行氧電漿處理或氮電漿處理於金屬膜 302 的表面而形成。

在其中氧電漿處理或氮電漿處理係在該處執行於金屬膜 302 之表面上的情況中，可使用其中將第一導電膜 501 形成於金屬膜 302 上的結構，而無需絕緣膜 303 之形成。

選擇性地，可將使用矽所形成的分離層形成於絕緣膜 301 與絕緣膜 303 之間，以取代形成金屬膜 302。

在其中使用利用矽所形成之分離層於該處的情況中，矽係藉由使用鹵素氟化物(例如：氟化氯(ClF)，三氟化氯(ClF_3)，氟化溴(BrF)，三氟化溴(BrF_3)，氟化碘(IF)，三氟化碘(IF_3))而蝕刻，以致可執行分離。

注意的是，因為鹵素氟化物具有蝕刻矽、金屬(例如，鋁)、或其類似物之操作，所以在其中在該處將矽使用於分離層的情況中，絕緣膜 303 具有保護第一導電膜 501 之功效。

因此，可使用其中將金屬(例如，鋁)使用於分離層的結構，以取代矽，且使用鹵素氟化物以做為分離層的蝕刻材料。

注意的是，在其中在該處將並非由鹵素氟化物所蝕刻的材料(例如，氧化物導體(氧化銦錫，包含氧化矽之氧化銦，或氧化鋅))使用於第一導電膜的情況中，絕緣膜 303 無需一定要予以設置。

藉由使用如上述之其中分離層係設置於至少該基板 300 與第一導電膜 501 之間的結構，基板 300 可在稍後的分離步驟中與第一導電膜 501、設置在第一導電膜之上的電路、或其類似物分離。

其次，形成第一絕緣膜 304(基底絕緣膜)，以及將薄膜電晶體 305 及薄膜電晶體 306 形成於第一絕緣膜 304 之上(請參閱第 4B 圖)。

薄膜電晶體 305 包含：半導體層 305a；閘極絕緣膜 305b，其係形成於半導體層 305a 之上；閘極電極 305c，其係形成於閘極絕緣膜 305b 之上；以及側壁 305d 及側壁 305e，其係形成於閘極絕緣膜 305b 之上，且係形成為與閘極電極 305c 的側壁接觸(請參閱第 4B 圖)。

薄膜電晶體 306 包含：半導體層 306a；閘極絕緣膜 306b，其係形成於半導體層 306a 之上；閘極電極 306c，其係形成於閘極絕緣膜 306b 之上；以及側壁 306d 及側壁 306e，其係形成於閘極絕緣膜 306b 之上，且係形成為與閘極電極 306c 的側壁接觸(請參閱第 4B 圖)。

注意的是，複數個薄膜電晶體係僅視需要地形成於電路中。

此外，雖然在此實施例中係描繪頂部閘極之薄膜電晶體，但亦可使用底部閘極之薄膜電晶體。

進一步地，雖然所描繪的是具有 LDD 結構之薄膜電晶體，但該等薄膜電晶體無需一定要具有 LDD 結構。

再者，因為僅需做為開關元件之功能，所以可使用

MIM 元件或其類似物以取代薄膜電晶體。

注意的是，針對薄膜電晶體的半導體層，可使用矽、矽銻、氧化物半導體、有機半導體、或其類似物。

此外，針對薄膜電晶體的閘極絕緣膜及側壁，可使用氧化矽、氮化矽、或其類似物。

進一步地，針對薄膜電晶體的閘極電極，可使用鎢、鉬、鋁、鈦、矽、或其類似物。

接著，形成覆蓋薄膜電晶體 305 及薄膜電晶體 306 的第一層間絕緣膜 307；第二層間絕緣膜 308 係形成於第一層間絕緣膜 307 之上；到達薄膜電晶體 305 及薄膜電晶體 306 的接觸孔係形成於第一層間絕緣膜 307 及第二層間絕緣膜 308 之中；以及電性連接至薄膜電晶體 305 及薄膜電晶體 306 的導線 309a 至 309d 係形成於第二層間絕緣膜 308 之上(請參閱第 5A 圖)。

藉由以該等導線來電性連接該等薄膜電晶體，可形成該電路。

做為第一層間絕緣膜 307，可使用氧化矽膜、氮化矽膜、有機樹脂膜、或其類似物；較佳地，第一層間絕緣膜 307 的厚度係 50 至 200 奈米(nm)。

做為第二層間絕緣膜 308，可使用氧化矽膜、氮化矽膜、有機樹脂膜、或其類似物；較佳地，第二層間絕緣膜 308 的厚度係 300 至 5000 奈米(nm)。

注意的是，雖然在此實施例中係使用二層間絕緣膜以做為該等層間絕緣膜，但亦可使用單一的層間絕緣膜，或

可使用三或更多個層間絕緣膜。

針對導線 309a 至 309d，可使用鋁、鈦、鉬、鎢、金、銀、銅、或其類似物；較佳地，該等導線 309a 至 309d 之厚度各係 1000 至 5000 奈米(nm)。注意的是，該等導線 309a 至 309d 各可具有單層之結構或層列之結構。

接著，形成覆蓋導線 309a 至 309d 的第三層間絕緣膜 310；到達導線 309a 的接觸孔係形成於第三層間絕緣膜 310 之中；包含天線的層 311 係形成於第三層間絕緣膜 310 之上；第二絕緣膜 312(保護膜)係形成於包含天線的層 311 之上；以及第二導電膜 502 係形成於第二絕緣膜 312(保護膜)之上(請參閱第 5B 圖)。

做為第三層間絕緣膜 310，可使用氧化矽膜、氮化矽膜、有機樹脂膜、或其類似物；較佳地，第三層間絕緣膜 310 的厚度係 300 至 5000 奈米(nm)。

針對包含天線的層 311，可使用鋁、鈦、鉬、鎢、金、銀、銅、或其類似物；較佳地，包含天線的層 311 之厚度係 1000 至 5000 奈米(nm)。注意的是，包含天線的層 311 可具有單層之結構或層列之結構。

注意的是，包含天線的層 311 具有天線 311a 及導線部分 311b。

做為第二絕緣膜 312(保護膜)，可使用氧化矽膜、氮化矽膜、或其類似物；較佳地，第二絕緣膜 312(保護膜)的厚度係 100 至 1000 奈米(nm)。

當熱壓縮預浸物或其類似物時，第二絕緣膜 312(保護

膜)可保護天線；此外，第二絕緣膜 312(保護膜)可防止第二導電膜 502 與包含天線的層 311 短路。

注意的是，第二導電膜 502 與包含天線的層 311 並沒有相互電性連接。

第二導電膜 502 係用於防備靜電放電之對策的導電膜。針對第二導電膜 502，可使用鈦、鉬、鎢、鋁、氮化鈦、氮化鎢、氧化銮、包含氧化矽之氧化銮錫、或其類似物；注意的是，用於第二導電膜 502 的材料並未受限於上述之材料，且任何導電材料可予以使用，只要其具有增加靜電耐壓的功效即可。第二導電膜 502 可藉由 CVD、蒸鍍法、濺鍍法、或其類似方法以形成；較佳地，第二導電膜 502 的厚度係 5 至 200 奈米(nm)(或 10 至 100 奈米)。注意的是，藉由形成諸如複數個島形的導電膜或網狀的導電膜之具有狹縫的導電膜，電磁波將易於透過該等狹縫以傳送，此係較佳的。

注意的是，爲了要有效地防止半導體裝置由於靜電而損壞，第二導電膜 502 的片電阻應低於或等於 1.0×10^7 歐姆/平方，較佳地低於或等於 1.0×10^4 歐姆/平方，更佳地低於 1.0×10^2 歐姆/平方。

接著，將其中纖維體 313 係以有機樹脂 314 浸漬之第一絕緣物熱壓縮於第二導電膜 502 之上；然而，在該熱壓縮之後，藉由物理力(拉引，推擠，或其類似者)之施加，可執行用以分離基板 300、絕緣膜 301、及金屬膜 302 之分離步驟(請參閱第 6 圖)。

因爲使金屬膜 302 的表面氧化或氮化，所以在金屬膜 302 與絕緣膜 303 之間的附著力係脆弱的。

因此，藉由物理力之施加，可選擇性地分離基板 300、絕緣膜 301、及金屬膜 302。

基板 300，絕緣膜 301，及金屬膜 302 可藉由來自側表面之水的引入，而選擇性地分離。

因爲水由於水的引入而進入分離介面，所以電路側與基板側以水而相互電性連接。

雖然靜電會在分離之中產生，但當電路側和基板側係以水而相互電性連接時，將更可防止在分離中之靜電放電的問題。

注意的是，爲了要改善水的導電性，可使用諸如含鹽溶液或碳酸鹽水之水溶液。注意的是，因爲鹽會不利地影響到電路，所以碳酸鹽水係較佳的。

注意的是，在其中形成使用矽所形成之分離層以取代金屬膜 302 於該處的情況中，使用矽所形成之分離層係藉由鹵素氟化物以選擇性地蝕刻，以致使基板 300 及絕緣膜 301 被選擇性地分離。

藉由使用分離層以選擇性地分離至少基板 300 之步驟係稱爲分離步驟。此外，在分離步驟中將基板選擇性地分離開之電路係稱爲分離電路；選擇性地，此一電路可稱爲剝離電路，因爲在將基板分離之後僅以皮膚之薄的電路維持著。注意的是，該剝離電路可藉由不同的方法以形成，例如藉由以蝕刻劑來去除基板而形成剝離電路的方法，或

藉由形成電路於撓性基板之上以形成剝離電路的方法。

包含薄膜電晶體之分離電路(剝離電路)係非常地薄；因此，在拉引、來自外部的壓力、或類似者之中，該電路係極端地脆弱。

另一方面，關於其中纖維體系以有機樹脂浸漬的絕緣物，該絕緣物具有纖維體，使得其具有對拉引的高抵抗力，且可擴散來自外面的壓力。

因此，藉由將包含薄膜電晶體之分離電路(剝離電路)插入於其中纖維體系以有機樹脂浸漬的絕緣物之間，可防備拉引及來自外面之壓力而保護包含薄膜電晶體之分離電路(剝離電路)。

然後，在分離步驟之後，將其中纖維體 315 係以有機樹脂 316 浸漬的第二絕緣物熱壓縮於絕緣膜 303 之下面(請參閱第 7 圖)。

注意的是，雖然使用實施例 1 中所描繪之預浸物於第一絕緣物及第二絕緣物，但可將不包含纖維體之絕緣物使用於其中並不使用分離電路(剝離電路)於該處的情況中，或其中並不考慮對拉引、來自外面之壓力、或其類似者之抵抗力的情況中。

注意的是，藉由使用預浸物於其中使用分離電路(剝離電路)於該處的情況中，可使用具有對拉引、來自外面之壓力、或其類似者之抵抗力的撓性半導體裝置，其係較佳的。

此外，藉由設置第一導電膜 501 及第二導電膜 502，

可提供具有高的靜電耐壓之半導體裝置。

尤其，在其中使用具有與纖維體相似之複雜形狀的預浸物於該處的情況中，當與其中在該處使用導電粒子於預浸物內部的情況相比較時，靜電耐壓會進一步增加於其中似膜之導體係如此實施例中似地設置於該處的情況中。

進一步地，因為僅需在製造步驟中形成一膜，所以可使製造步驟簡單化，此係較佳的。

此實施例可以與所有其他的實施例結合。

(實施例 5)

在此實施例中，將敘述實施例 4 的轉換實例。

在第 5A 圖的步驟之後，形成覆蓋導線 309a 至 309d 的第三層間絕緣膜 310；到達導線 309a 的接觸孔係形成於第三層間絕緣膜 310 之中；包含天線的層 311 係形成於第三層間絕緣膜 310 之上；第二絕緣膜 312(保護膜)係形成於包含天線的層 311 之上；到達第一導電膜 501 的接觸孔係形成於其中在該處並未形成包含天線的層 311 及薄膜電晶體的位置中；以及導體 317 係嵌入於該接觸孔之中(請參閱第 8A 圖)。

針對導體 317，可使用鋁、鈦、鉬、鎢、金、銀、銅、或其類似物。做為嵌入方法，可使用在將導電膜形成為比接觸孔之深度更大的厚度之後，藉由回蝕、化學機械研磨法(CMP)、或其類似方法以執行蝕刻，使得保護膜的表面暴露的方法。

注意的是，雖然其中第一導電膜 501 及第二導電膜 502 在該處相互接觸之部分的數目在第 8A 及 8B 圖中係僅一個，但其中第一導電膜 501 與第二導電膜 502 在該處相互接觸之部分的數目可係複數個。

注意的是，其中第一導電膜 501 及第二導電膜 502 在該處相互接觸之部分係位於其中在該處並未形成包含天線的層 311 及薄膜電晶體的位置中。

接著，將電性連接至導體 317 的第二導電膜 502 形成於第二絕緣膜 312 之上。

其次，將其中纖維體 313 係以有機樹脂 314 浸漬之第一絕緣物熱壓縮於第二導電膜 502 之上；然後，在該熱壓縮之後，藉由物理力(拉引，推擠，或其類似者)之施加，可執行用以分離基板 300、絕緣膜 301、及金屬膜 302 之分離步驟(請參閱第 9 圖)。

然後，在分離步驟之後，將其中纖維體 315 係以有機樹脂 316 浸漬的第二絕緣物熱壓縮於絕緣膜 303 之下面(請參閱第 10 圖)。

藉由使用如上述之其中第一導電膜 501 及第二導電膜 502 係相互電性連接的結構，第一導電膜 501 之電位及第二導電膜 502 之電位會保持在相同的位準，以致可提升靜電耐壓。

注意的是，第一導電膜 501 及第二導電膜 502 可藉由使用第二導電膜 502 以相互接觸，而無需導體 317 的形成；選擇性地，在形成第二導電膜 502 之後，第一導電膜

501 及第二導電膜 502 可以以雷射光照射，以便熔化且相互接觸。

此實施例可以與所有其他的實施例結合。

(實施例 6)

雖然在實施例 4 及 5 中之第二導電膜係設置於天線之上，但第二導電膜可設置於天線與包含薄膜電晶體的電路之間。

特定地，具有開口部分之第三導電膜 503 係設置於第三層間絕緣膜 310 之上；第四層間絕緣膜 318 係設置於第三導電膜 503 之上，使得天線與第三導電膜 503 不會短路(請參閱第 11 圖)。

注意的是，在第三導電膜 503 中之開口部分係比設置在第四層間絕緣膜 318 中的接觸孔更大，以致使天線與第三導電膜 503 並不會短路。

做為第四層間絕緣膜 318 之材料，可使用氧化矽膜、氮化矽膜、有機樹脂膜、或其類似物。

具有上述之結構，並不會提供阻擋天線的導電膜；因此，可防止由於導電膜之諧振頻率偏差的問題。

注意的是，在與實施例 5 之方式相似的方式中，第一導電膜 501 與第三導電膜 503 可透過接觸孔以相互電性連接。

進一步地，第三導電膜 503 的材料係與第一導電膜 501 及第二導電膜 502 的該等材料相似。

此實施例可以與所有其他的實施例結合。

(實施例 7)

雖然在實施例 4 至 6 中之用於防備靜電放電之對策的導電膜係設置於第一絕緣物及第二絕緣物的內側，但用於防備靜電放電之對策的導電膜可設置於第一絕緣物及第二絕緣物的外側。

● 特定地，第四導電膜 504 係形成於其中纖維體 315 係以有機樹脂 316 浸漬之第二絕緣物的底部表面上，以及第五導電膜 505 係形成於其中纖維體 313 係以有機樹脂 314 浸漬之第一絕緣物的頂部表面上(請參閱第 12 圖)。

關於形成方法，熱壓縮可在將導電膜形成於第一絕緣物及第二絕緣物的表面上之後執行，或導電膜可在執行熱壓縮之後形成。

● 此外，第四導電膜 504 及第五導電膜 505 可相互電性連接，以便成為第六導電膜 506(請參閱第 13 圖)。

關於用以相互電性連接第四導電膜 504 及第五導電膜 505 的方法，可將導電膜形成於側表面之上，或者可以以雷射光來照射第四導電膜 504 及第五導電膜 505，以便使熔化且相互接觸。

進一步地，第四至第六導電膜的材料係與第一導電膜 501 及第二導電膜 502 相似。

此實施例可以與所有其他的實施例結合。

(實施例 8)

爲了要改善用以增加靜電耐壓之功效，降低導電膜的電阻值係有效的。

爲了要降低導電膜的電阻值，可單純地使導電膜的厚度變大。

然而，若使天線之導電膜的厚度變大時，諧振頻率會偏離，以致使通訊距離減少。

因而，做爲第 13 圖之轉換實例，第七導電膜 507 係形成於並未與天線 311a 重疊的位置中。注意的是，第七導電膜 507 及導線部分 311b 可設置於其中它們係相互重疊於該處的位置中，或可設置於其中它們並不相互重疊於該處的位置中(請參閱第 14 圖)。

具有第 14 圖之結構，在天線區域中之諧振頻率的偏差可保持爲最小值，且增加靜電耐壓的功效可予以改善。

注意的是，第七導電膜 507 的厚度係較佳地比第六導電膜 506 的厚度更大。

此外，可提供第八導電膜 508，該第八導電膜 508 具有其中在該處去除所設置於與天線 311a 重疊之位置中的導電膜之形狀(請參閱第 15 圖)。

做爲第七及第八導電膜的形成方法，可使用圖案係利用金屬罩幕以形成於沈積中之方法；在將導電膜形成於整個表面上之後，藉由光微影術或其類似技術以形成罩幕，且然後，將部分的導電膜選擇性地蝕刻之方法；或其類似方法。

進一步地，第七及第八導電膜之材料係與第一導電膜 501 及第二導電膜 502 之該等材料相似。注意的是，雖然在此實施例中係描繪其中導電膜係設置於絕緣物之外側的實例，但此實施例的結構可使用將導電膜設置於絕緣物之內側。再者，藉由形成複數個島形之導電膜、網狀之導電膜、或其類似物以做為設置在與天線重疊之區域中的導電膜，則電磁波可易於透過狹縫而傳送，且導電膜可設置於其他區域中之整個表面上。

此實施例可以與所有其他的實施例結合。

(實施例 9)

將描繪其中將衝擊擴散層設置於實施例 1 至 8 之中的實例。

針對衝擊擴散層，可使用芳族聚醯胺樹脂、聚乙烯萘二甲酸酯(PEN)樹脂、聚醚砜(PES)樹脂、聚苯硫醚(PPS)樹脂、聚醯亞胺(PI)樹脂、或其類似物。

該衝擊擴散層係較佳地設置，以便與第一絕緣物及第二絕緣物之外側的表面接觸。

也就是說，具有該結構，衝擊擴散層會暴露出，以致可改善外部壓制力的持久性。

注意的是，在如第 12 或 13 圖中之結構的情況中，衝擊擴散層可設置於導電膜與絕緣物之間，或可設置於導電膜之外側的表面上。

尤其，當衝擊擴散層係設置於導電膜之外側的表面上

時，衝擊擴散層會暴露出，以及導電膜並不會暴露出。

然後，因為導電膜係以衝擊擴散層來加以保護，以預防摩擦或其類似者，所以可防止導電層由於摩擦而剝離，此係較佳的。

關於形成方法，熱壓縮可在將衝擊擴散層形成於第一絕緣物及第二絕緣物的表面上之後執行，或該衝擊擴散層可在執行熱壓縮之後形成。

注意的是，在其中在該處將衝擊擴散層設置於導電膜之表面上的情況中，該衝擊擴散層可在形成導電膜之後被設置。

衝擊擴散層可藉由熱壓縮或其類似方法以設置，膜形之衝擊擴散層可藉由使用黏著劑以附著。

此實施例可以與所有其他的實施例結合。

(實施例 10)

在此實施例中，將敘述半導體裝置之電路及其操作的實例。

具有無需接點以通訊資料之功能的半導體裝置 800 包含高頻電路 810，電源供應電路 820，重設電路 830，時脈產生電路 840，資料解調電路 850，資料調變電路 860，控制另一電路的控制電路 870，記憶體電路 880，及天線 890(請參閱第 18 圖)。

高頻電路 810 係接收來自天線 890 之信號，且自天線 890 輸出所接收自資料調變電路 860 之信號的電路。

電源供應電路 820 係由所接收之信號以產生電源供應電位的電路。

重設電路 830 係產生重設信號 831 的電路。

時脈產生電路 840 係依據由天線 890 所輸入之接收的信號以產生各式各樣之時脈信號 841 的電路。

資料解調電路 850 係解調變所接收的信號，且輸出解調的信號 851 至控制電路 870 的電路。

資料調變電路 860 係調變接收自控制電路 870 之信號的電路。

此外，該控制電路 870 包含例如，碼提取電路 910，碼決定電路 920，CRC 決定電路 930，及輸出單元電路 940。

注意的是，碼提取電路 910 係提取所傳送至控制電路 870 之指令中所包含的複數個碼之各者的電路。

碼決定電路 920 係藉由比較所提取的碼與對應於參考值的碼，以決定指令之內容的電路。

CRC 決定電路 930 係依據所決定的碼以偵測傳送誤差或其類似物之存在或缺席的電路。

接著，將敘述上述之半導體裝置的操作之實例。

首先，無線電信號係由天線 890 所接收。

無線電信號係透過高頻電路 810 以傳送至電源供應電路 820，且產生高電源供應電位(下文中稱為 VDD821)。

VDD821 係施加至半導體裝置 800 中所包含的各個電路。

此外，將透過高頻電路 810 以傳送至資料解調電路 850 的信號解調變，而稱為解調的信號。

進一步地，透過高頻電路 810 以通過重設電路 830 和時脈產生電路 840 的信號，及解調的信號係傳送至控制電路 870。

傳送至控制電路 870 的信號係由碼提取電路 910、碼決定電路 920、CRC 決定電路 930、及其類似電路所分析。

然後，根據所分析的信號，將儲存於記憶體電路 880 中之半導體裝置中的資訊輸出。

所輸出之半導體裝置中的資訊係透過輸出單元電路 940 以編碼。

進一步地，所編碼之半導體裝置 800 中的資訊通過資料調變電路 860，且然後，由天線 890 所傳送，以成為無線信號。

注意的是，低電源供應電位(下文中稱為 VSS)係共用於該半導體裝置 800 中所包含的複數個電路之中，且該 VSS 可予以設定為 GND。

此實施例可以與所有其他的實施例結合。

(實施例 11)

例如，可將用以在實施例 1 至 10 中透過天線以執行無線通訊之半導體裝置(亦稱為 RFID 標籤，無線標籤，IC 晶片，無線晶片，無接點信號處理裝置，或半導體積體電

路晶片)附著至產品或生物(例如，人類、動物、或植物)的表面，或嵌入於產品或生物(例如，人類、動、或植物)的內部。

藉由使用用以透過天線以執行無線通訊之半導體裝置，無接點之資訊管理變成可行。

無接點之資料的通訊通向其中使用者可隨時且隨處地使用資訊通訊技術於該處的環境(無所不在的計算)。

此實施例可以與所有其他的實施例結合。

[實例 1]

爲了要證明防備靜電放電之對策的功效，執行ESD(靜電放電)的測量。

ESD的測量係執行如下。

首先，將鋁板放置於玻璃基板(0.5 奈米厚)之上；然後，將導電片放置於該鋁板之上，且將取樣放置於該導電片之上。

接著，從該取樣(晶片)的上面，藉由使用ESD測試器(由TAKAYA公司所製造，用以估算簡單的回應)以施加預定的電壓。

其次，將施加預定電壓之取樣(晶片)的電力移開一分鐘。

之後，決定所移開電力之取樣(晶片)是否操作。

然後，藉由自1kV至15kV來增加該預定的電壓，測量取樣(晶片)無法操作時之電壓。

此外，該測量係執行於二情況中：其中自取樣(晶片)的正面(天線側)來施加電壓於該處的情況，以及其中自取樣(晶片)的背面(薄膜電晶體側)來施加電壓於該處的情況。

注意的是，所決定的是，在施加 15kV 的電壓之後所操作的取樣(晶片)至少具有 15kV 或更高的靜電耐壓。

在此，將敘述其上執行測量的取樣。

(比較結構：其中並未設置用於防備靜電放電之對策的導電膜於該處之結構)

做為比較結構，係使用其中設置第一絕緣物 11；包含薄膜電晶體之電路 12，係設置於第一絕緣物 11 之上；天線 13，係設置於包含薄膜電晶體之電路 12 上，且電性連接至包含薄膜電晶體之電路 12；保護膜 14(氮化矽膜)，係設置於天線 13 之上；以及第二絕緣物 15，係設置於保護膜 14 之上的結構(請參閱第 17A 圖)。

在該比較結構中，並未設置用於防備靜電放電之對策的導電膜。

注意的是，做為第一絕緣物及第二絕緣物之各者，係使用其係其中纖維體(玻璃纖維)以有機樹脂(溴化之環氧樹脂)浸漬之結構體的預浸物(20 微米厚)。

將敘述所製造出之取樣如下。

(第一結構：其中用於防備靜電放電之對策的導電膜係僅設置於正面側(天線側)之結構)

做為第一結構，係使用其中用於防備靜電放電之對策的導電膜 16 僅設置於比較結構之正面側(天線側)的結構(請參閱第 17B 圖)。

第一結構之薄膜電晶體的結構，電路的結構，天線的形狀，製造材料，及其類似者係與比較結構之該等者相同。

形成其中將 10 奈米厚之鈦(Ti)膜形成為導電膜的取樣。

(第二結構：其中用於防備靜電放電之對策的導電膜係僅設置於背面側(薄膜電晶體側)之結構)

做為第二結構，係使用其中用於防備靜電放電之對策的導電膜 17 僅設置於比較結構之背面側(薄膜電晶體側)的結構(請參閱第 17C 圖)。

第二結構之薄膜電晶體的結構，電路的結構，天線的形狀，製造材料，或其類似者係與比較結構之該等者相同。

形成其中將 10 奈米厚之鈦(Ti)膜形成為導電膜的取樣。

(第三結構：其中用於防備靜電放電之對策的導電膜係設置於正面側(天線側)及背面側(薄膜電晶體側)的結構(並不提供頂部與底部之間的導通))

做為第三結構，係使用其中用於防備靜電放電之對策的導電膜 18 及導電膜 19 係設置於比較結構之正面側(天線側)及背面側(薄膜電晶體側)之結構(請參閱第 17D 圖)。

第三結構之薄膜電晶體的結構，電路的結構，天線的形狀，製造材料，及其類似者係與比較結構之該等者相同。

注意的是，在正面側(天線側)之導電膜與在背面側(薄膜電晶體側)之導電膜係相互電性隔離。

形成其中將 10 奈米厚之鈦(Ti)膜形成爲導電膜的取樣，以及形成其中將包含氧化矽之 10 奈米厚的銦錫氧化物(ITO(包含 SiO_2))膜形成爲導電膜的取樣。

(第四結構：其中用於防備靜電放電之對策的導電膜係設置於正面側(天線側)及背面側(薄膜電晶體側)的結構(提供頂部與底部之間的導通))

做爲第四結構，藉由設置用於防備靜電放電之對策的導電膜於比較結構之正面側(天線側)及背面側(薄膜電晶體側)，且相互電性連接該等導電膜，而使用其中第一絕緣物 11、包含薄膜電晶體之電路 12、天線 13、保護膜 14、及第二絕緣物 15 係由導電膜 20 所包圍的結構(請參閱第 17E 圖)。

第四結構之薄膜電晶體的結構，電路的結構，天線的形狀，製造材料，及其類似者係與比較結構之該等者相同。

注意的是，在正面側(天線側)之導電膜與在背面側(薄膜電晶體側)之導電膜係相互電性連接。

形成其中將 10 奈米厚之鈦(Ti)膜形成爲導電膜的取樣，形成其中將包含氧化矽之 10 奈米厚的銦錫氧化物

(ITO(包含 SiO_2))膜形成爲導電膜的取樣，以及形成其中將包含氧化矽之 100 奈米厚的銦錫氧化物 (ITO(包含 SiO_2))膜形成爲導電膜的取樣。

(第五結構：其中用於防備靜電放電之對策的導電膜係設置於絕緣物之內側的正面側(天線側)及背面側(薄膜電晶體側)的結構)

做爲第五結構，係使用其中用於防備靜電放電之對策的導電膜 21 及 22 係設置於比較結構之絕緣物的內側之結構。特定地，導電膜 21 係設置於第一絕緣物與包含薄膜電晶體的電路之間，以及導電膜 22 係設置於第二絕緣物與保護膜之間(請參閱第 17F 圖)。

第五結構之薄膜電晶體的結構，電路的結構，天線的形狀，製造材料，或其類似者係與比較結構之該等者相同。

注意的是，在正面側(天線側)之導電膜與在背面側(薄膜電晶體側)之導電膜係相互電性連接。

形成其中將包含氧化矽之 10 奈米厚的銦錫氧化物 (ITO)(包含 SiO_2))膜形成爲導電膜的取樣。

(第六結構：其中用於防備靜電放電之對策的導電膜僅設置於絕緣物之內側的正面側(天線側))

做爲第六結構，係使用其中用於防備靜電放電之對策的導電膜 23 係設置於比較結構之絕緣物的內側之結構。特定地，導電膜 23 係設置於第二絕緣物與保護膜之間(請參閱第 17G 圖)。

第六結構之薄膜電晶體的結構，電路的結構，天線的形狀，製造材料，及其類似者係與比較結構之該等者相同。

形成其中將包含氧化矽之 10 奈米厚之銦錫氧化物 (ITO(包含 SiO_2)) 膜形成為導電膜的取樣。

(測量結果及考慮)

比較結構及第一至第六結構的測量結果係描繪於第 19 圖之中。

注意的是，比較結構的結果係四個取樣之平均值，第一至第六結構的結果各係五個取樣之平均值。

當將比較結構的結果與第一至第六結構之各者的結果相互比較時，所發現到的是，靜電耐壓係相對於自其上設置用於防備靜電放電之導電膜的表面之電壓施加而增加。

因此，呈現明顯的是，靜電耐壓會由於設置導電膜而增加。

所以，在可傳送無線電波至諸如 IC 卡的相對表面及自諸如 IC 卡的相對表面接收無線電波之半導體裝置的情況中，較佳地，導電膜係設置於正面及背面二者之上。

不用多說地，因為即使在其中導電膜係僅設置於單一表面上的情況中亦具有增加靜電耐壓的功效，所以本發明並未受限於其中導電膜係設置於正面及背面二者之上的情況。

此外，從比較結構(第 17A 圖)、第一結構(第 17B

圖)、及第六結構(第 17G 圖)可瞭解的是，各個晶片具有較低的靜電耐壓於背面側(薄膜電晶體側)。

針對此之理由在於，晶片會因為使用於電路之薄膜電晶體或導線受到靜電所損壞而無法操作之緣故。

因此，在其中導電膜係僅設置於單一表面上的情況中，較佳地，將該導電膜設置於背面側(薄膜電晶體側)。

此外，從比較結構(第 17A 圖)、第五結構(第 17F 圖)、及第六結構(第 17G 圖)可瞭解的是，即使在其中導電膜係設置於絕緣物之內側的情況中亦具有增加靜電耐壓的功效。

進一步地，因為包含氧化矽之銦錫氧化物膜及鈦膜各具有增加靜電耐壓的功效，所以可瞭解的是，任何導電膜均具有增加靜電耐壓的功效，而不拘於材料。

再者，在第四結構(第 17E 圖)中，增加靜電耐壓之功效係進一步改善於其中使在該處之導電膜的厚度變大的情況中(在其中使在該處之導電膜的電阻值變低的情況中)。

因此，可瞭解的是，增加靜電耐壓之功效係進一步改善於其中在該處之導電膜的電阻值變低的情況中。

此外，第四結構(第 17E 圖)及第五結構(第 17F 圖)之靜電耐壓係比其他的結構之靜電耐壓更高。其他的結構之靜電耐壓的平均值係在一位數之中(低於 10kV)；然而，該等結構(第四及第五)之靜電耐壓的平均值係在二位數之中(高於 10kV)。

此點可藉由電介質偏極化之考慮以解說。

也就是說，此實例之各個取樣包含第一絕緣物及第二絕緣物。

所以，由於電介質偏極化係產生於當第一絕緣物或第二絕緣物的表面之一者被充電時，該等表面之另一者會被充電至與該等表面之該一者的極性相反之極性。

然後，因為當產生電介質偏極化時，電流會流至第一絕緣物與第二絕緣物之間所設置的電路，所以在某些情況中，該電路會由靜電所損壞。

相反地，具有如第四結構(第 17E 圖)及第五結構(第 17F 圖)之其中在正面上的導電膜與在背面上的導電膜係相互電性連接之結構，則在正面上的導電膜之電位及在背面上的導電膜之電位會保持在相同的位準。

因而，在其中在正面上的導電膜與在背面上的導電膜係相互電性連接之結構中，即使當第一絕緣物或第二絕緣物的表面之一者被充電時，該等表面之另一者會被充電至該等表面之該一者相同的電位。

因此，因為在第四結構(第 17E 圖)及第五結構(第 17F 圖)中可降低由於電介質偏極化所造成之靜電放電的不利效應，所以當與其他的結構相比較時，可進一步增加靜電耐壓。

注意的是，不用多說地，本發明並未受限於此實例之該等結構。

注意的是，在第四結構中，所有週邊的表面係由導電膜所包圍，如第 17E 圖中所描繪地；然而，此實例之結果

呈現明顯的是，任何結構均可降低電介質偏極化之不利效應，只要其係其中在正面上的導電膜與在背面上的導電膜係相互電性連接的結構即可。

如上述，本發明人能自此實例之實驗結構獲得新穎的發現。

[實例 2]

在實例 1 之中，所敘述的是，靜電耐壓之增加功效係藉由使導電膜的厚度變大而改善。

另一方面，由於導電膜之厚度增加所導致之電路諧振頻率的改變會是問題。

也就是說，無線晶片係藉由來自外面之具有某一頻率的無線電波之輸入而操作。

此外，當電路的諧振頻率係與自外面所輸入之無線電波的頻率相似時，無線晶片易於操作。

相反地，當電路的諧振頻率與自外面所輸入之無線電波的頻率並不相似時，則無線晶片不易操作。

進一步地，諧振頻率可由設計者依據天線之繞組的數目或電路設計而予以設定。

因而，若實際的諧振頻率由於設置導電膜而自設計者所設定之諧振頻率偏差時，無線晶片之性能會減低。

所以，在此實施例中，將檢驗由於導電膜的厚度不同之諧振頻率上的不利效應。

做為實例，係形成實例 1 中之比較結構的取樣，實例

1 中的第四結構(第 17E 圖)中之其中形成包含氧化矽的 10 奈米厚之銦錫氧化物(ITO(包含 SiO_2))膜的取樣，以及實例 1 中的第四結構中之其中形成包含氧化矽的 100 奈米厚之銦錫氧化物(ITO(包含 SiO_2))膜的取樣。

注意的是，該等取樣係形成使得除了導電膜的結構及厚度之外的結構均相同。

測量結果如下。

在其中並未設置導電膜於該處之比較結構(第 17A 圖)的實例中，諧振頻率係 15.5MHz。

在其中導電膜之厚度係 10 奈米於第四結構(第 17E 圖)中的實例之中，諧振頻率係 14.3MHz。

在其中導電膜之厚度係 100 奈米於第四結構(第 17E 圖)中的實例之中，諧振頻率係 13.0MHz。

從上述結果所發現的是，當導電膜的厚度變大時，諧振頻率的偏差會變大。

爲了要改善靜電放電之防止功效且降低諧振頻率的不利效應，可自此實例之結果提出其中，在與天線重疊的區域中之導電膜的厚度係製成比其他區域中之導電膜的厚度更小的結構(請參閱第 14 圖)。

選擇性地，可將與天線重疊的區域中之導電膜去除(請參閱第 15 圖)。

注意的是，在其中將導電膜去除於該處的情況中，電荷會更可能地局部累積於該區域中；因此，如第 14 圖中所描繪地，較佳地，將薄的導電膜設置於與天線重疊的區

域中。

選擇性地，可將導電膜設置於天線與包含薄膜電晶體的電路之間(請參閱第 11 圖)。

此申請案係根據 2008 年 9 月 18 日在日本專利局所申請之日本專利申請案序號 2008-239078，及 2008 年 9 月 18 日在日本專利局所申請之日本專利申請案序號 2008-239075，該等申請案的全部內容係結合於本文，以供參考之用。

【符號說明】

- 11，201：第一絕緣物
- 12：包含薄膜電晶體之電路
- 13，311a，890：天線
- 14，204：保護膜
- 15，205：第二絕緣物
- 16～23，206～212：導電膜
- 101，109，314，316，401：有機樹脂
- 102，110，313，315，400：纖維體
- 103，501：第一導電膜
- 104，304：第一絕緣膜
- 105：包含具有薄膜電晶體之電路的層
- 106，203，311：包含天線的層
- 107，312：第二絕緣膜
- 108，502：第二導電膜

- 111, 112, 317 : 導體
- 202 : 包含在基底絕緣膜上之電路的層
- 300 : 基板
- 301, 303 : 絕緣膜
- 302 : 金屬膜
- 305, 306 : 薄膜電晶體
- 305a, 306a : 半導體層
- 305b, 306b : 閘極絕緣膜
- 305c, 306c : 閘極電極
- 305d, 305e, 306d, 306e : 側壁
- 307 : 第一層間絕緣膜
- 308 : 第二層間絕緣膜
- 309a~309d : 導線
- 310 : 第三層間絕緣膜
- 311b : 導線部分
- 318 : 第四層間絕緣膜
- 503 : 第三導電膜
- 504 : 第四導電膜
- 505 : 第五導電膜
- 506 : 第六導電膜
- 507 : 第七導電膜
- 508 : 第八導電膜
- 800 : 半導體裝置
- 810 : 高頻電路

820：電源供應電路

830：重設電路

840：時脈產生電路

850：資料解調電路

860：資料調變電路

870：控制電路

880：記憶體電路

申請專利範圍

1.一種半導體裝置，包括：

第一絕緣物；

在該第一絕緣物上方的電晶體；

在該電晶體上方的第一導電層；

在該第一導電層上方且可作為天線的功能的第二導電層；及

在該第二導電層上方的第二絕緣物。

2.一種半導體裝置，包括：

第一絕緣物；

在該第一絕緣物上方的電晶體；

在該電晶體上方的第一導電層；

在該第一導電層上方的具有特定形狀的第二導電層；
及

在該第二導電層上方的第二絕緣物，

其中，該特定形狀具有直線形狀、彎曲形狀、彎折形狀、線圈形狀及帶狀形狀中的至少之任一形狀。

3.如申請專利範圍第 1 或 2 項之半導體裝置，還包括：

在該電晶體與該第一絕緣物之間的第三導電層。

4.如申請專利範圍第 3 項之半導體裝置，

其中，該第一導電層與該第三導電層電連接。

5.如申請專利範圍第 1 或 2 項之半導體裝置，

其中，該電晶體為剝離電路所具有的電晶體。

6.如申請專利範圍第 1 或 2 項之半導體裝置，

其中，該第一絕緣物具有第一有機樹脂及第一纖維體，及

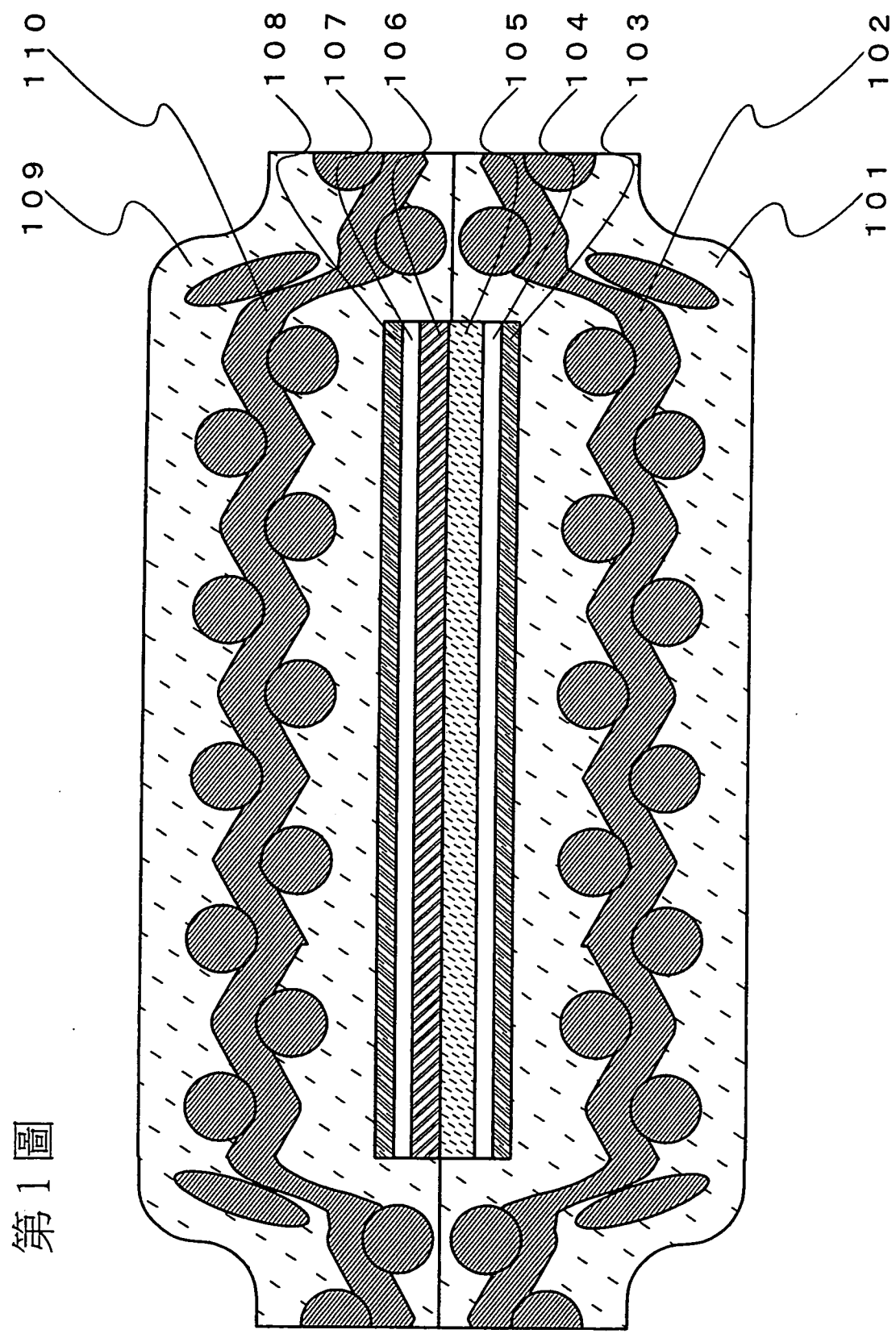
其中，該第二絕緣物具有第二有機樹脂及第二纖維體。

7.如申請專利範圍第 6 項之半導體裝置，

其中，該第一有機樹脂中有複數第一導電粒子，及

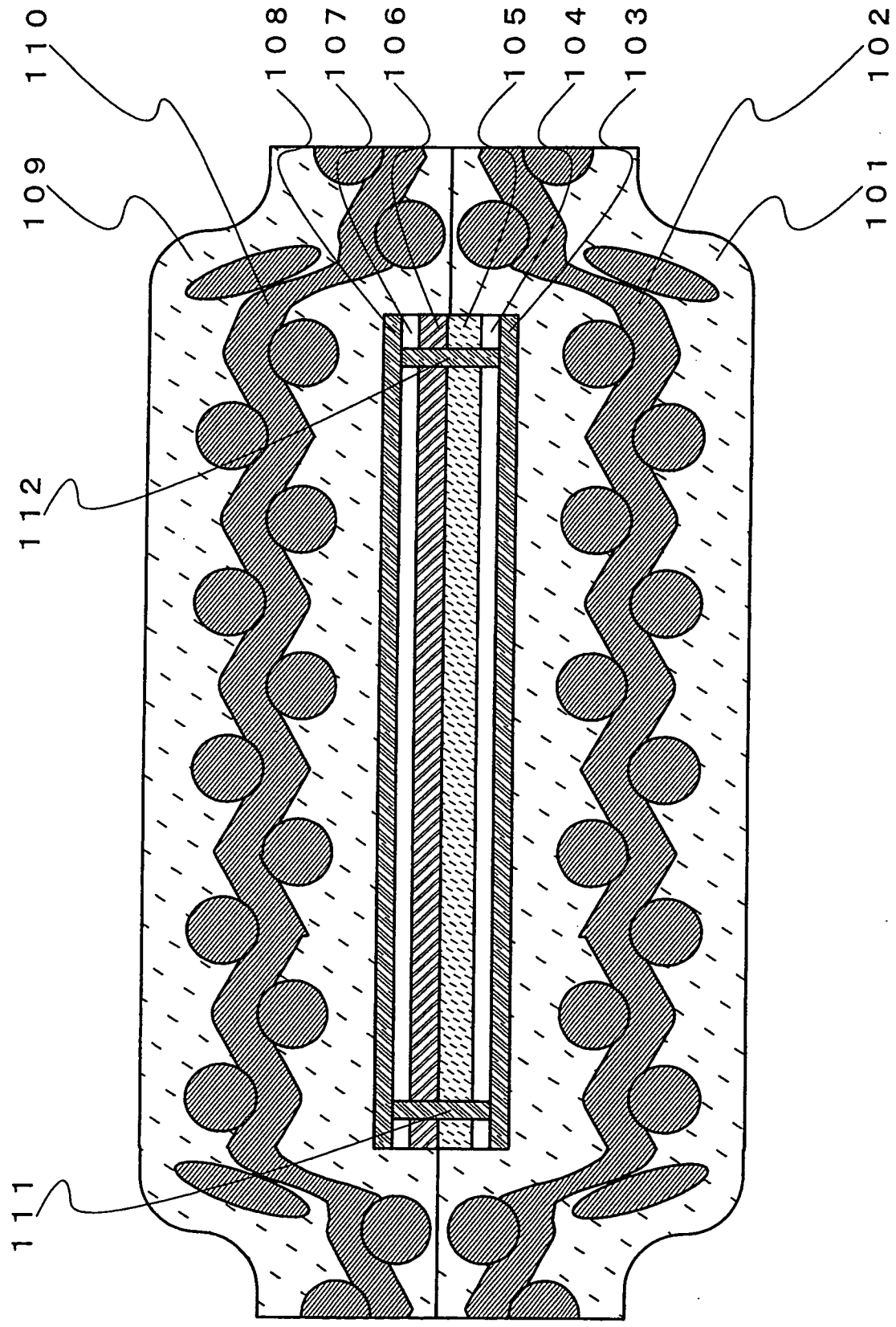
其中，該第二有機樹脂中有複數第二導電粒子。

圖式

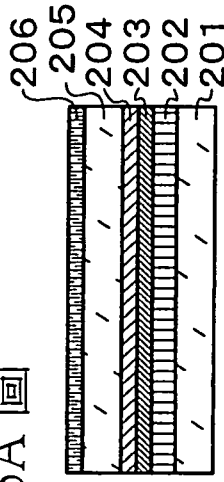


第1圖

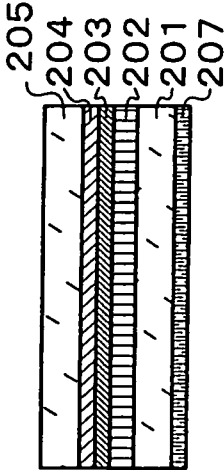
第2圖



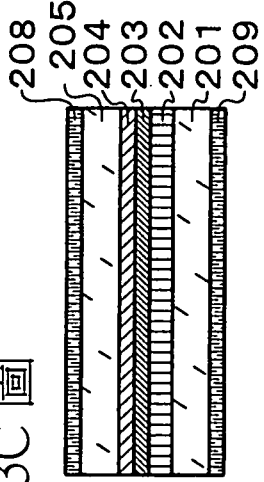
第3A圖



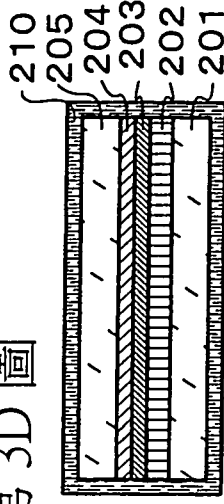
第3B圖



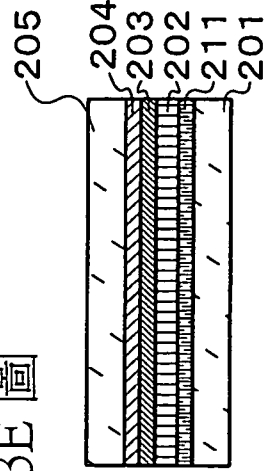
第3C圖



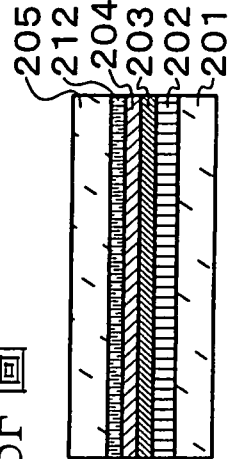
第3D圖



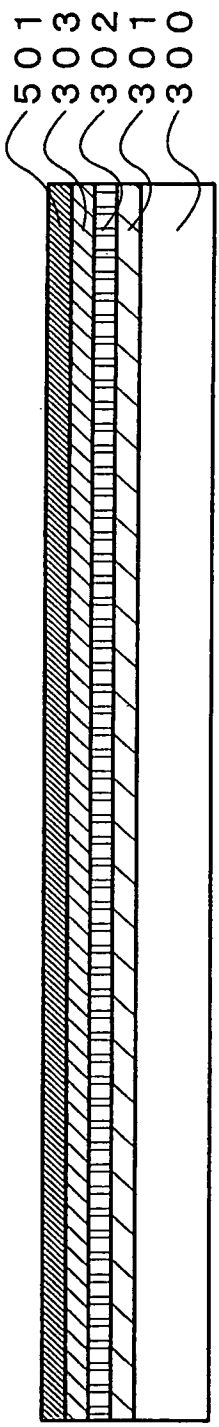
第3E圖



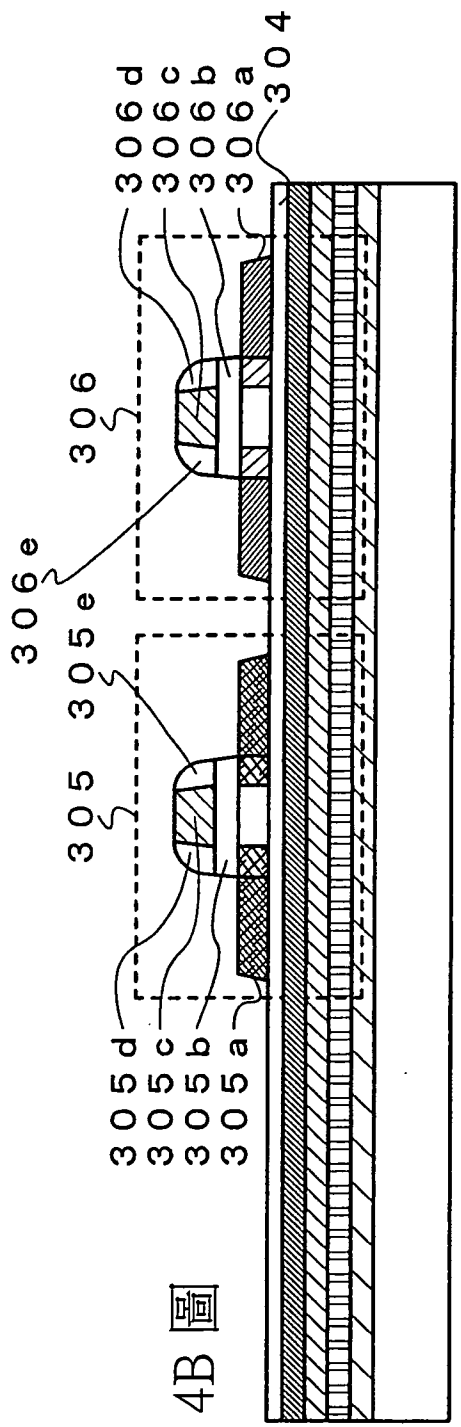
第3F圖



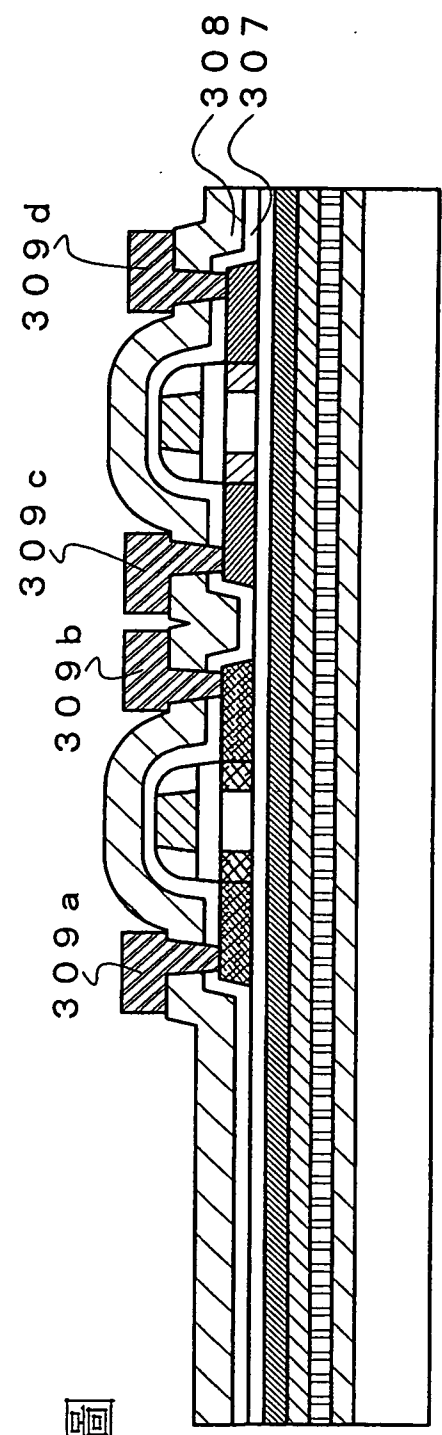
第4A圖



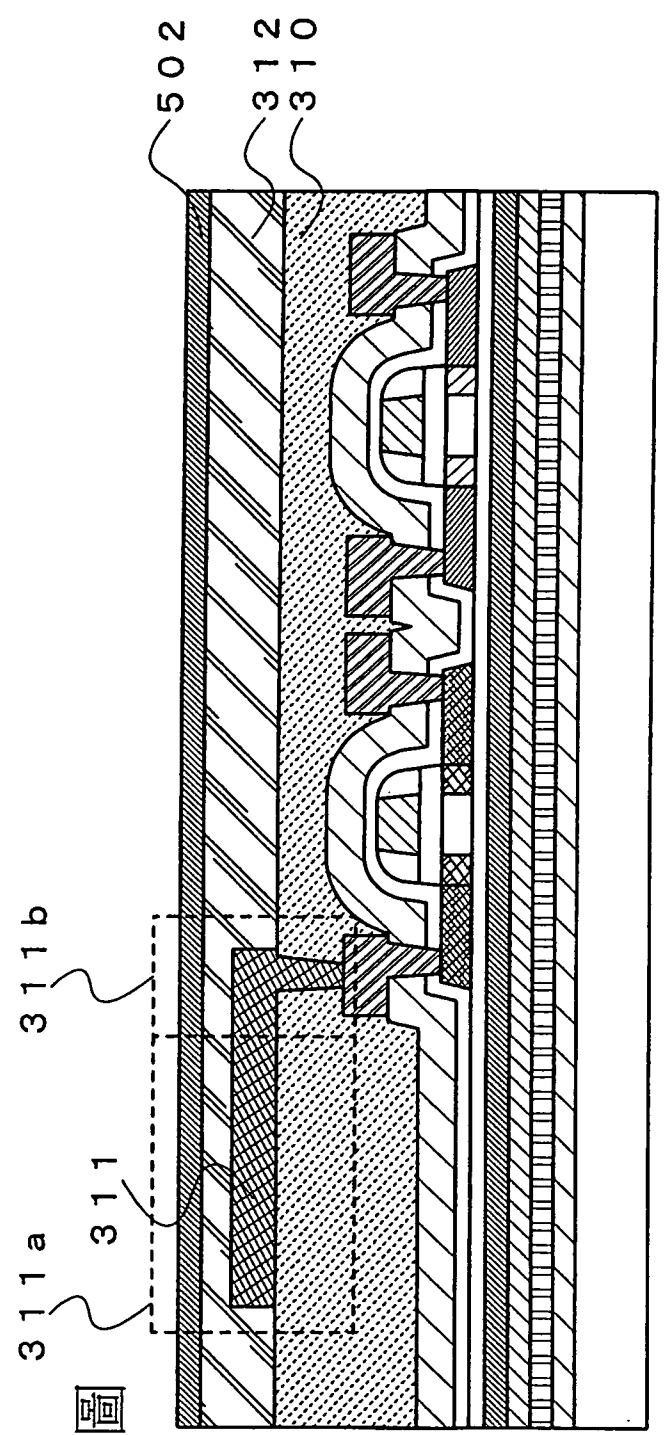
第4B圖



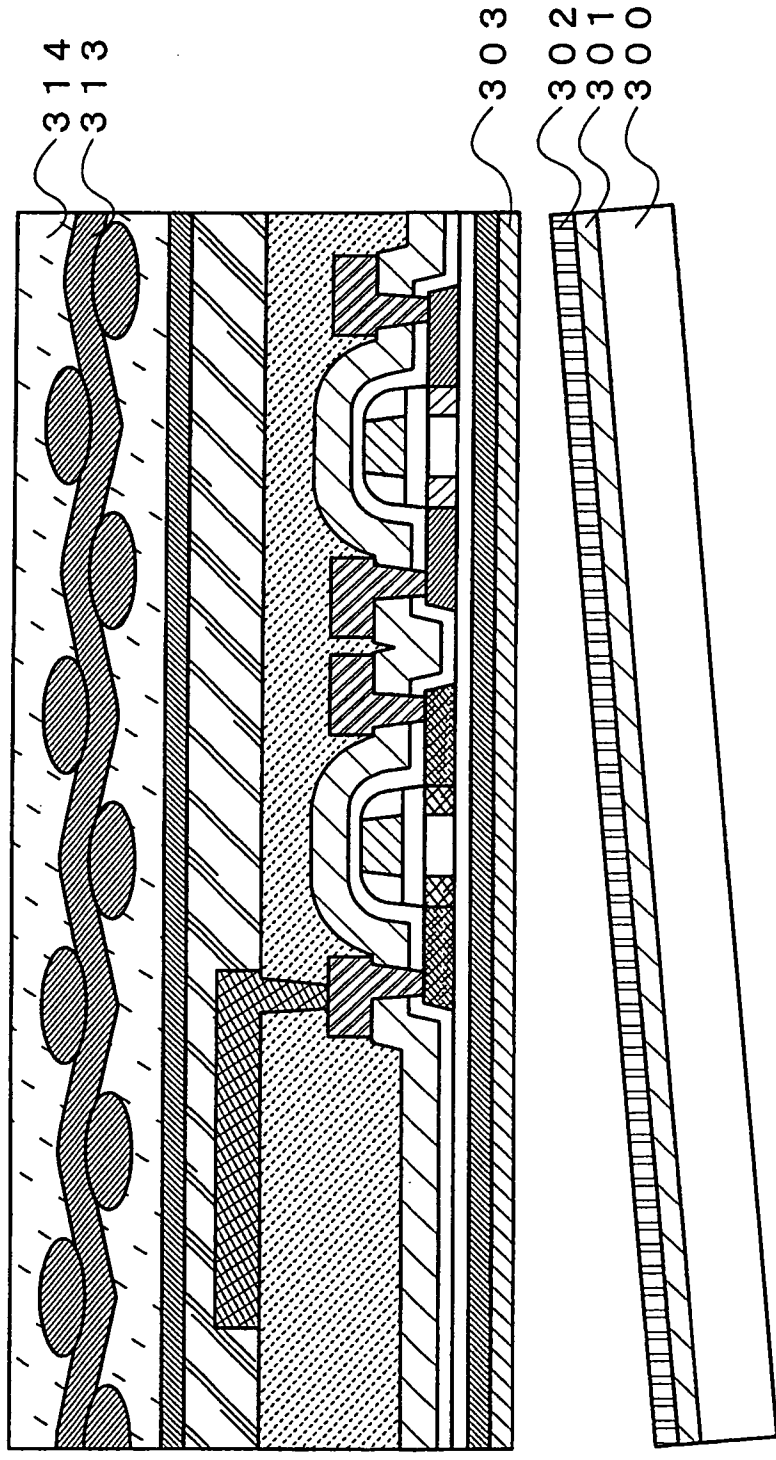
第5A圖



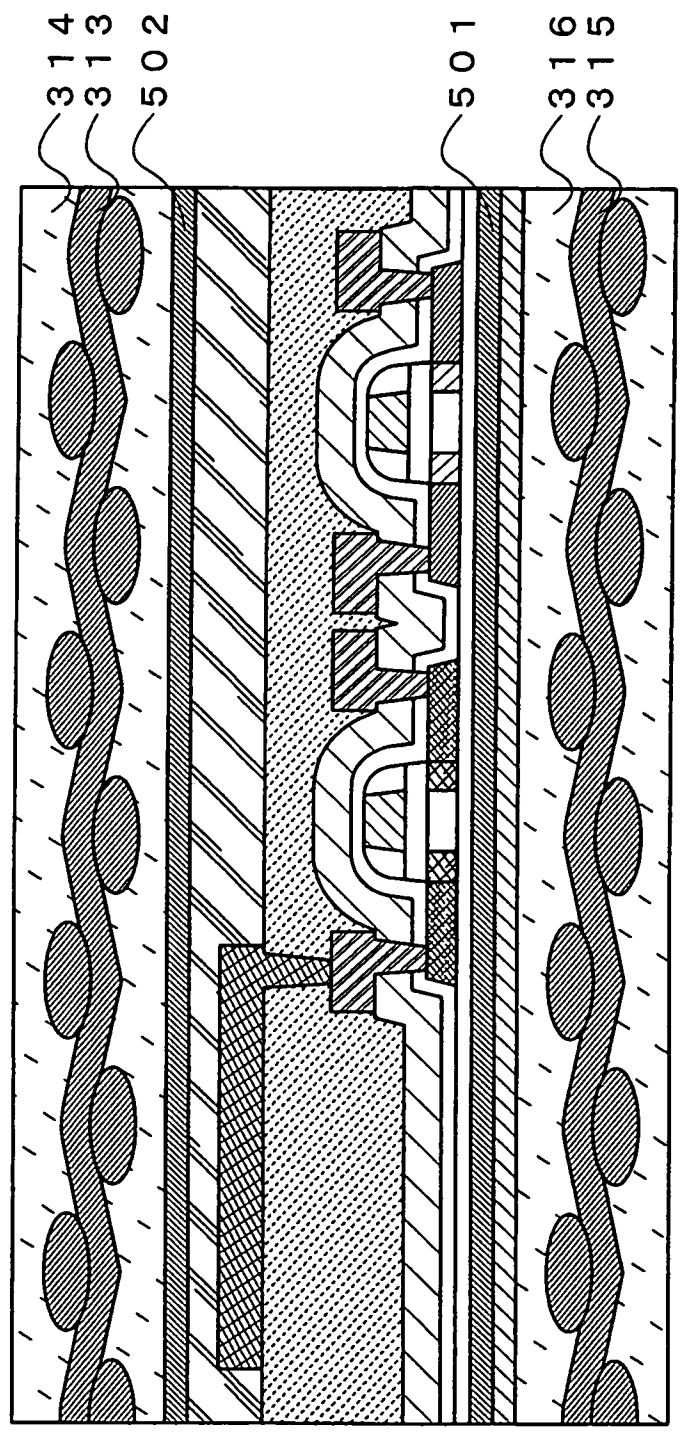
第5B圖



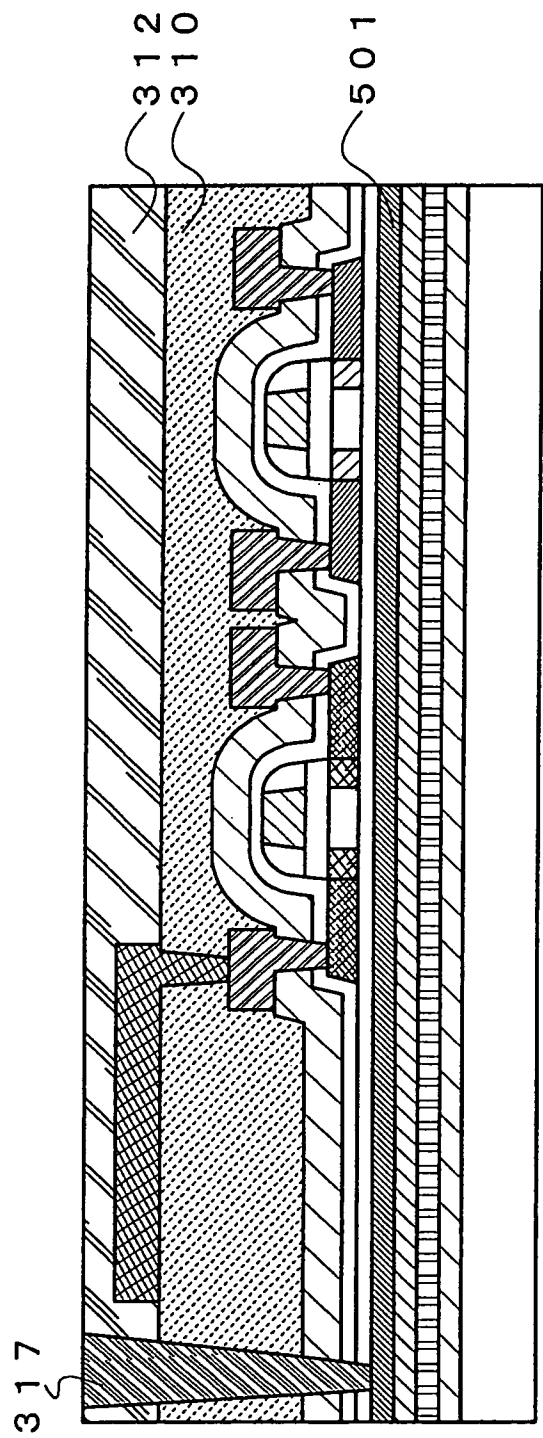
第6圖



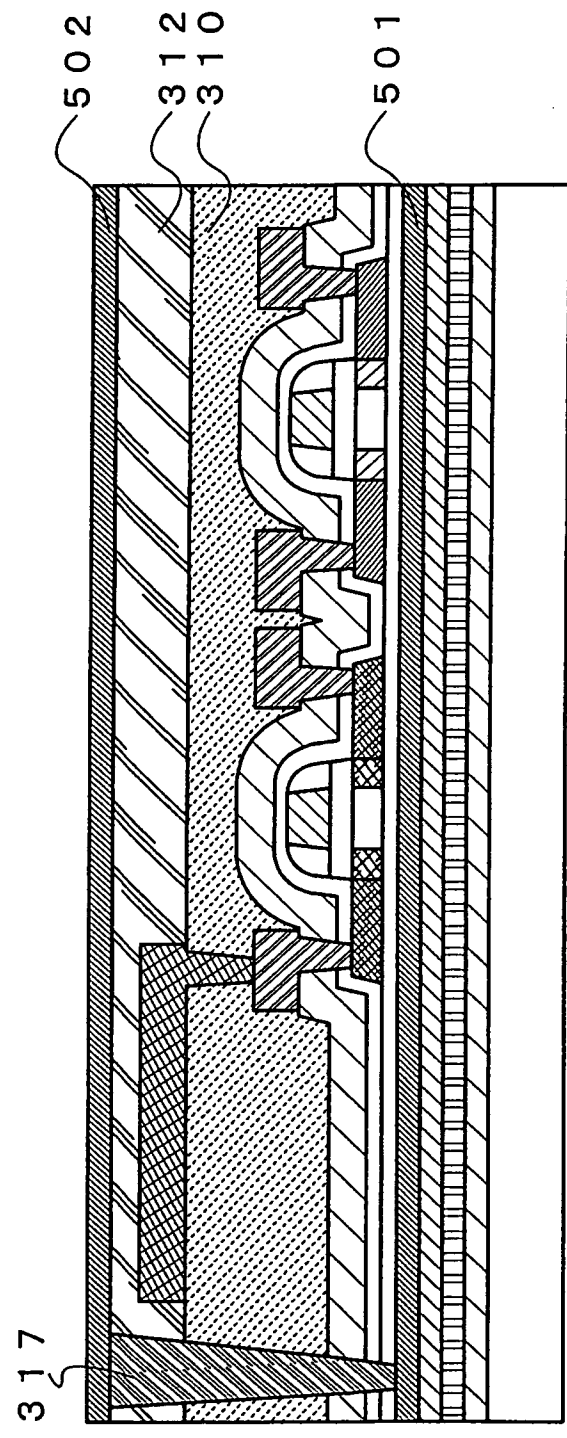
第7圖



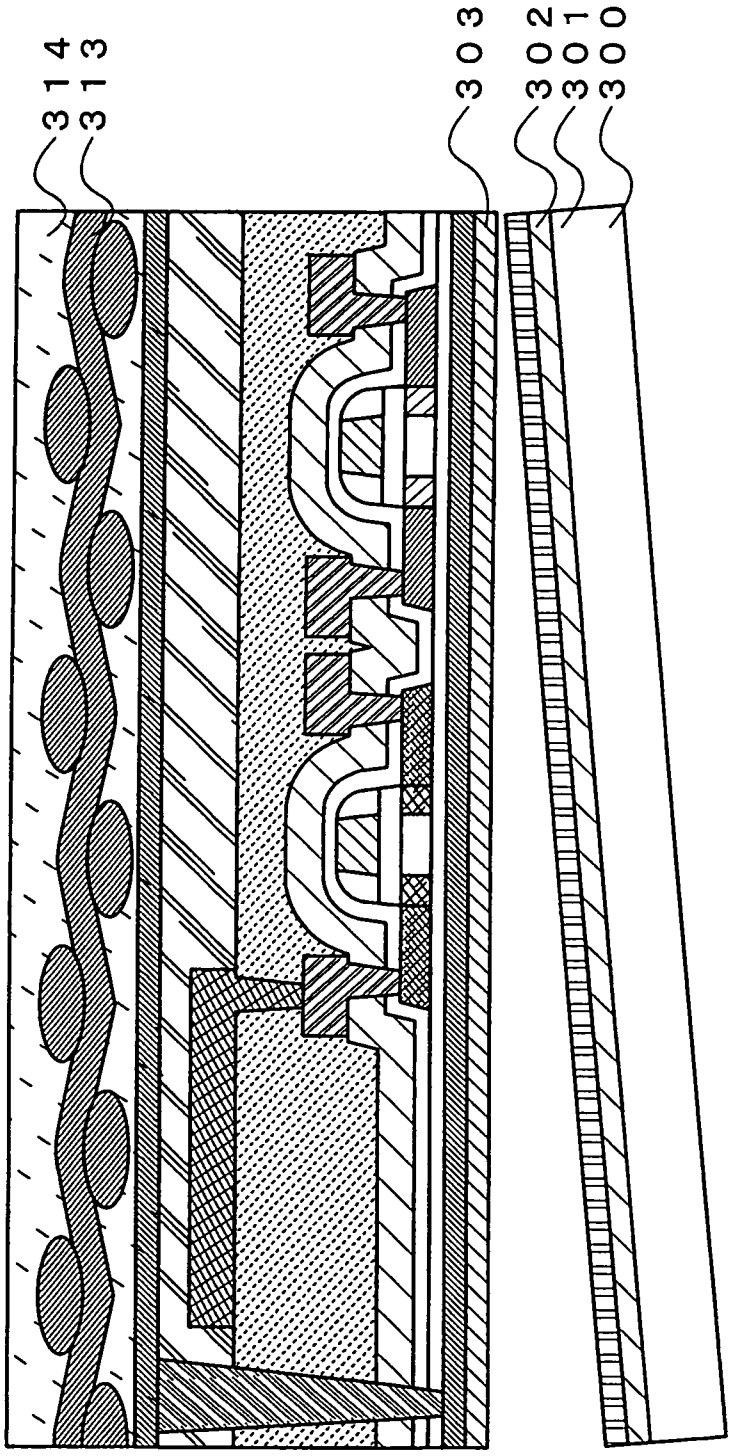
第8A圖



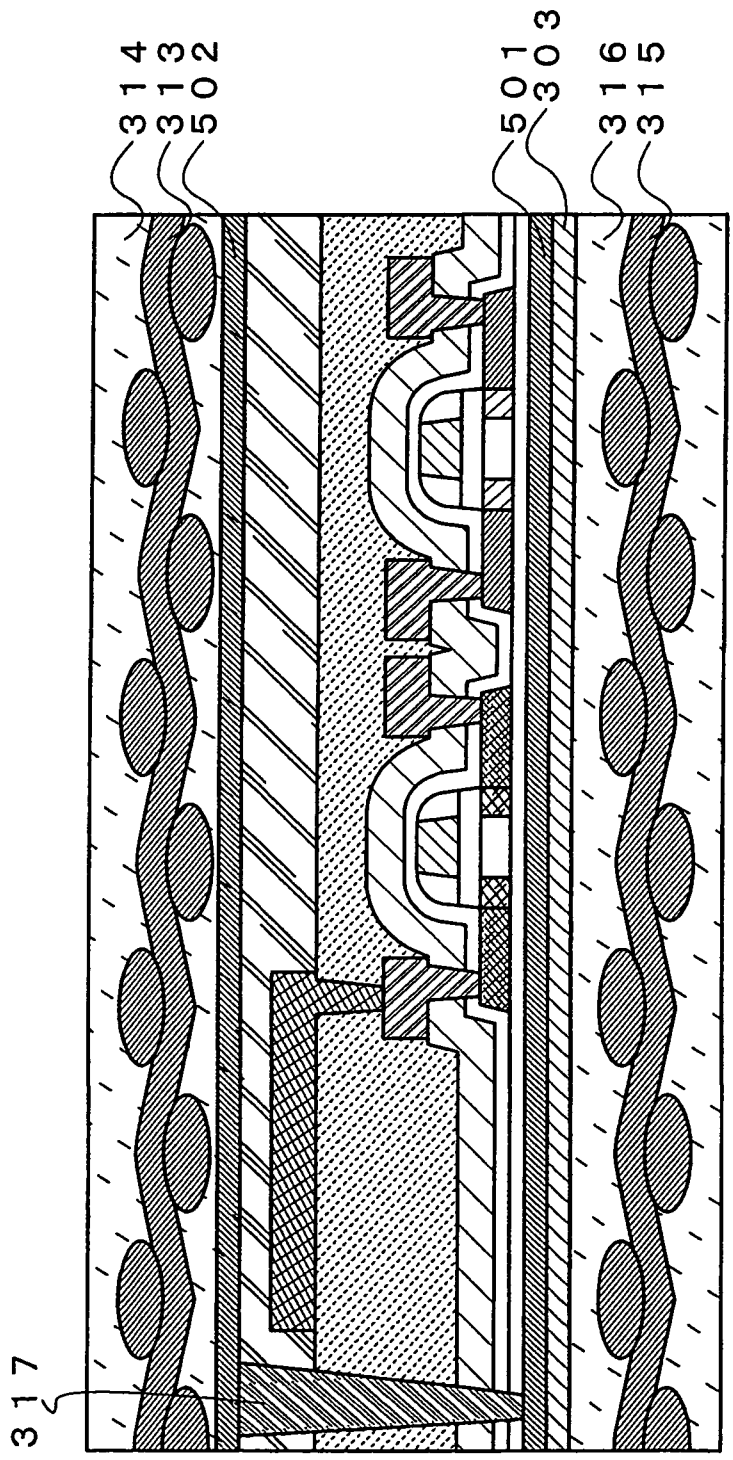
第8B圖



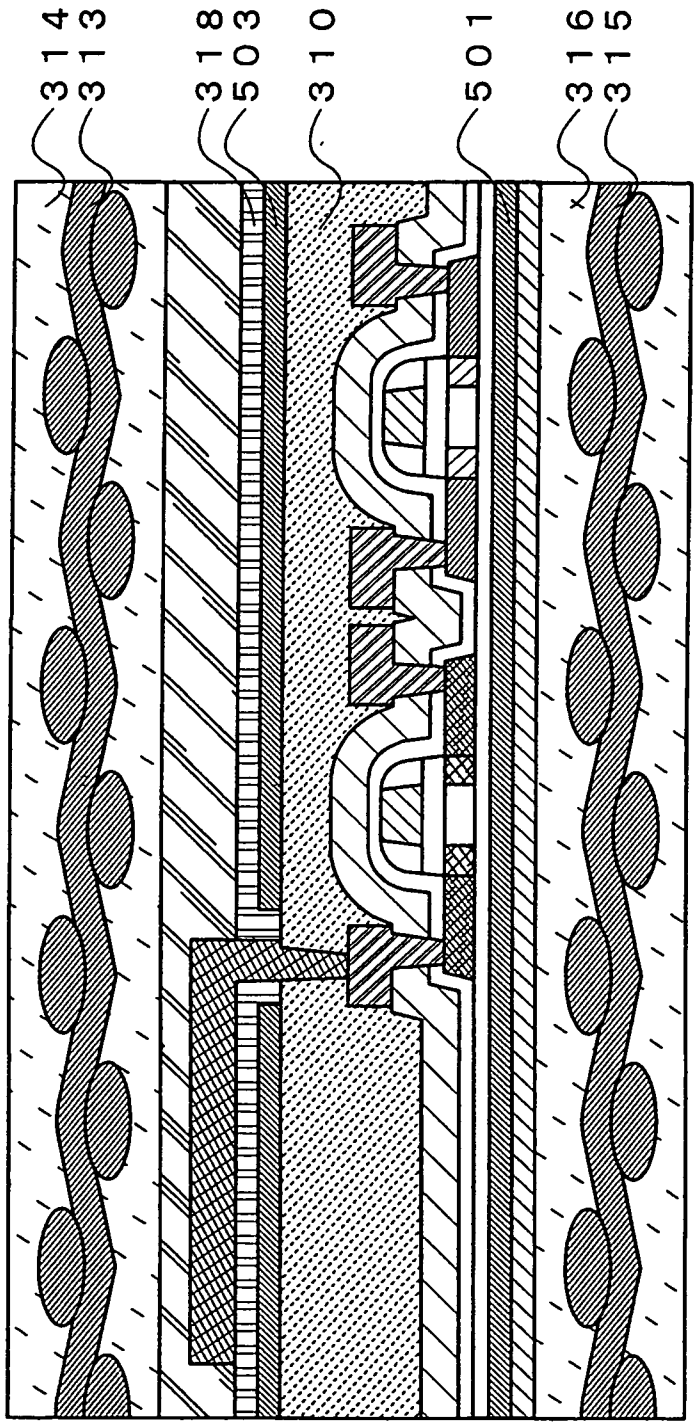
第9圖



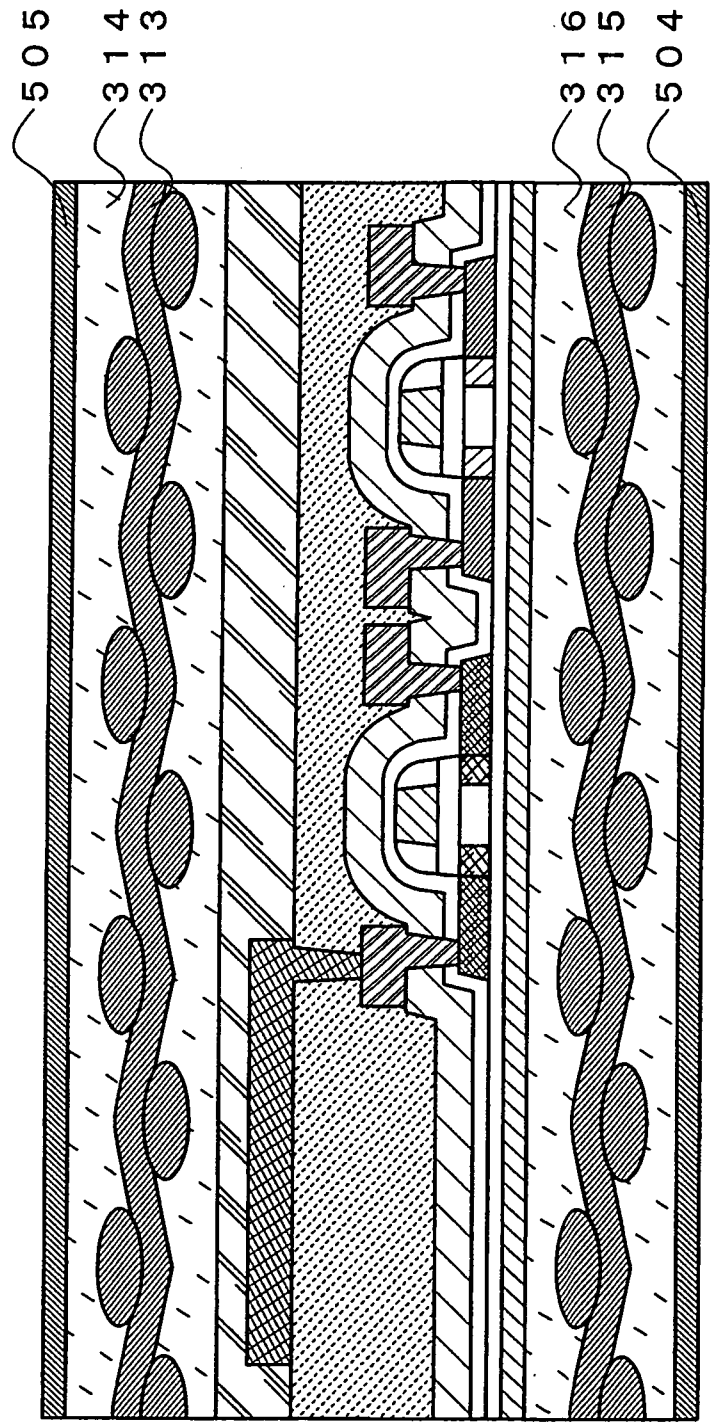
第10圖



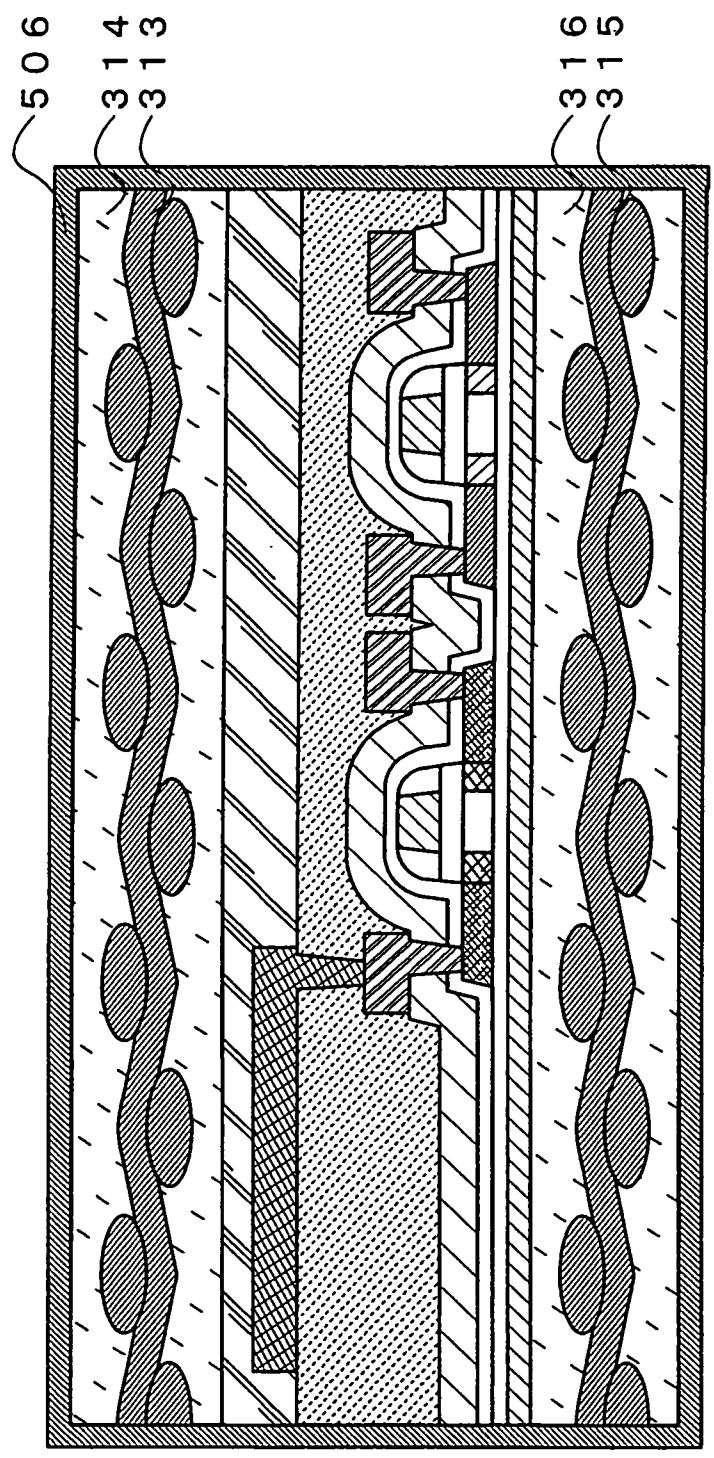
第11圖



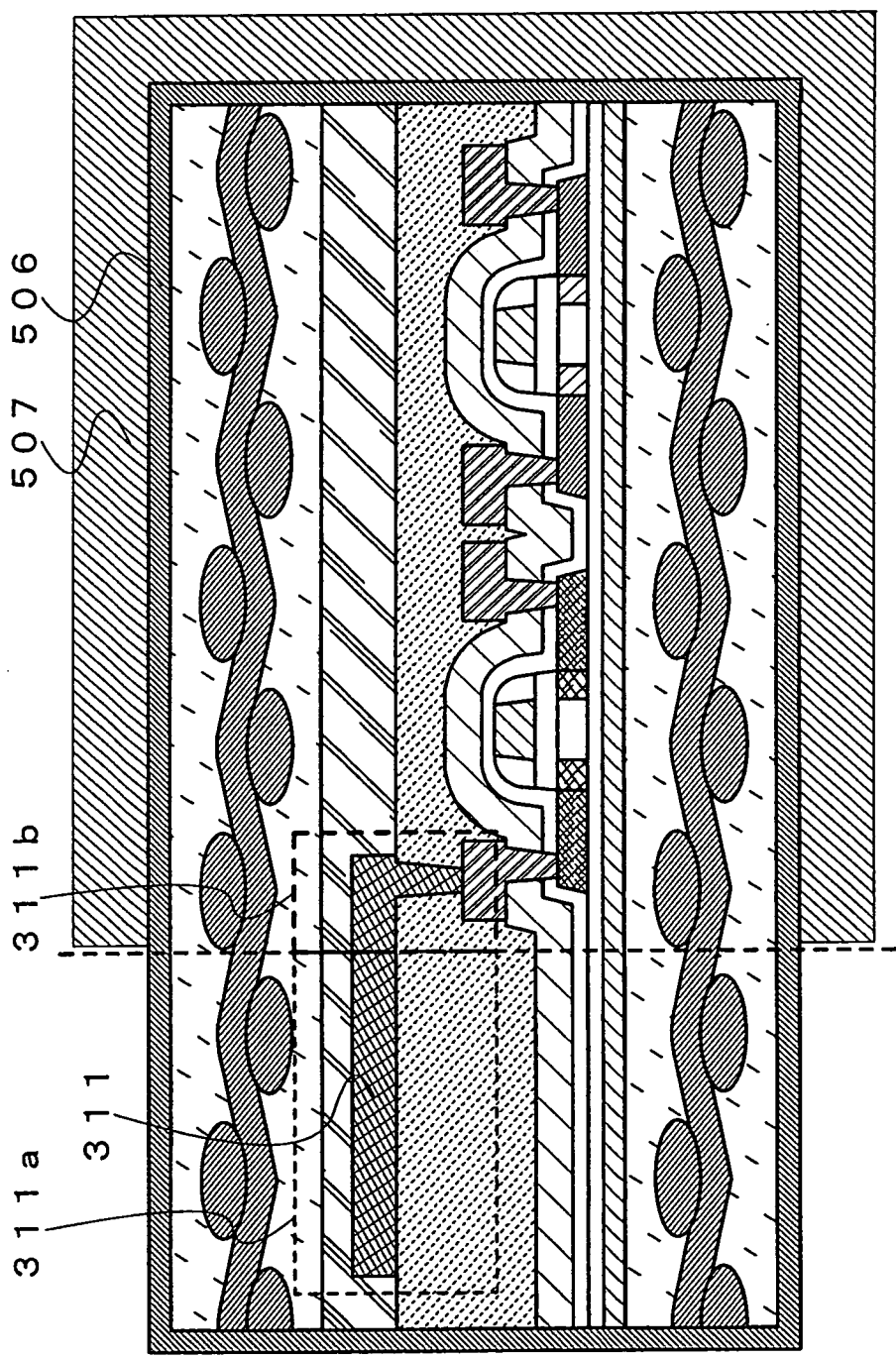
第12圖



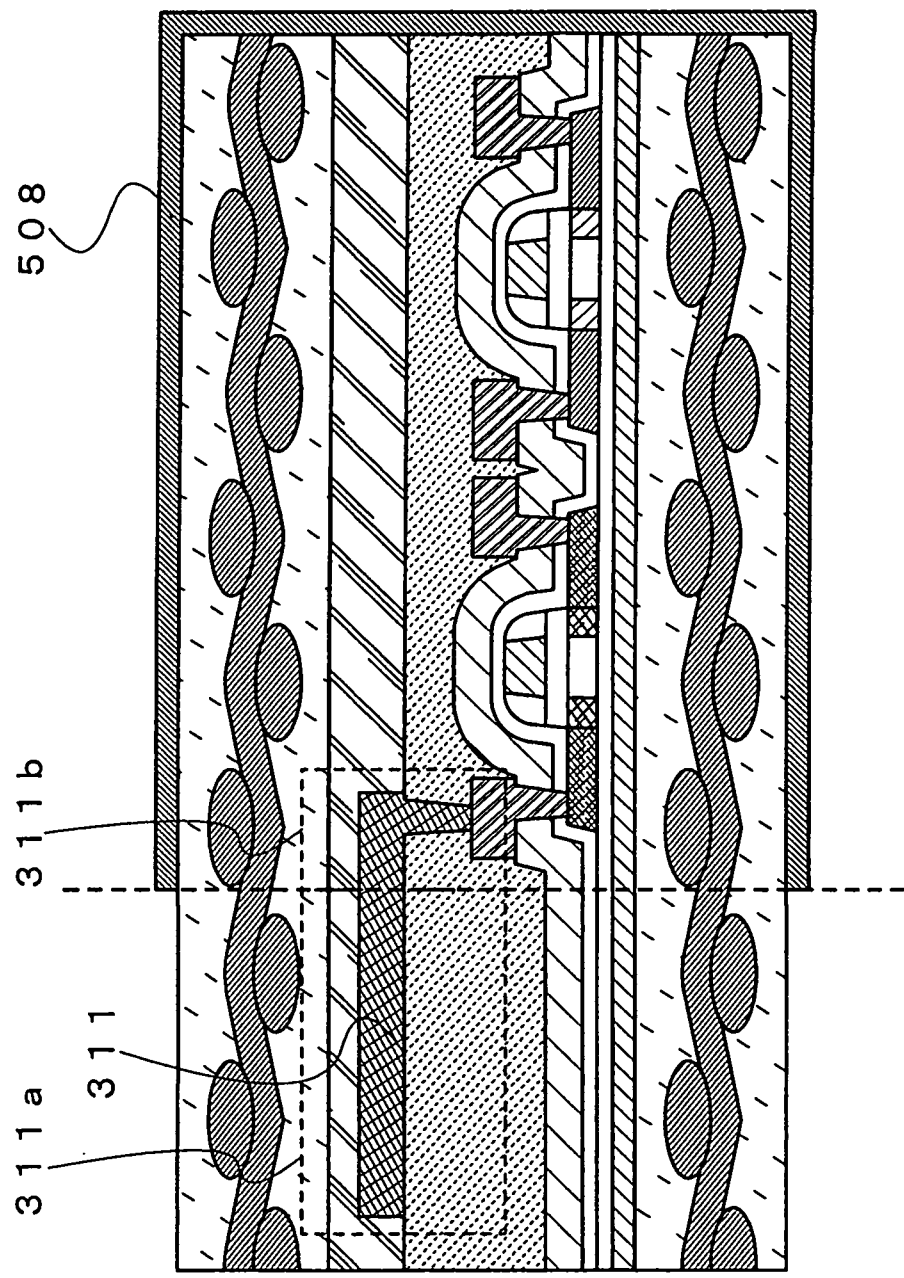
第13圖



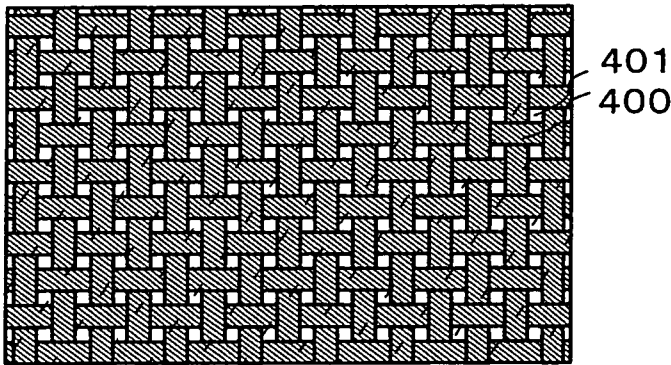
第14圖



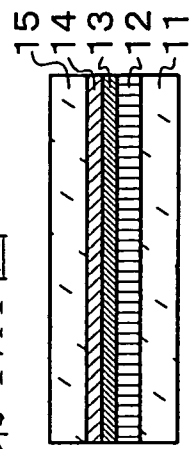
第15圖



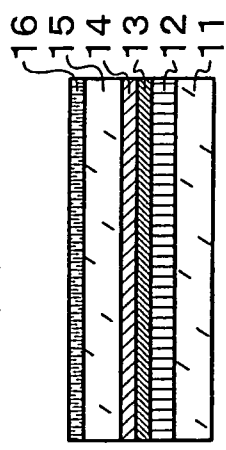
第 16 圖



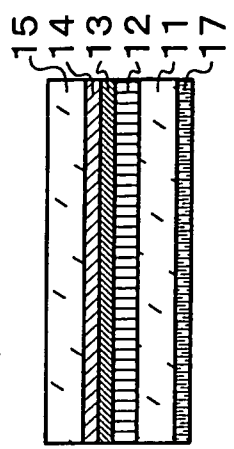
第 17A 圖



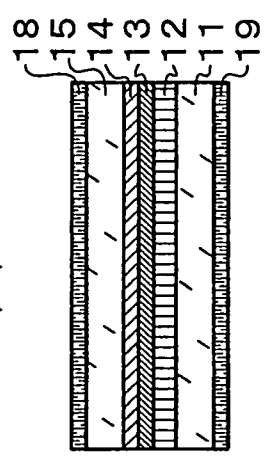
第 17B 圖



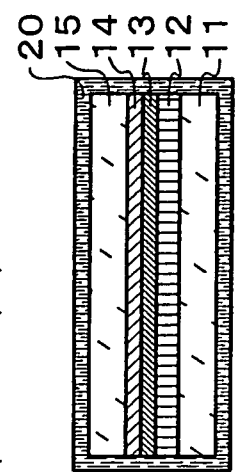
第 17C 圖



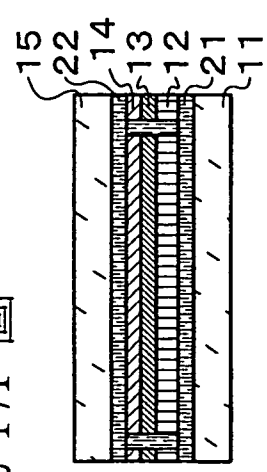
第 17D 圖



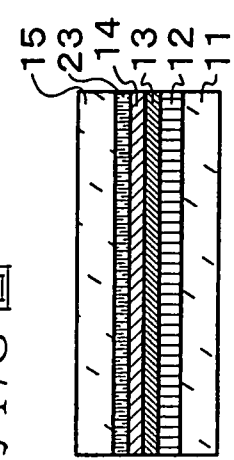
第 17E 圖



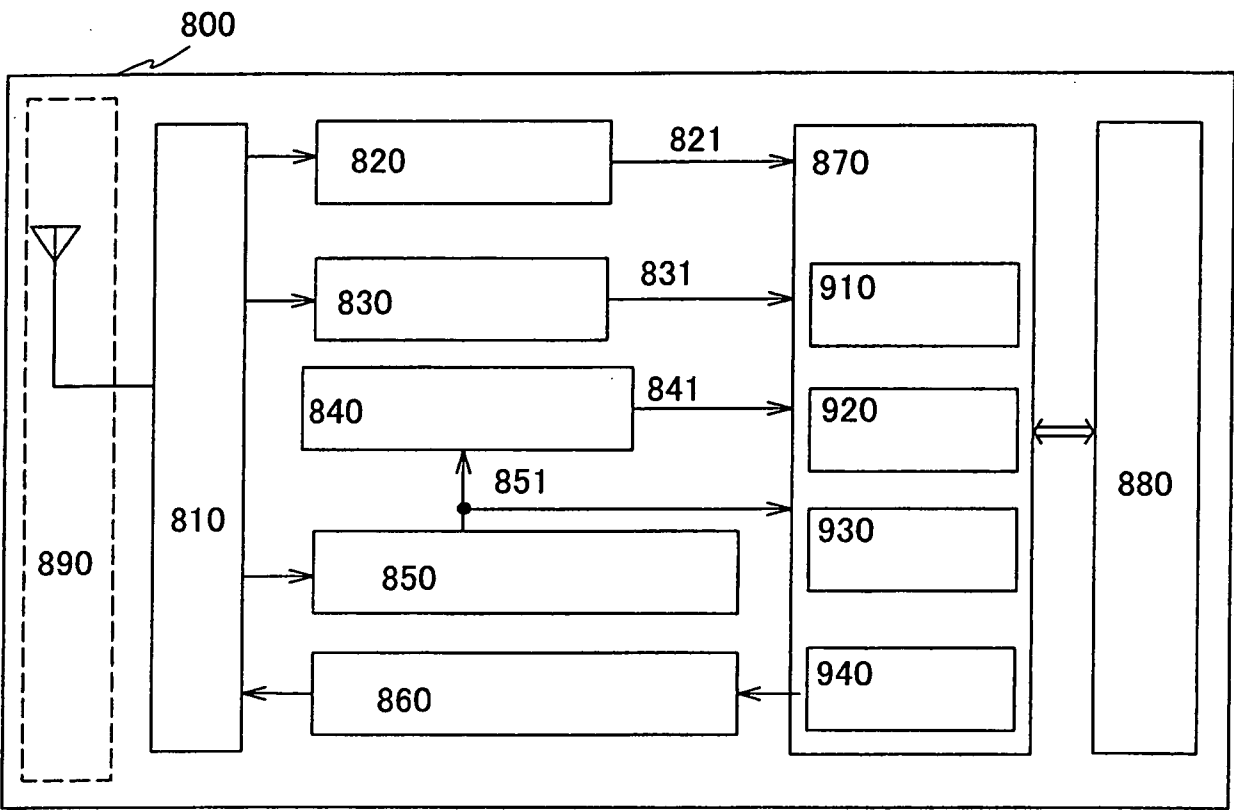
第 17F 圖



第 17G 圖



第 18 圖



第 19 圖

		個別結構之間的不同				ESD測量結果(平均值)	
		材料	將形成之位置	連續性	膜厚度	正面(天線側)	背面(薄膜電晶體側)
比較結構	第17A圖	x	x	x	x	5. 2kV	2. 7kV
第一結構	第17B圖	Ti	僅正面	x	10奈米(nm)	5. 8kV	2. 2kV
第二結構	第17C圖	Ti	僅背面	x	10奈米(nm)	5. 2kV	8. 0kV
第三結構	第17D圖	Ti	正面及背面	x	10奈米(nm)	6. 4kV	8. 0kV
		ITO (包含 SiO ₂)	正面及背面		10奈米(nm)	9. 2kV	9. 4kV
第四結構	第17E圖	Ti	正面及背面	○	10奈米(nm)	15. 0kV 或更高	15. 0kV 以上
		ITO (包含 SiO ₂)	正面及背面		10奈米(nm)	14. 0kV	12. 0kV
		ITO (包含 SiO ₂)	正面及背面		100奈米(nm)	15. 0kV 或更高	15. 0kV 以上
第五結構	第17F圖	ITSO	正面及背面	○	10奈米(nm)	11. 0kV	12. 4kV
第六結構	第17G圖	ITSO	僅正面	x	10奈米(nm)	8. 0kV	2. 2kV