

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年1月2日(02.01.2020)



(10) 国際公開番号

WO 2020/003055 A1

(51) 国際特許分類:

H01L 21/336 (2006.01) *H01L 29/786* (2006.01)
H01L 27/32 (2006.01) *H01L 51/50* (2006.01)

(21) 国際出願番号: PCT/IB2019/055127

(22) 国際出願日: 2019年6月19日(19.06.2019)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:

特願 2018-123991 2018年6月29日(29.06.2018) JP

(71) 出願人: 株式会社半導体エネルギー研究所
(SEMICONDUCTOR ENERGY LABORATORY
CO., LTD.) [JP/JP]; 〒2430036 神奈川県厚木
市長谷398 Kanagawa (JP).

(72) 発明者: 肥塚 純一 (KOEZUKA, Junichi);
〒2430036 神奈川県厚木市長谷398
株式会社半導体エネルギー研究所内
Kanagawa (JP). 神長正美(JINTYOU, Masami).

井口 貴弘 (IGUCHI, Takahiro). 中澤 安孝
(NAKAZAWA, Yasutaka).

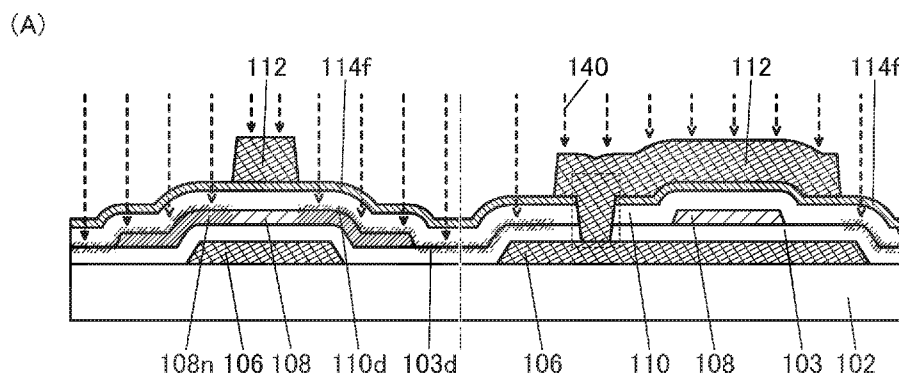
(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ,

(54) Title: METHOD FOR FABRICATING SEMICONDUCTOR DEVICE

(54) 発明の名称: 半導体装置の作製方法

[図6]



(57) Abstract: The present invention provides a semiconductor device having excellent electrical characteristics. The present invention provides a semiconductor device having stable electrical characteristics. The present invention provides a highly reliable semiconductor device. In the present invention, a semiconductor layer is formed, a gate insulating layer is formed on the semiconductor layer, a metal oxide layer is formed on the gate insulating layer, and a gate electrode is formed on the metal oxide layer so as to overlap a part of the semiconductor layer. A first element is supplied to a region, of the semiconductor layer, that is not overlapped by the gate electrode, via the metal oxide layer and the gate insulating layer. Examples of the first element include phosphorous, boron, magnesium, aluminum, silicon, etc. Machining of the metal oxide layer is carried out, if needed, after the first element is supplied to the semiconductor layer.

TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

- 一 国際調査報告（条約第21条(3)）

(57) 要約：要約書 電気特性の良好な半導体装置を提供する。電気特性の安定した半導体装置を提供する。信頼性の高い半導体装置を提供する。半導体層を形成し、半導体層上にゲート絶縁層を形成し、ゲート絶縁層上に金属酸化物層を形成し、金属酸化物層上に半導体層の一部と重なるゲート電極を形成する。そして、半導体層におけるゲート電極が重ならない領域に、金属酸化物層及びゲート絶縁層を介して、第1の元素を供給する。第1の元素としては、リン、ホウ素、マグネシウム、アルミニウム、及びシリコンなどが挙げられる。金属酸化物層を加工する場合は、半導体層に第1の元素を供給した後に行う。

明細書

発明の名称
半導体装置の作製方法
技術分野

[0001]

本発明の一態様は、半導体装置及びその作製方法に関する。本発明の一態様は、表示装置及びその作製方法に関する。

[0002]

なお、本発明の一態様は、上記の技術分野に限定されない。本発明の一態様の技術分野としては、半導体装置、表示装置、発光装置、蓄電装置、記憶装置、電子機器、照明装置、入力装置（例えば、タッチセンサなど）、入出力装置（例えば、タッチパネルなど）、それらの駆動方法、またはそれらの製造方法を一例として挙げることができる。半導体装置は、半導体特性を利用することで機能しうる装置全般を指す。

背景技術

[0003]

トランジスタに適用可能な半導体材料として、金属酸化物を用いた酸化物半導体が注目されている。例えば、特許文献1では、複数の酸化物半導体層を積層し、当該複数の酸化物半導体層の中で、チャネルとなる酸化物半導体層がインジウム及びガリウムを含み、かつインジウムの割合をガリウムの割合よりも大きくすることで、電界効果移動度（単に移動度、または μ FEという場合がある）を高めた半導体装置が開示されている。

[0004]

半導体層に用いることのできる金属酸化物は、スパッタリング法などを用いて形成できるため、大型の表示装置を構成するトランジスタの半導体層に用いることができる。また、多結晶シリコンや非晶質シリコンを用いたトランジスタの生産設備の一部を改良して利用することが可能なため、設備投資を抑えられる。また、金属酸化物を用いたトランジスタは、非晶質シリコンを用いた場合に比べて高い電界効果移動度を有するため、駆動回路を設けた高性能の表示装置を実現できる。

[0005]

また、特許文献2には、アルミニウム、ホウ素、ガリウム、インジウム、チタン、シリコン、ゲルマニウム、スズ、及び鉛からなる群のうちの少なくとも一種をドーパントとして含む低抵抗領域をソース領域及びドレイン領域に有する酸化物半導体膜が適用された薄膜トランジスタが開示されている。

[先行技術文献]

[特許文献]

[0006]

[特許文献1] 特開2014-7399号公報

[特許文献2] 特開2011-228622号公報

発明の概要

発明が解決しようとする課題

[0007]

本発明の一態様は、電気特性の良好な半導体装置を提供することを課題の一とする。本発明の一態様は、電気特性の安定した半導体装置を提供することを課題の一とする。本発明の一態様は、信頼性の

高い半導体装置を提供することを課題の一とする。

[0008]

なお、これらの課題の記載は、他の課題の存在を妨げるものではない。本発明の一態様は、必ずしも、これらの課題の全てを解決する必要はないものとする。明細書、図面、請求項の記載から、これら以外の課題を抽出することが可能である。

課題を解決するための手段

[0009]

本発明の一態様は、半導体層を形成し、半導体層上にゲート絶縁層を形成し、ゲート絶縁層上に金属酸化物層を形成し、金属酸化物層上に半導体層の一部と重なるゲート電極を形成し、半導体層におけるゲート電極が重ならない領域に、金属酸化物層及びゲート絶縁層を介して、第1の元素を供給する、半導体装置の作製方法である。

[0010]

本発明の一態様は、半導体層を形成し、半導体層上にゲート絶縁層を形成し、ゲート絶縁層上に金属酸化物層を形成し、金属酸化物層上に半導体層の一部と重なるゲート電極を形成し、半導体層におけるゲート電極が重ならない領域に、金属酸化物層及びゲート絶縁層を介して、第1の元素を供給し、半導体層に第1の元素を供給した後、金属酸化物層を島状に加工する、半導体装置の作製方法である。

[0011]

本発明の一態様は、半導体層を形成し、半導体層上にゲート絶縁層を形成し、ゲート絶縁層上に金属酸化物層を形成し、金属酸化物層上に半導体層の一部と重なるゲート電極を形成し、半導体層におけるゲート電極が重ならない領域に、金属酸化物層及びゲート絶縁層を介して、第1の元素を供給し、金属酸化物層におけるゲート電極が重ならない領域に、ゲート絶縁層を介して、第2の元素を供給し、金属酸化物層に第2の元素を供給した後、金属酸化物層を島状に加工する、半導体装置の作製方法である。半導体層に第1の元素を供給した後に、金属酸化物層に第2の元素を供給してもよいし、金属酸化物層に第2の元素を供給した後に、半導体層に第1の元素を供給してもよい。

[0012]

第1の元素は、例えば、リン、ホウ素、マグネシウム、アルミニウム、またはシリコンである。第2の元素は、例えば、シリコン、リン、アルゴン、クリプトン、キセノン、ヒ素、ガリウム、またはゲルマニウムである。

[0013]

金属酸化物層を、ウェットエッチングにより、島状に加工することが好ましい。

[0014]

金属酸化物層は、酸化アルミニウム膜を有することが好ましい。または、金属酸化物層及び半導体層は、同一の金属酸化物を有することが好ましい。

[0015]

金属酸化物層を形成した後、ゲート電極を形成する前に、第1の加熱処理を行い、半導体層に第1の元素を供給した後、第2の加熱処理を行うことが好ましい。第2の加熱処理は、第1の加熱処理よりも低温で行うことが好ましい。

[0016]

半導体層は、金属酸化物を有することが好ましい。

発明の効果

[0017]

本発明の一態様により、電気特性の良好な半導体装置を提供できる。本発明の一態様により、電気特性の安定した半導体装置を提供できる。本発明の一態様により、信頼性の高い半導体装置を提供できる。

[0018]

なお、これらの効果の記載は、他の効果の存在を妨げるものではない。本発明の一態様は、必ずしも、これらの効果の全てを有する必要はない。明細書、図面、請求項の記載から、これら以外の効果を抽出することが可能である。

図面の簡単な説明

[0019]

[図1] 図1(A)は、トランジスタの一例を示す上面図である。図1(B)、図1(C)は、トランジスタの一例を示す断面図である。

[図2] 図2(A)、図2(B)は、トランジスタの一例を示す断面図である。

[図3] 図3(A)は、トランジスタの一例を示す上面図である。図3(B)、図3(C)は、トランジスタの一例を示す断面図である。

[図4] 図4(A)～図4(C)は、トランジスタの一例を示す断面図である。

[図5] 図5(A)～図5(E)は、トランジスタの作製方法の一例を示す断面図である。

[図6] 図6(A)、図6(B)は、トランジスタの作製方法の一例を示す断面図である。

[図7] 図7(A)、図7(B)は、トランジスタの作製方法の一例を示す断面図である。

[図8] 図8(A)～図8(C)は、トランジスタの作製方法の一例を示す断面図である。

[図9] 図9(A)～図9(C)は、トランジスタの作製方法の一例を示す断面図である。

[図10] 図10(A)～図10(C)は、表示装置の一例を示す上面図である。

[図11] 図11は、表示装置の一例を示す断面図である。

[図12] 図12は、表示装置の一例を示す断面図である。

[図13] 図13は、表示装置の一例を示す断面図である。

[図14] 図14は、表示装置の一例を示す断面図である。

[図15] 図15(A)は、表示装置の一例を示すブロック図である。図15(B)、図15(C)は、表示装置の一例を示す回路図である。

[図16] 図16(A)、図16(C)、図16(D)は、表示装置の一例を示す回路図である。図16(B)は、表示装置のタイミングチャートである。

[図17] 図17(A)、図17(B)は、表示モジュールの一例を示す図である。

[図18] 図18(A)、図18(B)は、電子機器の一例を示す図である。

[図19] 図19(A)～図19(D)は、電子機器の一例を示す図である。

[図20] 図20(A)～図20(E)は、電子機器の一例を示す図である。

[図21] 図21(A)～図21(F)は、電子機器の一例を示す図である。

[図22] 図22は、実施例1に係る金属酸化物膜のエッチングレートを示すグラフである。

[図23] 図23(A)、図23(B)は、実施例1に係る試料の断面観察写真である。

[図24] 図24は、実施例1に係るトランジスタの電気特性を示すグラフである。

[図25] 図25は、実施例1に係るトランジスタの信頼性評価結果を示すグラフである。

[図26] 図26(A)～図26(D)は、実施例2に係るトランジスタの電気特性を示すグラフで

ある。

[図 27] 図 27 は、実施例 2 に係るトランジスタの信頼性評価結果を示すグラフである。

[図 28] 図 28 は、実施例 2 に係る試料の断面観察写真である。

[図 29] 図 29 (A)、図 29 (B) は、実施例 3 に係る試料の構造解析結果及び膜密度を示すグラフである。

[図 30] 図 30 は、実施例 3 に係る試料の断面観察写真である。

[図 31] 図 31 は、実施例 3 に係る試料の断面観察写真である。

発明を実施するための形態

[0020]

実施の形態について、図面を用いて詳細に説明する。但し、本発明は以下の説明に限定されず、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。

[0021]

なお、以下に説明する発明の構成において、同一部分または同様な機能を有する部分には同一の符号を異なる図面間で共通して用い、その繰り返しの説明は省略する。また、同様の機能を指す場合には、ハッチパターンを同じくし、特に符号を付さない場合がある。

[0022]

また、図面において示す各構成の、位置、大きさ、範囲などは、理解の簡単のため、実際の位置、大きさ、範囲などを表していない場合がある。このため、開示する発明は、必ずしも、図面に開示された位置、大きさ、範囲などに限定されない。

[0023]

なお、「膜」という言葉と、「層」という言葉とは、場合によっては、または、状況に応じて、互いに入れ替えることが可能である。例えば、「導電層」という用語を、「導電膜」という用語に変更することが可能である。または、例えば、「絶縁膜」という用語を、「絶縁層」という用語に変更することが可能である。

[0024]

本明細書等において、トランジスタのチャンネル長方向とは、ソース領域とドレイン領域の間を最短距離で結ぶ直線に平行な方向のうちの 1 つをいう。すなわち、チャンネル長方向は、トランジスタがオン状態のときに半導体層を流れる電流の方向のうちの 1 つに相当する。また、チャンネル幅方向とは、当該チャンネル長方向に直交する方向をいう。なお、トランジスタの構造や形状によっては、チャンネル長方向及びチャンネル幅方向は 1 つに定まらない場合がある。

[0025]

本明細書等において、特に断りがない場合、オフ電流とは、トランジスタがオフ状態（非導通状態、遮断状態、ともいう）にあるときのドレイン電流をいう。オフ状態とは、特に断りがない場合、 n チャンネル型トランジスタでは、ゲートとソースの間の電圧 V_{gs} がしきい値電圧 V_{th} よりも低い（ p チャンネル型トランジスタでは、 V_{th} よりも高い）状態をいう。

[0026]

（実施の形態 1）

本実施の形態では、本発明の一態様の半導体装置及びその作製方法について図 1 ～図 9 を用いて説

明する。本実施の形態では、半導体装置として、トランジスタについて具体的に説明する。

[0027]

本発明の一態様の半導体装置は、半導体層を形成し、半導体層上にゲート絶縁層を形成し、ゲート絶縁層上に金属酸化物層を形成し、金属酸化物層上に半導体層の一部と重なるゲート電極を形成し、半導体層におけるゲート電極が重ならない領域に、金属酸化物層及びゲート絶縁層を介して、第1の元素を供給（添加または注入ともいう）して形成される。

[0028]

本発明の一態様では、第1の元素が、金属酸化物層とゲート絶縁層とをこの順に通過して、半導体層に供給される。第1の元素が最初に入り込む層は、最もダメージを受けやすい。したがって、ゲート絶縁層上に金属酸化物層を設けることで、第1の元素がまず金属酸化物層に入り込むようにすることで、ゲート絶縁層及び半導体層が受けるダメージを低減することができる。これにより、トランジスタの信頼性を高めることができる。

[0029]

半導体層は、金属酸化物を含むことが好ましい。以下では、主に、半導体層が金属酸化物を含む場合について説明する。

[0030]

金属酸化物層を形成した後、ゲート電極を形成する前に、第1の加熱処理を行うことが好ましい。第1の加熱処理では、ゲート絶縁層から半導体層に酸素を供給することが好ましい。

[0031]

ゲート絶縁層は、酸化物を有することが好ましい。金属酸化物層は、酸素を透過しにくいことが好ましい。これにより、ゲート絶縁層に含まれる酸素が金属酸化物層側に放出されることを抑制し、当該酸素が半導体層に供給されることを促進できる。したがって、半導体層中の酸素欠損を補填することができ、トランジスタの信頼性を高めることができる。

[0032]

その後、ゲート電極を形成し、ゲート電極をマスクに用いて半導体層に第1の元素を供給することで、半導体層に一对の低抵抗領域を形成することができる。つまり、半導体層は、ゲート電極と重なるチャネル形成領域と、当該チャネル形成領域を挟む一对の低抵抗領域と、を有するように、形成される。

[0033]

第1の元素は、例えば、リン、ホウ素、マグネシウム、アルミニウム、またはシリコンである。

[0034]

金属酸化物層は、水素及び水を透過しにくいことが好ましい。これにより、ゲート電極に含まれる水素及び水が金属酸化物層側に放出されることを抑制し、当該水素及び水が半導体層に拡散することを抑制できる。したがって、半導体層のチャネル形成領域におけるキャリア密度が高くなることを抑制できる。半導体層のチャネル形成領域の酸素欠損が少なく、キャリア密度が低いと、トランジスタのオフ電流を著しく小さくでき、また、トランジスタの信頼性を高めることができる。

[0035]

ゲート電極をマスクに用いて金属酸化物層を島状に加工する場合、半導体層に第1の元素を供給した後に、金属酸化物層を加工することが好ましい。上述の通り、金属酸化物層を介して第1の元素を半導体層に供給することで、半導体層及びゲート絶縁層が受けるダメージを低減することができる。また、半導体層に第1の元素を供給する際に、金属酸化物層にも第1の元素を供給することができる。

これにより、金属酸化物層のエッチングレートを高くすることができる。したがって、ゲート電極と重なっている部分と重なっていない部分とで、金属酸化物層のエッチングレートに差をつけることができる。そのため、エッチングによる金属酸化物層の形状不良を抑制することができる。

[0036]

また、金属酸化物層は、その材料及び形成条件によっては、加工が困難なことがある。その場合、金属酸化物層に、第2の元素を供給し、その後、加工することが好ましい。第2の元素を供給し、金属酸化物層の結晶性を低下させることで、金属酸化物層の加工が容易となる。

[0037]

第2の元素は、例えば、シリコン、リン、アルゴン、クリプトン、キセノン、ヒ素、ガリウム、またはゲルマニウムである。

[0038]

第1の元素の供給工程と第2の元素の供給工程の順序に限定は無い。また、同じ元素の供給で2つの目的（半導体層の低抵抗化と金属酸化物層の結晶性の低下）を達成できる場合は、元素の供給工程を1回のみ行ってもよい。

[0039]

例えば、金属酸化物層に、酸化アルミニウム膜を用いることができる。例えば、酸化アルミニウム膜にアルゴンを添加することで、酸化アルミニウム膜がエッチングしやすくなる。

[0040]

または、金属酸化物層及び半導体層は、同一の金属酸化物を有することが好ましい。

[0041]

金属酸化物層は、ウェットエッチングにより加工することが好ましい。ウェットエッチングを用いることで、金属酸化物層と同時に、ゲート絶縁層がエッチングされることを抑制できる。これにより、ゲート絶縁層の膜厚が減少することを抑制し、ゲート絶縁層の膜厚を均一にすることができる。

[0042]

半導体層に第1の元素を供給した後、第2の加熱処理を行ってもよい。第1の加熱処理は、ゲート絶縁層から半導体層に酸素を十分に供給するため、比較的高温（例えば350℃）で行うことが好ましい。一方、ゲート電極の形成と半導体層への第1の元素の供給よりも後に行う第2の加熱処理が高温での処理であると、半導体層のチャネル形成領域やゲート絶縁層に含まれる酸素が、低抵抗領域やゲート電極に拡散してしまう恐れがある。したがって、第2の加熱処理は、第1の加熱処理よりも低温で行うことが好ましい。

[0043]

また、本発明の一態様では、ゲート絶縁層にも第1の元素を供給することができる。具体的には、ゲート電極をマスクに用いることで、ゲート絶縁層において、主に、半導体層の低抵抗領域と重なる部分に第1の元素が供給され、半導体層のチャネル形成領域と重なる部分には第1の元素が供給されにくい。したがって、第2の加熱処理では、ゲート絶縁層からチャネル形成領域に酸素が供給され、チャネル形成領域の酸素欠損が補填される。一方で、低抵抗領域は、ゲート絶縁層から酸素が供給されにくいいため、電気抵抗が上昇しにくい。これにより、酸素欠損が十分に低減され、キャリア密度の極めて低いチャネル形成領域と、電気抵抗の極めて低いソース領域及びドレイン領域と、を兼ね備えた半導体層を形成することができ、電気特性に優れ、かつ、信頼性の高い半導体装置を実現することができる。

[0044]

[構成例1]

図1 (A) に、トランジスタ100の上面図を示す。図1 (B) に、図1 (A) における一点鎖線A1-A2間の断面図を示す。図1 (C) に、図1 (A) における一点鎖線B1-B2間の断面図を示す。一点鎖線A1-A2方向はチャネル長方向、一点鎖線B1-B2方向はチャネル幅方向に相当する。なお、図1 (A) では、トランジスタ100の構成要素の一部（ゲート絶縁層等）を省略して図示している。トランジスタの上面図については、以降の図面においても、図1 (A) と同様に、構成要素の一部を省略して図示する。

[0045]

トランジスタ100は、絶縁層103、島状の半導体層108、ゲート絶縁層110、金属酸化物層114、ゲート電極112、及び絶縁層118を有する。

[0046]

絶縁層103は、基板102上に設けられている。半導体層108は、絶縁層103上に設けられている。ゲート絶縁層110は、絶縁層103の上面、並びに、半導体層108の上面及び側面に接する。金属酸化物層114は、ゲート絶縁層110上に設けられている。金属酸化物層114は、ゲート絶縁層110を介して半導体層108と重なる部分を有する。ゲート電極112は、金属酸化物層114上に設けられている。ゲート電極112は、ゲート絶縁層110及び金属酸化物層114を介して半導体層108と重なる部分を有する。絶縁層118は、ゲート絶縁層110の上面、金属酸化物層114の側面、及びゲート電極112の上面を覆って設けられている。

[0047]

トランジスタ100は、半導体層108上にゲート電極112を有する、トップゲート型のトランジスタである。

[0048]

図1 (A)、図1 (B) に示すように、トランジスタ100は、絶縁層118上に導電層120a及び導電層120bを有していてもよい。導電層120a及び導電層120bのうち、一方はソース電極として機能し、他方はドレイン電極として機能する。導電層120a及び導電層120bは、それぞれ、絶縁層118及びゲート絶縁層110に設けられた開口部141aまたは開口部141bを介して、後述する低抵抗領域108nと電氣的に接続される。

[0049]

半導体層108は、半導体特性を示す金属酸化物（以下、酸化物半導体ともいう）を有することが好ましい。

[0050]

半導体層108は、ゲート電極112と重なる領域と、当該領域を挟む一対の低抵抗領域108nと、を有する。半導体層108におけるゲート電極112と重なる領域は、トランジスタ100のチャネルが形成されるチャネル形成領域として機能する。一対の低抵抗領域108nは、トランジスタ100のソース領域及びドレイン領域として機能する。

[0051]

低抵抗領域108nは、チャネル形成領域よりも低抵抗な領域、キャリア濃度が高い領域、酸素欠陥密度の高い領域、不純物濃度の高い領域、またはn型である領域ともいうことができる。

[0052]

低抵抗領域 108n は、1 種または 2 種以上の不純物元素を含む領域である。当該不純物元素としては、例えば、水素、ホウ素、炭素、窒素、フッ素、リン、硫黄、ヒ素、アルミニウム、マグネシウム、シリコン、及び希ガス（ヘリウム、ネオン、アルゴン、クリプトン、キセノン等）などが挙げられる。一対の低抵抗領域 108n は、ホウ素、リン、アルミニウム、マグネシウム、またはシリコンを含むことが好ましく、ホウ素またはリンを含むことがより好ましい。

[0053]

なお、作製工程中にかかる熱の影響などにより、低抵抗領域 108n に含まれる上記不純物元素の一部がチャネル形成領域に拡散する場合がある。チャネル形成領域中の不純物元素の濃度は、低抵抗領域 108n 中の不純物元素の濃度の 10 分の 1 以下であることが好ましく、100 分の 1 以下であることがより好ましい。

[0054]

ゲート絶縁層 110 は、半導体層 108 のチャネル形成領域と接し、かつ、ゲート電極 112 と重なる領域を有する。ゲート絶縁層 110 は、半導体層 108 の一対の低抵抗領域 108n と接し、かつ、ゲート電極 112 と重ならない領域を有する。

[0055]

半導体層 108 が金属酸化物を含む場合、ゲート絶縁層 110 は酸化物を含むことが好ましい。特に、ゲート絶縁層 110 は加熱により酸素を放出しうる酸化物膜であることが好ましい。

[0056]

半導体層 108 の上面に接して酸化物を含むゲート絶縁層 110 が設けられた状態で加熱処理を行うことで、ゲート絶縁層 110 から放出される酸素を半導体層 108 に供給することができる。これにより、半導体層 108 中の酸素欠損を補填することができ、信頼性の高いトランジスタを実現することができる。

[0057]

本発明の一態様では、ゲート電極 112 の形成及び半導体層 108 への不純物元素の供給よりも前に、加熱処理を行い、ゲート絶縁層 110 から半導体層 108 に酸素を供給する。一方で、トランジスタ、または当該トランジスタを有する半導体装置や表示装置などの構成によっては、当該ゲート電極 112 の形成及び半導体層 108 への不純物元素の供給よりも後に、加熱処理を行う場合もある。このとき、半導体層 108 のチャネル形成領域に含まれる酸素が、低抵抗領域 108n やゲート電極 112 に拡散してしまう恐れがある。また、ゲート絶縁層 110 から低抵抗領域 108n に酸素が供給される可能性がある。低抵抗領域 108n に酸素が供給されると、キャリア密度が低減し、電気抵抗が上昇してしまう場合がある。

[0058]

そこで、ゲート絶縁層 110 のうち、一対の低抵抗領域 108n と接する領域、すなわち、ゲート電極 112 と重ならない領域に、上記不純物元素が含まれることが好ましい。ゲート絶縁層 110 におけるゲート電極 112 と重ならない領域は、不純物濃度がゲート絶縁層 110 におけるゲート電極 112 と重なる領域よりも高く、低抵抗領域 108n よりも低い領域を有することが好ましい。加熱により酸素を放出しうる酸化物膜に、上述した不純物元素を供給することにより、放出される酸素の量を低減することができる。そのため、ゲート絶縁層 110 の低抵抗領域 108n に接する領域に上述した不純物元素が含まれていると、ゲート絶縁層 110 から低抵抗領域 108n に酸素が供給されにくくなり、低抵抗領域 108n は電気抵抗が低い状態を維持することができる。

[0059]

このような構成とすることで、酸素欠損が十分に低減され、キャリア密度の極めて低いチャネル形成領域と、電気抵抗の極めて低いソース領域及びドレイン領域と、を兼ね備え、電気特性に優れ、かつ信頼性の高い半導体装置を実現することができる。

[0060]

半導体層108のチャネル形成領域に接する絶縁層103とゲート絶縁層110は、酸化物を含むことが好ましい。絶縁層103及びゲート絶縁層110には、それぞれ、例えば、酸化シリコン膜、酸化窒化シリコン膜、酸化アルミニウム膜などの酸化物膜を用いることができる。これにより、トランジスタ100の作製工程における熱処理などで、絶縁層103やゲート絶縁層110から脱離した酸素を半導体層108のチャネル形成領域に供給し、半導体層108中の酸素欠損を低減することができる。

[0061]

図2(A)に、図1(B)中の一点鎖線で囲った領域Pを拡大した断面図を示す。

[0062]

ゲート絶縁層110は、上述した不純物元素を含む領域110dを有する。領域110dは、少なくとも低抵抗領域108nとの界面またはその近傍に位置している。領域110dは、半導体層108及びゲート電極112が設けられていない領域において、少なくとも絶縁層103との界面またはその近傍にも位置している。また、図1(B)、図1(C)、及び図2(A)に示すように、領域110dは、半導体層108のチャネル形成領域と接する部分には設けられていないことが好ましい。

[0063]

絶縁層103は、ゲート絶縁層110と接する界面またはその近傍に、上述した不純物元素を含む領域103dを有している。また、図2(A)に示すように、領域103dは、低抵抗領域108nと接する界面またはその近傍にも設けられていてもよい。このとき、低抵抗領域108nと重なる部分の不純物濃度は、ゲート絶縁層110と接する部分よりも低い濃度となる。

[0064]

ここで、低抵抗領域108nにおける不純物濃度は、ゲート絶縁層110に近いほど濃度が高くなるような濃度勾配を有することが好ましい。これにより、低抵抗領域108nの上部ほど低抵抗となるため、導電層120a(または導電層120b)との接触抵抗をより効果的に低減することができる。また、低抵抗領域108n全体に亘って均一な濃度とした場合に比べて、低抵抗領域108n内の不純物元素の総量を少なくできるため、作製工程中の熱などの影響によりチャネル形成領域に拡散する不純物の量を少なく保つことができる。

[0065]

また、領域110dにおける不純物濃度は、低抵抗領域108nに近いほど濃度が高くなるような濃度勾配を有することが好ましい。加熱により酸素を放出可能な酸化物膜を適用したゲート絶縁層110において、上述した不純物元素を含む領域110dでは、他の領域に比べて酸素の放出を抑えることができる。そのため、ゲート絶縁層110の低抵抗領域108nとの界面またはその近傍に位置する領域110dは、酸素に対するブロッキング層として機能し、低抵抗領域108nに供給される酸素を効果的に低減することができる。

[0066]

不純物元素の供給は、ゲート電極112をマスクに用いて、少なくとも半導体層108に対して行う。

さらに、ゲート絶縁層 110 に対しても当該不純物元素を供給することが好ましい。これにより、低抵抗領域 108n の形成と同時に、領域 110d を自己整合的に形成することができる。

[0067]

なお、図 2 (A) 等では、ゲート絶縁層 110 の不純物濃度の高い部分が、半導体層 108 との界面またはその近傍に位置することを誇張して示すために、領域 110d をゲート絶縁層 110 中の半導体層 108 の近傍にのみハッチングパターンを付して図示しているが、実際にはゲート絶縁層 110 の厚さ方向全体に亘って上記不純物元素が含まれる。

[0068]

不純物元素の供給は、プラズマイオンドーピング法またはイオン注入法により行うことが好ましい。これらの方法は、イオンを添加する深さを調整しやすいため、ゲート絶縁層 110 と半導体層 108 とを含む領域を狙って、イオンを添加することが容易となる。

[0069]

不純物元素の供給条件は、半導体層 108 のゲート絶縁層 110 側の領域、または、半導体層 108 とゲート絶縁層 110 との界面またはその近傍の不純物濃度が最も高くなるように、設定することが好ましい。これにより、一度の工程で半導体層 108 とゲート絶縁層 110 の両方に適切な濃度の不純物元素を供給することができる。さらに、低抵抗領域 108n の上部に高い濃度で不純物元素を供給し、低抵抗化することで、低抵抗領域 108n とソース電極またはドレイン電極との接触抵抗を低くできる。また、ゲート絶縁層 110 の低抵抗領域 108n に近い部分に不純物元素が濃度の高い領域を形成することで、この部分の酸素の拡散性が低下し、ゲート絶縁層 110 中の酸素が低抵抗領域 108n 側に拡散することをより抑制することができる。

[0070]

低抵抗領域 108n 及び領域 110d はそれぞれ、不純物濃度が、 $1 \times 10^{19} \text{ atoms/cm}^3$ 以上 $1 \times 10^{23} \text{ atoms/cm}^3$ 以下、好ましくは $5 \times 10^{19} \text{ atoms/cm}^3$ 以上 $5 \times 10^{22} \text{ atoms/cm}^3$ 以下、より好ましくは $1 \times 10^{20} \text{ atoms/cm}^3$ 以上 $1 \times 10^{22} \text{ atoms/cm}^3$ 以下である領域を含むことが好ましい。また、低抵抗領域 108n は、ゲート絶縁層 110 の領域 110d よりも不純物濃度が高い部分を有すると、低抵抗領域 108n の電気抵抗をより低くできるため好ましい。

[0071]

低抵抗領域 108n 及び領域 110d に含まれる不純物の濃度は、例えば二次イオン質量分析法 (SIMS: Secondary Ion Mass Spectrometry) や、X線光電子分光法 (XPS: X-ray Photoelectron Spectroscopy) 等の分析法により分析することができる。XPS 分析を用いる場合には、表面側または裏面側からのイオンスパッタリングと XPS 分析を組み合わせることで、深さ方向の濃度分布を知ることができる。

[0072]

不純物元素として酸素と結合しやすい元素を用いる場合、不純物元素は半導体層 108 中の酸素と結合した状態で存在する。すなわち、不純物元素が半導体層 108 中の酸素を奪うことで、半導体層 108 中に酸素欠損が生じ、当該酸素欠損が膜中の水素と結合することでキャリアが生成される。さらに半導体層 108 中の不純物元素は酸化した状態で安定に存在するため、工程中にかかる熱などで脱離にくく、電気抵抗が低い状態で安定した低抵抗領域 108n を実現できる。

[0073]

不純物元素として酸素と結合しやすい元素を用いる場合、半導体層 108 と同様にゲート絶縁層 110 においても、不純物元素は酸素と結合した状態で存在する。酸素と不純物元素とが結合して安定化することで、不純物元素を含む領域では、加熱を行っても酸素がほとんど脱離しない状態となり、酸素が他の層に拡散しにくい状態となる。これにより、ゲート絶縁層 110 から低抵抗領域 108n に酸素が供給されることを抑制しつつ、チャネル形成領域に酸素を供給することができる。したがって、低抵抗領域 108n の高抵抗化を防ぎつつ、チャネル形成領域の酸素欠損を低減できる。その結果、電気特性が良好で、信頼性の高いトランジスタを実現できる。

[0074]

不純物元素は、半導体層 108 中及びゲート絶縁層 110 中の酸素と結合して安定化する元素を用いることが好ましい。例えば、酸化物が標準状態において固体で存在しうる元素を用いることが好ましい。特に好ましい元素としては、希ガス、水素以外の典型非金属元素、典型金属元素、及び遷移金属元素が挙げられ、特に、ホウ素、リン、アルミニウム、マグネシウム、シリコンが好ましい。

[0075]

例えば、不純物元素としてホウ素を用いた場合、低抵抗領域 108n 及び領域 110d に含まれるホウ素は酸素と結合した状態で存在しうる。このことは、XPS 分析において、 B_2O_3 結合に起因するスペクトルピークが観測されることで確認できる。また、XPS 分析において、ホウ素元素が単体で存在する状態に起因するスペクトルピークが観測されない、または測定下限のバックグラウンドノイズに埋もれる程度にまでピーク強度が極めて小さくなる。

[0076]

金属酸化物層 114 は、酸素及び水素を透過しにくい材料で形成される。金属酸化物層 114 は、ゲート絶縁層 110 に含まれる酸素がゲート電極 112 側に拡散することを抑制する機能を有する。金属酸化物層 114 は、ゲート電極 112 に含まれる水素及び水がゲート絶縁層 110 側に拡散することを抑制する機能を有する。金属酸化物層 114 は、少なくともゲート絶縁層 110 よりも酸素及び水素を透過しにくい材料を用いることが好ましい。

[0077]

金属酸化物層 114 を設けることにより、ゲート電極 112 にアルミニウムや銅などの酸素を吸引しやすい金属材料を用いた場合であっても、ゲート絶縁層 110 からゲート電極 112 へ酸素が拡散することを防ぐことができる。また、ゲート電極 112 が水素を含む場合であっても、ゲート電極 112 からゲート絶縁層 110 を介して半導体層 108 へ水素が拡散することを防ぐことができる。その結果、半導体層 108 のチャネル形成領域におけるキャリア密度を極めて低いものとすることができる。

[0078]

金属酸化物層 114 は、絶縁層または導電層のどちらであってもよい。金属酸化物層 114 が絶縁層の場合、金属酸化物層 114 は、ゲート絶縁層 110 の一部ということもできる。金属酸化物層 114 が導電層の場合、金属酸化物層 114 は、ゲート電極 112 の一部ということもできる。

[0079]

金属酸化物層 114 として、酸化シリコンよりも誘電率の高い絶縁性材料を用いることが好ましい。特に、酸化アルミニウム膜、酸化ハフニウム膜、またはハフニウムアルミネート膜等を用いると、駆動電圧を低減できるため好ましい。

[0080]

金属酸化物層 114 として、例えば、インジウム酸化物、インジウムスズ酸化物（ITO）、またはシリコンを含有したインジウムスズ酸化物（ITSO）などの、導電性酸化物を用いることもできる。特にインジウムを含む導電性酸化物は、導電性が高いため好ましい。

[0081]

また、金属酸化物層 114 として、半導体層 108 と同一の元素を一以上含む酸化物材料を用いることが好ましい。特に、半導体層 108 に適用可能な酸化物半導体材料を用いることが好ましい。このとき、金属酸化物層 114 として、半導体層 108 と同じスパッタリングターゲットを用いて形成した金属酸化物膜を適用することで、装置を共通化できるため、好ましい。

[0082]

または、半導体層 108 と金属酸化物層 114 の両方に、インジウム及びガリウムを含む金属酸化物材料を用いる場合、半導体層 108 よりもガリウムの組成（含有割合）が高い材料を用いると、酸素に対するブロッキング性をより高めることができるため、好ましい。このとき、半導体層 108 には、金属酸化物層 114 よりもインジウムの組成が高い材料を用いることで、トランジスタ 100 の電界効果移動度を高めることができる。

[0083]

金属酸化物層 114 は、スパッタリング装置を用いて形成すると好ましい。例えば、スパッタリング装置を用いて酸化物膜を形成する場合、酸素ガスを含む雰囲気中で形成することで、ゲート絶縁層 110 や半導体層 108 中に好適に酸素を供給することができる。

[0084]

金属酸化物層 114 が導電層の場合、トランジスタ 100 の作製工程は、金属酸化物層 114 を島状に形成する工程を有する。また、金属酸化物層 114 が絶縁層の場合であっても、金属酸化物層 114 を島状に形成することができる。このとき、材料及び加工方法によっては、加工が難しい場合がある。

[0085]

例えば、図 2（B）に示す領域 Q では、金属酸化物層 114 のゲート電極 112 と重なる部分の一部（下部の部分）がエッチングされている例を示す。このように、金属酸化物層 114 の形状不良が生じると、絶縁層 118 の被覆性が低下してしまう。

[0086]

ここで、本発明の一態様では、半導体層 108 に、金属酸化物層 114 を介して、不純物元素を供給する。これにより、金属酸化物層 114 にも不純物元素が供給され、金属酸化物層 114 のエッチングレートを高くすることができる。したがって、ゲート電極 112 と重なっている部分と重なっていない部分とで、金属酸化物層 114 のエッチングレートに差をつけることができる。そのため、金属酸化物層 114 のゲート電極 112 と重なる部分がエッチングされにくくなり、金属酸化物層 114 の形状不良を抑制することができる。そして、絶縁層 118 の被覆性を向上させ、カバレッジ不良を抑制することができる。

[0087]

ゲート電極 112 及び金属酸化物層 114 は、上面形状が互いに概略一致するように加工されている。島状の金属酸化物層 114 は、ゲート電極 112 をマスクに用いて加工することで形成できる。

[0088]

なお、本明細書等において「上面形状が概略一致」とは、積層した層と層との間で少なくとも輪郭の

一部が重なることをいう。例えば、上層をマスクに用いて下層が加工された場合や、上層と下層とが、同一のマスクパターン、または一部が同一のマスクパターンにより加工された場合を含む。ただし、厳密には輪郭が重なり合わず、上層が下層の内側に位置することや、上層が下層の外側に位置することもあり、この場合も「上面形状が概略一致」という。

[0089]

絶縁層118は、トランジスタ100を保護する保護層として機能する。絶縁層118は、ゲート絶縁層110から放出されうる酸素が外部に拡散することを防ぐ機能を有することが好ましい。例えば、酸化物または窒化物などの無機絶縁材料を用いることができる。より具体的な例としては、窒化シリコン、窒化酸化シリコン、酸化窒化シリコン、酸化アルミニウム、酸化窒化アルミニウム、窒化アルミニウム、酸化ハフニウム、ハフニウムアルミネートなどの無機絶縁材料を用いることができる。

[0090]

[構成例2]

図3(A)に、トランジスタ100Aの上面図を示す。図3(B)に、図3(A)における一点鎖線A1-A2間の断面図を示す。図3(C)に、図3(A)における一点鎖線B1-B2間の断面図を示す。一点鎖線A1-A2方向はチャネル長方向、一点鎖線B1-B2方向はチャネル幅方向に相当する。

[0091]

トランジスタ100Aは、基板102と絶縁層103との間に導電層106を有する点で、トランジスタ100と異なる。導電層106は半導体層108及びゲート電極112と重なる領域を有する。

[0092]

トランジスタ100Aにおいて、導電層106は、第1のゲート電極（ボトムゲート電極ともいう）としての機能を有し、ゲート電極112は、第2のゲート電極（トップゲート電極ともいう）としての機能を有する。また、絶縁層103の一部は第1のゲート絶縁層として機能し、ゲート絶縁層110の一部は、第2のゲート絶縁層として機能する。

[0093]

半導体層108の、ゲート電極112及び導電層106の少なくとも一方と重なる部分は、チャネル形成領域として機能する。なお以下では説明を容易にするため、半導体層108のゲート電極112と重なる部分をチャネル形成領域と呼ぶ場合があるが、実際にはゲート電極112と重ならず導電層106と重なる部分（低抵抗領域108nを含む部分）にもチャネルが形成しうる。

[0094]

また、図3(C)に示すように、導電層106は、金属酸化物層114、ゲート絶縁層110、及び絶縁層103に設けられた開口部142を介して、ゲート電極112と電氣的に接続されていてもよい。これにより、導電層106とゲート電極112に、同じ電位を与えることができる。

[0095]

導電層106は、ゲート電極112、導電層120a、または導電層120bと同様の材料を用いることができる。特に導電層106に銅を含む材料を用いると、配線抵抗を低減できるため好ましい。

[0096]

また、図3(A)、図3(C)に示すように、チャネル幅方向において、ゲート電極112及び導電層106が、半導体層108の端部よりも外側に突出していることが好ましい。このとき、図3(C)に示すように、半導体層108のチャネル幅方向の全体が、ゲート絶縁層110と絶縁層103を介

して、ゲート電極 112 と導電層 106 に覆われた構成となる。

[0097]

このような構成とすることで、半導体層 108 を一対のゲート電極によって生じる電界で、電気的に取り囲むことができる。このとき特に、導電層 106 とゲート電極 112 に同じ電位を与えることが好ましい。これにより、半導体層 108 にチャンネルを誘起させるための電界を効果的に印加できるため、トランジスタ 100A のオン電流を増大させることができる。そのため、トランジスタ 100A を微細化することも可能となる。

[0098]

なお、ゲート電極 112 と導電層 106 とを接続しない構成としてもよい。このとき、一対のゲート電極の一方に定電位を与え、他方にトランジスタ 100A を駆動するための信号を与えてもよい。このとき、一方の電極に与える電位により、トランジスタ 100A を他方の電極で駆動する際のしきい値電圧を制御することもできる。

[0099]

[応用例]

次に、応用例として、トランジスタと容量素子を有する本発明の一態様の半導体装置について、図 4 を用いて説明する。具体的には、不純物を含む半導体層 108c を容量素子の一方の電極として用い、トランジスタと容量素子とを同一面上に形成する例について説明する。

[0100]

図 4 (A) に示す容量素子 130A は、トランジスタ 100 (図 1 (A) ~ 図 1 (C)) と並べて設けられている。

[0101]

図 4 (B) に示す容量素子 130A は、トランジスタ 100A (図 3 (A) ~ 図 3 (C)) と並べて設けられている。

[0102]

容量素子 130A は、半導体層 108c と、導電層 120b との間に、誘電体として機能するゲート絶縁層 110 及び絶縁層 118 が設けられた構成を有する。

[0103]

半導体層 108c は、半導体層 108 と同一面上に設けられている。例えば半導体層 108c は、半導体層 108 と同一の金属酸化物膜を加工した後に、低抵抗領域 108n と同じ不純物元素を供給することにより形成することができる。

[0104]

このような構成とすることで、作製工程を増やすことなくトランジスタと同時に容量素子 130A を作製することができる。

[0105]

図 4 (C) に示す容量素子 130B は、トランジスタ 100A (図 3 (A) ~ 図 3 (C)) と並べて設けられている。

[0106]

容量素子 130B は、導電層 106c と、半導体層 108c との間に、誘電体として機能する絶縁層 103 が設けられた構成を有する。

[0107]

導電層 106c は、導電層 106 と同一面上に設けられている。導電層 106c は、導電層 106 と同一の導電膜を加工して形成することができる。

[0108]

容量素子 130B は、容量素子 130A に比べて誘電体の厚さを薄くできるため、より大容量の容量素子とすることができる。

[0109]

[半導体装置の構成要素]

次に、本実施の形態の半導体装置に含まれる構成要素について、詳細に説明する。なお、既に説明した構成要素については説明を省略する場合がある。

[0110]

基板 102 の材質などに大きな制限はないが、少なくとも、後の熱処理に耐えうる程度の耐熱性を有している必要がある。例えば、シリコンや炭化シリコンを材料とした単結晶半導体基板、多結晶半導体基板、シリコンゲルマニウム等の化合物半導体基板、SOI 基板、ガラス基板、セラミック基板、石英基板、サファイア基板等を、基板 102 として用いてもよい。また、これらの基板上に半導体素子が設けられたものを、基板 102 として用いてもよい。

[0111]

また、基板 102 として、可撓性基板を用い、可撓性基板上に直接、トランジスタ 100 等を形成してもよい。または、基板 102 とトランジスタ 100 等の間に剥離層を設けてもよい。剥離層は、その上に半導体装置を一部あるいは全部完成させた後、基板 102 より分離し、他の基板に転載するのに用いることができる。その際、トランジスタ 100 等は耐熱性の劣る基板や可撓性基板にも転載できる。

[0112]

絶縁層 103 としては、例えば、酸化物絶縁膜または窒化物絶縁膜を単層または積層して形成することができる。なお、半導体層 108 との界面特性を向上させるため、絶縁層 103 において少なくとも半導体層 108 と接する領域は酸化物絶縁膜で形成することが好ましい。また、絶縁層 103 には、加熱により酸素を放出する膜を用いることが好ましい。

[0113]

絶縁層 103 として、例えば酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、酸化アルミニウム、酸化ハフニウム、酸化ガリウムまたは Ga-Zn 酸化物などを用いればよく、単層または積層で設けることができる。

[0114]

また、絶縁層 103 の半導体層 108 に接する側に窒化シリコン膜などの酸化物膜以外の膜を用いた場合、半導体層 108 と接する表面に対して酸素プラズマ処理などの前処理を行い、当該表面、または表面近傍を酸化することが好ましい。

[0115]

ゲート電極 112、ゲート電極として機能する導電層 106、並びに、ソース電極及びドレイン電極として機能する導電層 120a 及び導電層 120b は、クロム、銅、アルミニウム、金、銀、亜鉛、モリブデン、タンタル、チタン、タングステン、マンガン、ニッケル、鉄、コバルトから選ばれた金属元素、上述した金属元素を成分とする合金、または上述した金属元素を組み合わせた合金等を用いてそれぞれ形成することができる。

[0116]

また、ゲート電極112、導電層106、導電層120a、及び導電層120bには、In-Sn酸化物、In-W酸化物、In-W-Zn酸化物、In-Ti酸化物、In-Ti-Sn酸化物、In-Zn酸化物、In-Sn-Si酸化物、In-Ga-Zn酸化物等の酸化物導電体（OC:Oxide Conductor）または金属酸化物膜を適用することもできる。

[0117]

なお、半導体特性を有する金属酸化物に酸素欠損を形成し、該酸素欠損に水素を添加すると、伝導帯近傍にドナー準位が形成される。この結果、金属酸化物は、導電性が高くなり導電体化する。導電体化された金属酸化物を、酸化物導電体（OC）とすることができる。

[0118]

また、ゲート電極112及び導電層106は、それぞれ、上記酸化物導電体（金属酸化物）を含む導電膜と、金属または合金を含む導電膜の積層構造であってもよい。金属または合金を含む導電膜を用いることで、配線抵抗を小さくすることができる。なお、ゲート電極112のゲート絶縁層110と接する側または導電層106の絶縁層103と接する側には酸化物導電体を含む導電膜を適用することが好ましい。

[0119]

また、ゲート電極112、導電層106、導電層120a、及び導電層120bは、それぞれ、上述の金属元素の中でも、特にチタン、タングステン、タンタル、及びモリブデンの中から選ばれるいずれか一つまたは複数を有することが好ましい。特に、窒化タンタル膜を用いることが好ましい。窒化タンタル膜は、導電性を有し、かつ、銅、酸素、または水素に対して高いバリア性を有し、かつ自身からの水素の放出が少ないため、半導体層108と接する導電膜、または半導体層108の近傍の導電膜として、好適である。

[0120]

ゲート絶縁層110としては、酸化シリコン膜、酸化窒化シリコン膜、窒化酸化シリコン膜、窒化シリコン膜、酸化アルミニウム膜、酸化ハフニウム膜、酸化イットリウム膜、酸化ジルコニウム膜、酸化ガリウム膜、酸化タンタル膜、酸化マグネシウム膜、酸化ランタン膜、酸化セリウム膜、及び酸化ネオジム膜のうち一種以上を含む絶縁層を用いることができる。なお、ゲート絶縁層110は、単層に限られず、2層以上の積層構造としてもよい。

[0121]

ゲート絶縁層110において少なくとも半導体層108と接する領域は、酸化物絶縁膜であることが好ましく、化学量論的組成よりも過剰に酸素を含有する領域を有することがより好ましい。別言すると、ゲート絶縁層110は、酸素を放出することが可能な絶縁膜である。例えば、酸素雰囲気下にてゲート絶縁層110を形成すること、成膜後のゲート絶縁層110に対して酸素雰囲気下での熱処理、プラズマ処理等を行うこと、または、ゲート絶縁層110上に酸素雰囲気下で酸化物膜を成膜することなどにより、ゲート絶縁層110中に酸素を供給することができる。

[0122]

また、ゲート絶縁層110として、酸化シリコンや酸化窒化シリコンと比べて比誘電率の高い酸化ハフニウム等の材料を用いることもできる。これによりゲート絶縁層110の膜厚を厚くしトンネル電流によるリーク電流を抑制できる。特に、結晶性を有する酸化ハフニウムは、非晶質の酸化ハフニウムと比べて高い比誘電率を備えるため好ましい。

[0123]

半導体層108は、酸化物半導体を有することが好ましい。または、半導体層108は、シリコンを有していてもよい。シリコンとしては、アモルファスシリコン、結晶性のシリコン（低温ポリシリコン、単結晶シリコンなど）などが挙げられる。

[0124]

半導体層108は、例えば、インジウムと、M（Mは、ガリウム、アルミニウム、シリコン、ホウ素、イットリウム、スズ、銅、バナジウム、ベリリウム、チタン、鉄、ニッケル、ゲルマニウム、ジルコニウム、モリブデン、ランタン、セリウム、ネオジム、ハフニウム、タンタル、タングステン、及びマグネシウムから選ばれた一種または複数種）と、亜鉛と、を有することが好ましい。特に、Mは、アルミニウム、ガリウム、イットリウム、及びスズから選ばれた一種または複数種であることが好ましい。

[0125]

特に、半導体層108として、インジウム（In）、ガリウム（Ga）、及び亜鉛（Zn）を含む酸化物（IGZOとも記す）を用いることが好ましい。

[0126]

半導体層108がIn-M-Zn酸化物の場合、In-M-Zn酸化物を成膜するために用いるスパッタリングターゲットは、Inの原子数比がMの原子数比以上であることが好ましい。このようなスパッタリングターゲットの金属元素の原子数比として、 $In:M:Zn=1:1:1$ 、 $In:M:Zn=1:1:1.2$ 、 $In:M:Zn=2:1:3$ 、 $In:M:Zn=3:1:2$ 、 $In:M:Zn=4:2:4.1$ 、 $In:M:Zn=5:1:6$ 、 $In:M:Zn=5:1:7$ 、 $In:M:Zn=5:1:8$ 、 $In:M:Zn=6:1:6$ 、 $In:M:Zn=5:2:5$ 等が挙げられる。

[0127]

スパッタリングターゲットとしては、多結晶の酸化物を含むターゲットを用いると、結晶性を有する半導体層108を形成しやすくなるため好ましい。なお、成膜される半導体層108の原子数比は、上記のスパッタリングターゲットに含まれる金属元素の原子数比のプラスマイナス40%の変動を含む。例えば、半導体層108に用いるスパッタリングターゲットの組成が $In:Ga:Zn=4:2:4.1$ [原子数比] の場合、成膜される半導体層108の組成は、 $In:Ga:Zn=4:2:3$ [原子数比] の近傍となる場合がある。

[0128]

なお、原子数比が $In:Ga:Zn=4:2:3$ またはその近傍と記載する場合、Inの原子数比を4としたとき、Gaの原子数比が1以上3以下であり、Znの原子数比が2以上4以下である場合を含む。また、原子数比が $In:Ga:Zn=5:1:6$ またはその近傍であると記載する場合、Inの原子数比を5としたときに、Gaの原子数比が0.1より大きく2以下であり、Znの原子数比が5以上7以下である場合を含む。また、原子数比が $In:Ga:Zn=1:1:1$ またはその近傍であると記載する場合、Inの原子数比を1としたときに、Gaの原子数比が0.1より大きく2以下であり、Znの原子数比が0.1より大きく2以下である場合を含む。

[0129]

ここで、半導体層108中に形成されうる酸素欠損について説明する。

[0130]

半導体層108に形成される酸素欠損は、トランジスタ特性に影響を与えるため問題となる。例えば、

半導体層 108 中に酸素欠損が形成されると、該酸素欠損に水素が結合し、キャリア供給源となりうる。半導体層 108 中にキャリア供給源が生成されると、トランジスタ 100 の電気特性の変動、代表的にはしきい値電圧のシフトが生じる。したがって、半導体層 108 においては、酸素欠損が少ないほど好ましい。

[0131]

そこで、本発明の一態様においては、半導体層 108 近傍の絶縁膜、具体的には、半導体層 108 の上方に位置するゲート絶縁層 110、及び下方に位置する絶縁層 103 が、酸化物膜を含む構成である。作製工程中の熱などにより絶縁層 103 及びゲート絶縁層 110 から半導体層 108 へ酸素を移動させることで、半導体層 108 中の酸素欠損を低減することが可能となる。

[0132]

以下では、半導体層に適用可能な金属酸化物について説明する。

[0133]

なお、本明細書等において、窒素を有する金属酸化物も金属酸化物 (metal oxide) と総称する場合がある。また、窒素を有する金属酸化物を、金属酸窒化物 (metal oxynitride) と呼称してもよい。例えば、亜鉛酸窒化物 (ZnON) などの窒素を有する金属酸化物を、半導体層に用いてもよい。

[0134]

なお、本明細書等において、CAAC (c-axis aligned crystal)、及び CAC (Cloud-Aligned Composite) と記載する場合がある。CAAC は結晶構造の一例を表し、CAC は機能または材料の構成の一例を表す。

[0135]

例えば、半導体層には CAC (Cloud-Aligned Composite) -OS を用いることができる。

[0136]

CAC-OS または CAC-metal oxide とは、材料の一部では導電性の機能と、材料の一部では絶縁性の機能とを有し、材料の全体では半導体としての機能を有する。なお、CAC-OS または CAC-metal oxide を、トランジスタの発光層に用いる場合、導電性の機能は、キャリアとなる電子 (またはホール) を流す機能であり、絶縁性の機能は、キャリアとなる電子を流さない機能である。導電性の機能と、絶縁性の機能とを、それぞれ相補的に作用させることで、スイッチングさせる機能 (On/Off させる機能) を CAC-OS または CAC-metal oxide に付与することができる。CAC-OS または CAC-metal oxide において、それぞれの機能を分離させることで、双方の機能を最大限に高めることができる。

[0137]

また、CAC-OS または CAC-metal oxide は、導電性領域、及び絶縁性領域を有する。導電性領域は、上述の導電性の機能を有し、絶縁性領域は、上述の絶縁性の機能を有する。また、材料中において、導電性領域と、絶縁性領域とは、ナノ粒子レベルで分離している場合がある。また、導電性領域と、絶縁性領域とは、それぞれ材料中に偏在する場合がある。また、導電性領域は、周辺がぼけてクラウド状に連結して観察される場合がある。

[0138]

また、CAC-OS または CAC-metal oxide において、導電性領域と、絶縁性領域と

は、それぞれ0.5 nm以上10 nm以下、好ましくは0.5 nm以上3 nm以下のサイズで材料中に分散している場合がある。

[0139]

また、CAC-OSまたはCAC-metal oxideは、異なるバンドギャップを有する成分により構成される。例えば、CAC-OSまたはCAC-metal oxideは、絶縁性領域に起因するワイドギャップを有する成分と、導電性領域に起因するナローギャップを有する成分と、により構成される。当該構成の場合、キャリアを流す際に、ナローギャップを有する成分において、主にキャリアが流れる。また、ナローギャップを有する成分が、ワイドギャップを有する成分に相補的に作用し、ナローギャップを有する成分に連動してワイドギャップを有する成分にもキャリアが流れる。このため、上記CAC-OSまたはCAC-metal oxideをトランジスタのチャネル形成領域に用いる場合、トランジスタのオン状態において高い電流駆動力、つまり大きなオン電流、及び高い電界効果移動度を得ることができる。

[0140]

すなわち、CAC-OSまたはCAC-metal oxideは、マトリックス複合材(matrix composite)、または金属マトリックス複合材(metal matrix composite)と呼称することもできる。

[0141]

酸化物半導体(金属酸化物)は、単結晶酸化物半導体と、それ以外の非単結晶酸化物半導体と、に分けられる。非単結晶酸化物半導体としては、例えば、CAAC-OS(c-axis aligned crystalline oxide semiconductor)、多結晶酸化物半導体、nc-OS(nanocrystalline oxide semiconductor)、擬似非晶質酸化物半導体(a-like OS: amorphous-like oxide semiconductor)、及び非晶質酸化物半導体などがある。

[0142]

CAAC-OSは、c軸配向性を有し、かつa-b面方向において複数のナノ結晶が連結し、歪みを有した結晶構造となっている。なお、歪みとは、複数のナノ結晶が連結する領域において、格子配列の揃った領域と、別の格子配列の揃った領域と、の間で格子配列の向きが変化している箇所を指す。

[0143]

ナノ結晶は、六角形を基本とするが、正六角形状とは限らず、非正六角形状である場合がある。また、歪みにおいて、五角形及び七角形などの格子配列を有する場合がある。なお、CAAC-OSにおいて、歪み近傍においても、明確な結晶粒界(グレインバウンダリーともいう。)を確認することは難しい。すなわち、格子配列の歪みによって、結晶粒界の形成が抑制されていることがわかる。これは、CAAC-OSが、a-b面方向において酸素原子の配列が稠密でないことや、金属元素が置換することで原子間の結合距離が変化することなどによって、歪みを許容することができるためである。

[0144]

また、CAAC-OSは、インジウム、及び酸素を有する層(以下、In層)と、元素M、亜鉛、及び酸素を有する層(以下、(M, Zn)層)とが積層した、層状の結晶構造(層状構造ともいう)を有する傾向がある。なお、インジウムと元素Mは、互いに置換可能であり、(M, Zn)層の元素Mがインジウムと置換した場合、(In, M, Zn)層と表すこともできる。また、In層のインジウムが元素Mと置換した場合、(In, M)層と表すこともできる。

[0145]

CAAC-OSは結晶性の高い金属酸化物である。一方、CAAC-OSは、明確な結晶粒界を確認することが難しいため、結晶粒界に起因する電子移動度の低下が起こりにくいといえる。また、金属酸化物の結晶性は不純物の混入や欠陥の生成などによって低下する場合があるため、CAAC-OSは不純物や欠陥（酸素欠損（*V_O: oxygen vacancy*ともいう。）など）の少ない金属酸化物ともいえる。したがって、CAAC-OSを有する金属酸化物は、物理的性質が安定する。そのため、CAAC-OSを有する金属酸化物は熱に強く、信頼性が高い。

[0146]

nc-OSは、微小な領域（例えば、1 nm以上10 nm以下の領域、特に1 nm以上3 nm以下の領域）において原子配列に周期性を有する。また、nc-OSは、異なるナノ結晶間で結晶方位に規則性が見られない。そのため、膜全体で配向性が見られない。したがって、nc-OSは、分析方法によっては、*a-like OS*や非晶質酸化物半導体と区別が付かない場合がある。

[0147]

なお、インジウムと、ガリウムと、亜鉛と、を有する金属酸化物の一種である、インジウムガリウム亜鉛酸化物（以下、IGZO）は、上述のナノ結晶とすることで安定な構造をとる場合がある。特に、IGZOは、大気中では結晶成長がし難い傾向があるため、大きな結晶（ここでは、数mmの結晶、または数cmの結晶）よりも小さな結晶（例えば、上述のナノ結晶）とする方が、構造的に安定となる場合がある。

[0148]

*a-like OS*は、nc-OSと非晶質酸化物半導体との間の構造を有する金属酸化物である。*a-like OS*は、鬆または低密度領域を有する。すなわち、*a-like OS*は、nc-OS及びCAAC-OSと比べて、結晶性が低い。

[0149]

酸化物半導体（金属酸化物）は、多様な構造をとり、それぞれが異なる特性を有する。本発明の一態様の酸化物半導体は、非晶質酸化物半導体、多結晶酸化物半導体、*a-like OS*、nc-OS、CAAC-OSのうち、二種以上を有していてもよい。

[0150]

半導体層として機能する金属酸化物膜は、不活性ガス及び酸素ガスのいずれか一方または双方を用いて成膜することができる。なお、金属酸化物膜の成膜時における酸素の流量比（酸素分圧）に、特に限定はない。ただし、電界効果移動度が高いトランジスタを得る場合においては、金属酸化物膜の成膜時における酸素の流量比（酸素分圧）は、0%以上30%以下が好ましく、5%以上30%以下がより好ましく、7%以上15%以下がさらに好ましい。

[0151]

金属酸化物は、エネルギーギャップが2 eV以上であることが好ましく、2.5 eV以上であることがより好ましく、3 eV以上であることがさらに好ましい。このように、エネルギーギャップの広い金属酸化物を用いることで、トランジスタのオフ電流を小さくすることができる。

[0152]

[作製方法例1]

次に、本発明の一態様のトランジスタの作製方法について図5～図9を用いて説明する。図5～図9では、トランジスタの作製工程の各段階におけるチャネル長方向及びチャネル幅方向の断面を並べ

て示す。

[0153]

なお、半導体装置を構成する薄膜（絶縁膜、半導体膜、導電膜等）は、スパッタリング法、化学気相堆積（CVD: Chemical Vapor Deposition）法、真空蒸着法、パルスレーザー堆積（PLD: Pulsed Laser Deposition）法、原子層堆積（ALD: Atomic Layer Deposition）法等を用いて形成することができる。CVD法としては、プラズマ化学気相堆積（PECVD: Plasma Enhanced CVD）法や、熱CVD法などがある。また、熱CVD法のひとつに、有機金属化学気相堆積（MOCVD: Metal Organic CVD）法がある。

[0154]

また、半導体装置を構成する薄膜（絶縁膜、半導体膜、導電膜等）は、スピンコート、ディップ、スプレー塗布、インクジェット、ディスペンス、スクリーン印刷、オフセット印刷、ドクターナイフ、スリットコート、ロールコート、カーテンコート、ナイフコート等の方法により形成することができる。

[0155]

また、半導体装置を構成する薄膜を加工する際には、フォトリソグラフィ法等を用いて加工することができる。または、ナノインプリント法、サンドブラスト法、リフトオフ法などにより薄膜を加工してもよい。また、メタルマスクなどの遮蔽マスクを用いた成膜方法により、島状の薄膜を直接形成してもよい。

[0156]

フォトリソグラフィ法としては、代表的には以下の2つの方法がある。一つは、加工したい薄膜上にレジストマスクを形成して、エッチング等により当該薄膜を加工し、レジストマスクを除去する方法である。もう一つは、感光性を有する薄膜を成膜した後に、露光、現像を行って、当該薄膜を所望の形状に加工する方法である。

[0157]

フォトリソグラフィ法において、露光に用いる光は、例えばi線（波長365nm）、g線（波長436nm）、h線（波長405nm）、またはこれらを混合させた光を用いることができる。そのほか、紫外線やKrFレーザー光、またはArFレーザー光等を用いることもできる。また、液浸露光技術により露光を行ってもよい。また、露光に用いる光として、極端紫外光（EUV: Extreme Ultraviolet）やX線を用いてもよい。また、露光に用いる光に換えて、電子ビームを用いることもできる。極端紫外光、X線または電子ビームを用いると、極めて微細な加工が可能となるため好ましい。なお、電子ビームなどのビームを走査することにより露光を行う場合には、フォトマスクは不要である。

[0158]

薄膜のエッチングには、ドライエッチング法、ウェットエッチング法、サンドブラスト法などを用いることができる。

[0159]

作製方法例1では、構成例2で示したトランジスタ100Aの作製方法について、図5～図7を用いて説明する。

[0160]

まず、図5（A）に示すように、基板102上に導電膜を成膜し、エッチングにより加工することで、ゲート電極として機能する導電層106を形成する。

〔0161〕

次に、基板102及び導電層106を覆う絶縁層103を形成する（図5（A））。

〔0162〕

絶縁層103を形成した後に、絶縁層103に対して酸素を供給する処理を行ってもよい。酸素を供給する処理としては、例えば、酸素雰囲気下でのプラズマ処理、酸素雰囲気下での加熱処理、プラズマイオンドーピング法を用いた処理、及びイオン注入法を用いた処理などが挙げられる。

〔0163〕

次に、絶縁層103上に金属酸化物膜を成膜し、加工することで、島状の半導体層108を形成する（図5（B））。

〔0164〕

金属酸化物膜は、金属酸化物ターゲットを用いたスパッタリング法により形成することが好ましい。

〔0165〕

金属酸化物膜を成膜する際には酸素ガスを用いることが好ましい。また、金属酸化物膜を成膜する際に、酸素ガスの他に、不活性ガス（例えば、ヘリウムガス、アルゴンガス、キセノンガスなど）を混合させてもよい。なお、金属酸化物膜を成膜する際の成膜ガス全体に占める酸素ガスの割合（以下、酸素流量比ともいう）が高いほど、金属酸化物膜の結晶性を高めることができ、信頼性の高いトランジスタを実現できる。一方、酸素流量比が低いほど、金属酸化物膜の結晶性が低くなり、オン電流が高められたトランジスタとすることができる。

〔0166〕

金属酸化物膜の成膜条件としては、基板温度を室温以上200℃以下、好ましくは基板温度を室温以上140℃以下とすればよい。例えば基板温度を室温以上140℃未満とすると、生産性が高くなり好ましい。また、基板温度を室温とする、または意図的に加熱しない状態で、金属酸化物膜を成膜することで、結晶性を低くすることができる。

〔0167〕

また、金属酸化物膜を成膜する前に、絶縁層103の表面に吸着した水や水素、有機物成分等を脱離させるための処理や、絶縁層103中に酸素を供給する処理を行うことが好ましい。例えば、減圧雰囲気下にて70℃以上200℃以下の温度で加熱処理を行うことができる。または、酸素を含む雰囲気下においてプラズマ処理を行ってもよい。また、一酸化窒素ガスを含む雰囲気下においてプラズマ処理を行うと、絶縁層103の表面の有機物を好適に除去することができる。このような処理の後、絶縁層103の表面を大気に暴露することなく、連続して金属酸化物膜を成膜することが好ましい。

〔0168〕

金属酸化物膜の加工には、ウェットエッチング法及びドライエッチング法的一方または双方を用いればよい。このとき、半導体層108と重ならない絶縁層103の一部がエッチングされ、薄くなる場合がある。

〔0169〕

金属酸化物膜の成膜後または半導体層108に加工した後、金属酸化物膜または半導体層108中の水素や水を除去するために加熱処理を行ってもよい。加熱処理の温度は、代表的には、150℃以上基板の歪み点未満、250℃以上450℃以下、または300℃以上450℃以下とすることがで

きる。

[0170]

加熱処理は、希ガスまたは窒素を含む雰囲気で行うことができる。または、当該雰囲気で加熱した後、酸素を含む雰囲気中で加熱してもよい。なお、上記加熱処理の雰囲気に水素、水などが含まれないことが好ましい。該加熱処理は、電気炉、RTA装置等を用いることができる。RTA装置を用いることで、加熱処理時間を短縮することができる。

[0171]

次に、絶縁層103及び半導体層108を覆って、ゲート絶縁層110と金属酸化物層114fを積層して成膜する（図5（C））。

[0172]

ゲート絶縁層110としては、例えば、酸化シリコン膜または酸化窒化シリコン膜などの酸化物膜を、PECVD法により形成することが好ましい。また、マイクロ波を用いたPECVD法を用いて形成してもよい。

[0173]

金属酸化物層114fは、例えば、酸素を含む雰囲気下で成膜することが好ましい。特に、酸素を含む雰囲気下でスパッタリング法により形成することが好ましい。これにより、金属酸化物層114fの成膜時にゲート絶縁層110に酸素を供給することができる。

[0174]

金属酸化物層114fを、半導体層108の場合と同様の金属酸化物を含む酸化物ターゲットを用いたスパッタリング法により形成する場合には、上記方法を援用することができる。

[0175]

例えば、成膜ガスに酸素を用い、金属ターゲットを用いた反応性スパッタリング法により、金属酸化物層114fを形成してもよい。例えば、金属ターゲットとしてアルミニウムを用いた場合には、酸化アルミニウム膜を成膜することができる。

[0176]

金属酸化物層114fの成膜時に、成膜装置の成膜室内に導入する成膜ガスの全流量に対する酸素流量の割合（酸素流量比）または成膜室内の酸素分圧が高いほど、ゲート絶縁層110中に供給される酸素を増やすことができる。酸素流量比または酸素分圧は、例えば50%以上100%以下、好ましくは65%以上100%以下、より好ましくは80%以上100%以下、さらに好ましくは90%以上100%以下とする。特に、酸素流量比100%とし、酸素分圧を100%にできるだけ近づけることが好ましい。

[0177]

このように、酸素を含む雰囲気下でスパッタリング法により金属酸化物層114fを形成することにより、金属酸化物層114fの成膜時に、ゲート絶縁層110へ酸素を供給するとともに、ゲート絶縁層110から酸素が脱離することを防ぐことができる。その結果、ゲート絶縁層110に極めて多くの酸素を閉じ込めることができる。そして、後の加熱処理によって、半導体層108に多くの酸素を供給することができる。その結果、半導体層108中の酸素欠損を低減でき、信頼性の高いトランジスタを実現できる。

[0178]

次に、加熱処理を行うことで、ゲート絶縁層110から半導体層108に酸素を供給することが好ま

しい。加熱処理は、窒素、酸素、希ガスのうち一以上を含む雰囲気下にて、200℃以上400℃以下の温度で行うことができる。

[0179]

金属酸化物層114fを形成した後、ゲート電極112を形成する前に加熱処理を行うことで、ゲート絶縁層110から半導体層108に効果的に酸素を供給することができる。

[0180]

金属酸化物層114fの成膜後に、金属酸化物層114f、ゲート絶縁層110、及び絶縁層103の一部をエッチングすることで、導電層106に達する開口部142を形成する。これにより、後に形成するゲート電極112と導電層106とを、開口部142において電氣的に接続することができる。

[0181]

次に、金属酸化物層114f上に、ゲート電極112となる導電膜112fを成膜する(図5(D))。導電膜112fは、金属または合金のスパッタリングターゲットを用いたスパッタリング法により成膜することが好ましい。ここで、開口部142において、導電膜112fと導電層106とが接続される。

[0182]

次に、導電膜112fの一部をエッチングし、ゲート電極112を形成する(図5(E))。

[0183]

このように、金属酸化物層114f及びゲート絶縁層110が、半導体層108の上面及び側面、並びに絶縁層103を覆った状態とすることで、ゲート電極112のエッチングの際に、半導体層108や絶縁層103の一部がエッチングされ、薄膜化することを防ぐことができる。

[0184]

次に、ゲート電極112をマスクとして、金属酸化物層114f、ゲート絶縁層110、及び半導体層108に不純物元素140を供給する処理を行い、低抵抗領域108n、領域110d、及び領域103dを形成する(図6(A))。半導体層108、ゲート絶縁層110、及び金属酸化物層114fのうち、ゲート電極112と重なる領域には、ゲート電極112がマスクとなり不純物元素140は供給されない。

[0185]

不純物元素140の供給には、プラズマイオンドーピング法またはイオン注入法を好適に用いることができる。これらの方法は、深さ方向の濃度プロファイルを、イオンの加速電圧とドーズ量等により、高い精度で制御することができる。プラズマイオンドーピング法を用いることで、生産性を高めることができる。また、質量分離を用いたイオン注入法を用いることで、供給される不純物元素の純度を高めることができる。

[0186]

不純物元素140の供給処理において、半導体層108とゲート絶縁層110との界面、または半導体層108中の界面に近い部分、またはゲート絶縁層110中の当該界面に近い部分が、最も高い濃度となるように、処理条件を制御することが好ましい。これにより、一度の処理で半導体層108とゲート絶縁層110の両方に、最適な濃度の不純物元素140を供給することができる。

[0187]

不純物元素140としては、水素、ホウ素、炭素、窒素、フッ素、リン、硫黄、ヒ素、アルミニウム、

マグネシウム、シリコン、及び希ガスなどが挙げられる。不純物元素 140 として、ホウ素、リン、アルミニウム、マグネシウム、またはシリコンを用いることが好ましく、ホウ素またはリンを用いることがより好ましい。

[0188]

不純物元素 140 の原料ガスとしては、上記不純物元素を含むガスを用いることができる。ホウ素を供給する場合、代表的には B_2H_6 ガスや BF_3 ガスなどを用いることができる。また、リンを供給する場合には、代表的には PH_3 ガスを用いることができる。また、これらの原料ガスを希ガスで希釈した混合ガスを用いてもよい。

[0189]

その他、原料ガスとして、 CH_4 、 N_2 、 NH_3 、 AlH_3 、 $AlCl_3$ 、 SiH_4 、 Si_2H_6 、 F_2 、 HF 、 H_2 、 $(C_5H_5)_2Mg$ 、及び希ガス等を用いることができる。また、イオン源は、気体に限られず、固体や液体を加熱して気化させてもよい。

[0190]

不純物元素 140 の供給は、金属酸化物層 114 f、ゲート絶縁層 110、及び半導体層 108 の組成や密度、厚さなどを考慮して、加速電圧やドーズ量などの条件を設定することで制御することができる。

[0191]

なお、不純物元素 140 の供給方法に限定は無く、例えばプラズマ処理や、加熱による熱拡散を利用した処理などを用いてもよい。プラズマ処理法の場合、供給する不純物元素を含むガス雰囲気にてプラズマを発生させて、プラズマ処理を行うことによって、不純物元素を供給することができる。上記プラズマを発生させる装置としては、ドライエッチング装置、アッシング装置、プラズマ CVD 装置、高密度プラズマ CVD 装置等を用いることができる。

[0192]

本発明の一態様では、金属酸化物層 114 f 及びゲート絶縁層 110 を介して不純物元素 140 を半導体層 108 に供給することができる。これにより、不純物元素 140 の供給の際に半導体層 108 の結晶性が低下することを抑制できる。そのため、結晶性の低下により電気抵抗が増大してしまうような場合に特に好適である。

[0193]

不純物元素 140 の供給工程において、ゲート絶縁層 110 のゲート電極 112 と重なっていない部分にも不純物元素 140 が供給される。これにより、ゲート絶縁層 110 のゲート電極 112 と重なっている部分と重なっていない部分とで、加熱による酸素の放出されやすさに差が生じる。したがって、不純物元素 140 の供給工程後に加熱処理を行う場合でも、ゲート絶縁層 110 から低抵抗領域 108 n に酸素が供給されることを抑制でき、低抵抗領域 108 n の電気抵抗が上昇することを抑制できる。

[0194]

次に、ゲート電極 112 をハードマスクとして用いて、金属酸化物層 114 f の一部をエッチングし、金属酸化物層 114 を形成する (図 6 (B))。これにより、ゲート電極 112 と上面形状が概略一致した金属酸化物層 114 を形成することができる。

[0195]

不純物元素 140 の供給工程において、金属酸化物層 114 f のゲート電極 112 と重なっていない

い部分にも不純物元素 140 が供給される。これにより、金属酸化物層 114 f のゲート電極 112 と重なっている部分と重なっていない部分とで、エッチングレートに差が生じる。したがって、エッチングによる金属酸化物層の形状不良を抑制できる。

[0196]

金属酸化物層 114 f の加工方法に特に限定は無いが、ウェットエッチングを用いると、金属酸化物層 114 f と同時に、ゲート絶縁層 110 がエッチングされることを抑制できる。これにより、ゲート絶縁層 110 の膜厚が減少することを抑制し、ゲート絶縁層 110 の膜厚を均一にすることができる。

[0197]

次に、ゲート絶縁層 110、金属酸化物層 114、及びゲート電極 112 を覆う絶縁層 118 を形成する (図 7 (A))。

[0198]

絶縁層 118 をプラズマ CVD 法により形成する場合、成膜温度が高すぎると、低抵抗領域 108 n 等に含まれる不純物が、半導体層 108 のチャネル形成領域を含む周辺部に拡散する恐れや、低抵抗領域 108 n の電気抵抗が上昇する恐れがある。絶縁層 118 の成膜温度としては、例えば 150℃ 以上 400℃ 以下、好ましくは 180℃ 以上 360℃ 以下、より好ましくは 200℃ 以上 250℃ 以下とすることが好ましい。絶縁層 118 を低温で成膜することにより、チャネル長の短いトランジスタであっても、良好な電気特性を付与することができる。

[0199]

次に、絶縁層 118 の所望の位置にリソグラフィによりマスクを形成した後、絶縁層 118 及びゲート絶縁層 110 の一部をエッチングすることで、低抵抗領域 108 n に達する開口部 141 a 及び開口部 141 b を形成する。

[0200]

次に、開口部 141 a 及び開口部 141 b を覆うように、絶縁層 118 上に導電膜を成膜し、当該導電膜を所望の形状に加工することで、導電層 120 a 及び導電層 120 b を形成する (図 7 (B))。

[0201]

以上の工程により、トランジスタ 100 A を作製することができる。例えば、トランジスタ 100 A を表示装置の画素に適用する場合には、この後に、保護絶縁層、平坦化層、表示素子、及び配線のうち 1 以上を形成する工程を追加すればよい。

[0202]

[作製方法例 2]

本発明の一態様において、金属酸化物層 114 f は、その材料及び形成条件によっては、加工が困難なことがある。その場合、金属酸化物層 114 f の結晶性を低下させる工程を追加することで、金属酸化物層 114 f の加工を容易にすることができる。

[0203]

作製方法例 2 は、ゲート電極 112 の作製までの工程は、作製方法例 1 と同様である (図 5 (A) ~ 図 5 (E))。

[0204]

その後、不純物元素 140 の供給工程 (図 8 (A)) と、不純物元素 143 の供給工程 (図 8 (B)) と、を行う。不純物元素 140 の供給工程は、作製方法例 1 (図 6 (A)) と同様であり、これによ

り、半導体層 108 に低抵抗領域 108n が形成される。不純物元素 143 は、少なくとも金属酸化物層 114f に供給する。これにより、金属酸化物層 114f を結晶性の低い金属酸化物層 114g にすることができる。不純物元素 140 と不純物元素 143 はどちらを先に供給してもよい。

[0205]

不純物元素 143 としては、シリコン、リン、アルゴン、クリプトン、キセノン、ヒ素、ガリウム、及びゲルマニウムなどが挙げられる。不純物元素 143 の原料ガスとしては、上記不純物元素を含むガスを用いることができる。

[0206]

不純物元素 143 の供給は、金属酸化物層 114f の組成や密度、厚さなどを考慮して、加速電圧やドーズ量などの条件を設定することで制御することができる。

[0207]

その後、ゲート電極 112 をハードマスクとして用いて、結晶性の低い金属酸化物層 114g の一部をエッチングし、金属酸化物層 114 を形成する (図 8 (C))。これにより、ゲート電極 112 と上面形状が概略一致した金属酸化物層 114 を容易に形成することができる。

[0208]

[作製方法例 3]

金属酸化物層 114f が絶縁膜である場合、金属酸化物層 114f を島状に加工する工程を省略してもよい。

[0209]

作製方法例 3 は、不純物元素 140 の供給工程までは、作製方法例 1 と同様である (図 5 (A) ~ 図 5 (E)、図 6 (A))。

[0210]

不純物元素 140 の供給工程 (図 9 (A)) の後、金属酸化物層 114f を加工することなく、ゲート絶縁層 110、金属酸化物層 114f、及びゲート電極 112 を覆う絶縁層 118 を形成する (図 9 (B))。

[0211]

次に、絶縁層 118 の所望の位置にリソグラフィによりマスクを形成した後、絶縁層 118、金属酸化物層 114f、及びゲート絶縁層 110 の一部をエッチングすることで、低抵抗領域 108n に達する開口部 141a 及び開口部 141b を形成する。

[0212]

次に、開口部 141a 及び開口部 141b を覆うように、絶縁層 118 上に導電膜を成膜し、当該導電膜を所望の形状に加工することで、導電層 120a 及び導電層 120b を形成する (図 9 (C))。

[0213]

以上の工程により、金属酸化物層 114f を有するトランジスタを作製することができる。

[0214]

本実施の形態の半導体装置の作製方法では、ゲート絶縁層とゲート電極との間に、酸素、水素、水などを透過しにくい金属酸化物層を設けるため、ゲート絶縁層から半導体層に効果的に酸素を供給することができる。これにより、半導体層のチャネル形成領域の酸素欠損を低減し、トランジスタの信頼性を高めることができる。また、金属酸化物層の加工は、不純物元素の供給により半導体層の低抵抗領域を形成した後に行う。金属酸化物層の加工の際、金属酸化物層にも不純物元素が含まれている

ため、エッチングによる金属酸化物層の形状不良を抑制することができる。

[0215]

本実施の形態は、他の実施の形態と適宜組み合わせることができる。また、本明細書において、1つの実施の形態の中に、複数の構成例が示される場合は、構成例を適宜組み合わせることが可能である。

[0216]

(実施の形態2)

本実施の形態では、本発明の一態様の半導体装置を有する表示装置について、図10～図14を用いて説明する。

[0217]

本発明の一態様の半導体装置は、電気特性が良好であるため、表示装置に用いることで、表示装置の信頼性を高めることができる。例えば、本発明の一態様のトランジスタは、当該表示装置の画素及び駆動回路の一方または双方が有するトランジスタに適用することができる。

[0218]

本発明の一態様の半導体装置は、表示装置、または、当該表示装置を有するモジュールに用いることができる。当該表示装置を有するモジュールとしては、当該表示装置にフレキシブルプリント回路基板(Flexible printed circuit、以下、FPCと記す)もしくはTCP(Tape Carrier Package)等のコネクタが取り付けられたモジュール、COG(Chip On Glass)方式もしくはCOF(Chip On Film)方式等により集積回路(IC)が実装されたモジュール等が挙げられる。

[0219]

[表示装置の上面構成]

図10(A)に、表示装置700の上面図を示す。表示装置700は、シール材712により貼り合わされた第1の基板701と第2の基板705を有する。第1の基板701、第2の基板705、及びシール材712で封止される領域に、画素部702、ソースドライバ704、及びゲートドライバ706が設けられる。画素部702には、複数の表示素子が設けられる。

[0220]

第1の基板701の第2の基板705と重ならない部分に、FPC716が接続されるFPC端子部708が設けられている。FPC716によって、FPC端子部708及び信号線710を介して、画素部702、ソースドライバ704、及びゲートドライバ706のそれぞれに各種信号等が供給される。

[0221]

ゲートドライバ706は、複数設けられていてもよい。また、ゲートドライバ706及びソースドライバ704は、それぞれ、半導体基板等に別途形成され、パッケージされたICチップの形態であってもよい。当該ICチップは、第1の基板701上、またはFPC716に実装することができる。

[0222]

画素部702、ソースドライバ704、及びゲートドライバ706が有するトランジスタに、本発明の一態様のトランジスタを適用することができる。

[0223]

画素部702に設けられる表示素子としては、液晶素子、発光素子などが挙げられる。液晶素子としては、透過型の液晶素子、反射型の液晶素子、半透過型の液晶素子などを用いることができる。また、

発光素子としては、LED (Light Emitting Diode)、OLED (Organic LED)、QLED (Quantum-dot LED)、半導体レーザなどの、自発光性の発光素子が挙げられる。また、シャッター方式または光干渉方式のMEMS (Micro Electro Mechanical Systems) 素子や、マイクロカプセル方式、電気泳動方式、エレクトロウェット方式、または電子粉流体 (登録商標) 方式等を適用した表示素子などを用いることもできる。

[0224]

図10 (B) に示す表示装置700Aは、第1の基板701に換えて、可撓性を有する樹脂層743が適用された、フレキシブルディスプレイとして用いることのできる表示装置の例である。

[0225]

表示装置700Aは、画素部702が矩形形状でなく、角部が円弧状の形状を有している。表示装置700Aは、図10 (B) 中の領域P1に示すように、画素部702及び樹脂層743の一部が切りかかれた切欠き部を有する。一対のゲートドライバ706は、画素部702を挟んで両側に設けられる。ゲートドライバ706は、画素部702の角部において、円弧状の輪郭に沿って設けられている。

[0226]

樹脂層743は、FPC端子部708が設けられる部分が突出した形状を有している。また、樹脂層743のFPC端子部708を含む一部は、図10 (B) 中の領域P2で裏側に折り返すことができる。樹脂層743の一部を折り返すことで、FPC716を画素部702の裏側に重ねて配置した状態で、表示装置700Aを電子機器に実装することができ、電子機器の省スペース化を図ることができる。

[0227]

表示装置700Aに接続されるFPC716には、IC717が実装されている。IC717は、例えばソースドライバとしての機能を有する。このとき、表示装置700Aにおけるソースドライバ704は、保護回路、バッファ回路、デマルチプレクサ回路等の少なくとも一を含む構成とすることができる。

[0228]

図10 (C) に示す表示装置700Bは、大型の画面を有する電子機器に好適に用いることのできる表示装置である。表示装置700Bは、例えばテレビジョン装置、モニタ装置、パーソナルコンピュータ (ノート型またはデスクトップ型を含む)、タブレット端末、デジタルサイネージなどに好適に用いることができる。

[0229]

表示装置700Bは、複数のソースドライバIC721と、一対のゲートドライバ722を有する。

[0230]

複数のソースドライバIC721は、それぞれ、FPC723に取り付けられている。複数のFPC723の一方の端子は第1の基板701に接続され、他方の端子はプリント基板724に接続されている。FPC723を折り曲げることで、プリント基板724を画素部702の裏側に配置して、電子機器に実装することができ、電子機器の省スペース化を図ることができる。

[0231]

一方、ゲートドライバ722は、第1の基板701上に形成されている。これにより、狭額縁の電子機器を実現できる。

[0232]

このような構成とすることで、大型でかつ高解像度の表示装置を実現できる。例えば画面サイズが対角30インチ以上、40インチ以上、50インチ以上、または60インチ以上の表示装置にも適用することができる。また、解像度が4K2K、または8K4Kなどといった極めて高解像度の表示装置を実現することができる。

[0233]

[表示装置の断面構成]

図11及び図12に、表示素子として液晶素子を有する表示装置を示す。図13及び図14に、表示素子としてEL素子を有する表示装置を示す。図11、図12、及び図13は、それぞれ、図10(A)に示す一点鎖線Q-R間の断面図である。図14は、図10(B)に示す一点鎖線S-T間の断面図である。

[0234]

図11乃至図13に示す表示装置700及び図14に示す表示装置700Aは、引き回し配線部711と、画素部702と、ソースドライバ704と、FPC端子部708と、を有する。引き回し配線部711は、信号線710を有する。画素部702は、トランジスタ750及び容量素子790を有する。図12では、容量素子790を設けない場合を示している。ソースドライバ704は、トランジスタ752を有する。

[0235]

トランジスタ750及びトランジスタ752は、チャンネルが形成される半導体層に、酸化物半導体を適用したトランジスタである。例えば、それぞれ、実施の形態1で例示したトランジスタを適用できる。また、表示装置は、半導体層にシリコン（アモルファスシリコン、多結晶シリコン、または単結晶シリコン）を用いたトランジスタを有していてもよい。

[0236]

本実施の形態で用いるトランジスタは、高純度化し、酸素欠損の形成を抑制した酸化物半導体膜を有する。該トランジスタは、オフ電流を小さくできる。よって、画像信号等の電気信号の保持時間を長くでき、画像信号などの書き込み間隔を長く設定できる。よって、リフレッシュ動作の頻度を少なくできるため、消費電力を低減する効果を奏する。

[0237]

また、本実施の形態で用いるトランジスタは、比較的高い電界効果移動度が得られるため、高速駆動が可能である。例えば、このような高速駆動が可能なトランジスタを表示装置に用いることで、画素部のスイッチングトランジスタと、駆動回路部に使用するドライバトランジスタを同一基板上に形成することができる。すなわち、別途、駆動回路として、シリコンウェハ等により形成された半導体装置を用いる必要がないため、表示装置の部品点数を削減することができる。また、画素部において、高速駆動が可能なトランジスタを用いることで、高画質な画像を提供することができる。

[0238]

図11及び図13に示す容量素子790は、トランジスタ750が有する半導体層と同一の膜を加工して形成され、低抵抗化された下部電極と、ソース電極またはドレイン電極と同一の導電膜を加工して形成される上部電極と、を有する。また、下部電極と上部電極との間には、トランジスタ750を覆う2層の絶縁膜が設けられる。すなわち、容量素子790は、一対の電極間に誘電体膜として機能する絶縁膜が挟持された積層型の構造である。

[0239]

図14に示す容量素子790は、トランジスタ750が有する第1のゲート電極と同一の膜で加工して形成される下部電極と、半導体層と同一の金属酸化物膜を加工して形成される上部電極と、を有する。上部電極は、トランジスタ750の低抵抗領域と同様に、低抵抗化されている。また、下部電極と上部電極との間には、トランジスタ750の第1のゲート絶縁層として機能する絶縁膜の一部が設けられる。すなわち、容量素子790は、一对の電極間に誘電体膜として機能する絶縁膜が挟持された積層型の構造である。また、上部電極には、トランジスタのソース電極及びドレイン電極と同一の膜を加工して得られる配線が接続されている。

[0240]

トランジスタ750、トランジスタ752、及び容量素子790上には平坦化絶縁膜770が設けられている。

[0241]

画素部702が有するトランジスタ750と、ソースドライバ704が有するトランジスタ752とは、互いに異なる構造であってもよい。例えばいずれか一方にトップゲート型のトランジスタを適用し、他方にボトムゲート型のトランジスタを適用してもよい。なお、上記のゲートドライバ706についても、ソースドライバ704と同様である。

[0242]

信号線710は、トランジスタ750、752のソース電極及びドレイン電極等と同じ導電膜で形成されている。このとき、銅元素を含む材料等の低抵抗な材料を用いると、配線抵抗に起因する信号遅延等が少なく、大画面での表示が可能となるため好ましい。

[0243]

FPC端子部708は、一部が接続電極として機能する配線760、異方性導電膜780、及びFPC716を有する。配線760は、異方性導電膜780を介して、FPC716が有する端子と電気的に接続される。ここでは、配線760は、トランジスタ750、752のソース電極及びドレイン電極等と同じ導電膜で形成されている。

[0244]

第1の基板701及び第2の基板705としては、例えばガラス基板、またはプラスチック基板等の可撓性基板を用いることができる。可撓性基板を用いることで、フレキシブルディスプレイを実現することができる。第1の基板701に可撓性基板を用いる場合、第1の基板701とトランジスタ750等との間に、水や水素に対するバリア性を有する絶縁層を設けることが好ましい。

[0245]

第2の基板705側には、遮光膜738と、着色膜736と、これらに接する絶縁膜734と、が設けられる。

[0246]

図11、図12、及び図13において、第1の基板701と第2の基板705の間には、当該2つの基板の間隔を調整するためのスペーサ778が設けられている。また、第1の基板701と第2の基板705は、シール材712によって貼り合わされている。

[0247]

図11に示す表示装置700は、縦電界方式の液晶素子775を有する。液晶素子775は、導電層772、導電層774、及びこれらの間に液晶層776を有する。導電層774は、第2の基板70

5側に設けられ、共通電極としての機能を有する。導電層772は、トランジスタ750が有するソース電極またはドレイン電極と電氣的に接続される。導電層772は、平坦化絶縁膜770上に形成され、画素電極として機能する。

[0248]

導電層772には、可視光に対する透過性を有する材料、または可視光に対する反射性を有する材料を用いることができる。可視光に対する透過性を有する材料としては、例えば、インジウム、亜鉛、スズ等を含む酸化物材料を用いるとよい。可視光に対する反射性を有する材料としては、例えば、アルミニウム、銀等を含む材料を用いるとよい。

[0249]

導電層772に可視光に対する反射性を有する材料を用いると、表示装置700は反射型の液晶表示装置となる。一方、導電層772に可視光に対する透過性を有する材料を用いると、透過型の液晶表示装置となる。反射型の液晶表示装置の場合、視認側に偏光板を設ける。一方、透過型の液晶表示装置の場合、液晶素子を挟むように一對の偏光板を設ける。

[0250]

図12に示す表示装置700は、横電界方式（例えば、FFS（Fringe Field Switching）モード）の液晶素子775を用いる例を示す。導電層772上に絶縁層773を介して、共通電極として機能する導電層774が設けられる。導電層772と導電層774との間に生じる電界によって、液晶層776の配向状態を制御することができる。

[0251]

図12において、導電層772、絶縁層773、導電層774の積層構造により保持容量を構成することができる。そのため、容量素子を別途設ける必要がなく、開口率を高めることができる。

[0252]

図11及び図12において図示しないが、液晶層776と接する配向膜を設ける構成としてもよい。また、偏光部材、位相差部材、反射防止部材などの光学部材（光学基板）、及びバックライト、サイドライトなどの光源を適宜設けることができる。

[0253]

液晶層776には、サーモトロピック液晶、低分子液晶、高分子液晶、高分子分散型液晶、高分子ネットワーク型液晶、強誘電性液晶、反強誘電性液晶等を用いることができる。また、横電界方式を採用する場合、配向膜を用いないブルー相を示す液晶を用いてもよい。

[0254]

液晶素子のモードとしては、TN（Twisted Nematic）モード、VA（Vertical Alignment）モード、IPS（In-Plane-Switching）モード、FFSモード、ASM（Axially Symmetric aligned Micro-cell）モード、OCB（Optical Compensated Birefringence）モード、ECB（Electrically Controlled Birefringence）モード、VA-IPSモード、ゲストホストモードなどを用いることができる。

[0255]

また、液晶素子の駆動方法として、継時加法混色法に基づいてカラー表示を行う、時間分割表示方式（フィールドシーケンシャル駆動方式ともいう）を適用してもよい。その場合、着色膜736を設けない構成とすることができる。時間分割表示方式を用いる場合、例えば赤色（R）、緑色（G）、青色

(B) のそれぞれの色を呈する副画素を設ける必要がないため、画素の開口率や表示装置の精細度を高めることができる。

[0256]

図13に示す表示装置700及び図14に示す表示装置700Aは、発光素子782を有する。発光素子782は、導電層772、EL層786、及び導電膜788を有する。EL層786は、発光物質を有する。

[0257]

発光物質としては、蛍光を発する物質（蛍光材料）、燐光を発する物質（燐光材料）、熱活性化遅延蛍光を示す物質（熱活性化遅延蛍光（Thermally activated delayed fluorescence：TADF）材料）、無機化合物（量子ドット材料など）などを用いることができる。

[0258]

図13に示す表示装置700及び図14に示す表示装置700Aには、平坦化絶縁膜770上に導電層772の一部を覆う絶縁膜730が設けられる。ここで、発光素子782は可視光を透過する導電膜788を有する、トップエミッション型の発光素子である。なお、発光素子782は、導電層772側に光を射出するボトムエミッション構造や、導電層772側及び導電膜788側の双方に光を射出するデュアルエミッション構造としてもよい。

[0259]

図13において、着色膜736は発光素子782と重なる位置に設けられ、遮光膜738は絶縁膜730と重なる位置、引き回し配線部711、及びソースドライバ704に設けられている。また、着色膜736及び遮光膜738は、絶縁膜734で覆われている。また、発光素子782と絶縁膜734の間は封止膜732で充填されている。なお、図14に示すように、各色の副画素にそれぞれ異なるEL層786を形成するサイドバイサイド方式（塗り分け方式ともいう）を用いる場合、着色膜736を設けなくてもよい。

[0260]

図14において、発光素子782が有するEL層786は、絶縁膜730及び導電層772上に島状に設けられている。EL層786を、副画素毎に発光色が異なるように作り分けることで、着色膜736を用いずにカラー表示を実現することができる。また、発光素子782を覆って、保護層741が設けられている。保護層741は発光素子782に水などの不純物が拡散することを防ぐ機能を有する。保護層741は、無機絶縁膜を用いることが好ましい。また、無機絶縁膜と有機絶縁膜をそれぞれ一以上含む積層構造とすることがより好ましい。

[0261]

図14に示す表示装置700Aは、図13で示した第1の基板701に換えて、支持基板745、接着層742、樹脂層743、及び絶縁層744が積層された構成を有する。トランジスタ750や容量素子790等は、絶縁層744上に設けられている。

[0262]

支持基板745は、有機樹脂やガラス等を含み、可撓性を有する程度に薄い基板である。樹脂層743は、ポリイミドやアクリルなどの有機樹脂を含む層である。絶縁層744は、酸化シリコン、酸化窒化シリコン、窒化シリコン等の無機絶縁膜を含む。樹脂層743と支持基板745とは、接着層742によって貼り合わされている。樹脂層743は、支持基板745よりも薄いことが好ましい。

[0263]

また、図14に示す表示装置700Aは、図13で示した第2の基板705に換えて保護層740を有する。保護層740は、封止膜732と貼り合わされている。保護層740としては、ガラス基板や樹脂フィルムなどを用いることができる。また、保護層740として、偏光板、散乱板などの光学部材や、タッチセンサなどの入力装置、またはこれらを2つ以上積層した構成を適用してもよい。

[0264]

また、図14では、折り曲げ可能な領域P2を示している。領域P2は、支持基板745、接着層742のほか、絶縁層744等の無機絶縁膜が設けられていない部分を有する。また、領域P2において、配線760を覆って樹脂層746が設けられている。折り曲げ可能な領域P2に無機絶縁膜をできるだけ設けず、且つ、金属または合金を含む導電層と、有機材料を含む層のみを積層した構成とすることで、曲げた際にクラックが生じることを防ぐことができる。また、領域P2に支持基板745を設けないことで、極めて小さい曲率半径で、表示装置700Aの一部を曲げることができる。

[0265]

本実施の形態の表示装置は、タッチセンサ等の入力装置を有していてもよい。つまり、本実施の形態の表示装置は、タッチパネルとしての機能を有していてもよい。

[0266]

センサの方式としては、静電容量方式、抵抗膜方式、表面弾性波方式、赤外線方式、光学方式、感圧方式など様々な方式を用いることができる。または、これら2つ以上を組み合わせる用いてもよい。

[0267]

タッチパネルとしては、入力装置を一对の基板の内側に形成する、所謂インセル型のタッチパネル、入力装置を表示装置上に形成する、所謂オンセル型のタッチパネル、または表示装置に貼り合わせて用いる、所謂アウトセル型のタッチパネルなどがある。

[0268]

本実施の形態は、他の実施の形態と適宜組み合わせることができる。

[0269]

(実施の形態3)

本実施の形態では、本発明の一態様の半導体装置を有する表示装置について、図15を用いて説明する。

[0270]

本発明の一態様の半導体装置は、電気特性が良好であるため、表示装置に用いることで、表示装置の信頼性を高めることができる。例えば、本発明の一態様のトランジスタは、当該表示装置の画素及び駆動回路の一方または双方が有するトランジスタに適用することができる。

[0271]

図15(A)に示す表示装置は、画素部502と、駆動回路部504と、保護回路506と、端子部507と、を有する。なお、保護回路506は、設けない構成としてもよい。

[0272]

画素部502や駆動回路部504が有するトランジスタに、本発明の一態様のトランジスタを適用することができる。また、保護回路506にも、本発明の一態様のトランジスタを適用してもよい。

[0273]

画素部502は、X行Y列(X、Yはそれぞれ独立に2以上の自然数)に配置された複数の表示素子

を駆動する複数の画素回路 501 を有する。

[0274]

駆動回路部 504 は、ゲート線 GL__1 乃至 GL__X に走査信号を出力するゲートドライバ 504 a、データ線 DL__1 乃至 DL__Y にデータ信号を供給するソースドライバ 504 b などの駆動回路を有する。ゲートドライバ 504 a は、少なくともシフトレジスタを有する。ソースドライバ 504 b は、例えば複数のアナログスイッチなどを用いて構成される。また、シフトレジスタなどを用いてソースドライバ 504 b を構成してもよい。

[0275]

端子部 507 は、外部の回路から表示装置に電源、制御信号、及び画像信号等を入力するための端子が設けられた部分をいう。

[0276]

保護回路 506 は、それ自身が接続する配線に一定の範囲外の電位が与えられたときに、該配線と別の配線とを導通状態にする回路である。図 15 (A) に示す保護回路 506 は、例えば、ゲートドライバ 504 a と画素回路 501 の間の配線である走査線 GL、またはソースドライバ 504 b と画素回路 501 の間の配線であるデータ線 DL 等の各種配線に接続される。

[0277]

ゲートドライバ 504 a とソースドライバ 504 b は、それぞれ、画素部 502 と同じ基板上に直接形成されていてもよいし、別の基板上に形成され、COG や TAB (Tape Automated Bonding) によって画素部が形成された基板に実装する構成としてもよい。

[0278]

図 15 (A) に示す複数の画素回路 501 は、例えば、図 15 (B)、図 15 (C) に示す構成とすることができる。

[0279]

図 15 (B) に示す画素回路 501 は、液晶素子 570 と、トランジスタ 550 と、容量素子 560 と、を有する。画素回路 501 には、データ線 DL__n、走査線 GL__m、電位供給線 VL 等が接続されている。

[0280]

液晶素子 570 の一対の電極の一方の電位は、画素回路 501 の仕様に応じて適宜設定される。液晶素子 570 は、書き込まれるデータにより配向状態が設定される。なお、複数の画素回路 501 ののそれぞれが有する液晶素子 570 の一対の電極の一方に共通の電位 (コモン電位) を与えてもよい。また、各行の画素回路 501 の液晶素子 570 の一対の電極の一方に異なる電位を与えてもよい。

[0281]

図 15 (C) に示す画素回路 501 は、トランジスタ 552、554 と、容量素子 562 と、発光素子 572 と、を有する。画素回路 501 には、データ線 DL__n、走査線 GL__m、電位供給線 VL__a、電源供給線 VL__b 等が接続されている。

[0282]

電位供給線 VL__a 及び電位供給線 VL__b のうち、一方には高電源電位 VDD が与えられ、他方には低電源電位 VSS が与えられる。トランジスタ 554 のゲートに与えられる電位に応じて、発光素子 572 に流れる電流が制御されることにより、発光素子 572 からの発光輝度が制御される。

[0283]

本実施の形態は、他の実施の形態と適宜組み合わせることができる。

[0284]

(実施の形態4)

本実施の形態では、本発明の一態様の半導体装置を有する表示装置について、図16を用いて説明する。

[0285]

本実施の形態の表示装置の画素は、画素に表示される階調を補正するためのメモリを有する。本発明の一態様のトランジスタは、当該画素が有するトランジスタに適用することができる。

[0286]

[画素回路]

図16(A)に、画素回路400の回路図を示す。画素回路400は、トランジスタM1、トランジスタM2、容量C1、及び回路401を有する。画素回路400には、配線S1、配線S2、配線G1、及び配線G2が接続される。

[0287]

トランジスタM1は、ゲートが配線G1と、ソース及びドレインの一方が配線S1と、他方が容量C1の一方の電極と、それぞれ接続する。トランジスタM2は、ゲートが配線G2と、ソース及びドレインの一方が配線S2と、他方が容量C1の他方の電極、及び回路401と、それぞれ接続する。

[0288]

回路401は、少なくとも一の表示素子を含む回路である。表示素子としては様々な素子を用いることができるが、代表的には有機EL素子やLED素子などの発光素子、液晶素子、またはMEMS素子等を適用することができる。

[0289]

トランジスタM1と容量C1とを接続するノードをN1、トランジスタM2と回路401とを接続するノードをN2とする。

[0290]

画素回路400は、トランジスタM1をオフ状態とすることで、ノードN1の電位を保持することができる。また、トランジスタM2をオフ状態とすることで、ノードN2の電位を保持することができる。また、トランジスタM2をオフ状態とした状態で、トランジスタM1を介してノードN1に所定の電位を書き込むことで、容量C1を介した容量結合により、ノードN1の電位の変位に応じてノードN2の電位を変化させることができる。

[0291]

ここで、トランジスタM1及びトランジスタM2のうち一方または両方に、実施の形態1で例示した、酸化物半導体が適用されたトランジスタを適用することができる。そのため極めて小さいオフ電流により、ノードN1及びノードN2の電位を長期間に亘って保持することができる。なお、各ノードの電位を保持する期間が短い場合(具体的には、フレーム周波数が30Hz以上である場合等)には、シリコン等の半導体を適用したトランジスタを用いてもよい。

[0292]

[駆動方法]

図16(B)を用いて、画素回路400の動作方法の一例を説明する。図16(B)は、画素回路400の動作に係るタイミングチャートである。なおここでは説明を容易にするため、配線抵抗などの

各種抵抗や、トランジスタや配線などの寄生容量、及びトランジスタのしきい値電圧などの影響は考慮しない。

[0293]

図16(B)に示す動作では、1フレーム期間を期間T1と期間T2とに分ける。期間T1はノードN2に電位を書き込む期間であり、期間T2はノードN1に電位を書き込む期間である。

[0294]

期間T1では、配線G1と配線G2の両方に、トランジスタをオン状態にする電位を与える。また、配線S1には固定電位である電位 V_{ref} を供給し、配線S2には第1データ電位 V_w を供給する。

[0295]

ノードN1には、トランジスタM1を介して配線S1から電位 V_{ref} が与えられる。また、ノードN2には、トランジスタM2を介して第1データ電位 V_w が与えられる。したがって、容量C1には電位差 $V_w - V_{ref}$ が保持された状態となる。

[0296]

期間T2では、配線G1にトランジスタM1をオン状態とする電位を与え、配線G2にトランジスタM2をオフ状態とする電位を与える。また、配線S1には第2データ電位 V_{data} を供給する。配線S2には所定の定電位を与える、またはフローティング状態とする。

[0297]

ノードN1には、トランジスタM1を介して第2データ電位 V_{data} が与えられる。このとき、容量C1による容量結合により、第2データ電位 V_{data} に応じてノードN2の電位が電位dVだけ変化する。すなわち、回路401には、第1データ電位 V_w と電位dVを足した電位が入力されることとなる。なお、図16(B)ではdVが正の値であるように示しているが、負の値であってもよい。すなわち、電位 V_{data} が電位 V_{ref} より低くてもよい。

[0298]

ここで、電位dVは、容量C1の容量値と、回路401の容量値によって概ね決定される。容量C1の容量値が回路401の容量値よりも十分に大きい場合、電位dVは第2データ電位 V_{data} に近い電位となる。

[0299]

このように、画素回路400は、2種類のデータ信号を組み合わせる表示素子を含む回路401に供給する電位を生成することができるため、画素回路400内で階調の補正を行うことが可能となる。

[0300]

また、画素回路400は、配線S1及び配線S2に供給可能な最大電位を超える電位を生成することも可能となる。例えば発光素子を用いた場合では、ハイダイナミックレンジ(HDR)表示等を行うことができる。また、液晶素子を用いた場合では、オーバードライブ駆動等を実現できる。

[0301]

[液晶素子を有する画素回路]

図16(C)に示す画素回路400LCは、回路401LCを有する。回路401LCは、液晶素子LCと、容量C2とを有する。

[0302]

液晶素子LCの一方の電極は、ノードN2及び容量C2の一方の電極と接続し、他方の電極は、電位 V_{com2} が与えられる配線と接続する。容量C2の他方の電極は、電位 V_{com1} が与えられる配線と接

続する。

[0303]

容量C2は保持容量として機能する。なお、容量C2は不要であれば省略することができる。

[0304]

画素回路400LCは、液晶素子LCに高い電圧を供給することができるため、例えばオーバードライブ駆動により高速な表示を実現すること、駆動電圧の高い液晶材料を適用することなどができる。また、配線S1または配線S2に補正信号を供給することで、使用温度や液晶素子LCの劣化状態等に応じて階調を補正することもできる。

[0305]

[発光素子を有する画素回路]

図16(D)に示す画素回路400ELは、回路401ELを有する。回路401ELは、発光素子EL、トランジスタM3、及び容量C2を有する。

[0306]

トランジスタM3は、ゲートがノードN2及び容量C2の一方の電極と、ソース及びドレインの一方が電位 V_H が与えられる配線と、他方が発光素子ELの一方の電極と、それぞれ接続される。容量C2の他方の電極は、電位 V_{com} が与えられる配線と接続する。発光素子ELの他方の電極は、電位 V_L が与えられる配線と接続する。

[0307]

トランジスタM3は、発光素子ELに供給する電流を制御する機能を有する。容量C2は保持容量として機能する。容量C2は不要であれば省略することができる。

[0308]

なお、ここでは発光素子ELのアノード側がトランジスタM3と接続する構成を示しているが、カソード側にトランジスタM3を接続してもよい。そのとき、電位 V_H と電位 V_L の値を適宜変更することができる。

[0309]

画素回路400ELは、トランジスタM3のゲートに高い電位を与えることで、発光素子ELに大きな電流を流すことができるため、例えばHDR表示などを実現することができる。また、配線S1または配線S2に補正信号を供給することで、トランジスタM3や発光素子ELの電気特性のばらつきの補正を行うこともできる。

[0310]

なお、図16(C)、図16(D)で例示した回路に限られず、別途トランジスタや容量などを追加した構成としてもよい。

[0311]

本実施の形態は、他の実施の形態と適宜組み合わせることができる。

[0312]

(実施の形態5)

本実施の形態では、本発明の一態様の表示モジュールについて、図17を用いて説明する。

[0313]

図17(A)に示す表示モジュール6000は、上部カバー6001と下部カバー6002との間に、FPC6005が接続された表示装置6006、フレーム6009、プリント基板6010、及びバ

バッテリー 6011 を有する。

[0314]

本発明の一態様のトランジスタを用いて作製された表示装置を、表示装置 6006 に用いることができる。表示装置 6006 により、信頼性の高い表示モジュールを実現することができる。

[0315]

上部カバー 6001 及び下部カバー 6002 は、表示装置 6006 のサイズに合わせて、形状や寸法を適宜変更することができる。

[0316]

表示装置 6006 はタッチパネルとしての機能を有していてもよい。

[0317]

フレーム 6009 は、表示装置 6006 の保護機能、プリント基板 6010 の動作により発生する電磁波を遮断する機能、放熱板としての機能等を有していてもよい。

[0318]

プリント基板 6010 は、電源回路、ビデオ信号及びクロック信号を出力するための信号処理回路、バッテリー制御回路等を有する。バッテリー 6011 による電源であってもよい。

[0319]

図 17 (B) は、光学式のタッチセンサを備える表示モジュール 6000 の断面概略図である。

[0320]

表示モジュール 6000 は、プリント基板 6010 に設けられた発光部 6015 及び受光部 6016 を有する。また、上部カバー 6001 と下部カバー 6002 により囲まれた領域に一对の導光部（導光部 6017a、導光部 6017b）を有する。

[0321]

表示装置 6006 は、フレーム 6009 を間に介してプリント基板 6010 やバッテリー 6011 と重ねて設けられている。表示装置 6006 とフレーム 6009 は、導光部 6017a、導光部 6017b に固定されている。

[0322]

発光部 6015 から発せられた光 6018 は、導光部 6017a により表示装置 6006 の上部を経由し、導光部 6017b を通って受光部 6016 に達する。例えば指やスタイラスなどの被検知体により、光 6018 が遮られることにより、タッチ操作を検出することができる。

[0323]

発光部 6015 は、例えば表示装置 6006 の隣接する 2 辺に沿って複数設けられる。受光部 6016 は、発光部 6015 と対向する位置に複数設けられる。これにより、タッチ操作がなされた位置の情報を取得することができる。

[0324]

発光部 6015 には、例えば LED 素子などの光源を用いることができ、特に、赤外線を発する光源を用いることが好ましい。受光部 6016 には、発光部 6015 が発する光を受光し電気信号に変換する光電素子を用いることができる。好適には、赤外線を受光可能なフォトダイオードを用いることができる。

[0325]

光 6018 を透過する導光部 6017a、導光部 6017b により、発光部 6015 と受光部 601

6とを表示装置6006の下側に配置することができ、外光が受光部6016に到達してタッチセンサが誤動作することを抑制できる。特に、可視光を吸収し、赤外線透過する樹脂を用いると、タッチセンサの誤動作をより効果的に抑制できる。

[0326]

本実施の形態は、他の実施の形態と適宜組み合わせることができる。

[0327]

(実施の形態6)

本実施の形態では、本発明の一態様の電子機器について、図18～図21を用いて説明する。

[0328]

本実施の形態の電子機器は、本発明の一態様の半導体装置を有する。例えば、電子機器の表示部に用いる表示装置のトランジスタに、本発明の一態様のトランジスタを適用することができる。本発明の一態様のトランジスタは、電気特性が安定かつ良好で信頼性が高いため、表示装置及び電子機器の信頼性を高めることができる。したがって、本発明の一態様のトランジスタは、様々な電子機器に用いることができる。

[0329]

本実施の形態の電子機器の表示部には、例えばフルハイビジョン、4K2K、8K4K、16K8K、またはそれ以上の解像度を有する映像を表示させることができる。

[0330]

電子機器としては、例えば、テレビジョン装置、デスクトップ型もしくはノート型のパーソナルコンピュータ、コンピュータ用などのモニタ、デジタルサイネージ、パチンコ機などの大型ゲーム機などの比較的大きな画面を備える電子機器の他、デジタルカメラ、デジタルビデオカメラ、デジタルフォトフレーム、携帯電話機、携帯型ゲーム機、携帯情報端末、音響再生装置、などが挙げられる。

[0331]

本実施の形態の電子機器は、家屋もしくはビルの内壁もしくは外壁、または、自動車の内装もしくは外装の曲面に沿って組み込むことができる。

[0332]

本実施の形態の電子機器は、アンテナを有していてもよい。アンテナで信号を受信することで、表示部で映像や情報等の表示を行うことができる。また、電子機器がアンテナ及び二次電池を有する場合、アンテナを、非接触電力伝送に用いてもよい。

[0333]

本実施の形態の電子機器は、センサ（力、変位、位置、速度、加速度、角速度、回転数、距離、光、液、磁気、温度、化学物質、音声、時間、硬度、電場、電流、電圧、電力、放射線、流量、湿度、傾度、振動、にのみまたは赤外線を測定する機能を含むもの）を有していてもよい。

[0334]

本実施の形態の電子機器は、様々な機能を有することができる。例えば、様々な情報（静止画、動画、テキスト画像など）を表示部に表示する機能、タッチパネル機能、カレンダー、日付または時刻などを表示する機能、様々なソフトウェア（プログラム）を実行する機能、無線通信機能、記録媒体に記録されているプログラムまたはデータを読み出す機能等を有することができる。

[0335]

図18(A)に示す電子機器6500は、スマートフォンとして用いることのできる携帯情報端末機

である。

[0336]

電子機器6500は、筐体6501、表示部6502、電源ボタン6503、ボタン6504、スピーカ6505、マイク6506、カメラ6507、及び光源6508等を有する。表示部6502はタッチパネル機能を備える。

[0337]

表示部6502に、本発明の一態様のトランジスタを有する表示装置を適用することができる。

[0338]

図18(B)は、筐体6501のマイク6506側の端部を含む断面概略図である。

[0339]

筐体6501の表示面側には透光性を有する保護部材6510が設けられ、筐体6501と保護部材6510に囲まれた空間内に、表示パネル6511、光学部材6512、タッチセンサパネル6513、プリント基板6517、バッテリー6518等が配置されている。

[0340]

保護部材6510には、表示パネル6511、光学部材6512、及びタッチセンサパネル6513が接着層(図示しない)により固定されている。

[0341]

表示部6502よりも外側の領域において、表示パネル6511の一部が折り返されており、当該折り返された部分にFPC6515が接続されている。FPC6515には、IC6516が実装されている。FPC6515は、プリント基板6517に設けられた端子に接続されている。

[0342]

表示パネル6511には本発明の一態様のフレキシブルディスプレイを適用することができる。そのため、極めて軽量の電子機器を実現できる。また、表示パネル6511が極めて薄いため、電子機器の厚さを抑えつつ、大容量のバッテリー6518を搭載することもできる。また、表示パネル6511の一部を折り返して、画素部の裏側にFPC6515との接続部を配置することにより、狭額縁の電子機器を実現できる。

[0343]

図19(A)にテレビジョン装置の一例を示す。テレビジョン装置7100は、筐体7101に表示部7000が組み込まれている。ここでは、スタンド7103により筐体7101を支持した構成を示している。

[0344]

表示部7000に、本発明の一態様のトランジスタを有する表示装置を適用することができる。

[0345]

図19(A)に示すテレビジョン装置7100の操作は、筐体7101が備える操作スイッチや、別体のリモコン操作機7111により行うことができる。または、表示部7000にタッチセンサを備えていてもよく、指等で表示部7000に触れることでテレビジョン装置7100を操作してもよい。リモコン操作機7111は、当該リモコン操作機7111から出力する情報を表示する表示部を有していてもよい。リモコン操作機7111が備える操作キーまたはタッチパネルにより、チャンネル及び音量の操作を行うことができ、表示部7000に表示される映像を操作することができる。

[0346]

なお、テレビジョン装置 7 1 0 0 は、受信機及びモデムなどを備えた構成とする。受信機により一般のテレビ放送の受信を行うことができる。また、モデムを介して有線または無線による通信ネットワークに接続することにより、一方向（送信者から受信者）または双方向（送信者と受信者間、あるいは受信者間同士など）の情報通信を行うことも可能である。

[0347]

図 19 (B) に、ノート型パーソナルコンピュータの一例を示す。ノート型パーソナルコンピュータ 7 2 0 0 は、筐体 7 2 1 1、キーボード 7 2 1 2、ポインティングデバイス 7 2 1 3、外部接続ポート 7 2 1 4 等を有する。筐体 7 2 1 1 に、表示部 7 0 0 0 が組み込まれている。

[0348]

表示部 7 0 0 0 に、本発明の一態様のトランジスタを有する表示装置を適用することができる。

[0349]

図 19 (C)、図 19 (D) に、デジタルサイネージの一例を示す。

[0350]

図 19 (C) に示すデジタルサイネージ 7 3 0 0 は、筐体 7 3 0 1、表示部 7 0 0 0、及びスピーカ 7 3 0 3 等を有する。さらに、LED ランプ、操作キー（電源スイッチ、または操作スイッチを含む）、接続端子、各種センサ、マイクロフォン等を有することができる。

[0351]

図 19 (D) は円柱状の柱 7 4 0 1 に取り付けられたデジタルサイネージ 7 4 0 0 である。デジタルサイネージ 7 4 0 0 は、柱 7 4 0 1 の曲面に沿って設けられた表示部 7 0 0 0 を有する。

[0352]

図 19 (C)、図 19 (D) において、表示部 7 0 0 0 に、本発明の一態様のトランジスタを有する表示装置を適用することができる。

[0353]

表示部 7 0 0 0 が広いほど、一度に提供できる情報量を増やすことができる。また、表示部 7 0 0 0 が広いほど、人の目につきやすく、例えば、広告の宣伝効果を高めることができる。

[0354]

表示部 7 0 0 0 にタッチパネルを適用することで、表示部 7 0 0 0 に画像または動画を表示するだけでなく、使用者が直感的に操作することができ、好ましい。また、路線情報もしくは交通情報などの情報を提供するための用途に用いる場合には、直感的な操作によりユーザビリティを高めることができる。

[0355]

また、図 19 (C)、図 19 (D) に示すように、デジタルサイネージ 7 3 0 0 またはデジタルサイネージ 7 4 0 0 は、ユーザが所持するスマートフォン等の情報端末機 7 3 1 1 または情報端末機 7 4 1 1 と無線通信により連携可能であることが好ましい。例えば、表示部 7 0 0 0 に表示される広告の情報を、情報端末機 7 3 1 1 または情報端末機 7 4 1 1 の画面に表示させることができる。また、情報端末機 7 3 1 1 または情報端末機 7 4 1 1 を操作することで、表示部 7 0 0 0 の表示を切り替えることができる。

[0356]

また、デジタルサイネージ 7 3 0 0 またはデジタルサイネージ 7 4 0 0 に、情報端末機 7 3 1 1 または情報端末機 7 4 1 1 の画面を操作手段（コントローラ）としたゲームを実行させることもできる。

これにより、不特定多数のユーザが同時にゲームに参加し、楽しむことができる。

[0357]

図20(A)は、ファインダー8100を取り付けた状態のカメラ8000の外観を示す図である。

[0358]

カメラ8000は、筐体8001、表示部8002、操作ボタン8003、シャッターボタン8004等を有する。またカメラ8000には、着脱可能なレンズ8006が取り付けられている。なお、カメラ8000は、レンズ8006と筐体とが一体となってもよい。

[0359]

カメラ8000は、シャッターボタン8004を押す、またはタッチパネルとして機能する表示部8002をタッチすることにより撮像することができる。

[0360]

筐体8001は、電極を有するマウントを有し、ファインダー8100のほか、ストロボ装置等を接続することができる。

[0361]

ファインダー8100は、筐体8101、表示部8102、ボタン8103等を有する。

[0362]

筐体8101は、カメラ8000のマウントと係合するマウントにより、カメラ8000に取り付けられている。ファインダー8100はカメラ8000から受信した映像等を表示部8102に表示させることができる。

[0363]

ボタン8103は、電源ボタン等としての機能を有する。

[0364]

カメラ8000の表示部8002、及びファインダー8100の表示部8102に、本発明の一態様のトランジスタを有する表示装置を適用することができる。なお、ファインダーが内蔵されたカメラ8000であってもよい。

[0365]

図20(B)は、ヘッドマウントディスプレイ8200の外観を示す図である。

[0366]

ヘッドマウントディスプレイ8200は、装着部8201、レンズ8202、本体8203、表示部8204、ケーブル8205等を有している。また装着部8201には、バッテリー8206が内蔵されている。

[0367]

ケーブル8205は、バッテリー8206から本体8203に電力を供給する。本体8203は無線受信機等を備え、受信した映像情報を表示部8204に表示させることができる。また、本体8203はカメラを備え、使用者の眼球やまぶたの動きの情報を入力手段として用いることができる。

[0368]

また、装着部8201には、使用者に触れる位置に、使用者の眼球の動きに伴って流れる電流を検知可能な複数の電極が設けられ、視線を認識する機能を有していてもよい。また、当該電極に流れる電流により、使用者の脈拍をモニタする機能を有していてもよい。また、装着部8201には、温度センサ、圧力センサ、加速度センサ等の各種センサを有していてもよく、使用者の生体情報を表示部8

204に表示する機能や、使用者の頭部の動きに合わせて表示部8204に表示する映像を変化させる機能を有していてもよい。

[0369]

表示部8204に、本発明の一態様のトランジスタを有する表示装置を適用することができる。

[0370]

図20(C)～図20(E)は、ヘッドマウントディスプレイ8300の外観を示す図である。ヘッドマウントディスプレイ8300は、筐体8301と、表示部8302と、バンド状の固定具8304と、一対のレンズ8305と、を有する。

[0371]

使用者は、レンズ8305を通して、表示部8302の表示を視認することができる。なお、表示部8302を湾曲して配置させると、使用者が高い臨場感を感じることができるため好ましい。また、表示部8302の異なる領域に表示された別の画像を、レンズ8305を通して視認することで、視差を用いた3次元表示等を行うこともできる。なお、表示部8302を1つ設ける構成に限られず、表示部8302を2つ設け、使用者の片方の目につき1つの表示部を配置してもよい。

[0372]

表示部8302に、本発明の一態様のトランジスタを有する表示装置を適用することができる。本発明の一態様のトランジスタを用いて、精細度の極めて高い表示装置を作製することも可能である。例えば、図20(E)のようにレンズ8305を用いて表示を拡大して視認される場合でも、使用者に画素が視認されにくい。つまり、表示部8302を用いて、使用者に現実感の高い映像を視認させることができる。

[0373]

図21(A)乃至図21(F)に示す電子機器は、筐体9000、表示部9001、スピーカ9003、操作キー9005(電源スイッチ、または操作スイッチを含む)、接続端子9006、センサ9007(力、変位、位置、速度、加速度、角速度、回転数、距離、光、液、磁気、温度、化学物質、音声、時間、硬度、電場、電流、電圧、電力、放射線、流量、湿度、傾度、振動、にのみまたは赤外線測定する機能を含むもの)、マイクロフォン9008、等を有する。

[0374]

図21(A)乃至図21(F)に示す電子機器は、様々な機能を有する。例えば、様々な情報(静止画、動画、テキスト画像など)を表示部に表示する機能、タッチパネル機能、カレンダー、日付または時刻などを表示する機能、様々なソフトウェア(プログラム)によって処理を制御する機能、無線通信機能、記録媒体に記録されているプログラムまたはデータを読み出して処理する機能、等を有することができる。なお、電子機器の機能はこれらに限られず、様々な機能を有することができる。電子機器は、複数の表示部を有していてもよい。また、電子機器にカメラ等を設け、静止画や動画を撮影し、記録媒体(外部またはカメラに内蔵)に保存する機能、撮影した画像を表示部に表示する機能、等を有していてもよい。

[0375]

図21(A)乃至図21(F)に示す電子機器の詳細について、以下説明を行う。

[0376]

図21(A)は、携帯情報端末9101を示す斜視図である。携帯情報端末9101は、例えばスマートフォンとして用いることができる。なお、携帯情報端末9101は、スピーカ9003、接続端

子9006、センサ9007等を設けてもよい。また、携帯情報端末9101は、文字や画像情報をその複数の面に表示することができる。図21(A)では3つのアイコン9050を表示した例を示している。また、破線の矩形で示す情報9051を表示部9001の他の面に表示することもできる。情報9051の一例としては、電子メール、SNS、電話などの着信の通知、電子メールやSNSなどの題名、送信者名、日時、時刻、バッテリーの残量、アンテナ受信の強度などがある。または、情報9051が表示されている位置にはアイコン9050などを表示してもよい。

[0377]

図21(B)は、携帯情報端末9102を示す斜視図である。携帯情報端末9102は、表示部9001の3面以上に情報を表示する機能を有する。ここでは、情報9052、情報9053、情報9054がそれぞれ異なる面に表示されている例を示す。例えば使用者は、洋服の胸ポケットに携帯情報端末9102を収納した状態で、携帯情報端末9102の上方から観察できる位置に表示された情報9053を確認することもできる。使用者は、携帯情報端末9102をポケットから取り出すことなく表示を確認し、例えば電話を受けるか否かを判断できる。

[0378]

図21(C)は、腕時計型の携帯情報端末9200を示す斜視図である。携帯情報端末9200は、例えばスマートウォッチとして用いることができる。また、表示部9001はその表示面が湾曲して設けられ、湾曲した表示面に沿って表示を行うことができる。また、携帯情報端末9200を、例えば無線通信可能なヘッドセットと相互通信させることによって、ハンズフリーで通話することもできる。また、携帯情報端末9200は、接続端子9006により、他の情報端末と相互にデータ伝送を行うことや、充電を行うこともできる。なお、充電動作は無線給電により行ってもよい。

[0379]

図21(D)～図21(F)は、折り畳み可能な携帯情報端末9201を示す斜視図である。また、図21(D)は携帯情報端末9201を展開した状態、図21(F)は折り畳んだ状態、図21(E)は図21(D)と図21(F)の一方から他方に変化する途中の状態の斜視図である。携帯情報端末9201は、折り畳んだ状態では可搬性に優れ、展開した状態では継ぎ目のない広い表示領域により表示の一覧性に優れる。携帯情報端末9201が有する表示部9001は、ヒンジ9055によって連結された3つの筐体9000に支持されている。例えば、表示部9001は、曲率半径0.1mm以上150mm以下で曲げることができる。

[0380]

本実施の形態は、他の実施の形態及び実施例と適宜組み合わせることができる。

[実施例1]

[0381]

本実施例では、本発明の一態様のトランジスタを作製し、評価した結果について説明する。特に、本実施例では、金属酸化物層114が、半導体層108と同一の金属酸化物(IGZO)を有する場合について説明する。

[0382]

[金属酸化物層114fのエッチングレート]

まず、金属酸化物層114fのエッチングレートを評価した。ここでは、6つの試料を作製し、各試料における金属酸化物層114fのエッチングレートを評価した。

[0383]

各試料では、金属酸化物層 1 1 4 f として、厚さ約 2 0 n m の I G Z O 膜を形成した。I G Z O 膜は、スパッタリング法により、原子数比が $I n : G a : Z n = 4 : 2 : 4 . 1$ である金属酸化物ターゲットを用いて、酸素流量比 1 0 0 %、基板温度 2 0 0 °C で形成した。I G Z O 膜を形成した後、酸素と窒素の混合雰囲気下にて、3 5 0 °C、1 時間の加熱処理を行った。

[0 3 8 4]

そして、3 つの試料については、質量分離機構を有さないプラズマイオンドーピング装置を用いて、金属酸化物層 1 1 4 f にホウ素 (B) を供給した。ホウ素を供給するためのガスには B_2H_6 ガスを用い、加速電圧は 4 0 k V、ドーズ量は $2 \times 10^{15} \text{ ions/cm}^2$ とした。残りの 3 つの試料については、金属酸化物層 1 1 4 f にホウ素を供給しなかった。

[0 3 8 5]

次に、金属酸化物層 1 1 4 f をウェットエッチングした。エッチャントとしては、シュウ酸 (5 %以下、液温 6 0 °C、スピン処理) と、混酸 (リン酸 8 0 %未満、硝酸 5 %未満、酢酸 1 0 %未満、水 5 %以上、液温 3 0 °C、スプレー処理) と、リン酸 (8 5 %) の 3 0 倍希釈水溶液 (液温室温、スピン処理) と、の 3 種類を用いた。ホウ素を供給した試料とホウ素を供給していない試料、それぞれの金属酸化物層 1 1 4 f を、各エッチャントでウェットエッチングした。

[0 3 8 6]

図 2 2 に、各試料のエッチングレート (単位: n m / m i n .) の結果を示す。なお、エッチングレートは、光干渉式膜厚測定によって求めた。

[0 3 8 7]

いずれのエッチャントを用いた場合でも、金属酸化物層 1 1 4 f にホウ素を供給した試料 (B ドープ有り) は、ホウ素を供給していない試料 (B ドープ無し) よりもエッチングレートが高いことがわかった。特に、シュウ酸を用いる場合、金属酸化物層 1 1 4 f にホウ素を供給することで、ホウ素を供給しない場合に比べて、金属酸化物層 1 1 4 f のエッチングレートが約 2 . 5 倍高くなった。

[0 3 8 8]

以上のことから、金属酸化物層 1 1 4 f にホウ素を供給することで、エッチングレートを高くできることがわかった。金属酸化物層 1 1 4 f にホウ素を供給することで、金属酸化物層 1 1 4 f の結晶性が低下し、エッチングレートが高くなったと考えられる。

[0 3 8 9]

[金属酸化物層 1 1 4 の断面観察]

次に、金属酸化物層 1 1 4 f をウェットエッチングすることで金属酸化物層 1 1 4 を形成し、断面観察を行った。ここでは 2 つの試料を作製し、断面観察を行った。

[0 3 9 0]

試料として、図 1 (A) ~ 図 1 (C) に示すトランジスタ 1 0 0 の構造に対応した積層構造を形成した。具体的には、基板 1 0 2 上に、絶縁層 1 0 3、半導体層 1 0 8、ゲート絶縁層 1 1 0、金属酸化物層 1 1 4、ゲート電極 1 1 2、及び絶縁層 1 1 8 を形成した。

[0 3 9 1]

金属酸化物層 1 1 4 f の形成条件は上記と同様である。ゲート絶縁層 1 1 0 上に金属酸化物層 1 1 4 f を形成した後、ゲート電極 1 1 2 としてモリブデン膜を形成した。2 つの試料のうち、一方ではゲート電極 1 1 2 をマスクに用いて、金属酸化物層 1 1 4 f にホウ素を供給した。他方では金属酸化物層 1 1 4 f にホウ素を供給しなかった。

[0392]

そして、ゲート電極112をマスクに用いて、金属酸化物層114fを加工し、金属酸化物層114を形成した。ここでは、ウェットエッチングを用いて、金属酸化物層114fを加工した。

[0393]

金属酸化物層114fのウェットエッチングには、シュウ酸（5%以下、液温60℃、スピン処理）を用いた。処理時間は、金属酸化物層114fにホウ素を供給していない試料については30sec、供給した試料については10secとした。なお、処理時間は、上記金属酸化物層114fのエッチングレートの結果（図22）をもとに決定した。具体的には、金属酸化物層114fにホウ素を供給することで、金属酸化物層114fのエッチングレートが高くなるため、ホウ素を供給していない試料に比べてホウ素を供給した試料の処理時間を短くした。

[0394]

図23（A）に、金属酸化物層114fにホウ素を供給していない試料の断面観察写真を示し、図23（B）に、ホウ素を供給した試料の断面観察写真を示す。

[0395]

図23（A）に点線で囲って示すように、金属酸化物層114fにホウ素を供給していない試料では、金属酸化物層114の、ゲート電極112と重なる部分の一部（下側の部分）がエッチングされていた。

[0396]

一方、図23（B）に点線で囲って示すように、ホウ素を供給した試料では、ゲート電極112と重なる金属酸化物層114の下部のエッチングが抑制されており、絶縁層118の被覆性が向上していることが確認できた。

[0397]

以上のことから、ゲート電極112をマスクに用いて、金属酸化物層114fにホウ素を供給することで、ホウ素が供給された部分（ゲート電極112と重ならない部分）と供給されていない部分（ゲート電極112と重なる部分）とのエッチングレートに差をつけることができることがわかった。したがって、金属酸化物層114のゲート電極112と重なる部分がエッチングされにくくなり、金属酸化物層114の形状不良を抑制することができる。これにより、絶縁層118の被覆性が向上し、カバレッジ不良を抑制することができる。

[0398]

[トランジスタの電気特性及び信頼性の評価]

次に、トランジスタを作製し、電気特性及び信頼性を評価した。ここでは6種類の試料を作製した。

[0399]

各試料としては、図3（A）～図3（C）に示すトランジスタ100Aの構造に対応した積層構造を形成した。具体的には、基板102上に、導電層106、絶縁層103、半導体層108、ゲート絶縁層110、金属酸化物層114、ゲート電極112、絶縁層118、導電層120a、及び導電層120bを形成した。さらに、絶縁層118、導電層120a、及び導電層120b上に、平坦化膜（図示しない）を形成した。

[0400]

本発明の一態様が適用された試料A～試料Cでは、実施の形態1で示したように、不純物元素140を供給した後に金属酸化物層114fをエッチングし、金属酸化物層114を形成した。比較試料A

～比較試料Cでは、金属酸化物層114fをエッチングし、金属酸化物層114を形成した後に、不純物元素140を供給した。

[0401]

試料A及び比較試料Aでは、チャネル長が $2\mu\text{m}$ 、チャネル幅が $50\mu\text{m}$ のトランジスタを作製し、試料B及び比較試料Bでは、チャネル長が $3\mu\text{m}$ 、チャネル幅が $50\mu\text{m}$ のトランジスタを作製し、試料C及び比較試料Cでは、チャネル長が $6\mu\text{m}$ 、チャネル幅が $50\mu\text{m}$ のトランジスタを作製した。

[0402]

以下では、トランジスタの具体的な作製方法を図5～図7を用いて説明する。

[0403]

まず、ガラス基板（基板102に相当）上に、厚さ約 100nm のタンゲステン膜をスパッタリング法により形成し、加工することで、導電層106を形成した（図5（A））。

[0404]

次に、基板102及び導電層106上に、絶縁層103として、厚さ約 240nm の窒化シリコン膜と、厚さ約 60nm の窒化シリコン膜と、厚さ約 5nm の酸化窒化シリコン膜と、をプラズマCVD法によりこの順で形成した（図5（A））。

[0405]

次に、絶縁層103上に、厚さ約 50nm のIGZO膜を形成し、加工することで、半導体層108を形成した（図5（B））。IGZO膜は、スパッタリング法により、原子数比が $\text{In}:\text{Ga}:\text{Zn}=4:2:4.1$ である金属酸化物ターゲットを用いて、酸素流量比10%、基板温度は室温で、形成した。IGZO膜を形成した後、窒素雰囲気下にて 350°C 、1時間の加熱処理を行い、続けて、酸素と窒素の混合雰囲気下にて、 350°C 、1時間の加熱処理を行った。

[0406]

次に、絶縁層103及び半導体層108上に、ゲート絶縁層110として、厚さ約 150nm の酸化窒化シリコン膜をプラズマCVD法により形成した（図5（C））。

[0407]

次に、ゲート絶縁層110上に、金属酸化物層114fとして、酸素を含む雰囲気下におけるスパッタリング法により、厚さ約 20nm のIGZO膜を形成した（図5（C））。酸素を含む雰囲気下で金属酸化物層114fを形成することで、ゲート絶縁層110中に酸素を供給することができる。IGZO膜は、原子数比が $\text{In}:\text{Ga}:\text{Zn}=4:2:4.1$ である金属酸化物ターゲットを用い、酸素流量比100%、基板温度 200°C で形成した。IGZO膜を形成した後、酸素と窒素の混合雰囲気下にて、 350°C 、1時間の加熱処理を行った。

[0408]

次に、金属酸化物層114f上に、導電膜112fとして、厚さ約 100nm のモリブデン膜をスパッタリング法により形成し（図5（D））、加工することで、ゲート電極112を形成した（図5（E））。

[0409]

次に、本発明の一態様が適用された試料A～試料Cについては、プラズマイオンドーピング装置を用いて、ホウ素（B）を供給した（図6（A））。この工程では、ゲート電極112をマスクとして、半導体層108、ゲート絶縁層110、及び金属酸化物層114fに、ホウ素を供給するためのガスには B_2H_6 ガスを用い、加速電圧は 40kV 、ドーズ量は $2\times 10^{15}\text{ions}/\text{cm}^2$ とした。その後、金属酸化物層114fをウェットエッチングにより加工し、金属酸化物層1

14を形成した(図6(B))。金属酸化物層114fのウェットエッチングには、シュウ酸(5%以下、液温60℃、スピンドル処理)を用い、処理時間は10secとした。

[0410]

一方、比較試料A～比較試料Cについては、先に、金属酸化物層114fをウェットエッチングにより加工し、金属酸化物層114を形成した。金属酸化物層114fのウェットエッチングには、シュウ酸(5%以下、液温60℃、スピンドル処理)を用い、処理時間は30secとした。その後、プラズマイオンドーピング装置を用いて、ホウ素(B)を供給した。この工程では、ゲート電極112をマスクとして、半導体層108及びゲート絶縁層110に、ホウ素を供給した。

[0411]

以降の工程は、試料及び比較試料ともに同じである。ゲート絶縁層110、金属酸化物層114、及びゲート電極112上に、絶縁層118として、厚さ約300nmの酸化窒化シリコン膜をプラズマCVD法により形成した(図7(A))。

[0412]

次に、ゲート絶縁層110及び絶縁層118の一部を開口した。そして、厚さ約100nmのモリブデン膜をスパッタリング法により形成し、加工することで、導電層120a及び導電層120bを形成した(図7(B))。

[0413]

その後、平坦化膜(図示しない)として、厚さ約1.5μmのアクリル膜を形成し、窒素雰囲気下、250℃、1時間の加熱処理を行った。

[0414]

以上により、各試料を作製した。

[0415]

次に、各試料において、トランジスタの I_d-V_g 特性を測定した。図24に、各試料のトランジスタの I_d-V_g 特性結果を示す。

[0416]

トランジスタの I_d-V_g 特性の測定条件としては、ゲート電極112に印加する電圧(ゲート電圧(V_g))及び導電層106に印加する電圧(バックゲート電圧(V_{bg}))を、-15Vから+20Vまで0.25Vのステップで印加した。また、ソース電極に印加する電圧(ソース電圧(V_s))を0V(comm)とし、ドレイン電極に印加する電圧(ドレイン電圧(V_d))を、0.1V及び20Vとした。

[0417]

図24に示すように、試料Aと比較試料Aとで、 I_d-V_g 特性に大きな差は見られなかった。同様に、試料Bと比較試料Bとにおいてと、試料Cと比較試料Cとにおいても、 I_d-V_g 特性に大きな差は見られなかった。

[0418]

以上のことから、金属酸化物層114fを加工する工程と、ホウ素を供給する工程と、の順番は、トランジスタの I_d-V_g 特性に大きな影響を与えないことが確認された。つまり、ゲート電極112と重なる金属酸化物層114の一部(下側の部分)がエッチングされることを抑制するために、ホウ素を供給した後に金属酸化物層114fを加工しても、電気特性の良好なトランジスタを作製できることがわかった。

[0419]

次に、試料B及び比較試料Bにおいて、トランジスタのストレス試験を行った。

[0420]

ストレス試験としては、ゲートバイアス熱ストレス試験（GBT試験）を用いた。GBT試験は加速試験の一種であり、長期間の使用によって起こるトランジスタの特性変化を、短時間で評価することができる。ここでは、GBT試験として、トランジスタが形成されている基板を60℃に保持し、トランジスタのソースとドレインに0V、ゲートに20Vまたは−20Vの電圧を印加し、この状態を3600秒間保持した。このとき、ゲートに正の電圧を印加する試験をPBTS（Positive Bias Temperature Stress）、負の電圧を印加する試験をNBTS（Negative Bias Temperature Stress）と表記する。また、トランジスタが形成されている基板を60℃に保持し、10000lxの白色LED光を照射した状態で、トランジスタのソースとドレインに0V、ゲートに20Vまたは−20Vの電圧を印加し、この状態を3600秒間保持した。このとき、ゲートに正の電圧を印加する試験をPBITS（Positive Bias Temperature Illumination Stress）、負の電圧を印加する試験をNBITS（Negative Bias Temperature Illumination Stress）と表記する。

[0421]

図25に、試料B及び比較試料BのPBTS及びNBITSの結果を示す。

[0422]

図25に示すように、PBTS及びNBITSともに、試料B及び比較試料Bとで、しきい値の変動量（ ΔV_{th} ）に大きな差は見られなかった。

[0423]

以上のことから、金属酸化物層114fを加工する工程と、ホウ素を供給する工程と、の順番は、トランジスタのGBT試験結果に大きな影響を与えないことが確認された。つまり、ゲート電極112と重なる金属酸化物層114の一部（下側の部分）がエッチングされることを抑制するために、ホウ素を供給した後に金属酸化物層114fを加工しても、信頼性の高いトランジスタを作製できることがわかった。

[実施例2]

[0424]

本実施例では、本発明の一態様のトランジスタを作製し、評価した結果について説明する。特に、本実施例では、金属酸化物層114に、酸化アルミニウム（ AlO_x ）膜を用いる場合について説明する。

[0425]

本実施例では、トランジスタを作製し、電気特性及び信頼性を評価した。ここでは4種類の試料を作製した。本実施例では、チャネル長が2 μm 、チャネル幅が50 μm のトランジスタを作製した。

[0426]

本発明の一態様の試料D及び試料Eでは、ゲート電極112をマスクに用いて金属酸化物層114fを加工する工程を行わず、金属酸化物層114fを有するトランジスタを形成した。一方、比較試料F及び比較試料Gでは、金属酸化物層114fをエッチングし、金属酸化物層114を有するトランジスタを形成した。

[0427]

以下では、トランジスタの具体的な作製方法を図5及び図9を用いて説明する。

[0428]

まず、ガラス基板（基板102に相当）上に、厚さ約100nmのタングステン膜をスパッタリング法により形成し、加工することで、導電層106を形成した（図5（A））。

[0429]

次に、基板102及び導電層106上に、絶縁層103として、厚さ約240nmの窒化シリコン膜と、厚さ約60nmの窒化シリコン膜と、厚さ約5nmの酸化窒化シリコン膜と、をプラズマCVD法によりこの順で形成した（図5（A））。

[0430]

次に、絶縁層103上に、IGZO膜を形成し、加工することで、半導体層108を形成した（図5（B））。

[0431]

試料D及び試料Eでは、IGZO膜は、スパッタリング法により、原子数比が $In:Ga:Zn=4:2:4.1$ である金属酸化物ターゲットを用いて、酸素流量比10%、基板温度は室温で、厚さ約30nmとなるように形成した。IGZO膜を形成した後、窒素雰囲気下にて350℃、1時間の加熱処理を行い、続けて、酸素と窒素の混合雰囲気下にて、350℃、1時間の加熱処理を行った。

[0432]

比較試料F及び比較試料Gでは、IGZO膜は、スパッタリング法により、原子数比が $In:Ga:Zn=4:2:4.1$ である金属酸化物ターゲットを用いて、酸素流量比30%、基板温度200℃で、厚さ約40nmとなるように形成した。IGZO膜を形成した後、窒素雰囲気下にて400℃、1時間の加熱処理を行い、続けて、酸素と窒素の混合雰囲気下にて、400℃、1時間の加熱処理を行った。

[0433]

次に、絶縁層103及び半導体層108上に、ゲート絶縁層110として、厚さ約150nmの酸化窒化シリコン膜をプラズマCVD法により形成した（図5（C））。ここで、比較試料F及び比較試料Gでは、窒素雰囲気下にて400℃、1時間の加熱処理を行った。

[0434]

次に、ゲート絶縁層110上に、金属酸化物層114fとして、酸素を含む雰囲気下におけるスパッタリング法により、酸化アルミニウム膜を形成した（図5（C））。試料D及び試料Eでは、厚さ約10nmとなるように、比較試料F及び比較試料Gでは、厚さ約5nmとなるように、酸化アルミニウム膜を形成した。酸化アルミニウム膜を形成した後、酸素と窒素の混合雰囲気下にて、350℃、1時間の加熱処理を行った。

[0435]

次に、金属酸化物層114f上に、導電膜112fとして、モリブデン膜をスパッタリング法により形成し（図5（D））、加工することで、ゲート電極112を形成した（図5（E））。試料D及び試料Eでは、厚さ約300nmとなるように、比較試料F及び比較試料Gでは、厚さ約200nmとなるように、モリブデン膜を形成した。

[0436]

次に、本発明の一態様が適用された試料D及び試料Eについては、質量分離機構を有するイオン注入

装置を用いて、ホウ素（B）またはリン（P）を供給した（図9（A））。この工程では、ゲート電極112をマスクとして、半導体層108、ゲート絶縁層110、及び金属酸化物層114fに、ホウ素またはリンを供給した。試料Dでは、ホウ素を供給し、試料Eでは、リンを供給した。

[0437]

一方、比較試料F及び比較試料Gについては、金属酸化物層114fをウェットエッチングにより加工し、金属酸化物層114を形成した。その後、イオン注入装置を用いて、ホウ素またはリンを供給した。この工程では、ゲート電極112をマスクとして、半導体層108及びゲート絶縁層110に、ホウ素またはリンを供給した。比較試料Fでは、ホウ素を供給し、比較試料Gでは、リンを供給した。

[0438]

ホウ素を供給する際のビームエネルギーは30keV、リンを供給する際のビームエネルギーは80keVとした。ホウ素またはリンのドーズ量は、比較試料F以外は、 $3 \times 10^{15} / \text{cm}^2$ とし、比較試料Fでは、 $1 \times 10^{16} / \text{cm}^2$ とした。

[0439]

以降の工程は、試料及び比較試料ともに同じである。ゲート絶縁層110、金属酸化物層114f（または金属酸化物層114）、及びゲート電極112上に、絶縁層118として、厚さ約300nmの酸化窒化シリコン膜をプラズマCVD法により形成した（図9（B））。

[0440]

次に、金属酸化物層114f、ゲート絶縁層110、及び絶縁層118の一部を開口した。そして、厚さ約100nmのモリブデン膜をスパッタリング法により形成し、加工することで、導電層120a及び導電層120bを形成した（図9（C））。

[0441]

その後、平坦化膜（図示しない）として、厚さ約1.5 μm のアクリル膜を形成し、窒素雰囲気下、250℃、1時間の加熱処理を行った。

[0442]

以上により、各試料を作製した。

[0443]

次に、各試料において、トランジスタの $I_d - V_g$ 特性を測定した。図26に、各試料のトランジスタの $I_d - V_g$ 特性結果を示す。

[0444]

トランジスタの $I_d - V_g$ 特性の測定条件としては、ゲート電極112に印加する電圧（ゲート電圧（ V_g ））及び導電層106に印加する電圧（バックゲート電圧（ V_{bg} ））を、-15Vから+20Vまで0.25Vのステップで印加した。また、ソース電極に印加する電圧（ソース電圧（ V_s ））を0V（common）とし、ドレイン電極に印加する電圧（ドレイン電圧（ V_d ））を、試料D及び試料Eでは0.1V及び10Vとし、比較試料F及び比較試料Gでは0.1V及び5.1Vとした。

[0445]

図26（A）～図26（D）に示すように、本実施例で作製した4つの試料いずれにおいても、良好な $I_d - V_g$ 特性が得られた。

[0446]

以上のことから、金属酸化物層114fを加工せず、金属酸化物層114fを介してホウ素またはリンを供給し、トランジスタが当該金属酸化物層114fを有していても、トランジスタの $I_d - V_g$

特性に大きな影響を与えないことが確認された。

[0447]

次に、試料D及び試料Eにおいて、トランジスタのストレス試験を行った。

[0448]

ストレス試験の条件は実施例1と同様である。

[0449]

図27に、試料D及び試料EのPBTS、NBTS、PBTIS、及びNBTTISの結果を示す。

[0450]

図27に示すように、PBTS、NBTS、PBTIS、及びNBTTISいずれにおいても、試料D及び試料Eは、しきい値の変動量 (ΔV_{th}) が ± 1 V以下と良好な結果が得られた。

[0451]

以上のことから、金属酸化物層114fを加工せず、金属酸化物層114fを介してホウ素またはリンを供給し、トランジスタが当該金属酸化物層114fを有していても、トランジスタのストレス試験の結果に大きな影響を与えないことが確認された。

[0452]

また、本発明の一態様が適用された試料の断面観察写真を図28に示す。図28に示すように、ゲート絶縁層110上に金属酸化物層114fが形成されている。本発明の一態様が適用された試料では、ゲート電極112をマスクにして金属酸化物層114fを加工する工程を行っていない。したがって、金属酸化物層114fが、ゲート電極112と接する領域と、絶縁層118と接する領域と、を有することを確認できた。

[実施例3]

[0453]

本実施例では、本発明の一態様のトランジスタの金属酸化物層114に用いることができる酸化アルミニウム膜を形成し、評価した結果について説明する。

[0454]

[酸化アルミニウム膜のエッチング]

本実施例では、酸化アルミニウム膜を形成し、ウェットエッチングを行った結果について説明する。

[0455]

まず、ガラス基板 (Glass) 上に、酸素を含む雰囲気下におけるスパッタリング法により、厚さ約50 nmの酸化アルミニウム (AlO_x) 膜を形成した。

[0456]

図29 (A) に、XRD装置を用いて構造解析を行った結果を示す。図29 (A) に矢印で示すように、 Al_2O_3 の結晶由来のピークが観測された。また、X線反射率法 (XRR: X-ray Reflectometry) を用いて膜密度を測定したところ、酸化アルミニウム膜の膜密度は 3.98 g/cm^3 であった。

[0457]

次に、酸化アルミニウム膜をウェットエッチングした。ウェットエッチングは、希フッ酸 (DHF) を用いて行った。

[0458]

図30の上段に、ウェットエッチング処理をしていない試料 (エッチング処理なし) と処理を行った

試料（エッチング処理あり）の断面観察写真を示す。

[0459]

図30の上段に示すように、酸化アルミニウム膜では、ウェットエッチングが進行しなかった。これは、酸化アルミニウム膜の結晶性が高いためと考えられる。なお、図30の各写真において、酸化アルミニウム膜の上にはコート（Coat）層が形成されている。

[0460]

次に、ガラス基板上に、酸素を含む雰囲気下におけるスパッタリング法により、厚さ約50nmの酸化アルミニウム膜を形成した後、プラズマイオンドーピング装置を用いて、酸化アルミニウム膜にアルゴン（Ar）を供給した。加速電圧は30kV、ドーズ量は $1 \times 10^{16} \text{ ions/cm}^2$ とした。

[0461]

図29（B）に、XRD装置を用いて構造解析を行った結果を示す。図29（B）に矢印で示すように、図29（A）で見られた Al_2O_3 の結晶由来のピークは観測されなかった。また、XRRを用いて膜密度を測定したところ、アルゴンが供給された酸化アルミニウム膜の膜密度は 2.45 g/cm^3 であった。このことから、アルゴンを供給することで、 Al_2O_3 の結晶を破壊し、酸化アルミニウム膜の膜密度を低くすることができるとわかった。

[0462]

次に、アルゴンが供給された酸化アルミニウム膜をウェットエッチングした。ウェットエッチングは、希フッ酸を用いて行った。

[0463]

図30の下段に、アルゴンが供給され、かつ、ウェットエッチング処理をしていない試料（エッチング処理なし）と処理を行った試料（エッチング処理あり）の断面観察写真を示す。

[0464]

図30の下段に示すように、アルゴンが供給された酸化アルミニウム膜では、ウェットエッチングが進行し、ガラス上の酸化アルミニウム膜が除去された。このことから、アルゴンを供給し、酸化アルミニウム膜の結晶性を低下させることで、酸化アルミニウム膜のウェットエッチングが可能になるとわかった。

[0465]

[積層構造における酸化アルミニウム膜のエッチング]

次に、ガラス基板上に、ゲート絶縁層110、金属酸化物層114f（酸化アルミニウム膜）、ゲート電極112に相当する積層構造を形成し、酸化アルミニウム膜をウェットエッチングした結果について、説明する。ここでは、2つの試料を作製した。

[0466]

まず、ガラス（Glass）基板上に酸化窒化シリコン（SiON）膜（ゲート絶縁層110に相当）を形成し、SiON膜上に、酸素を含む雰囲気下におけるスパッタリング法により、厚さ約50nmの酸化アルミニウム（ AlO_x ）膜（金属酸化物層114fに相当）を形成した。

[0467]

次に、 AlO_x 膜上に、モリブデン（Mo）膜（ゲート電極112に相当）を形成した。

[0468]

2つの試料のうち、一方では、Mo膜をマスクとして、 AlO_x 膜にアルゴン（Ar）を供給した。他方では、 AlO_x 膜にアルゴンを供給しなかった。

[0469]

次に、Mo膜をマスクとして、AlO_x膜をウェットエッチングした。ウェットエッチングは、希フッ酸（DHF）を用いて行った。処理時間は、アルゴンを供給した試料については30secとし、アルゴンを供給していない試料については60secとした。

[0470]

図31の上段はアルゴンが供給されていない試料、下段はアルゴンが供給されていない試料の断面観察写真である。図31の左側はウェットエッチング処理をしていない試料（エッチング処理なし）であり、右側は処理を行った試料（エッチング処理あり）である。

[0471]

図31の上段に示すように、アルゴンが供給されていないAlO_x膜では、AlO_x膜のMo膜と重なっている部分と重なっていない部分の双方が残存していることが確認された。つまり、ウェットエッチングが進行しなかったことがわかった。一方、図31の下段に示すように、アルゴンが供給されたAlO_x膜では、AlO_x膜のMo膜と重なっていない部分は除去され、AlO_x膜のMo膜と重なっている部分のみが残存していることが確認された。つまり、AlO_x膜のアルゴンが供給された部分（Mo膜と重なっていない部分）でウェットエッチングが進行し、AlO_x膜が除去されたとわかった。また、AlO_x膜のアルゴンが供給されていない部分（Mo膜と重なっている部分）はウェットエッチングが進行しなかったことがわかった。

[0472]

以上のことから、Mo膜をマスクに用いて、AlO_x膜にアルゴンを供給することで、アルゴンが供給された部分（Mo膜と重ならない部分）と供給されていない部分（Mo膜と重なる部分）とのエッチングレートに差をつけることができるとわかった。そして、AlO_x膜のアルゴンが供給された部分（Mo膜と重なっていない部分）ではウェットエッチングが進行し、AlO_x膜を除去することができることがわかった。

[符号の説明]

[0473]

100：トランジスタ、100A：トランジスタ、102：基板、103：絶縁層、103d：領域、106：導電層、106c：導電層、108：半導体層、108c：半導体層、108n：低抵抗領域、110：ゲート絶縁層、110d：領域、112：ゲート電極、112f：導電膜、114：金属酸化物層、114f：金属酸化物層、114g：金属酸化物層、118：絶縁層、120a：導電層、120b：導電層、130A：容量素子、130B：容量素子、140：不純物元素、141a：開口部、141b：開口部、142：開口部、143：不純物元素、400：画素回路、400EL：画素回路、400LC：画素回路、401：回路、401EL：回路、401LC：回路、501：画素回路、502：画素部、504：駆動回路部、504a：ゲートドライバ、504b：ソースドライバ、506：保護回路、507：端子部、550：トランジスタ、552：トランジスタ、554：トランジスタ、560：容量素子、562：容量素子、570：液晶素子、572：発光素子、700：表示装置、700A：表示装置、700B：表示装置、701：第1の基板、702：画素部、704：ソースドライバ、705：第2の基板、706：ゲートドライバ、708：FPC端子部、710：信号線、711：配線部、712：シール材、716：FPC、717：IC、721：ソースドライバIC、722：ゲートドライバ、723：FPC、724：プリント基板、730：絶縁膜、732：封止膜、734：絶縁膜、736：着色膜、738：遮光膜、740：保護層、7

41 : 保護層、742 : 接着層、743 : 樹脂層、744 : 絶縁層、745 : 支持基板、746 : 樹脂層、750 : トランジスタ、752 : トランジスタ、760 : 配線、770 : 平坦化絶縁膜、772 : 導電層、773 : 絶縁層、774 : 導電層、775 : 液晶素子、776 : 液晶層、778 : スペーサ、780 : 異方性導電膜、782 : 発光素子、786 : EL層、788 : 導電膜、790 : 容量素子、6000 : 表示モジュール、6001 : 上部カバー、6002 : 下部カバー、6005 : FPC、6006 : 表示装置、6009 : フレーム、6010 : プリント基板、6011 : バッテリー、6015 : 発光部、6016 : 受光部、6017a : 導光部、6017b : 導光部、6018 : 光、6500 : 電子機器、6501 : 筐体、6502 : 表示部、6503 : 電源ボタン、6504 : ボタン、6505 : スピーカ、6506 : マイク、6507 : カメラ、6508 : 光源、6510 : 保護部材、6511 : 表示パネル、6512 : 光学部材、6513 : タッチセンサパネル、6515 : FPC、6516 : IC、6517 : プリント基板、6518 : バッテリー、7000 : 表示部、7100 : テレビジョン装置、7101 : 筐体、7103 : スタンド、7111 : リモコン操作機、7200 : ノート型パーソナルコンピュータ、7211 : 筐体、7212 : キーボード、7213 : ポインティングデバイス、7214 : 外部接続ポート、7300 : デジタルサイネージ、7301 : 筐体、7303 : スピーカ、7311 : 情報端末機、7400 : デジタルサイネージ、7401 : 柱、7411 : 情報端末機、8000 : カメラ、8001 : 筐体、8002 : 表示部、8003 : 操作ボタン、8004 : シャッターボタン、8006 : レンズ、8100 : ファインダー、8101 : 筐体、8102 : 表示部、8103 : ボタン、8200 : ヘッドマウントディスプレイ、8201 : 装着部、8202 : レンズ、8203 : 本体、8204 : 表示部、8205 : ケーブル、8206 : バッテリー、8300 : ヘッドマウントディスプレイ、8301 : 筐体、8302 : 表示部、8304 : 固定具、8305 : レンズ、9000 : 筐体、9001 : 表示部、9003 : スピーカ、9005 : 操作キー、9006 : 接続端子、9007 : センサ、9008 : マイクロフォン、9050 : アイコン、9051 : 情報、9052 : 情報、9053 : 情報、9054 : 情報、9055 : ヒンジ、9101 : 携帯情報端末、9102 : 携帯情報端末、9200 : 携帯情報端末、9201 : 携帯情報端末

請求の範囲

[請求項 1]

半導体層を形成し、
前記半導体層上に、ゲート絶縁層を形成し、
前記ゲート絶縁層上に、金属酸化物層を形成し、
前記金属酸化物層上に、前記半導体層の一部と重なるゲート電極を形成し、
前記半導体層における前記ゲート電極が重ならない領域に、前記金属酸化物層及び前記ゲート絶縁層を介して、第 1 の元素を供給し、
前記第 1 の元素は、リン、ホウ素、マグネシウム、アルミニウム、またはシリコンである、半導体装置の作製方法。

[請求項 2]

半導体層を形成し、
前記半導体層上に、ゲート絶縁層を形成し、
前記ゲート絶縁層上に、金属酸化物層を形成し、
前記金属酸化物層上に、前記半導体層の一部と重なるゲート電極を形成し、
前記半導体層における前記ゲート電極が重ならない領域に、前記金属酸化物層及び前記ゲート絶縁層を介して、第 1 の元素を供給し、
前記半導体層に前記第 1 の元素を供給した後、前記金属酸化物層を島状に加工し、
前記第 1 の元素は、リン、ホウ素、マグネシウム、アルミニウム、またはシリコンである、半導体装置の作製方法。

[請求項 3]

半導体層を形成し、
前記半導体層上に、ゲート絶縁層を形成し、
前記ゲート絶縁層上に、金属酸化物層を形成し、
前記金属酸化物層上に、前記半導体層の一部と重なるゲート電極を形成し、
前記半導体層における前記ゲート電極が重ならない領域に、前記金属酸化物層及び前記ゲート絶縁層を介して、第 1 の元素を供給し、
前記金属酸化物層における前記ゲート電極が重ならない領域に、前記ゲート絶縁層を介して、第 2 の元素を供給し、
前記金属酸化物層に前記第 2 の元素を供給した後、前記金属酸化物層を島状に加工し、
前記第 1 の元素は、リン、ホウ素、マグネシウム、アルミニウム、またはシリコンであり、
前記第 2 の元素は、シリコン、リン、アルゴン、クリプトン、キセノン、ヒ素、ガリウム、またはゲルマニウムである、半導体装置の作製方法。

[請求項 4]

請求項 3 において、
前記半導体層に前記第 1 の元素を供給した後に、前記金属酸化物層に前記第 2 の元素を供給する、半導体装置の作製方法。

[請求項 5]

請求項 3 において、
前記金属酸化物層に前記第 2 の元素を供給した後に、前記半導体層に前記第 1 の元素を供給する、

半導体装置の作製方法。

[請求項 6]

請求項 2 乃至 5 のいずれか一において、
前記金属酸化物層を、ウェットエッチングにより、島状に加工する、半導体装置の作製方法。

[請求項 7]

請求項 1 乃至 6 のいずれか一において、
前記金属酸化物層は、酸化アルミニウム膜を有する、半導体装置の作製方法。

[請求項 8]

請求項 1 乃至 6 のいずれか一において、
前記金属酸化物層及び前記半導体層は、同一の金属酸化物を有する、半導体装置の作製方法。

[請求項 9]

請求項 1 乃至 8 のいずれか一において、
前記金属酸化物層を形成した後、前記ゲート電極を形成する前に、第 1 の加熱処理を行い、
前記半導体層に前記第 1 の元素を供給した後、第 2 の加熱処理を行い、
前記第 2 の加熱処理は、前記第 1 の加熱処理よりも低温で行う、半導体装置の作製方法。

[請求項 10]

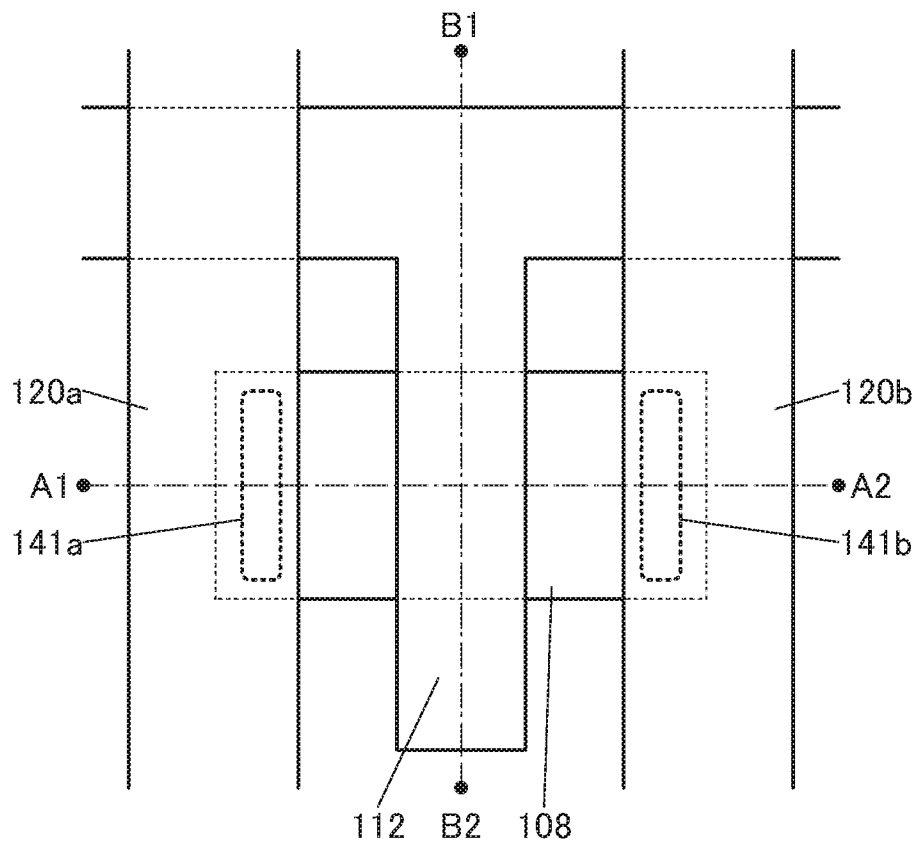
請求項 1 乃至 9 のいずれか一において、
前記半導体層は、金属酸化物を有する、半導体装置の作製方法。

[図1]

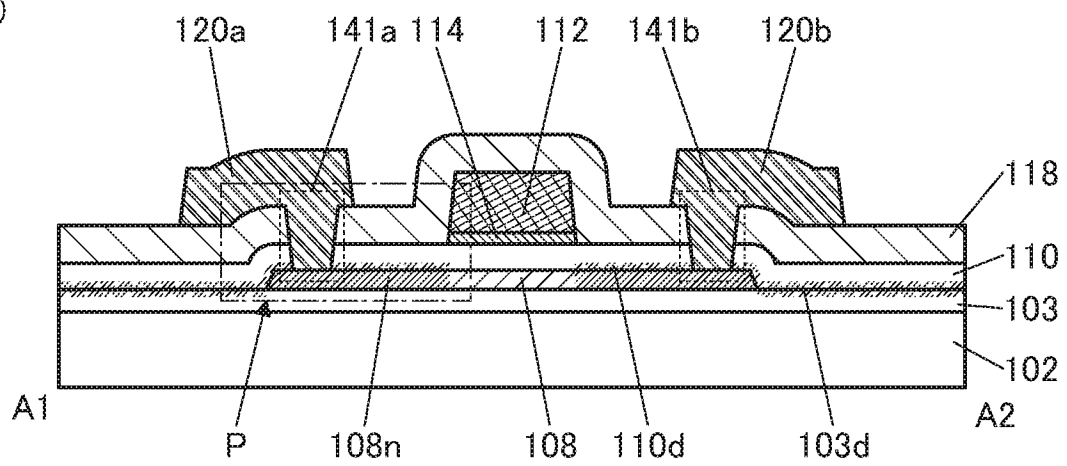
1/31

(A)

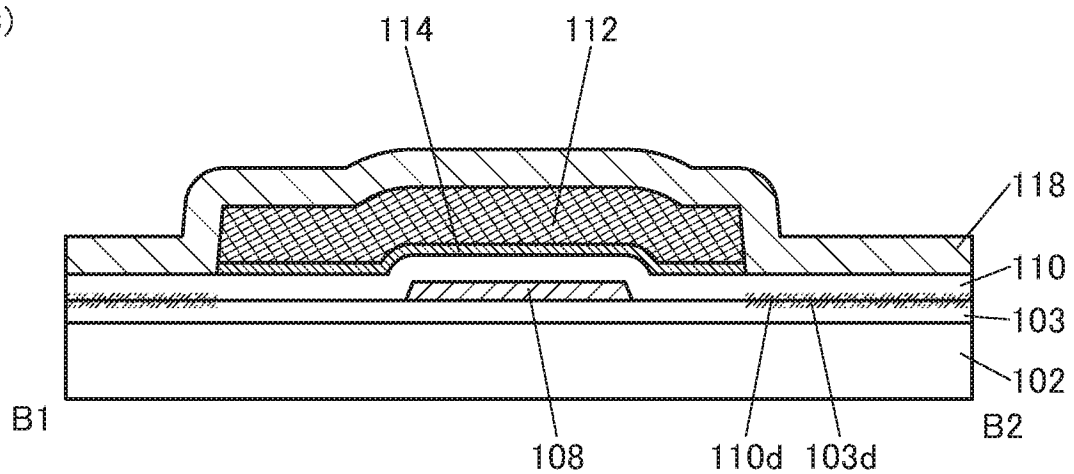
100



(B)



(C)

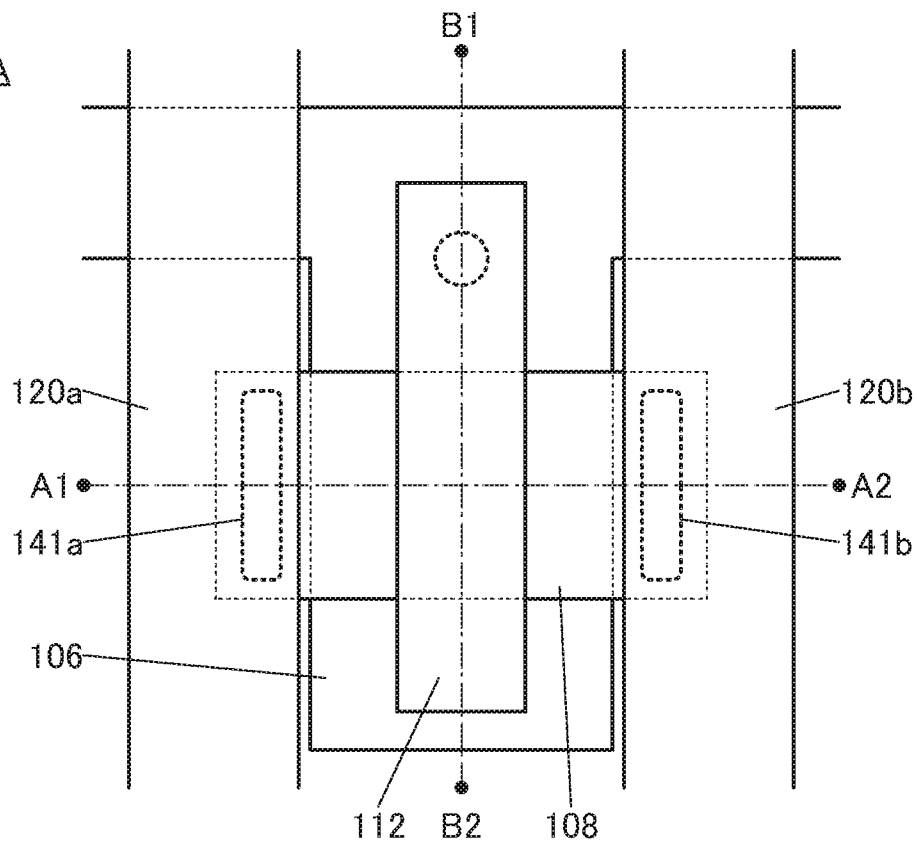


[図3]

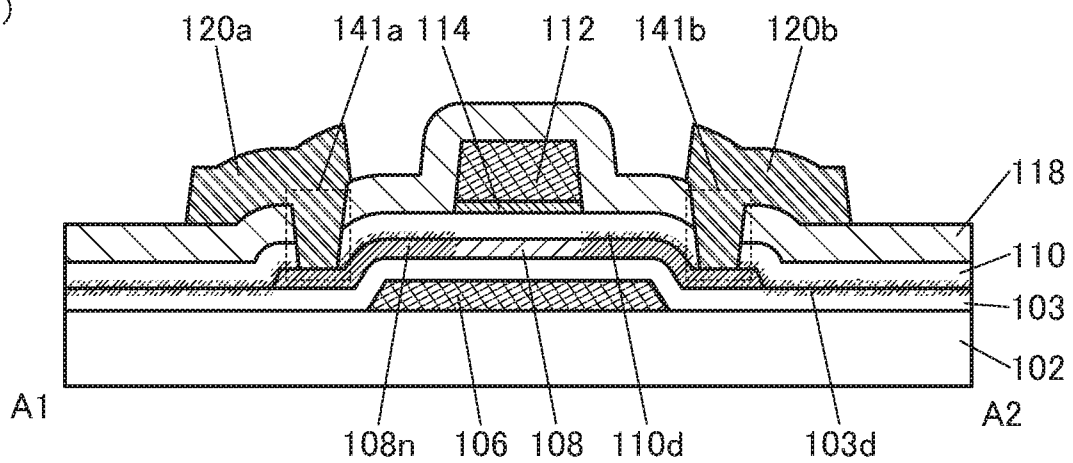
3/31

(A)

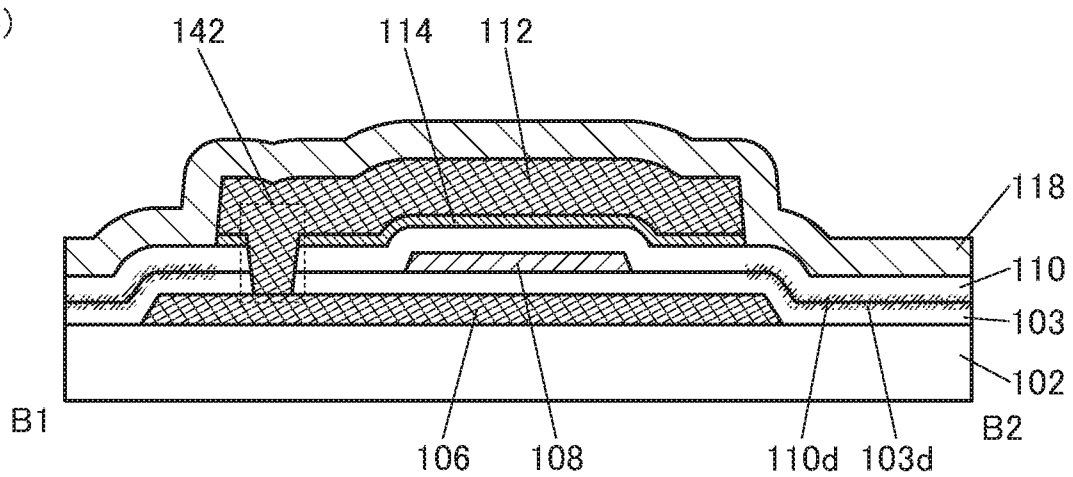
100A



(B)

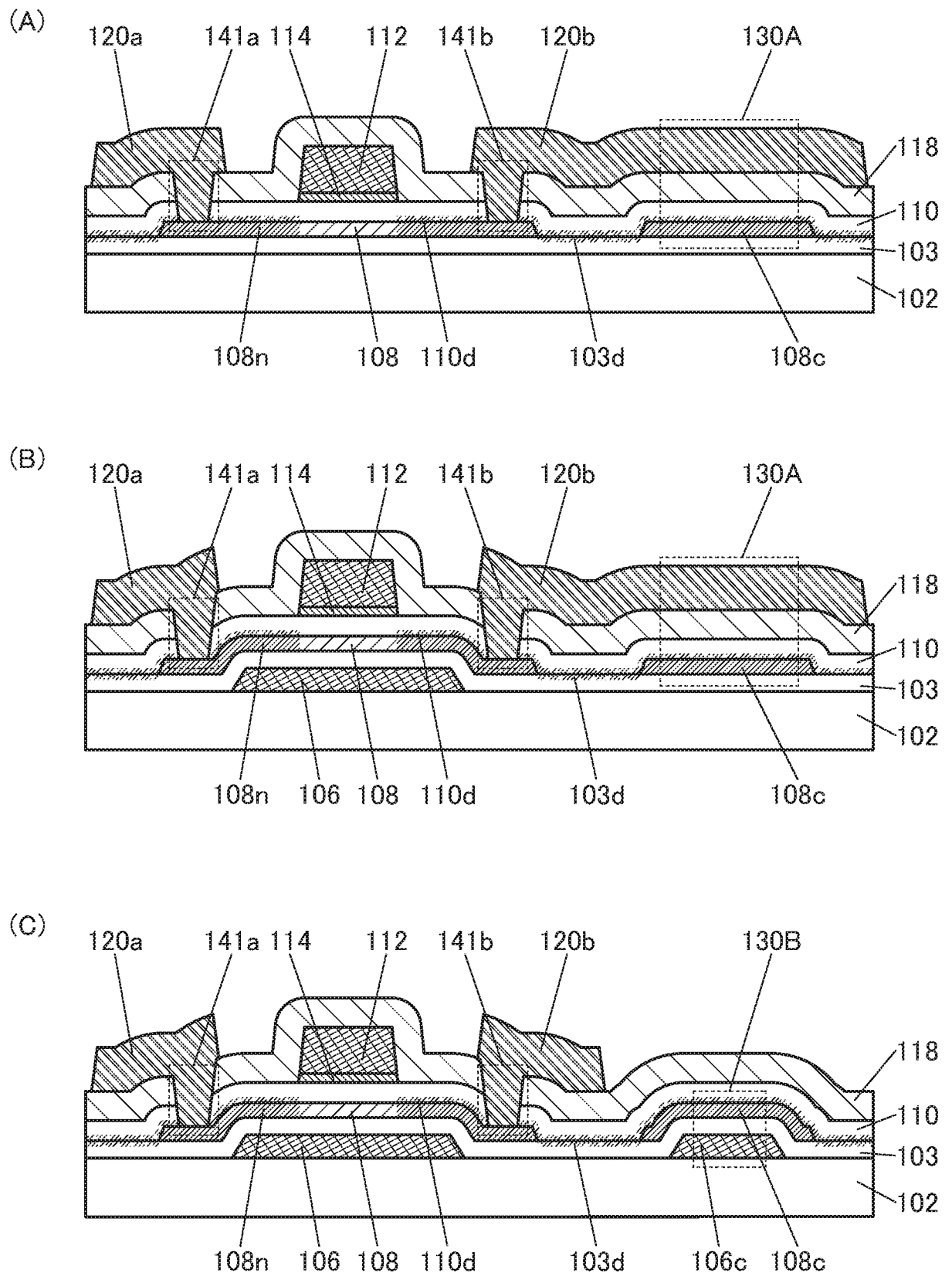


(C)



[図4]

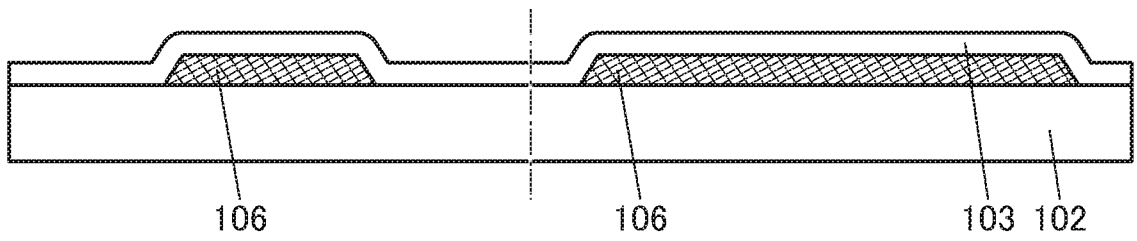
4/31



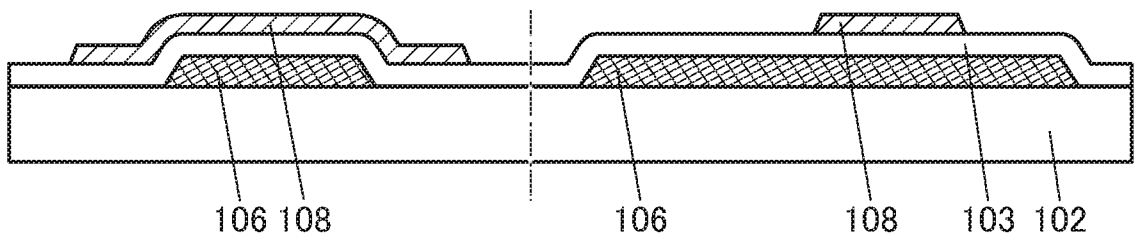
[図5]

5/31

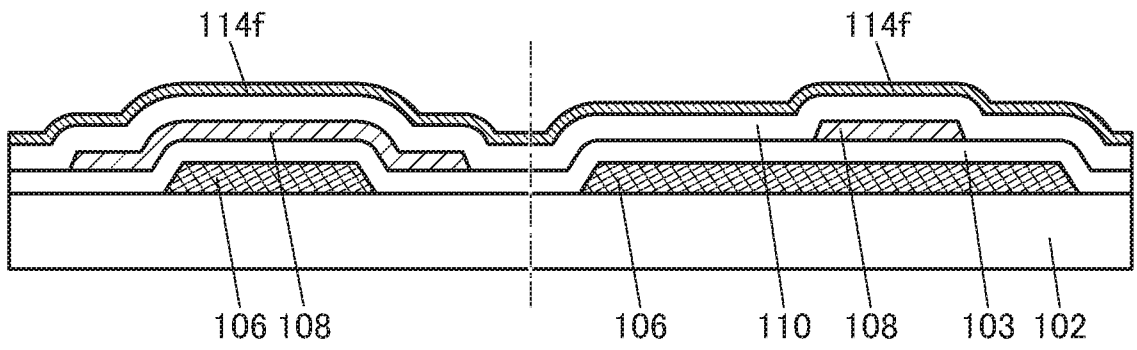
(A)



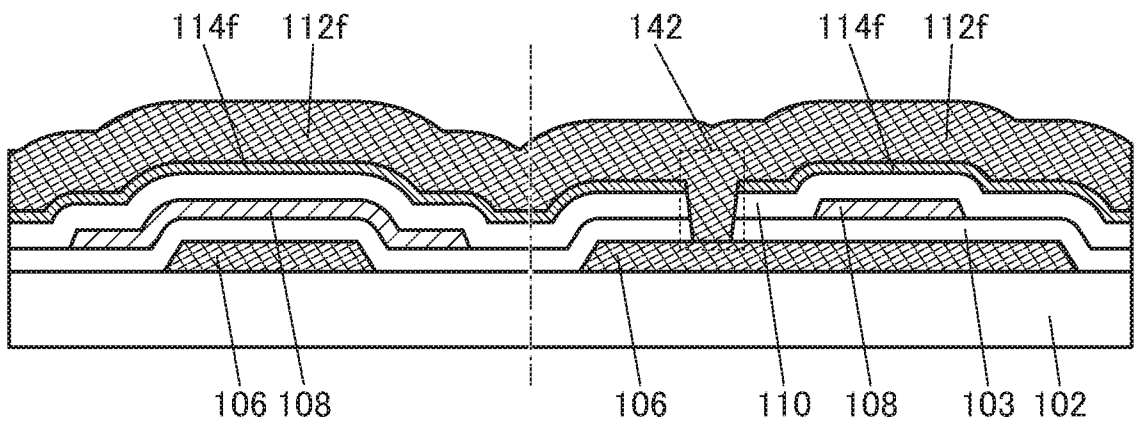
(B)



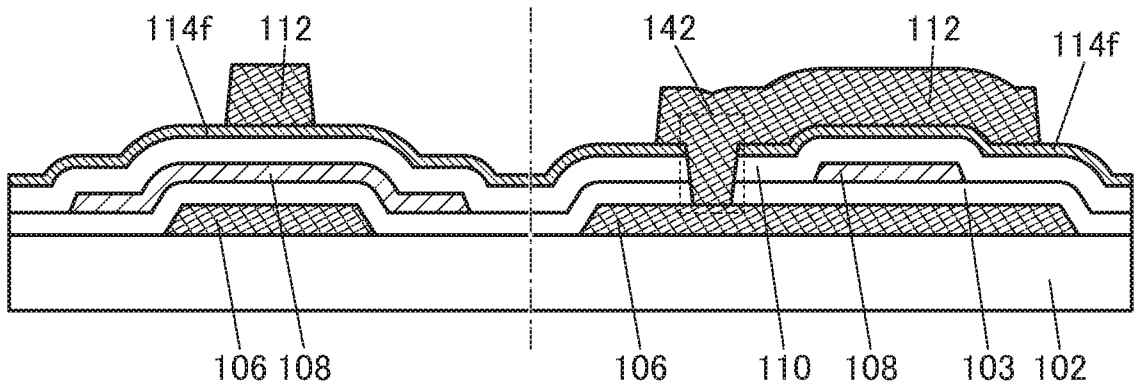
(C)



(D)



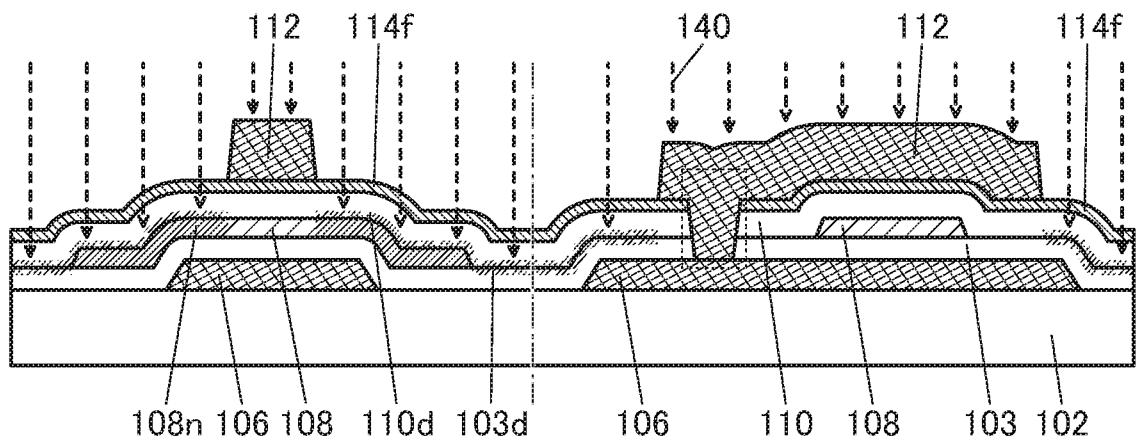
(E)



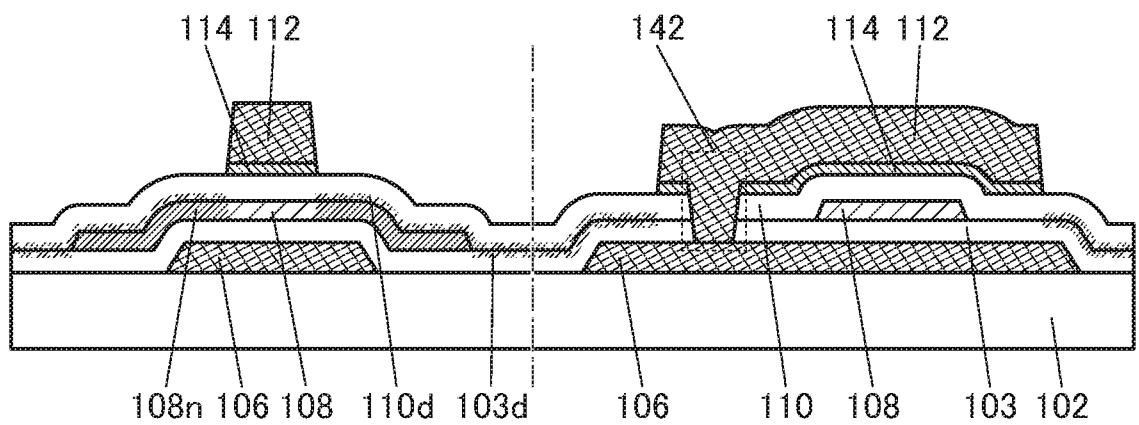
[図6]

6/31

(A)



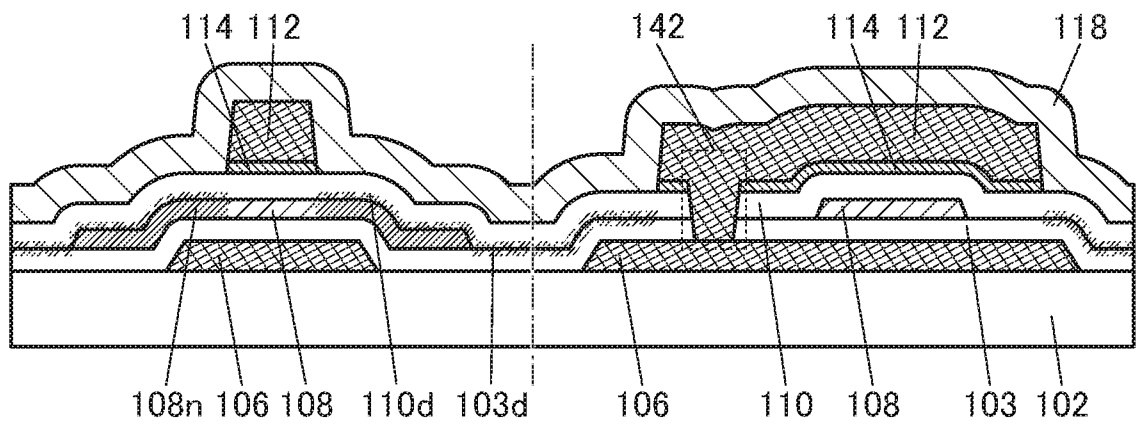
(B)



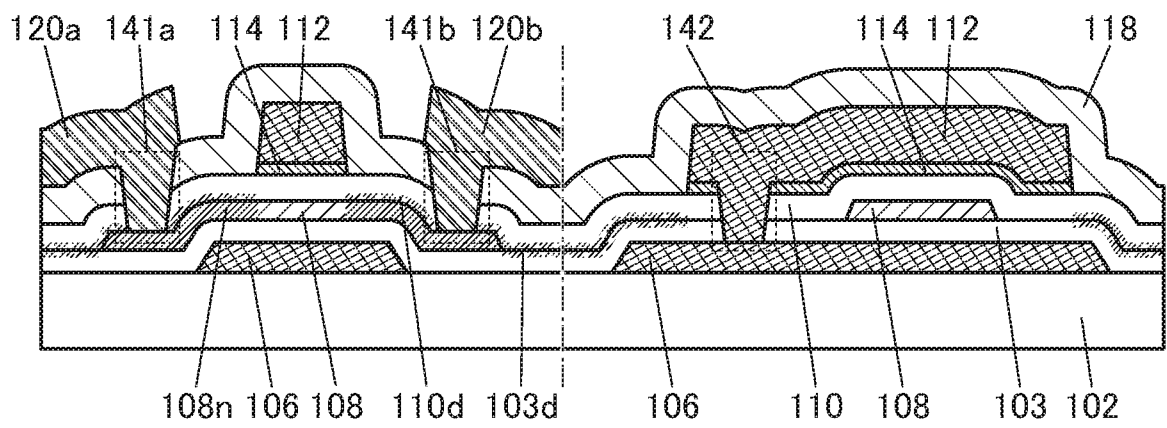
[図7]

7/31

(A)



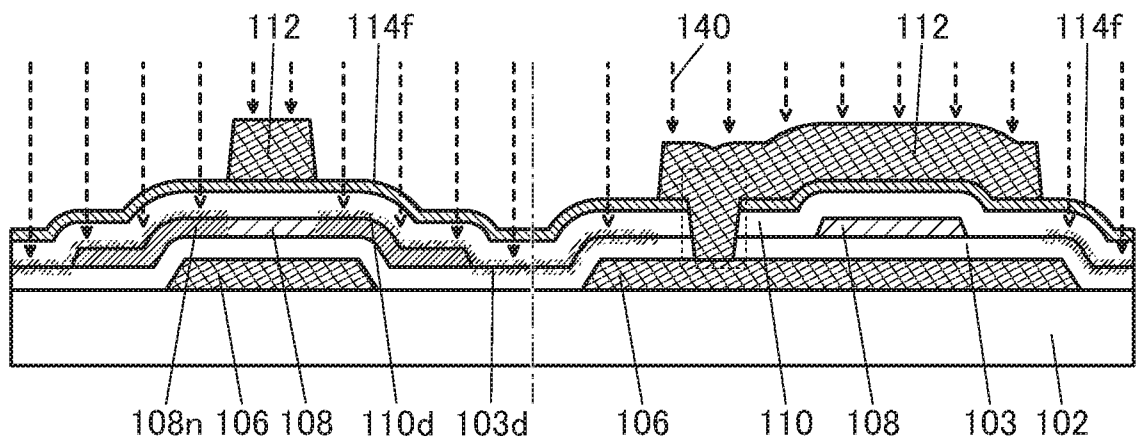
(B)



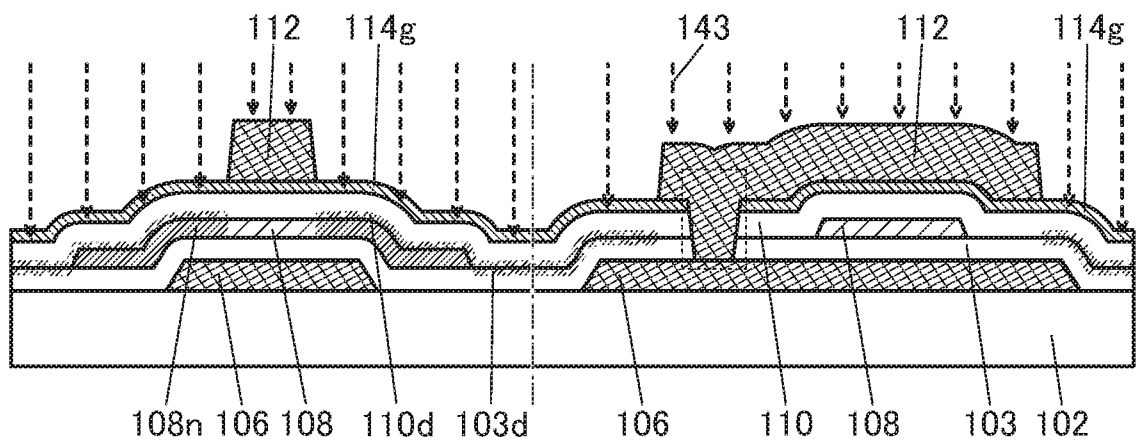
[図8]

8/31

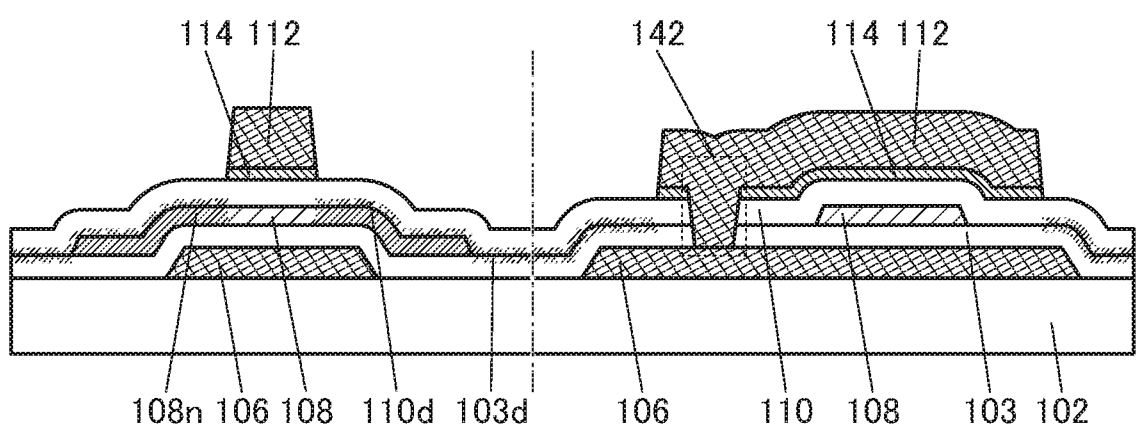
(A)



(B)



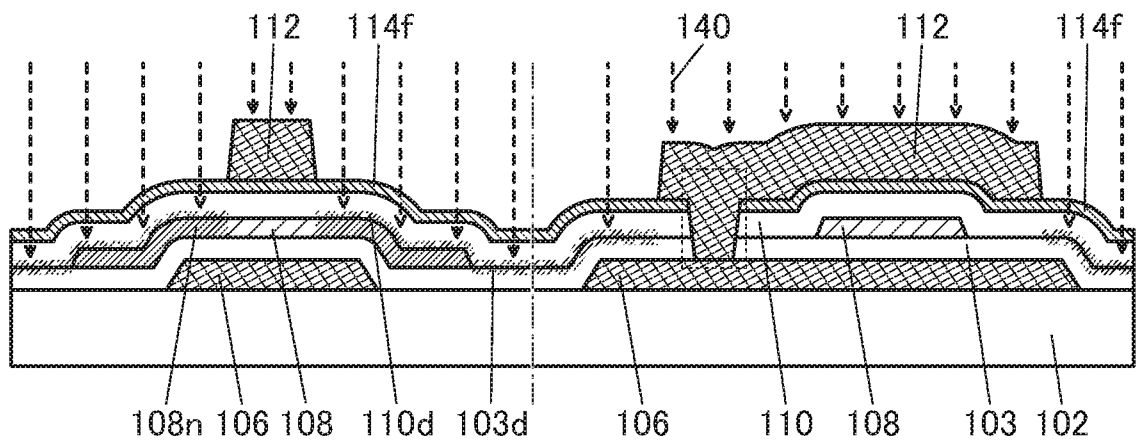
(C)



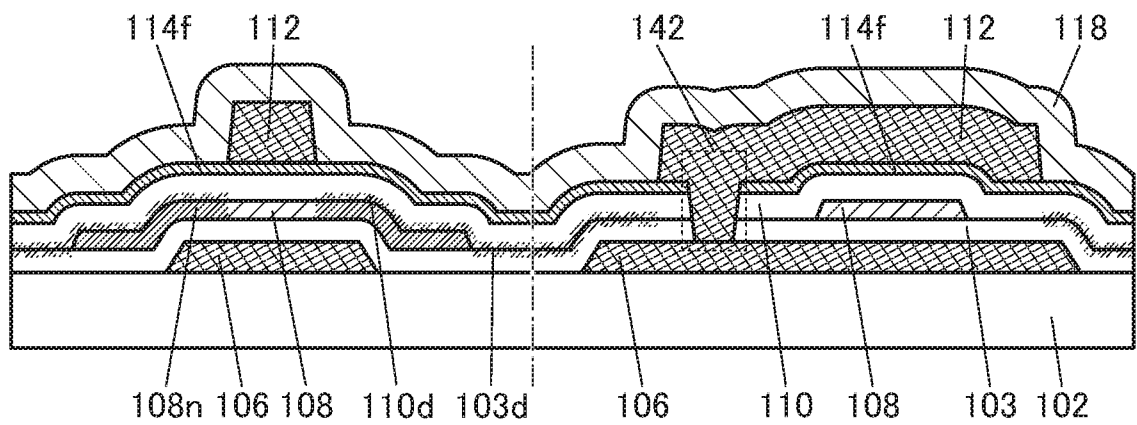
[図9]

9/31

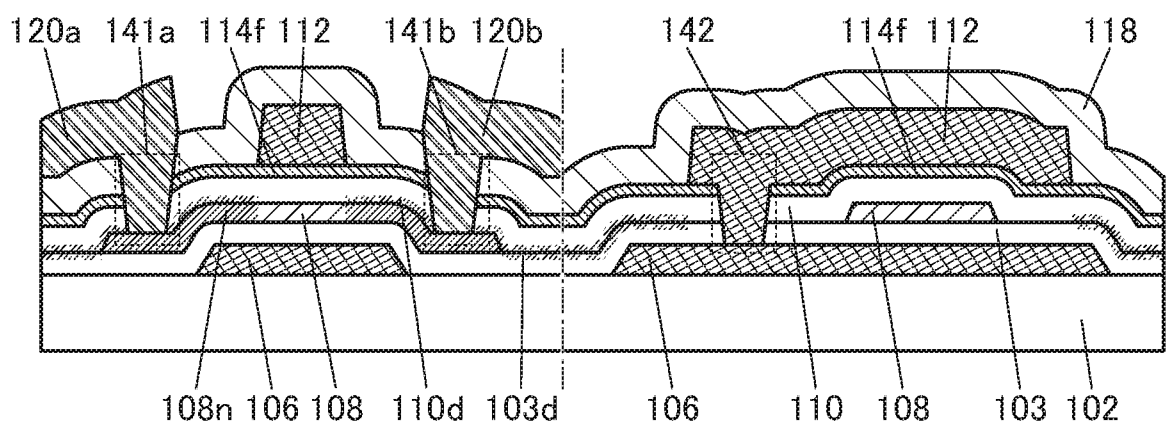
(A)



(B)

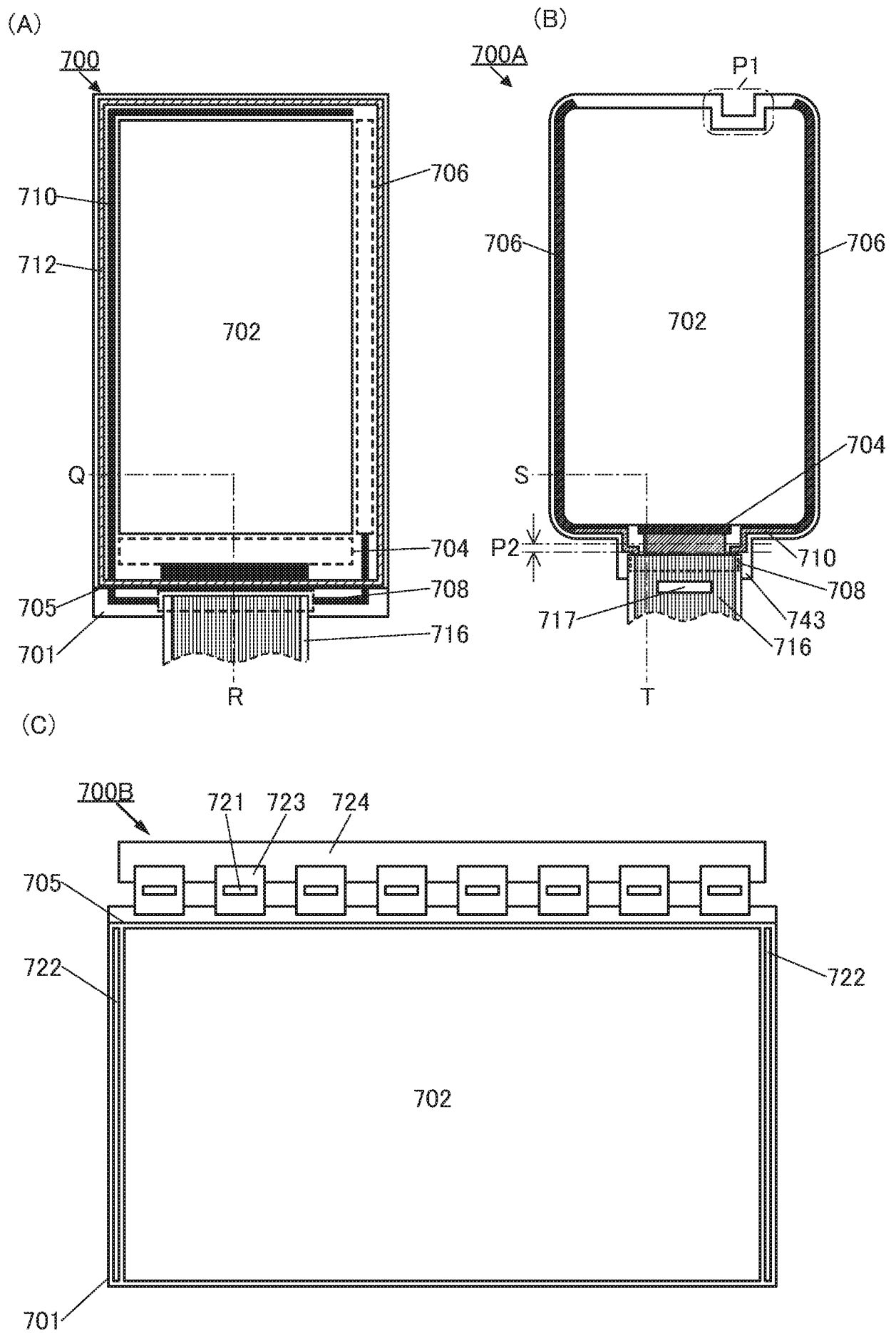


(C)



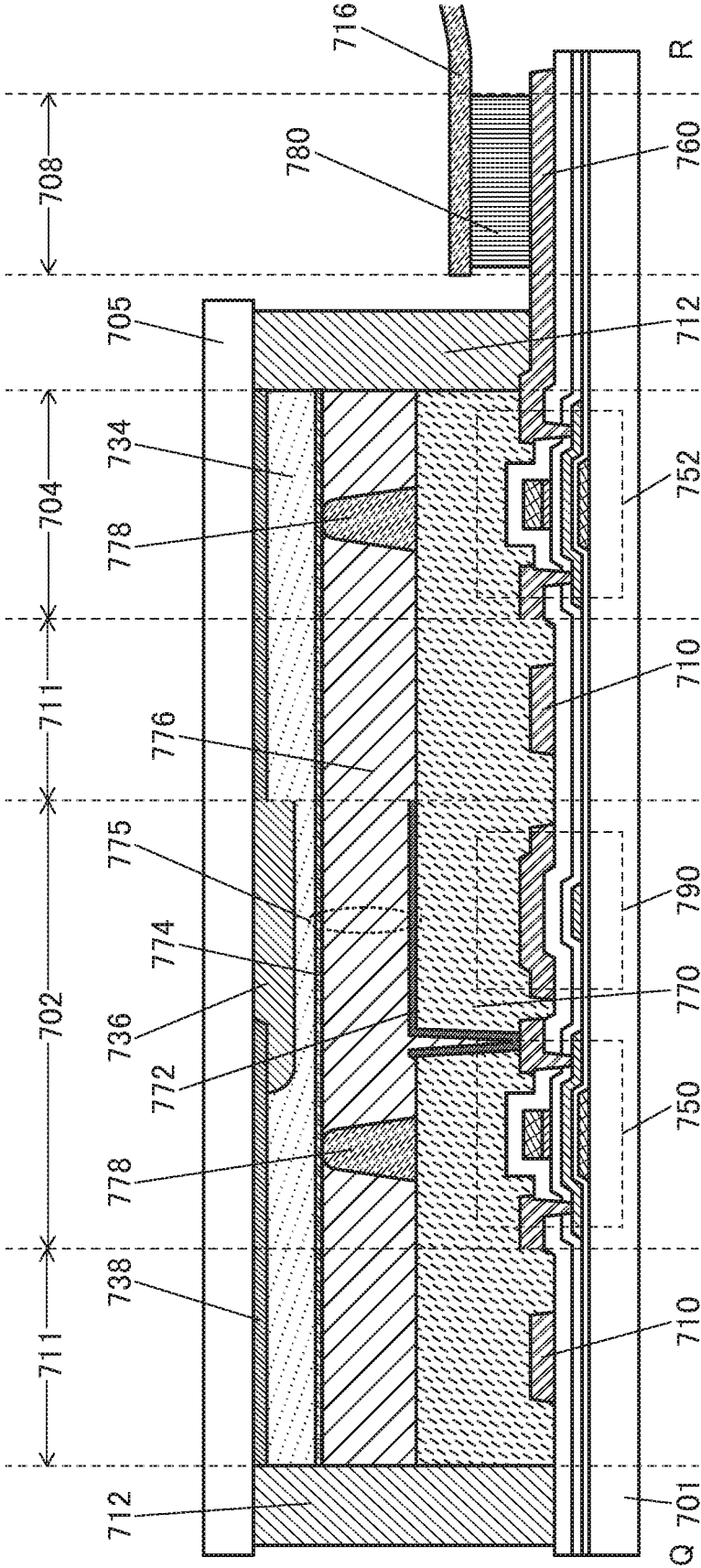
[図10]

10/31



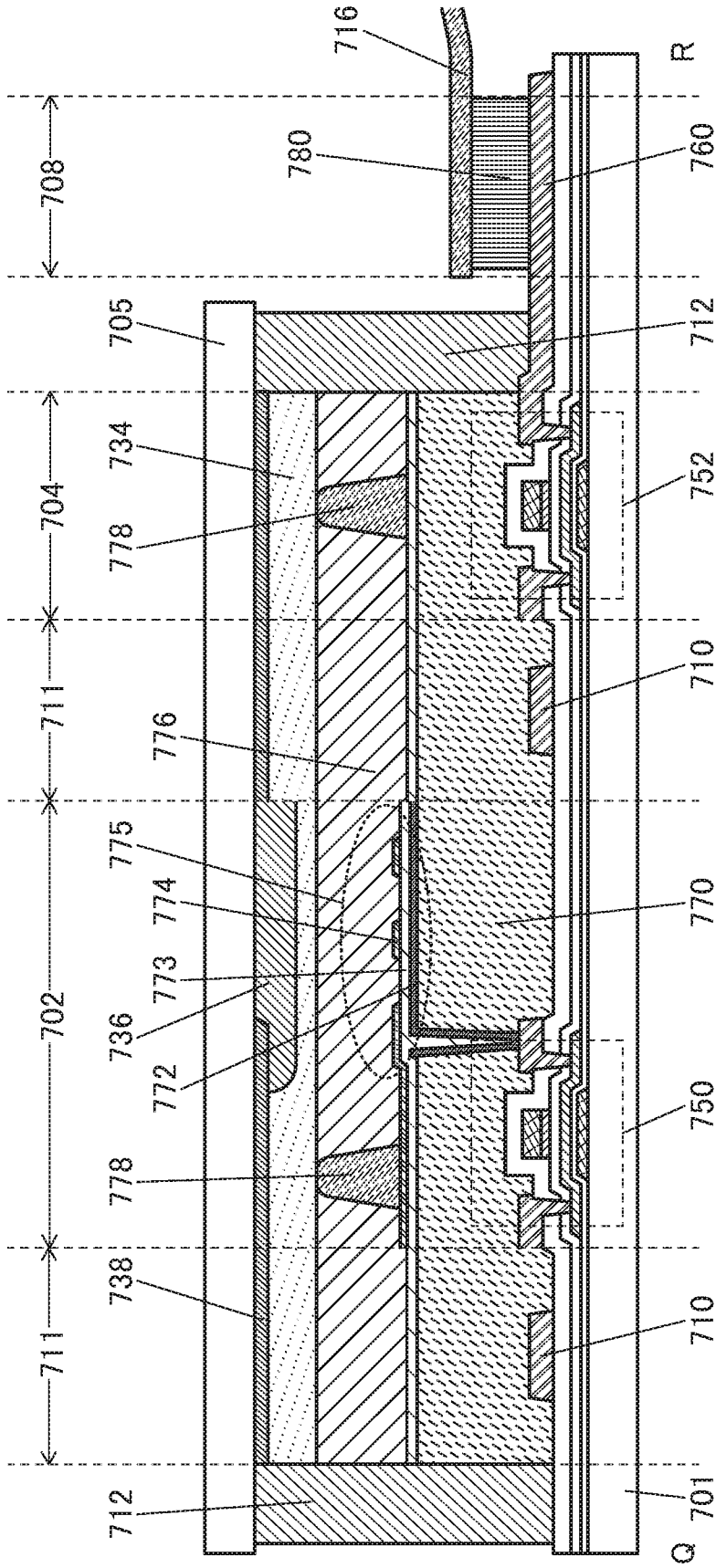
[図11]

700

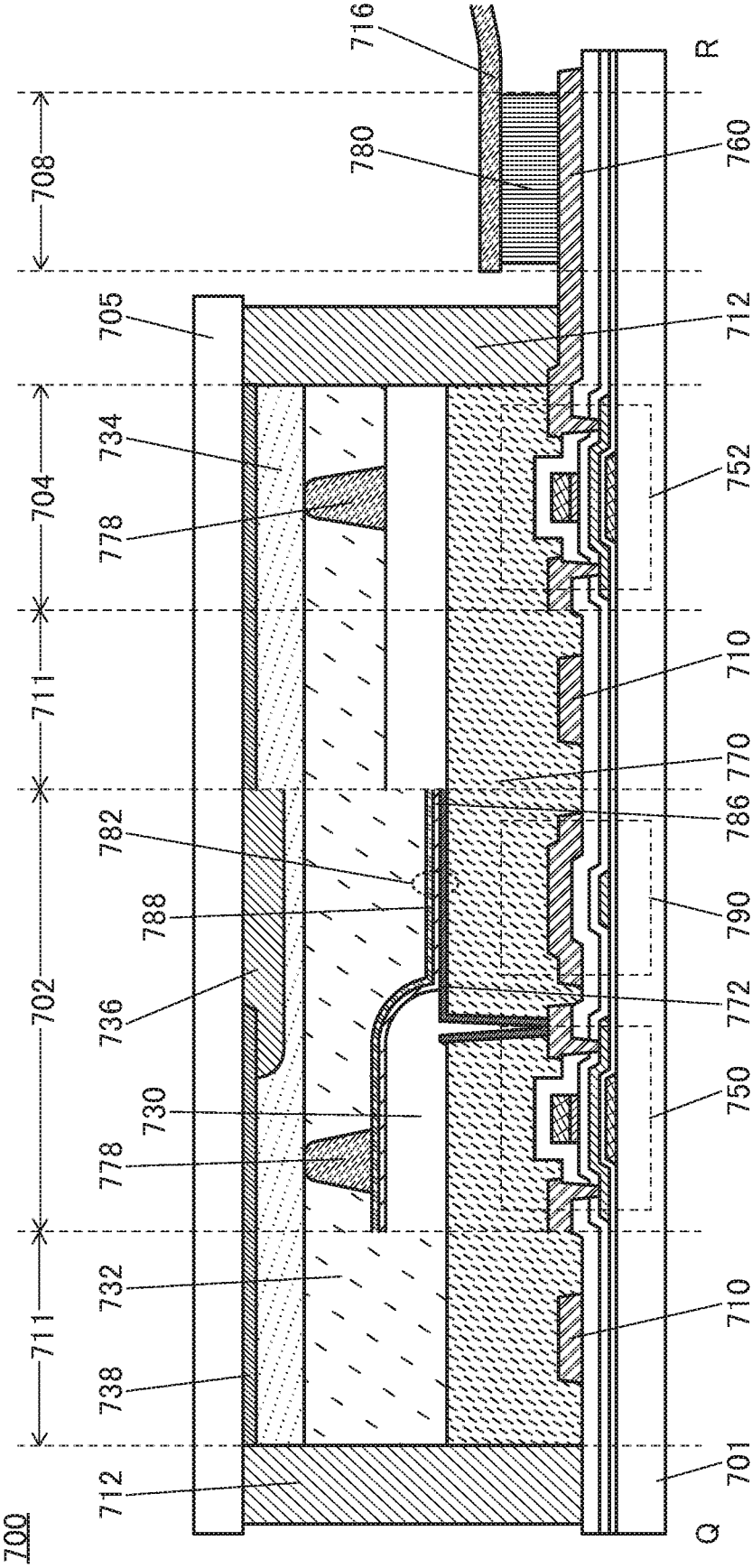


[圖12]

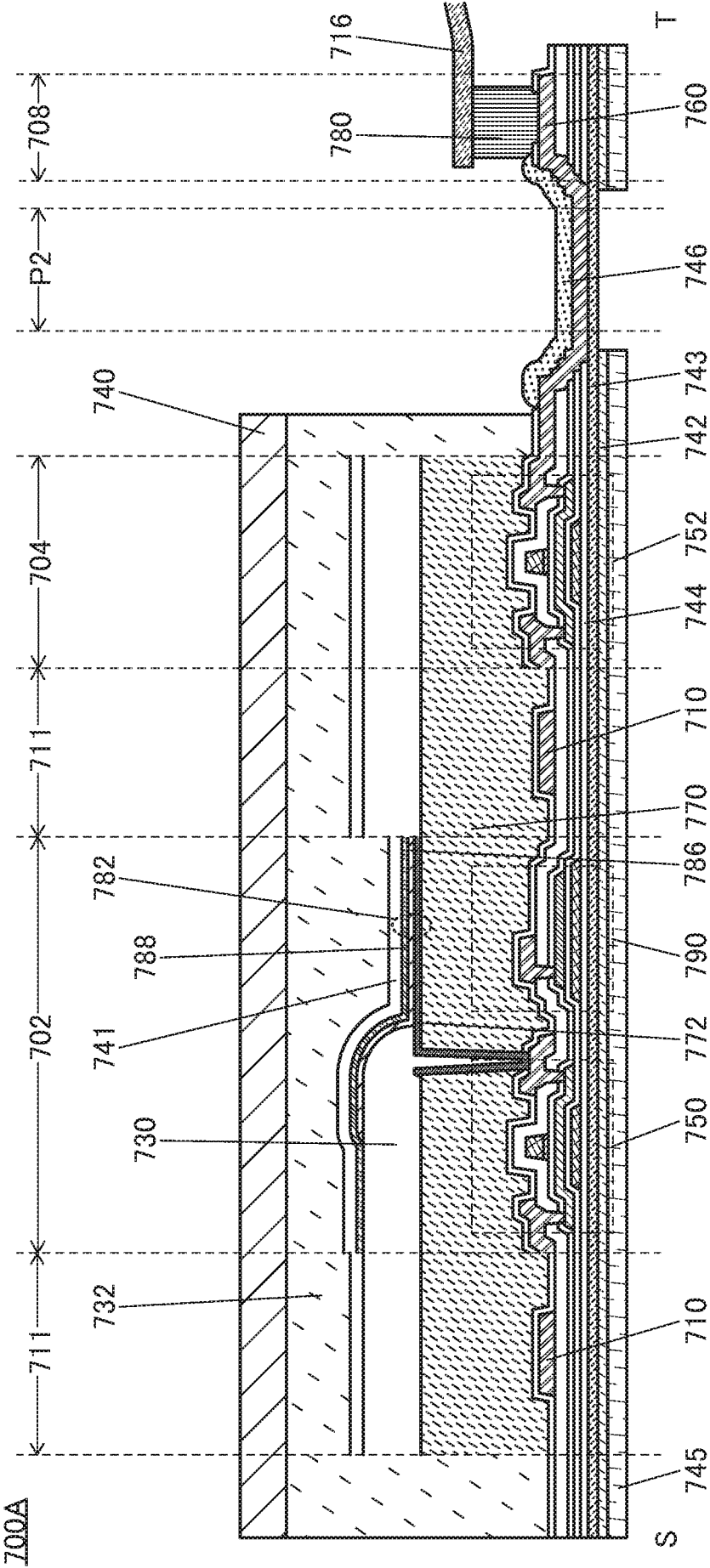
700



[圖13]



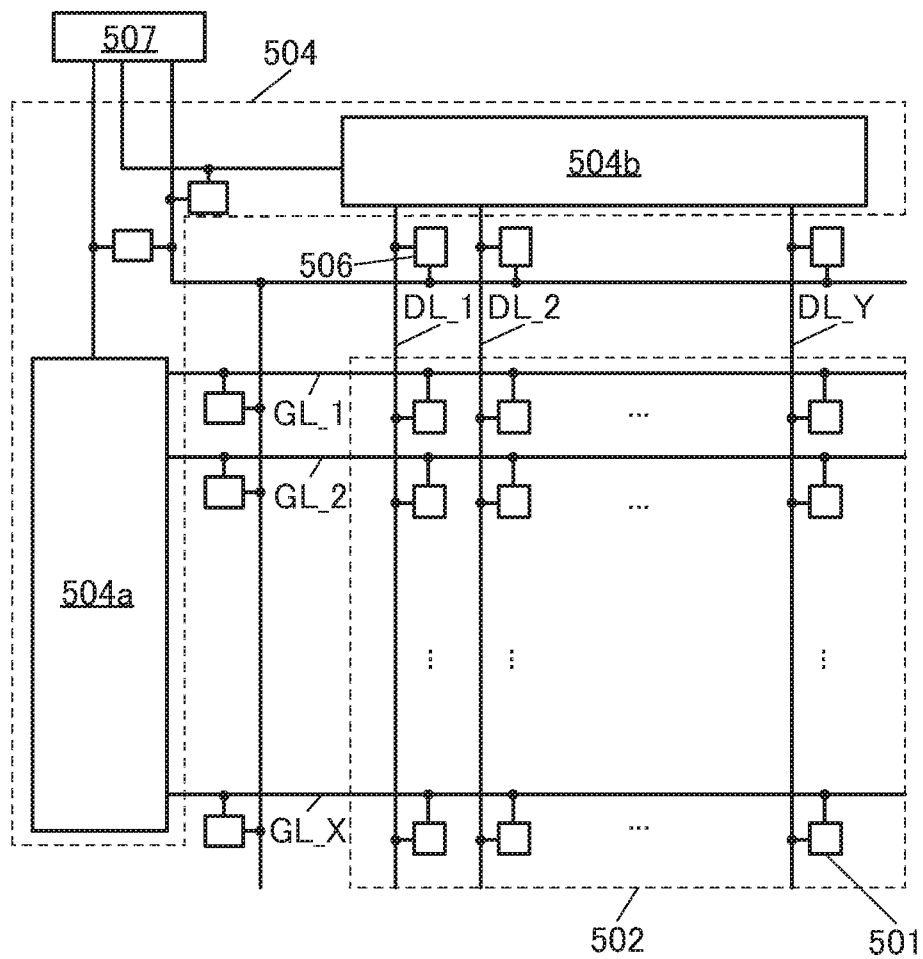
[圖14]



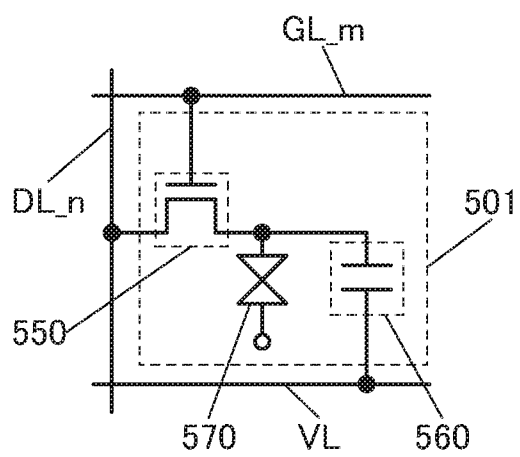
[図15]

15/31

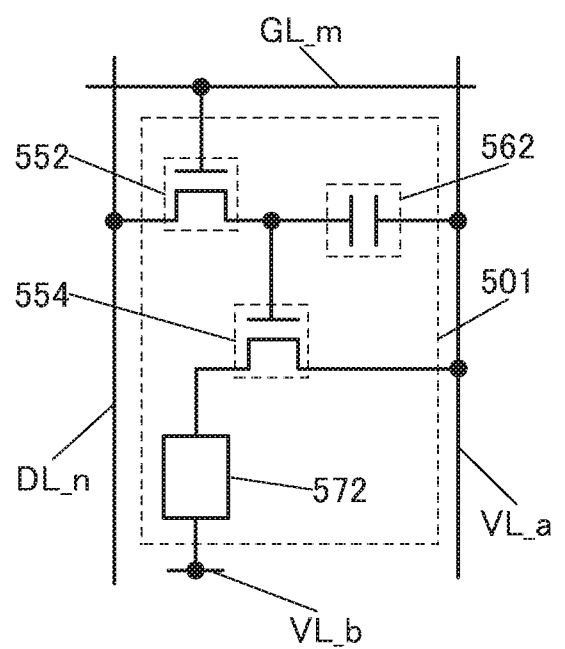
(A)



(B)



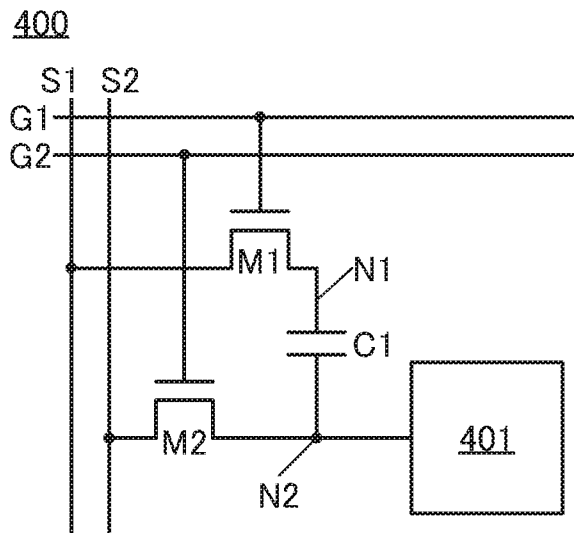
(C)



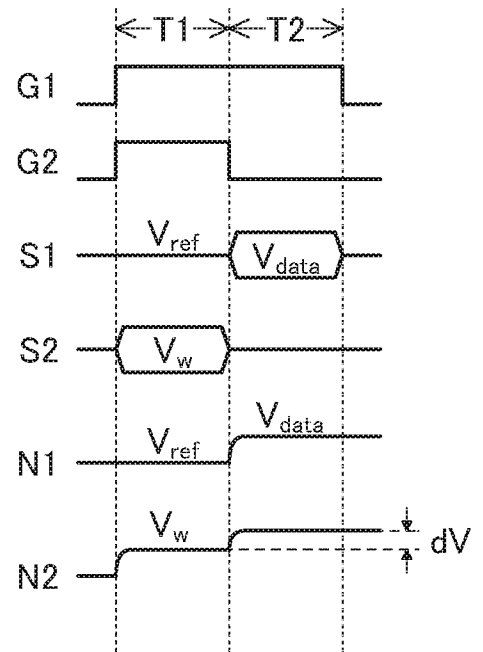
[] 16

16/31

(A)

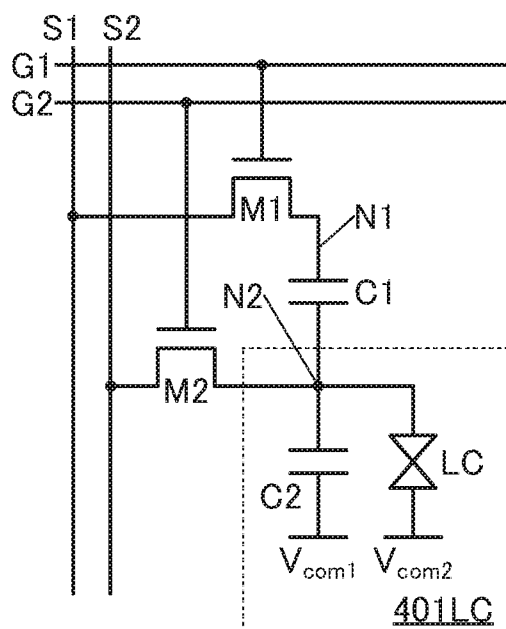


(B)



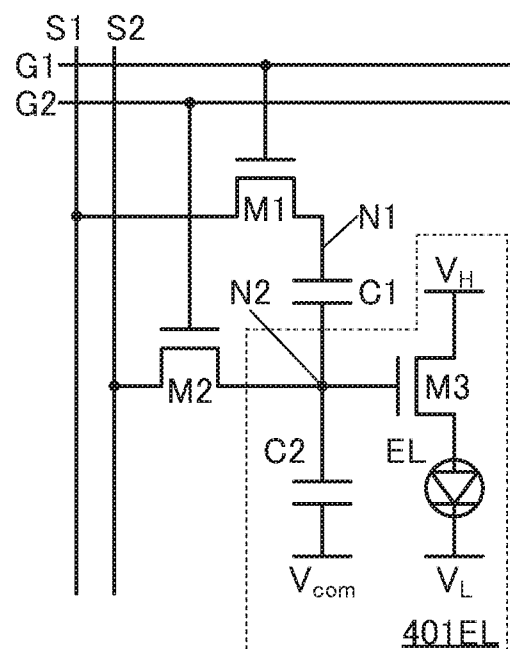
(C)

400LC



(D)

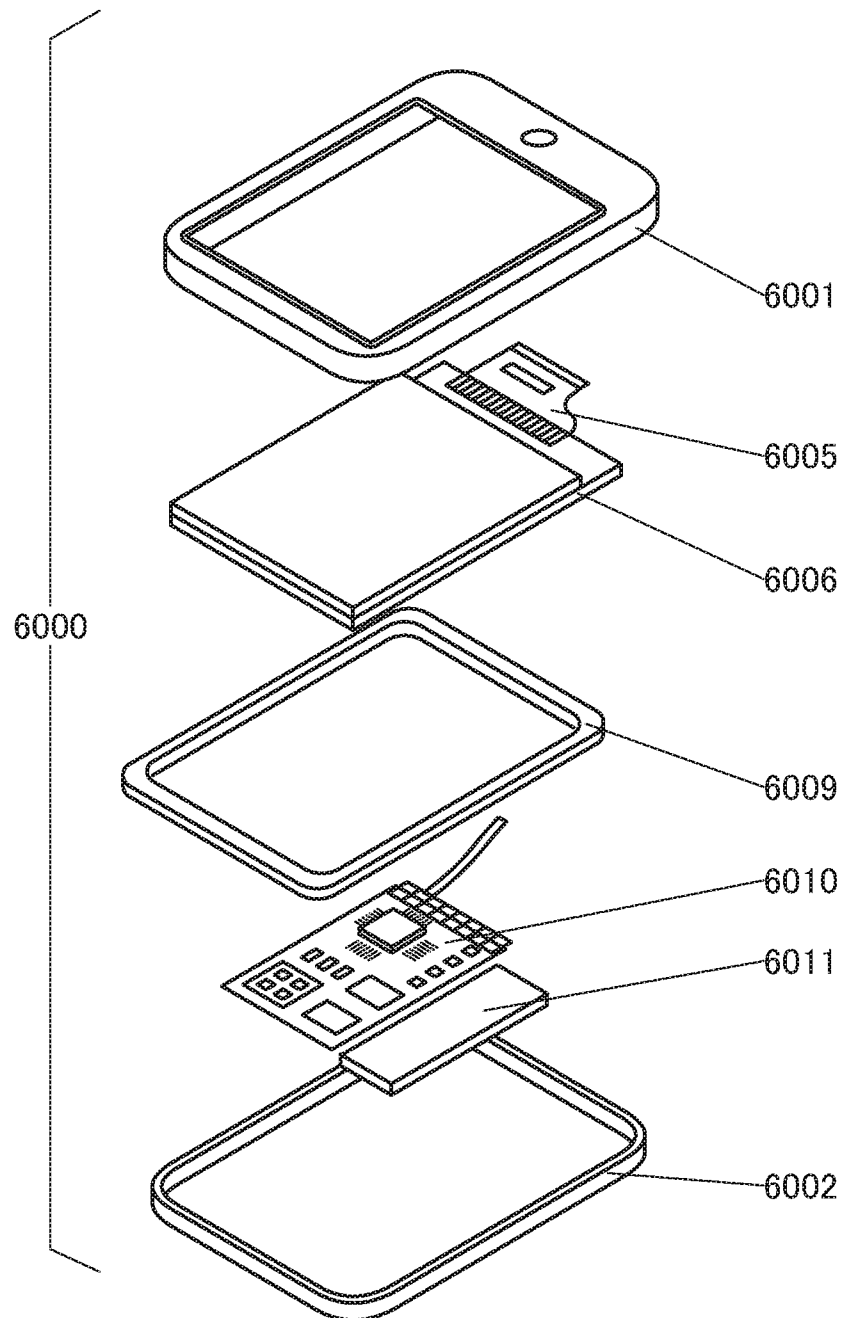
400EL



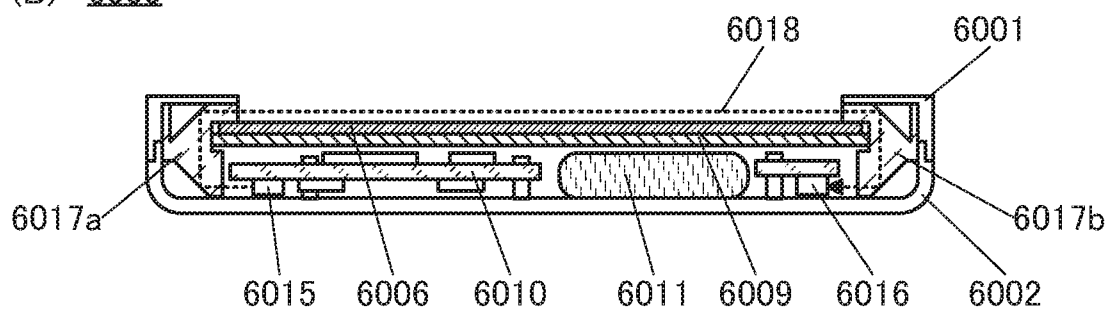
[図17]

17/31

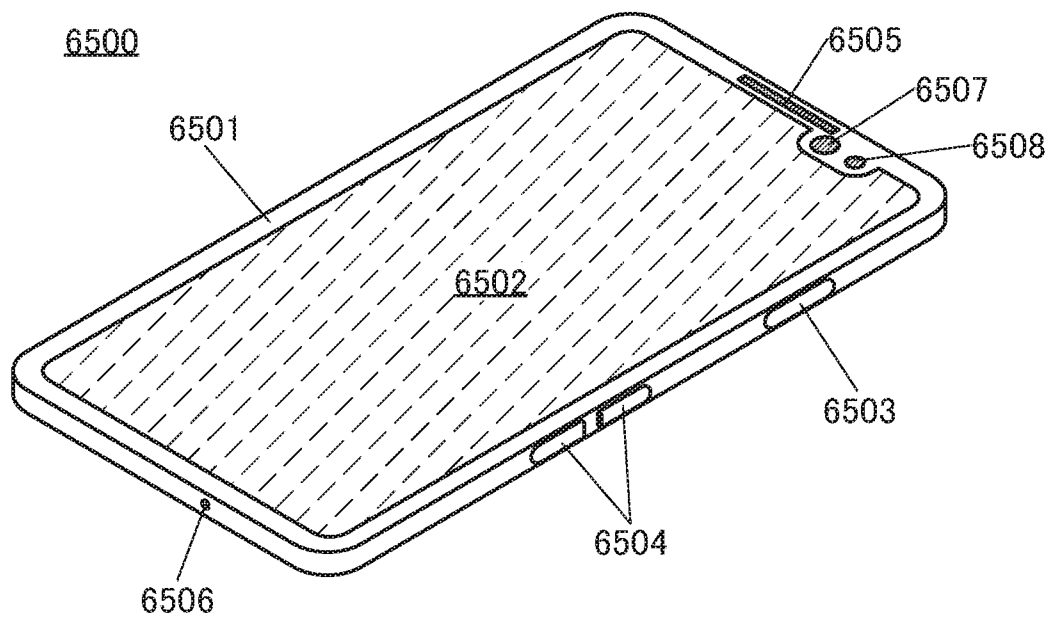
(A)



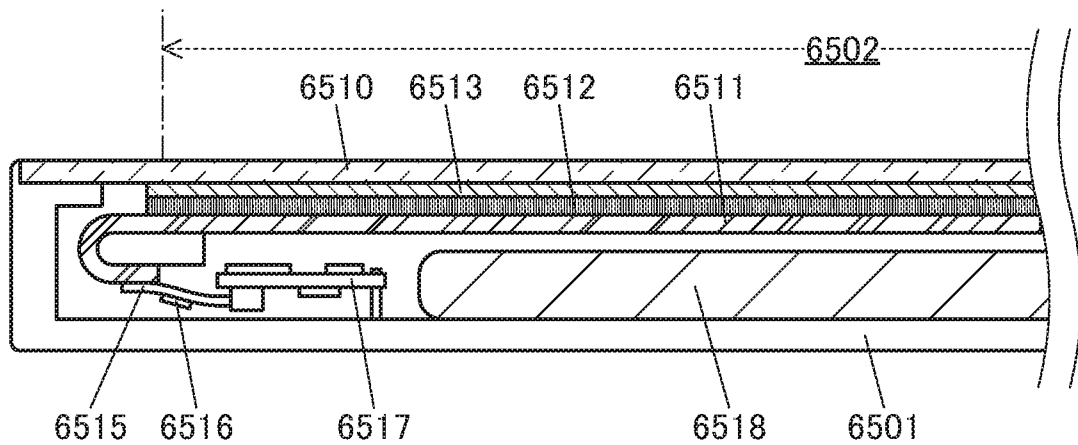
(B) 6000



(A)



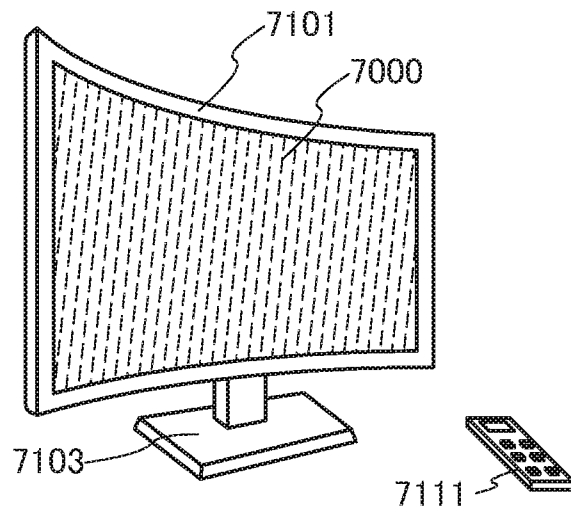
(B)



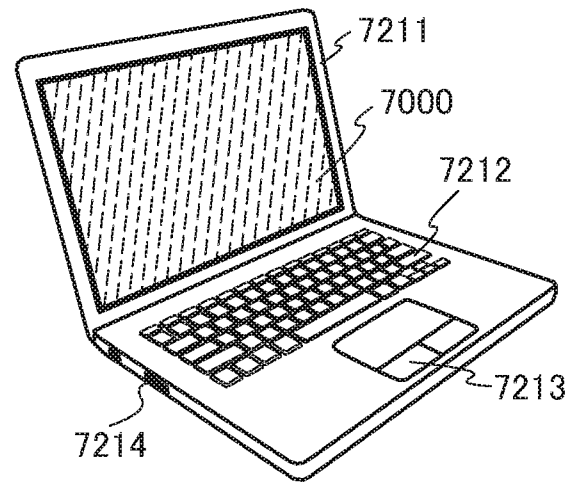
[図19]

19/31

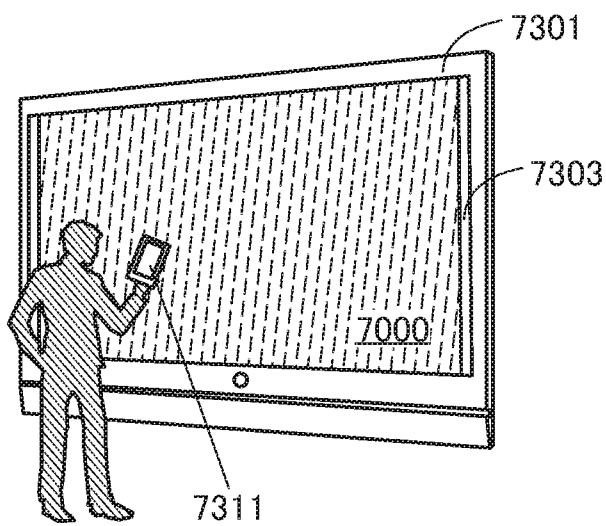
(A)

7100

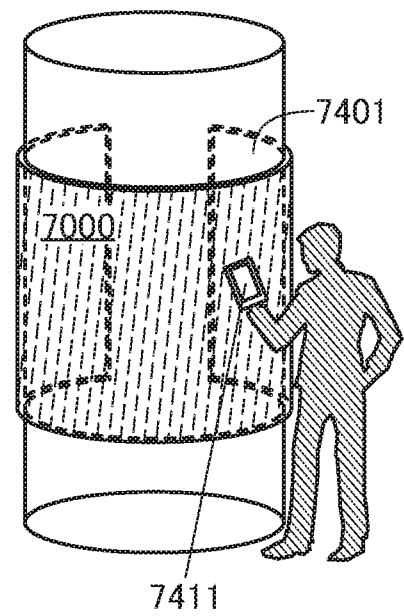
(B)

7200

(C)

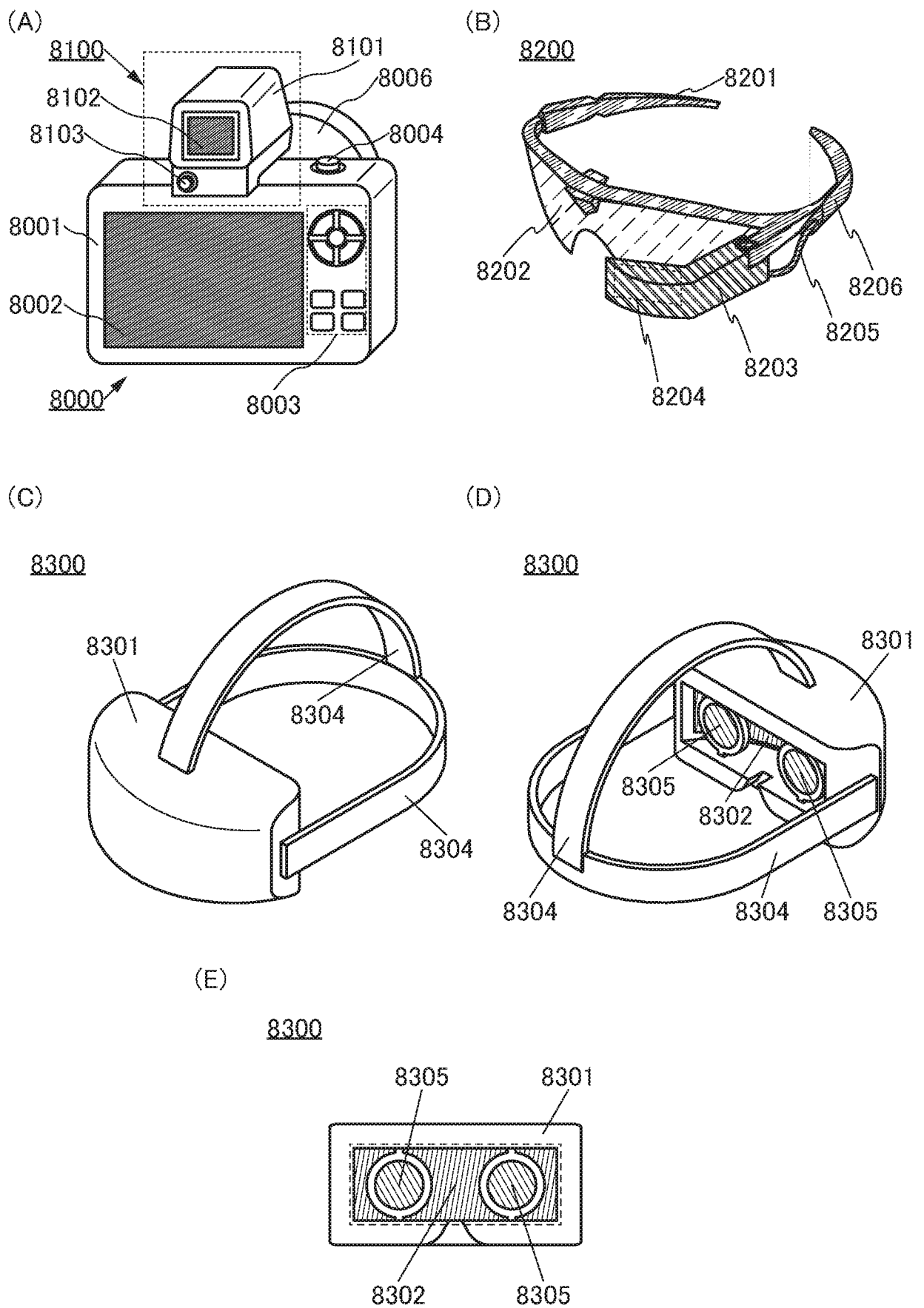
7300

(D)

7400

[図20]

20/31

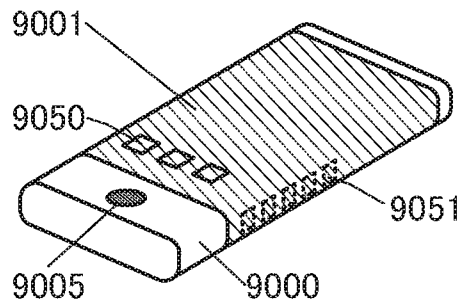


[図21]

21/31

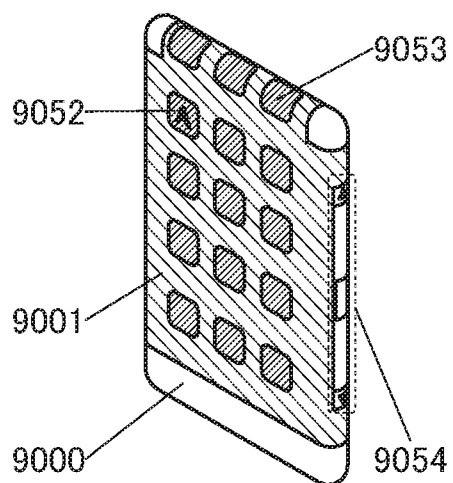
(A)

9101



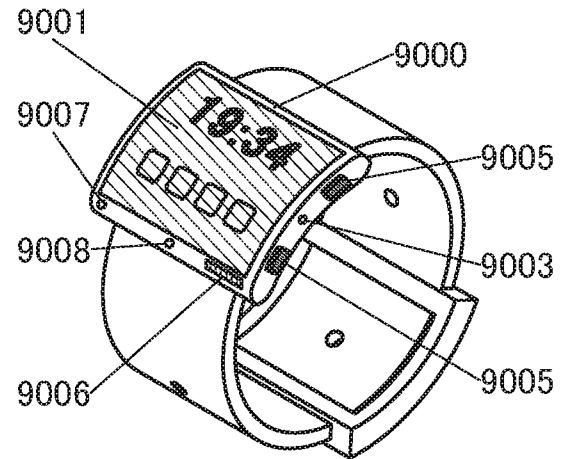
(B)

9102



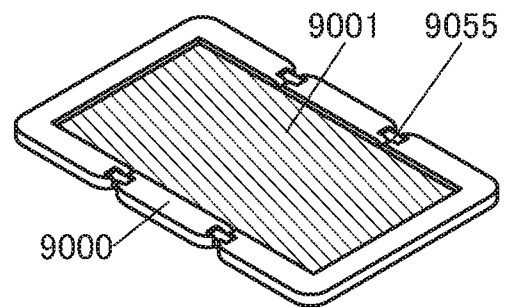
(C)

9200



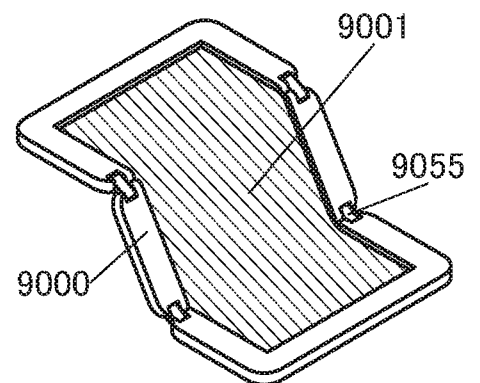
(D)

9201



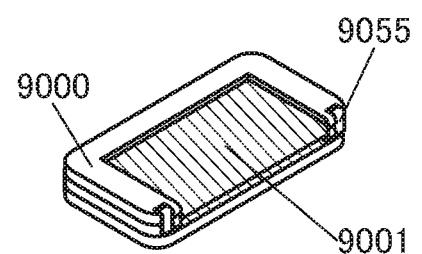
(E)

9201



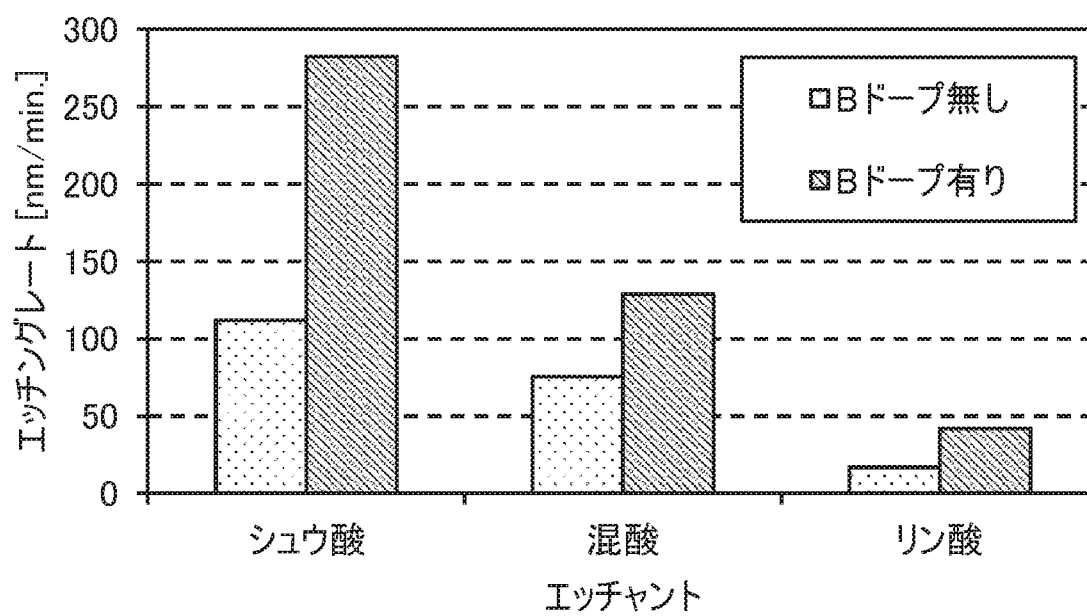
(F)

9201



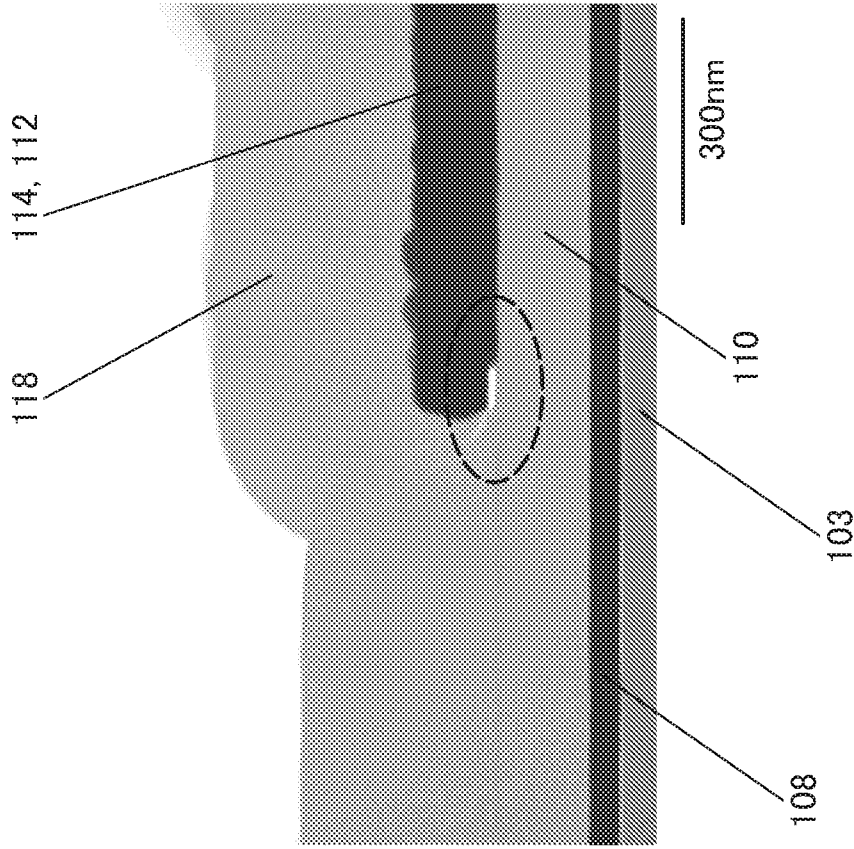
[図22]

22/31

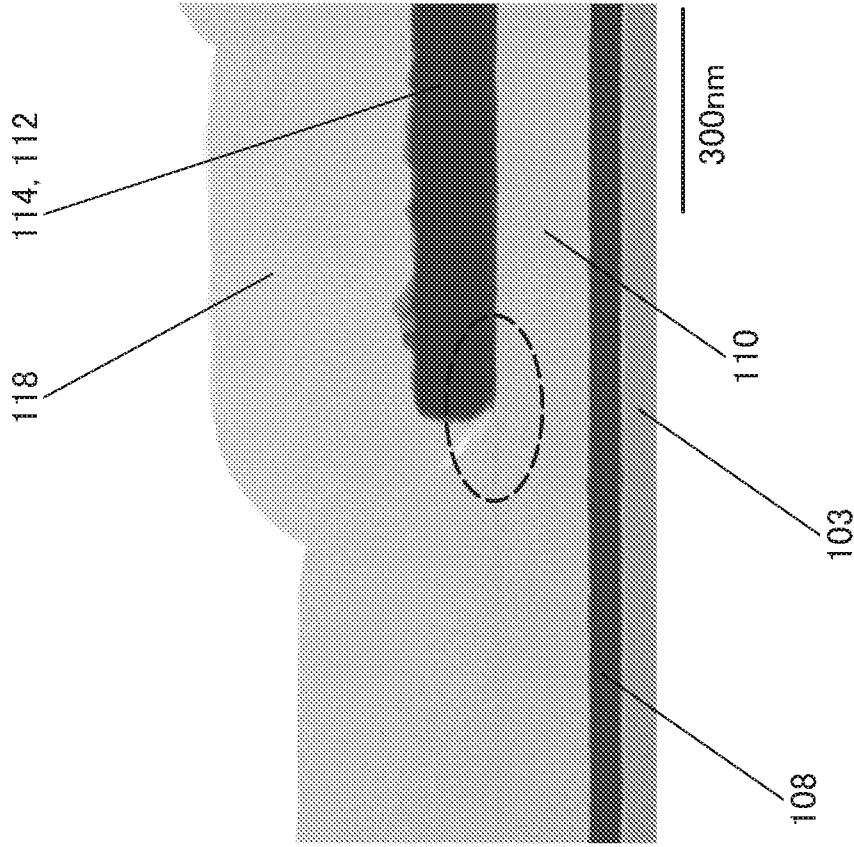


[ 23]

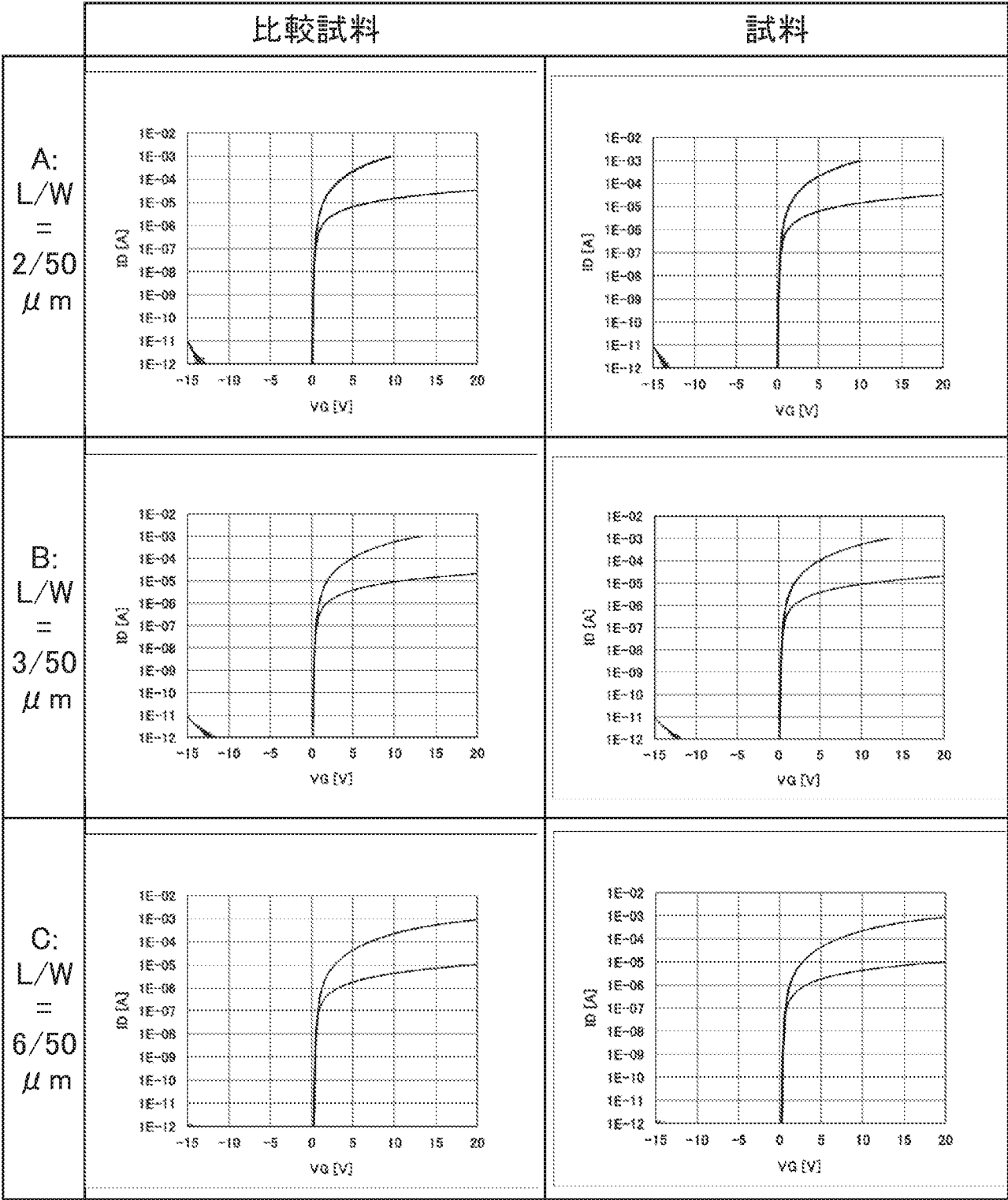
(A)



(B)

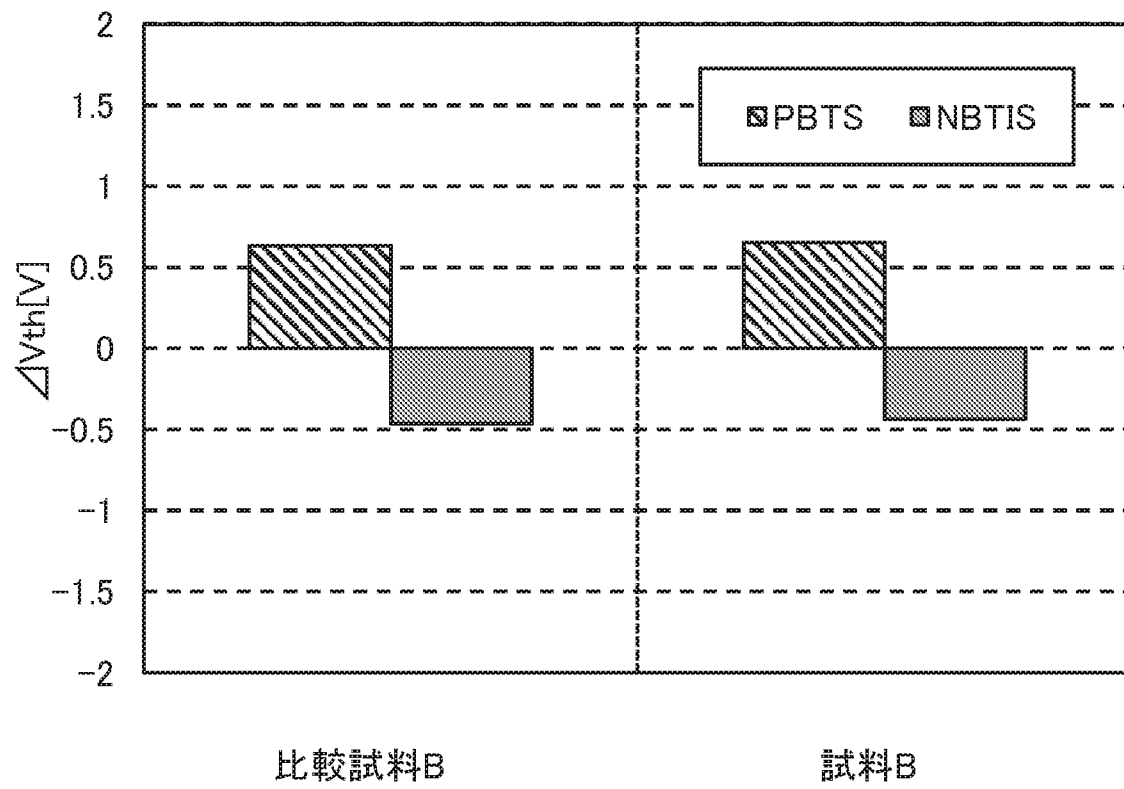


[図24]

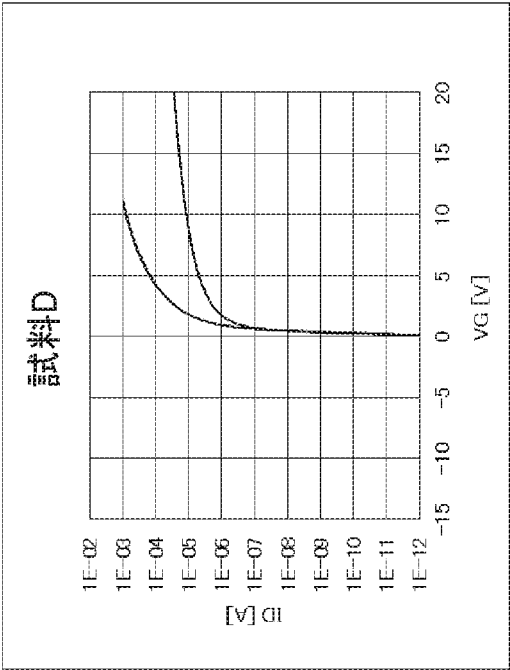


[図25]

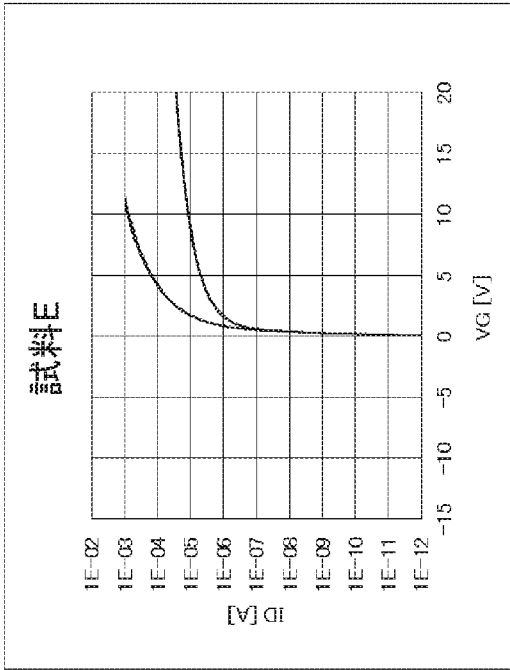
25/31



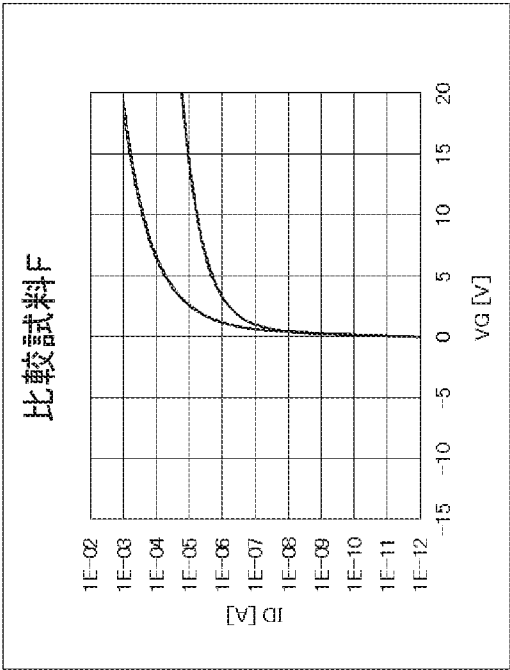
[図26]
(A)



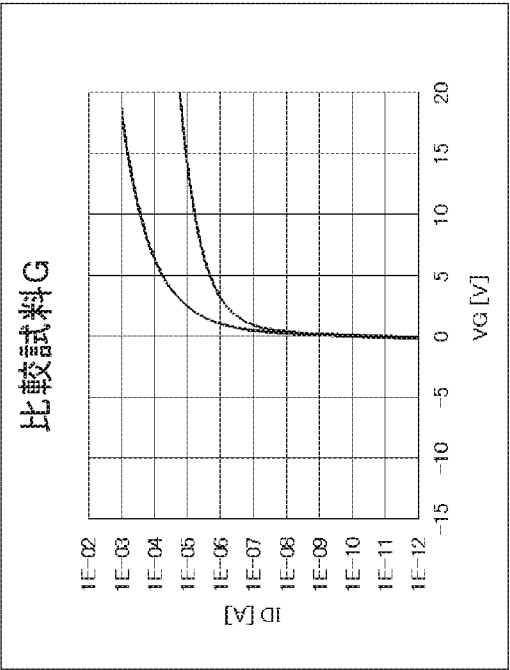
(B)



(C)

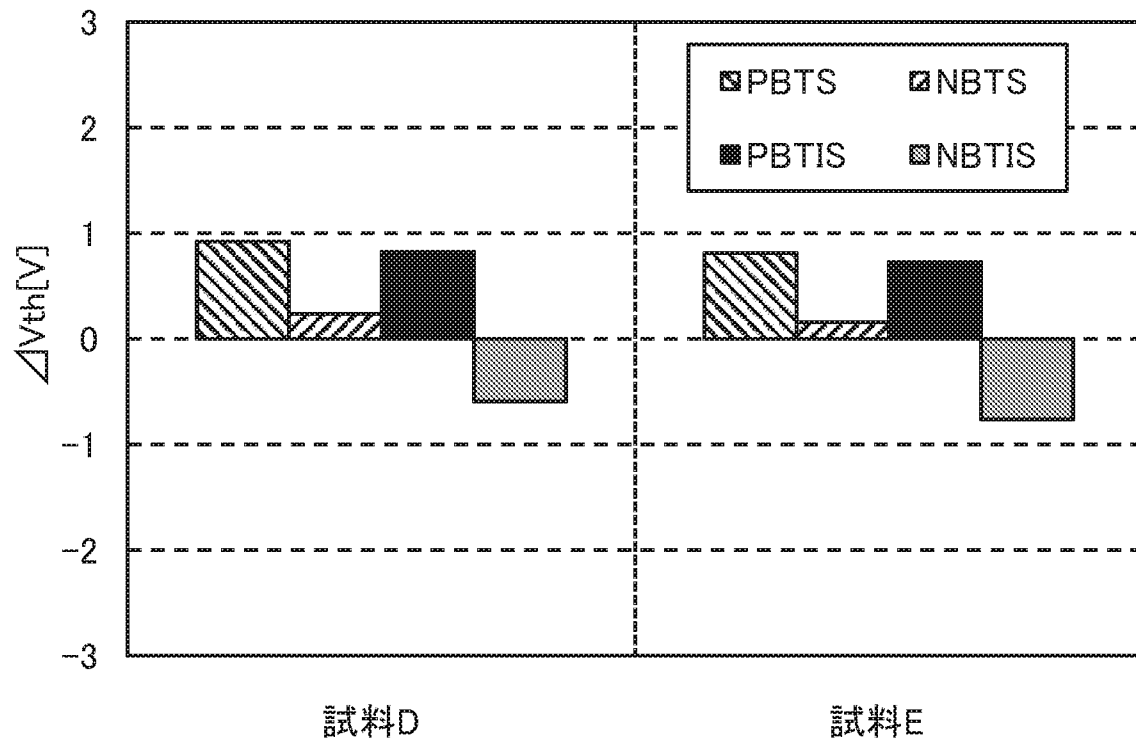


(D)



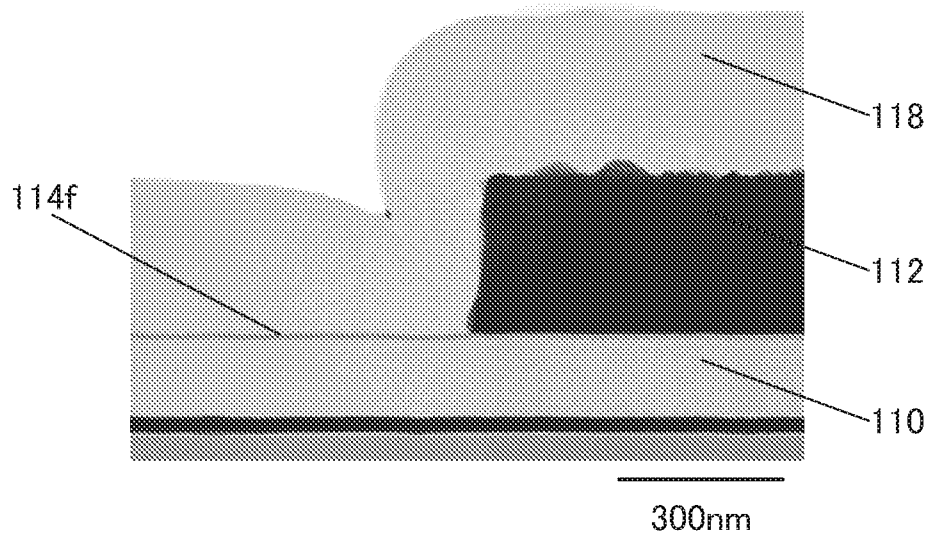
[図27]

27/31



[図28]

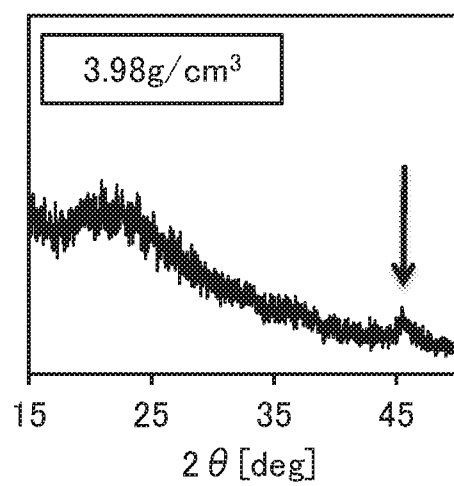
28/31



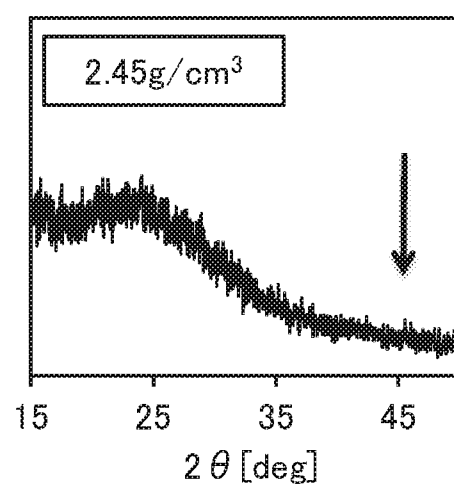
[図29]

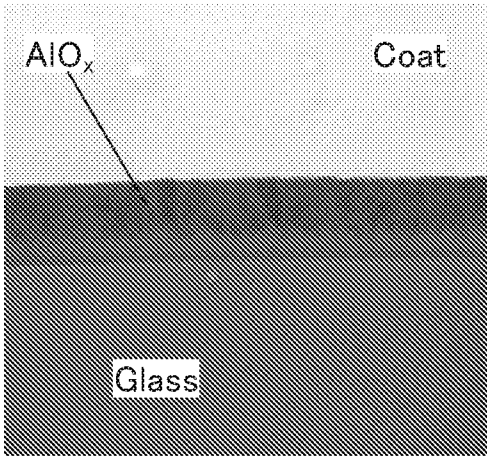
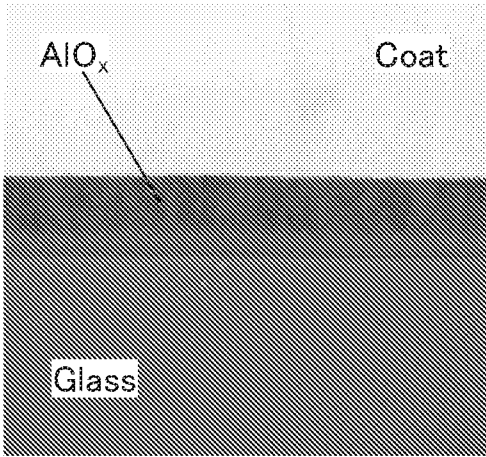
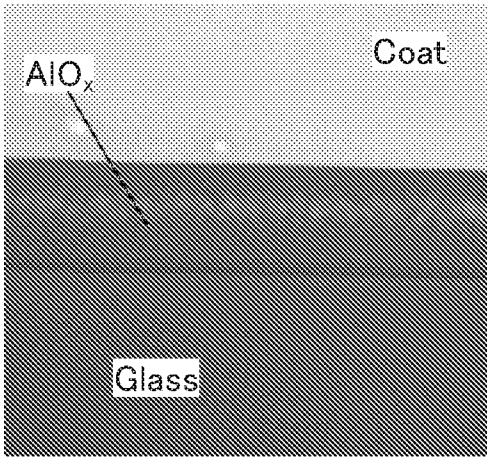
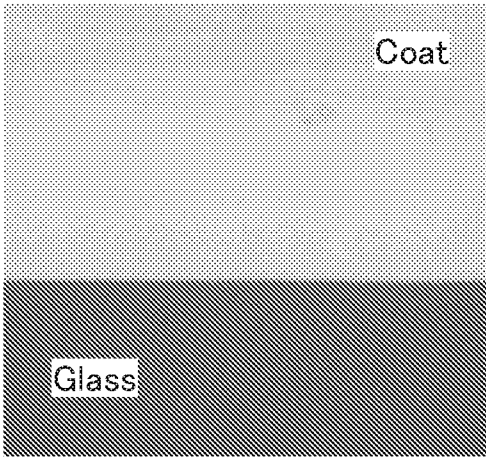
29/31

(A)

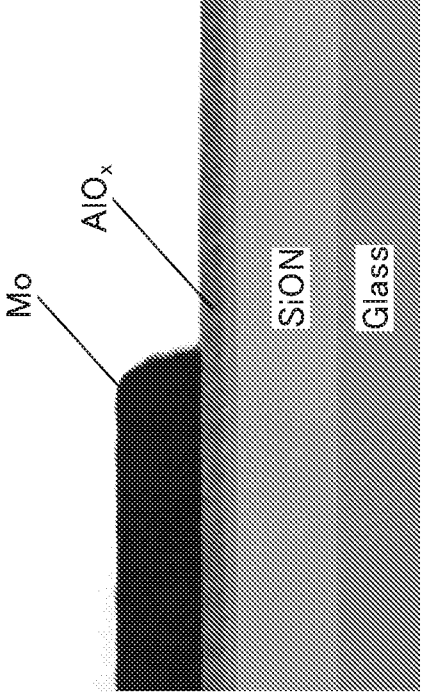
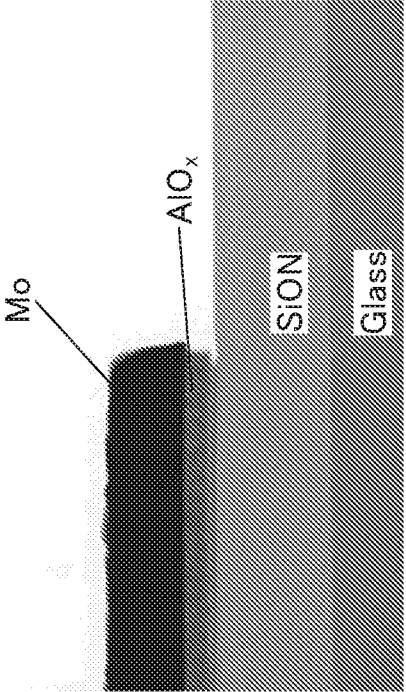


(B)



Ar	エッチング処理なし	エッチング処理あり
なし	 A cross-sectional diagram showing a dark grey 'Glass' substrate at the bottom. Above it is a thin, dark grey 'AlO_x' layer. The top layer is a light grey 'Coat'. An arrow points from the label 'AlO_x' to the thin layer.	 A cross-sectional diagram showing a dark grey 'Glass' substrate at the bottom. Above it is a thin, dark grey 'AlO_x' layer. The top layer is a light grey 'Coat'. An arrow points from the label 'AlO_x' to the thin layer.
あり	 A cross-sectional diagram showing a dark grey 'Glass' substrate at the bottom. Above it is a thin, dark grey 'AlO_x' layer. The top layer is a light grey 'Coat'. An arrow points from the label 'AlO_x' to the thin layer. There is a small, light-colored circular feature on the interface between the AlO_x layer and the Coat.	 A cross-sectional diagram showing a dark grey 'Glass' substrate at the bottom. Above it is a thin, dark grey 'AlO_x' layer. The top layer is a light grey 'Coat'. There is a small, light-colored circular feature on the interface between the AlO_x layer and the Coat.

[図31]

Ar なし	エッチング処理なし	エッチング処理あり
Ar あり	 Mo AlO_x SiON Glass 200nm	 Mo AlO_x SiON Glass 200nm

INTERNATIONAL SEARCH REPORT

International application No.

PCT/IB2019/055127

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. H01L21/336 (2006.01) i, H01L27/32 (2006.01) i, H01L29/786 (2006.01) i, H01L51/50 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. H01L21/336, H01L27/32, H01L29/786, H01L51/50

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2019
Registered utility model specifications of Japan	1996-2019
Published registered utility model applications of Japan	1994-2019

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2012-151461 A (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 09 August 2012, paragraphs [0043]-[0192], fig. 1-4 & US 2012/0161126 A1, paragraphs [0063]-[0211], fig. 1A-4B & WO 2012/090973 A1 & TW 201234598 A	1, 2, 7, 9, 10 3-6, 8
Y	JP 2015-144267 A (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 06 August 2015, paragraph [0031] & US 2015/0187823 A1, paragraph [0074] & WO 2015/097593 A1 & TW 201530698 A & KR 10-2016-0102236 A	1, 2, 7, 9, 10



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
01 August 2019 (01.08.2019)

Date of mailing of the international search report
13 August 2019 (13.08.2019)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/IB2019/055127

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2016-184635 A (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 20 October 2016, paragraphs [0169], [0170] (Family: none)	2, 7, 9, 10
Y	JP 2012-9836 A (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 12 January 2012, paragraphs [0077]-[0081] & US 2011/0284844 A1, paragraphs [0090]-[0094] & WO 2011/145467 A1 & TW 201208074 A & CN 102906881 A & KR 10-2013-0111957 A	9, 10

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H01L21/336(2006.01)i, H01L27/32(2006.01)i, H01L29/786(2006.01)i, H01L51/50(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H01L21/336, H01L27/32, H01L29/786, H01L51/50

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2019年
日本国実用新案登録公報	1996-2019年
日本国登録実用新案公報	1994-2019年

国際調査で利用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	JP 2012-151461 A（株式会社半導体エネルギー研究所） 2012.08.09, 段落[0043]-[0192], 図1-4 & US 2012/0161126 A1, 段落[0063]-[0211], 図1A-4B & WO 2012/090973 A1 & TW 201234598 A	1, 2, 7, 9, 10 3-6, 8
Y	JP 2015-144267 A（株式会社半導体エネルギー研究所） 2015.08.06, 段落[0031] & US 2015/0187823 A1, 段落[0074] & WO 2015/097593 A1 & TW 201530698 A & KR 10-2016-0102236 A	1, 2, 7, 9, 10

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

01.08.2019

国際調査報告の発送日

13.08.2019

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

市川 武宜

5 F

4056

電話番号 03-3581-1101 内線 3516

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2016-184635 A (株式会社半導体エネルギー研究所) 2016.10.20, 段落[0169], [0170] (ファミリーなし)	2, 7, 9, 10
Y	JP 2012-9836 A (株式会社半導体エネルギー研究所) 2012.01.12, 段落[0077]-[0081] & US 2011/0284844 A1, 段落[0090]-[0094] & WO 2011/145467 A1 & TW 201208074 A & CN 102906881 A & KR 10-2013-0111957 A	9, 10