(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。Int. Cl.
G06F 1/06 (2006.01)

(45) 공고일자 2007년04월24일
(11) 등록번호 10-0710942
(24) 등록일자 2007년04월17일

(21) 출원번호 10-2001-0022456
(22) 출원일자 2001년04월25일
심사청구일자 2005년01월04일

(65) 공개번호 10-2002-0082720
(43) 공개일자 2002년10월31일

(73) 특허권자 엘지전자 주식회사
서울특별시 영등포구 여의도동 20번지

(72) 발명자 오장근
경기도수원시권선구권선동신우아파트708동1105호

(74) 대리인 박래봉

(56) 선행기술조사문헌
JP09062622 A *
* 심사관에 의하여 인용된 문헌

심사관 : 이영수

전체 청구항 수 : 총 2 항

(54) 피씨아이 버스에 연결 접속된 디바이스 클럭 제어장치

(57) 요약

본 발명은, 피씨아이 버스에 연결 접속된 디바이스 클럭 제어장치에 관한 것으로, 소정 주파수의 기준 클럭을 발생시키는 클럭 발생수단; 상기 기준 클럭을 변조하여, 피씨아이(PCI) 버스에 연결 접속된 다수의 디바이스들을 동작시키기 위한 서로다른 동작 클럭을 선택 출력하는 선택 출력수단; 및 상기 변조된 동작 클럭이, 현재 동작 중인 디바이스에만 개별적으로 출력되도록, 상기 선택 출력수단을 제어하는 제어수단을 포함하여 구성되어, 노트북 컴퓨터와 같은 휴대용 컴퓨터 또는 개인용 컴퓨터 내의 피씨아이(PCI) 버스에 연결 접속된 각각의 디바이스 동작 상태를 감시한 후, 현재 동작 중에 있는 디바이스들에 한하여, 그 디바이스의 동작에 필요한 동작 클럭을 개별적으로 선택 인가하거나 또는 차단함으로써, 동작 중지 상태에 있는 디바이스에 불필요하게 동작 클럭이 인가되는 것을 방지시킬 수 있게 되어, 휴대용 컴퓨터 또는 개인용 컴퓨터에서의 소비 전력을 최소화시킬 수 있게 되는 매우 유용한 발명인 것이다.

대표도

도 5

특허청구의 범위

청구항 1.
삭제

청구항 2.
삭제

청구항 3.

기준 클럭을 발생시키는 클럭 발생수단;

상기 기준 클럭을 사용하여, 버스에 접속되어 있는 다수의 디바이스들이 필요로 하는 동작 클럭을 공급하되, 각 디바이스에 공급하는 클럭을 개별적으로 차단/공급할 수 있는 클럭 출력수단;

상기 다수의 디바이스들이 동작 상태를 감시하는 감시수단; 및

상기 감시수단으로부터 출력되는 정보를 수신하여, 현재 동작 중인 디바이스를 확인한 후, 상기 동작 클럭에 상응하는 비트수를 갖는 제어 데이터를, 상기 클럭 출력수단에 인가하여, 상기 클럭 출력수단의 동작 클럭의 차단/공급을 개별적으로 제어하는 제어수단을 포함하여 구성되는 것을 특징으로 하는 디바이스 클럭 제어장치.

청구항 4.
삭제

청구항 5.

제 3항에 있어서,

상기 버스는, PCI(Peripheral Component Interconnect) 버스인 것을 특징으로 하는 디바이스 클럭 제어장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은, 피씨아이 버스에 연결 접속된 디바이스 클럭 제어장치에 관한 것으로, 더욱 상세하게는, 노트북 컴퓨터와 같은 휴대용 컴퓨터 또는 개인용 컴퓨터 내의 피씨아이(PCI: Peripheral Component Interconnect) 버스에 연결 접속된 각각의 디바이스 동작 상태(State)에 따라, 해당 디바이스의 동작 수행에 필요한 동작 클럭을 개별적으로 차단 또는 인가하는 피씨아이 버스에 연결 접속된 디바이스 클럭 제어장치에 관한 것이다.

우선, 도 1은 일반적인 개인용 컴퓨터에 대한 구성을 도시한 것으로, 상기 개인용 컴퓨터에는, 시스템을 전반적으로 제어하기 위한 중앙처리부(10); 비디오 처리를 위한 비디오 칩 세트(11); 각종 데이터를 저장하는 메모리(13); 네트워크 통신을 위한 네트워크 카드(14); 클럭을 발생 및 인가시키기 위한 클럭 발생부(15); 대용량의 데이터를 저장하기 위한 하드 디스크 드라이버(17); 씨디 롬(CD-ROM) 또는 디브이디 롬(DVD-ROM)과 같은 디스크 구동을 위한 디스크 드라이버(19); USB(Universal Serial Bus) 디바이스(20)를 제어하기 위한 USB 컨트롤러(18); 플래시 롬을 구동시키기 위한 플래시 롬 디바이스(21); 키보드 및 마우스(24)와 같은 디바이스의 입/출력 제어를 위한 I/O 칩 세트(23); 및 마이컴(22) 등이 포함 구성되며, 또한 상기 중앙처리부(10)와 비디오 칩 세트(11) 및 메모리(13)와 연결 접속되는 노쓰 브릿지(12); 그리고 상기 오디오 디바이스 등과 같은 각종 디바이스와 연결 접속되는 사우쓰 브릿지(16)가 포함 구성된다.

한편, 상기 노쓰 브릿지(12)는, 도 1에 도시한 바와 같이, Host 버스(100)를 통해 중앙처리부(10)와 연결 접속되고, AGP(Accelerator Graphics Port) 버스(200)를 통해 비디오 칩 세트(11)와 연결 접속되며, 또한 상기 사우쓰 브릿지(16)는,

PCI(Peripheral Component Interconnect) 버스(300)를 통해 네트워크 카드(14), 클럭 발생부(15), USB 컨트롤러(18) 등과 연결 접속됨과 아울러, ISA(Industry Standard Architecture) 버스(400)를 통해 플래시 롬 디바이스(21), 마이컴(22) 및 I/O 칩 세트(23) 등과 연결 접속되는 구조를 갖는 다.

그리고, 도 2에 도시한 바와 같이, 상기 사우쓰 브릿지(16)에는, 상기 PCI 버스(300)에 연결 접속된 각종 디바이스들의 동작 상태를 감시(Monitoring)함과 아울러, 그 감시결과, 상기 PCI 버스에 연결 접속된 디바이스들이 모두 동작 중지 상태에 있는 경우, 디바이스 동작을 위한 클럭이 불필요하게 인가되지 않도록 하기 위한 1 비트의 제어신호 'PCI_STP'를 출력하는 디바이스 감시 로직(16a)이 포함 구비된다.

또한, 상기 클럭 발생부(15)에는, 소정 주파수의 기준 클럭을 발생시키는 내부 클럭 발생기(15a)와, 상기 내부 클럭 발생기로부터 발생되는 소정 주파수의 기준 클럭(CLK_Ref)을, 상기 PCI 버스(300)에 연결 접속된 디바이스들의 동작에 필요한 서로다른 다수의 동작 클럭으로 가변 조절하여 출력시키기 위한 클럭 변조 및 선택 출력기(15b)가 포함 구성되는 데, 상기 클럭 변조 및 선택 출력기(15b)에는, 도 3에 도시한 바와 같이, 상기 기준 클럭(CLK_Ref)을 서로다른 주파수의 동작 클럭으로 변조 출력하는 다수의 클럭 변조기(CLK_Mod1,2,3,4,5)들이 포함 구성되며, 상기 클럭 변조기들은, 상기 디바이스 감시 로직(16a)으로부터 출력되는 1 비트의 제어신호 PCI_STP에 의해, 각각 변조된 동작 클럭을 해당 디바이스로 출력하거나, 또는 차단하게 된다.

따라서, 개인용 컴퓨터 내의 PCI 버스에 연결 접속된 디바이스들이 모두 동작 중지 상태가 되는 경우, 상기 디바이스 감시 로직(16a)에서는, 1 비트의 제어신호 PCI_STP를 출력하게 되고, 이를 수신하게 되는 상기 클럭 변조 및 선택 출력기(15b)에서는, 상기 다수의 클럭 변조기들에 의해 변조된 각각의 동작 클럭이, 현재 동작 중지 상태에 있는 디바이스로 불필요하게 인가되지 않도록 차단하여, 불필요하게 전원이 소비되는 것을 방지시키게 된다.

그러나, 상기 클럭 변조 및 선택 출력기(15b)는, PCI 버스(300)에 연결 접속된 디바이스들이 모두 동작 중지 상태가 되는 경우에 한하여 출력되는 1 비트의 제어신호 PCI_STP에 의해 동작 클럭을 일괄적으로 차단하거나 또는 출력하게 되므로, 상기 PCI 버스에 연결 접속된 하나의 디바이스만이 동작되고 있는 경우에도, 각각의 동작 클럭을 모든 디바이스들에 인가하게 되므로, 결국 동작 중지 상태에 있는 디바이스에도 동작 클럭이 불필요하게 인가되어, 그에 따른 전원 소비가 발생하게 되는 문제점이 있었다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명은 상기와 같은 문제점을 해결하기 위하여 창작된 것으로서, 노트북 컴퓨터와 같은 휴대용 컴퓨터 또는 개인용 컴퓨터 내의 피씨아이(PCI) 버스에 연결 접속된 각각의 디바이스 동작 상태를 감시한 후, 현재 동작 중에 있는 디바이스들에 한하여, 그 디바이스의 동작에 필요한 동작 클럭을 개별적으로 선택 인가함으로써, 동작 중지 상태에 있는 디바이스에 불필요하게 클럭이 인가되는 것을 방지시킬 수 있도록 하는 피씨아이 버스에 연결 접속된 디바이스 클럭 제어장치를 제공하는 데, 그 목적이 있는 것이다.

발명의 구성

상기와 같은 목적을 달성하기 위한 본 발명에 따른 피씨에이 버스에 연결 접속된 디바이스 클럭 제어장치는, 소정 주파수의 기준 클럭을 발생시키는 클럭 발생수단; 상기 기준 클럭을 변조하여, 피씨아이(PCI) 버스에 연결 접속된 다수의 디바이스들을 동작시키기 위한 서로다른 동작 클럭을 선택 출력하는 선택 출력수단; 및 상기 변조된 동작 클럭이, 현재 동작 중인 디바이스에만 개별적으로 출력되도록, 상기 선택 출력수단을 제어하는 제어수단을 포함하여 구성되는 것을 특징으로 한다.

이하, 본 발명에 따른 피씨에이 버스에 연결 접속된 디바이스 클럭 제어장치에 대한 바람직한 실시예에 대해, 첨부된 도면을 참조하여 상세히 설명한다.

우선, 본 발명에 따른 피씨에이 버스에 연결 접속된 디바이스 클럭 제어장치가 적용되는 개인용 컴퓨터에 포함 구성된 사우쓰 브릿지(160)는, 도 1을 참조로 전술한 바와 같이, PCI 버스(300)를 통해 네트워크 카드(14)와 USB 컨트롤러(18), 그리고 클럭 발생부(150)와 연결 접속됨과 아울러, ISA 버스(400)를 통해 플래시 롬 디바이스(21), 마이컴(22) 및 I/O 칩 세트(23) 등과 연결 접속되는 구조를 갖는 다.

한편, 도 4에 도시한 바와 같이, 상기 사우쓰 브릿지(160)에 포함 구성되는 디바이스 감시 로직(160a)은, 상기 PCI 버스(300)에 연결 접속된 각종 디바이스들의 동작 상태를 감시(Monitoring)한 후, 그 감시결과, 상기 PCI 버스에 연결 접속된

디바이스들이 모두 동작 중지 상태에 있는 경우, 디바이스 동작을 위한 동작 클럭이 불필요하게 인가되지 않도록 하기 위한 1 비트의 제어신호 'PCI_STP'를 출력함과 아울러, 상기 감시결과에 상응하는 데이터, 즉 각종 디바이스들에 대한 동작 상태를 알리기 위한 감시 데이터(Data)를, 상기 클럭 발생부(150)로 전송하게 된다.

또한, 상기 클럭 발생부(150)에는, 소정 주파수의 기준 클럭(CLK_Ref)을 발생시키는 내부 클럭 발생기(150a)와, 상기 내부 클럭 발생기로부터 발생되는 클럭을, 상기 PCI 버스(300)에 연결 접속된 디바이스들의 동작에 필요한 서로다른 주파수의 동작 클럭으로 변조 및 선택 출력하는 클럭 변조 및 선택 출력기(150b)가 포함 구성되고, 상기 디바이스 감시 로직(160a)으로부터 전송 수신되는 감시 데이터(Data)에 따라, 상기 클럭 변조 및 선택 출력기(15b)의 동작을 제어하기 위한 소정 비트 수의 디바이스 제어 데이터(Device CTL)를 출력하는 제어신호 발생기(150c)가 포함 구성된다.

그리고, 상기 클럭 변조 및 선택 출력기(150b)에는, 도 5에 도시한 바와 같이, 상기 기준 클럭(CLK_Ref)을 서로다른 주파수의 동작 클럭으로 변조 출력하는 다수의 클럭 변조기(CLK_Mod 1,2,3,4,5)들이 포함 구성되며, 상기 클럭 변조기들은, 상기 디바이스 감시 로직(160a)으로부터 출력되는 1 비트의 제어신호 PCI_STP에 의해, 각각 변조된 동작 클럭을 해당 디바이스로 출력하거나, 또는 차단하는 한편, 상기 제어신호 발생기(150c)로부터 출력되는 소정 비트 수의 제어 데이터에 따라, 상기 클럭 변조기들에 의해 각각 변조된 동작 클럭들을, PCI 버스(300)에 연결 접속된 각각의 디바이스에 개별적으로 출력하거나, 또는 차단하게 된다.

예를 들어, 도 5에 도시한 바와 같이, PCI 버스(300)에 연결 접속된 5 개의 디바이스(PCI 1,2,3,4,5)의 동작을 위해 각각 변조된 5 개의 동작 클럭(CLK_PCI 1,2,3,4,5)은, 상기 제어신호 발생기(105c)로부터 출력되는 5 비트의 제어 데이터에 의해 개별적으로 선택 출력되는 것으로, 상기 디바이스 감시 로직(160a)에서는, 상기 PCI 버스(300)에 연결 접속된 5 개의 디바이스 중, 제1 디바이스만이 동작 중에 있는 경우, 이를 알리기 위한 감시 데이터를, 상기 제어신호 발생기(150c)로 출력하게 되고, 상기 제어신호 발생기(150c)에서는, 이에 상응하는 5 비트의 디바이스 제어 데이터를 '10000'으로 생성하여, 상기 클럭 변조 및 선택 출력기(150b)로 출력하게 된다.

그리고, 상기 클럭 변조 및 선택 출력기(150b)에서는, 상기 디바이스 제어 데이터 '10000'에 따라, 도 5에 도시한 바와 같이, 내부에 포함 구성되는 5 개의 서로다른 클럭 변조기들 중, 제1 클럭 변조기(CLK_Mod1)에 의해 변조된 동작 클럭만이 개별적으로 출력되도록 제어하게 되어, 현재 동작 중지 상태에 있는 다른 디바이스들, 즉 제2 제3,제4 및 제5 디바이스에 동작 클럭이 불필요하게 인가되는 것을 방지시킬 수 있게 된다.

참고로, 상기 디바이스 감시 로직(160a)으로부터 출력되는 1 비트의 제어신호 PCI_STP에 대한 사용을 삭제하거나, 또는 호환성 유지를 위해 유지 사용할 수도 있다.

이상, 전술한 본 발명의 바람직한 실시예는, 예시의 목적을 위해 개시된 것으로, 당업자라면 이하 첨부된 특허청구범위에 개시된 본 발명의 기술적 사상과 그 기술적 범위 내에서, 다양한 다른 실시예들을 개량, 변경, 대체 또는 부가 등이 가능할 것이다.

발명의 효과

상기와 같이 구성 및 이루어지는 본 발명에 따른 피씨아이 버스에 연결 접속된 디바이스 클럭 제어장치는, 노트북 컴퓨터와 같은 휴대용 컴퓨터 또는 개인용 컴퓨터 내의 피씨아이(PCI) 버스에 연결 접속된 각각의 디바이스 동작 상태를 감시한 후, 현재 동작 중에 있는 디바이스들에 한하여, 그 디바이스의 동작에 필요한 동작 클럭을 개별적으로 선택 인가하거나 또는 차단함으로써, 동작 중지 상태에 있는 디바이스에 불필요하게 동작 클럭이 인가되는 것을 방지시킬 수 있게 되어, 휴대용 컴퓨터 또는 개인용 컴퓨터에서의 소비 전력을 최소화시킬 수 있게 되는 매우 유용한 발명인 것이다.

도면의 간단한 설명

도 1은 일반적인 개인용 컴퓨터에 대한 구성을 도시한 것이고,

도 2는 일반적인 피씨아이(PCI) 버스에 연결 접속된 디바이스 클럭 제어장치에 대한 구성을 도시한 것이고,

도 3은 일반적인 디바이스 클럭 제어장치에 포함 구성되는 클럭 변조 및 선택 출력기에 대한 상세 구성을 도시한 것이고,

도 4는 본 발명에 따른 피씨아이 버스에 연결 접속된 디바이스 클럭 제어장치에 대한 구성을 도시한 것이고,

도 5는 본 발명에 따른 디바이스 클럭 제어장치에 포함 구성되는 클럭 변조 및 선택 출력기에 대한 상세 구성을 도시한 것이다.

※ 도면의 주요부분에 대한 부호의 설명

10 : 중앙처리부 11 : 비디오 칩 세트

12 : 노쓰 브리지(North Bridge) 13 : 메모리

14 : 네트워크 카드 15 : 클럭 발생부

16 : 사우쓰 브리지(South Bridge) 17 : 하드 디스크 드라이버

18 : USB 컨트롤러 19 : 롬 드라이버

20 : USB 드라이버 21 : 플래시 롬

22 : 마이컴 23 : I/O 칩 세트

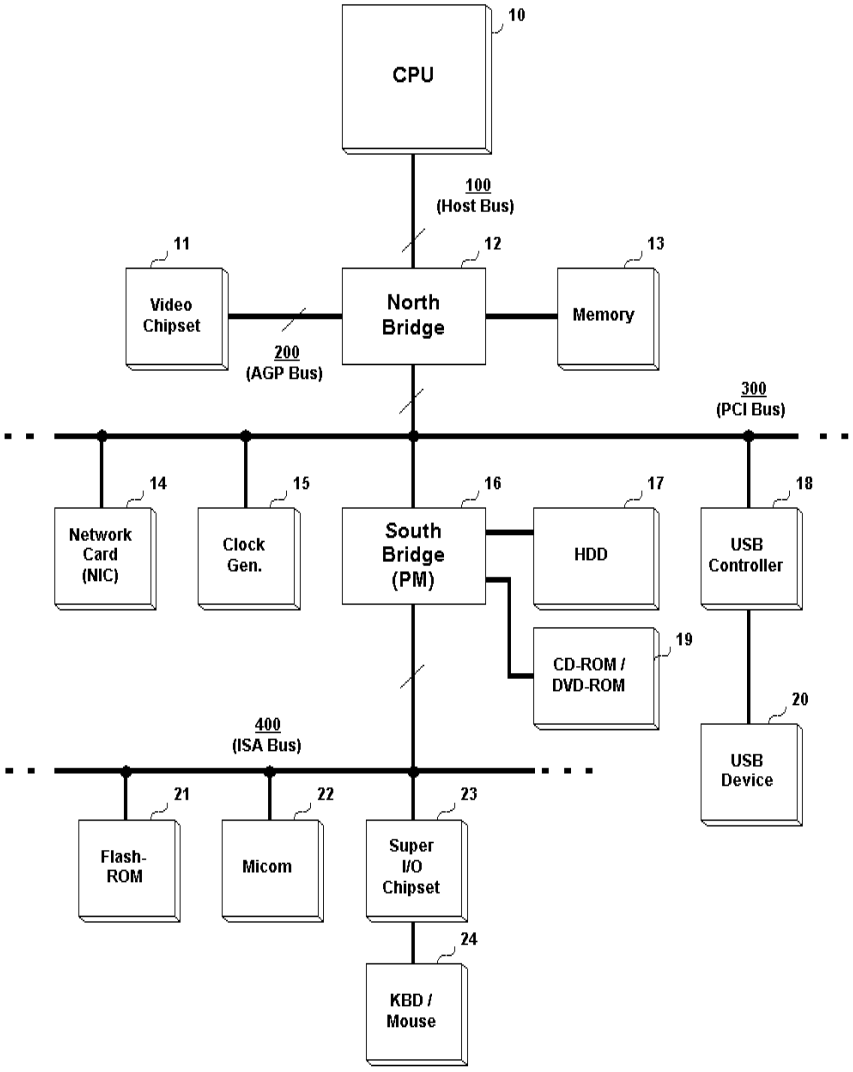
24 : 키보드/마우스 100 : Host 버스

200 : AGP 버스 300 : PCI 버스

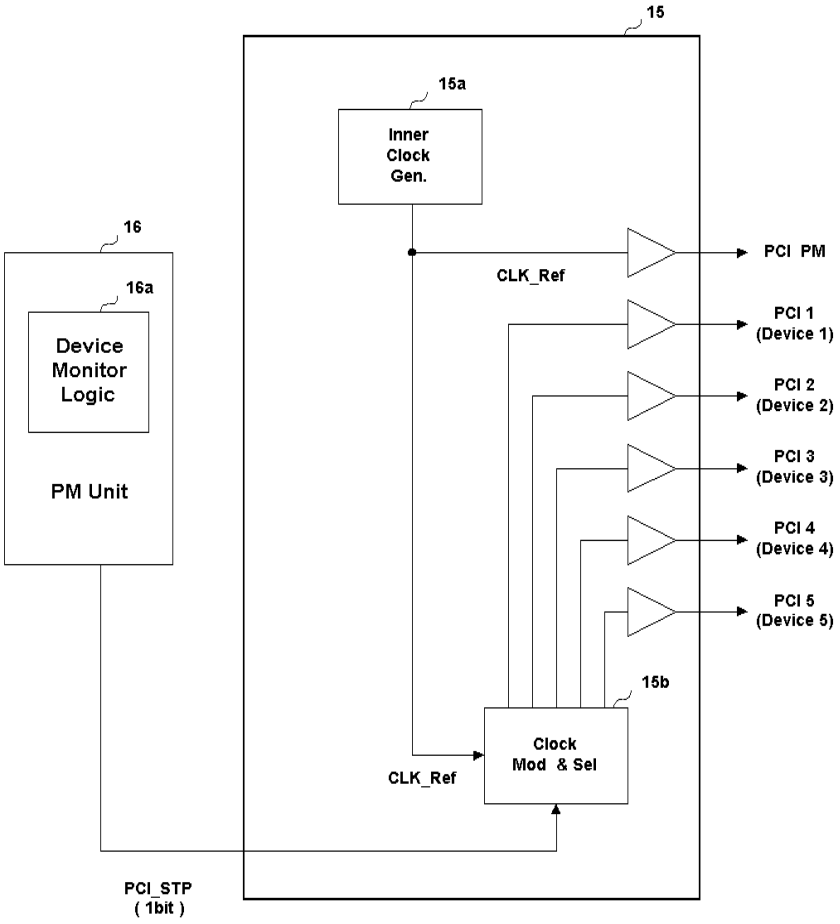
400 : ISA 버스

도면

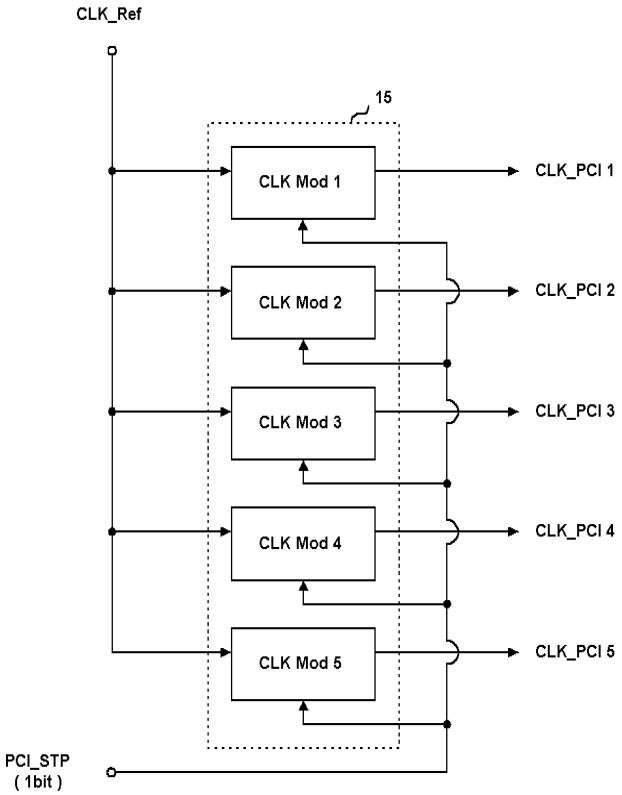
도면1


CPU
10
100
(Host Bus)
11
Video
Chipset
12
North
Bridge
13
Memory
200
(AGP Bus)
300
(PCI Bus)
14
Network
Card
(NIC)
15
Clock
Gen.
16
South
Bridge
(PM)
17
HDD
18
USB
Controller
19
CD-ROM /
DVD-ROM
20
USB
Device
400
(ISA Bus)
21
Flash-
ROM
22
Micom
23
Super
I/O
Chipset
24
KBD /
Mouse

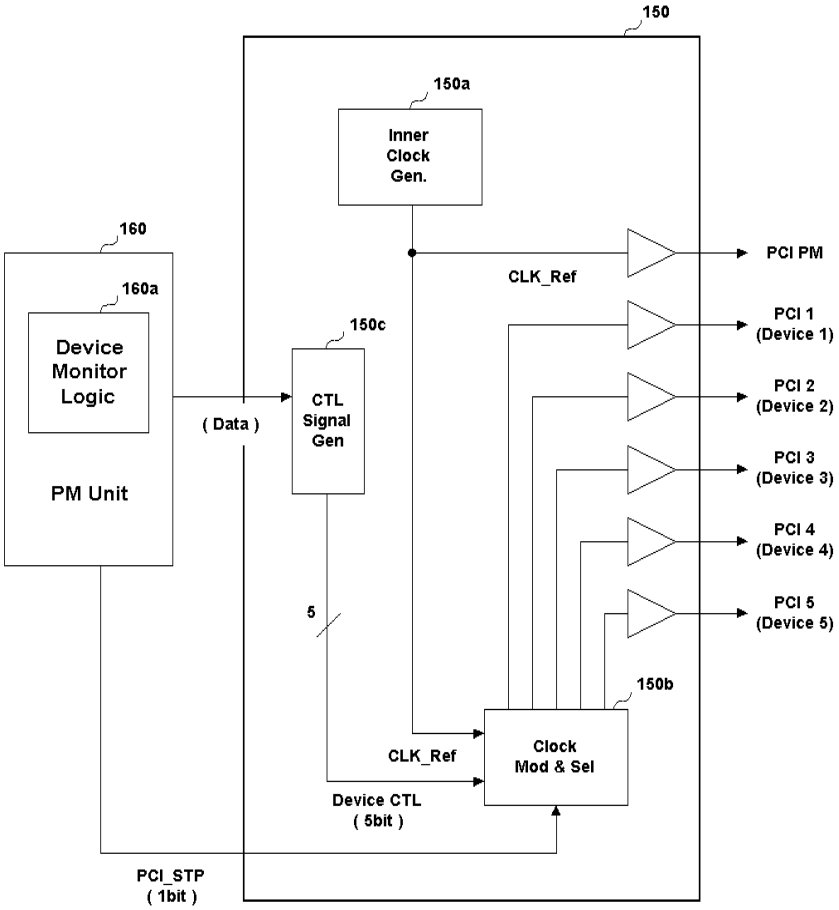
도면2


15
15a
Inner
Clock
Gen.
16
16a
Device
Monitor
Logic
PM Unit
CLK_Ref
PCI PM
PCI 1
(Device 1)
PCI 2
(Device 2)
PCI 3
(Device 3)
PCI 4
(Device 4)
PCI 5
(Device 5)
15b
Clock
Mod & Sel
CLK_Ref
PCI_STP
(1bit)

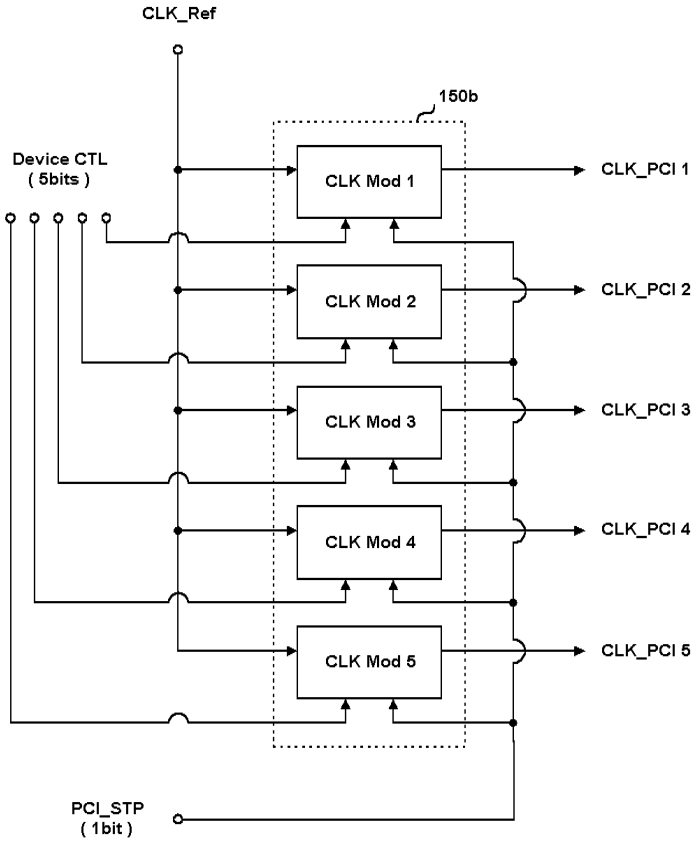
도면3


CLK_Ref
15
CLK Mod 1
CLK Mod 2
CLK Mod 3
CLK Mod 4
CLK Mod 5
CLK_PCI 1
CLK_PCI 2
CLK_PCI 3
CLK_PCI 4
CLK_PCI 5
PCI_STP
(1bit)

도면4


150
150a
Inner
Clock
Gen.
160
160a
Device
Monitor
Logic
PM Unit
(Data)
150c
CTL
Signal
Gen
5
CLK_Ref
PCI PM
PCI 1
(Device 1)
PCI 2
(Device 2)
PCI 3
(Device 3)
PCI 4
(Device 4)
PCI 5
(Device 5)
150b
Clock
Mod & Sel
CLK_Ref
Device CTL
(5bit)
PCI_STP
(1bit)

도면5


CLK_Ref
150b
Device CTL
(5bits)
CLK Mod 1
CLK Mod 2
CLK Mod 3
CLK Mod 4
CLK Mod 5
CLK_PCI 1
CLK_PCI 2
CLK_PCI 3
CLK_PCI 4
CLK_PCI 5
PCI_STP
(1bit)