

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2013-150000

(P2013-150000A)

(43) 公開日 平成25年8月1日(2013. 8. 1)

(51) Int.Cl.	F I	テーマコード (参考)
H O 1 L 29/739 (2006.01)	H O 1 L 29/78 6 5 5 A	
H O 1 L 29/78 (2006.01)	H O 1 L 29/78 6 5 2 S	
	H O 1 L 29/78 6 5 2 F	
	H O 1 L 29/78 6 5 3 A	
	H O 1 L 29/78 6 5 2 C	
審査請求 未請求 請求項の数 6 O L (全 16 頁) 最終頁に続く		

(21) 出願番号	特願2013-62296 (P2013-62296)	(71) 出願人	000003207
(22) 出願日	平成25年3月25日 (2013. 3. 25)		トヨタ自動車株式会社
(62) 分割の表示	特願2011-52100 (P2011-52100)	(71) 出願人	000003609
原出願日	平成23年3月9日 (2011. 3. 9)		株式会社豊田中央研究所
			愛知県豊田市トヨタ町1番地
		(74) 代理人	110000110
			特許業務法人快友国際特許事務所
		(72) 発明者	斎藤 順
			愛知県豊田市トヨタ町1番地 トヨタ自動車株式会社内
		(72) 発明者	町田 悟
			愛知県長久手市横道41番地の1 株式会社豊田中央研究所内

(54) 【発明の名称】 I G B T

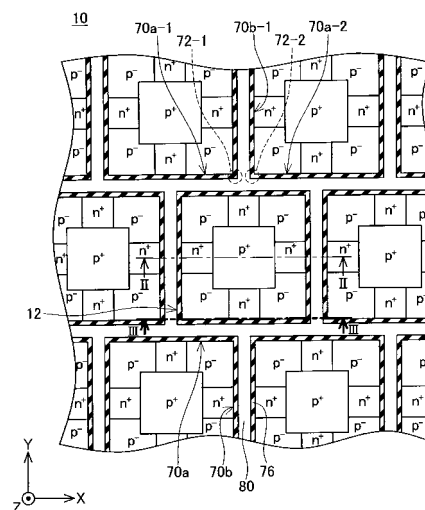
(57) 【要約】

【課題】 メサ幅を減少させる技術とは異なる構成により I G B T のオン抵抗を低下させることができる技術を提供する。

【解決手段】 I G B T であって、半導体基板の上面に折れ曲がった形状に伸びているトレンチが形成されている。トレンチの内面は絶縁膜に覆われている。ゲート電極はトレンチの内部に配置されている。エミッタ電極は、半導体基板の上面に形成されている。コレクタ電極は、半導体基板の下面に形成されている。半導体基板の内部に、n 型半導体により構成されており、前記絶縁膜に接しており、エミッタ電極に対してオーミック接続されているエミッタ領域と、p 型半導体により構成されており、エミッタ領域の下側で前記絶縁膜に接しており、トレンチの内側コーナー部の前記絶縁膜に接しており、エミッタ電極に対してオーミック接続されているボディ領域と、ドリフト領域と、コレクタ領域が形成されている。

。

【選択図】 図 1



【特許請求の範囲】

【請求項 1】

I G B Tであって、
半導体基板と、エミッタ電極と、コレクタ電極と、ゲート電極を有しており、
半導体基板の上面に、当該上面を平面視したときに折れ曲がった形状に伸びているトレンチが形成されており、
トレンチの内面は、絶縁膜に覆われており、
ゲート電極は、トレンチの内部に配置されており、
エミッタ電極は、半導体基板の上面に形成されており、
コレクタ電極は、半導体基板の下面に形成されており、
半導体基板の内部に、
n型半導体により構成されており、前記絶縁膜に接しており、エミッタ電極に対してオーミック接続されているエミッタ領域と、
p型半導体により構成されており、エミッタ領域に隣接する位置で前記絶縁膜に接しているとともにトレンチの内側コーナー部で前記絶縁膜に接しており、エミッタ電極に対してオーミック接続されているボディ領域と、
n型半導体により構成されており、ボディ領域の下側に形成されており、ボディ領域によってエミッタ領域から分離されており、トレンチの下端部の前記絶縁膜に接しているドリフト領域と、
p型半導体により構成されており、ドリフト領域の下側に形成されており、ドリフト領域によってボディ領域から分離されており、コレクタ電極に対してオーミック接続されているコレクタ領域、
が形成されている、
ことを特徴とする I G B T。

10

20

【請求項 2】

ボディ領域を上部ボディ領域と下部ボディ領域に分離している障壁領域をさらに有しており、
上部ボディ領域は、エミッタ領域に接しており、
障壁領域は、n型半導体により構成されており、上部ボディ領域の下側に形成されており、
下部ボディ領域は、障壁領域の下側に形成されている、
ことを特徴とする請求項 1 に記載の I G B T。

30

【請求項 3】

ボディ領域とドリフト領域の間に、高濃度 n 型領域が形成されており、
高濃度 n 型領域は、n型半導体により構成されており、ボディ領域に接しており、ボディ領域によってエミッタ領域から分離されており、ドリフト領域に接しており、ボディ領域をドリフト領域から分離しており、ドリフト領域よりも高い n 型不純物濃度を有する、
ことを特徴とする請求項 1 または 2 に記載の I G B T。

【請求項 4】

ボディ領域が、エミッタ電極に対してオーミック接続されている第 1 領域と、第 1 領域を介してエミッタ電極と導通している第 2 領域を有しており、
第 1 領域が、前記絶縁膜と接しておらず、
第 2 領域が、前記絶縁膜と接しており、
エミッタ領域が、トレンチの内側コーナー部の前記絶縁膜と接していない、
ことを特徴とする請求項 1 ~ 3 の何れか一項に記載の I G B T。

40

【請求項 5】

半導体基板の上面を平面視したときにトレンチによって仕切られた四角形の領域が形成されており、
四角形の領域内にエミッタ領域とボディ領域が形成されており、
半導体基板を平面視したときに、四角形の領域内において、エミッタ領域が前記絶縁膜

50

と接している境界線の総距離が、ボディ領域が前記絶縁膜と接している境界線の総距離より短い、

ことを特徴とする請求項 1 ～ 4 の何れか一項に記載の I G B T。

【請求項 6】

半導体基板の上面を平面視したときにトレンチによって仕切られた四角形の領域が形成されており、

四角形の領域内にエミッタ領域とボディ領域が形成されており、

四角形の領域のアスペクト比が 0.4 ～ 2.5 の範囲内である、

ことを特徴とする請求項 1 ～ 4 の何れか一項に記載の I G B T。

【発明の詳細な説明】

10

【技術分野】

【0001】

本発明は、I G B T に関する。

【背景技術】

【0002】

特許文献 1 には、トレンチ内に形成されたゲート電極を有する I G B T が開示されている。この I G B T では、各ゲート電極が、ストライプ状に伸びている。すなわち、各ゲート電極が、互いに平行に直線状に伸びている。

【先行技術文献】

【特許文献】

20

【0003】

【特許文献 1】特開 2010 - 114136

【発明の概要】

【発明が解決しようとする課題】

【0004】

I G B T で生じる損失を低減するために、I G B T のオン抵抗を低下させることが望まれている。特許文献 1 のようにストライプ状に伸びるゲート電極を有する I G B T では、メサ幅（隣り合うゲート電極の間の間隔）を小さくすると、オン抵抗を下げることができる。しかしながら、メサ幅を小さくするには、微細な加工が可能な製造プロセスが必要となり、I G B T の製造コストが増大してしまう。

30

【0005】

したがって、本明細書では、上述したメサ幅を減少させる技術とは異なる構成によって、I G B T のオン抵抗を低下させることができる技術を提供する。

【課題を解決するための手段】

【0006】

本明細書が開示する I G B T は、半導体基板と、エミッタ電極と、コレクタ電極と、ゲート電極を有している。半導体基板の上面には、当該上面を平面視したときに折れ曲がった形状に伸びているトレンチが形成されている。トレンチの内面は、絶縁膜に覆われている。ゲート電極は、トレンチの内部に配置されている。エミッタ電極は、半導体基板の上面に形成されている。コレクタ電極は、半導体基板の下面に形成されている。半導体基板の内部には、エミッタ領域と、ボディ領域と、ドリフト領域と、コレクタ領域が形成されている。エミッタ領域は、n 型半導体により構成されており、前記絶縁膜と接しており、エミッタ電極に対してオーミック接続されている。ボディ領域は、p 型半導体により構成されており、エミッタ領域に隣接する位置で前記絶縁膜と接しているとともにトレンチの内側コーナー部で前記絶縁膜と接しており、エミッタ電極に対してオーミック接続されている。ドリフト領域は、n 型半導体により構成されており、ボディ領域の下側に形成されており、ボディ領域によってエミッタ領域から分離されており、トレンチの下端部の前記絶縁膜と接している。コレクタ領域は、p 型半導体により構成されており、ドリフト領域の下側に形成されており、ドリフト領域によってボディ領域から分離されており、コレクタ電極に対してオーミック接続されている。

40

50

【 0 0 0 7 】

なお、エミッタ領域は、何れの位置で絶縁膜と接していてもよい。例えば、エミッタ領域は、トレンチの内側コーナー部で絶縁膜と接していてもよいし、それ以外の位置で絶縁膜と接していてもよい。また、ボディ領域は、エミッタ領域に隣接する位置で前記絶縁膜と接しているとともにトレンチの内側コーナー部で前記絶縁膜と接していれば、その他の位置で絶縁膜と接していてもよく、接していなくてもよい。また、上記の「トレンチの内側コーナー部」とは、トレンチが折れ曲がっている部分（すなわち、コーナー）の内側の部分を意味する。また、「上面を平面視したときに折れ曲がった形状に伸びているトレンチ」には、三差路状や四差路状に交差しているトレンチも含まれる。交差するトレンチは、折れ曲がった形状に伸びるトレンチを組み合わせたものとみなすことができる。

10

【 0 0 0 8 】

この I G B T をオンさせると、絶縁膜と接している範囲のボディ領域にチャネルが形成され、チャネルを通してエミッタ領域からドリフト領域に電子が流れる。電子は、ドリフト領域を通過してコレクタ領域へ流れる。これと同時に、コレクタ領域からドリフト領域にホールが流入し、ドリフト領域の電気抵抗が低下する。ドリフト領域内のホールは、ボディ領域へ向かって流れる。このとき、ゲート電極の下方のドリフト領域に存在するホールは、ゲート電極を迂回するように流れるので、ゲート電極の下端部の側面近傍のドリフト領域ではホールの濃度が高くなる。特に、トレンチの内側コーナー部の近傍のドリフト領域では、ゲート電極を迂回するホールが集中する。このため、内側コーナー部近傍のドリフト領域では、ホールの濃度が極めて高くなり、電気抵抗が極めて低くなる。この I G B T では、トレンチの内側コーナー部の絶縁膜に接するようにボディ領域が形成されている。すなわち、内側コーナー部の絶縁膜に接する位置にチャネルが形成される。この内側コーナー部のチャネルを通して、内側コーナー部近傍のドリフト領域（すなわち、上述した電気抵抗が極めて低い領域）に電子が流入する。このため、電子は、低損失でドリフト領域を通過することができる。したがって、この I G B T は、オン抵抗が低い。

20

【 0 0 0 9 】

上述した I G B T は、ボディ領域を上部ボディ領域と下部ボディ領域に分離している障壁領域をさらに有していることが好ましい。上部ボディ領域は、エミッタ領域に接していることが好ましい。障壁領域は、n 型半導体により構成されており、上部ボディ領域の下側に形成されていることが好ましい。下部ボディ領域は、障壁領域の下側に形成されていることが好ましい。

30

【 0 0 1 0 】

このような構成によれば、障壁領域によって、ホールがドリフト領域から上部ボディ領域に流れることが抑制される。したがって、ドリフト領域のホールの濃度をより上昇させることが可能であり、I G B T のオン抵抗をさらに低下させることができる。

【 0 0 1 1 】

若しくは、上述した I G B T は、ボディ領域とドリフト領域の間に、高濃度 n 型領域が形成されていてもよい。高濃度 n 型領域は、n 型半導体により構成されており、ボディ領域と接しており、ボディ領域によってエミッタ領域から分離されており、ドリフト領域と接しており、ボディ領域をドリフト領域から分離しており、ドリフト領域よりも高い n 型不純物濃度を有することが好ましい。

40

【 0 0 1 2 】

このような構成によれば、高濃度 n 型領域によって、ホールがドリフト領域からボディ領域に流れることが抑制される。したがって、ドリフト領域のホールの濃度をより上昇させることが可能であり、I G B T のオン抵抗をさらに低下させることができる。

【 0 0 1 3 】

上述した何れかの I G B T は、ボディ領域が、エミッタ電極に対してオーミック接続されている第 1 領域と、第 1 領域を介してエミッタ電極と導通している第 2 領域を有していることが好ましい。第 1 領域は、前記絶縁膜と接していないことが好ましい。第 2 領域は、前記絶縁膜と接していることが好ましい。エミッタ領域は、トレンチの内側コーナー部

50

の前記絶縁膜と接していないことが好ましい。

【0014】

仮に、エミッタ領域がトレンチの内側コーナー部の絶縁膜と接しているとすると、内側コーナー部近傍のエミッタ領域から第1領域までの距離が長くなり、そのエミッタ領域近傍の第2領域の電位が高くなり易い。このため、ホールが第2領域からエミッタ領域内に流入し、IGBTがラッチアップするおそれがある。上述した構成のように、エミッタ領域がトレンチの内側コーナー部の絶縁膜と接しないように形成されていると、エミッタ領域近傍の第2領域の電位が上がり難いので、ラッチアップが起こり難くなる。

【0015】

上述した何れかのIGBTは、半導体基板の上面を平面視したときにトレンチで仕切られた四角形の領域が形成されており、四角形の領域内にエミッタ領域とボディ領域が形成されており、半導体基板を平面視したときに、四角形の領域内において、エミッタ領域が前記絶縁膜と接している境界線の総距離が、ボディ領域が前記絶縁膜と接している境界線の総距離より短いことが好ましい。

【0016】

このように、エミッタ領域が絶縁膜と接している境界線の総距離を短くすることで、チャネルを流れる電流密度を上昇させることができる。このため、IGBTの飽和電流が低くなり、IGBTに過電圧が印加されたときにIGBTに高い電流が流れることを抑制することができる。

【0017】

また、上述した何れかのIGBTは、半導体基板の上面を平面視したときにトレンチで仕切られた四角形の領域が形成されており、四角形の領域内にエミッタ領域とボディ領域が形成されており、四角形の領域のアスペクト比が0.4～2.5の範囲内であることが好ましい。

【0018】

アスペクト比が上記の範囲内であれば、IGBTのオン抵抗を効果的に低下させることができる。

【図面の簡単な説明】

【0019】

【図1】IGBT10の上面図。

【図2】図1のII-II線におけるIGBT10の縦断面図。

【図3】図1のIII-III線におけるIGBT10の縦断面図。

【図4】図1に示すセルの1つを拡大した平面図。

【図5】図1に示すセルの1つを拡大した平面図。

【図6】IGBT10、100、200のオン抵抗を比較するグラフ。

【図7】第1変形例のIGBTの図4に対応する平面図。

【図8】第2変形例のIGBTの図4に対応する平面図。

【図9】図8のIX-IX線におけるIGBTの断面図。

【図10】アスペクト比とオン抵抗の関係を示すグラフ。

【図11】第3変形例のIGBTのトレンチ70の配置を示す平面図。

【図12】第4変形例のIGBTのトレンチ70の配置を示す平面図。

【図13】第5変形例のIGBTのトレンチ70の配置を示す平面図。

【図14】第6変形例のIGBTのトレンチ70の配置を示す平面図。

【図15】第7変形例のIGBTのトレンチ70の配置を示す平面図。

【図16】第8変形例のIGBTのトレンチ70の配置を示す平面図。

【図17】第9変形例のIGBTのトレンチ70の配置を示す平面図。

【図18】第10変形例のIGBTのトレンチ70の配置を示す平面図。

【図19】第11変形例のIGBTのトレンチ70の配置を示す平面図。

【図20】第12変形例のIGBTの図2に対応する断面図。

【発明を実施するための形態】

10

20

30

40

50

【 0 0 2 0 】

図 1 ~ 3 に示すように、I G B T 1 0 は、半導体基板 2 0 と、エミッタ電極 5 0 と、コレクタ電極 6 0 を有している。図 2、3 に示すように、エミッタ電極 5 0 は半導体基板 2 0 の上面 2 0 a の略全体に形成されており、コレクタ電極 6 0 は半導体基板 2 0 の下面 2 0 b の略全体に形成されている。なお、図 1 では、半導体基板 2 0 の内部の各領域の配置を図示するために、エミッタ電極 5 0 等の半導体基板 2 0 の上面 2 0 a より上側の構造の図示を省略している。

【 0 0 2 1 】

半導体基板 2 0 の上面 2 0 a には、トレンチ 7 0 a 及び 7 0 b (以下、これらをまとめてトレンチ 7 0 という場合がある) が形成されている。図 2、3 に示すように、トレンチ 7 0 は、深さ方向においては、半導体基板 2 0 の上面 2 0 a に対して略垂直に (すなわち、各図の Z 方向に) 伸びている。図 1 に示すように、トレンチ 7 0 a は、半導体基板 2 0 の上面 2 0 a を平面視したときに、X 方向に直線状に伸びている。また、トレンチ 7 0 b は、半導体基板 2 0 の上面 2 0 a を平面視したときに、Y 方向に直線状に伸びている。なお、X 方向は Y 方向に対して直交する方向である。トレンチ 7 0 a とトレンチ 7 0 b は、三差路状に交差するように形成されている。トレンチ 7 0 a 及び 7 0 b によって、半導体基板 2 0 の上面 2 0 a が、四角形の領域に仕切られている。以下では、トレンチ 7 0 によって仕切られた領域を、セル 1 2 と呼ぶ。各セル 1 2 は、正方形の領域である。各セル 1 2 は、X 方向においては直線状に配列されており、Y 方向においては半セル分だけ X 方向に位置をずらした状態で配列されている。上述したトレンチ 7 0 a とトレンチ 7 0 b が三差路状に交差している部分は、トレンチ 7 0 が折れ曲がって伸びているものとみることができる。例えば、図 1 のトレンチ 7 0 a - 1 とトレンチ 7 0 b - 1 を連続した 1 つのトレンチとみると、このトレンチは 9 0 度に折れ曲がって伸びているといえる。この場合、このトレンチのコーナーの内側の部分 (以下、内側コーナー部という) は図 1 の参照番号 7 2 - 1 に示す部分である。また、図 1 のトレンチ 7 0 a - 2 とトレンチ 7 0 b - 1 を連続した 1 つのトレンチとみると、このトレンチも 9 0 度に折れ曲がって伸びているといえる。この場合、このトレンチの内側コーナー部は図 1 の参照番号 7 2 - 2 に示す部分である。このように、トレンチ 7 0 a とトレンチ 7 0 b の交差部分はトレンチ 7 0 が折れ曲がって伸びている部分とみなすことができ、各交差部分はそれぞれ内側コーナー部 7 2 を有している。したがって、1 つのセルは、4 つの内側コーナー部 7 2 を有している。

【 0 0 2 2 】

トレンチ 7 0 の内面 (すなわち、底面と内壁面) は、絶縁膜 7 6 に覆われている。トレンチ 7 0 内には、ゲート電極 8 0 が形成されている。ゲート電極 8 0 は、トレンチ 7 0 内に隙間無く充填されている。ゲート電極 8 0 は、絶縁膜 7 6 を介して半導体基板 2 0 の内部の半導体層に対向している。ゲート電極 8 0 は、絶縁膜 7 6 によって半導体基板 2 0 の内部の半導体層から絶縁されている。また、図 2、3 に示すように、ゲート電極 8 0 の上面は絶縁膜 7 8 に覆われており、その絶縁膜 7 8 を覆うようにエミッタ電極 5 0 が形成されている。絶縁膜 7 8 によって、ゲート電極 8 0 はエミッタ電極 5 0 から絶縁されている。なお、ゲート電極 8 0 は、図示しない位置でパッドに接続されており、そのパッドを通じてゲート電極 8 0 の電位を制御することができる。

【 0 0 2 3 】

次に、各セル 1 2 内の半導体基板 2 0 内の半導体層の構造について説明する。なお、各セル 1 2 の構造は互いに等しいので、以下では、1 つのセル 1 2 の構造について説明する。図 4 は、1 つのセル 1 2 の拡大視した平面図を示している。図 2 ~ 4 に示すように、半導体基板 2 0 の内部には、エミッタ領域 2 2 と、上部ボディ領域 2 4 と、障壁領域 3 0 と、下部ボディ領域 3 2 と、ドリフト領域 3 4 と、コレクタ領域 3 6 が形成されている。上部ボディ領域 2 4 は、ボディコンタクト領域 2 6 と、低濃度ボディ領域 2 8 を有している。

【 0 0 2 4 】

ボディコンタクト領域 2 6 は、p 型不純物濃度が高い p 型半導体により構成されている

10

20

30

40

50

。ボディコンタクト領域 26 は、半導体基板 20 の上面 20a を含む上面 20a 近傍の領域（以下、上面 20a 側の表層領域という）に形成されている。ボディコンタクト領域 26 は、セル 12 の略中央に形成されている。ボディコンタクト領域 26 は、絶縁膜 76 と接触していない。ボディコンタクト領域 26 は、エミッタ電極 50 に対してオーミック接続されている。

【0025】

エミッタ領域 22 は、n 型不純物濃度が高い n 型半導体により構成されている。1 つのセル 12 の中に 4 つのエミッタ領域 22 が形成されている。各エミッタ領域 22 は、半導体基板 20a の上面 20a 側の表層領域に形成されている。各エミッタ領域 22 は、ボディコンタクト領域 26 の周囲に形成されており、ボディコンタクト領域 26 と接している。各エミッタ領域 22 は、セル 12 の角部（内側コーナー部 72 近傍の領域）を避けるように形成されている。各エミッタ領域 22 は、絶縁膜 76 の直線状に伸びている部分と接している。各エミッタ領域 22 は、エミッタ電極 50 に対してオーミック接続されている。

【0026】

低濃度ボディ領域 28 は、ボディコンタクト領域 26 よりも p 型不純物濃度が低い p 型半導体により構成されている。低濃度ボディ領域 28 は、セル 12 の角部の上面 20a 側の表層領域に形成されている。すなわち、低濃度ボディ領域 28 は、エミッタ領域 22 及びボディコンタクト領域 26 が形成されていない範囲の上面 20a 側の表層領域に形成されている。さらに、低濃度ボディ領域 28 は、エミッタ領域 22 及びボディコンタクト領域 26 よりも下側の深さにおいて、セル 12 の横方向（すなわち、X 方向と Y 方向）の全域に亘って形成されている。図 3 に示すように、表層領域の低濃度ボディ領域 28 はエミッタ領域 22 及びボディコンタクト領域 26 の下側の深さの低濃度ボディ領域 28 と繋がっている。低濃度ボディ領域 28 は、エミッタ領域 22 及びボディコンタクト領域 26 と接している。低濃度ボディ領域 28 は、エミッタ電極 50 と接している。但し、低濃度ボディ領域 28 の n 型不純物濃度が低いので、低濃度ボディ領域 28 はエミッタ電極 50 に対してショットキー接続されている。低濃度ボディ領域 28 は、ボディコンタクト領域 26 を介してエミッタ電極 50 と導通している。低濃度ボディ領域 28 は、絶縁膜 76 と接している。特に、図 3、4 に示すように、低濃度ボディ領域 28 は、内側コーナー部 72 に存在する絶縁膜 76 と接している。

【0027】

障壁領域 30 は、n 型不純物濃度が低い n 型半導体により構成されている。障壁領域 30 は、低濃度ボディ領域 28 の下側の深さにおいて、セル 12 の横方向の全域に亘って形成されている。障壁領域 30 は、低濃度ボディ領域 28 と接している。障壁領域 30 は、低濃度ボディ領域 28 によって、エミッタ領域 22 及びボディコンタクト領域 26 から分離されている。障壁領域 30 は、絶縁膜 76 と接している。

【0028】

下部ボディ領域 32 は、ボディコンタクト領域 26 よりも p 型不純物濃度が低い p 型半導体により構成されている。下部ボディ領域 32 は、障壁領域 30 の下側の深さにおいて、セル 12 の横方向の全域に亘って形成されている。下部ボディ領域 32 は、障壁領域 30 と接している。下部ボディ領域 32 は、障壁領域 30 によって、低濃度ボディ領域 28 から分離されている。下部ボディ領域 32 は、絶縁膜 76 と接している。

【0029】

ドリフト領域 34 は、n 型不純物濃度が低い n 型半導体により構成されている。ドリフト領域 34 は、下部ボディ領域 32 の下側の深さにおいて、半導体基板 20 の横方向の全域に亘って形成されている。ドリフト領域 34 は、下部ボディ領域 32 と接している。ドリフト領域 34 は、下部ボディ領域 32 によって、障壁領域 30 から分離されている。トレンチ 70 の下端部は、ドリフト領域 34 まで達している。ドリフト領域 34 は、トレンチ 70 の下端部の絶縁膜 76 と接している。

【0030】

コレクタ領域 36 は、p 型不純物濃度が高い p 型半導体により構成されている。コレクタ領域 36 は、半導体基板 20 の下面 20b を含む下面 20b 近傍の領域（以下、下面 20b 側の表層領域という）において、半導体基板 20 の横方向の全域に亘って形成されている。コレクタ領域 36 は、コレクタ電極 60 に対してオーミック接続されている。コレクタ領域 36 は、ドリフト領域 34 と接している。コレクタ領域 36 は、ドリフト領域 34 によって下部ボディ領域 32 から分離されている。

【0031】

図 4 の距離 La1 ~ La4 は、上面 20a 側の表層領域内の 4 つの低濃度ボディ領域 28 が絶縁膜 76 と接している境界線の、上面 12a を平面視したときに計測される距離を示している。図 3 の距離 Lb1 ~ Lb4 は、4 つのエミッタ領域 22 が絶縁膜 76 と接している境界線の、上面 12a を平面視したときに計測される距離を示している。距離 Lb1 ~ Lb4 の総和 Lb は、距離 La1 ~ La4 の総和 La よりも小さい。

【0032】

次に、IGBT10 の動作について説明する。IGBT10 をオンさせる際には、コレクタ電極 60 とエミッタ電極 50 の間にコレクタ電極 60 がプラスとなる電圧を印加した状態で、ゲート電極 80 に閾値以上の電圧を印加する。すると、絶縁膜 76 に接している範囲の上部ボディ領域 24 と下部ボディ領域 32 が n 型に反転し、チャンネルが形成される。例えば、図 2 に示す断面においては、Y 方向に伸びるトレンチ 70b の絶縁膜 76 に接する範囲の上部ボディ領域 24 と下部ボディ領域 32 にチャンネルが形成される。また、図 1 に示すように、図 3 の断面は、X 方向に伸びるトレンチ 70a の絶縁膜 76 近傍の半導体層の断面である。したがって、図 3 の断面に現れている上部ボディ領域 24 と下部ボディ領域 32 の全体に、X 方向に伸びるゲート電極 80 によってチャンネルが形成される。チャンネルが形成されると、電子が、エミッタ電極 50 から、エミッタ領域 22 とチャンネルを

【0033】

また、ドリフト領域 34 に流入したホールは、図 2、図 3 の矢印 100 に示すように、下部ボディ領域 32 と障壁領域 30 を通過して上部ボディ領域 24 へ流れ、その後、ボディコンタクト領域 26 からエミッタ電極 50 へ流れる。このとき、障壁領域 30 がホールの流れを遮る障壁となる。したがって、ホールが上部ボディ領域 24 へ流れることが抑制される。これによって、ドリフト領域 34 内のホールの濃度が上昇するので、ドリフト領域 34 の電気抵抗がより低減される。

【0034】

また、ゲート電極 80 にはプラスの電位が印加されているので、ゲート電極 80 の下方のドリフト領域 34 内のホールは、図 2、3 の矢印 102 に示すように、ゲート電極 80 を避けるように流れる。このホールの流れを、XY 方向において図示すると、図 5 の矢印 104 に示す流れとなる。図 5 から明らかなように、トレンチ 70 の内側コーナー部 72 では、X 方向に伸びるトレンチ 70a 内のゲート電極 80 を避けるホールの流れと、Y 方向に伸びるトレンチ 70b 内のゲート電極 80 を避けるホールの流れとが合流する。したがって、内側コーナー部 72 近傍のドリフト領域 34（図 3 の領域 38）では、ホールの濃度が極めて高くなり、電気抵抗が極めて低くなる。また、上述したように、内側コーナー部 72 の絶縁膜 76 に接する上部ボディ領域 24 と下部ボディ領域 32 には、チャンネルが形成されている。したがって、図 3 の矢印 110 に示すように、多くの電子が、内側コーナー部 72 近傍のチャンネルを

【 0 0 3 5 】

以上に説明したように、I G B T 1 0では、トレンチ7 0が折れ曲がった形状に形成されている。また、上部ボディ領域2 4と下部ボディ領域3 2では、内側コーナー部7 2の絶縁膜7 6に接する範囲にチャンネルが形成され、その内側コーナー部7 2のチャンネルからドリフト領域3 4に電子が流入するようになっている。一方、内側コーナー部7 2近傍のドリフト領域3 4（すなわち、領域3 8）には、ホールが集中する。さらに、障壁領域3 0によってドリフト領域3 4にホールを蓄積する効果も得られる。これによって、I G B T 1 0のオン抵抗が低減されている。なお、障壁領域3 0によってドリフト領域3 4へホールを蓄積させる構造と、内側コーナー部7 2近傍のドリフト領域3 4にホールを集中させる構造は、何れか一方のみを採用してもI G B T 1 0のオン抵抗を低減させることができる。しかしながら、これらの両方を採用することが好ましい。図6は、従来のストライプ状のゲート電極を有するI G B T 2 0 0と、実施例のI G B T 1 0から障壁領域3 0を取り除いた構造を有するI G B T 1 0 0と、実施例のI G B T 1 0のそれぞれのオン抵抗を評価するシミュレーションを行った結果を示すグラフである。横軸はメサ幅を示しており、縦軸がオン抵抗を示している。図示するように、何れのI G B Tでも、メサ幅が小さくなるほど、オン抵抗は減少する。また、図6から明らかなように、従来のI G B T 2 0 0ではメサ幅を極めて小さくしなければオン抵抗を減少させることができないのに対し、I G B T 1 0及びI G B T 1 0 0ではメサ幅をそれほど小さくしなくてもオン抵抗を減少させることができる。このシミュレーションでは、I G B T 1 0 0ではメサ幅を従来のI G B T 2 0 0の約5倍としたときでもI G B T 2 0 0と同等のオン抵抗が得られ、I G B T 1 0ではメサ幅を従来のI G B T 2 0 0の約2.5倍としたときでもI G B T 2 0 0と同等のオン抵抗が得られた。このように、実施例の構成によれば、微細加工を行うことなく、I G B Tのオン抵抗を低減させることができる。

【 0 0 3 6 】

また、上述したように、実施例の技術は、メサ幅を小さくすることなく、I G B Tのオン抵抗を低減させることができる。これによって、I G B Tの飽和電流（I G B Tのコレクタ・エミッタ間電圧が過大となったときに流れるコレクタ電流）の上昇を抑制することができる。すなわち、メサ幅を小さくしてオン抵抗を低減させる手法では、メサ幅を小さくすることでチャンネル密度（基板表面の単位面積あたりに存在するチャンネルの面積）が増加する。このため、I G B Tがオンしているときにチャンネルからドリフト領域に多量の電子が供給され、これに応じてコレクタ領域からドリフト領域に供給されるホールも増える。その結果、過電圧が印加されたときに大電流が流れ易くなり、飽和電流は高くなる。一方、実施例の技術では、メサ幅を小さくすることなくI G B Tのオン抵抗を低減させることができるので、I G B Tの飽和電流が上昇することを抑制することができる。特に実施例のI G B T 1 0では、上述したように、距離 $L_{b1} \sim L_{b4}$ の総和 L_b が、距離 $L_{a1} \sim L_{a4}$ の総和 L_a よりも小さい。距離 $L_{b1} \sim L_{b4}$ に示す領域（エミッタ領域2 2からチャンネルに電子が流入する領域）は、チャンネルの幅が最も小さい。このため、総和 L_b が小さくなっていることで、実質的なチャンネル密度が低くなり、飽和電流をより低減させることができる。

【 0 0 3 7 】

なお、実施例の技術によれば、メサ幅を小さくすることなくオン抵抗を低減させることができるが、本技術はメサ幅を小さくすること自体を否定する技術ではない。本技術とメサ幅を小さくする技術の両方を採用することで、I G B Tのオン抵抗をより低くすることができる。すなわち、本技術とメサ幅を小さくする技術を組み合わせて用いることもできる。

【 0 0 3 8 】

また、実施例のI G B T 1 0では、1つのセル1 2の中に4つのエミッタ領域2 2が形成されていたが、エミッタ領域2 2の数が4つより少なくてもよい。例えば、図7に示すように、セル1 2内のエミッタ領域2 2が2つであってもよい。このようにエミッタ領域2 2を構成すると、上述した距離の総和 L_b がより短くなるので、飽和電流をより低くす

ることができる。

【0039】

また、上述した実施例では、セル12の角部の表層領域に低濃度ボディ領域28が形成されていたが、図8に示すように、セル12の角部の表層領域にエミッタ領域22が形成されていてもよい。但し、セル12の角部の表層領域にエミッタ領域22が形成されていると、以下の問題が生じる場合がある。図9は、図8のIX-IX線における断面を示しており、図9の矢印120は、エミッタ領域22の下側の低濃度ボディ領域28内のホールがボディコンタクト領域26まで流れる際の経路を示している。セル12の角部の表層領域にエミッタ領域22が形成されていると、エミッタ領域22の端からボディコンタクト領域26に向かう方向（図8のIX-IX線で示す方向）がセル12の対角方向に伸びることになるので、エミッタ領域22の端からボディコンタクト領域26までの距離が長くなる。したがって、図9の矢印120に示すホールの移動経路も長くなる。この移動経路が長くなると、低濃度ボディ領域28の電気抵抗によって、エミッタ領域22の下の低濃度ボディ領域28の電位が高くなる。この電位が高くなり過ぎると、図9の矢印122に示すように、ホールがエミッタ領域22に流入し、IGBTがラッチアップする。実施例1のIGBT10のように、セル12の角部の表層領域に低濃度ボディ領域28を形成しておき、エミッタ領域22をボディコンタクト領域26により近い領域内に形成しておくことで、IGBTのラッチアップが生じ難くなる。

【0040】

また、実施例のIGBT10では、セルの形状が正方形であった。しかしながら、セルの形状は、長方形であってもよい。図10は、セルのアスペクト比（セルのX方向の長さ、セルのY方向の長さの比）と、IGBTのオン抵抗との関係を示している。図10に示すように、アスペクト比が1（すなわち、セルが正方形）の場合にオン抵抗が最小となる。また、アスペクト比が0.4~2.5の範囲で、IGBTのオン抵抗をより効果的に低減できることが分かった。

【0041】

また、図11~19は、変形例のIGBTにおけるトレンチ70の配置（半導体基板の上面を平面視したときの配置）を示している。なお、図11~19では、図の見易さを考慮してトレンチ70をハッチングで示している。なお、図11~19では、トレンチ70内及び半導体層内の構造の図示を省略しているが、トレンチ70内にはゲート電極、絶縁膜が形成されており、半導体層内にはIGBTの各領域が形成されている。図11~19の配置でも、トレンチ70が折れ曲がっているため、その内側コーナー部近傍でドリフト領域の電気抵抗が低くなり、IGBTのオン抵抗を低減することができる。なお、図11では、ゲート電極が四差路を形成しているが、このような構成を採用する場合には、IGBTの製造工程でトレンチ70内にゲート電極を埋め込む際にトレンチ70の交差箇所です（電極材料が存在しない空間）が形成されやすい。したがって、三差路の方が好ましい。また、図13はセルを三角形とした例を示しており、図14はセルを六角形とした例を示している。また、図15~図17は、セルを構成しない（トレンチ70で囲まれた領域が存在しない）場合の例を示している。また、図18及び19は、ダミートレンチ電極98を有している例を示している。ダミートレンチ電極98は、ゲート電極と同様にしてトレンチ70内に形成されているが、外部に接続されていない電極である。すなわち、ダミートレンチ電極98の電位はフローティングしている。ダミートレンチ電極98は、IGBTのオフ時における半導体層の電位分布を制御するための電極である。図11~19に示すようにトレンチ70が配置されている場合でも、トレンチ70の内側コーナー部によって、IGBTのオン抵抗を低減させることができる。

【0042】

また、上述した実施例のIGBT10では、障壁領域30が形成されており、これによってドリフト領域34にキャリアを蓄積した。しかしながら、図20に示すように、ドリフト領域34とボディ領域24の間に、ドリフト領域34よりもn型不純物濃度が高い高濃度n型領域42が形成されていてもよい。この構成では、高濃度n型領域42が、ドリ

フト領域 3 4 からボディ領域 2 4 にホールが流れる際に障壁となる。したがって、この構成でも、ドリフト領域 3 4 にホールを蓄積させて、ドリフト領域 3 4 のオン抵抗を低減させることができる。また、内側コーナー部 7 2 を有する構成で十分にオン抵抗を低減させることができる場合には、障壁領域 3 0 や高濃度 n 型領域 4 2 を形成しなくてもよい。

【 0 0 4 3 】

以上、本発明の具体例を詳細に説明したが、これらは例示にすぎず、特許請求の範囲を限定するものではない。特許請求の範囲に記載の技術には、以上に例示した具体例をさまざまに変形、変更したものが含まれる。

本明細書または図面に説明した技術要素は、単独であるいは各種の組み合わせによって技術的有用性を発揮するものであり、出願時請求項記載の組み合わせに限定されるものではない。また、本明細書または図面に例示した技術は複数目的を同時に達成するものであり、そのうちの一つの目的を達成すること自体で技術的有用性を持つものである。

【符号の説明】

【 0 0 4 4 】

1 0 : I G B T

1 2 : セル

2 0 : 半導体基板

2 0 a : 上面

2 0 b : 下面

2 2 : エミッタ領域

2 4 : 上部ボディ領域

2 6 : ボディコンタクト領域

2 8 : 低濃度ボディ領域

3 0 : 障壁領域

3 2 : 下部ボディ領域

3 4 : ドリフト領域

3 6 : コレクタ領域

3 8 : 領域

4 2 : n 型領域

5 0 : エミッタ電極

6 0 : コレクタ電極

7 0 : トレンチ

7 2 : 内側コーナー部

7 6 : 絶縁膜

8 0 : ゲート電極

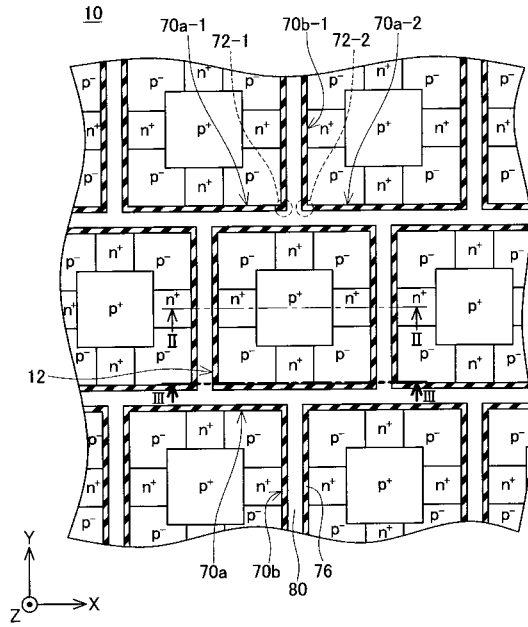
9 8 : ダミートレンチ電極

10

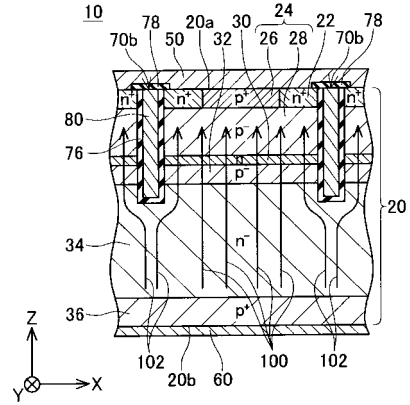
20

30

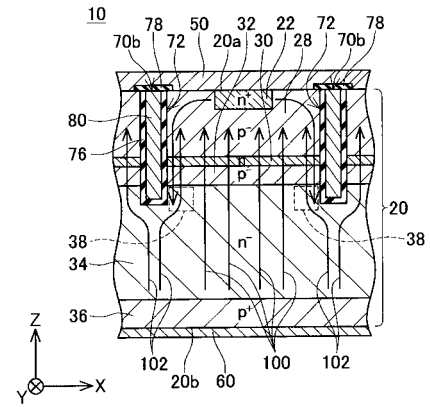
【 図 1 】



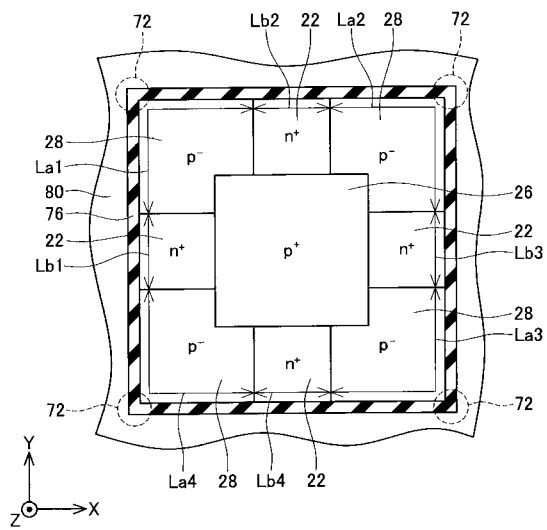
【 図 2 】



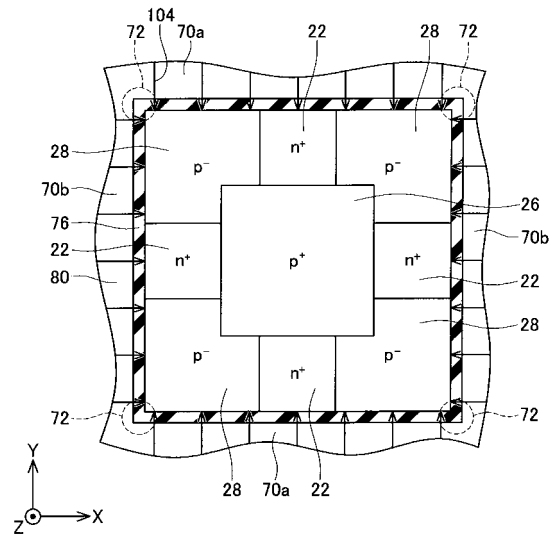
【 図 3 】



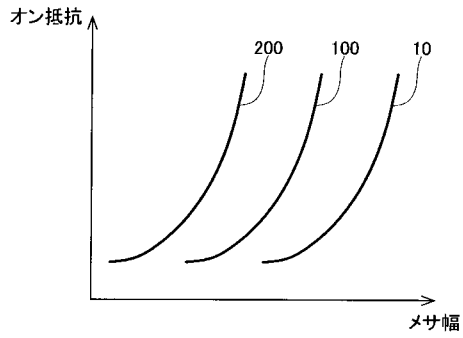
【 図 4 】



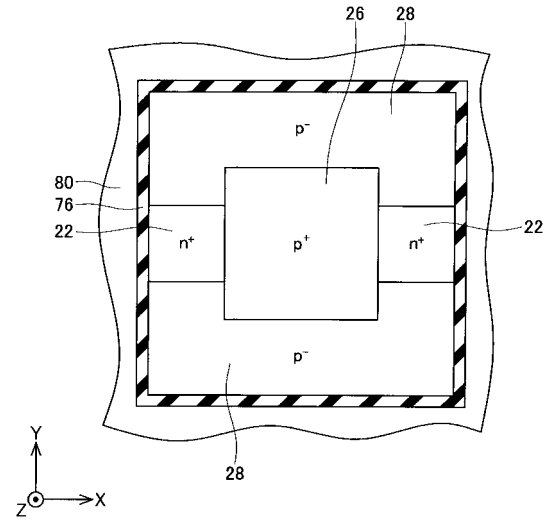
【 図 5 】



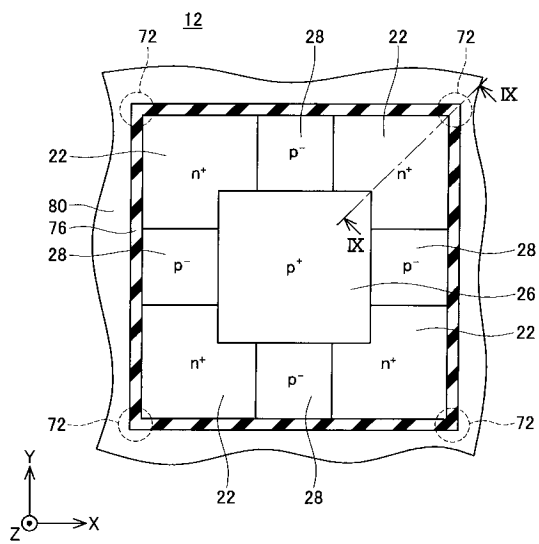
【図 6】



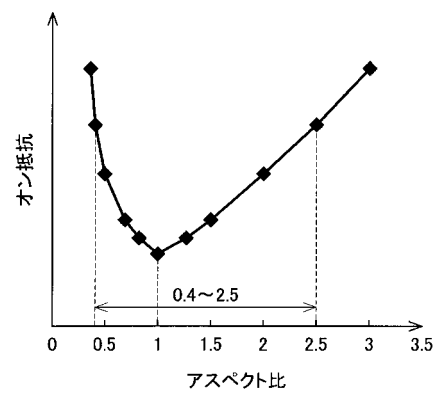
【図 7】



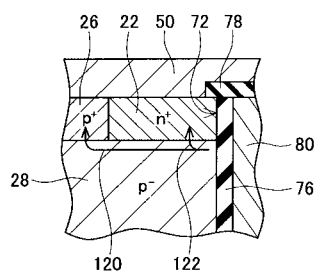
【図 8】



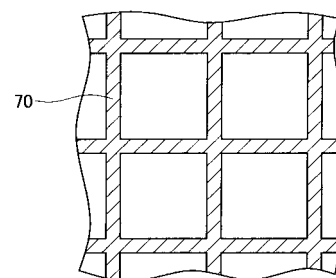
【図 10】



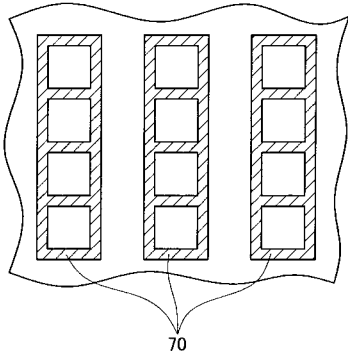
【図 9】



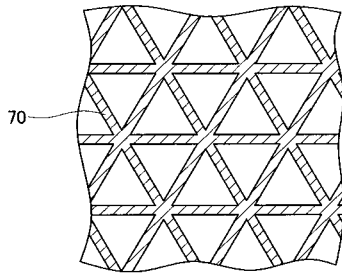
【図 11】



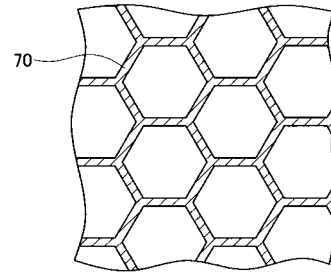
【図 1 2】



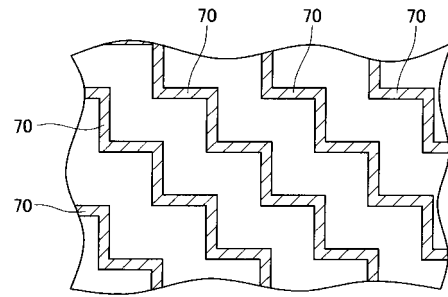
【図 1 3】



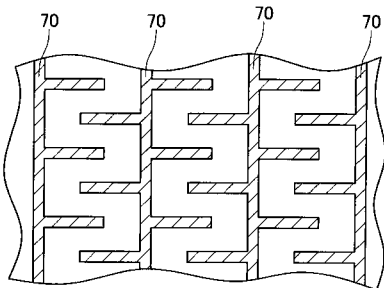
【図 1 4】



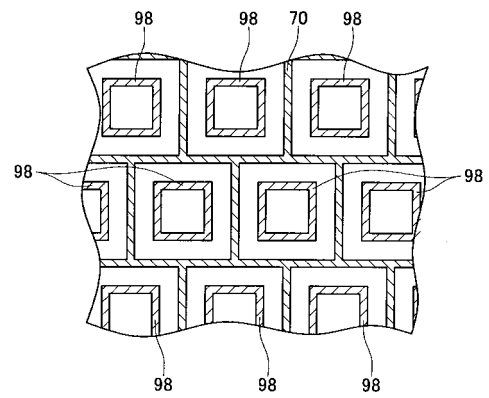
【図 1 5】



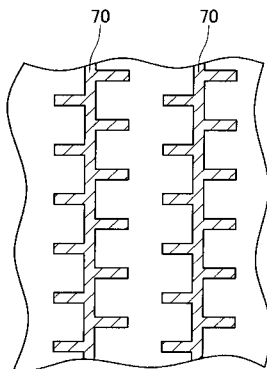
【図 1 6】



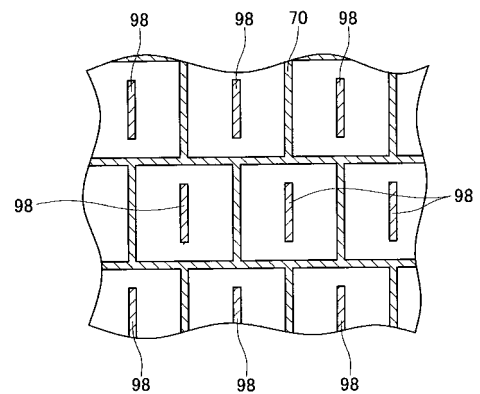
【図 1 8】



【図 1 7】



【図 1 9】



[illegible]

フロントページの続き

(51) Int. Cl.

F I

テーマコード (参考)

H 0 1 L 29/78 6 5 5 G

H 0 1 L 29/78 6 5 2 J