

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2014 年 10 月 2 日(02.10.2014)



(10) 国際公開番号
WO 2014/156025 A1

- (51) 国際特許分類:
H01L 23/36 (2006.01) H05K 7/20 (2006.01)
H01L 23/373 (2006.01)
- (21) 国際出願番号: PCT/JP2014/001441
- (22) 国際出願日: 2014 年 3 月 13 日(13.03.2014)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2013-063939 2013 年 3 月 26 日(26.03.2013) JP
- (71) 出願人: 田中貴金属工業株式会社 (TANAKA KIKINZOKU KOGYO K.K.) [JP/JP]; 〒1006422 東京都千代田区丸の内 2 丁目 7 番 3 号 東京ビルディング 22 階 Tokyo (JP).
- (72) 発明者: 森田 健志(MATSUDA, Kenji); 〒4078511 山梨県韮崎市藤井町北下条 2 3 8 1-1 東京エレクトロン山梨株式会社内 Yamanashi (JP). 篠▲崎▼ 大(SHINOZAKI, Dai); 〒4078511 山梨県韮崎市藤井町北下条 2 3 8 1-1 東京エレクトロン山梨株式会社内 Yamanashi (JP). 牧田 勇一(MAKITA, Yuichi); 〒3004247 茨城県つくば市和台 2 2 田中貴金属工業株式会社 筑波事業所内 Ibaraki (JP). 久保 仁志(KUBO, Hitoshi); 〒3004247 茨城県つくば市和台 2 2 田中貴金属

工業株式会社 筑波事業所内 Ibaraki (JP). 大嶋優輔(OHSHIMA, Yusuke); 〒3004247 茨城県つくば市和台 2 2 田中貴金属工業株式会社 筑波事業所内 Ibaraki (JP). 松田 英和(MATSUDA, Hidekazu); 〒3004247 茨城県つくば市和台 2 2 田中貴金属工業株式会社 筑波事業所内 Ibaraki (JP). 谷内 淳一(TANIUCHI, Junichi); 〒3004247 茨城県つくば市和台 2 2 田中貴金属工業株式会社 筑波事業所内 Ibaraki (JP).

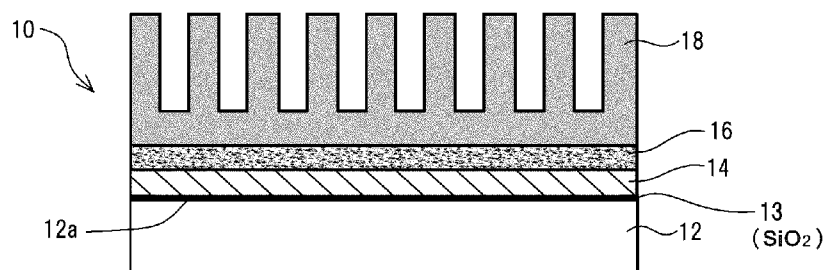
(74) 代理人: 佐々木 聖孝(SASAKI, Seikoh); 〒1010062 東京都千代田区神田駿河台 2-1-1 駿河台さいかち坂ビル 303 号 佐々木国際特許事務所 Tokyo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

[続葉有]

(54) Title: SEMICONDUCTOR DEVICE AND HEAT-DISSIPATING MECHANISM

(54) 発明の名称: 半導体装置及び放熱機構



(57) Abstract: [Problem] To improve the adhesiveness, thermal conductivity, and cost of a heat spreader attached to a semiconductor or substrate or a semiconductor package. [Solution] In this semiconductor device (10), a semiconductor substrate (12) is a heat-generating semiconductor chip or a semiconductor relay substrate in which an integrated circuit or wiring is built in. A sintered-silver-coated film (14) is adhered on a surface layer part (12a) of the semiconductor substrate (12), interposed by a silicon oxide film (13). A heat-dissipating fin (heat sink) (18) comprising, for example, copper or aluminum, is bonded on the sintered-silver-coated film (14), interposed by an adhesive layer (16).

(57) 要約:

[続葉有]



WO 2014/156025 A1



(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR),

OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

【課題】半導体基板または半導体パッケージ上に取り付けるヒートスプレッダの密着性、熱伝導性およびコスト性を改善すること。 【解決手段】この半導体装置 10 において、半導体基板 12 は、集積回路あるいは配線類が作り込まれている発熱性の半導体チップまたは半導体中継基板である。この半導体基板 12 の表層部 12a の上に、焼結銀被覆膜 14 がシリコン酸化膜 13 を介して密着している。焼結銀被覆膜 14 の上には接着層 16 を介してたとえば銅またはアルミニウムからなる放熱フィン (ヒートシンク) 18 が結合される。

明 細 書

発明の名称：半導体装置及び放熱機構

技術分野

[0001] 本発明は、半導体基板または半導体パッケージから出る熱をヒートスプレッドを介して放散させる放熱機構および半導体装置に関する。

背景技術

[0002] 一般に、発熱量の大きい集積回路（特にCPU）やパワートランジスタを搭載する半導体チップは、空冷式又は水冷式のヒートシンクを装着する。また、発熱量の大きい半導体チップを搭載する半導体中継基板（たとえばシリコンインターポーザ）も、同様のヒートシンクを装着する。

[0003] このような発熱量の大きい半導体基板とヒートシンクとの間で密着性および熱伝導性を高めて効率的な放熱を行うために、半導体基板の放熱面にヒートスプレッドと称される部材（通常は金属プレートまたは金属膜）を接合して、このヒートスプレッドにヒートシンクを直接または接合層を介して接続する構成が採られている。ヒートスプレッドの素材には、銅、銅合金、アルミニウムが多く用いられている。半導体基板とヒートスプレッドとの接合には、金属ペースト、熱伝導性接着剤、半田、熱伝導性グリース等が使用されている。

先行技術文献

特許文献

[0004] 特許文献1：特開2006-210611号公報

発明の開示

発明が解決しようとする課題

[0005] 発熱量の大きい半導体素子を搭載する電子機器の動作を良好に保つためには、半導体素子が発生する熱を効率よく放熱させて、許容温度の上限を超えないようにすることが重要である。

[0006] しかしながら、半導体基板に金属ペースト、熱伝導性接着剤、半田あるい

は熱伝導性グリース等からなる接合層を介して金属プレートのヒートスプレッドを接合している従来の放熱機構は、接合層にボイドの発生やストレス、疲労等に起因する熱伝導性劣化の要因があり、冷却機能の性能および信頼性が十分ではない。

[0007] また、放熱量の大きい半導体パッケージにもヒートスプレッドを介してヒートシンクを装着することがよく行われており、この場合にもヒートスプレッド回りで上記と同様のことが問題となっている。

[0008] 一方で、金属プレートの代わりに、金属蒸着膜または金属スパッタ膜をヒートスプレッドとして半導体基板上に形成する場合は、高価な真空成膜装置を必要とする。

[0009] そこで、半導体チップ、半導体中継基板、半導体パッケージ等に用いるヒートスプレッドとして、素材に熱伝導率の最も高い銀を使用する形態と、半田等の接合材を使わず、かつ成膜装置の簡便化を図る観点から塗布法によって形成される銀被覆膜の形態が有利と考えられる。

[0010] 本発明は、上記従来技術の問題点に鑑み、上記着眼点からなされたものであり、発熱性の半導体基板または放熱性の半導体パッケージに取り付けるヒートスプレッドの密着性、熱伝導性およびコスト性を改善する放熱機構および半導体装置を提供する。

課題を解決するための手段

[0011] 本発明の第1の観点における半導体装置は、集積回路または配線類が作り込まれている発熱性の半導体基板と、前記半導体基板の一面に塗布法により密着して形成されているナノ銀粒子より製造される銀薄膜と、前記半導体基板と前記銀薄膜との密着界面に形成されている1nm（ナノメートル）以上の膜厚を有するシリコン酸化膜とを有する。

[0012] 本発明の第2の観点における半導体装置は、集積回路または配線類が作り込まれている発熱性の半導体基板を収容する放熱性の半導体パッケージと、前記半導体パッケージの一面に塗布法により密着して形成されているナノ銀粒子より製造される銀薄膜と、前記半導体パッケージと前記銀薄膜との密着

界面に形成されている1 nm（ナノメートル）以上の膜厚を有するシリコン酸化膜とを有する。

[0013] 本発明における放熱機構は、発熱性の半導体基板または放熱性の半導体パッケージから出る熱を逃がすための放熱機構であって、前記半導体基板または半導体パッケージの一面に塗布法により密着して形成されているナノ銀粒子より製造される銀薄膜と、前記半導体基板と前記銀薄膜との密着界面に形成されている1 nm（ナノメートル）以上の膜厚を有するシリコン酸化膜とを有する。

発明の効果

[0014] 本発明の半導体装置または放熱機構によれば、上記のような構成により、発熱性の半導体基板または放熱性の半導体パッケージに取り付けるヒートスプレッドの密着性、熱伝導性およびコスト性を改善することができる。

図面の簡単な説明

[0015] [図1]本発明の一実施形態における半導体装置の構成を示す断面図である。

[図2]別の実施形態における半導体装置の構成を示す断面図である。

[図3A]上記半導体装置における要部（半導体基板のSi表層部と焼結銀被覆膜との界面付近）の断面構造を模式的に示す図である。

[図3B]上記半導体装置における要部（半導体基板のSiN表層部と焼結銀被覆膜との界面付近）の断面構造を模式的に示す図である。

[図4]実施形態における成膜工程を示す斜視図である。

[図5]上記成膜工程により半導体基板上に焼結銀被覆膜が形成された状態を示す断面図である。

[図6]実施形態における焼成工程に使用可能な焼成装置の一構成例を示す断面図である。

[図7]上記焼成工程に使用可能な焼成装置の別の構成例を示す断面図である。

[図8]実施例の焼結工程における温度条件を説明する図である。

[図9]実施例における焼結銀被覆膜の密着性評価試験（ピールテスト）を示す斜視図である。

[図10]実施例の焼結工程における焼成処理時の湿度をパラメータにしたときの各サンプルにおける焼結銀被覆膜の密着性の評価結果を示す図である。

[図11]良好な密着性が得られた実施例のサンプル（S i ペアチップ）におけるチップ表層部と焼結銀被覆膜との密着界面付近の断面構造（T E M断面写真）を示す図である。

[図12]上記サンプル（S i ペアチップ）におけるE D S分析の結果を示す図である。

[図13]良好な密着性が得られた実施例のサンプル（S i N被覆チップ）におけるチップ表層部と焼結銀被覆膜との密着界面付近の断面構造（T E M断面写真）を示す図である。

[図14]上記サンプル（S i N被覆チップ）におけるE D S分析結果を示す図である。

[図15]Wiedemann-Franzの法則に基づく電気抵抗率と熱伝導率との関係を示すグラフ図である。

発明を実施するための形態

[0016] 本発明において、上記シリコン酸化膜は、好ましくは1～200nmの膜厚を有しており、これによって半導体基板と銀薄膜との間に優れた密着性および熱伝導性を与えることができる。

[0017] また、本発明の好ましい一形態において、銀薄膜は、半導体基板の一面に、アルキルアミン系の保護分子により覆われた被覆銀超微粒子を含む銀インクまたは銀ペーストを塗布し、その塗布膜を焼成して得られた焼結銀被覆膜である。この構成によれば、銀インクまたは銀ペーストの塗布膜の低温焼成によって、密着性と熱伝導性に優れた焼結銀被覆膜を得ることができる。

[0018] また、別の好ましい一形態においては、半導体基板のベアな状態で露出しているシリコンが、シリコン酸化膜を介して焼結銀被覆膜と密着している。この焼結銀被覆膜は、塗布膜を換気型のオーブンにより湿度12.1g/m³～24.2g/m³の雰囲気下で温度100℃～250℃に加熱して得られる。この構成により、半導体基板表層部のベアなシリコンと焼結銀被覆膜との

密着界面に確実に1 nm以上の膜厚を有するシリコン酸化膜を得ることができる。

[0019] また、別の好ましい形態においては、半導体基板の少なくとも一面が窒化シリコン膜で覆われ、その窒化シリコン膜がシリコン酸化膜を介して焼結銀被覆膜と密着している。この焼結銀被覆膜は、塗布膜を換気型のオーブンにより湿度18.2 g/m³~24.2 g/m³の雰囲気下で温度100℃~250℃に加熱して得られる。この構成により、半導体基板表層部の窒化シリコン膜と焼結銀被覆膜との密着界面に確実に1 nm以上の膜厚を有するシリコン酸化膜を得ることができる。

[0020] 本発明における半導体基板は、たとえば、半導体チップ、半導体ウエハ、半導体中継基板（たとえばシリコンインターポーザ）である。半導体基板の材質は、典型的にはシリコンである。シリコン基板のベアな状態で露出している面に、銀薄膜（特に焼結銀被覆膜）を作製することができる。また、半導体基板の表面が、シリコンを含む無機膜たとえば酸化シリコン（SiO₂）層あるいは窒化シリコン（SiN）層で覆われていてもよく、そのようなシリコン系無機膜の上に銀薄膜（特に焼結銀被覆膜）を好適に作製することができる。

[0021] 本発明における半導体パッケージは、たとえば、セラミックスパッケージまたは樹脂パッケージである。セラミックスパッケージは、アルミナ、窒化アルミニウム、ムライト等のセラミックス材料からなる枠体および上部の蓋体により構成され、内部に半導体素子または半導体基板（半導体チップ）を配置して封止している。樹脂パッケージは、半導体チップが中に配置される樹脂ケースとこれを覆う樹脂カバーとを有し、内部に半導体チップを密封して収める。樹脂パッケージの材料となる樹脂として、電気絶縁性が良好で熱伝導率が高いフィラー、たとえば酸化アルミニウム、窒化アルミニウム、窒化珪素、窒化ホウ素、シリカ（酸化珪素）等のフィラーを充填した樹脂が好適に用いられる。半導体パッケージの銀薄膜が形成される表面には、酸化シリコン（SiO₂）層窒化シリコン（SiN）層等のシリコンを含む無機層が

形成されていてよい。

[0022] 以下、添付図を参照して本発明の実施形態をより詳しく説明する。

[実施形態における半導体装置]

[0023] 図1に、本発明の一実施形態における半導体装置の構成例を示す。図示の半導体装置10において、半導体基板12は、集積回路あるいは配線類（図示せず）が作り込まれている発熱性の半導体チップまたは半導体中継基板である。この半導体基板12の一方の面つまり放熱面12aの上には、後述する焼結銀被覆膜作製方法および焼成装置により焼結銀被覆膜14が作製されている。さらに、この焼結銀被覆膜14の上には、接着層16を介してたとえば銅またはアルミニウムからなる放熱フィン（ヒートシンク）18が結合される。接着層16には、たとえば、金属ペースト、熱伝導性接着剤、半田または熱伝導性グリースが用いられる。放熱部の別の構成例として、接着層16を省く構成、つまり焼結銀被覆膜14の上に放熱フィン18を直接載置する構成も可能である。

[0024] あるいは、別の実施形態として、図2に示すように、焼結銀被覆膜14の上に金属等の構造部材たとえばサーマル・インターフェース・マテリアル（TIM）15を設けることも可能であり、このTIM15の上に接着層16を介して放熱フィン（ヒートシンク）18を接合または接続する構成も可能である。

[0025] この半導体装置10においては、半導体基板12の少なくとも放熱面12aが、図3Aに示すように基板のシリコン（Si）がベアな状態で露出しているか、または図3Bに示すように窒化シリコン（SiN）膜で覆われている。このような半導体基板12のSi表層部またはSiN表層部12aの上に、焼結銀被覆膜14が酸化シリコン（SiO₂）膜またはシリコン酸化膜13を介して密着している。ここで、シリコン酸化膜13は、少なくとも半導体基板12のSi表層部またはSiN表層部12aと焼結銀被覆膜14との密着界面に一定値つまり1nm以上の厚みで存在していればよく、必ずしも基板上一面

に1 nm以上の厚みで存在している必要はない。

[0026] この半導体装置10においては、半導体基板12の放熱面12aに対する焼結銀被覆膜14の密着性および熱伝導性が非常に優れており、半導体基板12より発生される熱が焼結銀被覆膜14を介して効率よく放熱フィン18に伝わって、放熱フィン18から放散される。これによって、半導体基板12に搭載されている集積回路が許容温度の範囲内で安定に動作できるようになっている。

[0027] なお、後述する本実施形態の焼結銀被覆膜作製方法および焼成装置の適用を受けるワークピースとしての半導体基板12は、上記のような最終製品形態の半導体チップまたは半導体中継基板であってもよいが、半導体デバイスが完成する前の半導体ウエハであってもよい。

[実施形態における焼結銀被覆膜作製方法及び焼成装置]

[0028] 本実施形態の焼結銀被覆膜作製方法は、次の第1の工程つまり塗布工程（1）および第2の工程つまり焼結工程（2）を含む。

（1）まず、半導体基板12の放熱面または被処理面（表層部）12aにナノ銀粒子（アルキルアミン系の保護分子により覆われた被覆銀超微粒子）を含むインクまたはペーストの塗布膜を形成する。

（2）次に、上記塗布膜を換気型のオーブンにより所定の湿度条件および温度条件で加熱して焼結させる。

[0029] 図4に、スピンコート法による塗布工程（1）を示す。図示のように、被処理面12aを上に向けた半導体基板12を回転円板20上に載置して固定し、回転円板20と一体的に半導体基板12をスピン回転させながら、滴下装置22の滴下口から銀インク（または銀ペースト）Kを半導体基板12の中心部に滴下する。そうすると、スピン回転の遠心力により銀インクKの液滴が中心部から周辺部に拡がり、図5に示すように半導体基板12の被処理面12a上に膜厚の均一な塗布膜KMが形成される。ここで、銀インクKは、ナノ銀粒子（アルキルアミン系の保護分子により覆われた被覆銀超微粒子

)を含んでいる。

[0030] より具体的には、銀インクKは、平均粒径が10～200nmであり、粒子径分布における小粒径側からの積算分布20%の粒径が5nm以上であるナノ銀粒子を含んでいる。あるいは、銀インクKは、150℃で2時間加熱して焼結した後の体積抵抗値が100 $\mu\Omega\cdot\text{cm}$ 以下で、且つ、200℃で2時間加熱して焼結した後の体積抵抗値が10 $\mu\Omega\cdot\text{cm}$ 以下になるナノ銀粒子を含んでいる。

[0031] さらに、銀インクKは、カーボン数が4～18の135℃における蒸気圧が7mmHg以上であるアルキルアミン類のいずれかもしくは2種類以上を含んでいる。あるいは、銀インクKは、ブチルアミン、ペンチルアミン、ヘキシルアミン、ヘプチルアミン、オクチルアミン、デシルアミン、ドデシルアミン、オレイルアミンのいずれかもしくは2種以上を含んでいる。

[0032] 半導体基板12上に形成される塗布膜KMも、銀インクKと同じナノ銀粒子（アルキルアミン系の保護分子により覆われた被覆銀超微粒子）を含んでいる。

[0033] 塗布工程（1）において、半導体基板12の被処理面12aには、予め任意の厚さでシリコン酸化膜13が形成され、または存在していてもよいが、そうでなくてもよい。すなわち、塗布時に半導体基板12の被処理面12a上にシリコン酸化膜13が全くまたは殆ど存在していなくても構わない。

[0034] 図6に、上記焼結工程（2）に使用可能な本実施形態における焼成装置の一構成例を示す。この焼成装置30は、室内の空気を外気と入れ替えながら焼成処理を行う換気型のオーブンとして構成されている。より詳しくは、この焼成装置30は、ナノ銀粒子を含んでいるインク塗布膜KMが上記塗布工程（1）により一面に形成されている半導体基板12をワークピースW（KM/12）として出し入れし、たとえば隔壁または整流板31およびステージ33が設けられている焼成室内に一度に複数のワークピースWを収容できるチャンバ32を有している。さらに、この焼成装置30は、チャンバ32に空気を導入しながらチャンバ32からガスを排出する換気部34と、チャ

ンバ３２内の雰囲気気を所定の焼成温度に調整する温度調整機構３６と、チャンバ３２内の湿度を一定範囲内の設定値に調整する湿度調整機構３８とを有している。

[0035] 換気部３４は、チャンバ３２の壁の異なる箇所たとえば底壁および側壁にそれぞれ設けられる空気導入ポート４０および排気ポート４２と、チャンバ３２内で空気導入ポート４０から排気ポート４２へ空気を攪拌しながら移動させるためのファン４４とを有する。このファン４４は、制御部４６の制御の下でモータ４８により駆動される。空気導入ポート４０は、後述するように水分量を調節された加湿空気をチャンバ３２内に導入するようになっている。排気ポート４２は、チャンバ３２内のガスが排出される出口であり、排気管４３を介して大気に開放されるか、あるいは工場排気ダクト（図示せず）に接続される。

[0036] 温度調整機構３６は、空気導入ポート４０よりチャンバ３２内に導入された空気を加熱するためのヒータ５０と、チャンバ３２内の雰囲気温度を測定するための温度センサ５２と、この温度センサ５２より得られる温度測定値が温度設定値に一致するようにヒータ５０の放熱量を制御する制御部４６とで構成されている。ヒータ５０は、熱を放射して周囲に空気を加熱する任意のヒータでよく、たとえば電熱ヒータやカーボンファイバーヒータ等を使用できる。

[0037] 湿度調整機構３８は、チャンバ３２の外で乾燥した空気を生成する乾燥空気発生部５４と、この乾燥空気発生部５４より送出された乾燥空気をチャンバ３２の中に導入される前に混合器５６を介して加湿する加湿器５８と、混合器５６の出口からチャンバ３２の空気導入ポート４０までの気密な空気流路を形成するエアダクト６０内に設けられる水分量センサ６２および流量センサ６４と、上記制御部４６とで構成されている。水分量センサ６２および流量センサ６４は、ダクト６０内を流れる加湿された空気の水分量および流量をそれぞれ測定する。制御部４６は、水分量センサ６２および流量センサ６４からの測定値信号に基づいてチャンバ３２に導入される加湿空気の単位

体積当たりの水分量（測定値）を演算し、その単位体積当たりの水分量（測定値）が設定値に一致するように、乾燥空気発生部 54 および加湿器 58 の少なくとも一方の出力を制御する。

[0038] なお、水分量センサ 62 として、たとえば、電気抵抗式水分計、吸湿性物質の電気的変化を使用する電子式水分計、赤外線吸収を利用する赤外線（吸収）水分計等を使用することができる。

[0039] この焼成装置 30 においては、湿度調整機構 38 より単位体積当たりの水分が一定に調整された加湿空気が、エアダクト 60 を通って、空気導入ポート 40 からチャンバ 32 の中に導入される。チャンバ 32 内に導入された加湿空気は、焼成室に入る前にヒータ 50 によって加熱され、ファン 44 の推力によって、空気以外のガスを巻き込みながら焼成室の中を排気ポート 42 の方に向かって通り抜け、排気ポート 42 からチャンバ 32 の外に出る。

[0040] 焼成処理中は、制御部 46 の制御の下で上記構成の換気部 34、温度調整機構 36 および湿度調整機構 38 がそれぞれの機能または作用を奏することにより、チャンバ 32 の焼成室内の雰囲気の設定通りの恒温かつ恒湿状態に管理される。すなわち、上記焼結工程（2）のために、焼成温度は、100℃以上、好ましくは100℃以上で250℃以下、より好ましくは100℃以上で200℃以下に制御される。また焼成処理時の湿度は、半導体基板 12 の被処理面または表層部 12a の材質に応じて調整され、たとえば基板被処理面 12a の材質がシリコン（Si）である場合は $1.2 \sim 2.4 \text{ g/m}^3$ 、 2 g/m^3 の範囲に調整され、基板表層部 12a の材質が窒化シリコン（SiN）である場合は $1.8 \sim 2.4 \text{ g/m}^3$ 、 2 g/m^3 の範囲に調整される。

[0041] 図 7 に、本実施形態における焼成装置の一変形例を示す。図中、図 6 の焼成装置と同様の構成または機能を有する部分には、同じ符号を付している。

[0042] この焼成装置 70 は、空気導入ポート 40 を開放した状態で、チャンバ 32 を密閉空間の空調室 72 内に配置する。空調室 72 内には、乾燥空気発生部 54 より乾燥空気がエアダクト 74 を介して送り込まれるとともに、空気導入ポート 40 の近くに加湿器 58 が配置される。これにより、乾燥空気発

生部54からの乾燥空気は、主として空気導入ポート40付近で（チャンバ32の外だけでなく中でも）加湿され、チャンバ32内でヒータ50により加熱されるようになっている。この焼成装置70の湿度調整機構38は、チャンバ32の中に配置される湿度センサ76を有している。制御部46は、この湿度センサ76より得られる湿度測定値が設定値に一致するように、乾燥空気発生部54および加湿器58の少なくとも一方の出力を制御する。

[0043] この焼成装置70においても、焼成処理中は、制御部46の制御の下で換気部34、温度調整機構36および湿度調整機構38がそれぞれの機能または作用を奏することにより、チャンバ32の焼成室内の雰囲気の設定通りの恒温かつ恒湿状態に管理される。すなわち、上記焼結工程（2）のために、焼成温度は、100℃以上、好ましくは100℃以上で250℃以下、より好ましくは100℃以上で200℃以下に制御される。また、焼成処理時の湿度は、半導体基板12の被処理面または表層部12aの材質に応じて調整され、たとえば基板表層部12aの材質がシリコン（Si）である場合は12.1 g/m³～24.2 g/m³の範囲に調整され、基板被表層部12aの材質が窒化シリコン（SiN）である場合は18.2 g/m³～24.2 g/m³の範囲に調整される。

[実施例]

[0044] 以下、図8～図15を参照して本発明の実施例を説明する。特に、実施例の焼結銀被覆膜作製方法における焼成条件（サンプルの種類、焼成時の湿度、焼成温度）、作製された焼結銀被覆膜の密着性および熱伝導性の評価について説明する。

[0045] この実施例で使用した被覆銀超微粒子が分散する分散液は、田中貴金属工業（株）製の銀ナノインクである。この銀ナノインクは、本発明における上記銀インクKの条件をすべて満たし、粒子径10～50 nmの銀微粒子を含み、溶媒にオクタノーブタノールを使用し、銀微粒子がアルキルアミン系の有機保護膜を有している。

- [0046] 一方で、この実施例におけるサンプル（半導体基板）12として、シリコン基板からなる30mm×30mmのベアな半導体チップつまりSiベアチップ[Si]を3個（No.1～No.3）準備し、チップ被処理面（表層部）12aに窒化シリコン（SiN）膜を形成した30mm×30mmの半導体チップつまりSiN被覆チップ[SiN]を3個（No.4～No.6）準備した。
- [0047] そして、この実施例では、塗布工程（1）の前に、全てのサンプル12を1%のフッ酸に2分間漬けて、表面洗浄処理を行った。こうして全てのサンプル12において、塗布処理時のチップ被処理面（表層部）12aには酸化膜が殆ど存在しないようにした。
- [0048] 塗布工程（1）には、上述したようなスピコート法（図4）を用いた。このスピコート法により、全てのサンプル12のチップ被処理面（表層部）12aに上記銀ナノインクを同一の条件で塗布して、上記銀ナノインクの塗布膜KMを形成した。
- [0049] 焼結工程（2）には、図7に示す構成の焼成装置70を使用した。焼成処理の温度条件は、全てのサンプル12について同一の条件とした。すなわち、図8に示すように、100℃から200℃まで約40minで昇温し、200℃を60min保持した後、約80℃まで約80minで降下させて、焼成装置70の外へ取り出した。
- [0050] ただし、焼結工程（2）においては、焼成処理時の湿度を、第1組のSiベアチップ[Si] No.1およびSiN被覆チップ[SiN] No.4に対しては6.0g/m³以下に調整し、第2組のSiベアチップ[Si] No.2およびSiN被覆チップ[SiN] No.5に対しては12.1g/m³に調整し、第3組のSiベアチップ[Si] No.3およびSiN被覆チップ[SiN] No.6に対しては18.2g/m³に調整した。
- [0051] そして、各サンプル12のチップ被処理面（表層部）12a上に得られた焼結銀被覆膜14の密着性の評価を、JIS-K5400に準拠した碁盤目試験（クロスカットピール試験）に準ずるピールテスト（剥離試験）により行った。図9に、このピールテストの内容および手順を示す。

[0052] 先ず、図9の（a）に示すように、カッターナイフ82を用いて、カッターナイフ82の刃先が焼結銀被覆膜14を貫通して各サンプル12のチップ被処理面（表層部）12aに達するように、焼結銀被覆膜14に切り込み84を入れる。この切り込み84では、直交する2方向で1mm間隔の碁盤目状に入れ、焼結銀被覆膜14に正方形の100区画（マス）からなる格子パターンを形成した。

[0053] 次に、図9の（b）に示すように、各サンプル12上の焼結銀被覆膜14に隙間無く密着するように、粘着テープ（3M社製のスコッチテープ：610-1PK，テープ強度3.7N/cm）86を圧着して貼り付けた。次に、図9の（c）に示すように、各サンプル12上の焼結銀被覆膜14に貼り付けた粘着テープ86をその端を持って一方向に引き剥がし、焼結銀被覆膜14の中で剥がれなかった区画（マス）の数ないし割合を目視観察で計数した。

[0054] 各サンプル12におけるチップ被処理面（表層部）12aと焼結銀被覆膜14間の密着性を評価する基準として、半導体チップ12からの焼結銀被覆膜14の剥がれが100区画（マス）の全てで無い場合を100%とし、100区画（マス）のうち少しでも剥がれが見られた場合は、剥れなかった区画（マス）の割合（%）を求めた。

[0055] 図10および表1に、全てのサンプル[Si] No.1～No.3，[SiN] No.4～No.6における焼結銀被覆膜14の密着性の評価結果を示す。

[表1]

サンプル	焼成処理時の湿度	ピールテスト
[Si] No.1	<6.0g/m ³	0%
[Si] No.2	12.1g/m ³	96%
[Si] No.3	18.2g/m ³	98%
[SiN] No.4	<6.0g/m ³	81%
[SiN] No.5	12.1g/m ³	3%
[SiN] No.6	18.2g/m ³	100%

[0056] 図10および表1に示すように、湿度 6.0 g/m^3 以下で上記焼成処理を受けたSiベアチップ[Si] No.1は、上記ピールテストにおいて、剥離が発生しない区画(マス)は0個(0%)であった。つまり、100区画(マス)の全てで剥離が発生した。ところが、湿度 12.1 g/m^3 で上記焼成処理を受けたSiベアチップ[Si] No.2は、上記ピールテストにおいて、剥離が発生しない区画(マス)は96個(96%)であった。さらに、湿度 18.2 g/m^3 で上記焼成処理を受けたSiベアチップ[Si] No.3は、上記ピールテストにおいて、剥離が発生しない区画(マス)は98個(98%)であった。

[0057] このように、Siベアチップ[Si]の場合は、上記のような換気型の焼成装置(30, 70)を用いる焼結工程(2)において焼成処理の湿度を 12.1 g/m^3 以上に調整することが好ましく、これによってチップ被処理面または表層部12a上に確実に密着性に優れた焼結銀被覆膜14を作成することができる。

[0058] もっとも、換気型のオープンにおいて焼成処理の湿度が 24.2 g/m^3 を超えると、焼成中の結露により密着性が著しく低下する可能性があり得るので、望ましくない。したがって、焼結工程(2)における焼成処理の湿度は、 24.2 g/m^3 以下に調整されることが好ましい。

[0059] また、図10および表1に示すように、湿度 6.0 g/m^3 以下で上記焼成処理を受けたSiN被覆チップ[SiN] No.4は、上記ピールテストにおいて、剥離が発生しない区画(マス)は81個(81%)とまずまずであった。しかし、湿度 12.1 g/m^3 で上記焼成処理を受けたSiN被覆チップ[SiN] No.5は、上記ピールテストにおいて、剥離が発生しない区画(マス)がわずか3個(3%)であった。一方で、湿度 18.2 g/m^3 で上記焼成処理を受けたSiN被覆チップ[SiN] No.6は、上記ピールテストにおいて、剥離が発生しない区画(マス)は100個(100%)であった。

[0060] このように、SiN被覆チップ[SiN]の場合は、上記のような換気型の焼成装置(30, 70)を用いる焼結工程(2)において焼成処理の湿度

を $18.2 \text{ g/m}^3 \sim 24.2 \text{ g/m}^3$ の範囲に調整することが好ましく、これによってチップ被処理面または表層部 12a 上に確実に密着性に優れた焼結銀被覆膜 14 を作成することができる。

[0061] 本発明者が、EDS（エネルギー分散型 X 線分析）装置を組み込んだ TEM（透過型電子顕微鏡）装置を用いて、上記実施例において密着性の特に良好な Si ベアチップ [Si] No.3 および SiN 被覆チップ [SiN] No.6 についてチップ表層部 12a と焼結銀被覆膜 14 との密着界面付近の構造を分析したところ、図 11 および図 13 に示すような TEM 断面写真と、図 12 および図 14 に示すような EDS 分析結果がそれぞれ得られた。

[0062] すなわち、Si ベアチップ [Si] No.3 においては、図 11 に示すように半導体チップ 12 の被処理面または表層部 12a (Si) と焼結銀被覆膜 14 (Ag) との密着界面にそれらと異種の材質の薄膜が存在していることが観察され、図 12 に示すようにこの薄膜は酸化シリコン (SiO_x) 膜であって、その膜厚は 1 nm 以上であることが確認された。

[0063] このように、Si ベアチップ [Si] については、そのチップ被処理面または表層部 12a 上にアルキルアミン系の保護分子により覆われた被覆銀超微粒子を含む銀インク（または銀ペースト）K の塗布膜 KM を形成し、この塗布膜 KM を上記換気型の焼成装置により湿度 $12.1 \text{ g/m}^3 \sim 24.2 \text{ g/m}^3$ の雰囲気下で温度 $100^\circ\text{C} \sim 250^\circ\text{C}$ に加熱することにより、チップ表層部 12a 上に確実に密着性に優れた焼結銀被覆膜 14 を作成することができる。この場合、焼結工程 (2) において、チップ表層部 12a と焼結銀被覆膜 14 との密着界面に膜厚が確実に 1 nm を超えるシリコン酸化膜 13 を形成することができる。

[0064] また、SiN 被覆チップ [SiN] No.6 においても、図 13 に示すように半導体チップ 12 の表層部 12a (SiN) と焼結銀被覆膜 14 (Ag) との密着界面にそれらと異種の材質の薄膜が存在していることが観察され、図 14 に示すようにこの薄膜は酸化シリコン (SiO_x) 膜であって、その膜厚は 1 nm 以上であることが確認された。

[0065] このように、SiN被覆チップ [SiN] については、そのチップ被処理面または表層部 12a 上にアルキルアミン系の保護分子により覆われた被覆銀超微粒子を含む銀インク（または銀ペースト）Kの塗布膜KMを形成し、この塗布膜KMを上記換気型の焼成装置により湿度 18.2 g/m³～24.2 g/m³の雰囲気下で温度 100℃～250℃に加熱することにより、チップ表層部 12a 上に確実に密着性に優れた焼結銀被覆膜 14 を作成することができる。この場合も、焼結工程（2）において、チップ表層部 12a と焼結銀被覆膜 14 との密着界面に膜厚が確実に 1 nm を超えるシリコン酸化膜 13 を形成することができる。

[0066] 一方で、本発明者は、上記実施例の焼結銀被覆膜作製方法および焼成装置を用いて得られた焼結銀被覆膜 14 について、熱伝導性の評価を行った。すなわち、上記実施例において各サンプルのチップ被処理面（表層部）12a 上に作成された焼結銀被覆膜 14 について、四探針シート抵抗測定器により表面抵抗率（ Ω/sq ）を測定するとともに、TEM写真により膜厚（nm）を測定して、焼結銀被覆膜 14 の電気抵抗率または体積抵抗率 ρ （ $\mu\Omega \cdot \text{cm}$ ）を求めた。その結果、全てのサンプル [Si] No.1～No.3, [SiN] No.4～No.6において、焼結銀被覆膜 14 の電気抵抗率 ρ （ $\mu\Omega \cdot \text{cm}$ ）は 2.5～2.7であった。

[0067] ところで、焼結銀被覆膜の熱伝導率 λ （W/（m・K））は、当該焼結銀被覆膜の電気抵抗率 ρ （ $\Omega \cdot \text{cm}$ ）から推定することができる。すなわち、バルク銀の電気抵抗率 ρ （ $\mu\Omega \cdot \text{cm}$ ）、熱伝導率 λ （W/m・K）をそれぞれ、 $=1.47$ 、 430 とし、Wiedemann-Franzの法則（ $\lambda \propto \sigma = 1/\rho$ ）を用いると、図15に示すように、実施例における焼結銀被覆膜 14 においては、その電気抵抗率 ρ （ $\mu\Omega \cdot \text{cm}$ ）が 2.5～2.7であるとする、その熱伝導率 λ （W/m・K）は 234～253（推定値）である。

[0068] 実施例における焼結銀被覆膜 14 の熱伝導率 λ （W/m・K） $=234 \sim 253$ は、市販の銀ペーストの熱伝導率約 10、市販の半田の熱伝導率約 50と比較すると非常に大きな値である。すなわち、この焼結銀被覆膜 14 の

熱伝導性は非常に良好なものであることがわかる。これにより、熱抵抗が小さくて放熱効果の大きいヒートスプレッドとして使用することができる。

[0069] なお、半導体基板 1 2 と焼結銀被覆膜 1 4 との密着性に関しては、上述したように、それらの密着界面に接着層として存在するシリコン酸化膜 1 3 の膜厚は大きすぎて悪いことはない。しかしながら、熱伝導性に関しては、シリコン酸化膜 1 3 の膜厚は小さいほど好ましい。一般の半導体チップまたは半導体中継基板に上述した実施形態の焼結銀被覆膜作製方法および焼成装置を適用する場合は、密着性の観点からは上記実施例のようにシリコン酸化膜 1 3 の膜厚を 1 nm 以上とするのが好ましく、熱伝導性の観点からはシリコン酸化膜 1 3 の膜厚を 200 nm 以下とするのが好ましい。

[他の実施形態または変形例]

[0070] 上記実施例では塗布工程 (1) に先立って各サンプル 1 2 にフッ酸処理 (表面洗浄処理) を施したが、そのようなフッ散処理を省くことも可能である。その場合、塗布処理を受ける前に、既に半導体基板 1 2 の被処理面 (表層部) 1 2 a に任意の膜厚でシリコン酸化膜が被着または形成されていてもよい。

[0071] 本発明者が、被処理面 (表層部) 1 2 a に 1 nm 以上の膜厚を有するシリコン酸化膜が予め形成されている 3 個の Si ペアチップ [Si] No.1~No.3 および 3 個の Si N 被覆チップ [Si N] No.4~No.6 について、上記実施例と同じ条件で塗布工程 (1) および焼結工程 (2) を実施した結果、全てのサンプルにおいて、上記ピールテストで剥離が発生しない区画 (マス) が 100 個 (100%) であり、良好な密着性が得られた。

[0072] もっとも、Si 自然酸化膜の膜厚は、通常 10 nm 以下であるが、1 nm を超えない場合もある。したがって、被処理面に既に Si 自然酸化膜が形成されている半導体基板であっても、上記実施形態の焼結銀被覆膜作製方法および焼成装置を適用する場合は、上記実施例に準じて、Si ペアチップについては焼成処理時の湿度を 12.1 g/m³~24.2 g/m³ とするのが好ま

しく、SiN被覆チップについては焼成処理時の湿度を $18.2\text{ g/m}^3 \sim 24.2\text{ g/m}^3$ とするのが好ましい。

[0073] 上記実施形態および実施例における半導体基板は、その放熱面または表層部がベアな状態で露出しているか、または窒化シリコン膜で覆われていた。しかし、本発明は、その放熱面または表層部がシリコン酸化膜で覆われている半導体基板にも適用可能である。

[0074] また、上記実施形態および実施例では、本発明の焼結銀被覆膜作製方法および焼成装置により、半導体基板の一面に焼結銀被覆膜を作製する例について説明した。しかし、本発明の焼結銀被覆膜作製方法および焼成装置により、半導体パッケージの一面にも上記と同様の密着性および熱伝導性を有する焼結銀被覆膜を作製することができる。

[0075] また、本発明の塗布工程にはスピンコート法を有利に使用できるが、印刷法等の他の塗布法も使用することができる。

符号の説明

- [0076]
- | | |
|--------|--------------------------|
| 10 | 半導体装置 |
| 12 | 半導体基板 |
| 13 | シリコン酸化膜 |
| 14 | 焼結銀被覆膜（ヒートスプレッド） |
| 15 | サーマル・インターフェース・マテリアル（TIM） |
| 16 | 接着層 |
| 18 | 放熱フィン |
| 30, 70 | 焼成装置 |
| 32 | チャンバ |
| 34 | 換気部 |
| 36 | 温度調整機構 |
| 38 | 湿度調整機構製造 |
| 46 | 制御部 |
| 52 | 温度センサ |

6 2 水分量センサ

7 6 湿度センサ

請求の範囲

- [請求項1] 集積回路または配線類が作り込まれている発熱性の半導体基板と、
前記半導体基板の一面に塗布法により密着して形成されるナノ銀粒子より製造される銀薄膜と、
前記半導体基板と前記銀薄膜との密着界面に形成されている1 nm以上の膜厚を有するシリコン酸化膜と
を有する半導体装置。
- [請求項2] 前記シリコン酸化膜は、1～200 nmの膜厚を有している、請求項1に記載の半導体装置。
- [請求項3] 前記ナノ銀粒子は、平均粒径が10～200 nmであり、粒子径分布における小粒径側からの積算分布20%の粒径が5 nm以上である、請求項1に記載の半導体装置。
- [請求項4] 前記ナノ銀粒子は、150℃で2時間加熱して焼結した後の体積抵抗値が100 $\mu\Omega \cdot \text{cm}$ 以下で、且つ200℃で2時間加熱して焼結した後の体積抵抗値が10 $\mu\Omega \cdot \text{cm}$ 以下である、請求項1に記載の半導体装置。
- [請求項5] 前記銀薄膜は、前記半導体基板の一面に、アルキルアミン系の保護分子により覆われた被覆銀超微粒子を含む銀インクまたは銀ペーストを塗布し、その塗布膜を焼成して得られた焼結銀被覆膜である、請求項1に記載の半導体装置。
- [請求項6] 前記銀インクまたは銀ペーストは、カーボン数が4～18の135℃における蒸気圧が7 mmHg以上であるアルキルアミン類のいずれかもしくは2種類以上を含む、請求項5に記載の半導体装置。
- [請求項7] 前記銀インクまたは銀ペーストは、ブチルアミン、ペンチルアミン、ヘキシルアミン、ヘプチルアミン、オクチルアミン、デシルアミン、ドデシルアミン、オレイルアミンのいずれかもしくは2種以上を含む、請求項5に記載の半導体装置。
- [請求項8] 前記半導体基板のベアな状態で露出しているシリコンが前記シリコ

ン酸化膜を介して前記焼結銀被覆膜と密着しており、

前記焼結銀被覆膜は、前記塗布膜を換気型のオーブンにより湿度 12. 1 g / m³ ~ 24. 2 g / m³ の雰囲気下で温度 100℃ ~ 250℃ に加熱して得られる、

請求項 5 に記載の半導体装置。

[請求項9] 前記半導体基板の少なくとも一面が窒化シリコン膜で覆われ、前記窒化シリコン膜が前記シリコン酸化膜を介して前記焼結銀被覆膜と密着しており、

前記焼結銀被覆膜は、前記塗布膜を換気型のオーブンにより湿度 18. 2 g / m³ ~ 24. 2 g / m³ の雰囲気下で温度 100℃ ~ 250℃ に加熱して得られる、

請求項 5 に記載の半導体装置。

[請求項10] 集積回路または配線類が作り込まれている発熱性の半導体基板を収容する放熱性の半導体パッケージと、

前記半導体パッケージの一面に塗布法により密着して形成されているナノ銀粒子より製造される銀薄膜と、

前記半導体パッケージと前記銀薄膜との密着界面に形成されている 1 nm 以上の膜厚を有するシリコン酸化膜とを有する半導体装置。

[請求項11] 前記銀薄膜に接合または接触しているサーマル・インターフェース・マテリアル (TIM) を有する、請求項 1 または請求項 10 に記載の半導体装置。

[請求項12] 前記銀薄膜に熱的に結合しているヒートシンクを有する、請求項 1 または請求項 10 に記載の半導体装置。

[請求項13] 発熱性の半導体基板または放熱性の半導体パッケージから出る熱を逃がすための放熱機構であって、

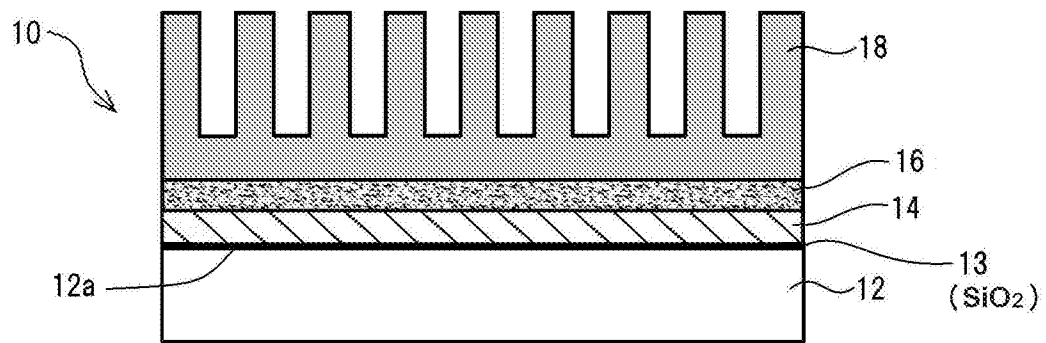
前記半導体基板または半導体パッケージの一面に塗布法により密着して形成されているナノ銀粒子より製造される銀薄膜と、

前記半導体基板と前記銀薄膜との密着界面に形成されている1 nm以上の膜厚を有するシリコン酸化膜と
を有する放熱機構。

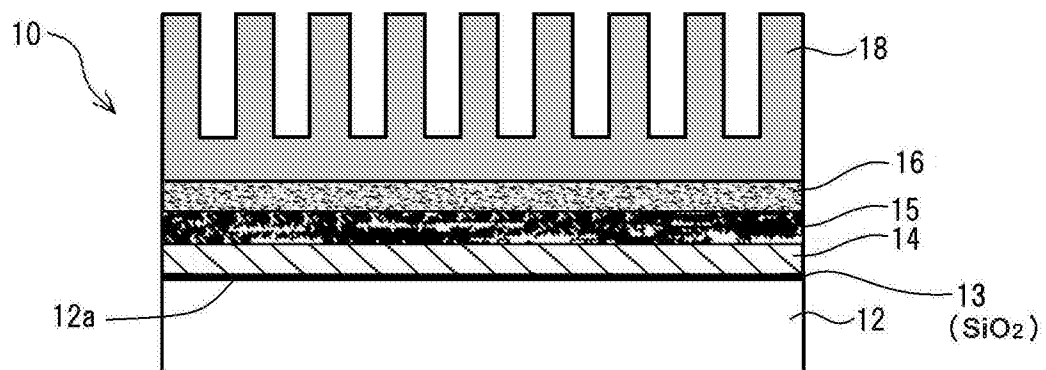
[請求項14] 前記銀薄膜に接合または接触しているサーマル・インターフェース・マテリアル（TIM）を有する、請求項13に記載の放熱機構。

[請求項15] 前記銀薄膜に熱的に結合しているヒートシンクを有する、請求項13に記載の放熱機構。

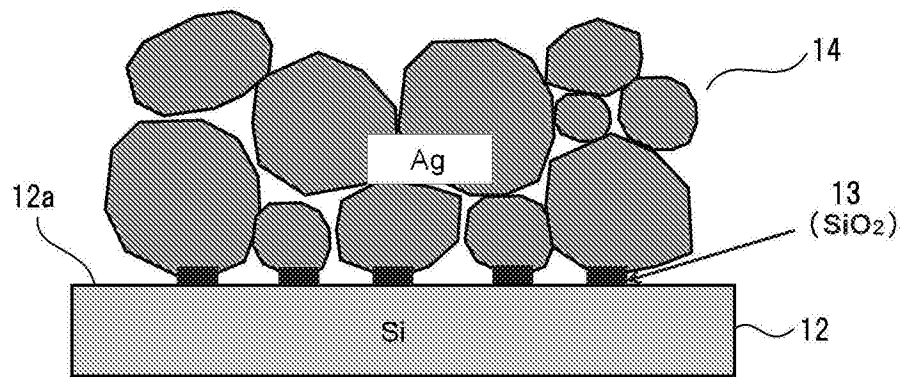
[図1]



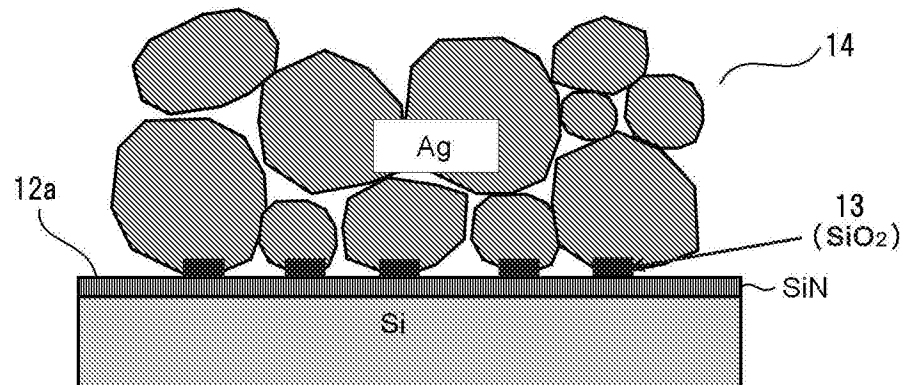
[図2]



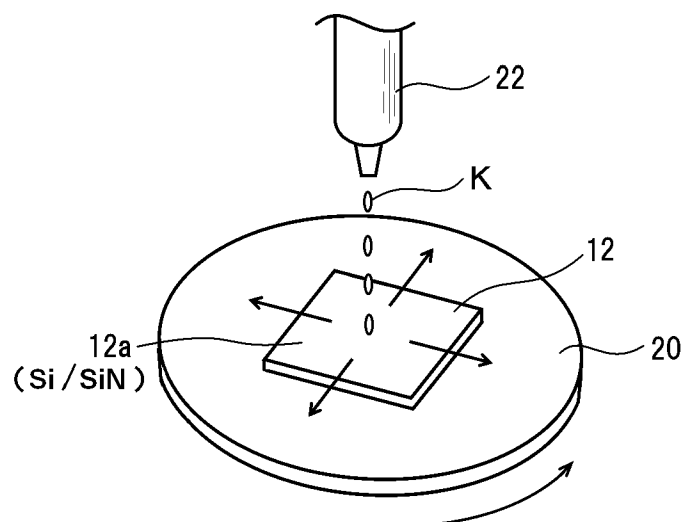
[図3A]



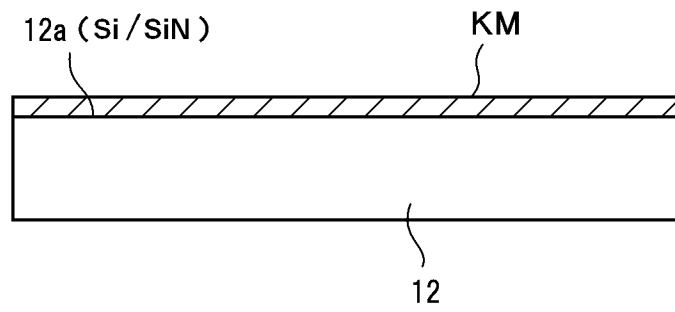
[図3B]



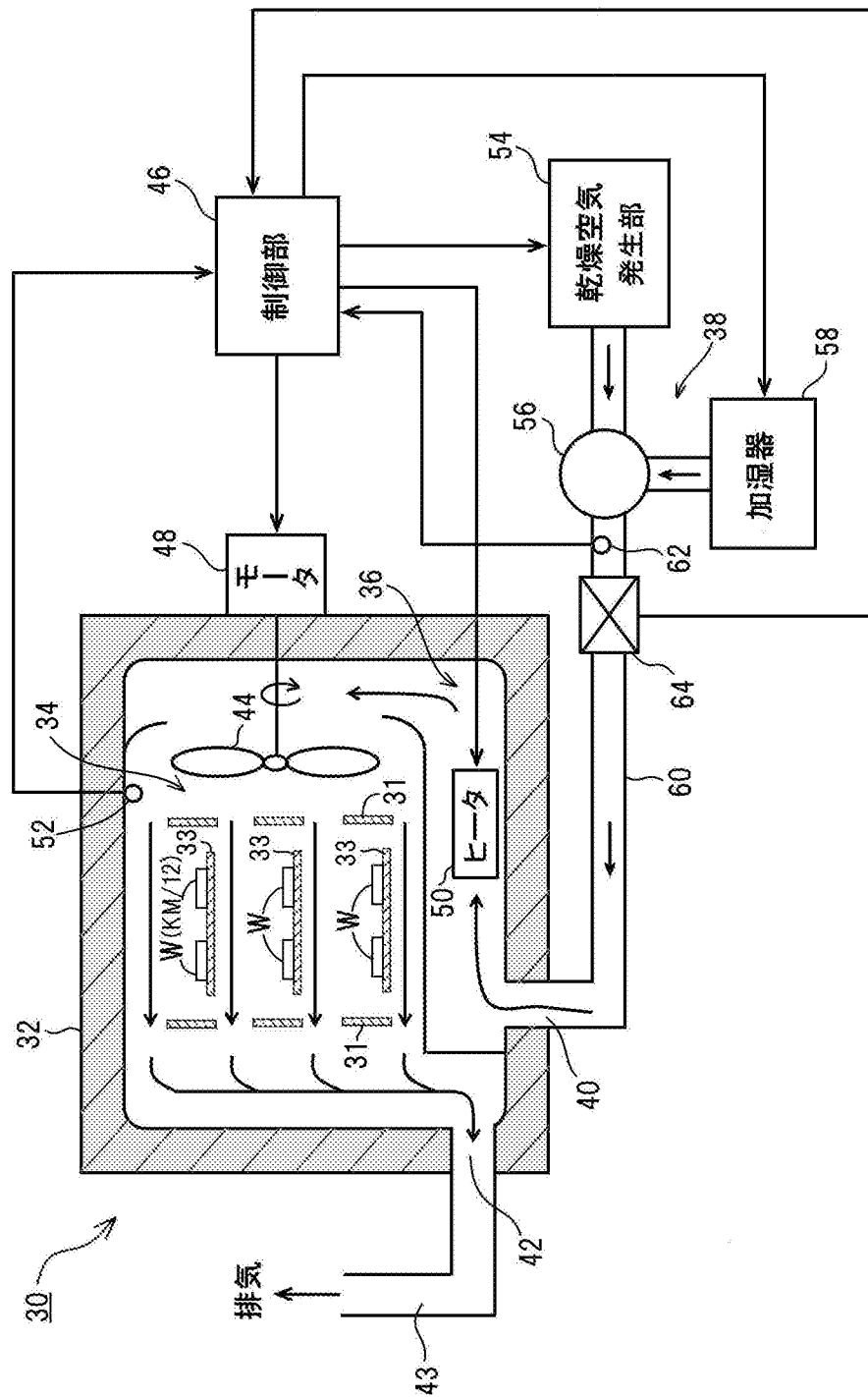
[図4]



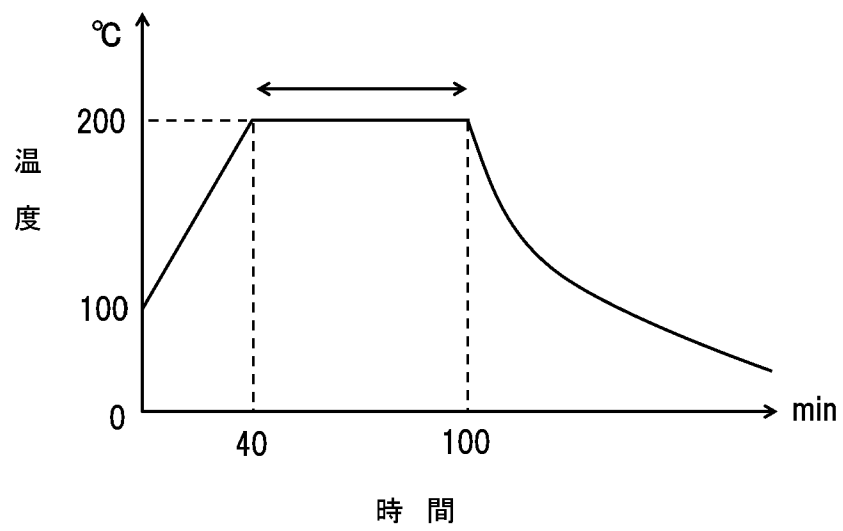
[図5]



[図6]

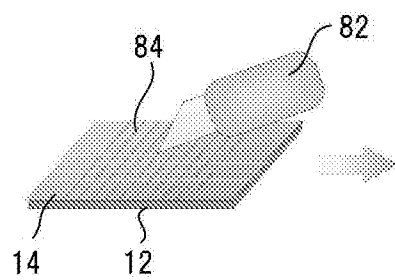


[図8]

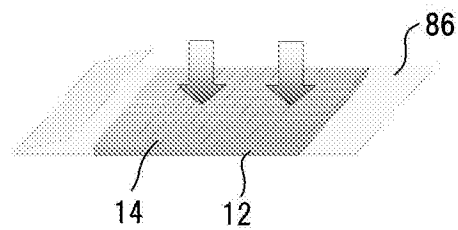


[図9]

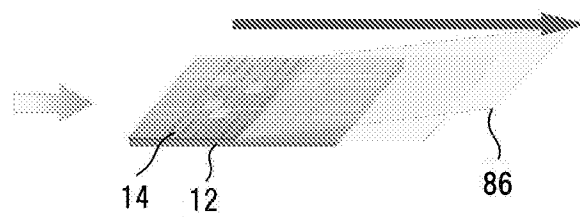
(a) 切り込みを入れる



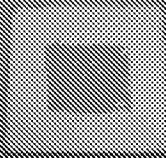
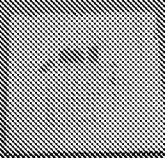
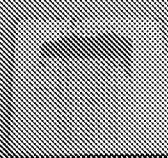
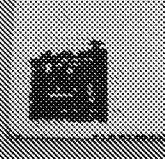
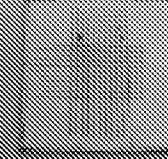
(b) テープを張る



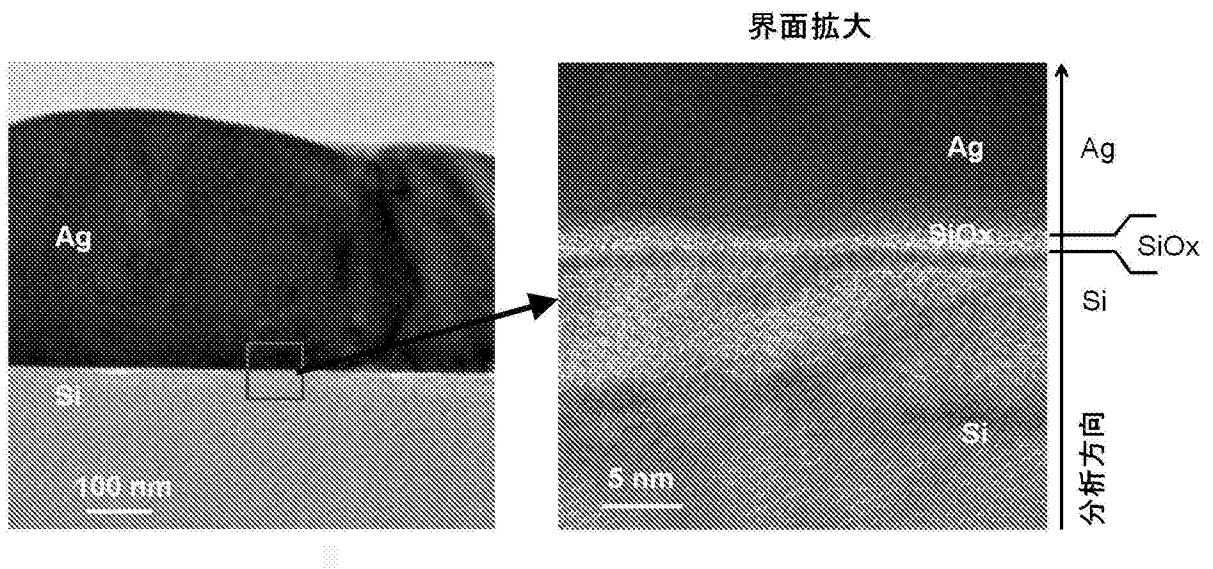
(c) テープを剥がす



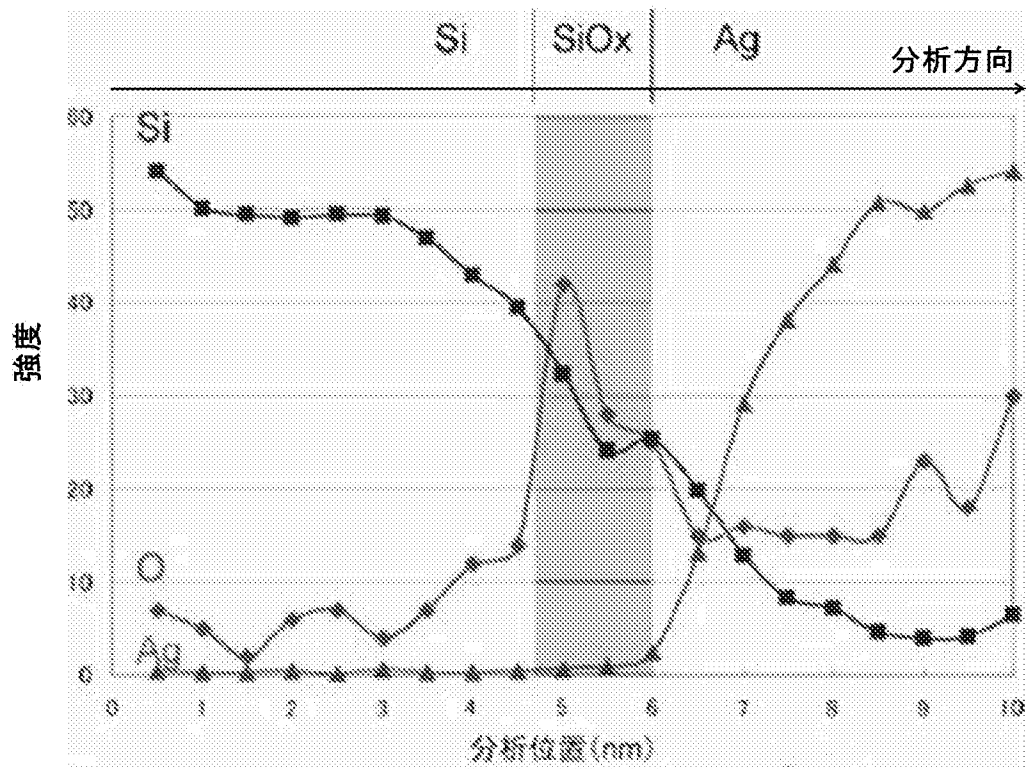
[図10]

		焼成処理時の湿度		
		< 6.0 g/m ³	12.1 g/m ³	18.2 g/m ³
サンプル	[Si]	0%  No.1	96%  No.2	98%  No.3
	[SiN]	81%  No.4	3%  No.5	100%  No.6

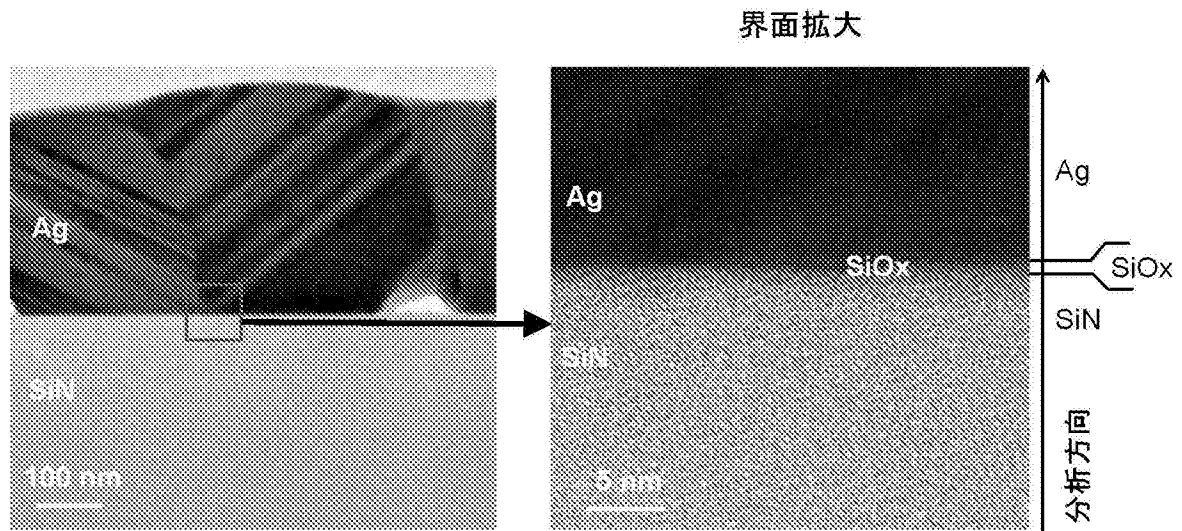
[図11]



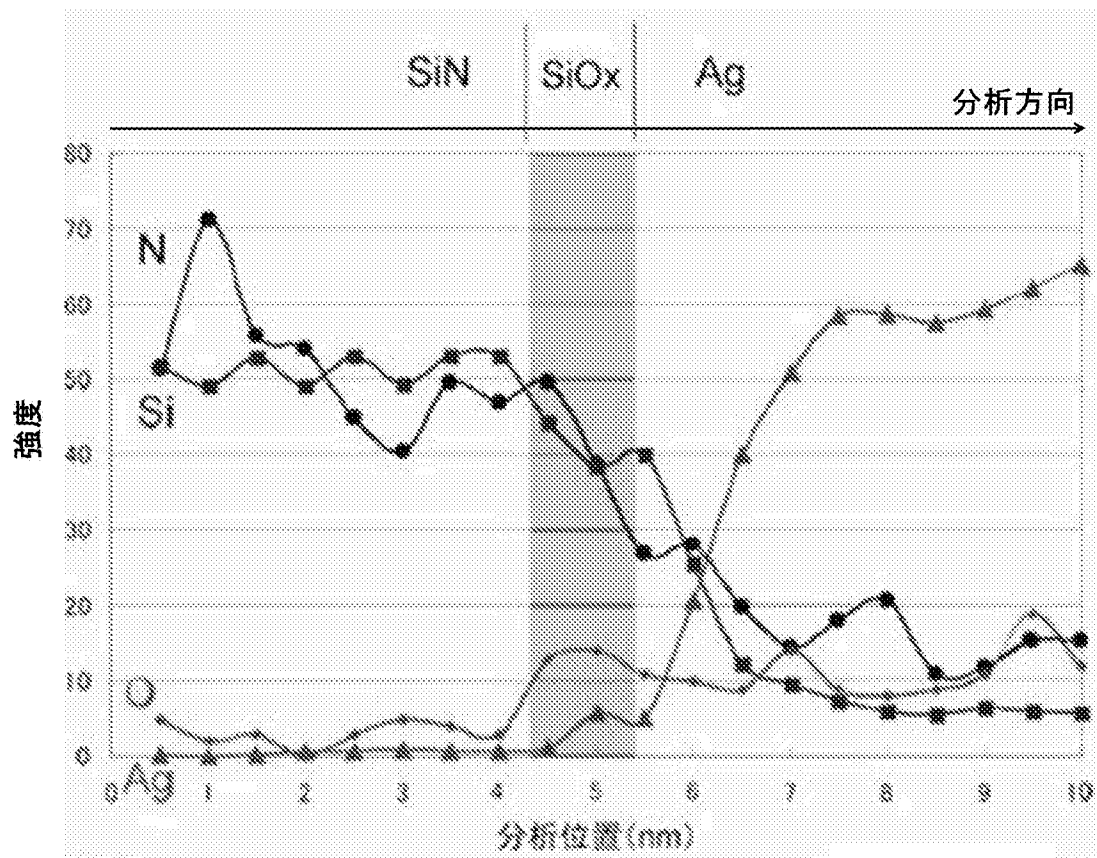
[図12]



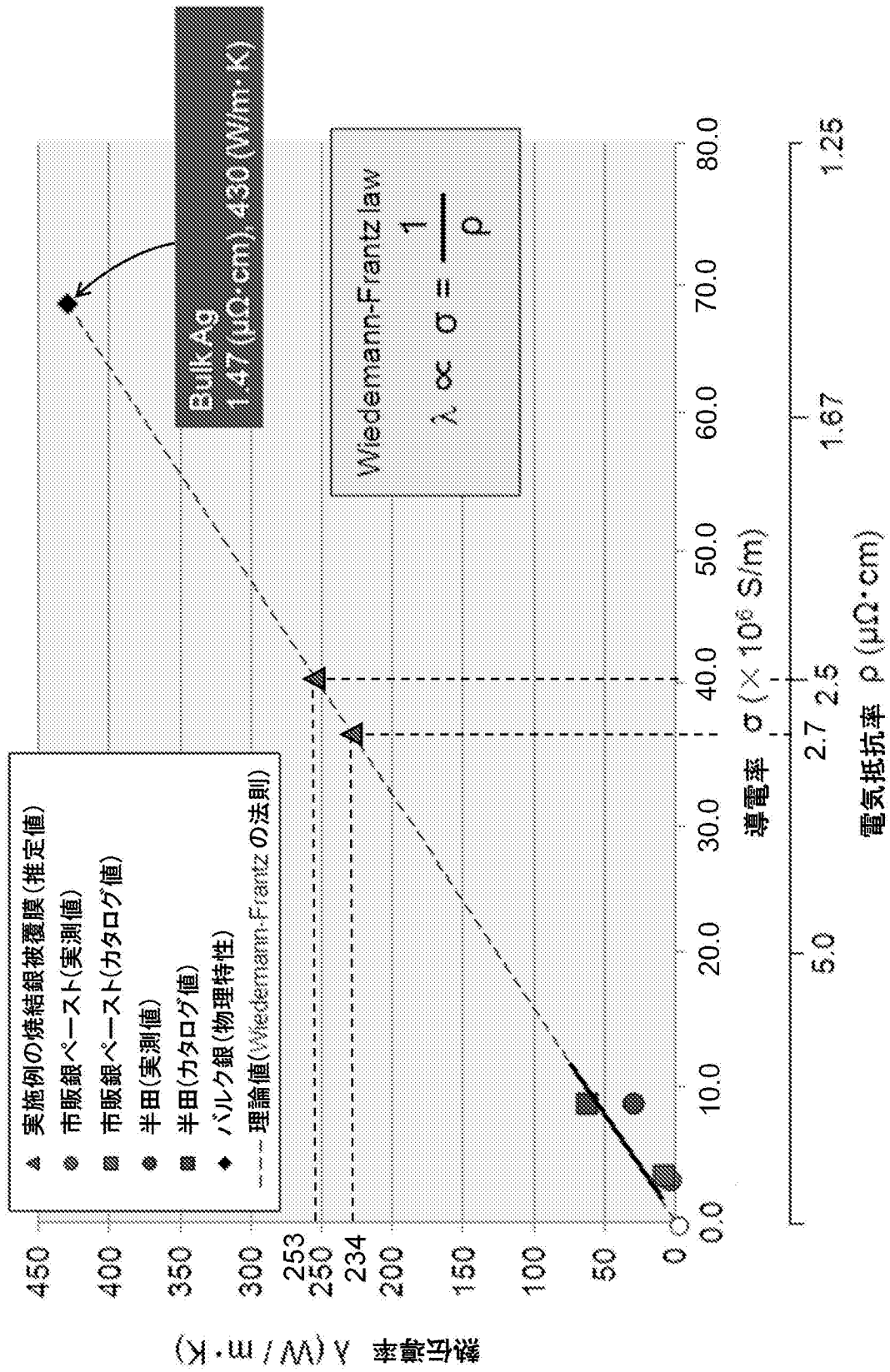
[図13]



[図14]



[図15]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2014/001441

A. CLASSIFICATION OF SUBJECT MATTER

H01L23/36(2006.01)i, H01L23/373(2006.01)i, H05K7/20(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L23/36, H01L23/373, H05K7/20

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2014
Kokai Jitsuyo Shinan Koho	1971-2014	Toroku Jitsuyo Shinan Koho	1994-2014

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2003-529934 A (Siemens AG.), 07 October 2003 (07.10.2003), paragraphs [0033] to [0034], [0048] & US 2003/0102356 A1 & EP 1269533 A & WO 2001/075963 A1 & DE 10016129 A	1-15
Y	JP 2005-56967 A (Olympus Corp.), 03 March 2005 (03.03.2005), paragraph [0017] (Family: none)	1-15
Y	JP 2013-4576 A (Shinko Electric Industries Co., Ltd.), 07 January 2013 (07.01.2013), paragraph [0019] & US 2012/0313245 A1	1-15

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
04 June, 2014 (04.06.14)

Date of mailing of the international search report
17 June, 2014 (17.06.14)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2014/001441

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2013-12706 A (Mitsubishi Materials Corp.), 17 January 2013 (17.01.2013), paragraph [0094] & CN 102810524 A	3
Y	JP 2006-5111 A (Toshiba Corp.), 05 January 2006 (05.01.2006), paragraph [0031] (Family: none)	3
Y	JP 2012-52198 A (Nihon Handa Co., Ltd.), 15 March 2012 (15.03.2012), paragraph [0079]; table 2 (example 5) (Family: none)	4
Y	JP 2013-37773 A (Dai-Ichi Kogyo Seiyaku Co., Ltd.), 21 February 2013 (21.02.2013), paragraphs [0025] to [0027] (Family: none)	5-9
Y	JP 2012-162767 A (Yamagata University), 30 August 2012 (30.08.2012), paragraphs [0035] to [0041] & WO 2012/105682 A1 & CN 103338884 A	6
Y	JP 2005-294356 A (Sanyo Electric Co., Ltd.), 20 October 2005 (20.10.2005), paragraph [0011] & US 2005/0219774 A1 & CN 1678176 A	8-9
Y	JP 2010-539683 A (Dow Corning Corp.), 16 December 2010 (16.12.2010), paragraph [0040] & US 2010/0328895 A1 & EP 2188834 A & WO 2009/035906 A2 & CN 101803009 A & KR 10-2010-0075894 A & TW 200918659 A	10-12,14-15

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H01L23/36(2006.01)i, H01L23/373(2006.01)i, H05K7/20(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01L23/36, H01L23/373, H05K7/20

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 4 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 4 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 4 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2003-529934 A（シーメンス アクチエンゲゼルシャフト） 2003.10.07, [0033]-[0034], [0048] & US 2003/0102356 A1 & EP 1269533 A & WO 2001/075963 A1 & DE 10016129 A	1-15
Y	JP 2005-56967 A（オリンパス株式会社）2005.03.03, [0017]（ファ ミリーなし）	1-15
Y	JP 2013-4576 A（新光電気工業株式会社）2013.01.07, [0019] & US 2012/0313245 A1	1-15

☒ C 欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

0 4 . 0 6 . 2 0 1 4

国際調査報告の発送日

1 7 . 0 6 . 2 0 1 4

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

金田 孝之

5 D

3 1 4 4

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 5 1

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2013-12706 A (三菱マテリアル株式会社) 2013. 01. 17, [0094] & CN 102810524 A	3
Y	JP 2006-5111 A (株式会社東芝) 2006. 01. 05, [0031] (ファミリー なし)	3
Y	JP 2012-52198 A (ニホンハンダ株式会社) 2012. 03. 15, [0079], 表 2(実施例 5) (ファミリーなし)	4
Y	JP 2013-37773 A (第一工業製薬株式会社) 2013. 02. 21, [0025]-[0027] (ファミリーなし)	5-9
Y	JP 2012-162767 A (国立大学法人山形大学) 2012. 08. 30, [0035]-[0041] & WO 2012/105682 A1 & CN 103338884 A	6
Y	JP 2005-294356 A (三洋電機株式会社) 2005. 10. 20, [0011] & US 2005/0219774 A1 & CN 1678176 A	8-9
Y	JP 2010-539683 A (ダウ コーニング コーポレーション) 2010. 12. 16, [0040] & US 2010/0328895 A1 & EP 2188834 A & WO 2009/035906 A2 & CN 101803009 A & KR 10-2010-0075894 A & TW 200918659 A	10-12, 14-15