

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号

特許第7083703号

(P7083703)

(45)発行日 令和4年6月13日(2022.6.13)

(24)登録日 令和4年6月3日(2022.6.3)

(51)国際特許分類

F I

G 0 6 F 30/367(2020.01)

G 0 6 F 30/367

請求項の数 15 外国語出願 (全23頁)

(21)出願番号	特願2018-116032(P2018-116032)	(73)特許権者	506012213
(22)出願日	平成30年6月19日(2018.6.19)		ディスペース ゲー・エム・ペー・ハー
(65)公開番号	特開2019-8794(P2019-8794A)		d S P A C E G m b H
(43)公開日	平成31年1月17日(2019.1.17)		ドイツ連邦共和国 パデルボルン ラーテ
審査請求日	令和3年3月5日(2021.3.5)		ナウシュトラーク 2 6
(31)優先権主張番号	10 2017 113 594.4		R a t h e n a u s t r . 2 6 , D - 3
(32)優先日	平成29年6月20日(2017.6.20)		3 1 0 2 P a d e r b o r n , G e r
(33)優先権主張国・地域又は機関	ドイツ(DE)		m a n y
		(74)代理人	100114890
			弁理士 アインゼル・フェリックス＝ラ
			インハルト
		(74)代理人	100098501
			弁理士 森田 拓
		(74)代理人	100116403
			弁理士 前川 純一

最終頁に続く

(54)【発明の名称】 電気全体回路のシミュレーションのためのコンピュータ実装方法

(57)【特許請求の範囲】

【請求項 1】

少なくとも1つの計算ユニット(3)による電気全体回路(2)のシミュレーションのためのコンピュータ実装方法(1)であって、

前記電気全体回路(2)は、回路素子(R_1 , R_2 , L_1 , L_2 , $C_1 \sim C_4$, D_1 , D_2 , T_1)を有しており、全体状態空間表現(4)により数学的に記述され、前記全体回路(2)は、分割ステップ(100)において、回路分岐の分割により少なくとも2つの部分回路(5a, 5b)に分解され、

各部分回路(5a, 5b)は、それぞれ1つの部分状態空間表現(6a, 6b)により数学的に記述され、

前記部分状態空間表現(6a, 6b)は、分割された前記回路分岐の結合変数(i_I , I_I , k , v_{II} , I , k , u_I , M_S , k , u_{II} , M_S , k , y_I , M_S , k , y_{II} , M_S , k)を介して互いに結合されており、各部分回路(5a, 5b)は、結合された前記部分状態空間表現(6a, 6b)の数値解法によって、少なくとも1つの前記計算ユニット(3)において計算されるコンピュータ実装方法(1)において、

前記部分状態空間表現(6a, 6b)の結合を、計算された前記結合変数を前記部分回路(5a, 5b)間で交換するための結合方程式系(11)において表し、

評価ステップ(110)において、前記結合方程式系(11)に基づき少なくとも1つの安定性パラメータSを計算し、

選択ステップ(120)において、計算された前記安定性パラメータSに依存して、前記

全体回路 (2) から前記部分回路 (5 a , 5 b) への目下の分解がシミュレーションの基礎となるか否か、を判定し、

選択が成功した後、前記電気全体回路 (2) のシミュレーションを、少なくとも 1 つの前記計算ユニット (3) において前記部分状態空間表現 (6 a , 6 b) の計算により実施する、

ことを特徴とするコンピュータ実装方法 (1)。

【請求項 2】

前記結合方程式系 (1 1) の直接数値解法の場合には、安定性パラメータ S として前記結合方程式系 (1 1) の以下の量すなわち、条件、安定性、一致性、収束、のうち少なくとも 1 つの量を計算する、

10

請求項 1 記載の方法 (1)。

【請求項 3】

前記結合方程式系 (1 1) の反復数値解法の場合には、安定性パラメータ S として前記結合方程式系 (1 1) の固有値を特定し、特に前記結合方程式系 (1 1) のスペクトル半径を特定する、

請求項 1 記載の方法 (1)。

【請求項 4】

少なくとも 1 つのむだ時間を前記結合方程式系 (1 1) へ挿入することにより、前記結合方程式系 (1 1) を、前記結合変数間の陰的数学関係から陽的数学関係へ移行させる、

請求項 1 から 3 までのいずれか 1 項記載の方法 (1)。

20

【請求項 5】

1 つの結合変数を計算ステップ k において、以前の計算ステップ ($k - 1$, $k - 2$, . . .) における前記結合変数の複数の以前の値の外挿によって計算する、

請求項 1 から 4 までのいずれか 1 項記載の方法 (1)。

【請求項 6】

前記部分状態空間表現 (6 a , 6 b) と、取り込まれた前記むだ時間により拡張された前記結合方程式系 (1 1) の結合方程式と、から、合成された全体状態空間表現を形成し、安定性パラメータ S として、前記合成された全体状態空間表現の固有値を求める、

請求項 4 または 5 記載の方法 (1)。

【請求項 7】

30

分割されていない全体回路 (2) の合成されていない全体状態空間表現 (4) の固有値を付加的に特定し、前記合成された全体状態空間表現の前記固有値と、前記合成されていない全体状態空間表現 (4) の前記固有値と、の間の最小固有値間隔の総和間隔量を、概括安定性パラメータとして計算する、

請求項 6 記載の方法 (1)。

【請求項 8】

前記全体回路 (2) を複数の分割ステップ (1 0 0) において、それぞれ異なる複数の部分回路バリエーションに分解し、前記それぞれ異なる部分回路バリエーション各々について、1 つの評価ステップにおいて少なくとも 1 つの安定性パラメータ S を計算し、結果として複数の安定性パラメータ S を生じさせ、

40

前記選択ステップ (1 2 0) において、前記複数の計算された安定性パラメータ S に依存して、特に前記複数の計算された安定性パラメータ S の比較によって、前記全体回路 (2) の最も適した分解を選択する、

請求項 1 から 7 までのいずれか 1 項記載の方法 (1)。

【請求項 9】

前記全体回路 (2) 内の依存し合う回路素子 (C_1 , C_2) を検出するための検出ステップ (1 3 0) において、前記全体回路 (2) の直接互いに依存し合う状態量を、つまりは線形依存性の回路素子 (C_1 , C_2) を求め、

分割除外ステップ (1 4 0) において、前記依存し合う回路素子 (C_1 , C_2) 間の回路分岐を、前記全体回路 (2) の可能な分割箇所としては除外し、

50

さらに、前記分割除外ステップ(140)において前記全体回路(2)の可能な分割個所としては除外された前記回路分岐を、後続の分割ステップ(100)において排除する、請求項1から8までのいずれか1項記載の方法(1)。

【請求項10】

前記全体回路(2)内の依存し合う回路素子(D₂, T₁)を検出するための前記検出ステップ(130)において、依存し合うスイッチ群を求め、つまり直接的な作用を互いに及ぼし合うスイッチ(D₂, T₁)を求め、

前記分割除外ステップ(140)において、前記依存し合うスイッチ群の依存し合うスイッチ間の回路分岐を、前記全体回路(2)の可能な分割個所としては除外する、

請求項9記載の方法(1)。

10

【請求項11】

前記分割ステップ(100)において、前記全体回路(2)の分割個所として、陽的数学形態で結合方程式系(11)を生じさせる、つまり前記部分回路(5a, 5b)の結合変数間において直達が存在しない回路分岐を選択する、

請求項1から10までのいずれか1項記載の方法(1)。

【請求項12】

前記部分回路(5a, 5b)の結合変数は、個々の前記部分回路(5a, 5b)のジャンプ不可能な状態量の上に依存し、つまりたとえばコイル内の電流および/またはコンデンサにおける電圧の上に依存する、

請求項11記載の方法(1)。

20

【請求項13】

前記部分回路(5a, 5b)の内部状態量を有する前記部分状態空間表現(6a, 6b)を、陽的数値法と陰的数値法との組み合わせによって解く、

請求項11または12記載の方法(1)。

【請求項14】

スイッチ設定の複数の組み合わせに対し前記安定性パラメータSを計算する、

請求項1から13までのいずれか1項記載の方法(1)。

【請求項15】

前記分割ステップ(100)において、前記全体回路(2)の分割すべき回路分岐の選択を、生じる前記部分回路(5a, 5b)がコイルおよびコンデンサの形態のほぼ等しい個数のエネルギー蓄積器を有するか否か、および/または生じる前記部分回路(5a, 5b)がほぼ等しい個数のスイッチを有するか否か、に従って実施し、

特に、エネルギー蓄積器および/またはスイッチおよび/または入力および/または出力の個数の等量性からの許容可能な逸脱に対して、制限を設定する、

請求項1から14までのいずれか1項記載の方法(1)。

30

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、少なくとも1つの計算ユニットによる電気全体回路のシミュレーションのためのコンピュータ実装方法に関する。この場合、電気全体回路は複数の回路素子を有しており、全体状態空間表現により数学的に記述され、全体回路は分割ステップにおいて、回路分岐の分割により少なくとも2つの部分回路に分解され、各部分回路は、それぞれ1つの部分状態空間表現により数学的に記述され、部分状態空間表現は、分割された回路分岐の結合変数を介して互いに結合されており、さらに各部分回路は、結合された部分状態空間表現の数値解法によって、少なくとも1つの計算ユニットにおいて計算される。

40

【0002】

本発明は、技術物理的プロセスの制御または検査を目的とする電気回路のリアルタイムシミュレーションの技術分野に属するものである。技術物理的プロセスをたとえば、電気モータ、エネルギー供給回路網、動作制御される任意の機械部材、特に自動化技術によるもの、とすることができ、シミュレートされる電気回路によりこれらの動作が制御される。

50

ただし技術物理的プロセスをたとえば、自動車、航空機、エネルギー生成施設またはエネルギー分配施設等で数多く用いられるような制御装置としてもよい。第1の適用事例は、ラピッド・コントロール・プロトタイプング (Rapid Control Prototyping RCP) というコンセプトによりしばしば書き換えられ、第2の適用事例は、ハードウェア・イン・ザ・ループ (Hardware-in-the-Loop-Simulation HIL) の分野に関するものである。

【背景技術】

【0003】

よって、シミュレーションを実施する冒頭で述べた計算ユニットは、制御装置またはHILシミュレータの構成部分であることが多く、これらはそれぞれI/Oインタフェースを有している。I/Oインタフェースを介して、電気信号を読み込むことができ、または出力することができ、ここで電気信号を、低電力のアナログまたはデジタルの情報通信技術信号とすることができ、ただしパワーエレクトロニクス用途のケースでは、たとえば電気モータの動作を制御するために、I/Oインタフェースを介してかなり大きい電力を伝送することもできる。

10

【0004】

つまりI/Oインタフェースを介して、電気全体回路の選択されて計算された出力量が、技術物理的プロセスに作用を及ぼすように、電気信号として出力される。このことに加えて、または別の選択肢として、技術物理的プロセスのプロセス量が測定技術的に捕捉され、電気信号の形態でI/Oインタフェースを介して読み込まれ、計算ユニットに供給される。このシミュレーションは、物理的世界に直接、作用を及ぼす。

20

【0005】

たとえば電気駆動装置、発電機または電気エネルギー供給回路網などを対象とするパワーエレクトロニクス用途の場合には、電気全体回路は一般にオーム抵抗、コンデンサおよびコイルのほか、たとえば電力変換器を実現するための電力終段などにおいて多数の(半導体)スイッチも備えている。この場合には全体回路においてたとえば、電力変換器の電力スイッチの動作を適切に制御するために用いられる電力変換器制御データを生成することができ、これらの電力スイッチは通常、半導体スイッチ素子(たとえばMOSFET metal-oxide-semiconductor field-effect transistor)として実現されている。これらの電力スイッチは、制御端子を介して能動的に導通状態にすることができ、もしくは阻止状態にすることができる。パワーエレクトロニクス回路における他のスイッチ素子はダイオードであり、これらのダイオードはたとえば、ブリッジ回路において電力スイッチに対し逆並列に組み込まれ、電力スイッチが開いているときはこれらのダイオードを介して、インダクタンスにより引き起こされる電流を減衰して抑えることができる。これらのフリーホイールダイオードは、もちろん他のダイオードも同様であるが、制御端子を介して能動的に導通状態にしたり阻止状態にしたりすることはできず、むしろこれらのダイオードの通電状態は、それらの電気端子量つまりそれらの端子電圧または内部ダイオード電流の結果としてもたらされる。

30

【0006】

この種の回路のシミュレーションは、特にパワーエレクトロニクス回路のシミュレーションは、現実のプロセスに作用が及ぼされるという理由で、もしくは現実のプロセスから測定技術的に得られた量がシミュレーションの枠内で処理されるという理由で、シミュレーションを通常はリアルタイムに実施する必要があることから特に、使用されるシミュレーションハードウェアに対し、つまり使用される計算ユニットおよびそれらのメモリ装備に対し、高い要求が課される。したがって、計算時間およびメモリに関して要求が満たされるのか否か、について規則的に留意しなければならない。

40

【0007】

この問題に対処する1つの可能性は、全体回路を冒頭で述べた分割ステップにおいて、回路分岐の分割により少なくとも2つの部分回路に分解する、ということである。自明のとおり、個々の部分回路各々の数学的記述は、結果として電気全体回路の数学的記述よりも手間がかからない。この種のシステムの数学的記述は通常、状態空間表現の枠内で行われ

50

、状態量はこの場合には、全体回路もしくは電気部分回路の回路分岐におけるコンデンサ電圧およびコイル電流である。

【 0 0 0 8 】

当然ながら、分割ステップにより得られた部分回路を、完全に互いに無関係に考察して計算することはできず、むしろそれらの部分回路は分割個所のところで、分割された回路分岐のそれ相応の結合変数を介して互いに結合されており、その際に各部分回路はそれらの結合量を、入力量および出力量として、もしくは出力量および入力量として、含んでいる。電気全体回路から2つおよびさらに別の部分回路への分解によって、たとえば複数の計算ユニットを使用する可能性が開かれ、その際に電気部分回路もしくはそれらの対応する部分状態空間表現を、それぞれ異なる計算ユニットにおいて計算することができ、その結果としていっそう大きい計算能力を使用できるようになる。

10

【 0 0 0 9 】

これらの計算ユニットを、1つのプロセッサのそれぞれ異なるコアとすることができ、ただしマルチプロセッサシステムのそれぞれ異なるプロセッサとしてもよく、このことは比較的大規模なHILシミュレータの場合に該当することも稀ではない。また、1つの計算ユニットもしくは複数の計算ユニットを、1つ(または複数の)FPGA(field programmable gate array)に基づき実現することも可能であり、このことによって速度については利点もたらされるけれども、除算など特定の数値演算については難しさも伴う。

【 0 0 1 0 】

しかしながら全体回路から部分回路への分解、およびそれに付随して生じる全体状態空間表現から複数の部分状態空間表現への分解は、複数の計算ユニットを使用した場合に有利になるだけでなく、ただ1つの計算ユニットしか使用しない場合でも有利なものとなる可能性がある。1つの全体回路にたとえば n 個のスイッチが含まれているのであれば、結果としてその全体回路についてすべて合わせて 2^n 個のスイッチ状態が生じる。全体回路のこれらの状態は、それぞれ別個に数学的に状態空間表現において、状態空間表現の相応の個数の種々の行列により表される。これらの行列は、スイッチが通電状態のときには対応するポジションにおいてそれ相応のコンダクタンスを含み、スイッチが阻止状態のときには、著しく低いコンダクタンスまたはまさしくコンダクタンス0を含む。すべてのスイッチ設定を数学的にモデリングするならば、結果として、様々な状態空間表現のためにそれ相応の個数の行列が生じ、これに伴いそれ相応に大きなメモリが必要とされることになる。2つの部分回路に分解すれば、スイッチングの組み合わせ数が $2^{n_1} + 2^{n_2} < 2^n$ ($n = n_1 + n_2$)に低減し、このことは、ただ1つの計算ユニットだけしか用いないとしても、有利な効果であるといえる。

20

30

【 0 0 1 1 】

ただしここで留意されたいのは、電気全体回路から複数の部分回路へのどのような分割も、同じように適しているわけではない、ということであり、その理由は、このような分割は、シミュレーションの安定性および精度に影響を及ぼすからであり、つまりは少なくとも1つの計算ユニットにおける部分回路の計算に影響を及ぼすからである。全体回路が不都合なかたちで分割されると、部分回路に対応する部分状態空間表現の計算が、たとえば時間的な数値計算ステップ幅などの所与の境界条件のもとでは不可能、という事態が生じる可能性がある。全体回路から部分回路への有利な分割を見出すには、経験および専門的な知識が必要である。

40

【 0 0 1 2 】

従来技術によれば、全体回路から部分回路への分割が手動で行われ、つまりたとえば、グラフィックでコンピュータ支援はされるけれども、グラフィック表示された全体回路内の分割個所にオペレータが単に手動で目印を付けることによって行われる(dSPACE GmbH: "Manual of the Electrical Power Systems Simulation Package" 2016年9月、またはOpalRT: "ARTEMiS User Guide" バージョン6.1、2008年)。オペレータは、もっぱら自身の経験に基づいて分割個所を選定する。次いで、このようにして得られた全体回路から部分回路への分割が数値的に安定しているか否かを見出す目的で、通常は

50

その分解に基づいてシミュレーションが実施され、シミュレーション結果に基づき安定性が判定され、つまりたとえば、特定の状態量が実際には決して到達しないであろう値をとるか否か、について監視される。このようなアプローチは著しく時間がかかり、高度な専門的知識が必要とされ、しかも必ずしも安定したシミュレーションには至らない。その理由は、安定性を評価するためのシミュレーションのテストラン中に、場合によっては特定のスイッチ状態にはそもそも到達していなかったかもしれず、または不安定性を疑いなく認識できるほどにはシミュレーション時間内にエラーが十分に蓄積されなかったため、不安定な挙動を明らかにするには、テストランが十分な長さで実施されなかった、ということによる。

【発明の概要】

【発明が解決しようとする課題】

【0013】

したがって本発明の課題は、冒頭で述べた電気全体回路のシミュレーション方法を、全体回路から部分回路へのシステムの安定した分割が求められて、部分回路に基づく電気全体回路の機能性の安定した最適化されたシミュレーションに自動的に到達するように、改善することである。

【課題を解決するための手段】

【0014】

本発明によれば上述の課題は、基本的にまずは以下のことにより解決される。すなわち、部分状態空間表現の結合を、計算された結合変数を部分回路間で交換するための結合方程式系において表し、評価ステップにおいて、この結合方程式系に基づき少なくとも1つの安定性パラメータを計算し、選択ステップにおいて、安定性パラメータに依存して、全体回路から部分回路への目下の分解がシミュレーションの基礎となるか否か、を判定し、さらに選択が成功した後、電気全体回路のシミュレーションを、少なくとも1つの計算ユニットにおいて部分状態空間表現の計算により実施する、ことにより解決される。

【0015】

本発明による解決手段は、実際に行われたシミュレーションに基づく従来技術から公知の「試行錯誤」("Trial and Error")方式とは、基本的に異なっている。本発明による方法の基礎は、計算された結合変数を交換するための結合方程式系を介して互いに結合された部分状態空間表現である。これに続く評価ステップにおいて、結合方程式系に基づき、シミュレーションに関する少なくとも1つの安定性パラメータが計算される。したがって全体回路から部分回路への分割の評価は、システム理論的なベースに基づいて行われる。この評価を、分割に基づき取得され結合方程式により互いに結合された部分状態空間表現の固有値を求める、という形態で、古典的なシステム理論的特性とすることができる。ただし、全体回路の分割により得られる方程式系の特定の数値解法を考察するとすれば、この数学的表現に基づく数値的考察とすることもできる。しかも、サブシステムの数値解法と結合変数の交換とに付随して現れる特定の遅延作用も、結合方程式系に取り込むことができる。ただし結局のところ、いずれのケースであれ理論的な安定性考察が実施されるのであって、分割された部分回路に基づくシミュレーションが必要とされるようなことはない。

【0016】

したがってこの安定性考察の結果が、計算された安定性パラメータに依存して選択ステップにおいて下される、全体回路から部分回路への目下の分解がシミュレーションの基礎となるか否か、の判定の基礎である。該当する分解が不安定であるか、または十分には正確でない(したがって安定した結果が得られるまでかなり長い時間が必要とされる)、という評価ステップの結果であれば、全体回路から部分回路への分解を却下することもできる。

【0017】

ただし全体回路の分解が却下されないならば、つまり成功した選択が下されたならば、少なくとも1つの計算ユニットにおいて、事前にシステム理論的/数値的に判定された部分

10

20

30

40

50

状態空間表現を計算することによって、電気全体回路のシミュレーションが行われる。従来技術から公知の方法とは異なり、この場合にはシステム理論的もしくは数値的な考察に基づき、全体回路から部分回路へ特定の分割の確実な選択が行われるので、それらの部分回路に基づく全体回路の機能性のシミュレーションも確実なものであり、基礎を成す安定性要求を、または計算精度に関する要求も、最初から保証することができる。このことは、ユーザに対して実際の運用における利点（シミュレーションに時間がかからず時間が節約される）がもたらされるだけでなく、むしろサブモデルおよび特に結合方程式の安定性考察を通して、シミュレーション品質も予測可能になる。シミュレーションにより通例、実際の技術物理的プロセスに直接作用が及ぼされるので、本発明による方法はプロセス安全性にも大きく寄与する。

10

【0018】

次いで選択ステップにおいて、計算された安定性パラメータに依存して、全体回路から部分回路への目下の分解がシミュレーションの基礎となるか、が判定される。次いでこれに基づき、適切なものとして識別された全体回路の分解の選択が成功した後に、計算ユニットにおいて部分回路の部分状態空間表現を計算することによって、電気全体回路のシミュレーションを実施することができる。

【0019】

本発明による方法の1つの好ましい実施形態によれば、結合方程式系の直接数値解法の場合には、つまり方程式系を解くために直接数値法を使用することにより、安定性パラメータとして数値による品質パラメータが計算されるように構成されており、この場合、それらの数値による品質パラメータは、以下の量のうちの少なくとも1つを含む：条件、安定性、一致性、収束。これらは基本的に、直接数値解法の安定性、精度または速度を判定するための既知のパラメータである。

20

【0020】

結合方程式系の反復数値解法の場合には、安定性パラメータとして結合方程式系の固有値が特定されるように構成されている。特に、結合方程式系のスペクトル半径が安定性パラメータとして特定される、ように構成されている。

【0021】

本発明による方法のさらに別の実施形態によれば、少なくとも1つのむだ時間を結合方程式系へ挿入することにより、この結合方程式系を結合変数間の陰的数学関係から陽的数学関係へ移行させる、ように構成されている。その結果、目下の計算ステップについて直接得られる値を有する結合量のために、実際に条件方程式が生じる。たとえば時点kにおける結合変数の値の代わりに、時点k-1における結合変数の値を適用することなどによって、むだ時間を挿入するということを、「数学的な策略」としてだけでなく、実際の物理的背景を伴って、モデリング措置として捉えることもできる。つまり、サブシステムひいては部分状態空間表現が、それぞれ異なる計算ユニットにおいて計算される場合には、結合変数を伝達しなければならず、これによって常に時間がかかり、したがってこれはそのように表されるむだ時間に付随する事象である。

30

【0022】

本発明による方法の1つの発展形態の特徴によれば、結合変数が計算ステップkにおいて、以前の計算ステップ(k-1, k-2, ...)におけるこれらの結合変数の複数の以前の値の外挿によって計算される。つまりこのような外挿によって、時点kにおける結合変数の値の推定が、この状態変数の以前の値から計算される。計算によって判明したのは、このようにすれば、時点kにおける状態変数の値をこの状態変数のそれよりも古い1つの値によって単純に置き換えるよりも、著しく改善された計算結果が達成される、ということである。このことが当てはまるのは特に、むだ時間の挿入がシステム内でいかなる対応も有しておらず、本来は回避すべきである場合である。

40

【0023】

上述のケースにおいて、電気全体回路のシミュレーションのための本発明による方法の発展形態の特徴によれば、部分状態空間表現と、取り込まれたむだ時間により拡張された結

50

合方程式とから、合成された全体状態空間表現が形成され、安定性パラメータとして、合成された全体状態空間表現の固有値が求められる。

【 0 0 2 4 】

結合方程式に付加的なむだ時間を適用する本発明による方法の1つの有利な実施形態は、合成された全体状態空間表現の求められた固有値の評価に関する。この場合、分割されていない全体回路つまり分割されていないシステムの全体状態空間表現の固有値が、付加的に特定される。次いで、全体状態空間表現の固有値各々について、合成された全体状態空間表現の固有値に対する間隔が求められ、ただし概括安定性パラメータの計算のためには、最小固有値間隔（つまりは絶対値が最小の固有値差）だけが使用される。したがって、合成されていない全体状態空間表現の固有値各々を用いて、この方法が実施される。この場合、最小固有値間隔（つまり固有値差の絶対値）が総和される。このようにして得られた値は、分割されたシステムの固有値が分割されていないシステムからどの程度隔たったのか、を表す尺度である。分割されていない全体回路は当然ながら（数値的に）安定した解法を表す、ということをも前提とすれば、総和間隔が小さくなればなるほど、行われた分割の品質が安定性の点で良好になる。

10

【 0 0 2 5 】

電気全体回路のシミュレーション方法の格別有利な変形実施形態の特徴によれば、全体回路が複数の分割ステップにおいて、それぞれ異なる複数の部分回路バリエーションに分解される。それぞれ異なる部分回路バリエーション各々について、固有の評価ステップにおいて少なくとも1つの安定性パラメータが計算され、その結果、複数の安定性パラメータが得られる。次いで選択ステップにおいて、計算された複数の安定性パラメータに依存して、特に計算された複数の安定性パラメータの比較によって、全体回路の最も適した分解が選択される。

20

【 0 0 2 6 】

本発明による方法の1つの発展形態は、全体回路における有望な分割個所の探索という冒頭で述べた問題点に取り組むものである。本発明による方法のそのような趣旨の発展形態によれば、以下のように構成されている。すなわち、全体回路内で依存し合う回路素子を検出する検出ステップにおいて、全体回路の互いに直接依存し合う状態量つまりは線形依存性の回路素子が求められる。かかる依存性が生じるのはたとえば、コンデンサと電圧源だけである回路網が形成される場合、または電流源とインダクタンスだけが接続されたノードが形成される場合である。

30

【 0 0 2 7 】

次いで分割除外ステップにおいて、依存し合う回路素子間の回路分岐が、全体回路の可能な分割個所としては除外され、分割除外ステップにおいて全体回路の可能な分割個所としては除外された回路分岐が、後続の分割ステップにおいて排除される。このような措置によって、線形依存性の状態量の分割が回避または阻止されて、数学的な意味で状態量のリジッドな結合が存在する個所で、全体回路の分割が行われるようになる。

【 0 0 2 8 】

一方では、分割除外ステップにおいて求められた回路分岐をユーザに表示することができ、したがってユーザは、分割個所を手動で配置できる場合には、対応する回路分岐を避けることができる。当然ながら、コンピュータにより全体回路が全自動化されて分割される場合であっても、線形依存性の状態量間における分割を除外することができ、これはたとえば、全体回路のネットリスト内に分割禁止に関するそれ相応のメモを格納することによって行うことができる。

40

【 0 0 2 9 】

検出ステップに関する本発明による方法の1つの発展形態によれば、以下のように構成されている。すなわち、全体回路内で依存し合う回路素子を検出するために、依存し合うスイッチ群が求められ、つまり直接互いに作用を及ぼし合うスイッチが求められる。これをたとえば、1つのMOSFETと1つのダイオードとの直列接続とすることができる。MOSFETは外部から能動的にスイッチング可能であり、つまりMOSFETは強制的な

50

スイッチ状態を有するのに対し、ダイオードは、M O S F E Tのスイッチ状態と、それより結果としてもたらされるダイオードの接続負荷とに依存して、自身のスイッチ状態を設定する。直接関連する互いに依存し合うこのようなスイッチイベントも、互いに分割してはならない。

【 0 0 3 0 】

依存し合う回路素子の検出についてすでに言及したように、検出された依存し合うスイッチ群の素子をユーザに表示するようにして、本発明による方法のこのステップも、この方法のユーザを支援するかたちで実装することができ、ただしこの場合にはユーザ自身が、全体回路において可能性としてあり得る分割個所を定義する。しかし本発明による方法のこのステップを、全自動化して実施することもできる。

10

【 0 0 3 1 】

本発明による方法の1つの好ましい実施形態によれば、スイッチ設定の複数の組み合わせに対し安定性パラメータが計算される。冒頭で説明したように、スイッチ設定が変更されるたびに必然的に、数学的記述が変更されることになり、つまりは対応する回路の状態空間表現が変更されることになり、各行列ポジションは、スイッチポジションに依存して変更された値を有する。したがってスイッチ設定の複数の組み合わせに対し、複数の安定性パラメータが得られ、それらの安定性パラメータを全体的に評価することができる。この場合、総和において最良の安定特性を有する全体回路の分割を優先させることができる。好ましくは、現実においても発生する可能性があるスイッチ設定の組み合わせだけが考慮される。たとえば、電力変換器におけるスイッチは、まるっきり決められたやり方だけで決められたスイッチパターンに基づき操作されるので、理論的には全体として考えられるスイッチ設定のうち、そもそもごく限られたスイッチ設定の選択だけを考察すればよい。

20

【 0 0 3 2 】

最後に、本発明による方法のさらに別の実施形態の特徴によれば、分割ステップにおいて全体回路の分割すべき回路分岐の選択が、生じるサブシステムがコイルおよびコンデンサの形態のほぼ等しい個数エネルギー蓄積器を有するか否か、および/または生じるサブシステムがほぼ等しい個数のスイッチを有するか否か、に従って実施され、特にこの場合、エネルギー蓄積器および/またはスイッチおよび/または入力および/または出力の個数の等量性からの許容可能な逸脱に対して、制限が設定される。

【 0 0 3 3 】

詳細には、電気全体回路のシミュレーションのための本発明による方法を構成および発展させる様々な可能性が存在する。これについては、請求項1に従属する請求項ならびに好ましい実施例の説明を、図面と共に参照されたい。

30

【図面の簡単な説明】

【 0 0 3 4 】

【図1】複数の半導体スイッチ素子を備えた電気全体回路と、状態空間表現を得るためのそれらの半導体スイッチ素子の扱いとについて示す図である。

【図2】全体回路の状態空間記述および全体回路状態空間表現に基づく全体回路の計算について示す図である。

【図3】図1による全体回路から2つの部分回路への分割を、対応する部分状態空間表現および結合変数と共に示す図である。

40

【図4】H I LシミュレータをI / Oインタフェースおよび接続された制御装置と共に示す図である。

【図5】部分状態空間表現を、結合方程式系およびこの結合方程式系に基づく安定性パラメータの計算と共に示す図である。

【図6】分割ステップと評価ステップと選択ステップとを含み、選択されて結合された部分回路のシミュレーションが最後に行われるフローチャートを示す図である。

【図7】全体回路を種々の想定可能な分割個所と共に示す図である。

【図8】図6と類似しているが複数の安定性パラメータの特定を含むフローチャートを示す図である。

50

【図 9】安定性と状態分布とメモリ要求とについて、図 7 による種々の分割個所の評価を示す図である。

【図 10】結合変数の直達がない部分状態空間表現が生じる複数の分割個所を含む部分回路を示す図である。

【発明を実施するための形態】

【0035】

図 1 ~ 図 10 には、複数の回路素子 (R , L , C , D , T) を含む電気全体回路 2 のシミュレーションのためのコンピュータ実装方法 1 が、種々の重点と共に描かれている。

【0036】

図 1 a に例示された全体回路 2 には、左から右に向かって、整流器 (Rectifier)、伝送ライン (Transmission line)、降圧コンバータ (Buck converter)、およびオーム負荷 (Load) が含まれている。半導体スイッチは、ダイオード D_1 , D_2 および MOSFET トランジスタ T_1 である。図 1 b には、全体回路 2 を状態空間において定式化するのに適した表現への書き換えが示されている。この場合、半導体スイッチ D_1 , D_2 , T_1 は、コンダクタンス G , G_{D1} , G_{D2} , G_{T1} を有する電圧制御型電流源によって表される。コンダクタンス G は、半導体スイッチ D_1 , D_2 , T_1 のスイッチ状態に応じて変化する。状態空間表現において、半導体スイッチ D_1 , D_2 , T_1 のスイッチ状態に応じて、種々のコンダクタンス行列 G が結果として生じる。このとき全体回路 2 は、時間連続的な全体状態空間表現 4 で記述される (方程式 1) :

【数 1】

$$\dot{\mathbf{x}} = \mathbf{A}^{(\xi)} \mathbf{x} + \mathbf{B}^{(\xi)} \mathbf{u}, \quad \mathbf{y} = \mathbf{C}^{(\xi)} \mathbf{x} + \mathbf{D}^{(\xi)} \mathbf{u}$$

$$\mathbf{A}^{(\xi)} = \mathbf{A} + \mathbf{B} \mathbf{G}^{(\xi)} \mathbf{N} \mathbf{C}, \quad \mathbf{B}^{(\xi)} = \mathbf{B} + \mathbf{B} \mathbf{G}^{(\xi)} \mathbf{N} \mathbf{D}, \quad \mathbf{C}^{(\xi)} = \mathbf{N} \mathbf{C}, \quad \mathbf{D}^{(\xi)} = \mathbf{N} \mathbf{D}, \quad \mathbf{N} = (\mathbf{I} - \mathbf{D} \mathbf{G}^{(\xi)})^{-1}$$

【0037】

この表現において、 $\mathbf{A}$ はシステム行列、 $\mathbf{B}$ は入力行列、 $\mathbf{C}$ は出力行列、 $\mathbf{D}$ は、システム理論から知られているような直達行列である。ここで $\mathbf{I}$ は単位行列、 $\mathbf{G}$ はスイッチ状態に依存するコンダクタンス行列であり、ただし ξ は ξ 番目のスイッチ状態を表す。数値計算において一般的であるように、これらの関係を時間離散的な全体状態空間表現 4 として定式化することができる (方程式 2) :

【数 2】

$$\mathbf{x}_{k+1} = \Phi^{(\xi)} \mathbf{x}_k + \mathbf{H}^{(\xi)} \mathbf{u}_{L,k}$$

$$\mathbf{y}_k = \mathbf{C}_d^{(\xi)} \mathbf{x}_k + \mathbf{D}_d^{(\xi)} \mathbf{u}_{L,k}$$

【0038】

回路素子 R , L , C , D , T を含む全体回路 2 のこれらの数学的記述は、(半導体) スイッチ素子 D_1 , D_2 , T_1 の扱いと同様、基本的に従来技術から公知である。

【0039】

図 2 a には、全体回路 2 の全体状態空間表現 4 のブロック回路図が示されている。この図から、半導体スイッチに起因する全体状態空間表現 4 の非線形成分 (Nonlinear part) が、図 2 b で説明されているように、相応のスイッチングロジック (Logic) により捉えられることがわかる。次いで図 2 c には、全体回路 2 が全体状態空間表現 4 に基づきどのようにして数学的に解かれるのか、が示されている。最後に計算された状態変数 $\mathbf{x}_k$ および入力量 $\mathbf{u}_{L,k}$ に基づき、出力量 $\mathbf{y}_k$ が計算される (Calculation of the output values)。動作制御可能な半導体スイッチの動作制御 (Gates, switch-state determination) に基づき、全体回路 2 のスイッチ状態 ξ が結果として生じ、この場合、スイッチ状態 ξ の決定にあたり、定常的なスイッチ状態 ξ が見つけられるまで、1 回の中間反復が生じる可能性があり、または複数回の中間反復が生じる可能性もある。このことが生じるのは、特に受動的なスイッチが、つまりたとえば図 1 および図 2 に示されたダイオード D_1 , D

2 などのように、外部の制御端子を備えていないスイッチが、自身の出力量に依存する、つまり自身の端子電圧と自身の内部電流とに依存するスイッチ状態をとる、ということによる。したがって、本来の計算ステップ幅の中で、スイッチ状態 ξ が定常状態に維持されるまで、計算反復が数回、継続する可能性がある。最後に、状態量 x_{k+1} の新たな計算が実行される (Update of the state variables)。

【0040】

図3aには、理解を深めるために、図1aにおいてすでに示したような全体回路2がもう一度、示されている。垂直方向の破線によって分割ステップ100が示されており、このステップにおいて、回路分岐の分割により電気全体回路2が2つの部分回路5a, 5bに分解される。分割ステップ100の結果は、図3bに示されている。分割ステップ100において、これよりも遙かに多くの分割回路5を形成することができるが、このアプローチをわかりやすく説明するため、ここでは具体例を2つの部分回路5a, 5bに制限している。部分回路5a, 5b各々は、図3cに示されているように、部分状態空間表現6a, 6bによって数学的に記述される。部分状態空間表現6a, 6b(図3ではサブシステム1およびサブシステム2とも称する)は、ここでもやはり時間離散的である。部分回路5a, 5bは、分割箇所つまり分割された回路分岐のところで互いに無関係ではなく、互いに結合されているので、この関係は、結合方程式として結合変数 i_I, I_I, k および v_{II}, I, k に依存して記述される。部分回路5a, 5b各々は、結合された部分状態空間表現6a, 6bの数値解法により、計算ユニット3において計算される。

【0041】

図4には、典型的な周辺環境が描かれており、この周辺環境において、電気全体回路2もしくは部分回路5a, 5bのシミュレーション方法1が実施される。この実施例によれば方法1は、複数の計算ユニット3を有するシミュレータ7において実施される。単独の計算ユニット3だけしか用いなくても、この方法は同様に良好に適用される。シミュレータ7の計算ユニット3によって、結合変数を介して互いに結合されている部分状態空間表現6a, 6bが、数値的に計算ユニット3によって解かれる。シミュレータ7のI/Oインタフェース8を介して、計算された量の一部が、制御装置9の形態の技術物理的プロセスにおいて出力される。これとは逆に、制御装置インタフェース10を介して出力される制御装置9のリアクション量も、シミュレータ7によりそのI/Oインタフェース8を介して読み込まれ、やはりシミュレータ7内の計算の基礎となる。したがってシミュレータ7の複数の計算ユニット3における全体回路2もしくは部分回路5a, 5bの計算は、制御装置9の形態の技術物理的プロセスに直接的な作用を及ぼす。図示された適用事例はHILシミュレーションであり、この場合、検査すべき装置(device under test)はここでは制御装置9である。全体回路2もしくは部分回路5a, 5bの計算は、複数の計算ユニット3においてリアルタイムに行われる。なぜならば、技術物理的プロセスは当然ながらやはり「リアルタイム」で動作するからである。したがってここで保証されなければならないのは、全体回路2もしくは部分回路5a, 5bを既存のハードウェアリソースによってリアルタイムに計算できる、ということである。

【0042】

冒頭で述べたように、上述の課題を解決するための公知の手法は、全体回路2から複数の部分回路5a, 5bへの分割である。このような分割によって、複雑さ(考えられるスイッチングの組み合わせ)が低減されるので、比較的大きい回路であってもリアルタイム計算が可能になる。ここで問題となるのは、1つの全体回路2から複数の部分回路5a, 5bへのどのような分割100であっても同じように適切というわけではない、ということであり、たとえばその理由は、数値計算ステップ幅などの所与の境界条件のもとでは、数値的に安定した、または十分に高速なシミュレーションが可能ではないからである。冒頭で述べたように、従来技術において一般的であるのは、複数の部分回路5a, 5bの計算の安定性を求めるために、シミュレーションを実際実施して安定性に関して経験値が得られるように、該当する部分回路5a, 5bもしくは対応する部分状態空間表現6a, 6bを、1つまたは複数の計算ユニット3において実行することである。ただしこの経験値

は、疑わしいケースでは信頼性がなく、その理由は、安定性を表す情報は、たとえばかなり長いシミュレーションを行って初めて判明するからであり、または実施されたシミュレーションが、考えられるすべてのスイッチングの組み合わせをカバーしていないからである。

【 0 0 4 3 】

図 5 以降の図面には、この問題にどのように対処するのかが示されている。最初に図 5 の上方の領域には、図 2 c に示したような全体状態空間表現 4 の扱いに基本的に対応する部分状態空間表現 6 a , 6 b の扱いが示されている。いくらか詳細に定式化すると、部分状態空間表現 6 a , 6 b は以下のとおり、部分回路 I , 5 a については (方程式 3)

【 数 3 】

$$\mathbf{x}_{I,k+1} = \Phi_I^{(\alpha)} \mathbf{x}_{I,k} + \begin{bmatrix} \mathbf{H}_{I,u}^{(\alpha)} & \mathbf{H}_{I,MS}^{(\alpha)} \end{bmatrix} \begin{bmatrix} \mathbf{u}_{I,int,k} \\ \mathbf{u}_{I,MS,k} \end{bmatrix}, \quad \begin{bmatrix} \mathbf{y}_{I,m,k} \\ \mathbf{y}_{I,MS,k} \end{bmatrix} = \begin{bmatrix} \mathbf{C}_{dl,m}^{(\alpha)} \\ \mathbf{C}_{dl,MS}^{(\alpha)} \end{bmatrix} \mathbf{x}_{I,k} + \begin{bmatrix} \mathbf{D}_{dl,m,u}^{(\alpha)} & \mathbf{D}_{dl,m,MS}^{(\alpha)} \\ \mathbf{D}_{dl,MS,u}^{(\alpha)} & \mathbf{D}_{dl,MS,MS}^{(\alpha)} \end{bmatrix} \begin{bmatrix} \mathbf{u}_{I,int,k} \\ \mathbf{u}_{I,MS,k} \end{bmatrix}$$

10

であり、部分回路 I I , 5 b については (方程式 4)

【 数 4 】

$$\mathbf{x}_{II,k+1} = \Phi_{II}^{(\beta)} \mathbf{x}_{II,k} + \begin{bmatrix} \mathbf{H}_{II,u}^{(\beta)} & \mathbf{H}_{II,MS}^{(\beta)} \end{bmatrix} \begin{bmatrix} \mathbf{u}_{II,int,k} \\ \mathbf{u}_{II,MS,k} \end{bmatrix}, \quad \begin{bmatrix} \mathbf{y}_{II,m,k} \\ \mathbf{y}_{II,MS,k} \end{bmatrix} = \begin{bmatrix} \mathbf{C}_{dl,m}^{(\beta)} \\ \mathbf{C}_{dl,MS}^{(\beta)} \end{bmatrix} \mathbf{x}_{II,k} + \begin{bmatrix} \mathbf{D}_{dl,m,u}^{(\beta)} & \mathbf{D}_{dl,m,MS}^{(\beta)} \\ \mathbf{D}_{dl,MS,u}^{(\beta)} & \mathbf{D}_{dl,MS,MS}^{(\beta)} \end{bmatrix} \begin{bmatrix} \mathbf{u}_{II,int,k} \\ \mathbf{u}_{II,MS,k} \end{bmatrix}$$

である。

20

【 0 0 4 4 】

ここで指標 I は、第 1 の部分回路 5 a を表し、指標 I I は部分回路 5 b を表す。部分回路 5 a , 5 b もしくはそれらの部分状態空間表現 6 a , 6 b の入力は、任意の入力 $\mathbf{u}_{I,int,k}$; $\mathbf{u}_{II,int,k}$ (一般的にはこれらは全体回路 2 の分割に依存しない部分回路内のソース) であり、または分割個所と関連した入力 $\mathbf{u}_{I,MS,k}$; $\mathbf{u}_{II,MS,k}$ である。同様に出力ベクトルが、全体回路 2 の分割と関連していない任意の出力 $\mathbf{y}_{I,m,k}$; $\mathbf{y}_{II,m,k}$ と、分割と関連している出力 $\mathbf{y}_{I,MS,k}$; $\mathbf{y}_{II,MS,k}$ と、に分割される。上の指標 α および β は、部分回路 5 a , 5 b 内のスイッチ状態を表す。

【 0 0 4 5 】

方程式 3 および 4 における表現をもとにして、これらの方程式系が全体回路 2 の分割個所において、入力および出力を介してどのように互いに結合されているのかもわかる。なぜならば (方程式 5) :

【 数 5 】

$$\mathbf{u}_{II,MS,k} = \mathbf{y}_{I,MS,k} \quad \text{かつ} \quad \mathbf{u}_{I,MS,k} = \mathbf{y}_{II,MS,k}$$

30

が成り立つからである。

【 0 0 4 6 】

結合量を介した両方の部分回路 5 a , 5 b の結合について示された関係 (方程式 5) により、次いで部分回路 5 a , 5 b の方程式による記述が、以下の部分状態空間表現 6 a , 6 b によって得られ、つまり部分回路 5 a については (方程式 6)

40

【 数 6 】

$$\mathbf{x}_{I,k+1} = \Phi_I^{(\alpha)} \mathbf{x}_{I,k} + \mathbf{H}_{I,u}^{(\alpha)} \mathbf{u}_{I,int,k} + \mathbf{H}_{I,i,MS}^{(\alpha)} \mathbf{u}_{I,MS,k}, \quad \mathbf{y}_{I,m,k} = \mathbf{C}_{dl,m}^{(\alpha)} \mathbf{x}_{I,k} + \mathbf{D}_{dl,m,u}^{(\alpha)} \mathbf{u}_{I,int,k} + \mathbf{D}_{dl,m,MS}^{(\alpha)} \mathbf{u}_{I,MS,k}$$

$$\mathbf{y}_{I,MS,k} = \mathbf{u}_{II,MS,k} = \mathbf{C}_{dl,MS}^{(\alpha)} \mathbf{x}_{I,k} + \mathbf{D}_{dl,MS,u}^{(\alpha)} \mathbf{u}_{I,int,k} + \mathbf{D}_{dl,MS,MS}^{(\alpha)} \mathbf{u}_{I,MS,k}$$

が、部分回路 5 b については (方程式 7)

【 数 7 】

50

$$\begin{aligned} \mathbf{x}_{\Pi,k+1} &= \Phi_{\Pi}^{(\beta)} \mathbf{x}_{\Pi,k} + \mathbf{H}_{\Pi,u}^{(\beta)} \mathbf{u}_{\Pi,int,k} + \mathbf{H}_{\Pi,MS}^{(\beta)} \mathbf{u}_{\Pi,MS,k}, \quad \mathbf{y}_{\Pi,m,k} = \mathbf{C}_{dII,m}^{(\beta)} \mathbf{x}_{\Pi,k} + \mathbf{D}_{dII,m,u}^{(\beta)} \mathbf{u}_{\Pi,int,k} + \mathbf{D}_{dII,m,MS}^{(\beta)} \mathbf{u}_{\Pi,MS,k} \\ \mathbf{y}_{\Pi,MS,k} &= \mathbf{u}_{I,MS,k} = \mathbf{C}_{dII,MS}^{(\beta)} \mathbf{x}_{\Pi,k} + \mathbf{D}_{dII,MS,u}^{(\beta)} \mathbf{u}_{\Pi,int,k} + \mathbf{D}_{dII,MS,MS}^{(\beta)} \mathbf{u}_{\Pi,MS,k} \end{aligned}$$

が得られる。

【 0 0 4 7 】

ここで方程式 6 および方程式 7 における出力量に関する関係から、結合方程式系 1 1 が導出される（方程式 8、図 5）：

【数 8】

$$\begin{bmatrix} \mathbf{u}_{I,MS,k} \\ \mathbf{u}_{\Pi,MS,k} \end{bmatrix} = \begin{bmatrix} \mathbf{w}_{\Pi,k} \\ \mathbf{w}_{I,k} \end{bmatrix} + \begin{bmatrix} \mathbf{0} & \mathbf{D}_{dII,MS,MS}^{(\beta)} \\ \mathbf{D}_{dI,MS,MS}^{(\alpha)} & \mathbf{0} \end{bmatrix} \begin{bmatrix} \mathbf{u}_{I,MS,k} \\ \mathbf{u}_{\Pi,MS,k} \end{bmatrix} \quad 10$$

$$\mathbf{w}_{I,k} = \mathbf{C}_{dI,MS}^{(\alpha)} \mathbf{x}_{I,k} + \mathbf{D}_{dI,MS,u}^{(\alpha)} \mathbf{u}_{I,int,k} \quad \text{かつ} \quad \mathbf{w}_{\Pi,k} = \mathbf{C}_{dII,MS}^{(\beta)} \mathbf{x}_{\Pi,k} + \mathbf{D}_{dII,MS,u}^{(\beta)} \mathbf{u}_{\Pi,int,k}$$

【 0 0 4 8 】

結合方程式系 1 1 は、部分回路 5 a , 5 b 間の計算された結合変数の交換を表している。

【 0 0 4 9 】

次いで結合方程式系 1 1 に基づき、評価ステップ 1 1 0 において安定性パラメータ S が計算され、これによれば理論的考察に基づき、結合された部分状態空間表現 6 a , 6 b の計算の安定性について、根拠のある判定が可能となる。つまり部分状態空間表現 6 a , 6 b のシミュレーションを実施する必要がなく、安定性パラメータ S は結合方程式系 1 1 をベースに、システム理論的および / または数値的な安定性判定基準に基づいている。 20

【 0 0 5 0 】

図 6 には、これまでの方法の流れが、および以降の方法の流れも、1つの図面に描かれている。出発点は、電気全体回路 2 およびその全体状態空間表現 4 である。分割ステップ 1 0 0 において、全体回路 2 から複数の部分回路 5 への分割が行われ、これらの部分回路 5 は、部分状態空間表現 6 によって数学的に記述される。最初に、部分状態空間表現 6 の結合を表す結合方程式系 1 1 が定式化される。次いで、これに続く評価ステップ 1 1 0 において、結合方程式系 1 1 に基づき少なくとも 1 つの安定性パラメータ S が計算され、これはたとえば固有値、（直接数値解法のときの）条件数の計算、といった形態である。 30

【 0 0 5 1 】

次いで選択ステップ 1 2 0 において、計算された安定性パラメータ S に依存して、全体回路 2 から部分回路 5 への目下の分解がシミュレーションの基礎となるか否か、が判定される。つまりこの選択ステップ 1 2 0 において、安定性パラメータ S 自体が評価され、その際、基本的に不安定な解は、分割されていないシステムが安定していたかぎりには、以降のシミュレーションの基礎とすることはできない。ただたとえば、分割によってたしかに基本的には安定した結果に至ったが、計算が十分な速さでは収束しない、ということが判明したならば、全体回路の安定した分割を選択ステップ 1 2 0 において却下することもできる。ある分割が不適切であるとみなされた場合には、全体回路 2 に基づき全体回路 2 の別の分割を試して評価する通常のアプローチが行われ、このことは図 6 では、評価 e v a l (S) 後の選択ステップ 1 2 0 における「不良」分岐によって表されている。 40

【 0 0 5 2 】

安定性パラメータ S が選択ステップ 1 2 0 における評価を充足しているならば、該当する分割が、計算ユニット 3 における以降のシミュレーションの基礎とされる（ s i m (5 , 6) ）。

【 0 0 5 3 】

安定性パラメータ S の計算を、それぞれ異なるように行うことができる。たとえば L U 分解を用いたガウス法の適用などによる、結合方程式系 1 1 の直接数値解法の場合には、安定性パラメータ S として、結合方程式系 1 1 の条件数 κ が計算される。これにより、結合 50

方程式系 11 (方程式 8) から結果として得られた方程式 (方程式 9) が解かれる :

【数 9】

$$\begin{bmatrix} \mathbf{I} & -\mathbf{D}_{\text{dl,MS,MS}}^{(\beta)} \\ -\mathbf{D}_{\text{dl,MS,MS}}^{(\alpha)} & \mathbf{I} \end{bmatrix} \begin{bmatrix} \mathbf{u}_{\text{I,MS},k} \\ \mathbf{u}_{\text{II,MS},k} \end{bmatrix} = \begin{bmatrix} \mathbf{w}_{\text{II},k} \\ \mathbf{w}_{\text{I},k} \end{bmatrix}$$

条件数 κ は、同様に収束速度つまりは計算の安定性を表し、さらに計算の精度も表す。

【0054】

直接数値解法を使用する場合に欠点となるのは、大規模に除算を実施しなければならないという点であり、このような除算は F P G A (Field Programmable Gate Array) において極端に時間とリソースを費やす。よって、F P G A ベースでシミュレーションを実施するならば、結合方程式系 11 を処理するために、たとえば不動点反復などにより、除算を用いずに反復数値解法を使用する方が適している。この目的で、結合方程式系 11 は最初に、不動点方程式として定式化され、つまり反復規則である $\mathbf{x} = \mathbf{f}(\mathbf{x})$ の形式にされる (方程式 10) :

【数 10】

$$\begin{bmatrix} \mathbf{u}_{\text{I,MS},k,p+1} \\ \mathbf{u}_{\text{II,MS},k,p+1} \end{bmatrix} = \begin{bmatrix} \mathbf{w}_{\text{II},k} \\ \mathbf{w}_{\text{I},k} \end{bmatrix} + \begin{bmatrix} \mathbf{0} & \mathbf{D}_{\text{dl,MS,MS}}^{(\beta)} \\ \mathbf{D}_{\text{dl,MS,MS}}^{(\alpha)} & \mathbf{0} \end{bmatrix} \begin{bmatrix} \mathbf{u}_{\text{I,MS},k,p} \\ \mathbf{u}_{\text{II,MS},k,p} \end{bmatrix}, \quad \begin{bmatrix} \mathbf{u}_{\text{I,MS},k,0} \\ \mathbf{u}_{\text{II,MS},k,0} \end{bmatrix} = \begin{bmatrix} \mathbf{u}_{\text{I,MS},k-1} \\ \mathbf{u}_{\text{II,MS},k-1} \end{bmatrix}$$

方程式 10 中、 p は反復ステップを表す。安定性および不動点反復の収束速度を判定するために、スペクトル半径 ρ の特定が安定性パラメータ S として適当である (方程式 11) :

【数 11】

$$\rho = \max\{\text{eig}(\mathbf{J})\}, \quad \mathbf{J} = \begin{bmatrix} \mathbf{0} & \mathbf{D}_{\text{dl,MS,MS}}^{(\beta)} \\ \mathbf{D}_{\text{dl,MS,MS}}^{(\alpha)} & \mathbf{0} \end{bmatrix}$$

【0055】

結合方程式 11 から結果として得られる行列 $\mathbf{J}$ の固有値に対し、別の適切な評価を行うこともできる。

【0056】

方法 1 の他の態様によれば、陰的結合を回避する目的で、結合方程式系 11 の結合方程式に、付加的なむだ時間を取り込まれる。この場合、結合方程式系 11 に基づき、方程式 8 から以下の方程式 12 となる :

【数 12】

$$\begin{bmatrix} \mathbf{u}_{\text{I,MS},k} \\ \mathbf{u}_{\text{II,MS},k} \end{bmatrix} = \begin{bmatrix} \mathbf{w}_{\text{II},k} \\ \mathbf{w}_{\text{I},k} \end{bmatrix} + \begin{bmatrix} \mathbf{0} & \mathbf{D}_{\text{dl,MS,MS}}^{(\beta)} \\ \mathbf{D}_{\text{dl,MS,MS}}^{(\alpha)} & \mathbf{0} \end{bmatrix} \begin{bmatrix} \mathbf{u}_{\text{I,MS},k-1} \\ \mathbf{u}_{\text{II,MS},k-1} \end{bmatrix}$$

【0057】

方程式 8 の右辺において、時点 k における結合変数 $\mathbf{u}_{\text{I,MS},k}$ 、 $\mathbf{u}_{\text{II,MS},k}$ が、時点 $k-1$ における結合変数つまり $\mathbf{u}_{\text{I,MS},k-1}$ および $\mathbf{u}_{\text{II,MS},k-1}$ と置き換えられる。したがってこれにより生じる方程式 12 は、時点 k における結合変数について単純な条件方程式となる。なぜならば、時点 $k-1$ における結合変数はなにしろ既知であり、つまりは煩雑な陰の数値解法が省かれるからである。ここでは分割個所に、つまり分割ステップ 100 において分割された全体回路 2 の回路分岐に、むだ時間が設けられる。分割個所において、結合変数が 1 つの計算ステップだけ遅延させられ、このことは状態空間表現の時間離散的な定式化において、簡単に実現可能である。一般的な説明個所で述べたように、この措置に実際の物理的な対応をもたせることもでき、つまりこれはたとえば、ある計算ユニットから別の計算ユニットへの結合変数の伝送時間である。この場

合、たとえば以下が成り立つ（方程式 1 3、方程式 5 の定式化と比較されたい）：

【数 1 3】

$$u_{II,MS,k} = y_{I,MS,k-1} \quad \text{かつ} \quad u_{I,MS,k} = y_{II,MS,k-1}$$

【0058】

陰的数学的關係から陽的数学的關係へ結合方程式系 1 1 を移行することの利点をそのまま維持したいのであれば、ただし、時点 k における $u_{I,MS,k}$ 、 $u_{II,MS,k}$ を時点 $k-1$ における $u_{I,MS,k-1}$ および $u_{II,MS,k-1}$ によって単純に置き換えたときに、付加的なむだ時間の作用を阻止したいまたは少なくとも弱めたいのであれば、 $u_{I,MS,k}$ 、 $u_{II,MS,k}$ が結合変数の過去の値に基づき妥当な推定値によって置き換えられる。1つの態様によれば、以下のように構成されている。すなわち、結合変数が計算ステップ k において、以前の計算ステップ（ $k-1$ 、 $k-2$ 、...）におけるこれらの結合変数の複数の以前の値の外挿によって計算される。最も簡単なケースであれば、この外挿は、時点 $k-1$ および $k-2$ における結合変数の以前の 2つの値の直線的な延長である。この方法の 1つの発展形態によれば、電気全体回路においてスイッチイベントが発生したときには、上述の外挿が中断される。なぜならばこの場合には、電流および電圧が著しく急速に変化する可能性があるからである。このとき、結合量の（直線的な）延長は、結合量の実際の推移とは大きく隔たる可能性があるので、このケースでは、1つまたはいくつかの僅かな計算ステップの間は、再び陰的結合方程式系が陰的数値法によって計算される。

10

20

【0059】

自明のとおり、この措置によって付加的な状態方程式が生じるので、結果として部分状態空間表現 6 a、6 b の拡張された定式化が生じ、つまり第 1 の部分回路 5 a については方程式 1 4

【数 1 4】

$$\begin{bmatrix} x_{I,k+1} \\ y_{I,MS,k} \end{bmatrix} = \begin{bmatrix} \Phi_I^{(\alpha)} & 0 \\ C_{dl,MS}^{(\alpha)} & 0 \end{bmatrix} \begin{bmatrix} x_{I,k} \\ y_{I,MS,k-1} \end{bmatrix} + \begin{bmatrix} H_{I,u}^{(\alpha)} \\ D_{dl,MS,u}^{(\alpha)} \end{bmatrix} u_{I,int,k} + \begin{bmatrix} H_{I,MS}^{(\alpha)} \\ D_{dl,MS,MS}^{(\alpha)} \end{bmatrix} u_{I,MS,k} \quad ,$$

$$\begin{bmatrix} y_{I,m,k} \\ y_{I,MS,k-1} \end{bmatrix} = \begin{bmatrix} C_{dl,m}^{(\alpha)} & 0 \\ 0 & I \end{bmatrix} \begin{bmatrix} x_{I,k} \\ y_{I,MS,k-1} \end{bmatrix} + \begin{bmatrix} D_{dl,m,u}^{(\alpha)} \\ 0 \end{bmatrix} u_{I,int,k} + \begin{bmatrix} D_{dl,m,MS}^{(\alpha)} \\ 0 \end{bmatrix} u_{I,MS,k}$$

30

が、さらに第 2 の部分回路 5 b については方程式 1 5

【数 1 5】

$$\begin{bmatrix} x_{II,k+1} \\ y_{II,MS,k} \end{bmatrix} = \begin{bmatrix} \Phi_{II}^{(\beta)} & 0 \\ C_{dII,MS}^{(\beta)} & 0 \end{bmatrix} \begin{bmatrix} x_{II,k} \\ y_{II,MS,k-1} \end{bmatrix} + \begin{bmatrix} H_{II,u}^{(\beta)} \\ D_{dII,MS,u}^{(\beta)} \end{bmatrix} u_{II,int,k} + \begin{bmatrix} H_{II,MS}^{(\beta)} \\ D_{dII,MS,MS}^{(\beta)} \end{bmatrix} u_{II,MS,k} \quad ,$$

$$\begin{bmatrix} y_{II,m,k} \\ y_{II,MS,k-1} \end{bmatrix} = \begin{bmatrix} C_{dII,m}^{(\beta)} & 0 \\ 0 & I \end{bmatrix} \begin{bmatrix} x_{II,k} \\ y_{II,MS,k-1} \end{bmatrix} + \begin{bmatrix} D_{dII,m,u}^{(\beta)} \\ 0 \end{bmatrix} u_{II,int,k} + \begin{bmatrix} D_{dII,m,MS}^{(\beta)} \\ 0 \end{bmatrix} u_{II,MS,k}$$

40

が生じる。

【0060】

部分状態空間表現 6 a、6 b（方程式 1 4 および 1 5）と、取り込まれたむだ時間により拡張された結合方程式系 1 1 の結合方程式とから、合成された全体状態空間表現（合成されていない全体状態空間表現 4 と混同しないようにされたい）が形成され、合成された全体状態空間表現の固有値が安定性パラメータ S として求められる。この場合、合成された全体状態空間表現は以下ようになる（方程式 1 6）：

【数 1 6】

50

$$\begin{bmatrix} \mathbf{x}_{I,k+1} \\ \mathbf{x}_{II,k+1} \\ \mathbf{y}_{I,MS,k} \\ \mathbf{y}_{II,MS,k} \end{bmatrix} = \underbrace{\begin{bmatrix} \Phi_I^{(\alpha)} & \mathbf{0} & \mathbf{0} & \mathbf{H}_{I,MS}^{(\alpha)} \\ \mathbf{0} & \Phi_{II}^{(\beta)} & \mathbf{H}_{II,MS}^{(\beta)} & \mathbf{0} \\ \mathbf{C}_{dl,MS}^{(\alpha)} & \mathbf{0} & \mathbf{0} & \mathbf{D}_{dl,MS,MS}^{(\alpha)} \\ \mathbf{0} & \mathbf{C}_{dII,MS}^{(\beta)} & \mathbf{D}_{dII,MS,MS}^{(\beta)} & \mathbf{0} \end{bmatrix}}_{\Phi_G} \begin{bmatrix} \mathbf{x}_{I,k} \\ \mathbf{x}_{II,k} \\ \mathbf{y}_{I,MS,k-1} \\ \mathbf{y}_{II,MS,k-1} \end{bmatrix} + \underbrace{\begin{bmatrix} \mathbf{H}_{I,u}^{(\alpha)} & \mathbf{0} \\ \mathbf{0} & \mathbf{H}_{II,u}^{(\beta)} \\ \mathbf{D}_{dl,MS,u}^{(\alpha)} & \mathbf{0} \\ \mathbf{0} & \mathbf{D}_{dII,MS,u}^{(\beta)} \end{bmatrix}}_{\mathbf{H}_G} \begin{bmatrix} \mathbf{u}_{I,int,k} \\ \mathbf{u}_{II,int,k} \end{bmatrix}$$

【 0 0 6 1 】

合成された全体状態空間表現の求められた固有値自体を、安定性パラメータ S として用いることができる。方法 1 の特別な態様によれば、以下のように構成されている。すなわち、分割されていない全体回路 2 の合成されていない全体状態空間表現 4 の固有値が付加的に求められ、合成された全体状態空間表現の固有値と、合成されていない全体状態空間表現 4 の固有値と、の間の最小固有値差の総和間隔量 ε が、概括安定性パラメータ S として計算される（方程式 17）：

【 数 1 7 】

$$\varepsilon = \sum_{\alpha, \beta} \sum_{j=1}^m \min_i \{ |\tilde{\lambda}_j - \bar{\lambda}_i| \}, \quad \bar{\lambda}_i = \begin{cases} \lambda_i & 0 < i \leq n \\ 0 & , n < i \leq m \end{cases}$$

【 0 0 6 2 】

図 7 には、全体回路 2 を複数の分割ステップ 1 0 0 において、2 つの部分回路から成るそれぞれ異なる複数の部分回路バリエーションに分解することが示されている。図 8 に示されている方法の手順は、これに基づくものである。別の分割ステップ 1 0 0 に基づくそれぞれ異なる部分回路バリエーション各々について、評価ステップ 1 1 0 において少なくとも 1 つの安定性パラメータ S_i が計算され、その結果、複数の安定性パラメータ S_i , S_1 , S_2 , S_n が得られる。選択ステップ 1 2 0 において、計算された複数の安定性パラメータ S_i に依存して、ここでは計算された複数の安定性パラメータ S_i の比較によって、最良の安定性パラメータ S_{opt} が求められ、これによって全体回路 2 の最も適した分解が選択され、このようにすることで、最も適した部分回路 5_{opt} および最も適した部分状態空間表現 6_{opt} も既知となる。次いでこれらに基づき、シミュレーションが実施される（sim(5_{opt} , 6_{opt}) ）。

【 0 0 6 3 】

図 7 にさらに示されているように、全体回路 2 内で依存し合う回路素子を検出する検出ステップ 1 3 0 において、全体回路 2 の互いに直接依存し合う状態量つまりは線形依存性の回路素子が求められる。図示されている全体回路 2 の場合、並列接続されているコンデンサ C_1 および C_2 は互いに依存し合っており、もしくは共通の端子電圧を有する。このケースでは、分割除外ステップ 1 4 0（図 8 参照）において、依存し合う回路素子 C_1 , C_2 間の回路分岐が全体回路 2 の可能な分割の個所としては除外され、この場合、分割除外ステップ 1 4 0 において全体回路 2 の可能な分割の個所としては除外された回路分岐が、後続の分割ステップ 1 0 0 において排除される。

【 0 0 6 4 】

これに関連して図 7 にさらに示されているように、全体回路 2 内で依存し合う回路素子を検出する検出ステップ 1 3 0 において、依存し合うスイッチ群が求められ、つまり直接互いに作用を及ぼし合うスイッチ D , T が求められる。図示されている回路例であれば、これは MOSFET T_1 およびダイオード D_2 である。次いで、これに続く分割除外ステップ 1 4 0 において、全体回路 2 の可能な分割の個所として、上述のように依存し合うスイッチ群の依存し合うスイッチ間の回路分岐は除外される。

【 0 0 6 5 】

図 9 には、図 7 に示した全体回路 2 の種々の分割の評価について示されている。5 つの異なるグラフ 9 a) ~ 9 e) の横軸には分割個所が記載されており、ここで図 9 における番号付けは図 7 における分割個所の番号付けに対応する。最初に気がつくのは、分割除外ス

10

20

30

40

50

テップ 140 において除外された分割箇所 2 および 7 は、図 9 による評価にはそもそも記載されていない、ということであり、それというのも、これらの箇所では全体回路 2 の分割に至らなかったからである。

【0066】

図 9 a) ~ 図 9 c) には、すでに説明した種々の安定性パラメータ S に基づく評価が示されており、つまり合成された全体状態空間表現の固有値と合成されていない全体状態空間表現の固有値との間の最小固有値差の総和間隔量 ε (付加的なむだ時間を追加した場合、FPGA に適しており、最小の総和間隔が最良) と、スペクトル半径 ρ (不動点反復、FPGA に適しており、1 よりも小さい値のときに安定性) と、条件数 κ (除算を伴う直接数値解法、1 以上の値、良好に条件設定された行列のときに小さい値) と、に基づく評価が示されている。さらに図 9 d) には、複数の部分回路への状態変数の配分が示されており、図 9 e) には、部分回路ごとのメモリ消費が示されている。

10

【0067】

この評価から、分割 1 は安定性の理由から、および条件設定が悪いことから、まったく適していない、ということを読み取ることができる。分割 3 および 4 は、すべての方法について同様の卓越した安定性を有している。これらについては、むだ時間の変化の計算が簡単なことから優先される。分割 5 は、直接的な方法を使用したときのみ推奨され、これと同時に、状態変数の配分およびメモリ消費がバランスよく割り当てられている。分割 6 は、たしかに状態変数およびメモリ消費がバランスよく割り当てられているが、直接的な方法についてのみ安定性が生じており、また、この場合も条件設定は中庸であるにすぎない。分割 8, 9 および 10 は、たしかに安定はしているけれども、すべてのスイッチは左側の部分回路内にまとまっており、このことによって不所望なメモリ消費が引き起こされ、したがって望ましいものではない。

20

【0068】

以下では、さらに別のアプローチについて説明する。このアプローチによれば、全体回路 2 を、もしくは結合方程式系 11 により結合された部分状態空間表現 6 a, 6 b を計算するための手間が軽減される。概略的にいうとこのアプローチは、全体回路 2 は第一に、発生する結合量の直達がなく、もしくは分割によって発生しないような個所で分割される、という考察に基づいている。数学的に連続的なケースであれば、このことは、部分回路 5 a, 5 b の直達行列 D がゼロであり、もしくは D 行列の要素がゼロになる、ということの意味する。次いで、部分回路 5 a, 5 b の状態空間表現が、結合量を伴わない内的部分と、入力量として結合量を伴う結合部分と、に分割される。この場合、内的部分は、内部状態量と場合によっては外部入力量とだけを有し、ただし外部入力量は結合量とは無関係である。次いでこの結合部分が、陽的数値法によって離散化される。その理由は、この場合にのみ、離散的な部分状態空間表現 6 a, 6 b の離散的な直達行列 D_d もしくは D_d 行列の要素もゼロのまま維持される、ということが保証されるからである。内的部分は、陰的数値法により離散化されて計算される。

30

【0069】

分割ステップ 100 において、全体回路 2 の分割箇所として、陽的数学形態で連続的な結合方程式系を生じさせる、つまり部分回路 5 a, 5 b の結合変数間において直達が存在しない、というような回路分岐が選択される。このような状態となるのは、部分回路 5 a, 5 b の結合変数が、個々の部分回路 5 a, 5 b のジャンプ不可能な状態量の上に依存している場合であり、つまりたとえばコイル内の電流および / またはコンデンサにおける電圧の上に依存している場合である。このことは、具体例として図 10 に示されている。図 10 a および図 10 b に示されている部分回路 5 a および 5 b への分割によって、直達のない簡単にされた所望の関係が得られる。雲の部分が表すのは、任意の残りの回路である。これら両方のケースにおいて、コンデンサ C_i における電圧と、コイル L_i を流れる電流と、が状態量であり、したがって時間連続的な状態空間記述において、直達行列はゼロであり、陽的方法で離散化した場合に、これらの特性は、すでに述べたように時間離散的な記述においてもそのまま維持される。

40

50

【 0 0 7 0 】

以下に示すのは、部分回路 5 a , 5 b の内部状態量を有する部分状態空間表現を、陽的数値法と陰的数値法との組み合わせによって解くことである。

【 0 0 7 1 】

時間連続的なケースであれば、ここでは指標 I によって表された部分回路 5 a , 5 b の状態空間記述は、以下のとおりである（方程式 1 8 ）：

【数 1 8 】

$$\begin{aligned}\dot{\mathbf{x}}_I &= \mathbf{A}_I^{(\alpha)} \mathbf{x}_I + \begin{bmatrix} \mathbf{B}_{I,u}^{(\alpha)} & \mathbf{B}_{I,MS}^{(\alpha)} \end{bmatrix} \begin{bmatrix} \mathbf{u}_{I,int} \\ \mathbf{u}_{I,MS} \end{bmatrix} \\ &= \mathbf{A}_I^{(\alpha)} \mathbf{x}_I + \mathbf{B}_{I,u}^{(\alpha)} \mathbf{u}_{I,int} + \mathbf{B}_{I,MS}^{(\alpha)} \mathbf{u}_{I,MS}\end{aligned}\quad 10$$

【 0 0 7 2 】

最初の 2 つの項

【数 1 9 】

$$\mathbf{A}_I^{(\alpha)} \mathbf{x}_I + \mathbf{B}_{I,u}^{(\alpha)} \mathbf{u}_{I,int}$$

は、結合量のない部分状態空間表現の内的部分であり、残りの項

【数 2 0 】

$$\mathbf{B}_{I,MS}^{(\alpha)} \mathbf{u}_{I,MS}$$

20

は、回路分割に起因する結合量を入力量として有する部分状態空間表現の結合部分である（指標 MS は "model splitting" 「モデル分割」を表す）、したがって、

【数 2 1 】

$$\dot{\mathbf{x}}_I = \underbrace{\mathbf{A}_I^{(\alpha)} \mathbf{x}_I + \mathbf{B}_{I,u}^{(\alpha)} \mathbf{u}_{I,int}}_{\dot{\mathbf{x}}_{I,int}} + \underbrace{\mathbf{B}_{I,MS}^{(\alpha)} \mathbf{u}_{I,MS}}_{\dot{\mathbf{x}}_{I,MS}}$$

となる。

【 0 0 7 3 】

30

ここで、時間連続的な部分状態空間表現の内的部分と結合部分とについて、それぞれ異なる離散化方法が用いられ、つまり内的部分については陰的離散化方法（たとえば後退オイラー法）が用いられ、結合部分については陽的離散化方法（たとえば前進オイラー法）が用いられる。この場合、時間離散的な表現は以下のとおりとなる（方程式 1 9 ）：

【数 2 2 】

$$\mathbf{x}_{I,k+1} = \mathbf{x}_{I,k} + T \cdot \left(\gamma \cdot \dot{\mathbf{x}}_{I,int} \Big|_{t_{k+1}} + (1 - \gamma) \cdot \dot{\mathbf{x}}_{I,int} \Big|_{t_k} + \dot{\mathbf{x}}_{I,MS} \Big|_{t_k} \right)$$

【 0 0 7 4 】

ここで T は計算ステップ幅であり、 γ の値を選択することによって個々の離散化方法をコンフィギュレーションすることができる（ $\gamma = 0$, $\gamma = 1/2$ および $\gamma = 1$ のとき、前進オイラー法、タスティン法および後退オイラー法）。代入（方程式 2 0 ）

【数 2 3 】

$$\mathbf{v}_{I,k+1} = \mathbf{x}_{I,k+1} - \gamma T \mathbf{A}_I^{(\alpha)} \mathbf{x}_{I,k+1} - \gamma T \mathbf{B}_{I,u}^{(\alpha)} \mathbf{u}_{I,int,k+1}$$

により、以下の時間離散的な部分状態空間表現を導出することができる（方程式 2 1 ）：

【数 2 4 】

50

$$\begin{aligned} \mathbf{v}_{\mathbf{I},k+1} = & \left(\mathbf{I} + (1-\gamma) \cdot \mathbf{A}_{\mathbf{I}}^{(\alpha)} \right) \cdot \left(\mathbf{I} - \gamma T \cdot \mathbf{A}_{\mathbf{I}}^{(\alpha)} \right)^{-1} \cdot \mathbf{v}_{\mathbf{I},k} \\ & + \left[\left(\gamma T \cdot \left(\mathbf{I} + (1-\gamma) \cdot \mathbf{A}_{\mathbf{I}}^{(\alpha)} \right) \cdot \left(\mathbf{I} - \gamma T \cdot \mathbf{A}_{\mathbf{I}}^{(\alpha)} \right)^{-1} + (1-\gamma) \cdot \mathbf{I} \right) \cdot \mathbf{B}_{\mathbf{I},\mathbf{u}}^{(\alpha)} \right] \cdot \mathbf{B}_{\mathbf{I},\mathbf{MS}}^{(\alpha)} \cdot \begin{bmatrix} \mathbf{u}_{\mathbf{I},\text{int},k} \\ \mathbf{u}_{\mathbf{I},\mathbf{MS},k} \end{bmatrix} \end{aligned}$$

したがって出力について、以下のとおりとなる（方程式 22）

【数 25】

$$\begin{bmatrix} \mathbf{y}_{\mathbf{I},\mathbf{m},k} \\ \mathbf{y}_{\mathbf{I},\mathbf{MS},k} \end{bmatrix} = \mathbf{C}_{\mathbf{I}}^{(\alpha)} \left(\mathbf{I} - \gamma T \cdot \mathbf{A}_{\mathbf{I}}^{(\alpha)} \right)^{-1} \cdot \mathbf{v}_{\mathbf{I},k} + \left[\gamma T \cdot \mathbf{C}_{\mathbf{I}}^{(\alpha)} \cdot \left(\mathbf{I} - \gamma T \cdot \mathbf{A}_{\mathbf{I}}^{(\alpha)} \right)^{-1} \cdot \mathbf{B}_{\mathbf{I},\mathbf{u}}^{(\alpha)} + \mathbf{D}_{\mathbf{I},\text{int}}^{(\alpha)} \right] \cdot \mathbf{D}_{\mathbf{I},\mathbf{MS}}^{(\alpha)} \cdot \begin{bmatrix} \mathbf{u}_{\mathbf{I},\text{int},k} \\ \mathbf{u}_{\mathbf{I},\mathbf{MS},k} \end{bmatrix}$$

10

【0075】

ここでわかるのは、時間連続的な表現における直達行列の要素は時間離散的な定式化においてもそのまま維持される、ということである。これらの要素が、上述のように全体回路から部分回路へ巧みに分割されてゼロになると、それらは時間離散的表現においてもゼロであり、それによって計算が著しく簡単になる。

【0076】

本発明による方法 1 によれば、全体回路から部分回路への分割の判定を、部分回路をシミュレートする必要なく、結合方程式系に基づき安定性パラメータを計算することによって行うことができる。この方法は高速でありかつ信頼性があり、安定性を推定するための既知のシミュレーション方法の不確かさが無い。

20

【0077】

全体回路 2 の想定可能な分割箇所から除外するための分割除外ステップ 140 の種々の判定基準によって、有用な分割箇所の確実な抽出が実現され、その際に専門知識や経験は必要とされない。この方法のすべてのステップは、完全に自動化可能であり、全体回路から部分回路への最適な分割を、安定したシミュレーション結果と、場合によっては最適に割り当てられた所要メモリおよび所要計算時間とを保証しながら、短時間で探し出して実施するようになる。

【符号の説明】

【0078】

- 1 方法
- 2 電気全体回路
- 3 計算ユニット
- 4 全体状態空間表現
- 5 a , 5 b 部分回路
- 6 a , 6 b 部分状態空間表現
- 7 シミュレータ
- 8 シミュレータの I / O インタフェース
- 9 制御装置
- 10 制御装置の I / O インタフェース
- 11 結合方程式系
- 100 分割ステップ
- 110 評価ステップ
- 120 選択ステップ
- 130 検出ステップ
- 140 分割除外ステップ

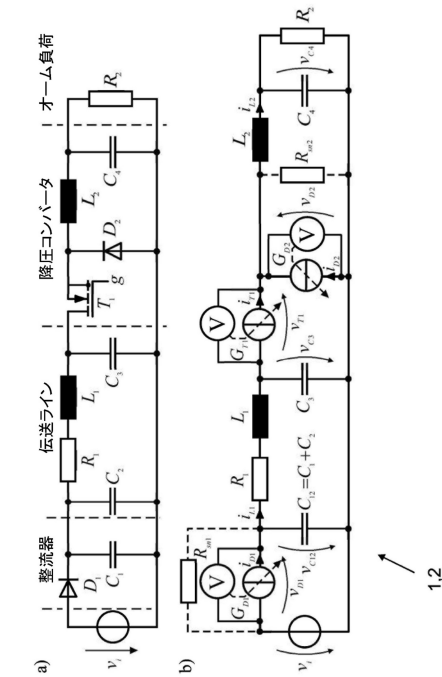
30

40

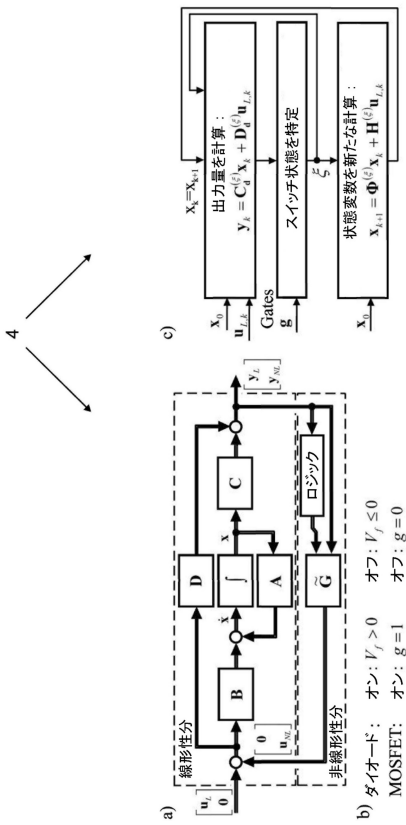
50

【図面】

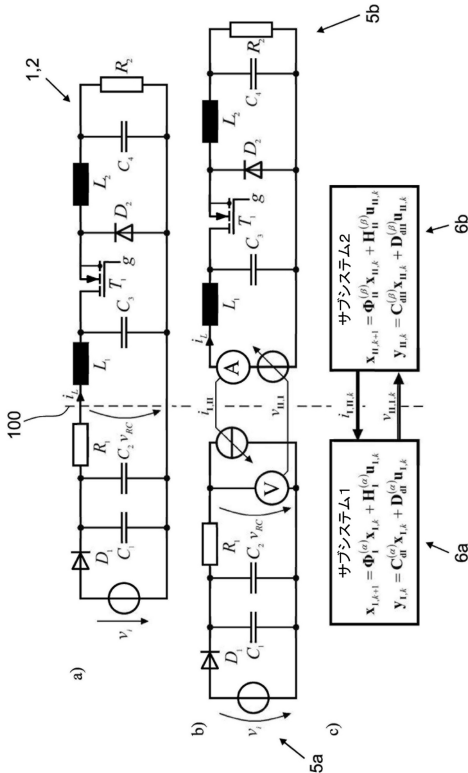
【図 1】



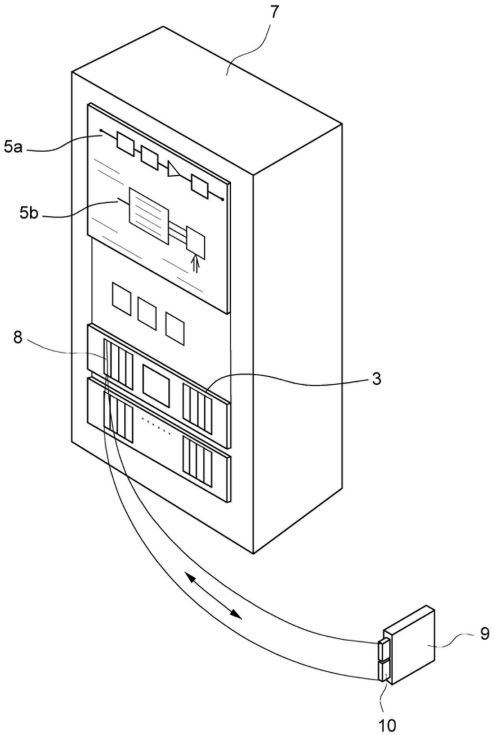
【図 2】



【図 3】



【図 4】



10

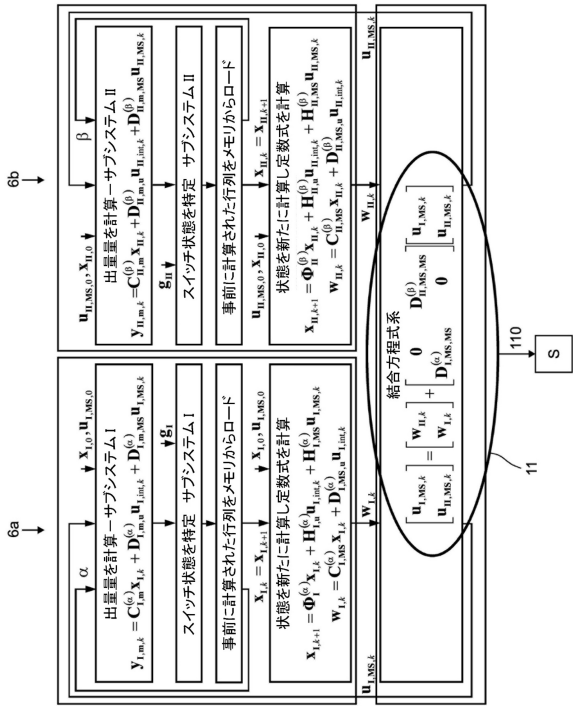
20

30

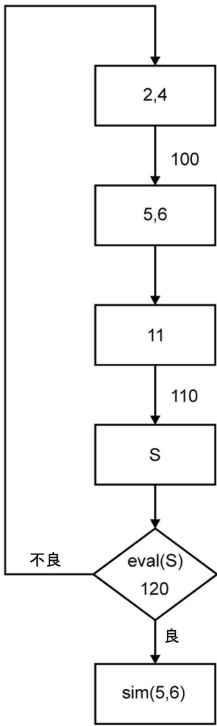
40

50

【図 5】



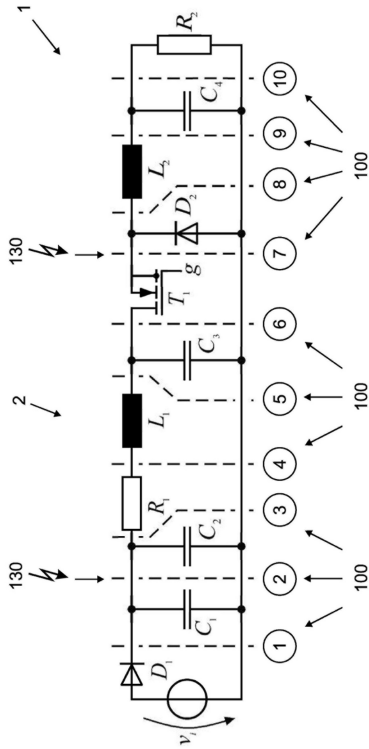
【図 6】



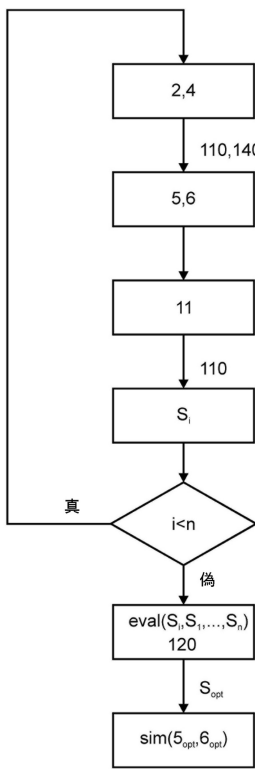
10

20

【図 7】



【図 8】

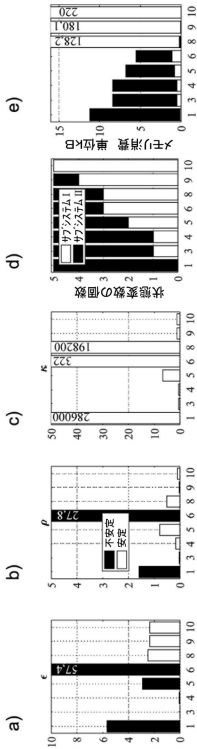


30

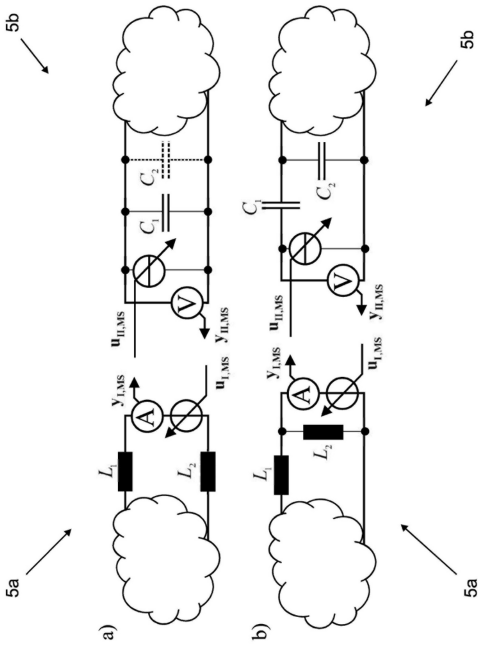
40

50

【 図 9 】



【 図 10 】



10

20

30

40

50

フロントページの続き

(74)代理人 100135633
弁理士 二宮 浩康

(74)代理人 100162880
弁理士 上島 類

(72)発明者 アクセル キッフエ
ドイツ連邦共和国 レーネ オーバンフェルト 5 9

(72)発明者 カトリン ヴィッティング
ドイツ連邦共和国 ポアヒェン バイム カンペ 3 1

(72)発明者 フランク プシュマン
ドイツ連邦共和国 パート・ドリーブルク ツア ドリング 1 2

審査官 合田 幸裕

(56)参考文献 特開平 9 - 1 6 6 4 0 (J P , A)
特開 2 0 1 6 - 9 3 2 0 (J P , A)
米国特許出願公開第 2 0 0 2 / 0 1 8 3 9 9 0 (U S , A 1)
TSUJI Takao et al. , A Partitioning Technique for a Waveform Relaxation Method Using Eigenvectors in the Transient Stability Analysis of Power Systems , IEEE Transactions on Power Systems , 米国 , IEEE , 2014年12月08日 , Vol.30, No.6 , pages 2867-2879

(58)調査した分野 (Int.Cl. , D B 名)
G 0 6 F 3 0 / 3 6 7
I E E E X p l o r e
J S T P l u s (J D r e a m I I I)