

公告本

411617

申請日期	87.02.11
案 號	87101876
類 別	H01L 27/10

A4
C4

(以上各欄由本局填註)

發明專利說明書

411617

一、發明 名稱	中 文	粗面化導電性膜之形成方法及半導體裝置
	英 文	
二、發明 人	姓 名	1.岡本佳彥 2.花岡建一 3.中島茂樹 4.大西寬 5.土本淳一 6.吉田匡
	國 籍	日本
	住、居所	1~5.東京都千代田區丸之內二丁目二番三號 6.兵庫縣伊丹市瑞原四丁目1番地
三、申請人	姓 名 (名稱)	1.三菱電機股份有限公司 2.菱電半導體系統工程股份有限公司
	國 籍	日本
	住、居所 (事務所)	1.東京都千代田區丸之內二丁目二番三號 2.兵庫縣伊丹市瑞原四丁目1番地
	代 表 人 姓 名	1.北岡隆 2.吉富正夫

411617

(由本局填寫)

承辦人代碼：
大類：
I P C分類：

A6

B6

本案已向：

國(地區) 申請專利，申請日期： 案號： ，☒有 ☐無主張優先權
日本 1997/08/11 9-216697

有關微生物已寄存於：

，寄存日期：

，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部中央標準局員工消費合作社印製

五、發明說明 (5)

係有效的。在步驟 13 中，形成於儲存節點 2 之表面上之天然氧化物膜與相似物係由含水氫氟酸溶液所移除。

移除後，在步驟 14a 中，係實施過氧化氫水溶液之處理，以在儲存節點 2 之上表面上，以連續膜或孤立物之形式形成極薄氧化物膜 3。在步驟 15 中，係使用矽烷氣體 (Si_2H_6) 以形成大約 500 埃厚之非晶矽膜，以形成成核用膜，接著退火以允許粗面化顆粒 4a 之成長。接著，成長於隔離氧化物膜上之粗化顆粒係由回蝕刻所移除，而完成粗面化儲存節點。

由上述可清楚，本實施例之特徵在於步驟 14a，其介於步驟 13 中之含水氫氟酸溶液處理之後與步驟 15 之成核用膜形成之前，極薄氧化物膜 3 係經由過氧化氫水溶液之處理而形成於儲存節點 2 之表面上。

將極薄氧化物膜 3 形成於儲存節點 2 上之目的，是為了在成核用膜之形成及其後續的退火處理中，在儲存節點 2 上形成粗面化顆粒 4a(矽顆粒)，其與隔離用氧化物膜 1 上的粗面化顆粒(矽顆粒)具有相同大小。

圖 3 係比較上述方法與習知技術所形成之粗化儲存節點之圖示。圖 3a 顯示出根據本實施例所形成之節點，透露出粗面化顆粒 4a 係密集形成於儲存節點上。另一方法，圖 3b 顯示出習知技術所形成之節點，其中粗化表面係沒有用過氧化氫水溶液處理。在圖 3b 中，粗化表面之顆粒邊界與圖 3a 之案件相比之下較不清楚。此外，任一粗化顆粒並無完成形成，如所示般。

五、發明說明(1)

本發明係有關一種使用於半導體裝置中之粗面化導電性膜之形成方法。特別，本發明係有關一種使用於半導體記憶體之電容儲存之儲存節點中之粗面化導電性膜之形成方法。

半導體裝置中之粗面化導電性膜一般在使用半導體記憶體中，形成電容以形成儲存節點。儲存節點之形成方法係如下所述。

圖 14 係顯示習知技術中形成儲存節點之製程。如圖 14a 所示，摻雜磷之矽導電性膜係形成於半導體晶圓上之氧化矽膜 1，然後該摻雜磷之矽導電性膜受蝕刻以形成儲存節點 2。接著，如圖 14b 所示，實施粗化面步驟。粗化顆粒似乎形成在氧化矽膜 1 上，但其並不良好形成於儲存節點 2 上。如圖 14c 所示，氧化矽膜 1 上之粗化顆粒受回蝕刻而被移除。此時，在儲存節點 2 上之粗化顆粒也受到回蝕刻。因此，在儲存節點 2 上要形成令人滿意之粗化顆粒是有困難的。

圖 15 係習知形成儲存節點製程之流程圖。

在習知技術上，為形成半導體記憶體之儲存節點，在將天然氧化物膜暴露於，比如空氣中，以接著形成氧化磷之後，係提供一乾淨表面。(可參考，比如，第 38 次應用物理學會預備稿(1991 年春期)，31a-T4，5、日本特開平 4-252018 號公報等)

將參考圖 15 以解釋習知之形成儲存節點之製程。在步驟 11 中，由非晶矽所形成之導電性膜係受蝕刻以形成儲存

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (15)

形成之粗化儲存節點之圖示。

圖 4a 與 4b 係根據習知技術或本發明之第一實施例所形成之粗化儲存節點之剖面圖。

圖 5 根據習知技術或本發明之第一實施例所形成之粗化儲存節點之非粗化儲存節點與粗化儲存節點之面積比。

圖 6 係根據習知技術或本發明之第一實施例所形成之粗化儲存節點之反向與順向偏壓儲存節點電容之比率表。

圖 7 係根據本發明之第二實施例之形成粗面化儲存節點步驟之流程圖。

圖 8 係根據本發明之第二實施例中，儲存節點上之薄氧化物膜厚度與反向偏壓電容值/順向偏壓電容值比率之關係圖。

圖 9a 及 9b 係本發明之第二實施例中，在儲存節點上之粗化顆粒與薄氧化物膜厚度間關係之圖示。

圖 10 係本發明之第三實施例之粗面化儲存節點之形成步驟之流程圖。

圖 11 係本發明之第四實施例之粗面化儲存節點之形成步驟之流程圖。

圖 12 係本發明之第五實施例之粗面化儲存節點之形成步驟之流程圖。

圖 13 係本發明之第六實施例之粗面化儲存節點之形成步驟之流程圖。

圖 14a 至 14c 至習知技術之形成儲存節點之製程圖示。

五、發明說明 (2)

節點，接著是步驟 12 中之 RCA 清洗與步驟 13 中之 HF 清洗。HF 清洗係有效，使得已形成於由非晶矽形成之儲存節點上之表面上之天然之氧化物膜，由含水氫氟酸所移除。因此，最終之表面係接受氫氣至可能壓抑氧氣之吸收。在 HF 清洗後，表面粗化處理係起始於步驟 15。粗化處理包括使用矽烷氣體以形成成核用膜，接著進行退火處理，以形成粗化面。因此，在步驟 16 中，形成於隔離儲存節點之氧化物膜上之粗化成核用膜，受回蝕刻，單獨形成，粗面化儲存節點。

習知之粗化方法之缺點在於，隔離儲存節點之氧化物膜之表面粗化係不同於儲存節點之表面粗化。因此，此不規則物在儲存節點之粗化表面上變得更小。因此，當形成於隔離氧化物膜上之粗化成核用膜由回蝕刻所移除時，在各別儲存節點之粗化部份也受到回蝕刻。在儲存節點之粗化部份上之不規則物一般都是小的，導致在粗化表面上之不規則物會更小。因此，由表面粗化法所造成之儲存節點之表面區域之增添物變得比預期更小。

使用矽烷氣體而形成之成核用膜係由底下層之特性所影響。因此，表面粗化將不完全。所以，粗化表面之穩定形成係不夠滿意。

本發明係解決習知技術中之問題，而提供在晶圓之導電膜上均勻形成粗化表面之方法，其具有令人滿意之表面粗化。本發明提供一種方法，其中，在半導體記憶體中，表面粗化之儲存節點具有高電容因素，可均勻地形成在晶

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明(3)

圓之整個表面上。

依據本發明之粗面化導電性膜之形成方法，包括下列步驟：使用氫氟酸處理形成於上述半導體晶圓上的非晶矽導電性膜，以去除天然氧化物膜；接著上述氫氟酸處理後，在該導電性膜上形成極薄氧化物膜；使用矽烷氣體在上述極薄氧化物膜上，以形成成核用膜；以及對具有上述成核用膜之上述晶圓進行退火，以將上述導電性膜之表面粗化。

又本發明之粗面化導電性膜之形成方法係上述極薄氧化物膜之厚度為 0.5 埃以上至 20 埃以下。

又本發明之粗面化導電性膜之形成方法係上述極薄氧化物膜係經過氧化氫水溶液處理而形成。

又本發明之粗面化導電性膜之形成方法係上述極薄氧化物膜係經氧化劑之淨化處理而形成。

依據本發明之粗面化導電性膜之形成方法，包括下列步驟：蝕刻形成於上述半導體晶圓上之非晶矽導電性膜後，更在上述導電性膜上形成氧化物膜；將上述半導體晶圓以氫氟酸處理，直到上述氧化物膜剩下為厚度在 0.5 埃以上至 20 埃以下之極薄氧化物膜；使用矽烷氣體在上述極薄氧化物膜上，以形成成核用膜；以及對具有上述成核用膜之上述半導體晶圓退火，以將上述導電性膜之表面粗化。

又本發明之粗面化導電性膜之形成方法係上述氧化物膜之形成係經由氧化劑給予淨化或經由氧氣給予灰化。

五、發明說明 (4)

又本發明之半導體裝置係包括上述任一者所述之形成方法所形成之粗面化導電性膜。

【本發明的實施例】

參考所附圖示來描敘本發明之實施例，其中描敘在半導體記憶體中粗面化儲存節點之形成方法。

第一實施例

圖 1 係本發明之各實施例中，粗面化儲存節點之形成方法之各方法所獲得之儲存節點之粗面化態之概念圖示。

在圖 1 中，氧化矽膜 1 係形於矽晶圓(未示出)上，非晶矽所構成之儲存節點 2 係形成於氧化矽膜 1 上，極薄氧化物膜 3 係形成於儲存節點 2 上，粗面化顆粒 4a 形成於極薄氧化物膜 3 上，也就是儲存節點 2。如圖所示，此實施例之粗面化儲存節點及儲存節點 2 上之粗面化顆粒 4a 之形成是令人滿意的。

雖然如圖 1 所示，極薄氧化物膜 3 並不當成絕緣膜，但確保儲存節點 2 與粗面化顆粒 4a 在粗化製程後之電性導通。圖 1 示出極薄氧化物膜 3 係形成於儲存節點 2 之整個表面上。如果，極薄氧化物膜 3 係非常薄，其可能不會形成於儲存節點 2 之整個表面上，或在晶圓之整個表面上不會形成連續膜，而形成孤立區。

圖 2 係本發明之第一實施例之形成粗面化儲存節點製程之流程圖。形成製程之解釋將參考圖 1 與圖 2。在圖 2 之步驟 11 中，半導體晶圓上之摻雜化之非晶矽膜係受蝕刻以形成儲存節點 2。接著，在步驟 12 中，一般 RCA 清洗

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (5)

係有效的。在步驟 13 中，形成於儲存節點 2 之表面上之天然氧化物膜與相似物係由含水氫氟酸溶液所移除。

移除後，在步驟 14a 中，係實施過氧化氫水溶液之處理，以在儲存節點 2 之上表面上，以連續膜或孤立物之形式形成極薄氧化物膜 3。在步驟 15 中，係使用矽烷氣體 (Si_2H_6) 以形成大約 500 埃厚之非晶矽膜，以形成成核用膜，接著退火以允許粗面化顆粒 4a 之成長。接著，成長於隔離氧化物膜上之粗化顆粒係由回蝕刻所移除，而完成粗面化儲存節點。

由上述可清楚，本實施例之特徵在於步驟 14a，其介於步驟 13 中之含水氫氟酸溶液處理之後與步驟 15 之成核用膜形成之前，極薄氧化物膜 3 係經由過氧化氫水溶液之處理而形成於儲存節點 2 之表面上。

將極薄氧化物膜 3 形成於儲存節點 2 上之目的，是為了在成核用膜之形成及其後續的退火處理中，在儲存節點 2 上形成粗面化顆粒 4a(矽顆粒)，其與隔離用氧化物膜 1 上的粗面化顆粒(矽顆粒)具有相同大小。

圖 3 係比較上述方法與習知技術所形成之粗化儲存節點之圖示。圖 3a 顯示出根據本實施例所形成之節點，透露出粗面化顆粒 4a 係密集形成於儲存節點上。另一方法，圖 3b 顯示出習知技術所形成之節點，其中粗化表面係沒有用過氧化氫水溶液處理。在圖 3b 中，粗化表面之顆粒邊界與圖 3a 之案件相比之下較不清楚。此外，任一粗化顆粒並無完成形成，如所示般。

五、發明說明(6)

由儲存節點之剖面圖可更清楚了解。圖 4a 與 4b 係儲存節點之剖面圖之圖示，其中圖 4a 係根據本實施例之方法所示之剖面圖，而圖 4b 係習知技術中，沒有用過氧化氫水溶液處理過所得之剖面圖。圖 4b 透露出，顆粒無完全成長，相鄰顆粒間之间距相當狹窄。相比之下，可看出圖 4a 中，良好定義之粗面化顆粒 4a 係形成於儲存節點之整個表面上。

圖 5 示出根據本發明之第一實施例所形成之粗面化儲存節點，或根據沒有經過過氧化氫水溶液處理過之習知技術所形成之粗面化儲存節點，非粗面化儲存節點與粗面化儲存節點之面積比。在具有相同側面之儲存節點上所形成之成核用膜之條件下，如圖 4b 所示，經由過氧化氫水溶液所處理過之案件，其比值係大於由習知技術，如圖 4a 所形成之面積比。

當氧化物膜形成於經由過氧化氫水溶液所處理過之儲存節點上時，在成核用膜之形成與退火處理之後，有可能所形成之極薄氧化物膜 3 堅固放置，粗面化顆粒 4a 並不積體化形成在儲存節點上。因此，當有反向偏壓施加至儲存節點時，粗面化顆粒 4a 不當成儲存節點，而無法提供相關於面積比已增加之電容。

圖 6 係一表，其顯示，在有效運用過氧化氫水溶液所處理過之案件與沒有有效運用過氧化氫水溶液所處理過之案件中，反向偏壓與順向偏壓之儲存節點電容之比值。由圖 6 之比較表可清楚看出，在兩案件中，反向偏壓或順向

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明(7)

偏壓之電容間之比值皆為 0.97。兩者之間並無不同。因此，即使當極薄氧化物膜 3 係在成核用膜形成前，藉由過氧化氫水溶液之處理而形成於儲存節點之表面上，接下來步驟中之處理可保證令人滿意之電路操作。

當根據習知技術，不執行過氧化氫水溶液之處理時，在晶圓上之某些儲存節點上沒有粗化顆粒形成於其上，此種儲存節點最後無法產生任何電容(看圖 3b)。此種有缺陷儲存節點之存在將因為電容器在電容值上之短缺而影響所得到之裝置之可靠性。相較之下，如圖 3a 所示，在執行過氧化氫水溶液之處理之本實施例中，粗化顆粒係形成於晶圓之整個表面上。事實上，對裝置可靠性之評估顯露了，當執行過氧化氫水溶液之處理時，與習知技術相比下，因為電容值短缺而導致缺陷裝置出現之或然率係 1/1000 或更低。

根據此實施例，極薄氧化物膜係開始時形成於儲存節點上，使得在儲存節點上與在隔離氧化物膜上之粗化顆粒之尺寸差異得到壓抑。儲存節點之表面係由極薄氧化物膜所覆蓋，以使得粗化表面得以均勻，因而避免在表面上有無法粗化之部份區域之發生。因為形成於儲存節點上之氧化物膜係超薄，欲在退火步驟中提供成核用膜與儲存節點間之電性合併之摻雜磷之熱擴散係獲得保證。

因此，允許建立電性導通之粗化面係形成，且具有令人滿意之表面粗化，因此允許整個表面可均勻粗化。

在半導體記憶體中，具有高電容因素之粗化面儲存節

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (8)

點可均勻地形成於整個晶圓表面上。

第二實施例

圖 7 係流程圖，顯示本發明第二實施例之形成粗面化儲存節點之步驟。

在圖 7 所示之第二實施例之步驟中，步驟 11 中之蝕刻以形成儲存節點，步驟 12 中之 RCA 清洗，以及步驟 13 中之氫氟酸清洗係相似於第一實施例。

在第二實施例中，經由氫氟酸所處理過之晶圓之儲存節點 2 係設計成在步驟 14b 中由氧化劑進行淨化處理。氧化劑淨化處理包括，比如，在一大氣壓之氧氣中進行電漿放電處理。因此，極薄氧化物膜係形成於獨立之儲存節點 2 之表面上。氧化劑包括，氧氣，臭氧，NO，NO₂，及相類似物。

在氧化劑之淨化處理後，步驟 15 中之表面粗化處理以及步驟 16 中之回蝕刻處理係相似於第一實施例。

如此一來，第一實施例與第二實施例間之差異在於以氧化劑之淨化處理來取代過氧化氫水溶液處理。

圖 8 顯示第二實施例，反向偏壓案件所決定之電容值與順向偏壓案件所決定之電容值之比值(反向偏壓電容值/順向偏壓電容值)與形成於儲存節點 2 上之極薄氧化物膜 3 之厚度間之關係。

如圖 8 所示，極薄氧化物膜 3 在厚度上之增加將導致電容值比值之降低，當氧化物膜厚度為 20 埃時，比值降低至 0.9。0.9 之比值在裝置良率上來講係可相比於習知技術

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (9)

之良率。因此，極薄氧化物膜之厚度必須為 20 埃或在這之下。

圖 9 係顯示極薄氧化物膜 3 之厚度與儲存節點 2 上之粗化顆粒間之關係。如圖 9a 所示，當極薄氧化物膜 3 之厚度係小於 0.5 埃時，氧化矽膜 1 上有大尺寸粗化顆粒形成於其上，儲存節點 2 之上顆粒之尺寸變得較小。因此，表面粗化度不令人滿意。如圖 9b 所示，當極薄氧化物膜 3 之厚度範圍在 0.5~20 埃間時，大尺寸粗化顆粒係形成於儲存節點 2 上，相似於形成於氧化矽膜 1 上之顆粒。然而，當極薄氧化物膜 3 之厚度超過 20 埃時，當成裝置使用時電容值不令人滿意，雖然在粗化顆粒之形成上並無問題。因此，可發現極薄氧化物膜 3 之厚度必須在 0.5~20 埃間。

在極薄氧化物膜 3 之厚度為 0.5 至 20 埃範圍間處，係有連續膜形成。在厚度接近 0.5 埃且非常薄處，膜可能以獨立物或點或片之形式形成於晶圓表面上或儲存節點之表面上。

可用數種氧化劑淨化條件來形成極薄氧化物膜 3。當使用具有強氧化能力之氧化劑，如臭氧或二氧化氮時，在室溫下以氣體淨化為此目的而言是足夠的。當，使用在室溫下為穩定之氣體，如氧氣或一氧化氮，淨化過程係令人滿意的，在使用電漿或將晶圓加熱至 200 °C 上並沒有涉及任何問題。

如上所述，粗化面係帶有良好電導之保證，且可均勻形成於導電性膜之表面上。如此一來，具有高電容值之粗

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明(10)

化面儲存節點可形成於半導體記憶體中。

第三實施例

圖 10 顯示本發明第三實施例之粗面化儲存節點之形成步驟之流程圖。

第三實施例之步驟中，步驟 11 中之蝕刻以形成儲存節點，步驟 12 中之 RCA 清洗，以及步驟 13 中之氫氟酸清洗係相似於第一實施例。

在第三實施例中，經由氫氟酸處理過之晶圓係允許在步驟 14c 中於清洗室中持續一段時間，該時間足夠使氧化物膜成長。比如，在清洗室中持續 4 個小時，可成長約 0.8 埃厚之氧化物膜。之後，步驟 15 之粗化處理以及步驟 16 中之回蝕刻處理係相同於第一實施例。

因此，粗面化顆粒 4a 係形成於儲存節點 2 之表面上，相似於第一實施例。當此應用至裝置時，電容值與可靠性係與第一實施例有相同水準。

如前所述，第一實施例與第三實施例間之不同在於，以氫氟酸處理後，於清洗室中持續一段時間來取代用過氧化氫水溶液之處理。

如前所述，根據此實施例，粗化面保證良好電導性，並可均勻地形成於導電性膜之表面上。如此一來，具有高電容值之粗化面儲存節點可形成於半導體記憶體中。

第四實施例

圖 11 顯示本發明第四實施例之粗面化儲存節點之形成步驟之流程圖。

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明(11)

第四實施例之步驟中，步驟 11 中之蝕刻以形成儲存節點，步驟 12 中之 RCA 清洗，以及步驟 13 中之氫氟酸清洗係相似於第一實施例。在步驟 13 之氫氟酸處理過程中，將晶圓以純水淨化係包括在此步驟中，於純水淨化後，係有燥化處理。

在第四實施例中，步驟 14d 中之純水淨化係持續一段時間。為了形成氧化物膜，淨化處理係持續超過一個小時，導致約 1 埃厚之氧化物膜形成於儲存節點 2 之表面上。步驟 15 中之粗化處理，以及步驟 16 中之回蝕刻處理係相同於第一實施例。

因此，所獲得之儲存節點之特徵可與第一實施例相比。

如上所述，粗化面保證良好導電性，並可均勻地形成於導電性膜之表面上。如此一來，具有高電容值之粗面化儲存節點可形成於半導體記憶體中。

第五實施例

圖 12 係顯示本發明第五實施例之粗面化儲存節點之形成步驟之流程圖。

第五實施例之步驟中，步驟 11 中之蝕刻以形成儲存節點，步驟 12 中之 RCA 清洗，以及步驟 13 中之氫氟酸清洗係相似於第一實施例。在蝕刻以形成儲存節點之圖樣後，係有一步驟以移除決定圖樣之光阻。

在第五實施例中，移除有機物質之氧氣灰化係有效地，使得具有給定厚度之氧化物膜係形成於儲存節點 2

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明(12)

上。比如，氧化物所形成之厚度為 20~40 埃。在下一步驟之步驟 12 中之 RCA 係以習知方法實現。

其次，在步驟 13 之 HF 清洗中，HF 之處理時間之受控，使得在處理完成後與接著之形成成核用膜之步驟前，氧化物膜之厚度為 0.5 至 20 埃。比如，使用含水之 1% 氫氟酸溶液，在 35 秒內可移除 30 埃厚之氧化物膜，由此可決定 HF 處理時間。

其次，步驟 15 中之粗化處理與步驟 16 中之回蝕刻處理係相同於第一實施例。在本實施例中並無實現形成第一實施例或第二實施例中之極薄氧化物膜之步驟，如步驟 14a。

在此方法中，粗化顆粒可形成於儲存節點之表面上，如第一實施例般，使用此方法之裝置良率係可與第一實施例相比。

如上所述，粗化面保證良好導電性，並可均勻地形成於導電性膜之表面上。如此一來，具有高電容值之粗面化儲存節點可形成於半導體記憶體中。

第六實施例

圖 13 係顯示本發明第六實施例之粗面化儲存節點之形成步驟之流程圖。

第六實施例之步驟中，步驟 11 中之蝕刻以形成儲存節點係相似於第一實施例。

在第六實施例中，氧化劑清洗係實施，如步驟 17b，當成儲存節點之圖樣形成之蝕刻步驟之結束。為了以氧化

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明(13)

劑來淨化，在一大氣壓之氧氣中，以電漿放電處理係持續實施於蝕刻裝置中。如此一來，在晶圓上之儲存節點係有氧化物膜覆蓋其上。當測量時，膜之厚度發現為 40 至 45 埃。接著步驟 12 中之 RCA 清洗係以習知方法實施。

其次，在步驟 13 之 HF 清洗中，HF 之處理時間之受控，使得在處理完成後與接著之形成成核用膜之步驟前，氧化物膜之厚度為 0.5 至 20 埃。比如，使用含水之 1% 氫氟酸溶液，在 35 秒內可移除 30 埃厚之氧化物膜，由此可決定 HF 處理時間。

其次，步驟 15 中之粗化處理與步驟 16 中之回蝕刻處理係相同於第一實施例。在本實施例中並無實現形成第一實施例或第二實施例中之極薄氧化物膜之步驟，如步驟 14a。

在此方法中，粗化顆粒可形成於儲存節點之表面上，如第一實施例般，使用此方法之裝置良率係可與第一實施例相比。

如上所述，粗化面保證良好導電性，並可均勻地形成於導電性膜之表面上。如此一來，具有高電容值之粗面化儲存節點可形成於半導體記憶體中。

第七實施例

本發明第七實施例之粗面化儲存節點之形成步驟之流程係示於與第六實施例之圖 13 中，但與第六實施例有稍微不同。

在第六實施例中，氧化劑之淨化係持續進行於蝕刻裝

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明(14)

置中。在第七實施例中，在蝕刻步驟完成後，氧化劑之淨化係再次進行。更特別的是，在一大氣壓之氧氣中之電漿放電處理係再次實施於蝕刻步驟完成後，當成儲存節點圖樣形成之蝕刻步驟之結束點。在此方法中，可獲得與第六實施例相似之結果。

如上所述，粗化面保證良好導電性，並可均勻地形成於導電性膜之表面上。如此一來，具有高電容值之粗面化儲存節點可形成於半導體記憶體中。

【發明之效果】

如前所述，根據本發明，當形成半導體裝置之粗面化導電性膜時，極薄氧化物膜係開始就形成於之導電性膜表面上，導電性膜具有良好粗化表面，而沒有任何未經粗化之表面。當氧化物膜以非常小厚度形成時，可保證電性完整。

如此一來，在半導體記憶體之儲存節點之表面上可獲得令人滿意之粗化情形，而保證所需之電容值。甚至，裝置之儲存節點可縮小，裝置之可靠性獲得改善，因為沒有部份區域未經粗化。

【圖式簡單說明】

圖1係根據本發明之第一實施例之粗面化儲存節點之形成方法所得之儲存節點之粗面化狀態之圖示。

圖2係根據本發明之第一實施例之粗面化儲存節點之形成方法之製程流程圖。

圖3a與3b係根據習知技術或本發明之第一實施例所

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (15)

形成之粗化儲存節點之圖示。

圖 4a 與 4b 係根據習知技術或本發明之第一實施例所形成之粗化儲存節點之剖面圖。

圖 5 根據習知技術或本發明之第一實施例所形成之粗化儲存節點之非粗化儲存節點與粗化儲存節點之面積比。

圖 6 係根據習知技術或本發明之第一實施例所形成之粗化儲存節點之反向與順向偏壓儲存節點電容之比率表。

圖 7 係根據本發明之第二實施例之形成粗面化儲存節點步驟之流程圖。

圖 8 係根據本發明之第二實施例中，儲存節點上之薄氧化物膜厚度與反向偏壓電容值/順向偏壓電容值比率之關係圖。

圖 9a 及 9b 係本發明之第二實施例中，在儲存節點上之粗化顆粒與薄氧化物膜厚度間關係之圖示。

圖 10 係本發明之第三實施例之粗面化儲存節點之形成步驟之流程圖。

圖 11 係本發明之第四實施例之粗面化儲存節點之形成步驟之流程圖。

圖 12 係本發明之第五實施例之粗面化儲存節點之形成步驟之流程圖。

圖 13 係本發明之第六實施例之粗面化儲存節點之形成步驟之流程圖。

圖 14a 至 14c 至習知技術之形成儲存節點之製程圖示。

五、發明說明(16)

圖 15 係習知技術之形成儲存節點之流程圖。

【符號說明】

1~氧化矽膜;2~儲存節點;3~極薄氧化物膜;4a~粗面化顆粒。

(請先閱讀背面之注意事項再填寫本頁)

步

訂

線

四、中文發明摘要 (發明之名稱：粗面化導電性膜之形成方法及半導體裝置)

【課題】於半導體晶圓上之導電性膜的表面，一樣地形成有充分地確保粗面化度的粗面。

【解決手段】位於半導體晶圓上之非晶矽導電性膜係經由氫氟酸處理，以從其上移除天然氧化物膜，然後極薄氧化物膜係形成於半導體晶圓上。之後，矽烷氣體係用於形成成核用膜，接著用退火以造成導電性膜之表面粗化。極薄氧化物膜之形成厚度在 0.5 埃以上至 20 埃以下。又極薄氧化物膜之形成係經由過氧化氫水溶液或經由氧化劑的淨化處理等。

英文發明摘要 (發明之名稱：)

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

六、申請專利範圍

1.一種粗面化導電性膜之形成方法，包括下列步驟：
使用氫氟酸處理形成於上述半導體晶圓上的非晶矽導電性膜，以去除天然氧化物膜；

接著上述氫氟酸處理後，在該導電性膜上形成極薄氧化物膜；

使用矽烷氣體在上述極薄氧化物膜上，以形成成核用膜；以及

對具有上述成核用膜之上述晶圓進行退火，以將上述導電性膜之表面粗化。

2.如申請專利範圍第 1 項之粗面化導電性膜之形成方法，其中上述極薄氧化物膜之厚度為 0.5 埃以上至 20 埃以下。

3.如申請專利範圍第 1 項之粗面化導電性膜之形成方法，其中上述極薄氧化物膜係經過氧化氫水溶液處理而形成。

4.如申請專利範圍第 2 項之粗面化導電性膜之形成方法，其中上述極薄氧化物膜係經過氧化氫水溶液處理而形成。

5.如申請專利範圍第 1 項之粗面化導電性膜之形成方法，其中上述極薄氧化物膜係經氧化劑之淨化處理而形成。

6.如申請專利範圍第 2 項之粗面化導電性膜之形成方法，其中上述極薄氧化物膜係經氧化劑之淨化處理而形成。

(請先閱讀背面之注意事項再填寫本頁)

訂

線

六、申請專利範圍

7.一種粗面化導電性膜之形成方法，包括下列步驟：

蝕刻形成於上述半導體晶圓上之非晶矽導電性膜後，更在上述導電性膜上形成氧化物膜；

將上述半導體晶圓以氫氟酸處理，直到上述氧化物膜剩下為厚度在 0.5 埃以上至 20 埃以下之極薄氧化物膜；

使用矽烷氣體在上述極薄氧化物膜上，以形成成核用膜；以及

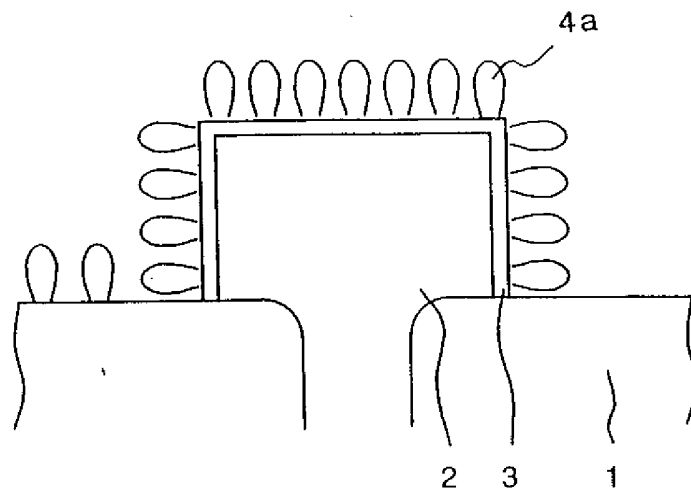
對具有上述成核用膜之上述半導體晶圓退火，以將上述導電性膜之表面粗化。

8.如申請專利範圍第 7 項之粗面化導電性膜之形成方法，其中上述氧化物膜之形成係經由氧化劑給予淨化或經由氧氣給予灰化。

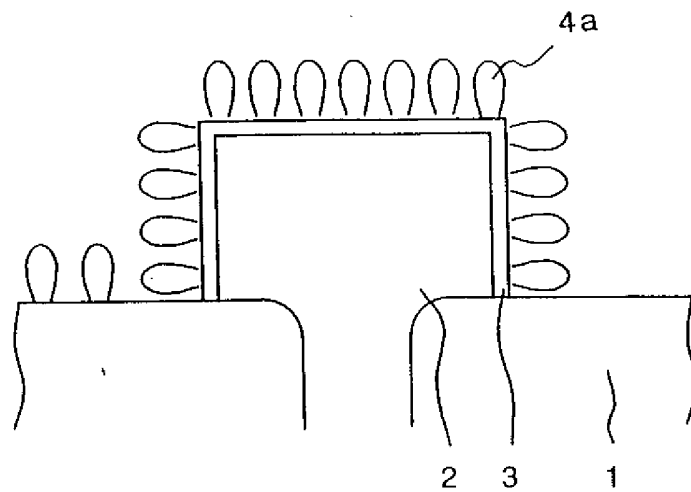
9.一種半導體裝置，其包括如申請專利範圍第 1~8 項中之任一項所述之形成方法所形成之粗面化導電性膜。

(請先閱讀背面之注意事項再填寫本頁)

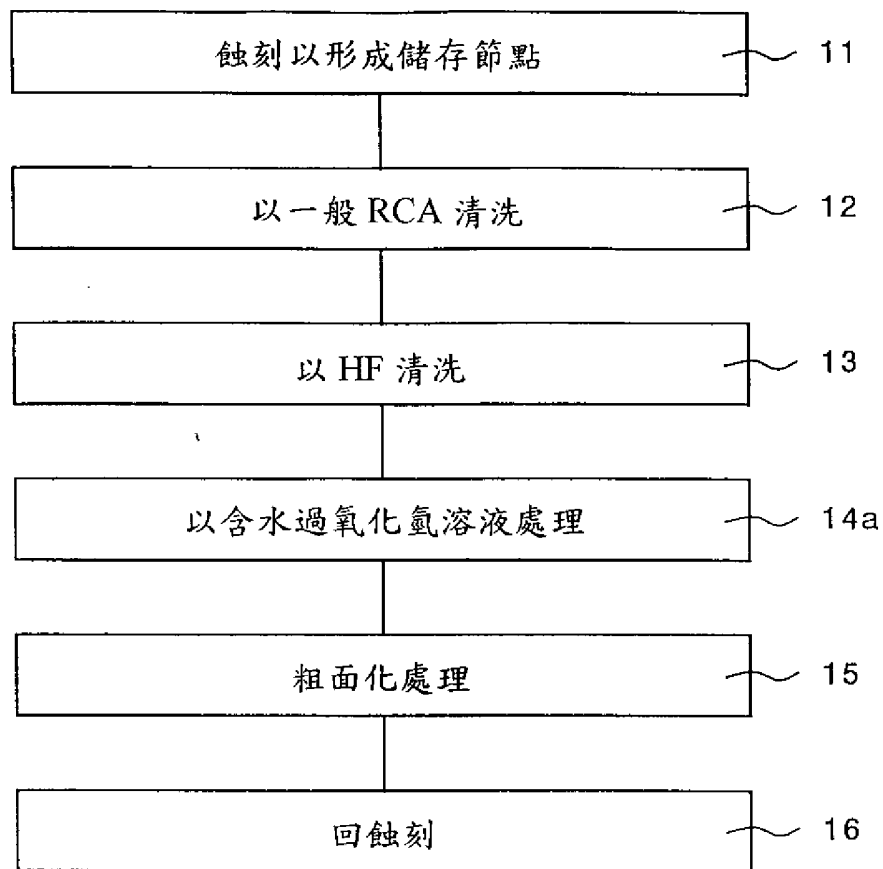
訂
線



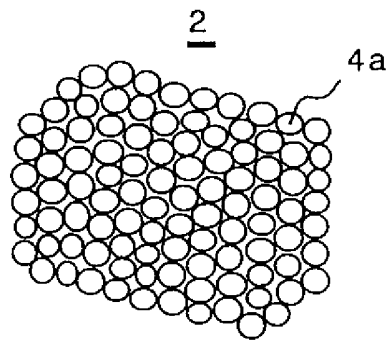
第 1 圖



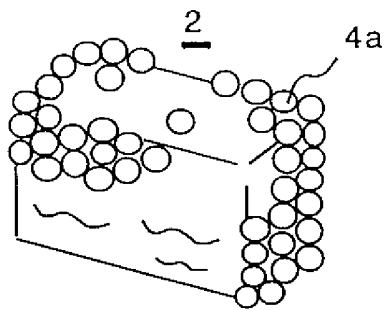
第 1 圖



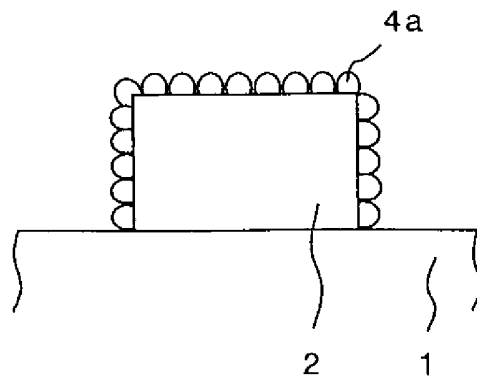
第 2 圖



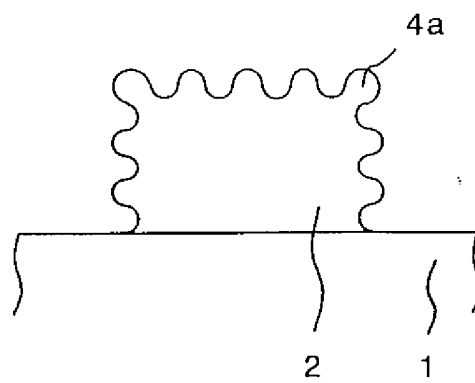
第 3a 圖



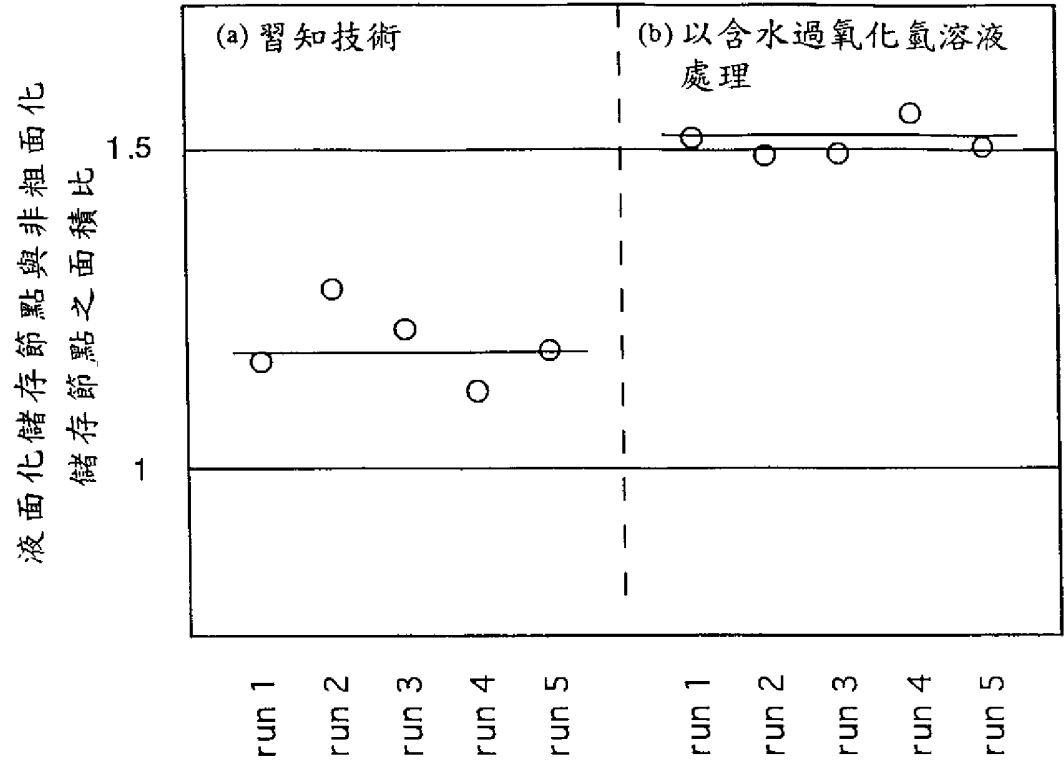
第 3b 圖



第 4a 圖



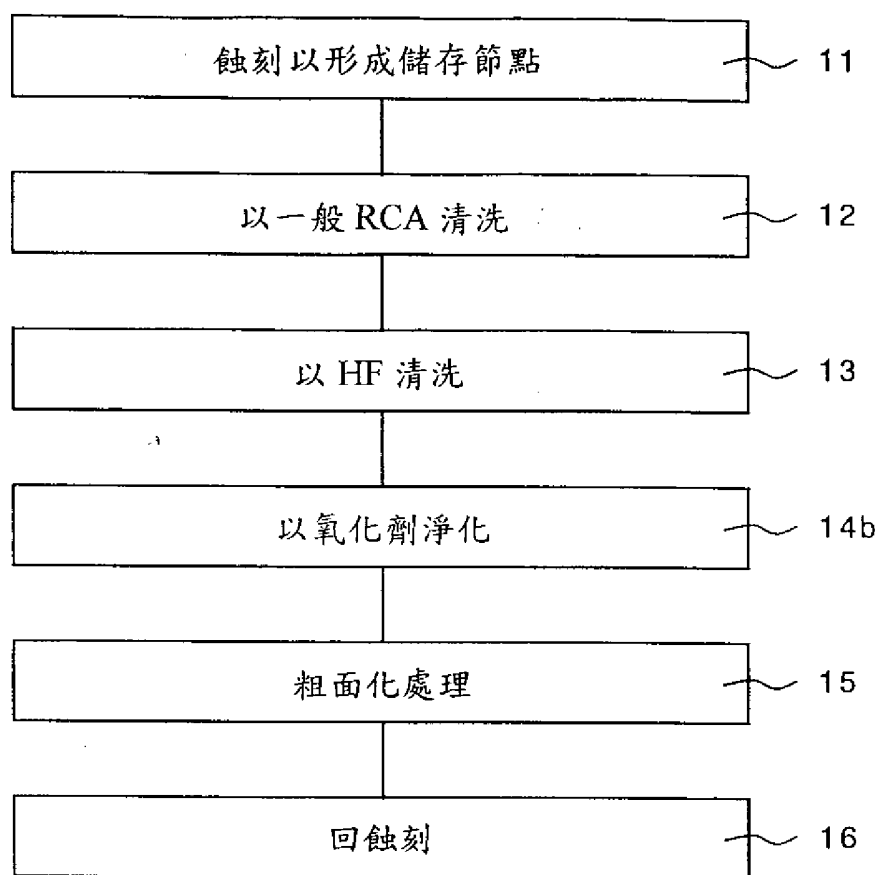
第 4b 圖



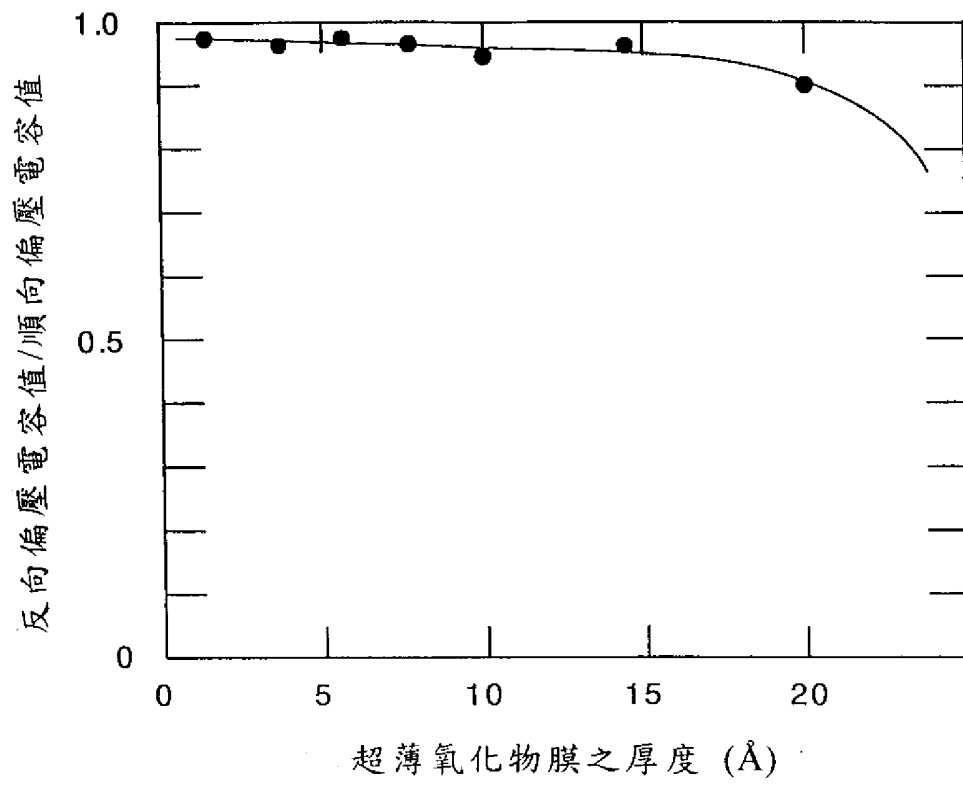
第 5 圖

	反向偏壓電容值/順向偏壓電容值
以含水過氧化氫溶液處理	0.97
沒有以含水過氧化氫溶液處理	0.97

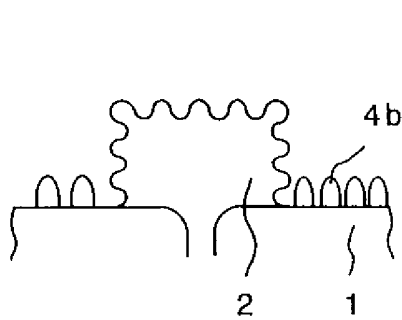
第 6 圖



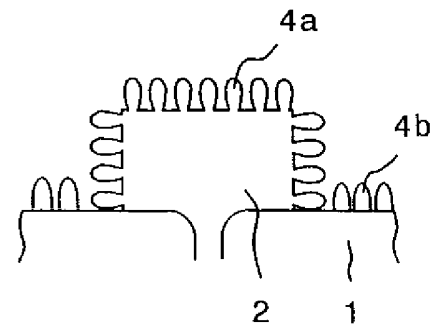
第 7 圖



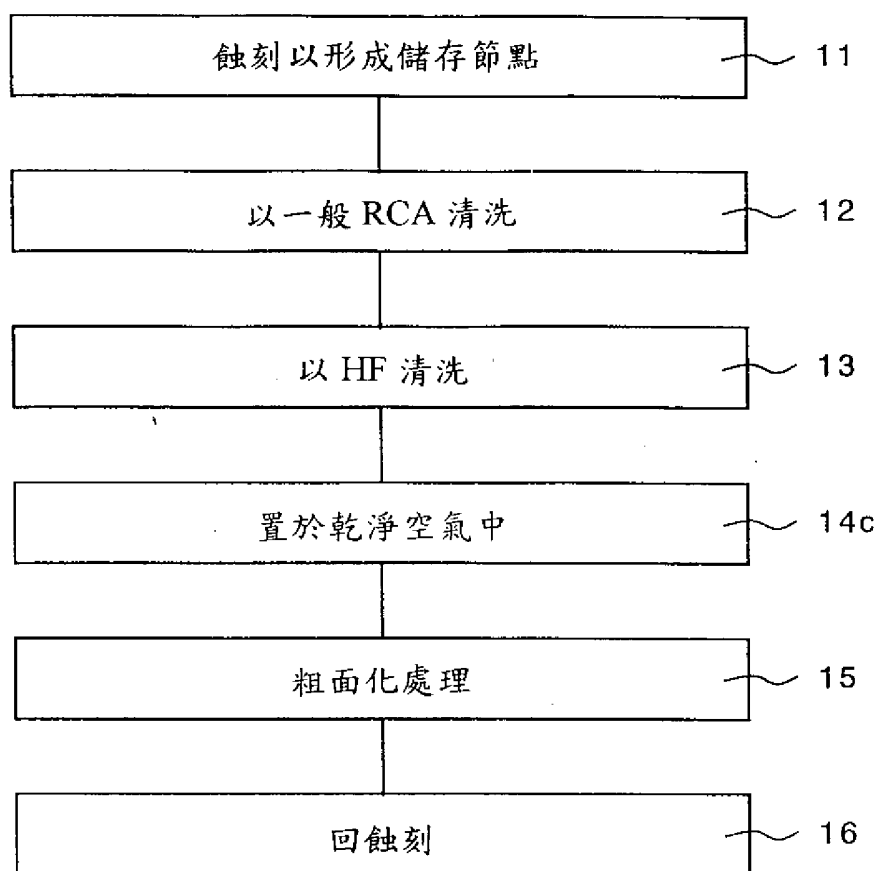
第 8 圖



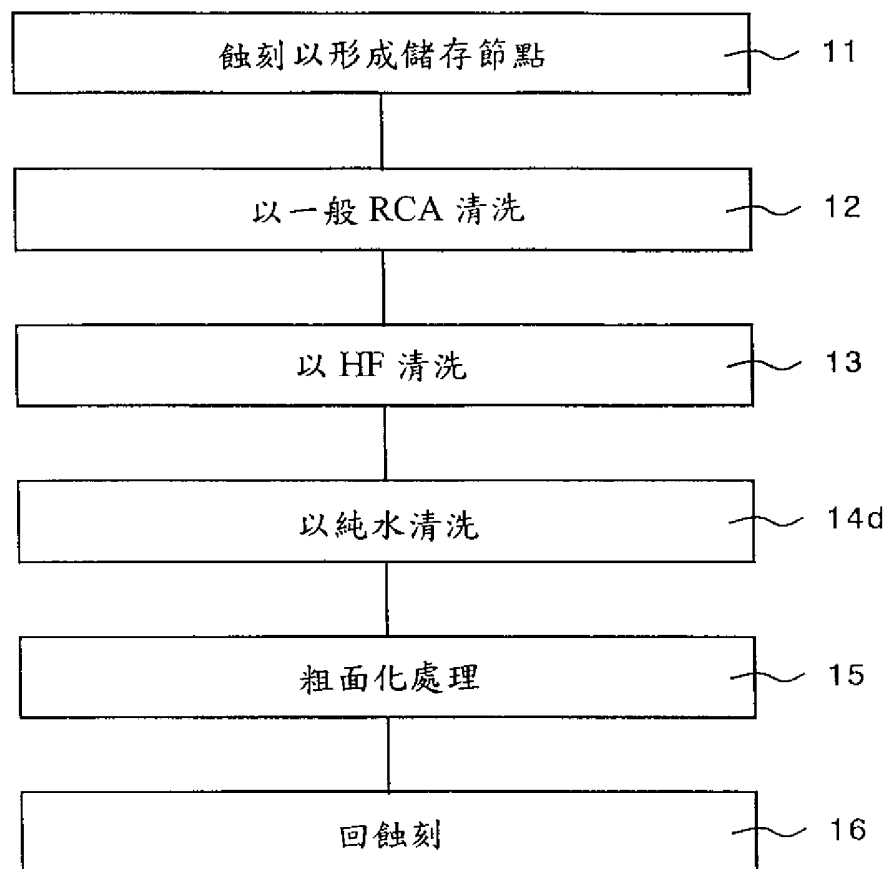
第 9a 圖



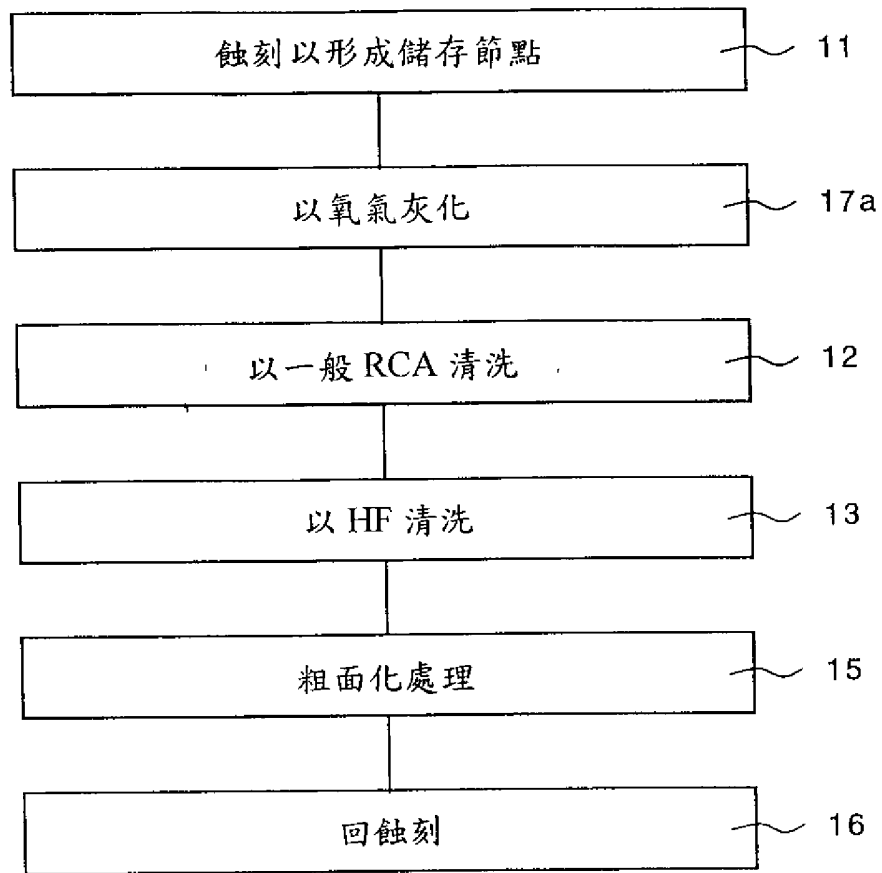
第 9b 圖



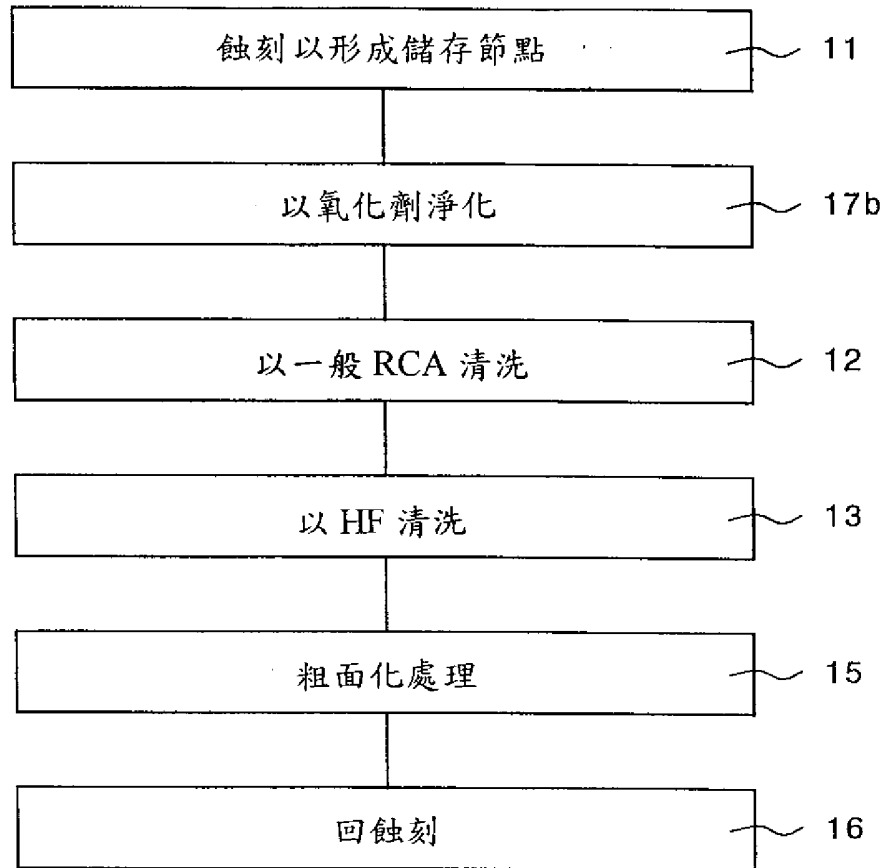
第 10 圖



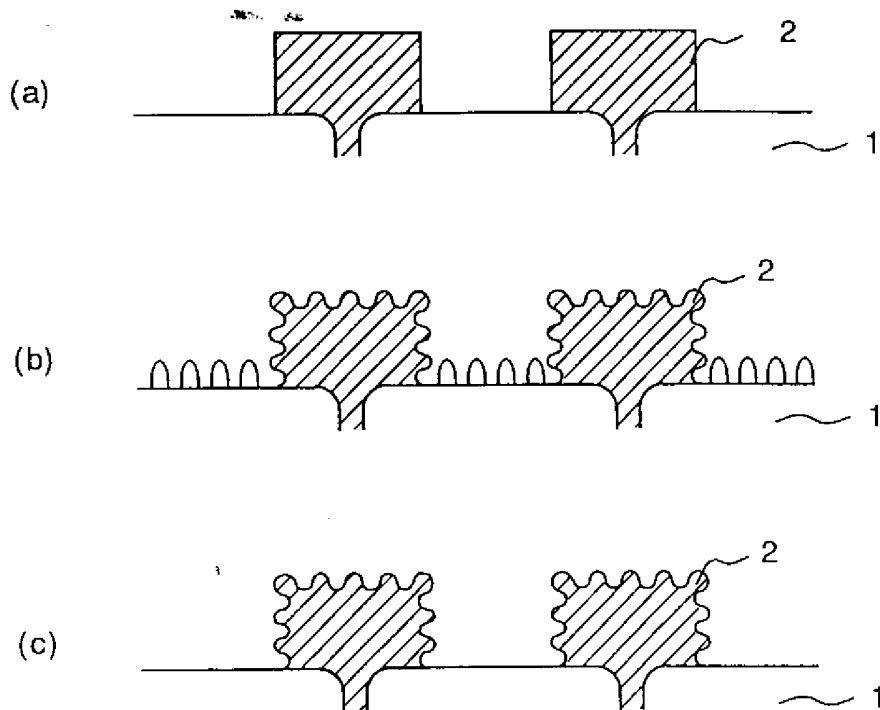
第 11 圖



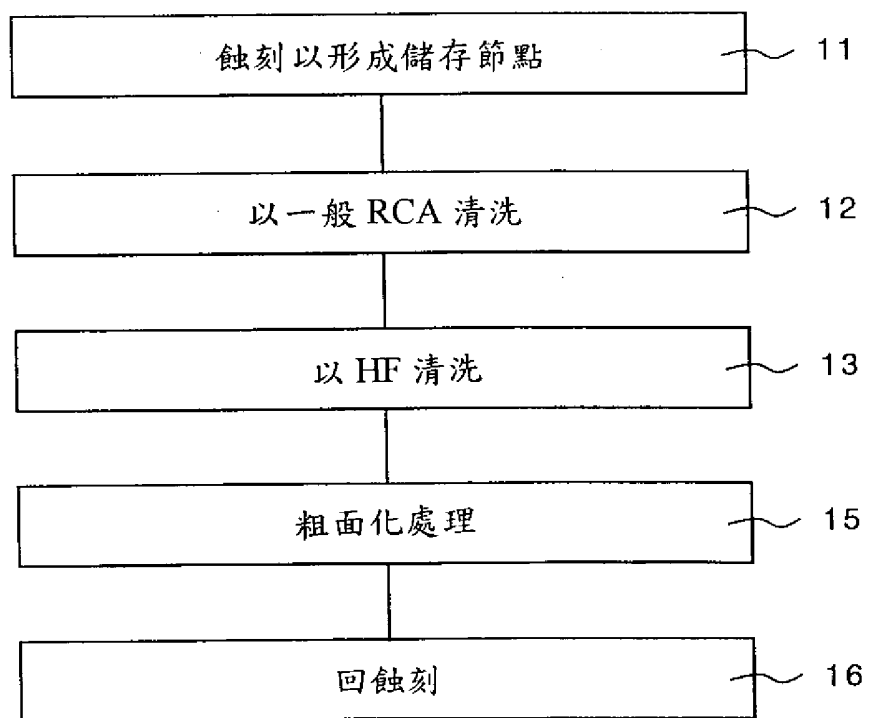
第 12 圖



第 13 圖



第 14 圖



第 15 圖