



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201203420 A1

(43)公開日：中華民國 101 (2012) 年 01 月 16 日

(21)申請案號：100113506

(22)申請日：中華民國 100 (2011) 年 04 月 19 日

(51)Int. Cl. : H01L21/66 (2006.01)

(30)優先權：2010/04/19 歐洲專利局 10 004 141.7

(71)申請人：南達科技有限公司 (德國) NANDA TECHNOLOGIES GMBH (DE)

德國

校際微電子中心 (比利時) IMEC (BE)

比利時

(72)發明人：馬克沃特 拉斯 MARKWORT, LARS (DE)；果特 皮耶葉斯 GUITTET, PIERRE-YVES (FR)；哈德 桑第普 HALDER, SANDIP (IN)；喬丹 安 JOURDAIN, ANNE (FR)

(74)代理人：閻啟泰；林景郁

申請實體審查：無 申請專利範圍項數：17 項 圖式數：7 共 33 頁

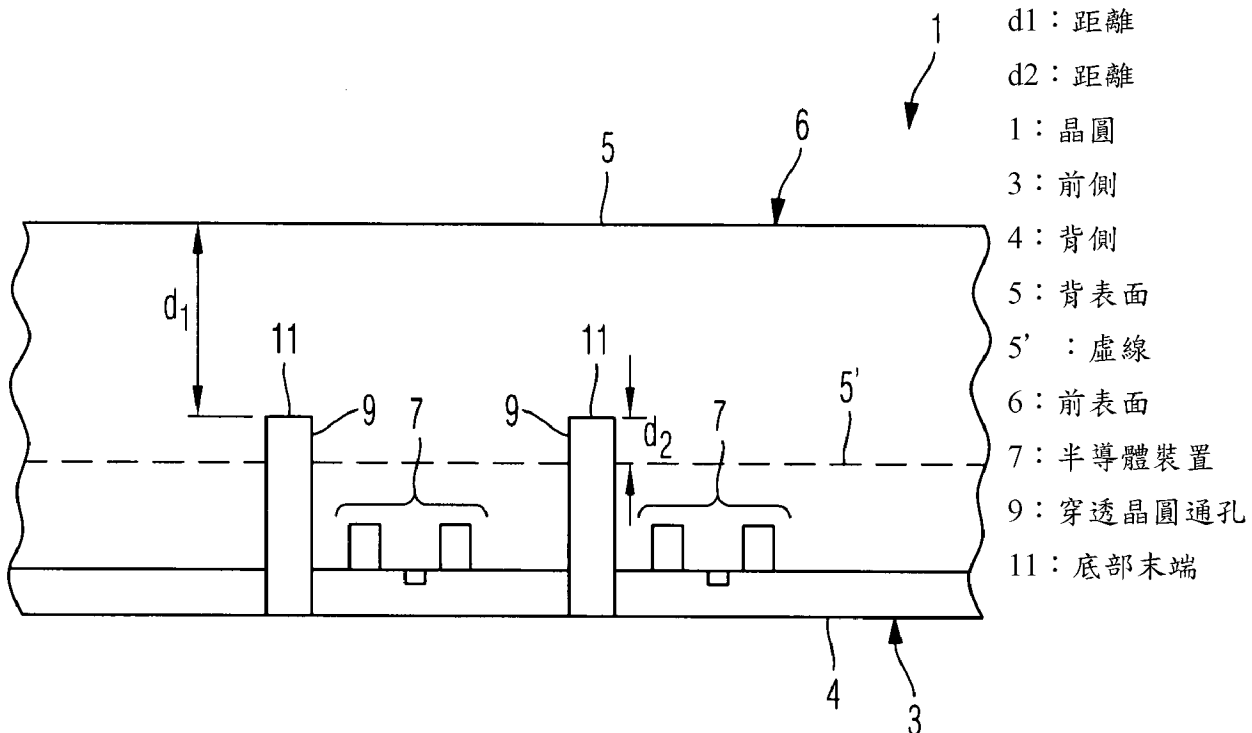
(54)名稱

處理及檢查半導體基板之方法

METHODS OF PROCESSING AND INSPECTING SEMICONDUCTOR SUBSTRATES

(57)摘要

本發明係關於一種檢查一半導體基板的方法，其具有一表面且包含至少一片金屬內嵌於該基板中，該方法包含：導引量測光朝向該基板的該背表面，並偵測自該基板接收回來的該量測光的一部分；決定該金屬片與該背表面之間的一距離，其係基於自該基板接收回來的該所測得量測光。



- d1：距離
- d2：距離
- 1：晶圓
- 3：前側
- 4：背側
- 5：背表面
- 5'：虛線
- 6：前表面
- 7：半導體裝置
- 9：穿透晶圓通孔
- 11：底部末端



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201203420 A1

(43)公開日：中華民國 101 (2012) 年 01 月 16 日

(21)申請案號：100113506

(22)申請日：中華民國 100 (2011) 年 04 月 19 日

(51)Int. Cl. : H01L21/66 (2006.01)

(30)優先權：2010/04/19 歐洲專利局 10 004 141.7

(71)申請人：南達科技有限公司 (德國) NANDA TECHNOLOGIES GMBH (DE)

德國

校際微電子中心 (比利時) IMEC (BE)

比利時

(72)發明人：馬克沃特 拉斯 MARKWORT, LARS (DE)；果特 皮耶葉斯 GUITTET, PIERRE-YVES (FR)；哈德 桑第普 HALDER, SANDIP (IN)；喬丹 安 JOURDAIN, ANNE (FR)

(74)代理人：閻啟泰；林景郁

申請實體審查：無 申請專利範圍項數：17 項 圖式數：7 共 33 頁

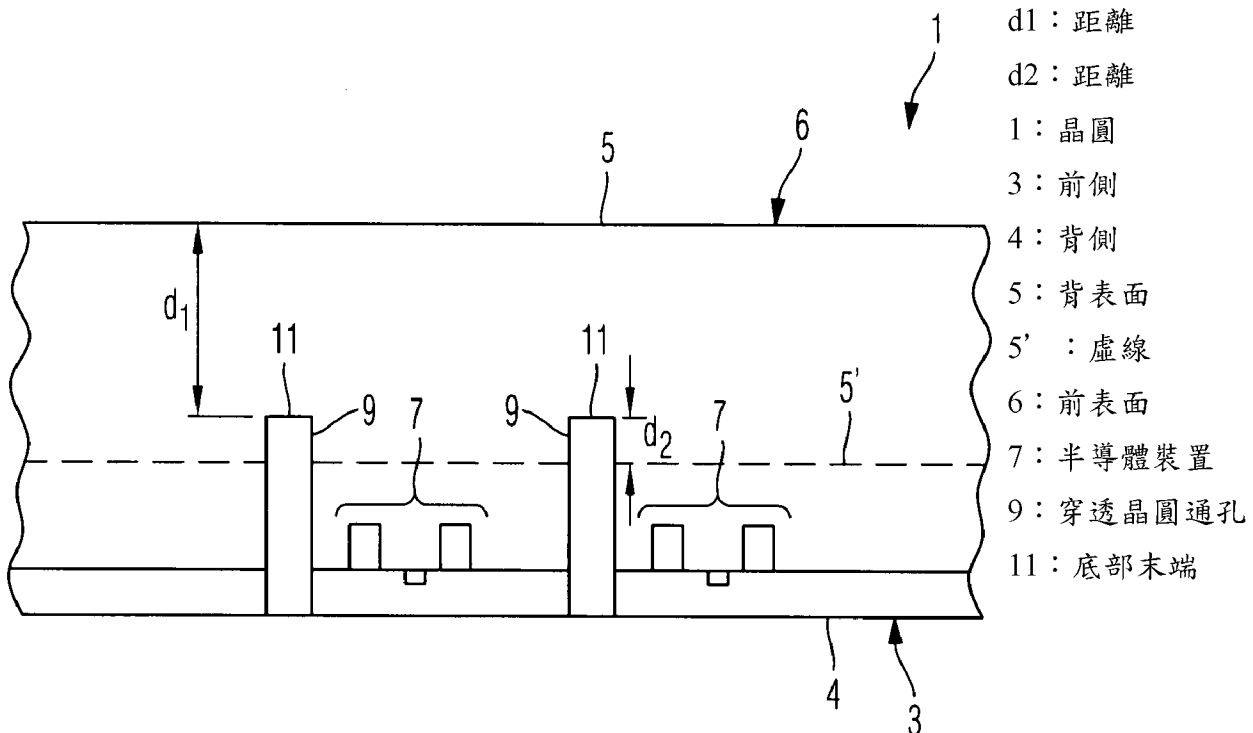
(54)名稱

處理及檢查半導體基板之方法

METHODS OF PROCESSING AND INSPECTING SEMICONDUCTOR SUBSTRATES

(57)摘要

本發明係關於一種檢查一半導體基板的方法，其具有一表面且包含至少一片金屬內嵌於該基板中，該方法包含：導引量測光朝向該基板的該背表面，並偵測自該基板接收回來的該量測光的一部分；決定該金屬片與該背表面之間的一距離，其係基於自該基板接收回來的該所測得量測光。



六、發明說明：

【發明所屬之技術領域】

本發明係關於檢查半導體基板之方法，並關於處理半導體基板之方法。本發明也關於製造半導體裝置以及利用此等方法所製造之裝置。

【先前技術】

一半導體晶圓基板一般係包含：一前側，其具有積體電路形成於其上；一半導體材料主體，其提供該基板的背側。在將獨立積體電路晶片接合並封裝至其他半導體基板之前，該晶圓基板一般係經薄化以將不希望有的半導體材料移除，或將內嵌於該基板中的穿透晶圓通孔暴露，以提供一電性接觸，其係自該背側至形成於該前側之上的該積體電路。

一般希望可以高度準確性實行該晶圓的薄化，其於跨越整個晶圓整體皆平均的，以此，該晶圓的所剩厚度具有所希值，或是使得所測得一剩餘厚度係為所希值，該厚度係於內嵌於該基板中的穿透晶圓通孔的頂端末梢與該晶圓的背表面之間。

【發明內容】

本發明已考量上述問題而完成。

根據本發明實施例，半導體基板的該處理係包含光學方法，以測定內嵌於一半導體基板中的一片金屬與該基板

的一背表面之間的距離。

根據其他實施例，光學方法係用以偵測內嵌於該基板中的各片金屬，而非暴露於該基板的該背表面，且係利用此一量測控制一晶圓薄化製程。

根據本文中的特定實施例，由該等光學方法自一晶圓獲得的資訊可用以控制一後續薄化製程，其係應用於相同晶圓或用以控制應用於下一片晶圓的一薄化製程。

根據本文中另一特殊實施例，其他的資訊，例如關於在該背表面上測得的研磨記號的資訊，可被用以控制一應用於下一片晶圓的後續研磨製程。

根據示範實施例，該等光學方法包含將量測光導至該基板的該背表面，並偵測自該基板接收回的該量測光的一部分。根據本文中的示範實施例，該量測光朝向該背表面的方向以及該量測光自該基板接收回的偵測係利用一暗場配置。自該背表面反射回的該量測光的一部份之方向與自該基板接收回的該量測光的一部分的方向之間的最小角度係大於 10° 、大於 20° ，或大於 30° 。發明者發現一暗場配置傳統上係利用以偵測缺陷，例如粒子或刮痕，其係於一基板表面上，其可成功應用以偵測內嵌於該基板本體中的圖形。此等圖形可包含內嵌於一基板的數片金屬，該基板係由半導體材料製成。

根據實施例，該光學方法包含於一位置感測偵測器之上的該基板的一部份之影像。根據本文的示範實施例，內嵌於該基板的該整體中的該圖形的一橫向延伸至少較該基

板的該部分影像的橫向解析度至少小 2 倍或至少小 5 倍，該基板係於該位置感測偵測器之上。根據本文中其他示範實施例，一基板的一區域之一橫向延伸係成像於一位置感測偵測器的一單一像素之上，其較基板中內嵌的該圖像的一橫向延伸至少大十倍或至少大 20 倍。

根據其他實施例，該光學方法包含將一量測光線導至該基板之上，以使於該背表面上的量測光線的一橫向延伸較該基板中內嵌的該圖像的一橫向延伸至少大 2 倍、至少 5 倍、至少 10 倍，或至少 100 倍。於此，該量測光線可橫跨該基板掃描，以產生該基板的一影像，並且於該基板的複數個位置實行該等光學方法。

根據實施例，用於該等光學方法的量測光的波長係經選定，使得該該量測光至該基板材料中的穿透深度係較該基板中內嵌的圖形與該基板的該背表面間距大 0.2 倍、0.5 倍，或 1.5 倍。根據本文中的示範實施例，該基板材料為矽，且該量測光的波長係大於 500 nm、550 nm、600 nm，或 650 nm。

根據示範實施例，用於該等光學方法的量測光的波長係經選定，使得該量測光至該基板材料中的穿透深度係較該基板的該背表面與相對於該背表面的該基板的前表面間距小 2 倍、1.0 倍，或 0.5 倍。根據本文中的示範實施例，該基板材料為矽，且該量測光的波長係小於 900 nm、850 nm、800 nm，或 750 nm。

根據示範實施例，該基板材料中內嵌的金屬片係穿透

晶圓通孔，即傳導連接器，其自該基板的一前側延伸至該基板中。

根據實施例，一薄化製程係施加至該基板的一背側以移除基板材料。根據本文的示範實施例，該薄化製程包含磨邊及/或蝕刻。該薄化製程可被控制，其係基於本應用中揭示該光學方法之一中所獲得的資訊。

根據實施例，其係提供一種用於製造一半導體裝置的一方法，其中該方法包含：形成半導體結構以及一第一半導體基板的一前側上的穿透晶圓通孔；將該第一基板以其前側結合至一負載器；至少施加一薄化製程至該第一基板，其係藉由於該基板的一背側將基板材料移除，使得該穿透晶圓通孔係暴露於該背側；至少將一個第二基板結合至該第一基板，其中至少一薄化製程係經控制，其係基於前述的該等光學方法之一獲得的資訊。

【實施方式】

下文描述的該等示範實施例，功能於與結構相同的元件係盡可能的使用相同圖示元件符號來表示。因此，為了瞭解一特定實施例的該獨立元件的特性，其他實施例的描述以及本發明的摘要係可參考之。

下文例示的該等實施例一般係關於半導體裝置的製造，並且關於薄化晶圓，並且特別係薄化此等晶圓，其包含穿透晶圓通孔，其係藉由實施一薄化製程於該晶圓的背側而被暴露於該晶圓的一背側。關於薄化晶圓以及包含穿

透晶圓通孔的晶圓的背景資訊可自下列專利中獲得：US 7,214,615 B2、US 6,916,725 B2、US 2010/0038800 A1、US 2010/0032764 A1、US 2005/0158889 A1，與 US 2010/0041226 A1，其中此等文件係藉由參照方式包含於本文中完整地揭示。

包含薄化晶圓的製造半導體裝置的進一步資訊可由下面文章中獲得，該文章為”極薄研磨晶圓上的應力分析，”其係由 Richardo C. Teixeira 等人於積體電路與系統 2008, c. 3 / n.2:81-87 所發表，”用於 3D 疊構 IC 的新混合接合法，”其係由 Anne Jourdain 等人於 Chip Scale Review, Aug/Sept 2009, 24 至 28 頁中所發表。

關於薄化晶圓的所示實施例包含光學方法，其係用以決定一晶圓背表面與穿透晶圓通孔頂末端之間的剩餘厚度，並用以獲得可用於控制一薄化製程的資訊。然而，這些光學方法並不限於那些應用。該等光學方法也可被應用至其他基板，其中的圖像係內嵌於該基板中，以此其係位於該基板的一表面之下。

圖 1 為於用於半導體裝置的製造過程中的一半導體晶圓之一截面區圖示。該晶圓 1 具有一前表面 6 於一前側 3 與一背表面 5 於一背側 4。複數個半導體裝置 7，例如場效電晶體，係形成於該晶圓 1 的該前側 3，其係藉由施加複數個顯影步驟與其他製造步驟至該晶圓 1 的該前側 3。穿透晶圓通孔 9 自該前側 3 延伸置入該晶圓 1 的該基板材料中。該等穿透晶圓通孔 9 可以傳統方法形成，例如於該基板中

蝕刻溝槽，於該溝槽壁上沉積絕緣材料，並且以一傳導材料(例如銅)填滿該等溝槽。該等穿透晶圓通孔具有高對比，且延伸進入該晶圓的該基板中，以此該穿透晶圓通孔 9 的頂部末端 11 係位於距離該晶圓 1 的背表面 5 距離一剩餘距離 $d1$ 。在該等穿透晶圓通孔 9 的製造之後的該剩餘距離 $d1$ 的範例值包含 630 μm 與 730 μm ，其係依該晶圓 1 的厚度而有不同。

一個或多個晶圓薄化製程將會被施加至該晶圓 1，其係圖示於圖 1 中，以於該晶圓的該背表面暴露出該穿透孔 9。該薄化製程包含自該晶圓 1 的該背表面 5 將該基板材料移除。

圖 1 中的一斷線 5' 圖示該晶圓的該背表面的位置，其係於薄化之後，以此該穿透孔 9 係被暴露，且自該表面投射一距離 $d2$ 。舉例來說，該距離 $d2$ 的一範例值係 1 μm 與 2 μm 。顯而易見地，該薄化製程必須以高精確度執行以維持該目標距離 $d2$ 在可接受範圍內，其係對於分佈於跨越該基板 1 的所有穿透孔 9。因此，希望可基於量測來控制該一個或多個薄化製程。已知一種傳統光學量測以控制晶圓薄化，其係自 US 2005/0158889 A1，並量測該晶圓的該背表面 5 與該前表面 4 之間的距離。此傳統光學量測方法利用紅外線，其於該晶圓材料中具有穿透深度，其係大於該前表面與該背表面之間的距離。若因為該晶圓以其前側貼合至一載子基板上而無法準確偵測該晶圓的前表面，該傳統方法會有問題，且若該穿透孔延伸進入該基板的一深度無

法被準確得知或其於跨越該晶圓並不一致，亦會使該傳統方法出現問題。

因此，希望直接決定底部末端 11 與該晶圓 1 的背表面 6 之間的該剩餘距離 $d1$ ，或者至少可決定該剩餘距離 $d1$ 的可靠資訊指示。舉例來說，若一預先定義的臨界剩餘距離，例如 5 或 10 μm ，係藉由施加一研磨法來達成，該薄化製程可藉由施加蝕刻而繼續，直到該底部末端完全暴露。

圖 2 係圖示一光學配置，其可用以實行一光學方法以決定該晶圓 1 地該剩餘厚度 $d1$ ，其係圖示於圖 1 中。該光學配置包含一光源以產生量測光線 23，藉由光學儀器 27 形成為量測光線的光束 25。該光學儀器 27 可包含一個或多個稜鏡與一個或多個面鏡。該光束 25 係被導至該晶圓 1 的該背表面 5 的一部分 29 之上，其係以一角度 α 照射，舉例來說，該角度相對於一表面正交係大於 10° 、 20° 或 30° 。

該晶圓的該背表面 5 的該部分 29 係照映至一位置偵測器 31，其係利用成像光學儀器 33。該成像光學儀器 33 可包含一個或多個稜鏡與一個或多個面鏡。該位置偵測器 31 包含一個像素陣列 35。該位置偵測器 31 可具有大量的像素，例如 10,000 或更多的像素，圖 5 中僅展現出六個像素以供示例。由於以成像光學儀器 33 成像，該晶圓 1 上的區域與獨立像素之間係有一對一的對應，其中每一個區域係成像於該等獨立像素之上。圖示元件符號 37 係指該基板 1 上的一範例區域，其係成像於圖 2 所示偵測器 31 的左側像素 35 之上。成像至該一個像素 35 之上的該區域 37 的一橫

向延伸 d_3 ，舉例來說係 100 μm 。此橫向延伸係大於內嵌於該基板中的該穿透孔 9 的該橫向延伸。一穿透孔 9 的該橫向延伸的範例值為 2 μm 至 20 μm 。

圖 2 中例示的該光學配置如圖 2 中所顯示為一暗場配置，其具一角度 β 。該角度 β 為於該晶圓的該背表面 5 反射的量測光 25 的光線 39 與於該晶圓 1 散射的該量測光的該部分的光線 41 之間的最小角度。舉例來說，這最小角度 β 係大於 10° 、 20° ，或 30° 。

該量測光 25 的該光線的波長係經選擇以滿足特定的需求，下面會例示並有更多細節。為此目的，穿透性濾光片僅允許特定波長穿透，反射性濾光片僅允許特定波長反射，其可被置於該量測光線 25 的該光線路徑中。若包含廣大波長光譜範圍的該量測光線 25，也可達成相同的結果，且其中一波長選擇係施行於該成像光束路徑中，其係於該基板 1 與該偵測器 31 之間，其係藉由提供適當的穿透或反射濾光片。

更進一步，該光源 21 可配置以實質上僅自一所希波長範圍產生光線。

該部分 29 係成像至該偵測器 31，其可具有一正交延伸，以此，複數個穿透晶圓通孔 9 係位於該區域 29 之中。位於該區域 29 中的穿透孔數量可超過 100 個穿透孔或數千個穿透孔洞。更進一步，該區域 29 的橫向延伸可大於一小方塊的橫向延伸，其係藉由將該晶圓 1 切塊所形成。舉例來說，該區域 29 的該橫向延伸可被選定，以此其包含多於

一個、多於兩個、多於五個，甚至更多小方塊。更進一步，該區域 29 係成像於該偵測器 31 之上，其可包含該整個晶圓 1，以此該區域 29 的該橫向延伸可大於 200 nm 或大於 300 nm，其係依據該晶圓 1 的該直徑。一光學配置的一例子，其可被用於本發明所舉例的光學方法中，其係舉例於 WO 2009/121628 A2 中，其完整揭示係藉由參照而合併於此。

一另一光學佩至可用於此揭示中所舉例的該光學方法中，其係圖示於圖 3 中。此設置包含一光源 21a，其產生量測光 23a，其係藉由光學儀器 27a 自量測光成型為一聚焦光束 25a，其可包含一個或多個透鏡與一個或多個面鏡。量測光的該聚焦光束 25a 係導致一晶圓 1a 的一背表面 5a，以此該光束 25 於該背表面 5a 的一橫向延伸 d_3 係大於內嵌於該晶圓基板中的穿透晶圓通孔 9a 的一橫向延伸。舉例來說，該橫向延伸 d_3 可較該等穿透晶圓通孔 9a 的該橫向延伸大 2 倍、5 倍、10 倍，或甚至 100 倍。

該量測光 25a 的該光束係導至該基板 1a 之上，其係以一相對於該晶圓 1a 的一表面法線為角度 α 照至其上。

舉例來說，一偵測器 31a 係放置以使得量測光 25a 於該晶圓的該背表面 6a 反射的該光線 39a 與該偵測器所接收的該量測光的光線 41a 的一最小角度 β 係大於 10° 、 20° 或 30° 。

該偵測器 31a 可包含一單一感光元件或數個感光元件。該偵測器 31a 可為一位置感應偵測器，此並不需例示

於配置中。該晶圓 1a 的一影像可藉由跨越該晶圓的該背表面 5a 掃描該光束 25a 而獲得，並記錄由該偵測器 31 所偵測到的光強度，其係依據該光束 25a 照射位置而定。舉例來說，該晶圓 1a 可被旋轉，及/或以其他方式置換其與該入射量測光的該光束 25a 的相對性。

前文中配合圖 2 與圖 3 所例示的該光學配置為暗場配置，其中有量測光的一主要方向，該量測光係來自該晶圓並且由該偵測器接收，其係實質上被導為平行於該晶圓的一表面法線。然而，可有暗場配置其也具有光學儀器，其中該光係來自該晶圓源並由該偵測器接收，其具有一主要方向，其係導為相對於該表面法線具有一角度。特別說來，可將該入射量測光實質上導至正交於該晶圓表面上。該暗場配置係經由一最小角度達成，該角度係於反射光線與該偵測光線間。舉例來說，該最小角度 β 特定說來係大於 0° ，且較佳而言係大於 10° 、 20° 或 30° 。

本文中揭示的該光學方法中可用的其他光學配置包含亮場光學配置，其中具有一角度重疊於自該晶圓反射的該量測光線與由一偵測器接收的光線之間。

發明者發現傳統用以檢查位於一基板的一表面上的缺陷的光學配置也可用以偵測內嵌於該基板中的特徵，以及與該基板的該表面距離一剩餘距離的特徵。

圖 4a、4b，與 4c 顯示自一半導體晶圓的一背側所獲得的影像，其具有內嵌特徵。該半導體晶圓的基板材料為矽，且該內嵌特徵係由銅製成的穿透晶圓通孔。圖 4 中所示的

該三個影像係自該晶圓的該背表面的該孔洞的底部末端於不同剩餘距離測得，圖 4a 中，該剩餘距離 d_1 為 6 μm ，且於該影像中的該可視特徵主要係關於一研磨工具的研磨記號，其係用於晶圓薄化製程。複數個影像特徵可表示該晶圓穿透孔的出現率很低。

圖 4b 顯示一晶圓背側的一影像，其中該剩餘距離 d_1 會於 1 μm 與 2 μm 間變化。該影像中的可視特徵包含研磨記號，其係類似於圖 4a 中的該等記號，以及具有對應於該基板中的穿透晶圓通孔的排列圖形的結構。該研磨圖形與該孔洞圖形的特徵係提供於該影像中，且係以類似的對比顯示。

圖 4c 顯示該晶圓的該背側的一影像，其中該孔洞地該剩餘距離 d_1 係少於或等於 0.5 μm 。顯而易見地，對應於該等孔洞排列的特徵在圖 4b 中甚至更明顯，且對應於該等孔洞排列的特徵在該影像中相對於關於該研磨圖形的特徵具有較高的對比度。

由圖 4a、4b 以及 4c 看來，顯而易見地，一晶圓的一背側影像中所包含的圖形的一影像對比及/或影像強度係顯示該晶圓的背表面與內嵌於該晶圓中的特徵之間的一剩餘距離。

由內嵌於該基板中與位於該基板表面之下的特徵所產生的該影像對比可由射入線置於用以該成像的量測光線而加強。舉例來說，所希係於該基板的該前表面反射或提供於該基板的該前側之上的結構散射的光並不貢獻至該偵測

所得影像。此等光線沿一路徑行進穿越該基板材料，其長度至少大於該基板厚度的兩倍。因此，較佳而言係選擇該量測光的波長，其係貢獻於該偵測影像，以此量測光會在該材料中一路徑長度之後消失，其係大於該基板厚度的兩倍。此可藉由選擇該波長而達成，以此該基板材料中的該量測光的一穿透深度係小於該基板厚度的 2.0 倍、1.0 倍，或 0.5 倍。此說明書中，該穿透深度係定義為於該基板材料中的該量測光的強度下降至該表面原始值的 $1/e$ (約 37%) 的深度。

舉例來說，若該基板材料為矽且該基板的一厚度可小至 10 μm ，使用波長小於如 900 nm、850 nm，或 750 nm 的量測光係有優勢的。

另一方面，用於產生一位於一基板的一背表面之下的特徵排列圖形的一影像的該量測光在到達該內嵌特徵時，應仍具有一相當強的強度。因此，較佳而言選擇該量測光的波長以此量測光在該材料中的一穿透深度係大於該基板表面與該內嵌特徵間的一剩餘距離的 0.2 倍、0.5 倍或 1.5 倍。

一例子中，該基板材料為矽，且該等內嵌特徵係由金屬製成的穿透晶圓通孔，其利用波長大於 500 nm、550 nm、600 nm，或甚至 650 nm 的量測光係具優勢的。

圖 6 顯示於一矽基板材料中該穿透深度(μm)隨該光線波長(nm)變化的實驗資料。顯而易見地，用以偵測於該表面下超過 1 μm 的特徵的波長下限應大於 500 nm，而其中低於

900 nm 的波長應用以偵測於一厚度在 35 um 以下的基板中的特徵。

圖 5 為一實驗資料圖，其顯示該等穿透晶圓通孔的剩餘距離的依存性，其隨該影像中該等孔洞的排列圖形的暗場影像強度的變化。由此途可明顯得知該暗場影像強度與對比係相當適宜做為該剩餘厚度的指標。

除了該等波長之外，用以偵測的該量測光線也可選定其偏振狀態，以使得大量的該入射光進入該基板，及/或以該適宜的偏振光產生一高影像強度或對比。

一半導體晶圓的檢查的光學方法可用以取得資訊，以用於控制量產的半導體裝置的一晶圓薄化製程。此製造方法係配合下面的圖 7 中所示流程圖例示。該方法包含將該一第一基板接合至一第二基板，其中暴露於該第一基板的一背表面的穿透晶圓通孔係經由該第二基板接觸而接合至該第一基板。晶圓的一產品中，一接續晶圓係用以於一步驟 101 中處理。半導體結構與孔洞係形成於該晶圓的一前側上，其係藉由步驟 103 中的顯影製程與其他製程。之後一載具係接至該晶圓的一前側，且一薄化製程係實行至該晶圓的一前側，其係於一步驟 105 中。舉例來說，該薄化製成可包含研磨及/或拋光。該薄化製程係藉由研磨參數 107 所控制，例如一研磨或拋光設備的每單位時間有複數個循環，一力係施加於一研磨或拋光工具與該晶圓的該背側之間，其係於該研磨或拋光製程期間。該研磨參數係經選定，以使得該晶圓的該等穿透晶圓通孔的底部末端與該晶圓的

該背表面之間的一剩餘厚度為 2 μm 。接著該剩餘厚度的指標資訊或該剩餘厚度係於一步驟 109 中決定，其係利用如上所示的該剩餘厚度。基於該所定剩餘厚度或該剩餘厚度的指標資訊，該薄化製程 105 的該控制參數 107 與一接續薄化製程 113 的控制參數 111 係於一步驟 115 中更新。接著在步驟 113 中，進一步的薄化製程係施加至該晶圓的該背側，以將該晶圓的該背側的該等穿透晶圓通孔暴露出來。此最後薄化製程可包含一蝕刻，其選擇性地移除基板材料並且實質上並不移除該等穿透晶圓通孔的該材料。同時該薄化製程的步驟 113 係由製程參數 111 所控制，其可包含該薄化製程的時間、一蝕刻物件的濃度、組成或溫度，或應用於該薄化製程中的一電漿強度。

在暴露該背表面上的該等孔洞之後，一第二基板係於一步驟 115 中接合至該晶圓。該第二基板可包含一完整晶圓或半導體裝置的獨立晶粒，其係根據適宜的所需品質而選定。

接著，一接續晶圓係於步驟 101 中處理。

應注意自該晶圓的該被表面所獲得的該等影像也包含其他與該等穿透晶圓通孔無關的特徵。舉例來說，這些特徵係由位於該基板的該表面上的缺陷所產生。例子為圖 4a、4b，與 4c 中的該等可視研磨記號。此等其他特徵的一分析可提供資訊以用於控制該晶圓的該製成。舉例來說，該等研磨劑號可為該所用研磨設備的一缺陷的指標，以此所獲得資訊可觸發該研磨設備的修復。更進一步，可於一

檢查步驟中獲得額外的影像，其係藉由利用成像所用不同波長與偏振的量測光紀錄一或多個影像。

該基板的剩餘厚度的資訊指標可於步驟 109 中獲得，其可用以更新一薄化製程的控制參數，其係接著施加於相同的晶圓。此製程可指前饋控制，由於一係基於自一獨立晶圓獲得的資訊，且係用以控制相同晶圓的進一步製程。於步驟 105 中施加至該獨立晶圓的該薄化製程控制參數的更新係為前饋控制，其係由於其僅對於一生產線中製程的下一晶圓有效。

【圖式簡單說明】

本發明前述或其他優勢特性可藉由配合附圖詳細描述本發明的示範實施例而可更為清楚。應注意並非本發明所有可能的實施例皆必須各個例示，且本文中並不舉出每一個或任何的優點。

圖 1 所示係一晶圓基板的一截面區域，其中內嵌有穿透晶圓通孔。

圖 2 所示係一種光學方法。

圖 3 所示係另一種光學方法。

圖 4A、4B、4C 所示係由圖 2 中所示的該光學方法所獲得的影像，其係於一基板的剩餘深度。

圖 5 所示係一剩餘深度與該影像強度的相依性的圖。

圖 6 所示係一相依性圖表，其顯示量測光於一基板中的一滲透深度對波長的相依性。

圖 7 係為一流程圖，其係圖示用以製造一半導體裝置的一方法。

【主要元件符號說明】

d1	距離
d2	距離
1、1a	晶圓
3	前側
4、4a	背側
5、5a	背表面
5'	虛線
6	前表面
7	半導體裝置
9、9a	穿透晶圓通孔
11	底部末端
21、21a	光源
23、23a	光線
25、25a	光線
27、27a	光學儀器
29	區域
31、31a	位置偵測器
33	成像光學儀器
35	像素陣列
37	區域

201203420

39、39a 光線

41、41a 光線

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：100113506

※申請日：100.4.19 ※IPC 分類：

一、發明名稱：(中文/英文) H01L 21/66, 2006.01

處理及檢查半導體基板之方法

METHODS OF PROCESSING AND

INSPECTING SEMICONDUCTOR SUBSTRATES

二、中文發明摘要：

本發明係關於一種檢查一半導體基板的方法，其具有一表面且包含至少一片金屬內嵌於該基板中，該方法包含：導引量測光朝向該基板的該背表面，並偵測自該基板接收回來的該量測光的一部分；

決定該金屬片與該背表面之間的一距離，其係基於自該基板接收回來的該所測得量測光。

三、英文發明摘要：

A method of inspecting a semiconductor substrate having a back surface and including at least one piece of metal embedded in the substrate, comprises

Directing measuring light towards the back surface of the substrate and detecting a portion of the measuring light received back from the substrate; and

Determining a distance between the piece of metal and

201203420

the back surface based upon the detected measuring light
received from the substrate.

七、申請專利範圍：

1.一種用以處理一半導體基板的方法，該半導體基板具有一背表面並包含至少一片金屬內嵌於該基板中；

該方法包含：

將量測光導向該基板的該背表面，並且偵測自該基板接收回來的該部分量測光；

將一基板薄化製程施加至該基板，其係藉由移除於該基板的該背表面之基板材料；

其中施加至該基板的該基板薄化製程係經控制，其係基於自該基板接收回來的該測得量測光。

2.根據申請專利範圍第 1 項的該方法，進一步包含：

記錄一影像，其係利用自該基板接收回來的該測得量測光；以及

決定該影像對應於該基板中內嵌的金屬片群組的部分，其係基於金屬片的預定排列圖形，其具有與內嵌於該基板中相同長度；

其中該基板薄化製程係基於該影像的該決定部分所控制。

3.根據申請專利範圍第 1 或 2 項的方法，其中自該背表面反射回來的該量測光的一部分的方向與自該基板接收回來的該量測光的一部分的方向之間的最小角度係大於 10° ，更明確地說係大於 20° ，更明確地說係大於 30° 。

4.根據申請專利範圍第 1 至 3 項的方法，其中於該基板的一表面法向量與朝向該背表面的該量測光的入射方向間

的角度係大於 20° ，更明確地說係大於 30° ，更明確地說係大於 40° 。

5.根據申請專利範圍第 1 至 4 項其中一項的方法，其中該偵測包含於一位置感測器之上成像該基板的一部分，且其中至少一片該金屬的橫向延伸係至少較成像於該位置感測器之上的該基板一部分的影像的橫向解析度至少小 2 倍，更明確地說至少係小 5 倍，更明確地說至少係小 10 倍。

6.根據申請專利範圍第 1 至 5 項其中一項的方法，其中該偵測包含於該位置感測器之上成像該基板的一部分，該位置感測器具有複數個像素，且其中該基板之一區域的一橫向延伸係成像於該等複數個像素的一單一像素之上，其係較該至少一片金屬的一橫向延伸至少大 2 倍，更明確地說至少係大 5 倍，更明確地說至少係大 10 倍。

7.根據申請專利範圍第 1 至 6 項其中一項的方法，其中導引該量測光朝向該基板的該背表面包含將量測光的一光束照向該背表面之上，使得該背表面上的量測光光束的一橫向延伸係較該至少一片金屬的一橫向延伸至少大 2 倍，更明確地說至少係大 5 倍，更明確地說至少係大 10 倍，更明確地說至少係大 100 倍。

8.根據申請專利範圍第 1 至 7 項其中一項的方法，其中內嵌於該基板中的該片金屬與該基板的該背表面之間的距離係大於 $1\text{ }\mu\text{m}$ 或大於 $3\text{ }\mu\text{m}$ 。

9.根據申請專利範圍第 1 至 8 項其中一項的方法，其中該量測光的一波長係經選定，使得該量測光於該基板材料

中的一穿透深度係較該基板背表面與該片金屬之間的距離大約 0.2 倍，更明確地說係大約 0.5 倍，更明確地說係大約 1.5 倍。

10.根據申請專利範圍第 1 至 9 項其中一項的方法，其中該基板材料為矽，且其中該量測光的一波長係大於 500 nm，更明確地說係大於 600 nm，更明確地說係大於 650 nm。

11.根據申請專利範圍第 1 至 10 項其中一項的方法，其中該量測光的一波長係經選定，使得該量測光於該基板材料中的一穿透深度係較該基板背表面與合該背表面相對地該基板地前表面之間的距離小約 2 倍，更明確地說係小約 1.0 倍，更明確地說係小約 0.5 倍。

12.根據申請專利範圍第 1 至 11 項其中一項的方法，其中該基板材料為矽，且其中該量測光的一波長係小於 900 nm，更明確地說係小於 850 nm，更明確地說係小於 800 nm，更明確地說係大於 750 nm。

13.根據申請專利範圍第 1 至 12 項其中一項的方法，其中該片金屬係穿透晶圓通孔。

14.根據申請專利範圍第 1 至 13 項其中一項的方法，其中該基板薄化製程包含研磨、拋光，與蝕刻中至少一種，更明確地說，該基板薄化製程施加於偵測自該基板接收回來該量測光的該部分之前，其包含研磨及/或拋光，且其中更明確地說，該基板薄化製程施加於自該基板接收回來該量測光地該部分之後，其係包含蝕刻及/或拋光。

15.一種檢查一半導體基板的方法，該基板具有一背表

面並且包含至少一片金屬內嵌於該基板中，更明確地說係結合申請專利範圍第 1 至 14 項的其中一者；

該方法包含：

導引該量測光朝向該基板的該背表面，並且偵測自該基板接收回來的該量測光的一部分；

決定該片金屬與該背表面之間的距離，其係基於自該基板接收回來的該所測得量測光。

16. 一種製造半導體基板的方法，該基板具有一背表面且包含至少一片金屬內嵌於該基板中，更明確地說係結合申請專利範圍第 1 至 14 項的其中一者；

該方法包含：

施加一基板薄化製程至一第一基板，其係藉由於該第一基板的該背表面移除基板材料；

導引該量測光朝向該第一基板的該背表面，並且偵測自該第一基板接收回來的該量測光的一部分；

施加一基板薄化製程至一第二基板，其係藉由於該第二基板的該背表面移除基板材料；

其中施加至該第二基板的該基板薄化製程係基於自該第一基板反射回來的該所測得量測光而受到控制。

17. 一種製造一半導體裝置的方法，該方法包含：

形成半導體結構與穿透晶圓通孔於一第一半導體基板的一前表面之上；

將該第一基板以其前側接合至一載具；

施加至少一薄化製程至該第一基板，其係藉由於該第

一基板的一背側移除基板材料，使得該等穿透晶圓通孔係暴露於該背側；以及

將至少一個第二基板接合至該第一基板；

其中至少一薄化製程係結合根據申請專利範圍 1 至 16 項的其中一項的方法實行。

八、圖式：

(如次頁)

一基板的一背側移除基板材料，使得該等穿透晶圓通孔係暴露於該背側；以及

將至少一個第二基板接合至該第一基板；

其中至少一薄化製程係結合根據申請專利範圍 1 至 16 項的其中一項的方法實行。

八、圖式：

(如次頁)

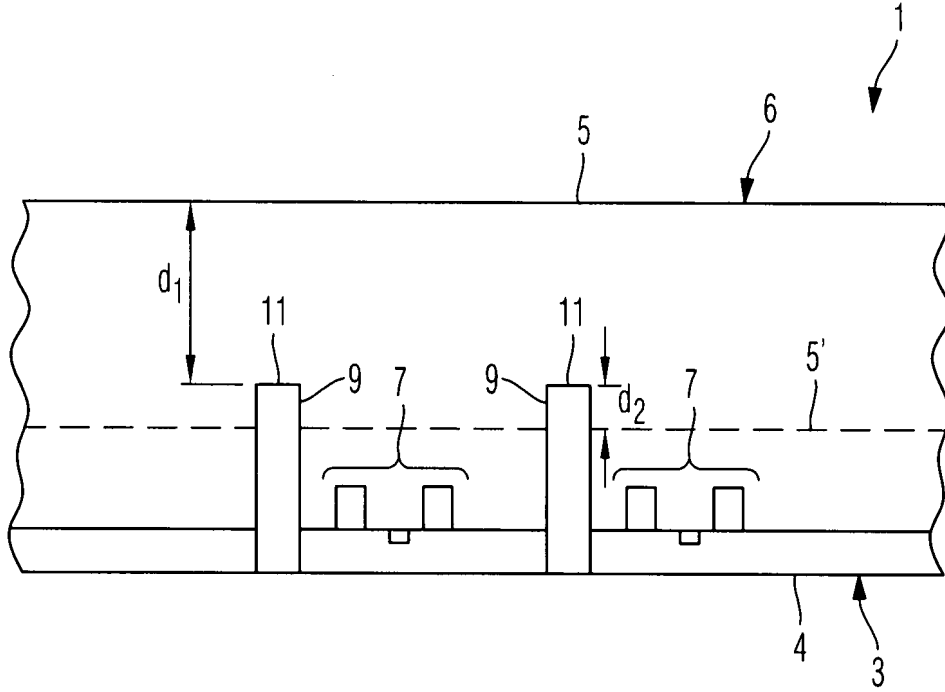


圖1

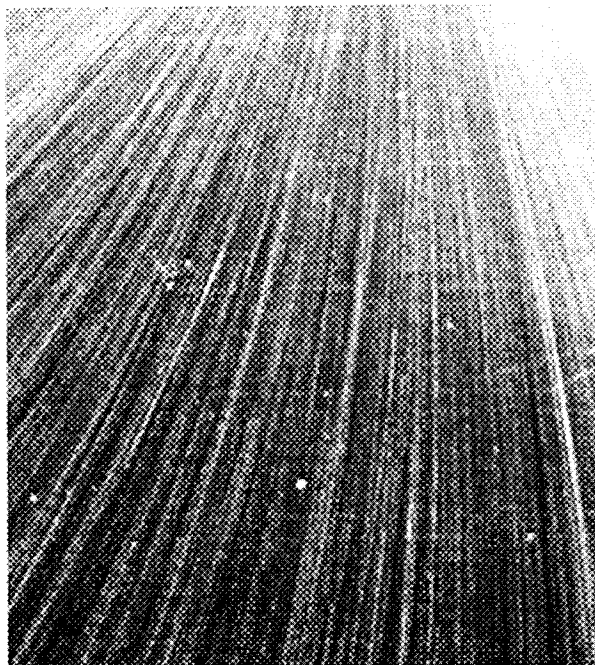


圖 4A

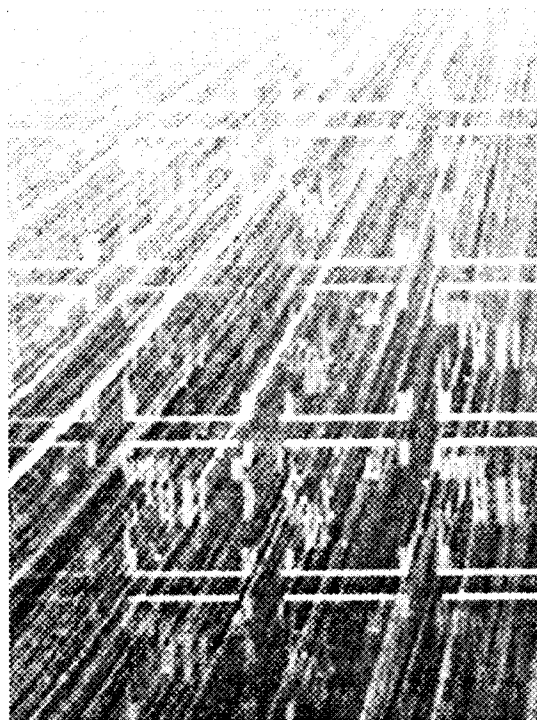


圖 4B

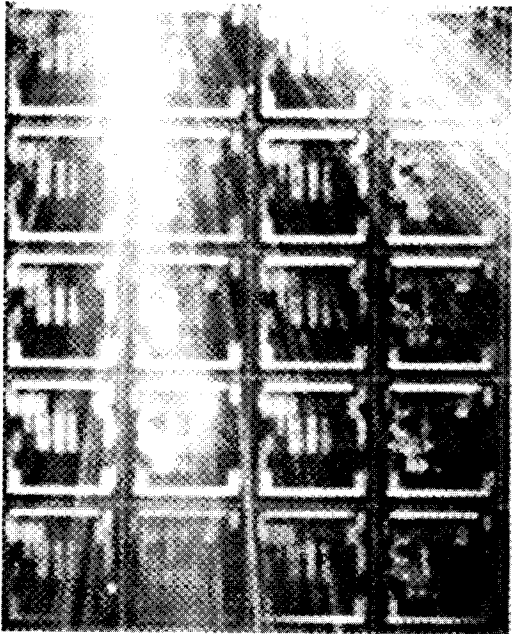


圖4C

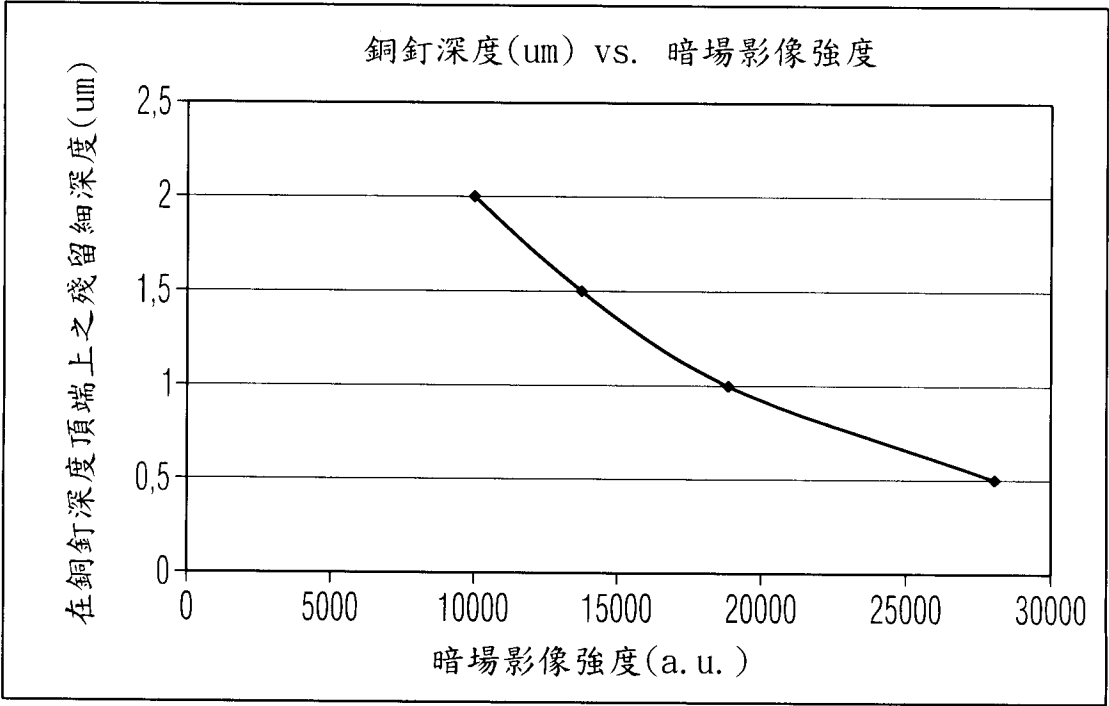


圖5

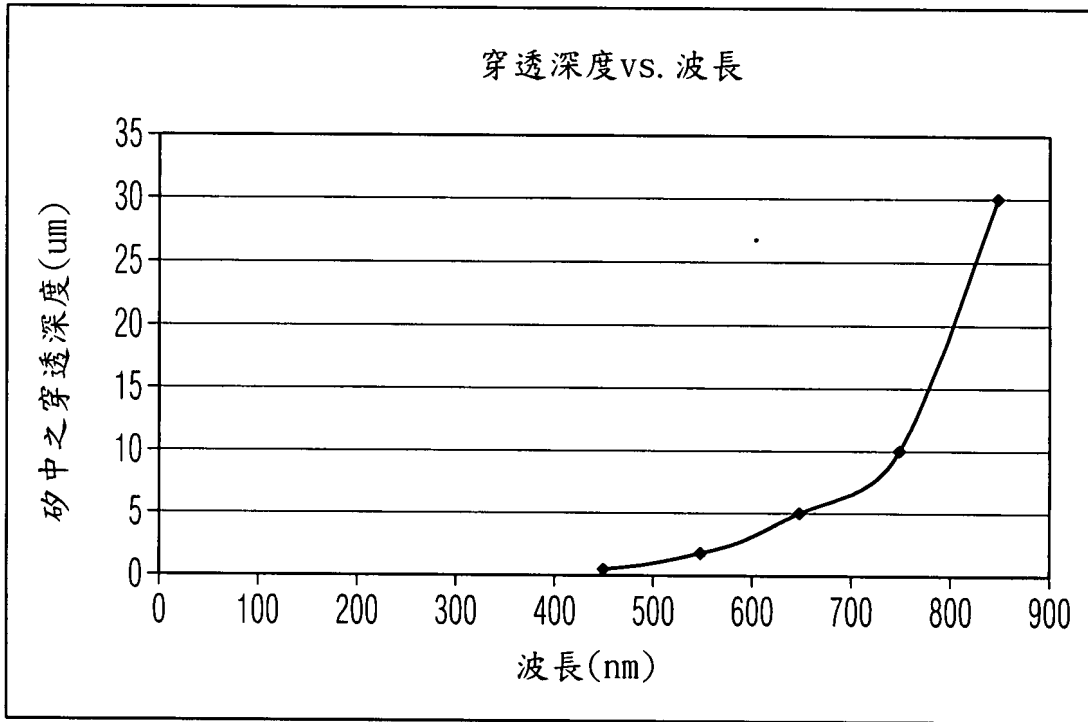


圖6

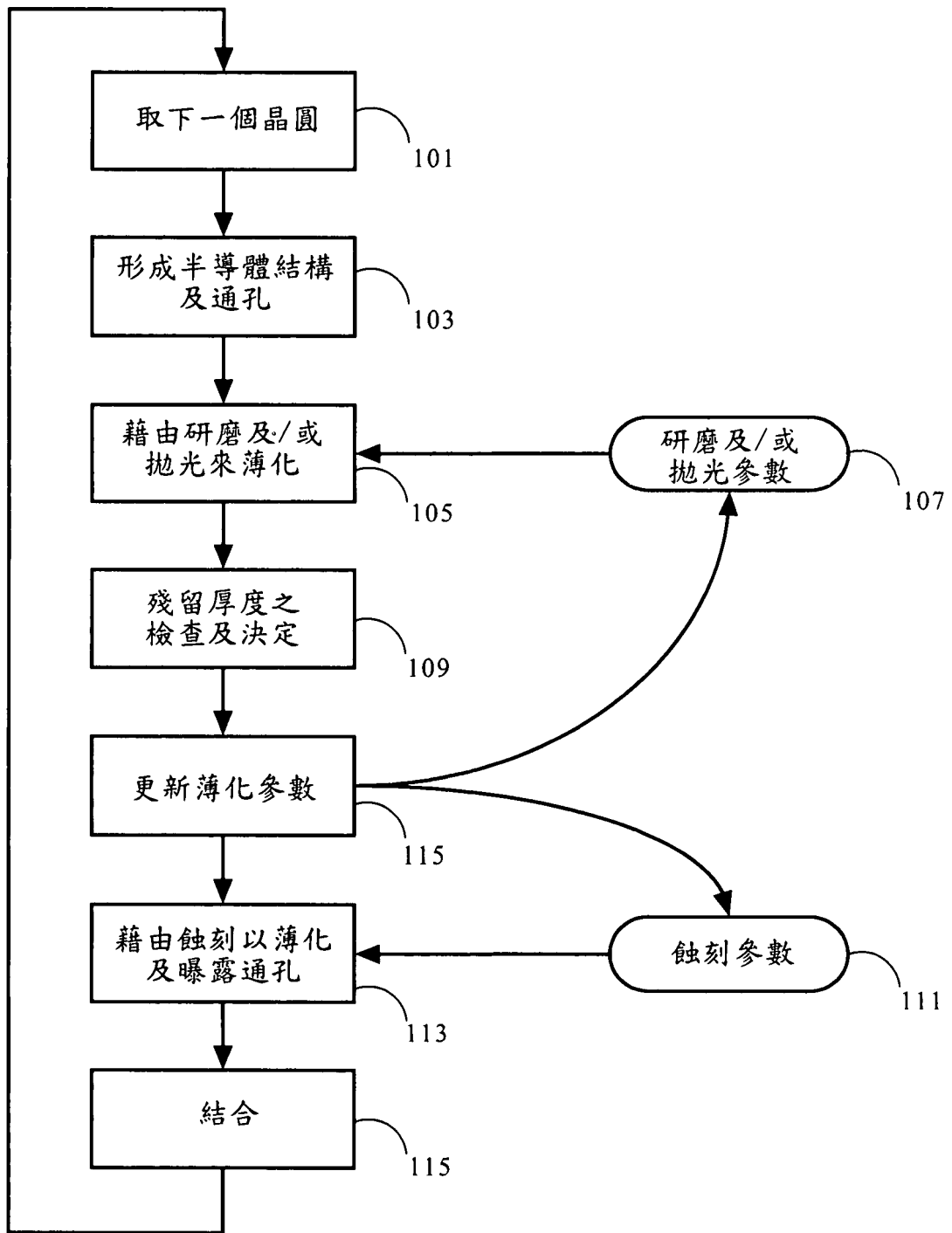


圖7

四、指定代表圖：

(一)本案指定代表圖為：圖 1。

(二)本代表圖之元件符號簡單說明：

d1	距離
d2	距離
1	晶圓
3	前側
4	背側
5	背表面
5'	虛線
6	前表面
7	半導體裝置
9	穿透晶圓通孔
11	底部末端

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)

七、申請專利範圍：

1. 一種用以處理一半導體基板的方法，該半導體基板具有一背表面並包含至少一片金屬內嵌於該基板中；

該方法包含：

將量測光導向該基板的該背表面，並且偵測自該基板接收回來的該部分量測光；

將一基板薄化製程施加至該基板，其係藉由移除於該基板的該背表面之基板材料；

其中施加至該基板的該基板薄化製程係經控制，其係基於自該基板接收回來的該測得量測光。

2. 根據申請專利範圍第 1 項的該方法，進一步包含：

記錄一影像，其係利用自該基板接收回來的該測得量測光；以及

決定該影像對應於該基板中內嵌的金屬片群組的部分，其係基於金屬片的預定排列圖形，其具有與內嵌於該基板中相同長度；

其中該基板薄化製程係基於該影像的該決定部分所控制。

3. 根據申請專利範圍第 1 或 2 項的方法，其中自該背表面反射回來的該量測光的一部分的方向與自該基板接收回來的該量測光的一部分的方向之間的最小角度係大於 10° ，更明確地說係大於 20° ，更明確地說係大於 30° 。

4. 根據申請專利範圍第 1 或 2 項的方法，其中於該基板的一表面法向量與朝向該背表面的該量測光的入射方向間

的角度係大於 20° ，更明確地說係大於 30° ，更明確地說係大於 40° 。

5.根據申請專利範圍第 1 或 2 項的方法，其中該偵測包含於一位置感測器之上成像該基板的一部分，且其中至少一片該金屬的橫向延伸係至少較成像於該位置感測器之上的該基板一部分的影像的橫向解析度至少小 2 倍，更明確地說至少係小 5 倍，更明確地說至少係小 10 倍。

6.根據申請專利範圍第 1 或 2 項的方法，其中該偵測包含於該位置感測器之上成像該基板的一部分，該位置感測器具有複數個像素，且其中該基板之一區域的一橫向延伸係成像於該等複數個像素的一單一像素之上，其係較該至少一片金屬的一橫向延伸至少大 2 倍，更明確地說至少係大 5 倍，更明確地說至少係大 10 倍。

7.根據申請專利範圍第 1 或 2 項的方法，其中導引該量測光朝向該基板的該背表面包含將量測光的一光束照向該背表面之上，使得該背表面上的量測光光束的一橫向延伸係較該至少一片金屬的一橫向延伸至少大 2 倍，更明確地說至少係大 5 倍，更明確地說至少係大 10 倍，更明確地說至少係大 100 倍。

8.根據申請專利範圍第 1 或 2 項的方法，其中內嵌於該基板中的該片金屬與該基板的該背表面之間的距離係大於 $1\text{ }\mu\text{m}$ 或大於 $3\text{ }\mu\text{m}$ 。

9.根據申請專利範圍第 1 或 2 項的方法，其中該量測光的一波長係經選定，使得該量測光於該基板材料中的一穿

透深度係較該基板背表面與該片金屬之間的距離大約 0.2 倍，更明確地說係大約 0.5 倍，更明確地說係大約 1.5 倍。

10.根據申請專利範圍第 1 或 2 項的方法，其中該基板材料為矽，且其中該量測光的一波長係大於 500 nm，更明確地說係大於 600 nm，更明確地說係大於 650 nm。

11.根據申請專利範圍第 1 或 2 項的方法，其中該量測光的一波長係經選定，使得該量測光於該基板材料中的一穿透深度係較該基板背表面與合該背表面相對地該基板地前表面之間的距離小約 2 倍，更明確地說係小約 1.0 倍，更明確地說係小約 0.5 倍。

12.根據申請專利範圍第 1 或 2 項的方法，其中該基板材料為矽，且其中該量測光的一波長係小於 900 nm，更明確地說係小於 850 nm，更明確地說係小於 800 nm，更明確地說係大於 750 nm。

13.根據申請專利範圍第 1 或 2 項的方法，其中該片金屬係穿透晶圓通孔。

14.根據申請專利範圍第 1 或 2 項的方法，其中該基板薄化製程包含研磨、拋光，與蝕刻中至少一種，更明確地說，該基板薄化製程施加於偵測自該基板接收回來該量測光的該部分之前，其包含研磨及/或拋光，且其中更明確地說，該基板薄化製程施加於自該基板接收回來該量測光地該部分之後，其係包含蝕刻及/或拋光。

15.一種檢查一半導體基板的方法，該基板具有一背表面並且包含至少一片金屬內嵌於該基板中，更明確地說係

結合申請專利範圍第 1 至 14 項的其中一者；

該方法包含：

導引該量測光朝向該基板的該背表面，並且偵測自該基板接收回來的該量測光的一部分；

決定該片金屬與該背表面之間的距離，其係基於自該基板接收回來的該所測得量測光。

16.一種製造半導體基板的方法，該基板具有一背表面且包含至少一片金屬內嵌於該基板中，更明確地說係結合申請專利範圍第 1 至 14 項的其中一者；

該方法包含：

施加一基板薄化製程至一第一基板，其係藉由於該第一基板的該背表面移除基板材料；

導引該量測光朝向該第一基板的該背表面，並且偵測自該第一基板接收回來的該量測光的一部分；

施加一基板薄化製程至一第二基板，其係藉由於該第二基板的該背表面移除基板材料；

其中施加至該第二基板的該基板薄化製程係基於自該第一基板反射回來的該所測得量測光而受到控制。

17.一種製造一半導體裝置的方法，該方法包含：

形成半導體結構與穿透晶圓通孔於一第一半導體基板的一前表面之上；

將該第一基板以其前側接合至一載具；

施加至少一薄化製程至該第一基板，其係藉由於該第一基板的一背側移除基板材料，使得該等穿透晶圓通孔係

暴露於該背側；以及

將至少一個第二基板接合至該第一基板；

其中至少一薄化製程係結合根據申請專利範圍 1 至 16 項的其中一項的方法實行。

八、圖式：

(如次頁)

暴露於該背側；以及

將至少一個第二基板接合至該第一基板；

其中至少一薄化製程係結合根據申請專利範圍 1 至 16 項的其中一項的方法實行。

八、圖式：

(如次頁)