

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7366576号
(P7366576)

(45)発行日 令和5年10月23日(2023.10.23)

(24)登録日 令和5年10月13日(2023.10.13)

(51)国際特許分類		F I	
H O 1 L	21/338 (2006.01)	H O 1 L	29/80 L
H O 1 L	29/812 (2006.01)	H O 1 L	29/80 H
H O 1 L	29/778 (2006.01)	H O 1 L	29/78 3 0 1 W
H O 1 L	21/336 (2006.01)	H O 1 L	29/06 3 0 1 F
H O 1 L	29/78 (2006.01)		
請求項の数 19 (全29頁) 最終頁に続く			
(21)出願番号	特願2019-76929(P2019-76929)	(73)特許権者	000003078 株式会社東芝 東京都港区芝浦一丁目1番1号
(22)出願日	平成31年4月15日(2019.4.15)	(73)特許権者	317011920 東芝デバイス&ストレージ株式会社 東京都港区芝浦一丁目1番1号
(65)公開番号	特開2020-177942(P2020-177942 A)	(74)代理人	110004026 弁理士法人 i X
(43)公開日	令和2年10月29日(2020.10.29)	(72)発明者	梶原 瑛祐 東京都港区芝浦一丁目1番1号 株式会 社東芝内
審査請求日	令和4年3月14日(2022.3.14)	(72)発明者	蔵口 雅彦 東京都港区芝浦一丁目1番1号 株式会 社東芝内
		審査官	鈴木 聡一郎 最終頁に続く

(54)【発明の名称】 半導体装置

(57)【特許請求の範囲】

【請求項1】

第1方向に沿って延びる第1電極と、
前記第1方向に沿って延びる第2電極と、
前記第1方向に沿って延びる第3電極であって、前記第1方向と交差する第2方向における前記第1電極の位置は、前記第2方向における前記第2電極の位置と、前記第2方向における前記第3電極の位置と、の間にある、前記第3電極と、
半導体層であって、前記半導体層から前記第1電極への方向、前記半導体層から前記第2電極への方向、及び、前記半導体層から前記第3電極への方向は、前記第1方向及び前記第2方向を含む第1平面と交差する第3方向に沿う、前記半導体層と、
前記第1方向に沿って延び前記第1電極と電氣的に接続された第1延在導電層であって、前記第1電極は、前記第3方向において、前記半導体層と前記第1延在導電層との間にある、前記第1延在導電層と、
前記第1方向に沿って延びる第4電極であって、前記第1延在導電層から前記第4電極への方向は、前記第2方向に沿い、前記第2方向における前記第4電極の位置は、前記第2方向における前記第1電極の前記位置と、前記第2方向における前記第3電極の前記位置と、の間にある、前記第4電極と、
前記第1電極と電氣的に接続された第1電極接続部と、
前記第2電極及び前記第4電極と電氣的に接続された第2電極接続部であって、前記第1方向における前記第2電極接続部の位置は、前記第1方向における前記第1電極接続部

の位置と、前記第 1 方向における前記第 3 電極の位置と、の間にある、前記第 2 電極接続部と、

第 1 絶縁部分を含む絶縁部材であって、前記第 1 絶縁部分は、前記第 3 方向において前記第 1 電極の一部と、前記第 2 電極接続部と、の間にある、前記絶縁部材と、

を備え、

前記絶縁部材は、第 3 絶縁部分をさらに含み、

前記第 3 絶縁部分は、前記第 2 電極接続部と前記第 1 電極接続部との間にある、半導体装置。

【請求項 2】

前記絶縁部材は、第 2 絶縁部分をさらに含み、

前記第 2 絶縁部分は、前記第 2 電極接続部と前記第 1 延在導電層との間にある、請求項 1 記載の半導体装置。

【請求項 3】

第 1 中間導電層をさらに備え、

前記第 1 中間導電層の少なくとも一部は、前記第 3 方向において前記第 1 電極と前記第 1 延在導電層との間にあり、

前記第 1 中間導電層は、第 1 端部を含み、

前記第 2 方向における前記第 1 端部の位置は、前記第 2 方向における前記第 1 電極の前記位置と、前記第 2 方向における前記第 3 電極の前記位置と、の間にある、請求項 1 または 2 に記載の半導体装置。

【請求項 4】

前記第 1 絶縁部分の少なくとも一部は、前記第 1 中間導電層と前記第 2 電極接続部との間にある、請求項 3 記載の半導体装置。

【請求項 5】

前記第 1 絶縁部分の少なくとも一部は、前記第 1 電極と前記第 1 中間導電層との間にある、請求項 3 記載の半導体装置。

【請求項 6】

前記第 2 電極と電氣的に接続された中間電極をさらに備え、

前記第 3 方向における前記中間電極の位置は、前記第 3 方向における前記第 1 電極の位置と、前記第 3 方向における前記第 1 延在導電層の位置と、の間にあり、

前記第 2 方向における前記中間電極の位置は、前記第 2 方向における前記第 1 電極の前記位置と、前記第 2 方向における前記第 3 電極の前記位置と、の間にある、請求項 1 ～ 3 のいずれか 1 つに記載の半導体装置。

【請求項 7】

第 1 方向に沿って延びる第 1 電極と、

前記第 1 方向に沿って延びる第 2 電極と、

前記第 1 方向に沿って延びる第 3 電極であって、前記第 1 方向と交差する第 2 方向における前記第 1 電極の位置は、前記第 2 方向における前記第 2 電極の位置と、前記第 2 方向における前記第 3 電極の位置と、の間にある、前記第 3 電極と、

半導体層であって、前記半導体層から前記第 1 電極へ方向、前記半導体層から前記第 2 電極へ方向、及び、前記半導体層から前記第 3 電極へ方向は、前記第 1 方向及び前記第 2 方向を含む第 1 平面と交差する第 3 方向に沿う、前記半導体層と、

前記第 1 方向に沿って延び前記第 1 電極と電氣的に接続された第 1 延在導電層であって、前記第 1 電極は、前記第 3 方向において、前記半導体層と前記第 1 延在導電層との間にある、前記第 1 延在導電層と、

前記第 1 方向に沿って延びる第 4 電極であって、前記第 1 延在導電層から前記第 4 電極へ方向は、前記第 2 方向に沿い、前記第 2 方向における前記第 4 電極の位置は、前記第 2 方向における前記第 1 電極の前記位置と、前記第 2 方向における前記第 3 電極の前記位置と、の間にある、前記第 4 電極と、

前記第 1 電極と電氣的に接続された第 1 電極接続部と、

10

20

30

40

50

前記第 2 電極及び前記第 4 電極と電氣的に接続された第 2 電極接続部であって、前記第 1 方向における前記第 2 電極接続部の位置は、前記第 1 方向における前記第 1 電極接続部の位置と、前記第 1 方向における前記第 3 電極の位置と、の間にある、前記第 2 電極接続部と、

第 1 絶縁部分を含む絶縁部材であって、前記第 1 絶縁部分は、前記第 3 方向において前記第 1 電極の一部と、前記第 2 電極接続部と、の間にある、前記絶縁部材と、

前記第 2 電極と電氣的に接続された中間電極と、

を備え、

前記第 3 方向における前記中間電極の位置は、前記第 3 方向における前記第 1 電極の位置と、前記第 3 方向における前記第 1 延在導電層の位置と、の間にあり、

前記第 2 方向における前記中間電極の位置は、前記第 2 方向における前記第 1 電極の前記位置と、前記第 2 方向における前記第 3 電極の前記位置と、の間にある、半導体装置。

【請求項 8】

前記中間電極を前記第 4 電極と電氣的に接続する接続部をさらに備えた、請求項 6 または 7 に記載の半導体装置。

【請求項 9】

第 1 方向に沿って延びる第 1 電極と、

前記第 1 方向に沿って延びる第 2 電極と、

前記第 1 方向に沿って延びる第 3 電極であって、前記第 1 方向と交差する第 2 方向における前記第 1 電極の位置は、前記第 2 方向における前記第 2 電極の位置と、前記第 2 方向における前記第 3 電極の位置と、の間にある、前記第 3 電極と、

半導体層であって、前記半導体層から前記第 1 電極への方向、前記半導体層から前記第 2 電極への方向、及び、前記半導体層から前記第 3 電極への方向は、前記第 1 方向及び前記第 2 方向を含む第 1 平面と交差する第 3 方向に沿う、前記半導体層と、

前記第 1 方向に沿って延び前記第 1 電極と電氣的に接続された第 1 延在導電層であって、前記第 1 電極は、前記第 3 方向において、前記半導体層と前記第 1 延在導電層との間にある、前記第 1 延在導電層と、

前記第 1 方向に沿って延びる第 4 電極であって、前記第 1 延在導電層から前記第 4 電極への方向は、前記第 2 方向に沿い、前記第 2 方向における前記第 4 電極の位置は、前記第 2 方向における前記第 1 電極の前記位置と、前記第 2 方向における前記第 3 電極の前記位置と、の間にある、前記第 4 電極と、

前記第 1 電極と電氣的に接続された第 1 電極接続部と、

前記第 2 電極及び前記第 4 電極と電氣的に接続された第 2 電極接続部であって、前記第 1 方向における前記第 2 電極接続部の位置は、前記第 1 方向における前記第 1 電極接続部の位置と、前記第 1 方向における前記第 3 電極の位置と、の間にある、前記第 2 電極接続部と、

第 1 絶縁部分を含む絶縁部材であって、前記第 1 絶縁部分は、前記第 3 方向において前記第 1 電極の一部と、前記第 2 電極接続部と、の間にある、前記絶縁部材と、

第 1 中間導電層と、

を備え、

前記第 1 中間導電層の少なくとも一部は、前記第 3 方向において前記第 1 電極と前記第 1 延在導電層との間にあり、

前記第 1 中間導電層は、第 1 端部を含み、

前記第 2 方向における前記第 1 端部の位置は、前記第 2 方向における前記第 1 電極の前記位置と、前記第 2 方向における前記第 3 電極の前記位置と、の間にあり、

前記第 1 絶縁部分の少なくとも一部は、前記第 1 中間導電層と前記第 2 電極接続部との間にある、半導体装置。

【請求項 10】

第 1 方向に沿って延びる第 1 電極と、

前記第 1 方向に沿って延びる第 2 電極と、

10

20

30

40

50

前記第1方向に沿って延びる第3電極であって、前記第1方向と交差する第2方向における前記第1電極の位置は、前記第2方向における前記第2電極の位置と、前記第2方向における前記第3電極の位置と、の間にある、前記第3電極と、

半導体層であって、前記半導体層から前記第1電極へ方向、前記半導体層から前記第2電極へ方向、及び、前記半導体層から前記第3電極へ方向は、前記第1方向及び前記第2方向を含む第1平面と交差する第3方向に沿う、前記半導体層と、

前記第1方向に沿って延び前記第1電極と電氣的に接続された第1延在導電層であって、前記第1電極は、前記第3方向において、前記半導体層と前記第1延在導電層との間にある、前記第1延在導電層と、

前記第1方向に沿って延びる第4電極であって、前記第1延在導電層から前記第4電極へ方向は、前記第2方向に沿い、前記第2方向における前記第4電極の位置は、前記第2方向における前記第1電極の前記位置と、前記第2方向における前記第3電極の前記位置と、の間にある、前記第4電極と、

前記第1電極と電氣的に接続された第1電極接続部と、

前記第2電極及び前記第4電極と電氣的に接続された第2電極接続部であって、前記第1方向における前記第2電極接続部の位置は、前記第1方向における前記第1電極接続部の位置と、前記第1方向における前記第3電極の位置と、の間にある、前記第2電極接続部と、

第1絶縁部分を含む絶縁部材であって、前記第1絶縁部分は、前記第3方向において前記第1電極の一部と、前記第2電極接続部と、の間にある、前記絶縁部材と、

第1中間導電層と、

を備え、

前記第1中間導電層の少なくとも一部は、前記第3方向において前記第1電極と前記第1延在導電層との間にあり、

前記第1中間導電層は、第1端部を含み、

前記第2方向における前記第1端部の位置は、前記第2方向における前記第1電極の前記位置と、前記第2方向における前記第3電極の前記位置と、の間にあり、

前記第1絶縁部分の少なくとも一部は、前記第1電極と前記第1中間導電層との間にあり、半導体装置。

【請求項11】

第1方向に沿って延びる第1電極と、

前記第1方向に沿って延びる第2電極と、

前記第1方向に沿って延びる第3電極であって、前記第1方向と交差する第2方向における前記第1電極の位置は、前記第2方向における前記第2電極の位置と、前記第2方向における前記第3電極の位置と、の間にある、前記第3電極と、

半導体層であって、前記半導体層から前記第1電極へ方向、前記半導体層から前記第2電極へ方向、及び、前記半導体層から前記第3電極へ方向は、前記第1方向及び前記第2方向を含む第1平面と交差する第3方向に沿う、前記半導体層と、

前記第1方向に沿って延び前記第1電極と電氣的に接続された第1延在導電層であって、前記第1電極は、前記第3方向において、前記半導体層と前記第1延在導電層との間にある、前記第1延在導電層と、

前記第1方向に沿って延び前記第2電極と電氣的に接続された第2延在導電層であって、前記第2電極は、前記第3方向において、前記半導体層と前記第2延在導電層との間にある、前記第2延在導電層と、

前記第1方向に沿って延びる第4電極であって、前記第1延在導電層から前記第4電極へ方向は、前記第2方向に沿い、前記第2方向における前記第4電極の位置は、前記第2方向における前記第1電極の前記位置と、前記第2方向における前記第3電極の前記位置と、の間にある、前記第4電極と、

前記第1電極と電氣的に接続された第1電極接続部と、

前記第2電極及び前記第4電極と電氣的に接続された第2電極接続部であって、前記第

10

20

30

40

50

1 方向における前記第 1 電極接続部の位置は、前記第 1 方向における前記第 2 電極接続部の位置と、前記第 1 方向における前記第 3 電極の位置と、の間にある、前記第 1 電極接続部と、

第 1 絶縁部分を含む絶縁部材であって、前記第 1 絶縁部分は、前記第 3 方向において、前記第 1 電極接続部と、前記第 2 延在導電層の一部と、の間にある、前記絶縁部材と、
を備え、

前記絶縁部材は、第 3 絶縁部分をさらに含み、

前記第 3 絶縁部分は、前記第 1 方向において、前記第 2 電極接続部と前記第 1 延在導電層との間にあり、

前記第 1 電極接続部は、前記第 3 方向において、前記半導体層と前記第 3 絶縁部分との間にある、半導体装置。

【請求項 1 2】

前記絶縁部材は、第 2 絶縁部分をさらに含み、

前記第 2 絶縁部分は、前記第 1 電極接続部と、前記第 4 電極の一部と、の間にある、請求項 1 1 記載の半導体装置。

【請求項 1 3】

第 1 中間導電層をさらに備え、

前記第 1 中間導電層の少なくとも一部は、前記第 3 方向において前記第 1 電極と前記第 1 延在導電層との間にあり、

前記第 1 中間導電層は、第 1 端部を含み、

前記第 2 方向における前記第 1 端部の位置は、前記第 2 方向における前記第 1 電極の前記位置と、前記第 2 方向における前記第 3 電極の前記位置と、の間にある、請求項 1 1 または 1 2 に記載の半導体装置。

【請求項 1 4】

前記第 1 電極接続部は、第 1 接続導電層を含み、

前記第 1 接続導電層から前記第 1 中間導電層へ方向は、前記第 1 平面に沿う、請求項 1 3 記載の半導体装置。

【請求項 1 5】

前記第 1 電極接続部は、第 2 接続導電層をさらに含み、

前記第 2 接続導電層は、前記半導体層と前記第 1 接続導電層との間にある、請求項 1 4 記載の半導体装置。

【請求項 1 6】

前記第 2 接続導電層から前記第 2 電極へ方向は、前記第 1 平面に沿う、請求項 1 5 記載の半導体装置。

【請求項 1 7】

前記絶縁部材の一部は、前記第 3 方向において、前記半導体層と前記第 1 接続導電層との間にある、請求項 1 4～1 6 のいずれか 1 つに記載の半導体装置。

【請求項 1 8】

前記第 2 電極と電氣的に接続された中間電極をさらに備え、

前記第 3 方向における前記中間電極の位置は、前記第 3 方向における前記第 1 電極の位置と、前記第 3 方向における前記第 1 延在導電層の位置と、の間にあり、

前記第 2 方向における前記中間電極の位置は、前記第 2 方向における前記第 1 電極の前記位置と、前記第 2 方向における前記第 3 電極の前記位置と、の間にある、請求項 1 1 ～1 6 のいずれか 1 つに記載の半導体装置。

【請求項 1 9】

第 1 方向に沿って延びる第 1 電極と、

前記第 1 方向に沿って延びる第 2 電極と、

前記第 1 方向に沿って延びる第 3 電極であって、前記第 1 方向と交差する第 2 方向における前記第 1 電極の位置は、前記第 2 方向における前記第 2 電極の位置と、前記第 2 方向における前記第 3 電極の位置と、の間にある、前記第 3 電極と、

10

20

30

40

50

前記第 1 方向に沿って延びる第 4 電極であって、前記第 2 方向における前記第 4 電極の位置は、前記第 2 方向における前記第 1 電極の前記位置と、前記第 2 方向における前記第 3 電極の前記位置と、の間にある、前記第 4 電極と、

半導体層であって、前記半導体層から前記第 1 電極への方向、前記半導体層から前記第 2 電極への方向、前記半導体層から前記第 3 電極への方向、及び、前記半導体層から前記第 4 電極への方向は、前記第 1 方向及び前記第 2 方向を含む第 1 平面と交差する第 3 方向に沿う、前記半導体層と、

第 1 パッド部であって、前記第 1 電極の第 1 電極部分、前記第 2 電極の第 2 電極部分、前記第 3 電極の第 3 電極部分及び前記第 4 電極の第 4 電極部分は、前記半導体層と前記第 1 パッド部との間にある、前記第 1 パッド部と、

前記第 1 パッド部と前記第 2 電極との間に設けられ、前記第 1 パッド部を前記第 2 電極と電気的に接続する第 1 接続部材と、

前記第 1 パッド部と前記第 4 電極との間に設けられ、前記第 1 パッド部を前記第 4 電極と電気的に接続する第 2 接続部材と、

第 2 パッド部と、

第 3 接続部材と、

第 3 パッド部と、

第 4 接続部材と、

を備え、

前記第 1 電極の第 5 電極部分、前記第 2 電極の第 6 電極部分、前記第 3 電極の第 7 電極部分及び前記第 4 電極の第 8 電極部分は、前記半導体層と前記第 2 パッド部との間にあり、

前記第 3 接続部材は、前記第 2 パッド部と前記第 1 電極との間に設けられ、前記第 2 パッド部を前記第 1 電極と電気的に接続し、

前記第 1 電極の第 9 電極部分、前記第 2 電極の第 10 電極部分、前記第 3 電極の第 11 電極部分及び前記第 4 電極の第 12 電極部分は、前記半導体層と前記第 3 パッド部との間にあり、

前記第 4 接続部材は、前記第 3 パッド部と前記第 3 電極との間に設けられ、前記第 3 パッド部を前記第 3 電極と電気的に接続し、

前記第 2 パッド部は、前記第 1 方向において、前記第 1 パッド部と前記第 3 パッド部との間にある、半導体装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明の実施形態は、半導体装置に関する。

【背景技術】

【0002】

半導体装置において、安定した動作が望まれる。

【先行技術文献】

【特許文献】

【0003】

【文献】特開 2015-177016 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

本発明の実施形態は、安定した動作が得られる半導体装置を提供する。

【課題を解決するための手段】

【0005】

本発明の実施形態によれば、半導体層は、第 1 電極、第 2 電極、第 3 電極、第 4 電極、半導体層、第 1 延在導電層、第 1 電極接続部、第 2 電極接続部及び絶縁部材を含む。前記第 1～第 4 電極は、第 1 方向に沿って延びる。前記第 1 方向と交差する第 2 方向における

10

20

30

40

50

前記第 1 電極の位置は、前記第 2 方向における前記第 2 電極の位置と、前記第 2 方向における前記第 3 電極の位置と、の間にある。前記半導体層から前記第 1 電極への方向、前記半導体層から前記第 2 電極への方向、及び、前記半導体層から前記第 3 電極への方向は、前記第 1 方向及び前記第 2 方向を含む第 1 平面と交差する第 3 方向に沿う。第 1 延在導電層は、前記第 1 方向に沿って延び前記第 1 電極と電氣的に接続される。前記第 1 電極は、前記第 3 方向において、前記半導体層と前記第 1 延在導電層との間にある。前記第 1 延在導電層から前記第 4 電極への方向は、前記第 2 方向に沿う。前記第 2 方向における前記第 4 電極の位置は、前記第 2 方向における前記第 1 電極の前記位置と、前記第 2 方向における前記第 3 電極の前記位置と、の間にある。前記第 1 電極接続部は、前記第 1 電極と電氣的に接続される。前記第 2 電極接続部は、前記第 2 電極及び前記第 4 電極と電氣的に接続される。前記第 1 方向における前記第 2 電極接続部の位置は、前記第 1 方向における前記第 1 電極接続部の位置と、前記第 1 方向における前記第 3 電極の位置と、の間にある。前記絶縁部材は、第 1 絶縁部分を含む。前記第 1 絶縁部分は、前記第 3 方向において前記第 1 電極の一部と、前記第 2 電極接続部と、の間にある。

【図面の簡単な説明】

【0006】

【図 1】図 1 (a) ～図 1 (c) は、第 1 実施形態に係る半導体装置を例示する模式図である。

【図 2】図 2 (a) ～図 2 (c) は、第 1 実施形態に係る半導体装置を例示する模式図である。

【図 3】図 3 (a) 及び図 3 (b) は、第 1 実施形態に係る半導体装置を例示する模式的断面図である。

【図 4】図 4 は、第 1 実施形態に係る半導体装置を例示する模式的断面図である。

【図 5】図 5 は、第 1 実施形態に係る半導体装置を例示する模式的断面図である。

【図 6】図 6 (a) ～図 6 (c) は、第 2 実施形態に係る半導体装置を例示する模式図である。

【図 7】図 7 (a) ～図 7 (c) は、第 2 実施形態に係る半導体装置を例示する模式図である。

【図 8】図 8 (a) ～図 8 (c) は、第 2 実施形態に係る半導体装置を例示する模式的断面図である。

【図 9】図 9 (a) ～図 9 (c) は、第 2 実施形態に係る半導体装置を例示する模式的断面図である。

【図 10】図 10 は、実施形態に係る半導体装置を例示する模式的断面図である。

【図 11】図 11 は、実施形態に係る半導体装置を例示する模式的断面図である。

【図 12】図 12 (a) 及び図 12 (b) は、第 3 実施形態に係る半導体装置を例示する模式的平面図である。

【図 13】図 13 は、第 3 実施形態に係る半導体装置を例示する模式的断面図である。

【図 14】図 14 は、第 3 実施形態に係る半導体装置を例示する模式的断面図である。

【図 15】図 15 は、第 3 実施形態に係る半導体装置を例示する模式的断面図である。

【図 16】図 16 は、第 3 実施形態に係る半導体装置を例示する模式的断面図である。

【図 17】図 17 は、第 3 実施形態に係る半導体装置を例示する模式的断面図である。

【図 18】図 18 は、第 3 実施形態に係る半導体装置を例示する模式的断面図である。

【図 19】図 19 は、第 3 実施形態に係る半導体装置を例示する模式的断面図である。

【図 20】図 20 は、第 3 実施形態に係る半導体装置を例示する模式的断面図である。

【発明を実施するための形態】

【0007】

以下に、本発明の各実施の形態について図面を参照しつつ説明する。

図面は模式的または概念的なものであり、各部分の厚さと幅との関係、部分間の大きさの比率などは、必ずしも現実のものと同一とは限らない。同じ部分を表す場合であっても、図面により互いの寸法や比率が異なって表される場合もある。

10

20

30

40

50

本願明細書と各図において、既出の図に関して前述したものと同様の要素には同一の符号を付して詳細な説明は適宜省略する。

【0008】

(第1実施形態)

図1(a)～図1(c)、及び、図2(a)～図2(c)は、第1実施形態に係る半導体装置を例示する模式図である。

図1(a)は、図1(b)の矢印AAからみた平面図である。図1(b)は、図1(a)のA1-A2線断面図である。図1(c)は、図1(a)のB1-B2線断面図である。図2(a)は、図1(a)のC1-C2線断面図である。図2(b)は、図1(a)のD1-D2線断面図である。図2(c)は、図1(a)のE1-E2線断面図である。

10

【0009】

図1(a)及び図1(b)に示すように、実施形態に係る半導体装置110は、半導体層10、第1電極51、第2電極52、第3電極53、第4電極54、第1延在導電層51E、第1電極接続部51C、第2電極接続部52C及び絶縁部材80を含む。

【0010】

この例では、半導体層10は、基板15(例えばシリコン基板)の上に設けられる。半導体層10は、例えば、第1半導体領域11及び第2半導体領域12を含む。第1半導体領域11は、基板15と第2半導体領域12との間にある。第1半導体領域11は、例えば、 $Al_{x_1}Ga_{1-x_1}N$ ($0 \leq x_1 < 1$)を含む。第1半導体領域11は、例えばGaNを含む。第2半導体領域12は、例えば、 $Al_{x_2}Ga_{1-x_2}N$ ($0 < x_2 \leq 1$, $x_1 < x_2$)を含む。第2半導体領域12は、例えばAlGaNを含む。実施形態において、第1半導体領域11と基板15との間にバッファ層など(図1(b)などでは図示しない)が設けられても良い。第1半導体領域11と第2半導体領域12との間にAlN層(図1(b)などでは図示しない)が設けられても良い。

20

【0011】

図1(a)に示すように、半導体層10は、第1領域10A、第2領域10B及び第3領域10Cを含んでも良い。第1領域10Aは、例えば、アクティブ領域である。第2領域10Bは、1つの接続領域である。第3領域10Cは、別の接続領域である。第1方向D1において、第2領域10Bと第3領域10Cとの間に第1領域10Aがある。第2領域10Bは、例えば、1つの素子分離領域に対応する。第3領域10Cは、例えば、1つの素子分離領域に対応する。

30

【0012】

第1電極51、第2電極52、第3電極53及び第4電極54は、第1方向D1に沿って延びる。第1電極51、第2電極52、第3電極53及び第4電極54は、互いに実質的に平行である。

【0013】

第1方向D1をY軸方向とする。Y軸方向に対して垂直な1つの方向をX軸方向とする。Y軸方向及びX軸方向に対して垂直な方向をZ軸方向とする。

【0014】

第2方向D2は、第1方向D1と交差する。以下では、第2方向D2をX軸方向とする。

40

【0015】

図1(a)及び図1(b)に示すように、第2方向D2における第1電極51の位置は、第2方向D2における第2電極52の位置と、第2方向D2における第3電極53の位置と、の間にある。

【0016】

この例では、複数の第1電極51、複数の第2電極52、及び、複数の第3電極53が設けられる。図1(a)に示すように、例えば、複数の第1電極51の1つの第2方向D2における位置は、複数の第2電極52の1つの第2方向D2における位置と、複数の第3電極53の1つの第2方向D2における位置と、の間にある。

【0017】

50

図1 (b) に示すように、半導体層10から第1電極51へ方向、半導体層10から第2電極52へ方向、及び、半導体層10から第3電極53へ方向は、第3方向D3に沿う。第3方向D3は、第1方向D1及び第2方向D2を含む第1平面（例えば、X-Y平面）と交差する。以下では、第3方向D3をZ軸方向とする。

【0018】

図1 (b) 及び図2 (a) に示すように、第1延在導電層51Eは、第1方向D1に沿って延びる。第1延在導電層51Eは、第1電極51と電氣的に接続される。第1電極51は、第3方向D3において、半導体層10と第1延在導電層51Eとの間にある。

【0019】

図1 (b) 及び図2 (a) に示すように、この例では、第1中間導電層51Mが設けられる。第1中間導電層51Mにより、第1延在導電層51Eは、第1電極51と電氣的に接続される。この例では、接続導電部51Evにより、第1延在導電層51Eが第1中間導電層51Mと電氣的に接続される。この例では、接続導電部51Mvにより、第1中間導電層51Mが第1電極51と電氣的に接続される。第1電極51、接続導電部51Mv、第1中間導電層51M、接続導電部51Ev及び第1延在導電層51Eのそれぞれの間の境界は明確でも、不明確でも良い。これらの部分の少なくとも一部が、実質的に一体的でも良い。

【0020】

図1 (b) に示すように、第1延在導電層51Eから第4電極54へ方向は、第2方向D2に沿う。第2方向D2における第4電極54の位置は、第2方向D2における第1電極51の位置と、第2方向D2における第3電極53の前記位置と、の間にある。

【0021】

図1 (a) 及び図2 (a) に示すように、第1電極接続部51Cは、第1電極51と電氣的に接続される。例えば、第1電極接続部51Cは、第1電極51の端部51eと電氣的に接続される。

【0022】

図1 (a) 及び図2 (b) に示すように、第2電極接続部52Cは、第2電極52及び第4電極54と電氣的に接続される。例えば、第2電極接続部52Cは、第2電極52の端部52e、及び、第4電極54の端部54eと電氣的に接続される。

【0023】

図1 (a) に示すように、第1方向D1における第2電極接続部52Cの位置は、第1方向D1における第1電極接続部51Cの位置と、第1方向D1における第3電極53の位置と、の間にある。

【0024】

図1 (a) に示すように、この例では、第3電極接続部53Cがさらに設けられている。第3電極接続部53Cは、第3電極53の端部53eと電氣的に接続される。

【0025】

第2電極接続部52Cの第1方向D1における位置は、第1電極接続部51Cの第1方向D1における位置と、第3電極接続部53Cの第1方向D1における位置と、の間にある。

【0026】

第1電極接続部51C及び第2電極接続部52Cは、第2領域10Bに設けられる。第3電極接続部53Cは、第3領域10Cに設けられる。

【0027】

例えば、第1電極接続部51Cは、複数の第1電極51を電氣的に接続する。例えば、第2電極接続部52Cは、複数の第2電極52を電氣的に接続する。例えば、第3電極接続部53Cは、複数の第3電極53を電氣的に接続する。例えば、第1電極接続部51C、第2電極接続部52C、及び、第3電極接続部53Cは、第2方向D2に沿って延びる。

【0028】

図1 (c) 及び図2 (a) に示すように、絶縁部材80は、第1絶縁部分80aを含む

10

20

30

40

50

。半導体装置 110 においては、第 1 絶縁部分 80a は、第 3 方向 D3 において、第 1 電極 51 の一部 51p と、第 2 電極接続部 52c と、の間にある。これにより、第 1 電極 51 と第 2 電極接続部 52c とは、互いに電氣的に絶縁される。

【0029】

第 1 電極 51 は、例えば、ゲート電極として、機能する。第 2 電極 52 は、例えば、ソース電極として、機能する。第 3 電極 53 は、例えば、ドレイン電極として、機能する。半導体装置 110 は、例えば、トランジスタである。第 4 電極 54 は、例えば、フィールドプレートとして機能する。フィールドプレートにより、電界の集中が抑制でき、より安定した動作が得られる。

【0030】

半導体装置 110 においては、第 1 電極 51 と電氣的に接続される第 1 延在導電層 51E が設けられる。これにより、第 1 電極 51（例えばゲート電極）の抵抗を低くできる。これにより、ゲート遅延が抑制できる。安定した動作が得やすくなる。

【0031】

さらに、上記のように、絶縁部材 80 の第 1 絶縁部分 80a により、下層の第 1 電極 51 と、上層の第 2 電極接続部 52c と、が互いに電氣的に絶縁される。これにより、第 4 電極 54 を第 2 電極 52 と電氣的に接続する領域（例えば、第 2 領域 10B）の面積を小さくできる。実施形態においては、装置のサイズを小さく維持できる。例えば、ソースドレイン間の寄生容量を小さくできる。そして、第 4 電極 54 をフィールドプレートとして機能させ、電界集中を抑制できる。第 1 延在導電層 51E により、ゲート抵抗を低くできる。これにより、ゲート遅延が抑制できる。安定した動作が得られる。実施形態によれば、安定した動作が得られる半導体装置を提供できる。

【0032】

図 2（a）に示すように、絶縁部材 80 は、第 2 絶縁部分 80b をさらに含んでも良い。第 2 絶縁部分 80b は、第 2 電極接続部 52c と第 1 延在導電層 51E との間にある。

【0033】

図 2（a）に示すように、絶縁部材 80 は、第 3 絶縁部分 80c をさらに含んでも良い。第 3 絶縁部分 80c は、第 2 電極接続部 52c と第 1 電極接続部 51c との間にある。

【0034】

図 1（b）に示すように、絶縁部材 80 は、第 4 絶縁部分 80d をさらに含んでも良い。第 4 絶縁部分 80d は、半導体層 10 と第 4 電極 54 との間にある。

【0035】

図 1（b）に示すように、絶縁部材 80 は、第 5 絶縁部分 80e をさらに含んでも良い。第 5 絶縁部分 80e は、第 1 延在導電層 51E と第 4 電極 54 との間にある。

【0036】

図 1（b）に示すように、この例では、第 1 中間導電層 51M の一部は、第 3 電極 53 側に向けて延びている。第 1 中間導電層 51M の少なくとも一部は、第 3 方向 D3 において第 1 電極 51 と第 1 延在導電層 51E との間にある。第 1 中間導電層 51M は、第 1 端部 51Ma を含む。第 1 中間導電層 51M は、第 2 端部 51Mb を含んでも良い。第 2 端部 51Mb から第 1 端部 51Ma への方は、第 2 方向 D2 に沿う。第 2 方向 D2 における第 1 端部 51Ma の位置は、第 2 方向 D2 における第 1 電極 51 の位置と、第 2 方向 D2 における第 3 電極 53 の位置と、の間にある。この例では、第 2 方向 D2 における第 4 電極 54 の位置は、第 2 方向における第 1 端部 51Ma の位置と、第 2 方向 D2 における第 3 電極 53 の位置と、の間にある。第 4 電極 54 の少なくとも一部は、第 3 方向 D3 において、第 1 中間導電層 51M と重なっていても良い。例えば、第 4 電極 54 は、第 3 方向 D3 において、第 1 端部 51Ma と重なっていても良い。

【0037】

このような突出した第 1 端部 51Ma を含む第 1 中間導電層 51M は、例えば、フィールドプレートとして機能する。電界の集中が抑制でき、より安定した動作が得られる。

【0038】

図 1 (b) 及び図 2 (b) に示すように、第 2 延在導電層 5 2 E 及び第 2 中間導電層 5 2 M が設けられても良い。第 2 中間導電層 5 2 M は、第 3 方向 D 3 において、第 2 電極 5 2 と第 2 延在導電層 5 2 E との間にある。第 2 電極 5 2、第 2 中間導電層 5 2 M 及び第 2 延在導電層 5 2 E は、互いに電氣的に接続される。

【0039】

図 1 (b) に示すように、第 3 延在導電層 5 3 E 及び第 3 中間導電層 5 3 M が設けられても良い。第 3 中間導電層 5 3 M は、第 3 方向 D 3 において、第 3 電極 5 3 と第 3 延在導電層 5 3 E との間にある。第 3 電極 5 3、第 3 中間導電層 5 3 M 及び第 3 延在導電層 5 3 E は、互いに電氣的に接続される。

【0040】

図 1 (b) に示すように、半導体装置 1 1 0 は、例えば、第 1 導電層 5 0 a、第 2 導電層 5 0 b、第 3 導電層 5 0 c 及び第 4 導電層 5 0 d を含む。例えば、第 3 方向 D 3 における第 1 導電層 5 0 a の位置は、第 3 方向 D 3 における半導体層 1 0 の位置と、第 3 方向 D 3 における第 4 導電層 5 0 d の位置と、の間にある。第 3 方向 D 3 における第 2 導電層 5 0 b の位置は、第 3 方向 D 3 における第 1 導電層 5 0 a の位置と、第 3 方向 D 3 における第 4 導電層 5 0 d の位置と、の間にある。第 3 方向 D 3 における第 3 導電層 5 0 c の位置は、第 3 方向 D 3 における第 2 導電層 5 0 b の位置と、第 3 方向 D 3 における第 4 導電層 5 0 d の位置と、の間にある。

【0041】

例えば、第 1 導電層 5 0 a により、第 2 電極 5 2 及び第 3 電極 5 3 が形成される。第 2 導電層 5 0 b により、第 1 電極 5 1 が形成される。第 3 導電層 5 0 c により、第 1 中間導電層 5 1 M、第 2 中間導電層 5 2 M 及び第 3 中間導電層 5 3 M が形成される。第 4 導電層 5 0 d により、第 4 電極 5 4、第 1 延在導電層 5 1 E、第 2 延在導電層 5 2 E 及び第 3 延在導電層 5 3 E が形成される。

【0042】

第 1 導電層 5 0 a 及び第 3 導電層 5 0 c は、一体的に形成されても良い。第 2 電極 5 2 及び第 2 中間導電層 5 2 M は、一体的に形成されても良い。第 1 導電層 5 0 a 及び第 3 導電層 5 0 c は、シームレスで繋がっても良い。第 2 電極 5 2 及び第 2 中間導電層 5 2 M は、シームレスで繋がっても良い。

【0043】

図 2 (b) 及び図 2 (c) に示すように、この例では、第 1 電極接続部 5 1 C は、第 2 導電層 5 0 b の一部、第 3 導電層 5 0 c の一部、及び、第 4 導電層 5 0 d の一部を含む。

【0044】

図 1 (b) に示すように、絶縁部材 8 0 は、第 1 絶縁層 8 1、第 2 絶縁層 8 2 及び第 3 絶縁層 8 3 を含む。これらの絶縁層の間の境界は明確でも、不明確でも良い。例えば、第 3 方向 D 3 における第 1 絶縁層 8 1 の位置は、第 3 方向 D 3 における半導体層 1 0 の位置と、第 3 方向 D 3 における第 3 絶縁層 8 3 の位置と、の間にある。例えば、第 3 方向 D 3 における第 2 絶縁層 8 2 の位置は、第 3 方向 D 3 における第 1 絶縁層 8 1 の位置と、第 3 方向 D 3 における第 3 絶縁層 8 3 の位置と、の間にある。

【0045】

図 1 (c) に示すように、この例では、絶縁部材 8 0 の第 1 絶縁部分 8 0 a は、第 2 絶縁層 8 2 の一部に対応する。

【0046】

図 2 (a) に示すように、第 2 絶縁部分 8 0 b 及び第 3 絶縁部分 8 0 c は、第 3 絶縁層 8 3 の一部に対応する。

【0047】

図 1 (b) に示すように、この例では、第 4 絶縁部分 8 0 d は、第 1 絶縁層 8 1 の一部及び第 2 絶縁層 8 2 の一部に対応する。

【0048】

図 1 (b) に示すように、第 5 絶縁部分 8 0 e は、第 3 絶縁層 8 3 の一部に対応する。

10

20

30

40

50

【0049】

図1(b)に示すように、この例では、半導体装置110は、絶縁膜85を含む。絶縁膜85は、半導体層10と第1電極51との間に設けられる。絶縁膜85は、例えば、ゲート絶縁膜として機能する。

【0050】

以下、実施形態に係る半導体装置のいくつかの例について説明する。以下においては、上記の半導体装置110と異なる部分について説明する。

【0051】

図3(a)及び図3(b)は、第1実施形態に係る半導体装置を例示する模式的断面図である。

これらの図は、図1(a)のA1-A2線断面に対応する断面図である。

【0052】

図3(a)に示すように、実施形態に係る半導体装置110aは、中間電極51Nを含む。中間電極51Nは、第2電極52と電氣的に接続される。電氣的な接続は、例えば、第2電極接続部52C(図3(a)の破線)により行われる。

【0053】

第3方向D3における中間電極51Nの位置は、第3方向D3における第1電極51の位置と、第3方向D3における第1延在導電層51Eの位置と、の間にある。例えば、中間電極51Nは、第3導電層50cにより形成される。例えば、中間電極51Nは、第1方向D1に沿って延びる。

【0054】

第2方向D2における中間電極51Nの位置は、第2方向D2における第1電極51の位置と、第2方向D2における第3電極53の位置と、の間にある。

【0055】

中間電極51Nは、例えば、フィールドプレートとして機能する。半導体装置110aにおいては、例えば、2つのフィールドプレート(中間電極51N及び第4電極54)が設けられる。これにより、電界の集中がより抑制できる。例えば、ゲート-ドレイン間の容量を小さくできる。より安定した動作が得られる。

【0056】

図3(a)に示すように、絶縁部材80は、第6絶縁部分80fを含んでも良い。第6絶縁部分80fは、第1中間導電層51Mと中間電極51Nとの間に設けられる。第6絶縁部分80fは、例えば、第2絶縁層82の一部である。

【0057】

図3(b)に示すように、実施形態に係る半導体装置110bにおいても、中間電極51Nが設けられる。半導体装置110bにおいては、接続部54vが設けられる。接続部54vは、中間電極51Nを第4電極54と電氣的に接続する。例えば、第4電極54は、第2電極接続部52C(図3(b)の破線)により、第2電極52に電氣的に接続される。中間電極51Nが、第2電極接続部52Cにより、第2電極52に電氣的に接続されても良い。これにより、ソース抵抗を小さくできる。

【0058】

図4及び図5は、第1実施形態に係る半導体装置を例示する模式的断面図である。

これらの図は、図1(a)のC1-C2線断面に対応する断面図である。

【0059】

図4に示すように、実施形態に係る半導体装置111においては、絶縁部材80の第1絶縁部分80aの少なくとも一部は、第1中間導電層51M(または第3導電層50c)と、第2電極接続部52Cと、の間にある。第1中間導電層51M(または第3導電層50c)により、第1電極51は、第1電極接続部51Cに電氣的に接続される。

【0060】

図5に示すように、実施形態に係る半導体装置112においては、絶縁部材80の第1絶縁部分80aの少なくとも一部は、第1電極51と、第1中間導電層51M(または第

10

20

30

40

50

3 導電層 5 0 c) と、の間にある。

【0061】

半導体装置 1 1 1 及び 1 1 2 においても、電氣的な接続領域（例えば、第 2 領域 1 0 B）の面積を小さくでき、装置のサイズを小さく維持できる。フィールドプレートにより、電界の集中を抑制できる。例えば、ソースドレイン間の寄生容量を小さくできる。第 1 延在導電層 5 1 E により、ゲート抵抗を低くできる。実施形態によれば、安定した動作が得られる半導体装置を提供できる。

【0062】

（第 2 実施形態）

図 6（a）～図 6（c）、及び、図 7（a）～図 7（c）は、第 2 実施形態に係る半導体装置を例示する模式図である。

図 6（a）は、図 6（b）の矢印 A A からみた平面図である。図 6（b）は、図 6（a）の A 1－A 2 線断面図である。図 6（c）は、図 6（a）の B 1－B 2 線断面図である。図 7（a）は、図 6（a）の C 1－C 2 線断面図である。図 7（b）は、図 6（a）の D 1－D 2 線断面図である。図 7（c）は、図 6（a）の E 1－E 2 線断面図である。

【0063】

図 6（a）及び図 6（b）に示すように、実施形態に係る半導体装置 1 2 0 も、半導体層 1 0、第 1 電極 5 1、第 2 電極 5 2、第 3 電極 5 3、第 4 電極 5 4、第 1 延在導電層 5 1 E、第 2 延在導電層 5 2 E、第 1 電極接続部 5 1 C、第 2 電極接続部 5 2 C 及び絶縁部材 8 0 を含む。

【0064】

第 1～第 4 電極 5 1～5 4 は、第 1 方向 D 1（例えば Y 軸方向）に沿って延びる。

【0065】

第 2 方向 D 2 は、第 1 方向 D 1 と交差する。第 2 方向 D 2 は、例えば、X 軸方向である。第 3 方向 D 3 は、第 1 方向 D 1 及び第 2 方向 D 2 を含む第 1 平面（X－Y 平面）と交差する。第 3 方向 D 3 は、例えば、Z 軸方向である。

【0066】

第 2 方向 D 2 における第 1 電極 5 1 の位置は、第 2 方向 D 2 における第 2 電極 5 2 の位置と、第 2 方向 D 2 における第 3 電極 5 3 の位置と、の間にある。

【0067】

図 6（b）に示すように、半導体層 1 0 から第 1 電極 5 1 への方向、半導体層 1 0 から第 2 電極 5 2 への方向、及び、半導体層 1 0 から第 3 電極 5 3 への方向は、第 3 方向 D 3 に沿う。

【0068】

第 1 延在導電層 5 1 E は、第 1 方向 D 1 に沿って延び、第 1 電極 5 1 と電氣的に接続される。第 1 電極 5 1 は、第 3 方向 D 3 において、半導体層 1 0 と第 1 延在導電層 5 1 E との間にある。

【0069】

第 1 延在導電層 5 1 E から第 4 電極 5 4 への方向は、第 2 方向 D 2 に沿う。第 2 方向 D 2 における第 4 電極 5 4 の位置は、第 2 方向 D 2 における第 1 電極 5 1 の位置と、第 2 方向 D 2 における第 3 電極 5 3 の位置と、の間にある。

【0070】

第 2 延在導電層 5 2 E は、第 1 方向 D 1 に沿って延び、第 2 電極 5 2 と電氣的に接続される。第 2 電極 5 2 は、第 3 方向 D 3 において、半導体層 1 0 と第 2 延在導電層 5 2 E との間にある。

【0071】

第 1 電極接続部 5 1 C は、第 1 電極 5 1 と電氣的に接続される（図 7（a）参照）。第 2 電極接続部 5 2 C は、第 2 電極 5 2 及び第 4 電極 5 4 と電氣的に接続される（図 7（b）及び図 7（c）参照）。

【0072】

10

20

30

40

50

図6(a)に示すように、第1方向D1における第1電極接続部51Cの位置は、第1方向D1における第2電極接続部52Cの位置と、第1方向D1における第3電極53の位置と、の間にある。第1電極接続部51C及び第2電極接続部52Cは、例えば、第2領域10Bに設けられる(図6(a)参照)。

【0073】

このように、半導体装置120においては、第1電極接続部51C及び第2電極接続部52Cの第1方向D1における位置関係が、半導体装置110におけるそれとは異なる。

【0074】

図7(b)に示すように、半導体装置120において、絶縁部材80は、第1絶縁部分80aを含む。図6(c)及び図7(b)に示すように、第1絶縁部分80aは、第3方向D3において、第1電極接続部51Cと、第2延在導電層52Eの一部52Epと、の間にある。第1絶縁部分80aは、例えば、第2絶縁層82の一部である。

【0075】

半導体装置120においては、絶縁部材80の第1絶縁部分80aにより、下層の第1電極接続部51Cと、上層の第2延在導電層52Eと、が互いに電氣的に絶縁される。これにより、例えば、電氣的な接続領域(例えば、第2領域10B)の面積を小さくでき、装置のサイズを小さく維持できる。第4電極54によるフィールドプレートにより、電界の集中を抑制できる。例えば、ソースドレイン間の寄生容量を小さくできる。第1延在導電層51Eにより、ゲート抵抗を低くできる。実施形態によれば、安定した動作が得られる半導体装置を提供できる。

【0076】

図7(c)に示すように、絶縁部材80は、第2絶縁部分80bをさらに含んでも良い。第2絶縁部分80bは、第1電極接続部51Cと、第4電極54の一部54pと、の間にある。第2絶縁部分80bは、例えば、第2絶縁層82の一部である。

【0077】

図7(a)に示すように、絶縁部材80は、第3絶縁部分80cをさらに含んでも良い。第3絶縁部分80cは、第1方向D1において、第2電極接続部52Cと第1延在導電層51Eとの間にある。第1電極接続部51Cは、第3方向D3において、半導体層10と第3絶縁部分80cとの間にある。第3絶縁部分80cは、例えば、第3絶縁層83の一部である。

【0078】

図6(b)に示すように、絶縁部材80は、第4絶縁部分80dをさらに含んでも良い。第4絶縁部分80dは、半導体層10と第4電極54との間にある。第4絶縁部分80dは、第2絶縁層82の一部である。

【0079】

図6(b)に示すように、絶縁部材80は、第5絶縁部分80eをさらに含んでも良い。第5絶縁部分80eは、第1延在導電層51Eと第4電極54との間にある。第5絶縁部分80eは、第3絶縁層83の一部である。

【0080】

図6(b)に示すように、半導体装置120は、第1中間導電層51Mをさらに含んでも良い。第1中間導電層51Mの少なくとも一部は、第3方向D3において第1電極51と第1延在導電層51Eとの間にある。第1中間導電層51Mは、第1端部51Maを含む。第2方向D2における第1端部51Maの位置は、第2方向D2における第1電極51の位置と、第2方向D2における第3電極53の位置と、の間にある。第1中間導電層51Mが、第3電極53の側に突出している。第1中間導電層51Mは、フィールドプレートとして機能する。これにより、電界集中がより抑制できる。より安定した動作が得られる。

【0081】

図7(b)に示すように、半導体装置120において、第1電極接続部51Cは、第2導電層50bにより形成される。実施形態において、第1電極接続部51Cは、第1導電

10

20

30

40

50

層 5 0 a により形成されても良い。

【 0 0 8 2 】

図 8 (a) ～図 8 (c) は、第 2 実施形態に係る半導体装置を例示する模式的断面図である。

図 8 (a) は、図 6 (a) の B 1 － B 2 線断面に対応する断面図である。図 8 (b) は、図 6 (a) の D 1 － D 2 線断面に対応する断面図である。図 8 (c) は、図 6 (a) の E 1 － E 2 線断面に対応する断面図である。

【 0 0 8 3 】

図 8 (a) ～図 8 (c) に示すように、この例においては、第 1 電極接続部 5 1 C は、第 1 接続導電層 5 1 C a 及び第 2 接続導電層 5 1 C b を含む。図 8 (a) に示すように、第 1 接続導電層 5 1 C a から第 1 中間導電層 5 1 M への方は、上記の第 1 平面 (X － Y 平面) に沿う。図 8 (b) に示すように、第 1 接続導電層 5 1 C a から第 2 中間導電層 5 2 M への方は、上記の第 1 平面 (X － Y 平面) に沿う。第 1 接続導電層 5 1 C a 、第 1 中間導電層 5 1 M 及び第 2 中間導電層 5 2 M は、例えば、第 3 導電層 5 0 c の少なくとも一部である。

【 0 0 8 4 】

図 8 (a) 及び図 8 (b) に示すように、第 2 接続導電層 5 1 C b は、半導体層 1 0 と第 1 接続導電層 5 1 C a との間にある。例えば、図 8 (b) に示すように、第 2 接続導電層 5 1 C b から第 2 電極 5 2 への方は、第 1 平面 (X － Y 平面) に沿う。第 2 接続導電層 5 1 C b から第 1 電極 5 1 への方は、第 1 平面 (X － Y 平面) に沿っても良い。第 2 接続導電層 5 1 C b は、例えば、第 1 導電層 5 0 a の少なくとも一部である。第 2 接続導電層 5 1 C b は、例えば、第 2 導電層 5 0 b の少なくとも一部でも良い。

【 0 0 8 5 】

図 9 (a) ～図 9 (c) は、第 2 実施形態に係る半導体装置を例示する模式的断面図である。

図 9 (a) は、図 6 (a) の B 1 － B 2 線断面に対応する断面図である。図 9 (b) は、図 6 (a) の D 1 － D 2 線断面に対応する断面図である。図 9 (c) は、図 6 (a) の E 1 － E 2 線断面に対応する断面図である。

【 0 0 8 6 】

図 9 (a) ～図 9 (c) に示すように、この例においては、第 1 電極接続部 5 1 C は、第 1 接続導電層 5 1 C a を含む。この場合も、第 1 接続導電層 5 1 C a から第 1 中間導電層 5 1 M への方は、上記の第 1 平面 (X － Y 平面) に沿う。図 9 (b) に示すように、第 1 接続導電層 5 1 C a から第 2 中間導電層 5 2 M への方は、上記の第 1 平面 (X － Y 平面) に沿う。第 1 接続導電層 5 1 C a 、第 1 中間導電層 5 1 M 及び第 2 中間導電層 5 2 M は、例えば、第 3 導電層 5 0 c の少なくとも一部である。

【 0 0 8 7 】

図 9 (b) 及び図 9 (c) に示すように、絶縁部材 8 0 の一部 8 0 p は、第 3 方向 D 3 において、半導体層 1 0 と第 1 接続導電層 5 1 C a との間にある。

【 0 0 8 8 】

半導体装置 1 2 1 及び 1 2 2 においても、装置のサイズを小さく維持できる。電界の集中を抑制できる。例えば、ソースドレイン間の寄生容量を小さくできる。第 1 延在導電層 5 1 E により、ゲート抵抗を低くできる。安定した動作が得られる。

【 0 0 8 9 】

半導体装置 1 2 0 ～ 1 2 2 においても、半導体装置 1 1 0 a 及び 1 1 0 b に関して説明した構成が適用されても良い。例えば、第 2 電極 5 2 と電氣的に接続された中間電極 5 1 N (図 3 (a) 及び図 3 (b)) が設けられても良い。第 3 方向 D 3 における中間電極 5 1 N の位置は、第 3 方向 D 3 における第 1 電極 5 1 の位置と、第 3 方向 D 3 における第 1 延在導電層 5 1 E の位置と、の間にある。第 2 方向 D 2 における中間電極 5 1 N の位置は、第 2 方向 D 2 における第 1 電極 5 1 の位置と、第 2 方向 D 2 における第 3 電極 5 3 の位置と、の間にある。例えば、接続部 5 4 v (図 3 (b) 参照) が設けられても良い。接続

10

20

30

40

50

部 5 4 v は、中間電極 5 1 N を第 4 電極 5 4 と電氣的に接続する。

【0090】

第 2 実施形態に係る半導体装置において、第 1 実施形態に関して説明した構成を適応しても良い。

【0091】

図 10 及び図 11 は、実施形態に係る半導体装置を例示する模式的断面図である。

これらの図は、図 1 (a) または図 6 (a) の A 1 - A 2 線断面に対応する断面図である。

【0092】

図 10 に示すように、実施形態に係る半導体装置 1 3 0 においては、第 1 電極 5 1 の一部（例えば、下端）から第 1 半導体領域 1 1 へ方向は、第 2 方向 D 2 に沿う。例えば、第 1 電極 5 1 は、トレンチ型のゲート電極である。これにより、例えばしきい値電圧を高くすることができる。例えば、ノーマリオフ動作が得られる。

【0093】

この例では、中間絶縁膜 8 6 が設けられている。中間絶縁膜 8 6 は、絶縁膜 8 5 と半導体層 1 0 との間に設けられる。例えば、中間絶縁膜 8 6 は、シリコン及び窒素を含む。絶縁膜 8 5 は、例えば、シリコン及び酸素を含む。中間絶縁膜 8 6 により、半導体層 1 0 が保護される。安定した特性を得やすくなる。

【0094】

図 11 に示すように、半導体装置 1 3 1 は、半導体膜 1 3 をさらに含んでも良い。第 3 半導体膜 1 3 は、半導体層 1 0 と第 1 電極 5 1 との間に設けられる。半導体膜 1 3 は、例えば、 $Al_xGa_{1-x}N$ ($0 \leq x \leq 1$) を含む。半導体膜 1 3 は、例えば、Mg、Zn 及び C よりなる群から選択された少なくとも 1 つの第 1 元素をさらに含む。第 1 元素は、p 形不純物として機能する。半導体膜 1 3 が設けられる場合、絶縁膜 8 5 は、省略されても良い。

【0095】

半導体装置 1 3 0 及び 1 3 1 に関して説明した構成が、第 1 実施形態または第 2 実施形態に係る半導体装置、及び、それらの変形の半導体装置に適用されても良い。

【0096】

(第 3 実施形態)

図 12 (a) 及び図 12 (b) は、第 3 実施形態に係る半導体装置を例示する模式的平面図である。

図 13 ~ 図 20 は、第 3 実施形態に係る半導体装置を例示する模式的断面図である。

図 12 (a) 及び図 12 (b) は、図 13 の矢印 A B からみたときの平面図である。図 12 (b) は、後述する第 1 ~ 第 3 パッド部 6 1 ~ 6 3 を除去したときの平面図である。図 13 は、図 12 (b) の G 1 - G 2 線断面図である。図 14 は、図 12 (b) の H 1 - H 2 線断面図である。図 15 は、図 12 (b) の I 1 - I 2 線断面図である。図 16 は、図 12 (b) の J 1 - J 2 線断面図である。図 17 は、図 12 (b) の K 1 - K 2 線断面図である。図 18 は、図 12 (b) の L 1 - L 2 線断面図である。図 19 は、図 12 (b) の M 1 - M 2 線断面図である。図 20 は、図 12 (b) の N 1 - N 2 線断面図である。

【0097】

図 12 (a) 及び図 12 (b) に示すように、実施形態に係る半導体装置 1 5 0 は、第 1 電極 5 1、第 2 電極 5 2、第 3 電極 5 3、半導体層 1 0 及び第 1 パッド部 6 1 を含む。この例では、半導体装置 1 5 0 は、第 2 パッド部 6 2 及び第 3 パッド部 6 3 をさらに含む。

【0098】

図 14 に示すように、半導体装置 1 5 0 は、第 1 接続部材 7 1 及び第 2 接続部材 7 2 をさらに含む。

【0099】

図 12 (a) 及び図 12 (b) に示すように、第 1 電極 5 1、第 2 電極 5 2、第 3 電極 5 3 及び第 4 電極 5 4 は、第 1 方向 D 1 に沿って延びる。第 1 方向 D 1 は、例えば、Y 軸

10

20

30

40

50

方向である。Y軸方向に対して垂直な1つの方向をX軸方向とする。X軸方向及びY軸方向に対して垂直な方向をZ軸方向とする。

【0100】

第1方向D1と交差する1つの方向を第2方向D2とする。第1方向D1及び第2方向D2を含む平面と交差する1つの方向を第3方向D3とする。第2方向D2は、例えば、X軸方向である。第3方向D3は、例えば、Z軸方向である。

【0101】

第1電極51の第1方向D1に沿う長さは、第1電極51の第2方向D2に沿う長さよりも長い。第1電極51の第1方向D1に沿う長さは、第1電極51の第3方向D3に沿う長さよりも長い。

10

【0102】

第2電極52の第1方向D1に沿う長さは、第2電極52の第2方向D2に沿う長さよりも長い。第2電極52の第1方向D1に沿う長さは、第2電極52の第3方向D3に沿う長さよりも長い。

【0103】

第3電極53の第1方向D1に沿う長さは、第3電極53の第2方向D2に沿う長さよりも長い。第3電極53の第1方向D1に沿う長さは、第3電極53の第3方向D3に沿う長さよりも長い。

【0104】

第4電極54の第1方向D1に沿う長さは、第4電極54の第2方向D2に沿う長さよりも長い。第4電極54の第1方向D1に沿う長さは、第4電極54の第3方向D3に沿う長さよりも長い。

20

【0105】

第2方向D2における第1電極51の位置は、第2方向D2における第2電極52の位置と、第2方向D2における第3電極53の位置と、の間にある。

【0106】

第2方向D2における第4電極54の位置は、第2方向D2における第1電極51の位置と、第2方向D2における第3電極53の位置と、の間にある。

【0107】

図13に示すように、半導体層10から第1電極51へ方向、半導体層10から第2電極52へ方向、半導体層10から第3電極53へ方向、及び、半導体層10から第4電極54へ方向は、第3方向D3に沿う。

30

【0108】

半導体層10は、例えば、第1半導体領域11及び第2半導体領域12を含む。第2半導体領域12は、第1半導体領域11と、第1電極51との間にある。この例では、基板15が設けられている。第1半導体領域11は、基板15と第2半導体領域12との間にある。第1半導体領域11は、例えば、 $Al_{x_1}Ga_{1-x_1}N$ ($0 \leq x_1 < 1$) を含む。第1半導体領域11は、例えば GaN を含む。第2半導体領域12は、例えば、 $Al_{x_2}Ga_{1-x_2}N$ ($0 < x_2 \leq 1$, $x_1 < x_2$) を含む。

【0109】

図14に示すように、第1電極51の第1電極部分ep1、第2電極52の第2電極部分ep2、第3電極53の第3電極部分ep3及び第4電極54の第4電極部分ep4は、半導体層10と第1パッド部61との間にある。

40

【0110】

図14に示すように、第1接続部材71は、第1パッド部61と第2電極52との間に設けられる。第1接続部材71は、第1パッド部61を第2電極52と電氣的に接続する。この例では、第1接続部材71は、第2延在導電層52E及び第2中間導電層52Mを介して、第2電極52と電氣的に接続される。

【0111】

第2接続部材72は、第1パッド部61と第4電極54との間に設けられる。第2接続

50

部材 7 2 は、第 1 パッド部 6 1 を第 4 電極 5 4 と電氣的に接続する。例えば、第 2 延在導電層 5 2 E から第 4 電極 5 4 への方向は、第 2 方向 D 2 に沿う。

【0112】

第 1 電極 5 1 は、例えば、ゲート電極として、機能する。第 2 電極 5 2 は、例えば、ソース電極として、機能する。第 3 電極 5 3 は、例えば、ドレイン電極として、機能する。半導体装置 1 1 0 は、例えば、トランジスタである。

【0113】

第 1 パッド部 6 1 により、第 4 電極 5 4 は、第 2 電極 5 2 と電氣的に接続される。第 4 電極 5 4 は、例えば、フィールドプレートとして機能する。フィールドプレートにより、電界の集中が抑制でき、より安定した動作が得られる。

【0114】

第 1 パッド部 6 1 は、Z 軸方向において、第 1 ～第 4 電極 5 1 ～5 4 と重なる。第 1 パッド部 6 1 は、Z 軸方向において、半導体層 1 0 の第 1 領域 1 0 A と重なる（図 1 2（b）参照）。第 1 領域 1 0 A は、例えば、アクティブ領域である。第 1 パッド部 6 1 は、例えば、ソース用パッド部として機能する。パッド部としての領域が省略できる。

【0115】

図 1 2（b）及び図 1 6 に示すように、第 2 パッド部 6 2 と第 3 パッド部 6 3 との間においては、パッド部が設けられていない。

【0116】

図 1 8 に示すように、第 1 接続部材 7 1 の第 1 方向 D 1 に沿う長さを長さ 7 1 y とする。図 1 4 に示すように、第 1 接続部材 7 1 の第 2 方向 D 2 に沿う長さを長さ 7 1 x とする。図 1 4 及び図 1 8 に示すように、第 1 接続部材 7 1 の第 3 方向 D 3 に沿う長さを長さ 7 1 z とする。例えば、第 1 接続部材 7 1 の第 1 方向 D 1 に沿う長さ 7 1 y は、第 1 接続部材 7 1 の第 2 方向 D 2 に沿う長さ 7 1 x よりも長い。第 1 接続部材 7 1 の第 3 方向 D 3 に沿う長さ 7 1 z は、第 1 接続部材 7 1 の第 2 方向 D 2 に沿う長さ 7 1 x よりも長くても良い。

【0117】

図 2 0 に示すように、第 2 接続部材 7 2 の第 1 方向 D 1 に沿う長さを長さ 7 2 y とする。図 1 4 に示すように、第 2 接続部材 7 2 の第 2 方向 D 2 に沿う長さを長さ 7 2 x とする。図 1 4 及び図 2 0 に示すように、第 2 接続部材 7 2 の第 3 方向 D 3 に沿う長さを長さ 7 2 z とする。例えば、第 2 接続部材 7 2 の第 1 方向 D 1 に沿う長さ 7 2 y は、第 2 接続部材 7 2 の第 2 方向 D 2 に沿う長さ 7 2 x よりも長い。第 2 接続部材 7 2 の第 3 方向 D 3 に沿う長さ 7 2 z は、第 2 接続部材 7 2 の第 2 方向 D 2 に沿う長さ 7 2 x よりも長くても良い。

【0118】

図 1 2（a）に示すように、第 1 パッド部 6 1 の第 2 方向 D 2 に沿う長さを長さ 6 1 x とする。第 1 パッド部 6 1 の第 1 方向 D 1 に沿う長さを長さ 6 1 y とする。図 1 4 に示すように、第 1 パッド部 6 1 の第 3 方向 D 3 に沿う長さを長さ 6 1 z とする。1 つの例において、長さ 6 1 x は、長さ 6 1 y よりも長い。例えば、長さ 6 1 z は、長さ 6 1 x よりも短い。

【0119】

図 1 3 に示すように、半導体装置 1 5 0 は、第 2 パッド部 6 2 及び第 3 接続部材 7 3 を含む。第 1 電極 5 1 の第 5 電極部分 e p 5、第 2 電極 5 2 の第 6 電極部分 e p 6、第 3 電極 5 3 の第 7 電極部分 e p 7、及び、第 4 電極 5 4 の第 8 電極部分 e p 8 は、半導体層 1 0 と第 2 パッド部 6 2 との間にある。

【0120】

第 3 接続部材 7 3 は、第 2 パッド部 6 2 と第 1 電極 5 1 との間に設けられる。第 3 接続部材 7 3 は、第 2 パッド部 6 2 を第 1 電極 5 1 と電氣的に接続する。この例では、第 3 接続部材 7 3 は、第 1 延在導電層 5 1 E 及び第 1 中間導電層 5 1 M を介して、第 1 電極 5 1 と電氣的に接続される。

10

20

30

40

50

【0121】

第1中間導電層51Mにより、第1延在導電層51Eは、第1電極51と電氣的に接続される。この例では、接続導電部51Evにより、第1延在導電層51Eが第1中間導電層51Mと電氣的に接続される。この例では、接続導電部51Mvにより、第1中間導電層51Mが第1電極51と電氣的に接続される。第1電極51、接続導電部51Mv、第1中間導電層51M、接続導電部51Ev及び第1延在導電層51Eのそれぞれの間の境界は明確でも、不明確でも良い。これらの部分の少なくとも一部が、実質的に一体的でも良い。

【0122】

例えば、第1中間導電層51Mは、第1端部51Maを含む。第1中間導電層51Mは、第2端部51Mbを含んでも良い。第2端部51Mbから第1端部51Maへの方は、第2方向D2に沿う。第2方向D2における第1端部51Maの位置は、第2方向D2における第1電極51の位置と、第2方向D2における第3電極53の位置と、の間にある。この例では、第2方向D2における第4電極54の位置は、第2方向における第1端部51Maの位置と、第2方向D2における第3電極53の位置と、の間にある。第4電極54の少なくとも一部は、第3方向D3において、第1中間導電層51Mと重なっていても良い。例えば、第4電極54は、第3方向D3において、第1端部51Maと重なっていても良い。

【0123】

第2パッド部62は、Z軸方向において、第1～第4電極51～54と重なる。第2パッド部62は、Z軸方向において、半導体層10の第1領域10Aと重なる（図12（b）参照）。第2パッド部62は、例えば、ゲート用パッド部として機能する。パッド部としての領域が省略できる。

【0124】

図12に示すように、第1パッド部61から第2パッド部62への方は、第1方向D1に沿う。

【0125】

図17に示すように、第3接続部材73の第1方向D1に沿う長さを長さ73yとする。図13に示すように、第3接続部材73の第2方向D2に沿う長さを長さ73xとする。図13及び図17に示すように、第3接続部材73の第3方向D3に沿う長さを長さ73zとする。例えば、長さ73yは、長さ73xよりも長い。例えば、長さ73zは、長さ73xよりも長くても良い。

【0126】

図12（a）に示すように、第2パッド部62の第2方向D2に沿う長さを長さ62xとする。第2パッド部62の第1方向D1に沿う長さを長さ62yとする。図13及び図17に示すように、第2パッド部62の第3方向D3に沿う長さを長さ62zとする。1つの例において、長さ62xは、長さ62yよりも長くても良い。例えば、長さ62zは、長さ62yよりも短い。

【0127】

図15に示すように、半導体装置150は、第3パッド部63及び第4接続部材74を含む。第1電極51の第9電極部分ep9、第2電極52の第10電極部分ep10、第3電極53の第11電極部分ep11、及び、第4電極54の第12電極部分ep12は、半導体層10と第3パッド部63との間にある。

【0128】

第4接続部材74は、第3パッド部63と第3電極53との間に設けられる。第4接続部材74は、第3パッド部63を第3電極53と電氣的に接続する。この例では、第4接続部材74は、第3延在導電層53E及び第3中間導電層53Mを介して、第3電極53と電氣的に接続される。

【0129】

第3パッド部63は、Z軸方向において、第1～第4電極51～54と重なる。第3パ

10

20

30

40

50

ッド部 63 は、Z 軸方向において、半導体層 10 の第 1 領域 10A と重なる（図 12（b）参照）。第 3 パッド部 63 は、例えば、ドレイン用パッド部として機能する。パッド部としての領域が省略できる。例えば、第 3 パッド部 63 と基板 15 との間の寄生容量を小さくできる。例えば、スイッチング動作が安定する。

【0130】

図 12（a）に示すように、例えば、第 1 パッド部 61 から第 3 パッド部 63 への方は、第 1 方向 D1 に沿う。例えば、第 2 パッド部 62 は、第 1 方向 D1 において、第 1 パッド部 61 と第 3 パッド部 63 との間にある。

【0131】

図 19 に示すように、第 4 接続部材 74 の第 1 方向 D1 に沿う長さを長さ 74y とする。図 15 に示すように、第 4 接続部材 74 の第 2 方向 D2 に沿う長さを長さ 74x とする。図 15 及び図 19 に示すように、第 4 接続部材 74 の第 3 方向 D3 に沿う長さを長さ 74z とする。例えば、長さ 74y は、長さ 74x よりも長い。例えば、長さ 74z は、長さ 74x よりも長い。

【0132】

図 12（a）に示すように、第 3 パッド部 63 の第 2 方向 D2 に沿う長さを長さ 63x とする。第 3 パッド部 63 の第 1 方向 D1 に沿う長さを長さ 63y とする。図 15 及び図 19 に示すように、第 3 パッド部 63 の第 3 方向 D3 に沿う長さを長さ 63z とする。1 つの例において、長さ 63x は、長さ 63y よりも長い。例えば、長さ 63z は、長さ 63y よりも短い。

【0133】

第 3 実施形態において、第 1 実施形態または第 2 実施形態に関して説明した構成が適用できる。例えば、半導体装置 150 は、絶縁部材 80 を含む。半導体装置 150 は、例えば、第 1～第 3 絶縁層 81～83 を含む。第 3 実施形態において、第 3 絶縁層 83 は、樹脂を含んでも良い。樹脂は、例えば、ポリイミドを含む。半導体装置 150 は、絶縁膜 85 を含んでも良い。絶縁膜 85 は、例えば、半導体層 10 と第 1 電極 51 との間に設けられる。半導体装置 150 は、例えば、第 1～第 4 導電層 50a～50d を含んでも良い。半導体装置 130 及び 131 に関して説明した構成が、第 3 実施形態に係る半導体装置及びその変形の半導体装置に適用されても良い。

【0134】

以下、半導体装置に含まれる材料の例について説明する。

第 1 電極 51 は、例えば、TiN、WN、Ta₂N、Ni、Au 及び Pt よりなる群から選択された少なくとも 1 つを含む。第 2 電極 52 及び第 3 電極 53 は、例えば、Ti、Al 及び Ta よりなる群から選択された少なくとも 1 つを含む。第 4 電極 54、及び、第 1～第 3 延在導電層 51E～53E は、例えば、Al、Cu、Au 及び Ag よりなる群から選択された少なくとも 1 つを含む。第 1～第 3 中間導電層 51M～53M は、例えば、Al、Cu、Au 及び Ag よりなる群から選択された少なくとも 1 つを含む。

【0135】

第 1 絶縁層 81、第 2 絶縁層 82 及び第 3 絶縁層 83 の少なくともいずれかは、例えば、酸化シリコン、窒化シリコン、酸窒化シリコン、及び、酸化アルミニウムからなる群から選択された少なくとも 1 つを含む。第 3 絶縁層 83 は、例えば、ポリイミドを含んでも良い。絶縁膜 85 は、例えば、酸化シリコンを含む。

【0136】

実施形態は、以下の構成（例えば、技術案）を含む。

（構成 1）

第 1 方向に沿って延びる第 1 電極と、

前記第 1 方向に沿って延びる第 2 電極と、

前記第 1 方向に沿って延びる第 3 電極であって、前記第 1 方向と交差する第 2 方向における前記第 1 電極の位置は、前記第 2 方向における前記第 2 電極の位置と、前記第 2 方向における前記第 3 電極の位置と、の間にある、前記第 3 電極と、

10

20

30

40

50

前記第 1 方向に沿って延びる第 4 電極であって、前記第 2 方向における前記第 4 電極の位置は、前記第 2 方向における前記第 1 電極の前記位置と、前記第 2 方向における前記第 3 電極の前記位置と、の間にある、前記第 4 電極と、

半導体層であって、前記半導体層から前記第 1 電極への方向、前記半導体層から前記第 2 電極への方向、前記半導体層から前記第 3 電極への方向、及び、前記半導体層から前記第 4 電極への方向は、前記第 1 方向及び前記第 2 方向を含む第 1 平面と交差する第 3 方向に沿う、前記半導体層と、

第 1 パッド部であって、前記第 1 電極の第 1 電極部分、前記第 2 電極の第 2 電極部分、前記第 3 電極の第 3 電極部分及び前記第 4 電極の第 4 電極部分は、前記半導体層と前記第 1 パッド部との間にある、前記第 1 パッド部と、

前記第 1 パッド部と前記第 2 電極との間に設けられ、前記第 1 パッド部を前記第 2 電極と電氣的に接続する第 1 接続部材と、

前記第 1 パッド部と前記第 4 電極との間に設けられ、前記第 1 パッド部を前記第 4 電極と電氣的に接続する第 2 接続部材と、

を備えた、半導体装置。

【0137】

(構成 2)

前記第 1 接続部材の前記第 1 方向に沿う長さは、前記第 1 接続部材の前記第 2 方向に沿う長さよりも長い、構成 1 記載の半導体装置。

【0138】

(構成 3)

前記第 1 接続部材の前記第 3 方向に沿う長さは、前記第 1 接続部材の前記第 2 方向に沿う前記長さよりも長い、構成 2 記載の半導体装置。

【0139】

(構成 4)

前記第 2 接続部材の前記第 1 方向に沿う長さは、前記第 2 接続部材の前記第 2 方向に沿う長さよりも長い、構成 1～3 のいずれか 1 つに記載の半導体装置。

【0140】

(構成 5)

前記第 2 接続部材の前記第 3 方向に沿う長さは、前記第 2 接続部材の前記第 2 方向に沿う前記長さよりも長い、構成 4 記載の半導体装置。

【0141】

(構成 6)

前記第 1 パッド部の前記第 2 方向に沿う長さは、前記第 1 パッド部の前記第 1 方向に沿う長さよりも長い、構成 1～5 のいずれか 1 つに記載の半導体装置。

【0142】

(構成 7)

前記第 1 パッド部の前記第 3 方向に沿う長さは、前記第 1 パッド部の前記第 1 方向に沿う前記長さよりも短い、構成 6 記載の半導体装置。

【0143】

(構成 8)

第 2 パッド部と、

第 3 接続部材と、

をさらに備え、

前記第 1 電極の第 5 電極部分、前記第 2 電極の第 6 電極部分、前記第 3 電極の第 7 電極部分及び前記第 4 電極の第 8 電極部分は、前記半導体層と前記第 2 パッド部との間にあり、

前記第 3 接続部材は、前記第 2 パッド部と前記第 1 電極との間に設けられ、前記第 2 パッド部を前記第 1 電極と電氣的に接続する、構成 1～4 のいずれか 1 つに記載の半導体装置。

【0144】

10

20

30

40

50

(構成 9)

前記第 1 パッド部から前記第 2 パッド部へ方向は、前記第 1 方向に沿う、構成 8 記載の半導体装置。

【0145】

(構成 10)

前記第 3 接続部材の前記第 1 方向に沿う長さは、前記第 3 接続部材の前記第 2 方向に沿う長さよりも長い、構成 8 または 9 に記載の半導体装置。

【0146】

(構成 11)

前記第 3 接続部材の前記第 3 方向に沿う長さは、前記第 3 接続部材の前記第 2 方向に沿う前記長さよりも長い、構成 10 記載の半導体装置。

10

【0147】

(構成 12)

前記第 2 パッド部の前記第 2 方向に沿う長さは、前記第 2 パッド部の前記第 1 方向に沿う長さよりも長い、構成 8 ～ 11 のいずれか 1 つに記載の半導体装置。

【0148】

(構成 13)

前記第 2 パッド部の前記第 3 方向に沿う長さは、前記第 2 パッド部の前記第 1 方向に沿う前記長さよりも短い、構成 12 記載の半導体装置。

【0149】

20

(構成 14)

第 3 パッド部と、

第 4 接続部材と、

をさらに備え、

前記第 1 電極の第 9 電極部分、前記第 2 電極の第 10 電極部分、前記第 3 電極の第 11 電極部分及び前記第 4 電極の第 12 電極部分は、前記半導体層と前記第 3 パッド部との間にあり、

前記第 4 接続部材は、前記第 3 パッド部と前記第 3 電極との間に設けられ、前記第 3 パッド部を前記第 3 電極と電気的に接続する、構成 1 ～ 13 のいずれか 1 つに記載の半導体装置。

30

【0150】

(構成 15)

前記第 1 パッド部から前記第 3 パッド部へ方向は、前記第 1 方向に沿う、構成 14 記載の半導体装置。

【0151】

(構成 16)

前記第 2 パッド部は、前記第 1 方向において、前記第 1 パッド部と前記第 3 パッド部との間にある、構成 14 または 15 に記載の半導体装置。

【0152】

(構成 17)

40

前記第 4 接続部材の前記第 1 方向に沿う長さは、前記第 4 接続部材の前記第 2 方向に沿う長さよりも長い、構成 14 ～ 16 のいずれか 1 つに記載の半導体装置。

(構成 18)

前記第 4 接続部材の前記第 3 方向に沿う長さは、前記第 4 接続部材の前記第 2 方向に沿う前記長さよりも長い、構成 17 記載の半導体装置。

【0153】

(構成 19)

前記第 3 パッド部の前記第 2 方向に沿う長さは、前記第 3 パッド部の前記第 1 方向に沿う長さよりも長い、構成 14 ～ 18 のいずれか 1 つに記載の半導体装置。

【0154】

50

(構成 20)

前記第3パッド部の前記第3方向に沿う長さは、前記第3パッド部の前記第1方向に沿う前記長さよりも短い、構成19記載の半導体装置。

【0155】

実施形態によれば、安定した動作が得られる半導体装置が提供できる。

【0156】

本願明細書において、「垂直」及び「平行」は、厳密な垂直及び厳密な平行だけではなく、例えば製造工程におけるばらつきなどを含むものであり、実質的に垂直及び実質的に平行であれば良い。

【0157】

以上、具体例を参照しつつ、本発明の実施の形態について説明した。しかし、本発明は、これらの具体例に限定されるものではない。例えば、半導体装置に含まれる半導体層、電極、導電層、絶縁層、絶縁部材及び基板などの各要素の具体的な構成に関しては、当業者が公知の範囲から適宜選択することにより本発明を同様に実施し、同様の効果を得ることができる限り、本発明の範囲に包含される。

【0158】

また、各具体例のいずれか2つ以上の要素を技術的に可能な範囲で組み合わせたものも、本発明の要旨を包含する限り本発明の範囲に含まれる。

【0159】

その他、本発明の実施の形態として上述した半導体装置を基にして、当業者が適宜設計変更して実施し得る全ての半導体装置も、本発明の要旨を包含する限り、本発明の範囲に属する。

【0160】

その他、本発明の思想の範疇において、当業者であれば、各種の変更例及び修正例に想到し得るものであり、それら変更例及び修正例についても本発明の範囲に属するものと解される。

【0161】

本発明のいくつかの実施形態を説明したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。これら新規な実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。これら実施形態やその変形は、発明の範囲や要旨に含まれるとともに、特許請求の範囲に記載された発明とその均等の範囲に含まれる。

【符号の説明】

【0162】

10…半導体層、 10A~10C…第1~第3領域、 11、12…第1、第2半導体領域、 13…半導体膜、 15…基板、 50a~50d…第1~第4導電層、 51~54…第1~第4電極、 51C~53C…第1~第3電極接続部、 51Ca、51Cb…第1、第2接続導電層、 51E~53E…第1~第3延在導電層、 51Ev…接続導電部、 51M~53M…第1~第3中間導電層、 51Ma…第1端部、 51Mb…第2端部、 51Mv…接続導電部、 51N…中間電極、 51e~54e…端部、 51p…一部、 52Ep…一部、 54p…一部、 54v…接続部、 61~63…第1~第3パッド部、 71~73…第1~第4接続部材、 80…絶縁部材、 80a~80f…第1~第6絶縁部分、 80p…一部、 81~83…第1~第3絶縁層、 85…絶縁膜、 86…中間絶縁膜、 110、110a、110b、111、112、120、121、122、130、131、150…半導体装置、 AA…矢印、 D1~D3…第1~第3方向、 ep1~ep12…第1~第12接続部材

10

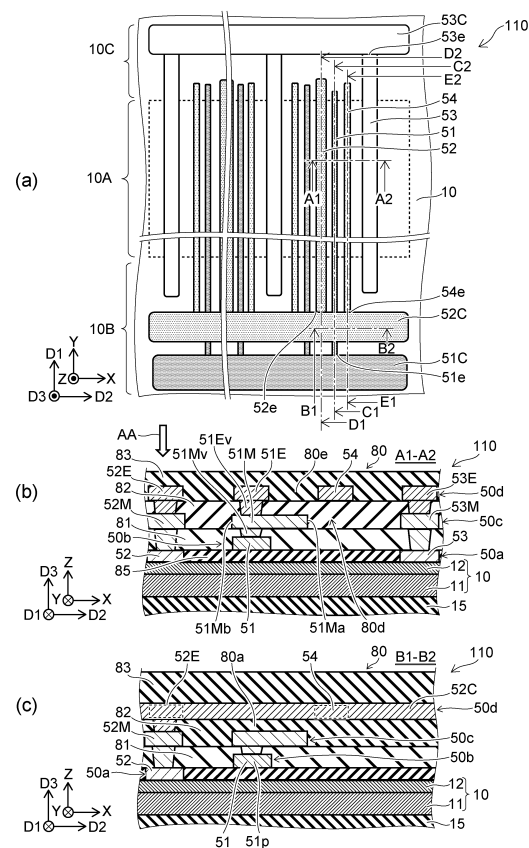
20

30

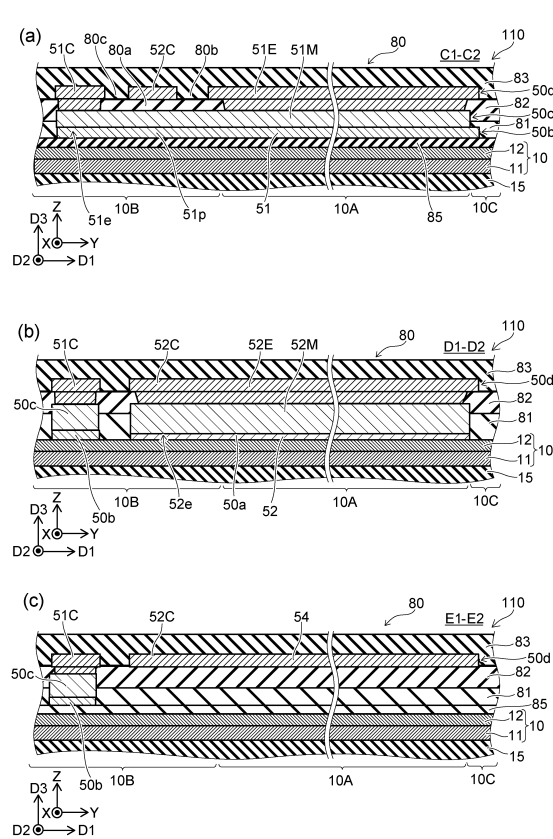
40

50

【図面】
【図 1】



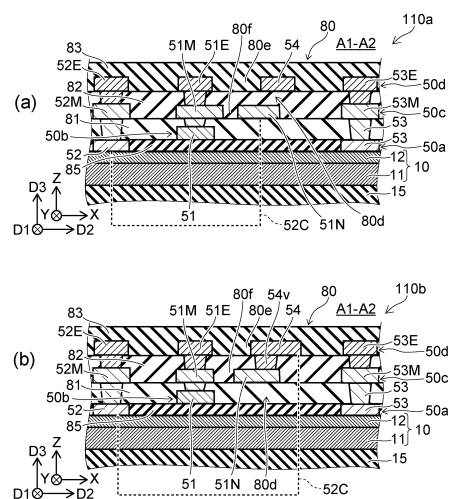
【図 2】



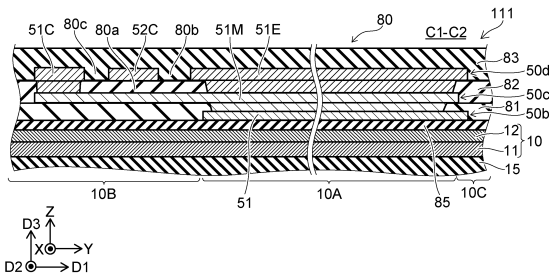
10

20

【図 3】



【図 4】

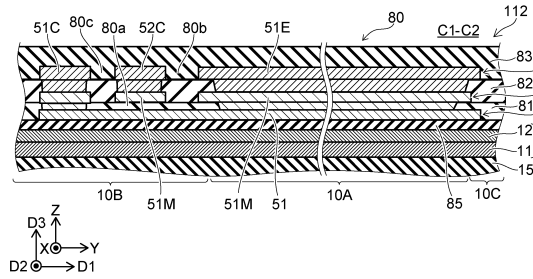


30

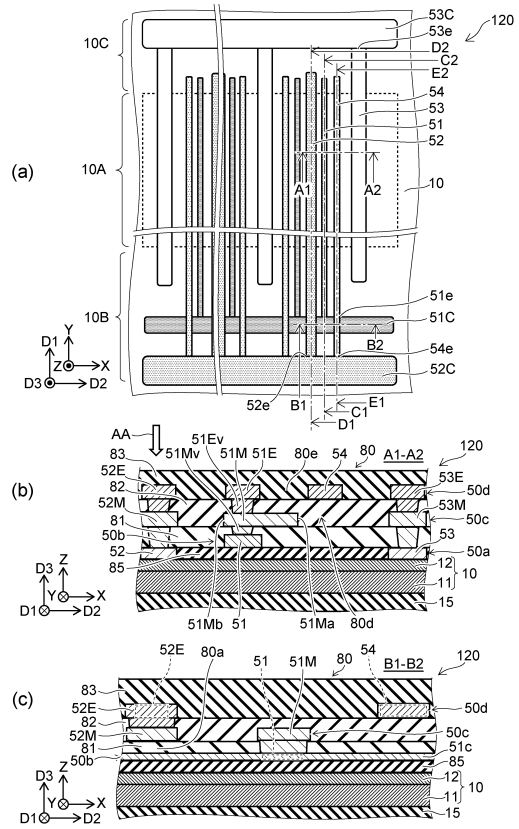
40

50

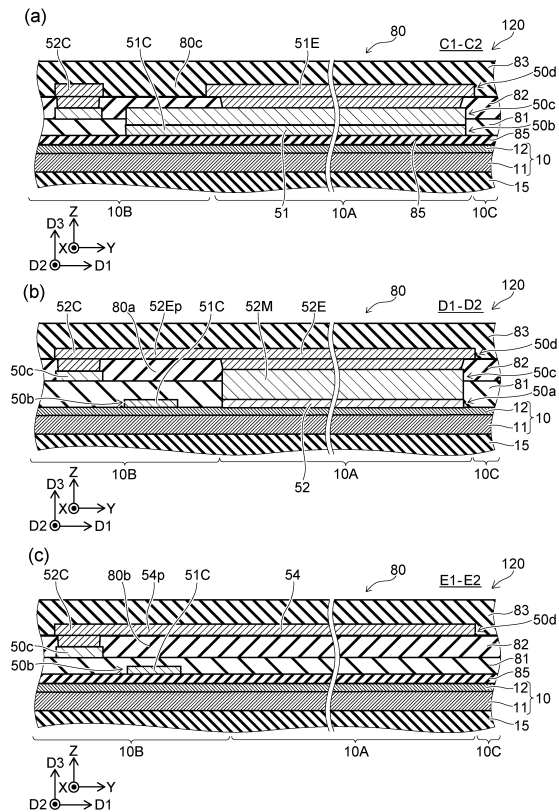
【図 5】



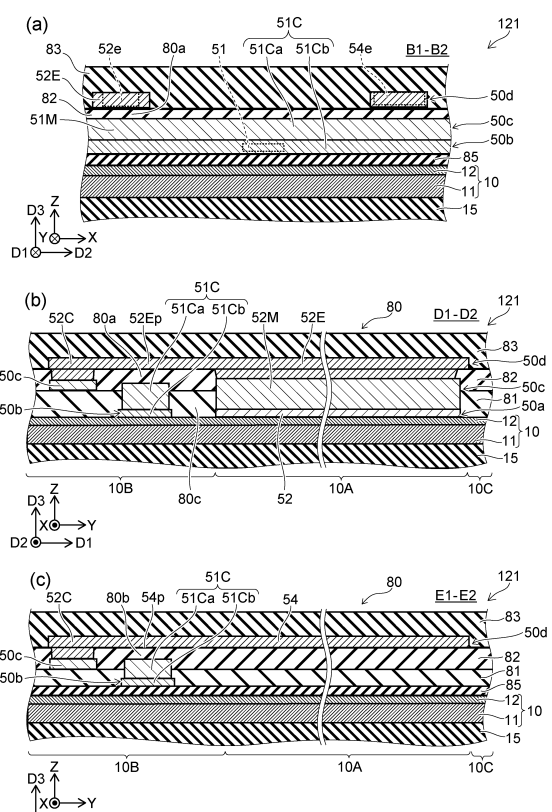
【図 6】



【図 7】



【図 8】



10

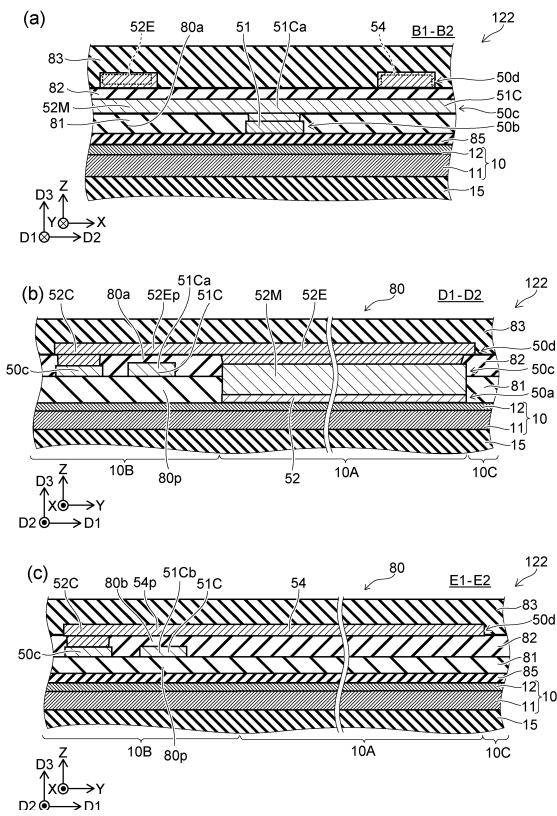
20

30

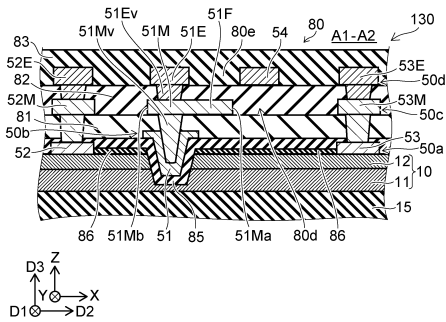
40

50

【図 9】

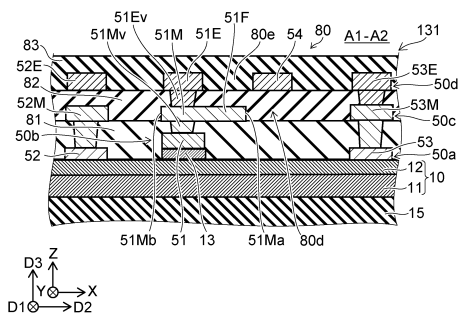


【図 10】

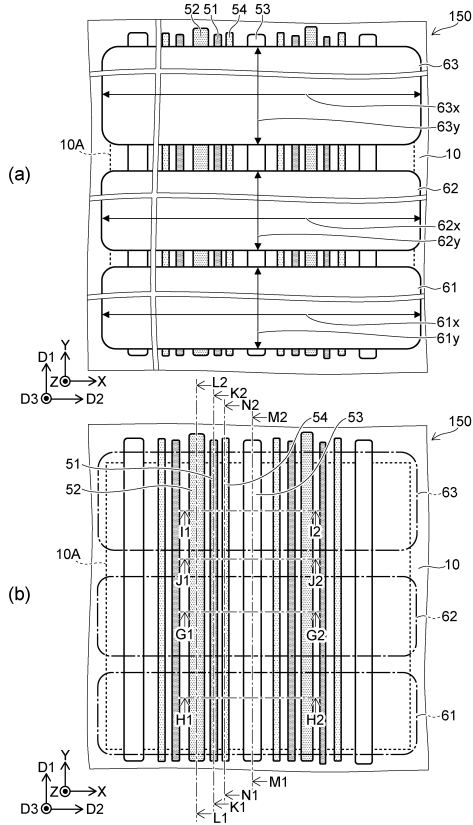


10

【図 11】



【図 12】

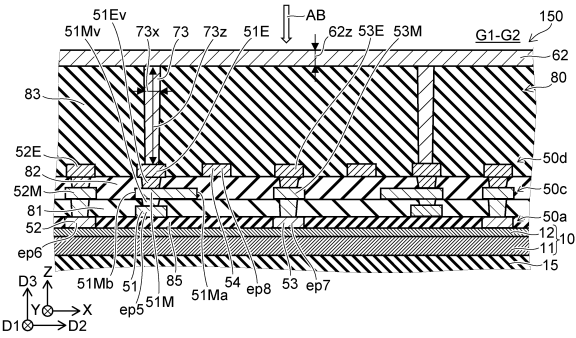


30

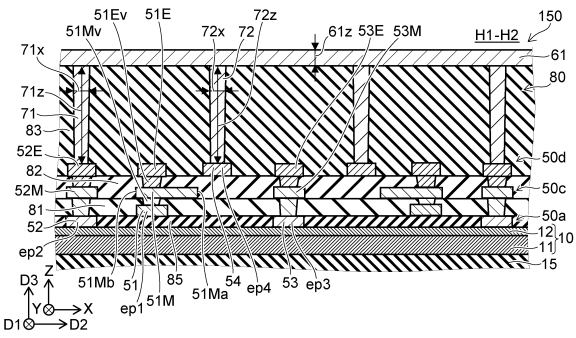
40

50

【図 1 3】

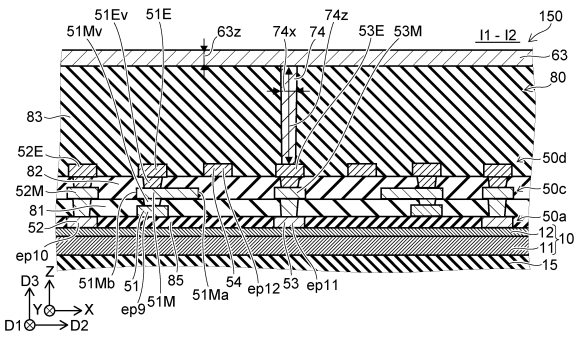


【図 1 4】

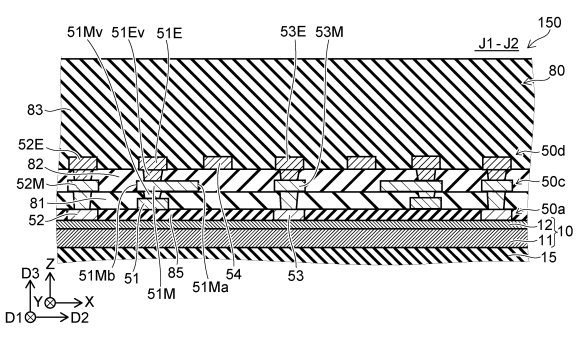


10

【図 1 5】

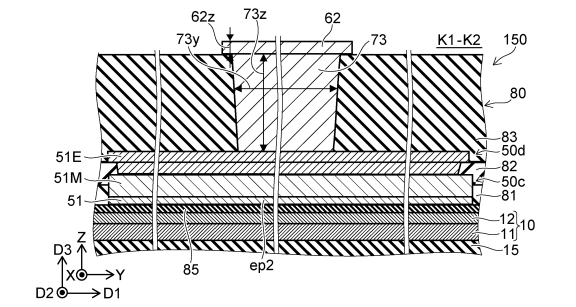


【図 1 6】

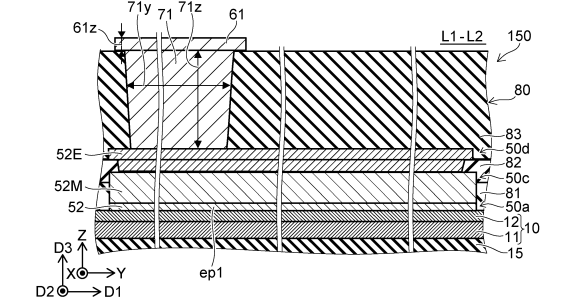


20

【図 1 7】



【図 1 8】



30

40

50

フロントページの続き

(51)国際特許分類

F I

H 0 1 L 29/06 (2006.01)

(56)参考文献

特開 2 0 1 2 - 1 9 9 2 8 5 (J P , A)

特開 2 0 1 8 - 1 5 7 0 0 8 (J P , A)

特開 2 0 1 7 - 1 2 3 4 3 2 (J P , A)

国際公開第 2 0 1 9 / 1 4 2 5 2 9 (W O , A 1)

国際公開第 2 0 1 4 / 1 8 8 6 5 1 (W O , A 1)

(58)調査した分野 (Int.Cl., D B名)

H 0 1 L 21 / 3 3 8

H 0 1 L 21 / 3 3 6

H 0 1 L 29 / 0 6

H 0 1 L 29 / 7 7 8

H 0 1 L 29 / 7 8

H 0 1 L 29 / 8 1 2