

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 2 区分

【発行日】平成 26 年 7 月 3 日 (2014.7.3)

【公開番号】特開 2012-255876 (P2012-255876A)

【公開日】平成 24 年 12 月 27 日 (2012.12.27)

【年通号数】公開・登録公報 2012-055

【出願番号】特願 2011-128239 (P2011-128239)

【国際特許分類】

G 0 9 G 3/30 (2006.01)

G 0 9 G 3/20 (2006.01)

【F I】

G 0 9 G 3/30 J

G 0 9 G 3/20 6 2 4 B

G 0 9 G 3/20 6 2 2 D

G 0 9 G 3/20 6 2 2 G

G 0 9 G 3/20 6 1 1 H

G 0 9 G 3/20 6 4 2 A

G 0 9 G 3/20 6 2 2 C

【手続補正書】

【提出日】平成 26 年 5 月 21 日 (2014.5.21)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

表示部と、

保持容量と、

映像信号と対応する駆動電圧を保持容量に書き込む書込トランジスタと、

保持容量に書き込まれた駆動電圧に基づいて表示部を駆動する駆動トランジスタと、

書込トランジスタと駆動トランジスタの少なくとも一方を駆動するために使用される駆動パルスの元になるパルス信号の幅を環境変化に対応して調整するパルス幅調整部、とを備えた表示装置。

【請求項 2】

表示部と、保持容量と、書込トランジスタと、駆動トランジスタとを有する画素回路が所定の方に配列されている画素部を備え、

画素部には、所定の方に配列されている各書込トランジスタと各駆動トランジスタの少なくとも一方に駆動パルス进行供給する駆動線が配されており、

駆動線を選択する選択部と、

パルス幅調整部から出力されたパルス信号に基づいて、駆動パルスの元になるパルス信号を生成するパルス生成部、

とを更に備え、

選択部は、パルス生成部で生成されたパルス信号に基づいて、駆動線へ駆動パルスを供給する請求項 1 に記載の表示装置。

【請求項 3】

パルス幅調整部は、書込トランジスタ又は駆動トランジスタの近傍に配置されている請求項 1 または請求項 2 に記載の表示装置。

【請求項 4】

パルス幅調整部は、画素部外において画素部の近傍に配置されている請求項 2 に記載の表示装置。

【請求項 5】

パルス幅調整部は、入力されたパルス信号を遅延する遅延部と、遅延部に入力されたパルス信号及び遅延部から出力されたパルス信号に基づいてパルス信号を生成するゲート回路部とを有する請求項 1 ないし請求項 4 のいずれか 1 項に記載の表示装置。

【請求項 6】

選択部は、駆動線ごとに設けられたパルス生成部を含む請求項 1 ないし請求項 5 のいずれか 1 項に記載の表示装置。

【請求項 7】

駆動線の数よりも少ない数のパルス生成部を備え、

選択部は、パルス生成部で生成されたパルス信号に基づいて、複数の駆動線へ駆動パルス进行供給する請求項 1 ないし請求項 5 のいずれか 1 項に記載の表示装置。

【請求項 8】

全駆動線について 1 つのパルス生成部が設けられている請求項 7 に記載の表示装置。

【請求項 9】

全駆動線の内の一部の複数の駆動線を一単位として、一単位ごとにパルス生成部が設けられている請求項 7 に記載の表示装置。

【請求項 10】

選択部の駆動線の選択に基づき、パルス生成部で生成されたパルス信号を取り込んで、駆動線に供給するスイッチ回路、を駆動線ごとに有するスイッチ部を更に備えた請求項 7 ないし請求項 9 のいずれか 1 項に記載の表示装置。

【請求項 11】

スイッチ回路は、トランスファージゲート構造である請求項 10 に記載の表示装置。

【請求項 12】

パルス生成部は、各駆動線について、同じタイミングのパルス信号を生成する請求項 10 または請求項 11に記載の表示装置。

【請求項 13】

選択部は、パルス生成部で生成されたパルス信号を一単位期間分ずつシフトして順に駆動線に供給するシフトレジスタ部を有する請求項 7 ないし請求項 9 のいずれか 1 項に記載の表示装置。

【請求項 14】

駆動パルスは、書込トランジスタを介して映像信号を保持容量の一端に供給しつつ駆動トランジスタを介して保持容量に電流を供給する処理にも使用される請求項 1 ないし請求項 12 のいずれか 1 項に記載の表示装置。

【請求項 15】

駆動パルスは、駆動トランジスタの閾値電圧のばらつきを補正するためにも使用される請求項 1 ないし請求項 14 のいずれか 1 項に記載の表示装置。

【請求項 16】

画素部は、画素回路が 2 次元マトリクス状に配列されている請求項 1 ないし請求項 15 のいずれか 1 項に記載の表示装置。

【請求項 17】

表示部は自発光型である請求項 1 ないし請求項 16 のいずれか 1 項に記載の表示装置。

【請求項 18】

表示部と、

保持容量と、

映像信号と対応する駆動電圧を保持容量に書き込む書込トランジスタと、

保持容量に書き込まれた駆動電圧に基づいて表示部を駆動する駆動トランジスタ、とを備え、

書込トランジスタと駆動トランジスタの少なくとも一方で使用される駆動パルスは、パルス幅が環境依存性に対応して調整可能に構成されている画素回路。

【請求項 19】

表示部、保持容量、映像信号と対応する駆動電圧を保持容量に書き込む書込トランジスタ、及び、保持容量に書き込まれた駆動電圧に基づいて表示部を駆動する駆動トランジスタを具備した表示素子が配列された画素部と、

画素部に供給される映像信号を生成する信号生成部、
とを備え、

画素部には、所定の方向に配列されている各書込トランジスタと各駆動トランジスタの少なくとも一方を駆動するために駆動パルスを供給する駆動線が配されており、

駆動線を選択する選択部と、

書込トランジスタと駆動トランジスタの少なくとも一方を駆動するために使用される駆動パルスの元になるパルス信号の幅を環境変化に対応して調整するパルス幅調整部と、

パルス幅調整部から出力されたパルス信号に基づいて、駆動パルスの元になるパルス信号を生成するパルス生成部、

とを更に備え、

選択部は、パルス生成部で生成されたパルス信号に基づいて、駆動線へ駆動パルスを供給する電子機器。

【請求項 20】

表示部、保持容量、映像信号と対応する駆動電圧を保持容量に書き込む書込トランジスタ、及び、保持容量に書き込まれた駆動電圧に基づいて表示部を駆動する駆動トランジスタを具備した表示素子が配列された画素部を備えた表示装置を駆動する方法であって、

書込トランジスタと駆動トランジスタの少なくとも一方を駆動するために使用される駆動パルスの元になるパルス信号の幅を環境変化に対応して調整する表示装置の駆動方法。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0042

【補正方法】変更

【補正の内容】

【0042】

尚、製品形態としては、図示のように、表示パネル部 100、駆動信号生成部 200、及び映像信号処理部 220 の全てを備えたモジュール（複合部品）形態の表示装置 1 として提供されることに限らず、例えば、表示パネル部 100 のみで表示装置 1 として提供してもよい。又、表示装置 1 は、封止された構成のモジュール形状のものをも含む。例えば、画素アレイ部 102 に透明なガラス等の対向部が貼り付けられて形成された表示モジュールが該当する。透明な対向部には、カラーフィルタ、保護膜、遮光膜等が設けられてもよい。表示モジュールには、外部から画素アレイ部 102 への映像信号 V_{sig} や各種の駆動パルスを入出力するための回路部や FPC（フレキシブルプリントサーキット）等が設けられていてもよい。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0050

【補正方法】変更

【補正の内容】

【0050】

端子部 108 の各端子は、配線 110 を介して、垂直駆動部 103 や水平駆動部 106 に接続される。例えば、端子部 108 に供給された各パルスは、必要に応じて図示を割愛したレベルシフタ部で電圧レベルを内部的に調整した後、バッファを介して垂直駆動部 103 の各部や水平駆動部 106 に供給される。

【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】0051

【補正方法】変更

【補正の内容】

【0051】

画素アレイ部102は、図示を割愛するが（詳細は後述する）、表示素子としての有機EL素子に対して画素トランジスタが設けられた画素回路10が行列状に2次元配置され、画素配列に対して行ごとに垂直走査線SCLが配線されるとともに、列ごとに映像信号線DTLが配線された構成となっている。つまり、画素回路10は、垂直走査線SCLを介して垂直駆動部103と接続され、又、映像信号線DTLを介して水平駆動部106と接続されている。具体的には、マトリクス状に配列された各画素回路10に対しては、垂直駆動部103によって駆動パルスで駆動されるM行分の垂直走査線SCL₁～SCL_Mが画素行ごとに配線される。垂直駆動部103は、論理ゲートの組合せ（ラッチやシフトレジスタ等も含む）によって構成され、画素アレイ部102の各画素回路10を行単位で選択する、即ち、駆動信号生成部200から供給される垂直駆動系のパルス信号に基づき、垂直走査線SCLを介して各画素回路10を順次選択する。水平駆動部106は、論理ゲートの組合せ（ラッチやシフトレジスタ等も含む）によって構成され、画素アレイ部102の各画素回路10を列単位で選択する、即ち、駆動信号生成部200から供給される水平駆動系のパルス信号に基づき、選択された画素回路10に対し映像信号線DTLを介して映像信号VSの内の所定電位（例えば映像信号V_{sig}レベル）をサンプリングして保持容量C_{cs}に書き込ませる。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0058

【補正方法】変更

【補正の内容】

【0058】

具体的には、駆動トランジスタTR_Dは、ゲート電極31、ゲート絶縁層32、半導体層33、半導体層33に設けられたソース/ドレイン領域35、及び、ソース/ドレイン領域35の間の半導体層33の部分が該当するチャネル形成領域34から構成されている。保持容量C_{cs}は、他方の電極36、ゲート絶縁層32の延在部から構成された誘電体層、及び、一方の電極37（第2ノードND₂に相当する）から成る。ゲート電極31、ゲート絶縁層32の一部、及び、保持容量C_{cs}を構成する他方の電極36は、支持体20上に形成されている。駆動トランジスタTR_Dの一方のソース/ドレイン領域35は配線38に接続され、他方のソース/ドレイン領域35は一方の電極37に接続されている。駆動トランジスタTR_D及び保持容量C_{cs}等は、層間絶縁層40で覆われており、層間絶縁層40上に、アノード電極51、正孔輸送層、発光層、電子輸送層、及び、カソード電極53から成る発光部ELPが設けられている。図3においては、正孔輸送層、発光層、及び、電子輸送層を1層52で表した。発光部ELPが設けられていない層間絶縁層40の部分の上には、第2層間絶縁層54が設けられ、第2層間絶縁層54及びカソード電極53上には透明な基板21が配置されており、発光層にて発光した光は、基板21を通過して、外部に出射される。一方の電極37とアノード電極51とは、層間絶縁層40に設けられたコンタクトホールによって接続されている。カソード電極53は、第2層間絶縁層54、層間絶縁層40に設けられたコンタクトホール56、コンタクトホール55を介して、ゲート絶縁層32の延在部上に設けられた配線39に接続されている。

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0077

【補正方法】変更

【補正の内容】

【 0 0 7 7 】

〔 駆動回路の構成による相違点 〕

ここで、それぞれ典型的な、 $5\text{Tr}/1\text{C}$ 型、 $4\text{Tr}/1\text{C}$ 型、 $3\text{Tr}/1\text{C}$ 型、 $2\text{Tr}/1\text{C}$ 型での相違点は以下の通りである。 $5\text{Tr}/1\text{C}$ 型では、駆動トランジスタ TR_0 の電源側の主電極端と電源回路（電源部）との間に接続された第1トランジスタ TR_1 （発光制御トランジスタ）と、第2ノード初期化電圧を印加する第2トランジスタ TR_2 と、第1ノード初期化電圧を印加する第3トランジスタ TR_3 とを設ける。第1トランジスタ TR_1 、第2トランジスタ TR_2 、第3トランジスタ TR_3 は何れもスイッチングトランジスタである。第1トランジスタ TR_1 は、発光期間にオン状態としておき、オフ状態にして非発光期間に入り、その後の閾値補正期間に一度オン状態にし、更に移動度補正期間以降（次の発光期間も）オン状態とする。第2トランジスタ TR_2 は、第2ノードの初期化期間にのみオン状態としそれ以外はオフ状態とする。第3トランジスタ TR_3 は、第1ノードの初期化期間から閾値補正期間に亘ってのみオン状態としそれ以外はオフ状態とする。書込トランジスタ TR_w は、映像信号書込み処理期間から移動度補正期間に亘ってオン状態とされ、それ以外はオフ状態とされる。

【 手続補正 7 】

【 補正対象書類名 】 明細書

【 補正対象項目名 】 0 0 7 8

【 補正方法 】 変更

【 補正の内容 】

【 0 0 7 8 】

$4\text{Tr}/1\text{C}$ 型では、 $5\text{Tr}/1\text{C}$ 型から、第1ノード初期化電圧を印加する第3トランジスタ TR_3 が省略され、第1ノード初期化電圧は映像信号線 DTL から映像信号 V_{sig} と時分割で供給される。第1ノードの初期化期間に第1ノード初期化電圧を映像信号線 DTL から第1ノードに供給するべく、書込トランジスタ TR_w は第1ノードの初期化期間にもオン状態とされる。典型的には、書込トランジスタ TR_w は、第1ノードの初期化期間から移動度補正期間に亘ってオン状態とされ、それ以外はオフ状態とされる。

【 手続補正 8 】

【 補正対象書類名 】 明細書

【 補正対象項目名 】 0 0 7 9

【 補正方法 】 変更

【 補正の内容 】

【 0 0 7 9 】

$3\text{Tr}/1\text{C}$ 型では、 $5\text{Tr}/1\text{C}$ 型から、第2トランジスタ TR_2 と第3トランジスタ TR_3 が省略され、第1ノード初期化電圧及び第2ノード初期化電圧は映像信号線 DTL から映像信号 V_{sig} と時分割で供給される。映像信号線 DTL の電位は、第2ノードの初期化期間に第2ノードを第2ノード初期化電圧に設定し、その後の第1ノードの初期化期間に第1ノードを第1ノード初期化電圧に設定するべく、第2ノード初期化電圧と対応した電圧 V_{ofs_H} を供給しその後に第1ノード初期化電圧 V_{ofs_L} （ $=V_{\text{ofs}}$ ）にする。そして、これと対応して、書込トランジスタ TR_w は第1ノードの初期化期間及び第2ノードの初期化期間にもオン状態とされる。典型的には、書込トランジスタ TR_w は、第2ノードの初期化期間から移動度補正期間に亘ってオン状態とされ、それ以外はオフ状態とされる。

【 手続補正 9 】

【 補正対象書類名 】 明細書

【 補正対象項目名 】 0 0 8 1

【 補正方法 】 変更

【 補正の内容 】

【 0 0 8 1 】

$2\text{Tr}/1\text{C}$ 型では、 $5\text{Tr}/1\text{C}$ 型から、第1トランジスタ TR_1 と第2トランジスタ

タ $T R_2$ と第 3 トランジスタ $T R_3$ が省略され、第 1 ノード初期化電圧は映像信号線 D T L から映像信号 V_{sig} と時分割で供給され、第 2 ノード初期化電圧は駆動トランジスタ $T R_D$ の電源側の主電極端を、第 1 電位 V_{cc_H} ($= 5 T r / 1 C$ 型の V_{cc}) と第 2 電位 V_{cc_L} ($= 5 T r / 1 C$ 型の V_{ini}) でパルス駆動することで与えられる。駆動トランジスタ $T R_D$ の電源側の主電極端は、発光期間に第 1 電位 V_{cc_H} にされ、第 2 電位 V_{cc_L} にされることで非発光期間に入り、その後の閾値補正期間以降 (次の発光期間も) に第 1 電位 V_{cc_H} にされる。第 1 ノードの初期化期間に第 1 ノード初期化電圧を映像信号線 D T L から第 1 ノードに供給するべく、書込トランジスタ $T R_W$ は第 1 ノードの初期化期間にもオン状態とされる。典型的には、書込トランジスタ $T R_W$ は、第 1 ノードの初期化期間から移動度補正期間に亘ってオン状態とされ、それ以外はオフ状態とされる。

【手続補正 1 0】

【補正対象書類名】明細書

【補正対象項目名】0 0 8 4

【補正方法】変更

【補正の内容】

【0 0 8 4】

又、 $5 T r / 1 C$ 型、 $4 T r / 1 C$ 型、及び、 $3 T r / 1 C$ 型の動作においては、書込み処理と移動度補正処理を別個に行なってもよいし、 $2 T r / 1 C$ 型と同様に、書込み処理において移動度補正処理を併せて行なってもよい。具体的には、第 1 トランジスタ $T R_1$ (発光制御トランジスタ) をオン状態とした状態で、書込トランジスタ $T R_W$ を介して、データ線 D T L から映像信号 V_{sig} を第 1 ノードに印加すればよい。

【手続補正 1 1】

【補正対象書類名】明細書

【補正対象項目名】0 0 8 9

【補正方法】変更

【補正の内容】

【0 0 8 9】

尚、ここで示した画素回路 1 0 の接続構成は、最も基本的な構成を示したもので、画素回路 1 0 は、少なくとも前述の各構成要素を含むものであればよく、これらの構成要素以外 (つまり他の構成要素) が含まれていてもよい。又、「接続」は、直接に接続されている場合に限らず、他の構成要素を介在して接続されている場合でもよい。例えば、接続間には、必要に応じて更に、スイッチング用のトランジスタや、ある機能を持った機能部等を介在させる等の変更が加えられることがある。典型的には、表示期間 (換言すれば発光期間) を動的に制御するためにスイッチング用のトランジスタを、駆動トランジスタ 1 2 1 の出力端と電気光学素子 (有機 E L 素子 1 2 7) と間に、もしくは駆動トランジスタ 1 2 1 の電源供給端 (ドレイン端が典型例) と電源供給用の配線である電源線 P W L (本例では電源供給線 1 0 5 D S L) との間に配することがある。このような変形態様の画素回路であっても、実施例 1 (或いはその他の実施例) で説明する構成や作用を実現し得るものである限り、それらの変形態様も、本開示に係る表示装置の一実施形態を実現する画素回路 1 0 である。

【手続補正 1 2】

【補正対象書類名】明細書

【補正対象項目名】0 0 9 2

【補正方法】変更

【補正の内容】

【0 0 9 2】

又、制御部 1 0 9 は、好ましくはブートストラップ動作を、発光期間において電気光学素子 (有機 E L 素子 1 2 7) の経時変動補正動作を実現するように制御する。このため、制御部 1 0 9 は、保持容量 1 2 0 に保持された情報に基づく駆動電流 I_{ds} が電気光学素子 (有機 E L 素子 1 2 7) に流れている期間は継続的にサンプリングトランジスタ 1 2 5 を

非導通状態にしておくことで、制御入力端と出力端の電位差を一定に維持可能にして電気光学素子の経時変動補正動作を実現するとよい。発光時における保持容量120のブートストラップ動作により有機EL素子127の電流-電圧特性が経時変動しても駆動トランジスタ121の制御入力端と出力端の電位差をブートストラップした保持容量120により一定に保つことで、常に一定の発光輝度を保つようにする。又、好ましくは、制御部109は、基準電位(=第1ノード初期化電圧 V_{ofs})がサンプリングトランジスタ125の入力端(ソース端が典型例)に供給されている時間帯でサンプリングトランジスタ125を導通させることで駆動トランジスタ121の閾値電圧 V_{th} に対応する電圧を保持容量120に保持するための閾値補正動作を行なうように制御する。

【手続補正13】

【補正対象書類名】明細書

【補正対象項目名】0095

【補正方法】変更

【補正の内容】

【0095】

尚、2Tr/1C駆動構成における閾値補正に当たっては、制御部109には、書込走査部104での線順次走査に合わせて1行分の各画素回路10に、駆動電流 I_{ds} を電気光学素子(有機EL素子127)に流すために使用される第1電位 V_{cc_H} と第1電位 V_{cc_H} とは異なる第2電位 V_{cc_L} とを切り替えて出力する駆動走査部105を設け、駆動トランジスタ121の電源供給端子に第1電位 V_{cc_H} に対応する電圧が供給され、かつサンプリングトランジスタ125に基準電位(V_{ofs})が供給されている時間帯でサンプリングトランジスタ125を導通させることで閾値補正動作を行なうように制御するのがよい。又、2Tr/1C構成における閾値補正の準備動作に当たっては、駆動トランジスタ121の電源供給端に第2電位 V_{cc_L} (=第2ノード初期化電圧 V_{ini})に対応する電圧が供給され、かつサンプリングトランジスタ125に基準電位(V_{ofs})が供給されている時間帯でサンプリングトランジスタ125を導通させて、駆動トランジスタ121の制御入力端(つまり第1ノードND₁)の電位を基準電位(V_{ofs})に、又出力端(つまり第2ノードND₂)の電位を第2電位 V_{cc_L} に初期化するのがよい。

【手続補正14】

【補正対象書類名】明細書

【補正対象項目名】0098

【補正方法】変更

【補正の内容】

【0098】

駆動トランジスタ121の特性変動(例えば閾値電圧や移動度等のばらつきや変動)による駆動電流 I_{ds} に与える影響を抑制する方法としては、2Tr/1C構成の駆動回路をそのまま駆動信号一定化回路(その1)として採用しつつ、各トランジスタ(駆動トランジスタ121及びサンプリングトランジスタ125)の駆動タイミングを工夫することで対処する。画素回路10は、2Tr/1C構成であり、素子数や配線数が少ないため、高精細化が可能であることに加えて、映像信号 V_{sig} の劣化なくサンプリングできるため、良好な画質を得ることができる。

【手続補正15】

【補正対象書類名】明細書

【補正対象項目名】0100

【補正方法】変更

【補正の内容】

【0100】

駆動トランジスタを始めとする各トランジスタとしてはFET(電界効果トランジスタ)を使用する。この場合、駆動トランジスタについては、ゲート端を制御入力端として取り扱い、ソース端及びドレイン端の何れか一方(ここではソース端とする)を出力端とし

て取り扱い、他方（ここではドレイン端とする）を電源供給端として取り扱う。

【手続補正 16】

【補正対象書類名】明細書

【補正対象項目名】0107

【補正方法】変更

【補正の内容】

【0107】

このような画素回路 10 を採用する場合、駆動トランジスタ 121 の他に走査用に 1 つのスイッチングトランジスタ（サンプリングトランジスタ 125）を使用する $2T_r / 1C$ 構成を採るとともに、各スイッチングトランジスタを制御する電源駆動パルス DSL 及び書込駆動パルス WS のオン/オフタイミングの設定により、有機 EL 素子 127 の経時劣化や駆動トランジスタ 121 の特性変動（例えば閾値電圧や移動度等のばらつきや変動）による駆動電流 I_{ds} に与える影響を防ぐ。

【手続補正 17】

【補正対象書類名】明細書

【補正対象項目名】0111

【補正方法】変更

【補正の内容】

【0111】

画素回路 10 に対する駆動タイミングは、映像信号 V_{sig} の信号振幅 V_{in} の情報を保持容量 120 に書き込む際に、順次走査の観点からは、1 行分の映像信号を同時に各列の映像信号線 106 HS に伝達する線順次駆動を行なう。特に、 $2T_r / 1C$ 構成の画素回路 10 における駆動タイミングでの閾値補正と移動度補正を行なう際の基本的な考え方においては、まず、映像信号 V_{sig} を基準電位 (V_{ofs}) と信号電位 ($V_{ofs} + V_{in}$) とを 1 H 期間内において時分割で有するものとする。具体的には、映像信号 V_{sig} が非有効期間である基準電位 (V_{ofs}) にある期間を 1 水平期間の前半部とし、有効期間である信号電位 ($V_{sig} = V_{ofs} + V_{in}$) にある期間を 1 水平期間の後半部とする。1 水平期間を前半部と後半部に分ける際は、典型的にはほぼ 1 / 2 期間ずつ分けるがこのことは必須でなく、前半部よりも後半部の方をより長くしてもよいし、逆に、前半部よりも後半部の方をより短くしてもよい。

【手続補正 18】

【補正対象書類名】明細書

【補正対象項目名】0113

【補正方法】変更

【補正の内容】

【0113】

例えば、有機 EL 素子 127 の発光状態は、電源供給線 105 DSL が第 1 電位 V_{cc_H} であり、サンプリングトランジスタ 125 がオフ状態である（図 7（A）を参照）。このとき、駆動トランジスタ 121 は飽和領域で動作するように設定されているため、有機 EL 素子 127 に流れる電流 I_{ds} は駆動トランジスタ 121 のゲート・ソース間電圧 V_{gs} （ノード ND121 とノード ND122 との間の電圧）に応じて決まる式（1）に示される値となる。その後、垂直駆動部 103 は、電源供給線 105 DSL が第 1 電位 V_{cc_H} にありかつ映像信号線 106 HS が映像信号 V_{sig} の非有効期間である基準電位 (V_{ofs}) にある時間帯でサンプリングトランジスタ 125 を導通させる制御信号として書込駆動パルス WS を出力して、駆動トランジスタ 121 の閾値電圧 V_{th} に相当する電圧を保持容量 120 に保持しておく（図 7（D）を参照）。この動作が閾値補正機能を実現する。この閾値補正機能により、画素回路 10 ごとにばらつく駆動トランジスタ 121 の閾値電圧 V_{th} の影響をキャンセルすることができる。

【手続補正 19】

【補正対象書類名】明細書

【補正対象項目名】 0 1 1 7

【補正方法】 変更

【補正の内容】

【 0 1 1 7 】

こうすることで、ソース端 S を基準電位 (V_{ofs}) より十分低い第 2 電位 V_{cc_L} にセットし (放電期間 C = 第 2 ノード初期化期間) (図 7 (B) を参照)、且つ、駆動トランジスタ 1 2 1 のゲート端 G を基準電位 (V_{ofs}) にセットしてから (初期化期間 D = 第 1 ノード初期化期間) (図 7 (C) を参照)、閾値補正動作を開始する (閾値補正期間 E)。このようなゲート電位及びソース電位のリセット動作 (初期化動作) により、後続する閾値補正動作を確実に実行することができる。放電期間 C と初期化期間 D とを合わせて、駆動トランジスタ 1 2 1 のゲート電位 V_g とソース電位 V_s を初期化する閾値補正準備期間 (= 前処理期間) とも称する。因みに、図示した例は、第 1 ノードのであるノード ND 1 2 1 への初期化動作 (初期化期間 D) は 3 回繰り返しており、放電期間 C の開始から最後の初期化期間 D が完了するまでが閾値補正準備期間となる。

【手続補正 2 0】

【補正対象書類名】 明細書

【補正対象項目名】 0 1 2 2

【補正方法】 変更

【補正の内容】

【 0 1 2 2 】

例えば、第 1 閾値補正期間 E_1 ではゲート・ソース間電圧 V_{gs} が V_{x1} ($> V_{th}$) になったとき、つまり、駆動トランジスタ 1 2 1 のソース電位 V_s が低電位側の第 2 電位 V_{cc_L} から " $V_{ofs} - V_{x1}$ " になったときに終わってしまう (図 7 (D) を参照)。このため、第 1 閾値補正期間 E_1 が完了した時点では、 V_{x1} が保持容量 1 2 0 に書き込まれる。

【手続補正 2 1】

【補正対象書類名】 明細書

【補正対象項目名】 0 1 2 3

【補正方法】 変更

【補正の内容】

【 0 1 2 3 】

次に、駆動走査部 1 0 5 は、1 水平期間の後半部で、書込駆動パルス WS をインアクティブ L に切り替え、さらに水平駆動部 1 0 6 は、映像信号線 1 0 6 HS の電位を基準電位 (V_{ofs}) から映像信号 V_{sig} ($= V_{ofs} + V_{in}$) に切り替える (図 7 (E) を参照)。これにより、映像信号線 1 0 6 HS が映像信号 V_{sig} の電位に変化する一方、書込走査線 1 0 4 WS の電位 (書込駆動パルス WS) はローレベルになる。

【手続補正 2 2】

【補正対象書類名】 明細書

【補正対象項目名】 0 1 2 8

【補正方法】 変更

【補正の内容】

【 0 1 2 8 】

画素回路 1 0 においては、閾値補正機能に加えて、移動度補正機能を備えている。即ち、垂直駆動部 1 0 3 は、映像信号線 1 0 6 HS が映像信号 V_{sig} の有効期間である信号電位 ($V_{ofs} + V_{in}$) にある時間帯にサンプリングトランジスタ 1 2 5 を導通状態にするため、書込走査線 1 0 4 WS に供給する書込駆動パルス WS を、上述の時間帯より短い期間だけアクティブ (本例では H レベル) にする。この期間では、駆動トランジスタ 1 2 1 の制御入力端に信号電位 ($V_{ofs} + V_{in}$) を供給した状態で駆動トランジスタ 1 2 1 を介して有機 EL 素子 1 2 7 の寄生容量 C_{el} 及び保持容量 1 2 0 を充電する (図 7 (F) を参照)。この書込駆動パルス WS のアクティブ期間 (サンプリング期間でもあり移動度補正期間でもある) を適切に設定することで、保持容量 1 2 0 に信号振幅 V_{in} に応じた情報を保持する際

、同時に駆動トランジスタ 121 の移動度 μ に対する補正を加えることができる。水平駆動部 106 により映像信号線 106 HS に信号電位 ($V_{ofs} + V_{in}$) を実際に供給して、書込駆動パルス WS をアクティブ H にする期間を、保持容量 120 への信号振幅 V_{in} の書込み期間 (サンプリング期間とも称する) とする。

【手続補正 23】

【補正対象書類名】明細書

【補正対象項目名】0136

【補正方法】変更

【補正の内容】

【0136】

画素回路 10 はブートストラップ機能も備えている。即ち、書込走査部 104 は、保持容量 120 に信号振幅 V_{in} の情報が保持された段階で書込走査線 104 WS に対する書込駆動パルス WS の印加を解除し (即ちインアクティブ L (ロー) にして)、サンプリングトランジスタ 125 を非導通状態にして駆動トランジスタ 121 のゲート端 G を映像信号線 106 HS から電氣的に切り離す (発光期間 I : 図 7 (G) を参照)。発光期間 I に進むと、水平駆動部 106 は、その後の適当な時点で映像信号線 106 HS の電位を基準電位 (V_{ofs}) に戻す。

【手続補正 24】

【補正対象書類名】明細書

【補正対象項目名】0139

【補正方法】変更

【補正の内容】

【0139】

ここで、駆動電流 I_{ds} 対 ゲート・ソース間電圧 V_{gs} の関係は、先のトランジスタ特性を表した式 (1) に “ $V_{sig} + V_{th} - V$ ” 或いは “ $V_{in} + V_{th} - V$ ” を代入することで、式 (5A) 或いは式 (5B) (両式を纏めて式 (5) と記す) のように表すことができる。

【手続補正 25】

【補正対象書類名】明細書

【補正対象項目名】0145

【補正方法】変更

【補正の内容】

【0145】

以上のように、実施例 1 の画素回路 10 は、駆動タイミングを工夫することで、閾値補正回路や移動度補正回路が自動的に構成され、駆動トランジスタ 121 の特性ばらつき (本例では閾値電圧 V_{th} 及び移動度 μ のばらつき) による駆動電流 I_{ds} に与える影響を防ぐために、閾値電圧 V_{th} 及び移動度 μ による影響を補正して駆動電流を一定に維持する駆動信号一定化回路として機能するようになっている。ブートストラップ動作だけでなく、閾値補正動作と移動度補正動作とを実行しているため、ブートストラップ動作で維持されるゲート・ソース間電圧 V_{gs} は、閾値電圧 V_{th} に相当する電圧と移動度補正用の電位補正值 V によって調整されているため、有機 EL 素子 127 の発光輝度は駆動トランジスタ 121 の閾値電圧 V_{th} や移動度 μ のばらつきの影響を受けないし、有機 EL 素子 127 の経時劣化の影響も受けない。入力される映像信号 V_{sig} (信号振幅 V_{in}) に対応する安定した階調で表示でき、高画質の画像を得ることができる。

【手続補正 26】

【補正対象書類名】明細書

【補正対象項目名】0165

【補正方法】変更

【補正の内容】

【0165】

イネーブルパルスENに代えて、ゲート回路部466で生成されたパルス信号が論理回路422に供給される。遅延部462及びゲート回路部466を介して補正期間を規定するイネーブルパルスENを整形し、論理回路422に供給することで、パネル環境温度ごとにパルス幅を自動調節することができる。

【手続補正27】

【補正対象書類名】明細書

【補正対象項目名】0181

【補正方法】変更

【補正の内容】

【0181】

図8(C)では、2Tr/1C構成に使用される書込駆動パルスWSに着目して説明したが、その他の5Tr/1C型、4Tr/1C型、3Tr/1C型でも、画素回路10の各トランジスタを制御する駆動パルスのパルス形状が行(或いは列)ごとにばらつくと、表示むらが発生する。例えば、5Tr/1C型における移動度補正では、第1トランジスタ T_{R1} を駆動する駆動パルス(駆動トランジスタ T_{RD} に電源電圧を印加するための制御パルス:電源走査パルスDSと記す)と書込トランジスタ T_{RW} を駆動する書込駆動パルスWSの各アクティブ期間によって移動度補正期間が規定されることがある。この場合、電源走査パルスDSと書込駆動パルスWSのそれぞれについて、パルス形状が行ごとにばらつくと移動度補正期間が行ごとにばらついてしまう。この点は、同様に第1トランジスタ T_{R1} を具備する4Tr/1C型や3Tr/1C型でも云える。又、閾値補正に関しては、5Tr/1C型、4Tr/1C型、3Tr/1C型の何れも、第1トランジスタ T_{R1} を駆動する電源走査パルスDSのアクティブ期間によって閾値補正期間が規定されることがある。この場合、電源走査パルスDSのパルス形状が行ごとにばらつくと、最初の閾値補正期間がばらつき、その後のブートストラップの影響で補正にばらつきが発生しユニフォミティが損なわれる。

【手続補正28】

【補正対象書類名】明細書

【補正対象項目名】0195

【補正方法】変更

【補正の内容】

【0195】

図12(A)や図12(C)に示すような周辺回路400Bの構成の場合、各列或いは各行の同一種類(同一名称)の信号に関して、画素アレイ部102の外部から入力されるイネーブルパルスENのパルス波形を1箇所の論理回路422に inputs し、駆動パルスの元になるパルス信号を生成する。その後、バッファ486を通して、各列或いは各行に設けられたスイッチ回路452の入力端に入力し、スイッチ回路452の制御入力端を、各行或いは各列のレベル変換部432からのパルス信号にて各々所望のパルスを抜き出す。このような構成により、パネル環境温度変化に応じてパルス幅の自動調節が可能となるし、各行或いは各列に駆動パルスの形状のばらつきのない安定したパルス波形を供給することができ、論理回路422を構成するトランジスタの特性のばらつきに起因する補正期間のばらつきによる輝度むらを抑制することができる。図12(C)に示す書込駆動パルスWSに関して云えば、各行に閾値補正用のパルスや移動度補正用のパルス形状のばらつきのない安定した波形を供給することができ、環境温度変化に左右されずヨコスジのないユニフォミティの良好なパネルが得られる。

【手続補正29】

【補正対象書類名】明細書

【補正対象項目名】0196

【補正方法】変更

【補正の内容】

【0196】

図 1 2 (C) では、 $2 T r / 1 C$ 構成に使用される書込駆動パルス WS に着目して説明したが、その他の $5 T r / 1 C$ 型、 $4 T r / 1 C$ 型、 $3 T r / 1 C$ 型でも、画素回路 10 の各トランジスタを制御する各行或いは各列の駆動パルスの形状をばらつきのない安定したパルス波形とすることができる。例えば、 $5 T r / 1 C$ 型における移動度補正では、第 1 トランジスタ $T R_1$ を駆動する電源走査パルス DS と書込トランジスタ $T R_w$ を駆動する書込駆動パルス WS の各アクティブ期間によって移動度補正期間が規定されることがあるが、電源走査パルス DS と書込駆動パルス WS のそれぞれについて、各行の各駆動パルスの形状をばらつきのない安定したパルス波形とすることができる。移動度補正期間の行ごとのばらつきを抑えることができるので、輝度むらのない良好な画像を表示することができる。この点は、同様に第 1 トランジスタ $T R_1$ を具備する $4 T r / 1 C$ 型や $3 T r / 1 C$ 型でも云える。又、閾値補正に関しては、 $5 T r / 1 C$ 型、 $4 T r / 1 C$ 型、 $3 T r / 1 C$ 型の何れも、第 1 トランジスタ $T R_1$ を駆動する電源走査パルス DS のアクティブ期間によって閾値補正期間が規定されることがあるが、各行の電源走査パルス DS の形状をばらつきのない安定したパルス波形とすることができる。電源走査パルス DS のパルス形状が行ごとにばらつくことが抑制されるので、最初の閾値補正期間が行ごとにばらつくことを抑えることができるので、輝度むらのない良好な画像を表示することができる。

【手続補正 30】

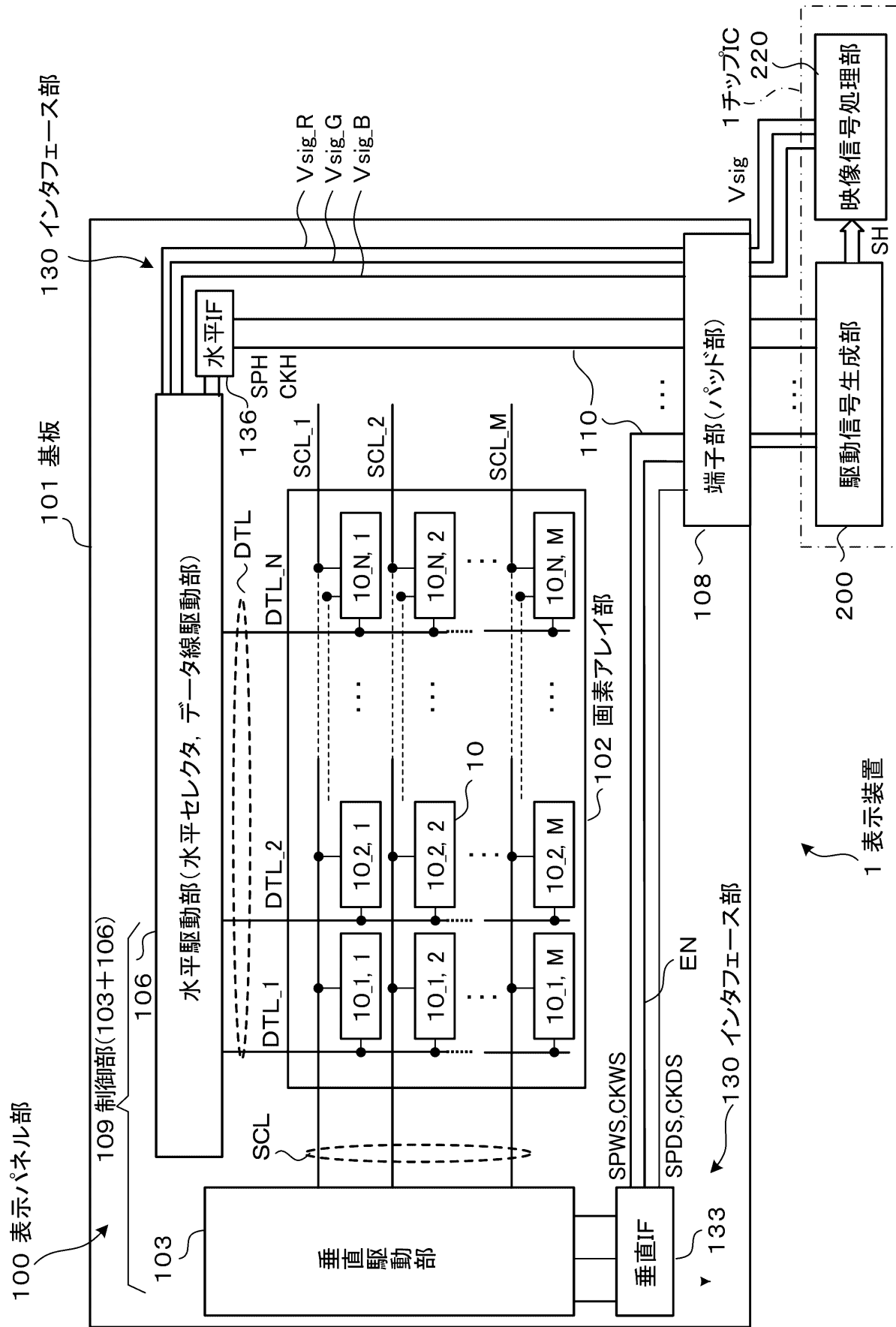
【補正対象書類名】図面

【補正対象項目名】図 1

【補正方法】変更

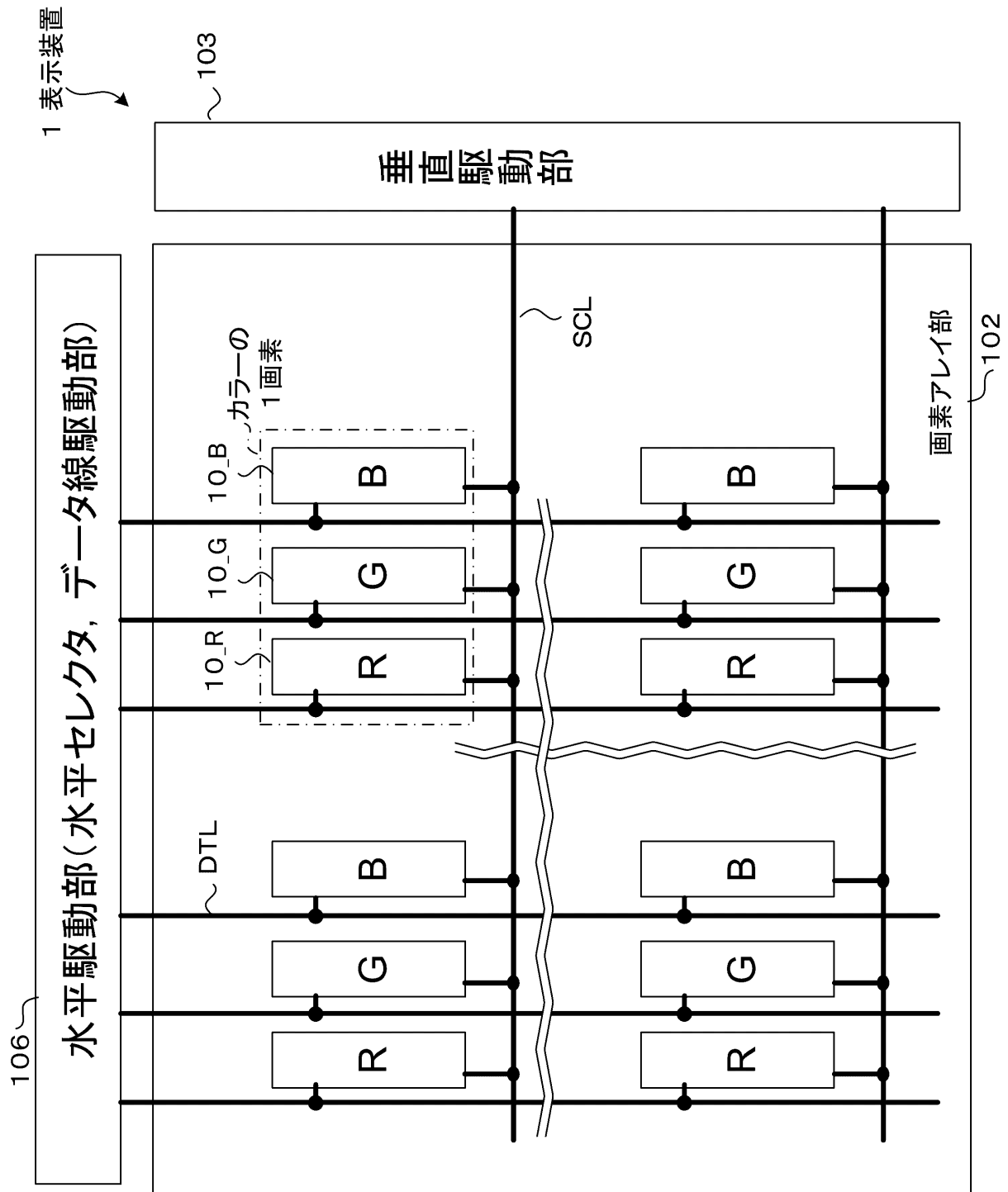
【補正の内容】

【図 1】
【図 1】



【手続補正 3 1】

【補正対象書類名】図面
【補正対象項目名】図 2
【補正方法】変更
【補正の内容】
【図 2】
[図2]



【手続補正 3 2】
【補正対象書類名】図面
【補正対象項目名】図 1 0
【補正方法】変更

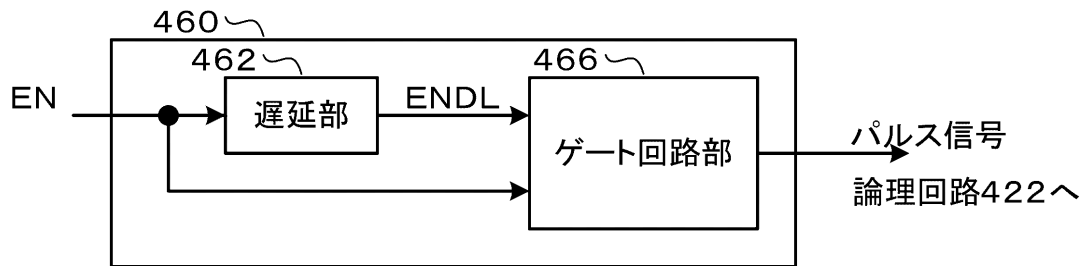
【補正の内容】

【図10】

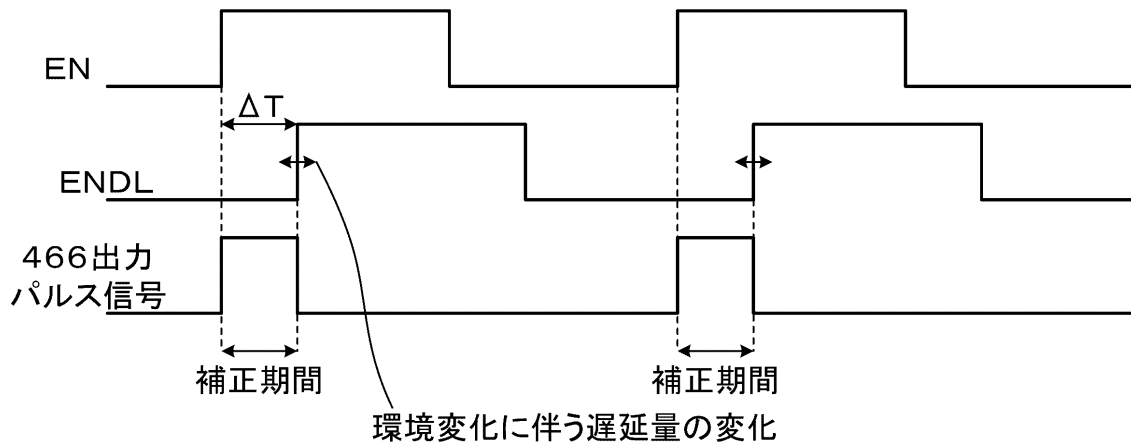
[図10]

<素子特性の環境依存性に対応した補正期間調整の基本>

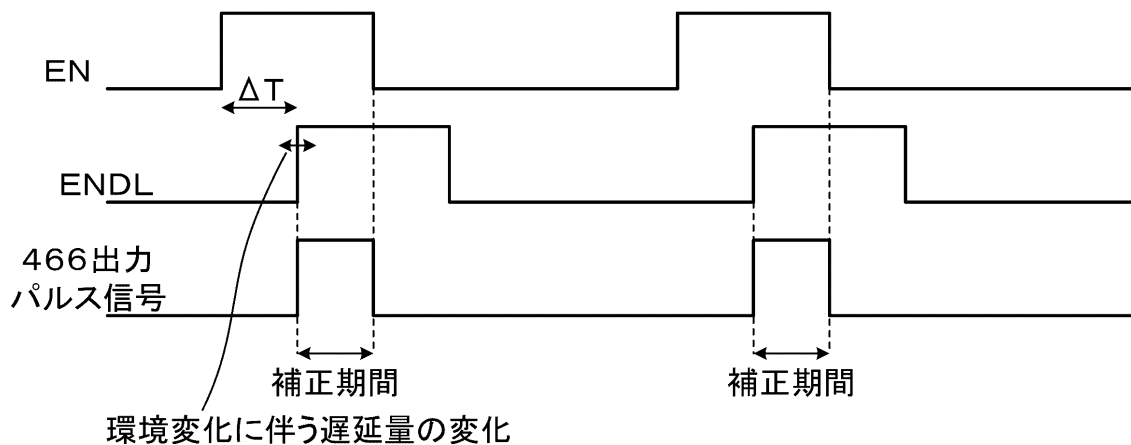
(A) 基本構成



(B) 動作例1



(C) 動作例2



【手続補正33】

【補正対象書類名】図面

【補正対象項目名】図14

【補正方法】変更

【補正の内容】

【図14】

[図14]

<実施例4:電子機器>

