

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum
Internationales Büro



(43) Internationales Veröffentlichungsdatum
6. Juni 2002 (06.06.2002)

PCT

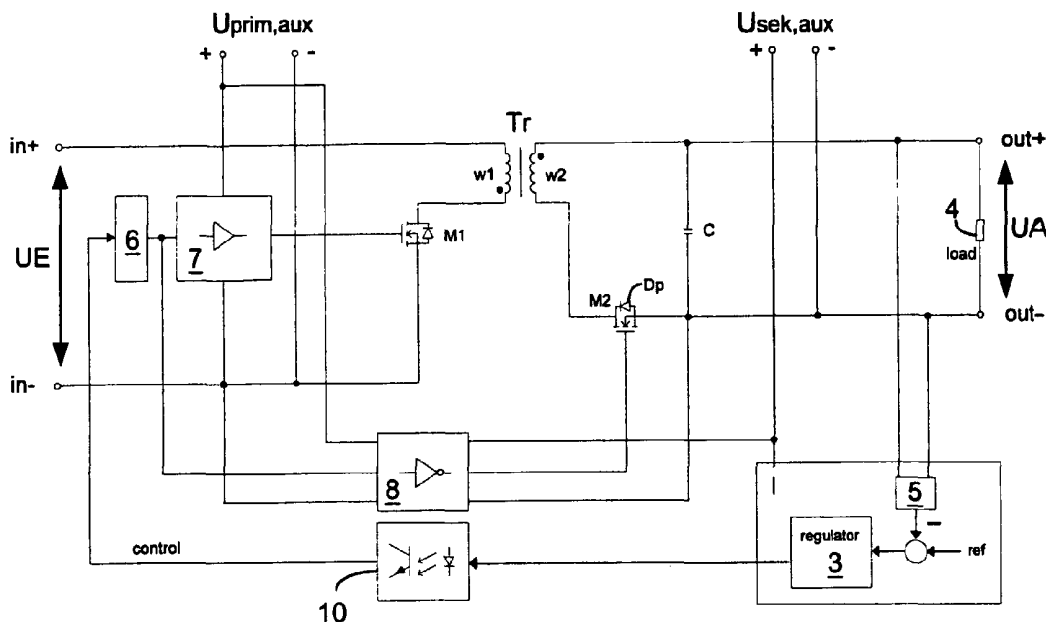
(10) Internationale Veröffentlichungsnummer
WO 02/45249 A2

- (51) Internationale Patentklassifikation⁷: H02M 3/00 (72) Erfinder; und
(75) Erfinder/Anmelder (nur für US): BITENC, Bostjan [DE/DE]; Südendstr. 44, 82110 Germering (DE).
- (21) Internationales Aktenzeichen: PCT/DE01/04439
- (22) Internationales Anmeldedatum:
26. November 2001 (26.11.2001) (74) Gemeinsamer Vertreter: SIEMENS AKTIENGESELLSCHAFT; Postfach 22 16 34, 80506 München (DE).
- (25) Einreichungssprache: Deutsch
- (26) Veröffentlichungssprache: Deutsch (81) Bestimmungsstaaten (national): BR, CN, US.
- (30) Angaben zur Priorität:
100 59 644.4 1. Dezember 2000 (01.12.2000) DE (84) Bestimmungsstaaten (regional): europäisches Patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR).
- (71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme von US): SIEMENS AKTIENGESELLSCHAFT [DE/DE]; Wittelsbacherplatz 2, 80333 München (DE).

[Fortsetzung auf der nächsten Seite]

(54) Title: CIRCUIT ARRANGEMENT FOR DC/DC CONVERTERS WITH LOW OUTPUT VOLTAGE

(54) Bezeichnung: SCHALTUNGSANORDNUNG FÜR DC/DC-WANDLER MIT NIEDRIGER AUSGANGSSPANNUNG



(57) Abstract: The invention relates to a circuit arrangement for a DC/DC blocking oscillator (1) comprising a clocked control system wherein a control circuit for clocking with a primary side and a secondary side MOSFET (M1, M2) is provided with coupled drivers (7, 8, 9) under each other in such a way that prevents a simultaneous activation of the two windings (w1, w2).

(57) Zusammenfassung: Die Erfindung betrifft Schaltungsanordnung eines DC/DC-Sperrwandlers (1) mit einer getakteten Steuerung, wobei eine Steuerschaltung zur Taktung eines primärseitigen und eines sekundärseitigen MOSFET (M1, M2) mit untereinander gekoppelten Treibern (7, 8, 9) derart vorgesehen ist, dass ein gleichzeitiges Einschalten der beiden Wicklungen (w1, w2) verhindert wird.



WO 02/45249 A2

**Erklärungen gemäß Regel 4.17:**

- hinsichtlich der Berechtigung des Anmelders, ein Patent zu beantragen und zu erhalten (Regel 4.17 Ziffer ii) für die folgenden Bestimmungsstaaten BR, CN, europäisches Patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR)
- Erfindererklärung (Regel 4.17 Ziffer iv) nur für US

Veröffentlicht:

- ohne internationalen Recherchenbericht und erneut zu veröffentlichen nach Erhalt des Berichts

Zur Erklärung der Zweibuchstaben-Codes und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.

Beschreibung

Schaltungsanordnung für DC/DC-Wandler mit niedriger Ausgangsspannung

5

Die Erfindung betrifft eine Schaltungsanordnung eines DC/DC-Wandlers zumindest mit einer Primärseite mit einem Gleichspannungseingang und einer primärseitigen Wicklung, welche über einen primärseitigen MOSFET getaktet angesteuert wird, einer Sekundärseite mit mindestens einem Gleichspannungsausgang und einer, mit der primärseitigen Wicklung induktiv in Verbindung stehenden, sekundärseitigen Wicklung, in welche eine Wechselspannung induziert wird, wobei ein sekundärseitiger MOSFET mit einer Steuerschaltung vorgesehen ist, durch den die in der zweiten Wicklung induzierte Spannung gleichgerichtet zum Gleichspannungsausgang geführt wird, und außerdem je einer primären und sekundären Hilfsspannungsversorgung.

10
15

Eine solche Schaltungsanordnung, die vorzugsweise als Wandler für kleine Leistungen mit mittleren bis höheren Ausgangsspannungen genutzt wird, ist beispielsweise aus der Deutschen Patentanmeldung DE 34 22 777 bekannt.

20

Der Nachteil dieser bekannten Schaltungsanordnung liegt in einer ungenügenden Lastfestigkeit. Zudem ist sie für niedrige Ausgangsspannungen ungeeignet.

25

Es ist daher Aufgabe der Erfindung eine Schaltungsanordnung für einen sehr kompakten und wenig Bauteile aufweisenden, jedoch lastfesten DC/DC-Wandler für niedrige Ausgangsspannungen zu beschreiben.

30

Diese Aufgabe wird durch die Merkmale des Anspruches 1 gelöst.

35

Demgemäß schlägt der Erfinder vor, die bekannte Schaltungsanordnung eines DC/DC-Wandlers mit einer Primärseite mit ei-

nem Gleichspannungseingang (in+, in-) und einer primärseitigen Wicklung, welche über einen primärseitigen MOSFET getak-
tet angesteuert wird, einer Sekundärseite mit mindestens ei-
nem Gleichspannungsausgang und einer, mit der primärseitigen
5 Wicklung induktiv in Verbindung stehenden, sekundärseitigen
Wicklung, in welche eine Wechselspannung induziert wird, wo-
bei ein sekundärseitiger MOSFET mit einer Steuerschaltung
vorgesehen ist, durch den die in der zweiten Wicklung indu-
zierte Spannung gleichgerichtet zum Gleichspannungsausgang
10 geführt wird, und des weiteren je einer primären und sekundä-
ren Hilfsspannungsversorgung, dahingehend zu verbessern, dass
eine Steuerschaltung zur Taktung des primärseitigen und des
sekundärseitigen MOSFET mit untereinander gekoppelten Trei-
bern derart vorgesehen ist, dass ein gleichzeitiges Einschal-
15 ten der beiden Wicklungen verhindert wird.

Eine besondere Ausbildung der Schaltungsanordnung sieht vor,
dass mindestens einer der Treiber ein Zeitverzögerungsglied
aufweist. Des weiteren kann erfindungsgemäß dem primärseiti-
gen Treiber ein Modulator vorgeschaltet werden, wobei der Mo-
20 dulator ein Pulsweitenmodulator oder Pulsfrequenzmodulator
oder eine Kombination beider Typen sein kann.

In einer besonders vorteilhaften Ausgestaltung weist die
25 Schaltungsanordnung zwischen dem Regler und dem Modulator ei-
nen Optokoppler, zur vollständigen elektrischen Entkopplung
von Primär- und Sekundärseite, auf.

Eine weitere Ausgestaltung der Schaltungsanordnung sieht vor,
30 dass zur primärseitigen und sekundärseitigen Hilfsspannungs-
versorgung eine dritte und vierte Wicklung vorgesehen wird,
wobei alle Wicklungen, also auch die erste und zweite Wick-
lung, mit der gleichen Induktivität, vorzugsweise einem Fer-
ritkern, verbunden sind.

Bei der besonders vorteilhaften Schaltungsanordnung mit insgesamt vier Wicklungen kann der sekundärseitige Treiber eine logische UND-Verknüpfung aufweisen.

5 Erfindungsgemäß kann zur Verbesserung und Glättung der Ausgangsspannung sekundärseitig ein LC-Tiefpassfilter vorgesehen werden. Außerdem können für eine besonders kompakte Bauweise zwei, vorzugsweise vier, Wicklungen als Leiterplattentrafo ausgebildet sein.

10

Sollen besonders niedrige Ausgangsspannungen realisiert werden, so kann die Windungszahl der ersten sekundärseitigen Wicklung 1 sein.

15 Weitere Merkmale der Erfindung ergeben sich aus den Unteransprüchen und der nachfolgenden Beschreibung der Ausführungsbeispiele unter Bezugnahme auf die Zeichnungen.

20 Im folgenden wird die Erfindung anhand der Zeichnungen und Ausführungsbeispiele näher erklärt:

- Figur 1: Aufbau eines DC/DC-Wandlers;
Figur 2: Tiefsetzsteller kombiniert mit Gegentaktwandler;
Figur 3 Klassischer Sperrwandler;
25 Figur 4 Sperrwandler mit MOSFET als Gleichrichter;
Figur 5 Sperrwandler mit MOSFET als Gleichrichter und bekannter Steuerung;
Figur 6 Messwerte und Verhalten der Schaltungsanordnung aus Figur 5 bei niedrigem Ausgangsstrom;
30 Figur 7 Messwerte und Verhalten der Schaltungsanordnung aus Figur 5 bei hohem Ausgangsstrom;
Figur 8 Erfindungsgemäßer Sperrwandler für niedrige Ausgangsspannung ohne Hilfswicklungen;
Figur 9 Erfindungsgemäßer Sperrwandler für niedrige Ausgangsspannung mit Hilfswicklungen für Hilfsspannungen;
35

Figur 10: Messwerte und Verhalten der Schaltungsanordnung aus Figur 9 bei niedrigem Ausgangsstrom;

Figur 11: Messwerte und Verhalten der Schaltungsanordnung aus Figur 9 bei hohem Ausgangsstrom;

5 Figur 12: Pinbelegung der isolierten Treiber;

Figur 13: Isolierter Treiber mit Zeitverzögerungsglied;

Figur 14: Isolierter Treiber mit logischem UND-Glied.

Die Figur 1 zeigt den grundsätzlichen Aufbau eines DC/DC-
10 Wandler 1 mit einer Ausgangsspannung U_A , bestehend aus einem getakteten Umrichter 2, einem Regler 3 für die Ausgangsspannung U_A und weiteren anwendungsspezifischen Funktionseinheiten, wie beispielsweise Überwachungen, Filter, etc.

15 Für den Einsatz in Systemen (z.B. Vermittlungssystem) sind sogenannte Onboard-Stromversorgungsmodule (im weiteren Onboard-SVM genannt) bekannt. Diese sind DC/DC-Wandler mit kleinen Abmessungen, die wie Bauteile in eine Systembaugruppe ein- oder aufgelötet werden können. Diese Onboard-SVM gibt es
20 mit unterschiedlichen Ausgangsspannungswerten.

Für die Erzeugung niedriger Ausgangsspannungen ($U_A \leq 3.3V$) wird seit einigen Jahren die sogenannte „Synchrone Gleichrichtung“ in einer Vielzahl von Varianten eingesetzt, da sich
25 aufgrund des geringen Durchlasswiderstandes $R_{DS,ON}$ und damit geringem Spannungsabfall moderner MOSFETs im Vergleich zu einer herkömmlichen Gleichrichtung mit Dioden eine erhebliche Verbesserung des Wirkungsgrades erzielen läßt.

30 Eine seit einigen Jahren in der Praxis eingesetzte Topologie ist in Figur 2 dargestellt. Mit dieser Topologie lassen sich Onboard-SVM mit niedrigen Ausgangsspannungen mit wirtschaftlich vertretbarem Aufwand ab einem Nenn-Ausgangsstrom von ca. 5A realisieren. Der Grund hierfür ist der vergleichsweise hohe Bauteileaufwand aufgrund der Mehrstufigkeit dieses Konzeptes mit Tiefsetzsteller und Gegentaktwandler.
35

Für Onboard-Stromversorgungsmodule mit kleinem Ausgangsstrom (< 5A) und sehr kleinen Abmessungen ist eine Anwendung der Topologie aus Figur 2 nicht sinnvoll, da die zur Steuerung nötigen Elemente zu viel Platz einnehmen würden und außerdem die Kosten bezogen auf die Ausgangsleistung zu hoch wären.

Für sehr kleine Onboard-Stromversorgungsmodule (= Onboard-SVM), z.B. 1.5V / 4A mit einer angestrebten Größe von ca. 2 x 5 cm, muss daher eine alternative Topologie mit einer möglichst einfachen Ansteuerschaltung gesucht werden. Mit dieser Topologie sollte ein guter Wirkungsgrad und damit eine geringe Eigenerwärmung des Onboard-SVM möglich sein. Zudem sollte ein gutes dynamisches Verhalten, d.h. kleine Ausgangsspannungs-Einbrüche bei Lastwechsel, realisierbar sein. Dies ist bei kleinen Ausgangsspannungen sehr wichtig, da angeschlossene Verbraucher, z.B. ASICs oder Prozessoren, oft sehr kleine zulässige Bereiche für deren Betriebsspannung besitzen.

Sehr kleine DC/DC-Wandler werden bislang oft in Form eines klassischen Durchflusswandlers ohne Synchrone Gleichrichtung realisiert, hierbei werden im Ausgangskreis Dioden zur Gleichrichtung verwendet. Der Wirkungsgrad dieser Module ist daher nicht gut.

Um eine Synchrone Gleichrichtung auch bei kleinen Onboard-SVM einsetzen zu können, muss überlegt werden, wie der hierzu nötige Aufwand reduziert werden kann. In der Literatur sind zahlreiche Alternativen zu der in Figur 2 dargestellten Topologie beschrieben. Diese besitzen zwar in den meisten Fällen nur eine Umrichterstufe, nachdem sie aber meist auf dem Durchflusswandler-Prinzip basieren, besitzen sie zwei Gleichrichttransistoren im Ausgangskreis. Nachdem jeder Transistor eine spezielle Ansteuerschaltung benötigt, ist der Bauteileaufwand auch hier nicht gering.

35

Eine weitere Reduzierung des Bauteileaufwandes ist möglich, wenn eine Topologie zum Einsatz kommt, bei der sekundärseitig

nur ein Gleichrichtelement benötigt wird. Eine solche Topologie stellt der klassische Sperrwandler dar. Dieser ist in Figur 3 zu sehen.

5 Um bei niedrigen Ausgangsspannungen hohe Wirkungsgrade erzielen zu können, muss die üblicherweise verwendete sekundärseitige Diode D durch einen niederohmigen MOSFET in der dargestellten Weise ersetzt werden. Diese Modifikation ist in der Figur 4 zu sehen. Bei, MOSFET M2 ist zusätzlich die in jedem
10 Leistungs-MOSFET enthaltene parasitäre Diode eingezeichnet. Die Orientierung dieser Diode entspricht der von Diode D aus Figur 3. Der MOSFET M2 muss durch eine geeignete Schaltung angesteuert werden.

15 Eine solche Ansteuerschaltung für die in Figur 4 gezeigte Topologie ist aus dem oben zitierten Patent DE 3422777 B1 bekannt. Der dort enthaltene Lösungsansatz ist in Figur 5 dargestellt, wobei die Bezeichnungen der Elemente an den hier vorliegenden Text angeglichen wurden.

20

Im wesentlichen wird in der bekannten Schaltungsanordnung nach Figur 5 mit Hilfe des sekundärseitigen MOSFET M2 und der eingezeichneten Steuerschaltung, bestehend aus den Transistoren T1, T2, dem Widerstand R1 und dem Stromwandler, bestehend
25 aus den Wicklungen sw1 und sw2 - welche nicht mit den Wicklungen w1 und w2 gekoppelt sind -, das Verhalten einer Diode nachgeahmt. Um dies zu bewerkstelligen wird die aktuelle Stromrichtung durch den MOSFET M2 mittels des Stromwandlers erfasst und den MOSFET M2 durch die vorgeschaltete, mit dem
30 Stromwandler verbundene Treiberschaltung T1, T2 entsprechend ein- und ausgeschaltet.

Die Figur 6 zeigt die Messwerte und das Verhalten der Schaltungsanordnung aus Figur 5 bei niedrigem Ausgangsstrom UA. Im
35 Falle einer relativ kleinen Last 4 am Ausgang erreicht der Ausgangsstrom des Übertragers den Wert null lange bevor der MOSFET M1 wieder einschaltet, wie beispielsweise an Punkt 2

in der Figur 6 zu erkennen ist. Es bleibt also genügend Zeit um den MOSFET M2 auszuschalten. Umgekehrt kann der MOSFET M2 erst eingeschaltet werden, wenn M1 bereits abgeschaltet ist, dargestellt an Punkt 1 in der Figur 6. Die Drainströme ID1 und ID2 durch MOSFET M1 oder M2 haben hier eine Dreiecksform. Aus diesem Grund wird diese Betriebsart auch Dreiecksbetrieb genannt.

Bei der in Figur 5 gezeigten Schaltungsanordnung ändert sich bei einer Lasterhöhung am Ausgang ab einer bestimmten Last auch die Betriebsart, wie es in Figur 7 dargestellt ist. Die Form des Stromes geht nun von der Dreiecksform auf eine Trapezform über.

Das Problem besteht nun darin, dass im Trapezbetrieb der Stromwert null nicht vor der Wiedereinschaltung des MOSFET M1 erreicht wird. Erst wenn der MOSFET M1 eingeschaltet ist kann der sekundärseitige Strom abfallen. Nachdem aber der MOSFET M2 erst durch den Nulldurchgang des sekundärseitigen Stromes zum Abschalten veranlasst wird, fließt für kurze Zeit ein erheblicher Kurzschlußstrom durch die beiden MOSFET M1 und M2. Dies wirkt sich auf den Wirkungsgrad äußerst negativ aus.

Die rechtzeitige Stromumkehr kann zwar durch eine entsprechende Dimensionierung des Trafos für den stationären Betrieb (konstante Last am Ausgang) gewährleistet werden, d.h. es wird für einen Dreiecksbetrieb im zulässigen Lastbereich gesorgt, allerdings ist von Nachteil, dass ein verhältnismäßig großer Übertrager notwendig ist. Bei schnellen Lastwechseln, z.B. wenn ein Prozessor vom Sleep-Modus in den Normalbetrieb schaltet, kann diese Bedingung aber verletzt werden, was zu einem kurzzeitig gestörten Betrieb und einer Beeinflussung des Verbrauchers (z.B. Absturz) führen kann.

Ein weiterer Nachteil der in Figur 5 dargestellten bekannten Ansteuerung liegt darin, dass der Stromwandler eine erhebliche Induktivität darstellt, welche die Kopplung zwischen Pri-

mär- und Sekundärseite des Umrichters stark verschlechtert. Eine schlechte Kopplung wirkt sich unter anderem auch auf den Wirkungsgrad negativ aus und führt zu einer zusätzlichen Belastung von Bauelementen, wie zum Beispiel zu einer höheren
5 Spannungsbelastung des MOSFET M1.

Der Erfinder hat nun erkannt, dass sich die Nachteile dieser bekannten Schaltungsanordnung vermeiden lassen, wenn eine Steuerung gemäß den Figuren 8 oder 9 zum Einsatz kommt.

10

Hier wird der sekundärseitige Transistor M2 über einen isolierten Treiber im Prinzip, d.h. bis auf zusätzliche Laufzeiten, im Gegentakt zu dem primärseitigen Transistor M1 gesteuert. Die hierfür nötige sekundärseitige Hilfsspannung $U_{\text{sek,aux}}$
15 kann extern, wie in Figur 8 gezeigt, zugeführt werden oder wird aus einer Trafowicklung w4 abgeleitet, wie es in der Figur 9 dargestellt ist. Die primärseitige Hilfsspannung $U_{\text{prim,aux}}$, zur Versorgung der zwei Treiber und der Modulationssteuerung, kommt ebenfalls entweder von extern oder aus der
20 Wicklung w3.

Die Figuren 10 und 11 zeigen die zu Figur 6 und 7 korrespondierenden Signalverläufe für die Schaltungsanordnung aus Figur 9. Im Gegensatz zur bekannten Schaltungsanordnung der Figur 5 wird bei dieser neuen Schaltungsanordnung der Transistor M2 nicht beim Nulldurchgang des Stromes durch M2 abgeschaltet, sondern es wird eine Umkehr bis kurz vor dem Wiedereinschalten des MOSFET M1 zugelassen. Dies führt dazu,
25 dass es bei dieser Ansteuerungsart, unabhängig von der Last am Ausgang, nur einen Trapezbetrieb gibt. Kurzzeitige Kurzschlüsse durch gleichzeitiges Leiten der Transistoren M1 und M2 sind hier sicher ausgeschlossen.

Um ein gleichzeitiges Leiten beider Transistoren M1 und M2
35 sicher auszuschließen, werden erfindungsgemäß zwischen den Leitphasen der beiden Transistoren zeitliche Übergänge eingebaut, in denen beide nicht leitend sind. Dies ist möglich, da

nach einer Abschaltung eines MOS-Transistors ein eventuell vorhandener Strom auf die im Transistor immer enthaltene parasitäre Diode D_p kommutieren kann.

5 Erfindungsgemäß muss, wenn der MOSFET M1 leitend ist und eine
Einschaltung des MOSFET M2 ansteht, entweder die Einschaltung
des MOSFET M2 durch ein Laufzeitglied 12 im Treiber heraus
gezügert werden. Hierfür kommt ein Treiber 7 in der Ausführ-
10 rung nach Figur 13 zum Einsatz. Andererseits kann das Ein-
schalten des MOSFET M2 logisch so lange verriegelt werden,
bis die Spannung an der Hilfswicklung w_4 einen positiven Wert
annimmt, da dieses Kriterium anzeigt, dass der MOSFET M1 ab-
geschaltet ist. Für diese erfindungsgemäße Variante kann ein
15 Treiber 9, gemäß der Figur 14, mit einem logischen UND-Glied
13 verwendet werden.

Im umgekehrten Fall, wenn der MOSFET M2 leitend ist und eine
Einschaltung des Transistors M1 ansteht, wird dieser Vorgang
so lange hinausgezögert, bis M2 sicher abgeschaltet ist.

20 Hierzu ist in den dargestellten Beispielen auf der Primärsei-
te ein Treiber mit einer genügend großen Einschaltverzögerung
(Turn On Delay) also einem Zeitglied T gemäß Figur 13 vorge-
sehen.

25 Im Gegensatz zur bekannten Schaltung aus Figur 5 wird bei der
neuen Steuerung kein Stromwandler benötigt, weshalb die Kopp-
lung zwischen Primär- und Sekundärseite nicht verschlechtert
wird.

30 Da für die Erzeugung sehr kleiner Ausgangsspannungen (z.B.
1,5V) aus einer relativ hohen Eingangsspannung (z.B. 48V ei-
ner Amtsbatterie) ein extremes Übersetzungsverhältnis (w_1/w_2
>> 1) benötigt wird, wirkt sich eine sekundärseitige Streu-
Induktivität L, z.B. die des Trafos, aber auch die von Lei-
35 terbahnschleifen, extrem aus, da sie sich primärseitig mit
dem Quadrat des Übersetzungsverhältnisses abbildet ($L_{S, PRIM} =$
(w_1/w_2)² * $L_{S, SEK}$).

Um die bestmöglich Kopplung zu erreichen, kann der Transformator vorzugsweise als sogenannter Leiterplattentrafo ausgebildet werden. Das Streu-L des Trafos kann damit minimal
5 gehalten werden.

Aufgrund des extremen Übersetzungsverhältnisses w_1/w_2 und kleiner Ausgangsspannung ist der Ausgangsstrom relativ hoch, wodurch ein hoher Leiterbahnquerschnitt bei w_2 vorteilhaft
10 ist. Indem die Wicklung w_2 nur mit einer einzigen Windung realisiert wird, kann der Querschnitt ohne Einsatz mehrerer Leiterplattenlagen und Umsteiger maximiert werden.

Durch die starre Gegentaktsteuerung der von M_2 zu M_1 ergibt sich noch ein weiterer Vorteil der erfindungsgemäßen Schaltungsanordnung gegenüber dem Prinzip aus Figur 5. Bei dem hier vorgestellten Prinzip kann der Strom durch die Wicklung w_2 auch rückwärts fließen beziehungsweise negativ werden.
Dies führt dazu, dass unabhängig von der am Ausgang anliegenden Last ein Trapezbetrieb vorliegt, wodurch das dynamische Verhalten des Umrichters unter allen Lastbedingungen gleich
20 bleibt. Das dynamische Verhalten ist deshalb deutlich besser und zusätzlich sehr gut optimierbar. Mit diesem Prinzip sind mühelos Lastsprünge von null auf Nennlast und umgekehrt mit niedrigen Spannungseinbrüchen auf der Ausgangsspannung realisierbar.
25

Vorteilhaft ist weiterhin, dass aufgrund des ständigen Trapezbetriebes auch der Tastgrad (= Verhältnis der Einschalt-
30 dauer von M_1 zu Periodendauer der Schaltfrequenz) nahezu lastunabhängig ist. Dies hat den weiteren Vorteil, dass die über die Wicklungen w_3 und w_4 abgeleiteten Hilfsspannungen auch lastunabhängig sind. Das Schaltungsdesign, vor allem die Schaltung für den Regler, vereinfacht sich dadurch sehr. Dies
35 wirkt sich positiv auf die Herstellkosten und die realisierbare Baugröße des Stromversorgungsmoduls aus.

Für die Pulsweitenmodulationssteuerung kann vorteilhaft eine Current-Mode-Steuerung verwendet werden, hierdurch wird der Tastgrad mit Hilfe eines rampenförmigen Strom-Meßsignals bestimmt. Dieses Signal ist in Figur 9 mit „ramp“ bezeichnet
5 und wird an einem Meß-Shunt „shunt“ abgegriffen. Da es bei dieser Steuerung zu einer regelungstechnischen Bedämpfung der sich zwischen der Wicklung w2 und den ausgangsseitigen Kondensatoren C3, C4 ausbildenden Resonanz kommt, kann der u.U. sehr hohe sekundärseitige Effektivstrom (= Pulsstrom von w2
10 nach C3) mit einem rein keramischen C3 verlustarm abgefangen werden. Keramische Kondensatoren haben den Vorteil, daß sie die niedrigsten Innenwiderstände besitzen, kostengünstig und zuverlässig sind.

15 Für Fälle, in denen kleine Ausgangswelligkeiten benötigt werden, kann optional ein Filter in Form eines einfachen LC-Tiefpasses „choke“ + C4 nachgeschaltet werden. Für ein optimales dynamisches Verhalten muss der Induktivitätswert der Drossel „choke“ möglichst klein, der Wert des Kondensators C4
20 hingegen möglichst groß gewählt werden.

Insgesamt wird also durch die Entwicklung der neuen Schaltungsanordnung mit der erfindungsgemäßen Ansteuerschaltung eine Schaltungsanordnung für einen sehr kompakten und wenig
25 Bauteile aufweisenden, jedoch lastfesten DC/DC-Wandler für niedrige Ausgangsspannungen, beschrieben.

Mit diesem neuen Prinzip ergeben sich folgende Vorteile:
Sehr hoher Wirkungsgrad trotz niedriger Ausgangsspannung; gu-
30 tes dynamisches Verhalten selbst bei Nennlastsprüngen; äußerst geringer Bauteileaufwand; sehr robuste und störungsempfindliche Bauweise; es können am Ausgang beliebige Kapazitätswerte zur Dynamikverbesserung angeschaltet werden. Des weiteren ist es möglich, den aus der Wicklung w2 kommenden
35 Pulsstrom gänzlich mit keramischen Kondensatoren fast verlustlos abzufangen, so dass auch relativ große Ausgangsleis-

tungen (z.B. 1.5V / 10A) mit diesem Prinzip realisiert werden können.

Insgesamt wird also durch die Erfindung eine Schaltungsanord-
5 nung eines DC/DC- Sperrwandlers mit einer getakteten Steue-
rung gezeigt, wobei eine Steuerschaltung zur Taktung eines
primärseitigen und eines sekundärseitigen MOSFET mit unter-
einander gekoppelten Treibern derart vorgesehen ist, dass ein
gleichzeitiges Einschalten der beiden Wicklungen w1 und w2
10 verhindert wird. Hierdurch wird erfindungsgemäß erreicht,
dass sich die Schaltungsanordnung sehr kompakt und mit wenig
Bauteilen realisieren lässt, wobei außerdem eine gute Last-
festigkeit für niedrige Ausgangsspannungen erzielt wird.

15

Bezugszeichenliste

1	DC/DC-Wandler
2	Umrichter
3	Regler
4	Last
5	Spannungs/Signal-Wandler
6	PW-Modulator (PWM) / PF-Modulator (PFM)
7	Treiber mit Zeitverzögerungsglied auf Primärseite
8	Treiber mit Zeitverzögerungsglied auf Sekundärseite
9	Treiber mit logischem UND-Glied
10	Optokoppler
11	Isolierung
12	Zeitverzögerungsglied
13	UND-Glied
14	Leistungstreiber
15	Sender für galvanische Trennung (optisch oder magnetisch)
16	Empfänger für galvanische Trennung (optisch oder magnetisch)
a	Position im Diagramm
b	Position im Diagramm
c	Position im Diagramm
Cx	Kapazität
D/Dx	Diode
Dp	parasitäre Diode eines MOSFET
ID	Drainstrom
in+, in-	Gleichspannungseingang
Lx	Induktivität
$L_{S, PRIM}$	Primärseitige Streuinduktivität
$L_{S, SEK}$	Sekundärseitige Streuinduktivität
Mx	MOSFET
out+, out-	Gleichspannungsausgang
Rx	Widerstand
S	Stellsignal
sw1, sw2	Wicklungen des Stromwandlers
Tr	Transformator

Tx	Transistor
UA	Ausgangsspannung
UE	Eingangsspannung
Uprim,aux	primärseitige Hilfsspannung
Usek,aux	sekundärseitige Hilfsspannung
VGS	Gate-Source Spannung
Wx	Wicklung
Wx*ID	Produkt aus Windungszahl und Drainstrom

Patentansprüche

1. Schaltungsanordnung eines DC/DC- Wandler (1) zumindest mit:

5 einer Primärseite mit einem Gleichspannungseingang (in+, in-) und einer primärseitigen Wicklung (w1), welche über einen primärseitigen MOSFET (M1) getaktet angesteuert wird, einer Sekundärseite mit mindestens einem Gleichspannungsausgang (out+, out-) und einer, mit der primärseitigen Wicklung (w1)
10 induktiv in Verbindung stehenden, sekundärseitigen Wicklung (w2), in welche eine Wechselspannung induziert wird, wobei ein sekundärseitiger MOSFET (M2) mit einer Steuerschaltung vorgesehen ist, durch den die in der zweiten Wicklung (w2) induzierte Spannung gleichgerichtet zum Gleichspannungsausgang (out+, out-) geführt wird, und des weiteren je einer
15 primären und sekundären Hilfsspannungsversorgung, d a d u r c h g e k e n n z e i c h n e t , dass eine Steuerschaltung zur Taktung des primärseitigen und des sekundärseitigen MOSFET (M1, M2) mit untereinander gekoppelten Treibern (7, 8, 9) derart vorgesehen ist, daß ein
20 gleichzeitiges Einschalten der beiden Wicklungen (w1, w2) verhindert wird.

2. Schaltungsanordnung gemäß dem voranstehenden Anspruch 1,
25 d a d u r c h g e k e n n z e i c h n e t , dass mindestens einer der Treiber (7, 8) ein Zeitverzögerungsglied (12) aufweist.

3. Schaltungsanordnung gemäß einem der voranstehenden Ansprüche 1-2,
30 d a d u r c h g e k e n n z e i c h n e t , dass dem primärseitigen Treiber (7) ein Modulator (6) vorgeschaltet ist.

35 4. Schaltungsanordnung gemäß dem voranstehenden Anspruch 3, d a d u r c h g e k e n n z e i c h n e t ,

dass der Modulator (6) ein Pulsweitenmodulator (PWM) oder Pulsfrequenzmodulator (PFM) oder eine Kombination beider Typen ist.

- 5 5. Schaltungsanordnung gemäß dem voranstehenden Anspruch 4, d a d u r c h g e k e n n z e i c h n e t , dass zwischen dem Regler (3) und dem Modulator (6) ein Optokoppler (10) geschaltet ist.
- 10 6. Schaltungsanordnung gemäß einem der voranstehenden Ansprüche 1-5, d a d u r c h g e k e n n z e i c h n e t , dass zur primärseitige und sekundärseitige Hilfsspannungsversorgung eine dritte und vierte Wicklung (w3, w4) vorgesehen ist, wobei alle Wicklungen (w1-w4) mit der gleichen Induktivität, vorzugsweise einem Ferritkern, verbunden sind.
- 15 7. Schaltungsanordnung gemäß dem voranstehenden Anspruch 6, d a d u r c h g e k e n n z e i c h n e t , dass der sekundärseitige Treiber (9) anstatt dem Zeitverzögerungsglied (12) eine logische UND-Verknüpfung (13) aufweist.
- 20 8. Schaltungsanordnung gemäß einem der voranstehenden Ansprüche 1-7, d a d u r c h g e k e n n z e i c h n e t , dass sekundärseitig ein LC-Tiefpassfilter vorgesehen ist.
- 25 9. Schaltungsanordnung gemäß einem der voranstehenden Ansprüche 1-8, d a d u r c h g e k e n n z e i c h n e t , dass die zwei, vorzugsweise vier, Wicklungen (w1-w2; w1-w4) als Leiterplattentrafo ausgebildet sind.
- 30

10. Schaltungsanordnung gemäß einem der voranstehenden Ansprüche 1-9,
dadurch gekennzeichnet,
5 dass die Windungszahl der ersten sekundärseitigen Wicklung (w2) 1 ist, um niedrige Spannungen zu erreichen.

Fig. 1

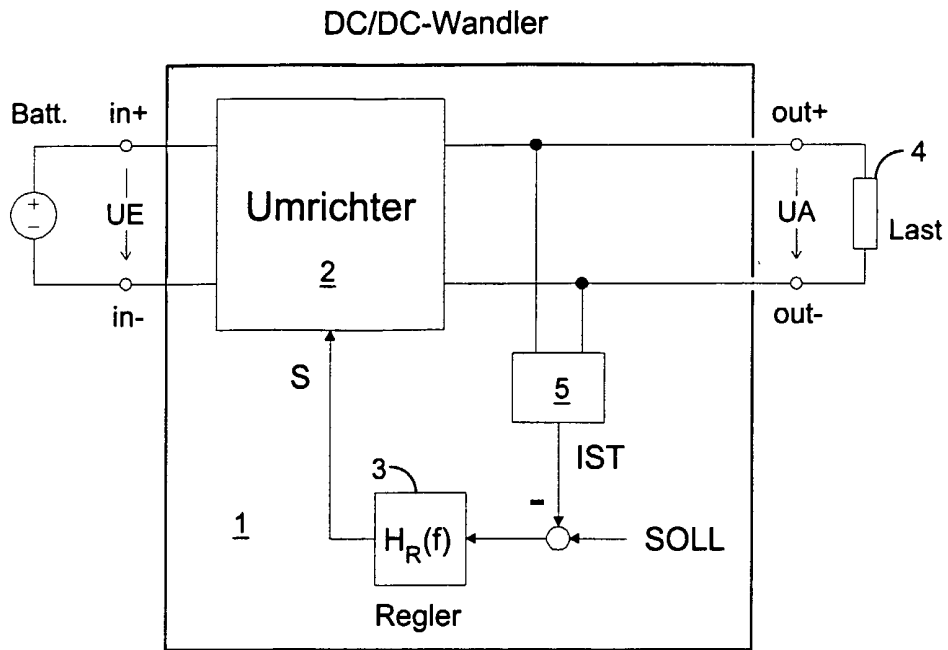


Fig. 2

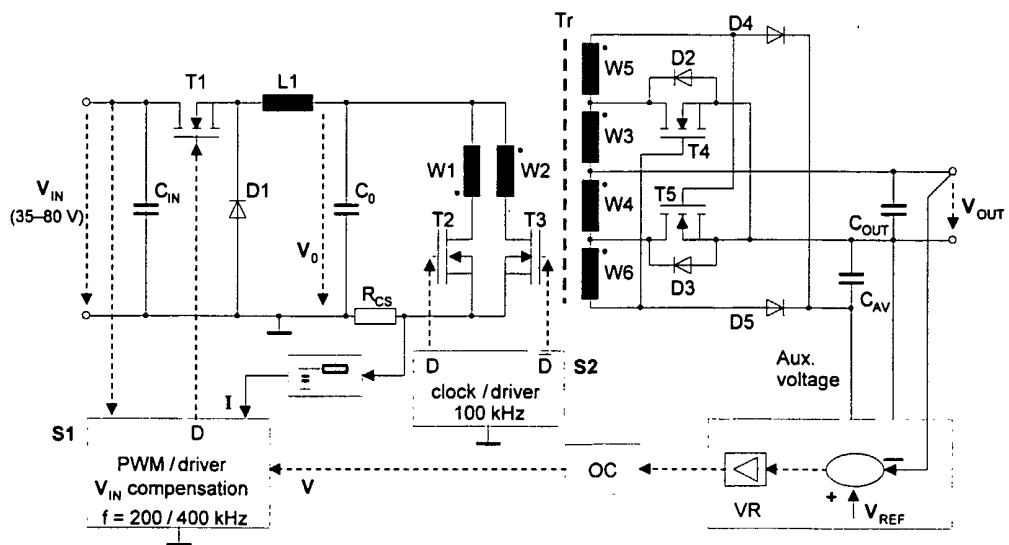


Fig. 3

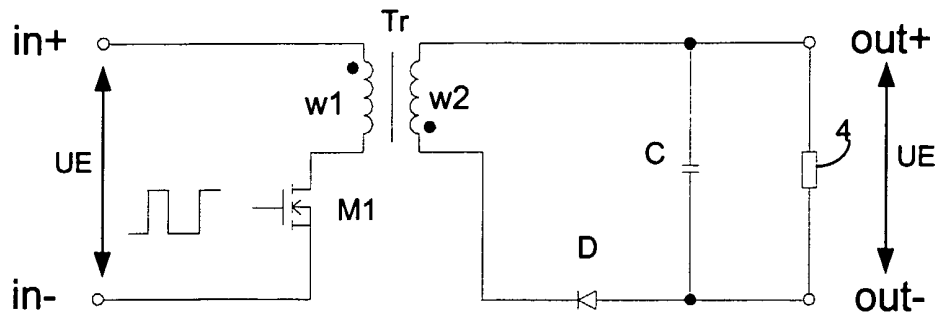


Fig. 4

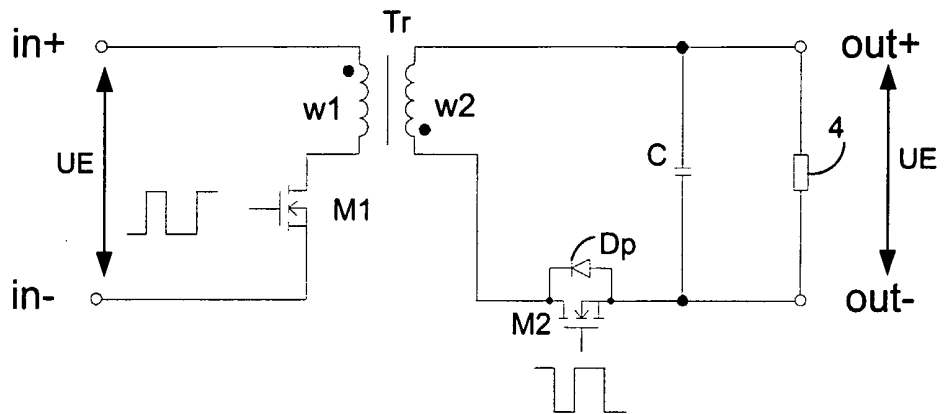


Fig. 5

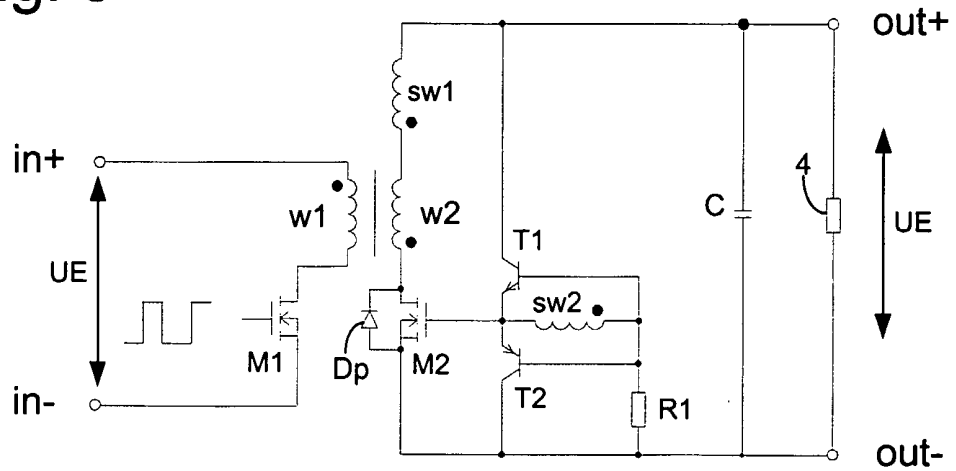


Fig. 6

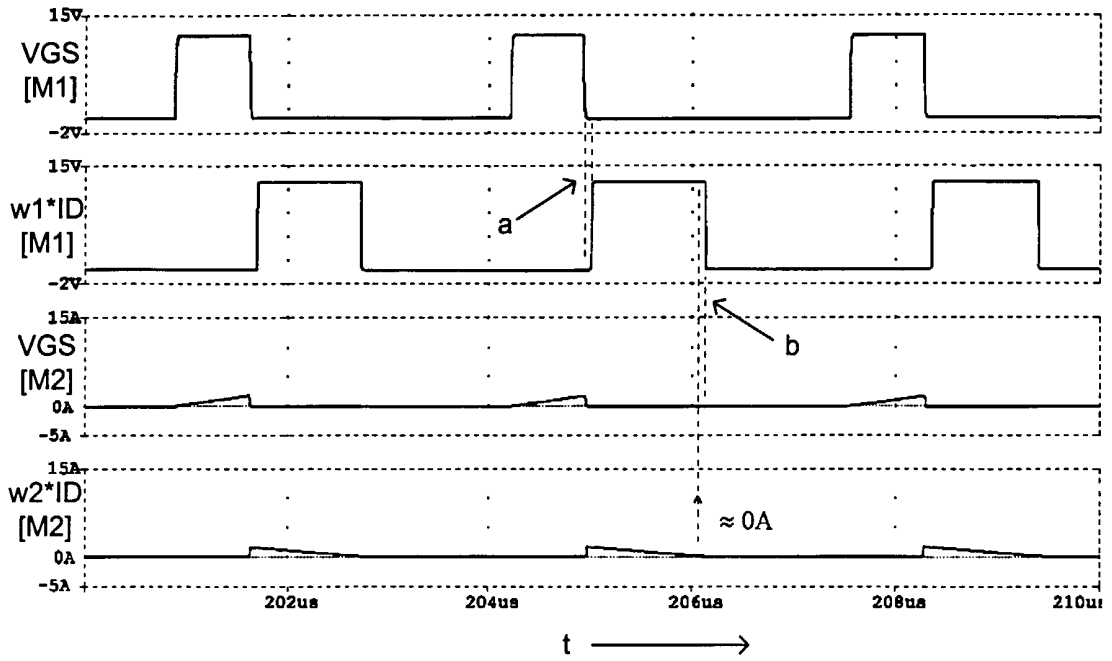


Fig. 7

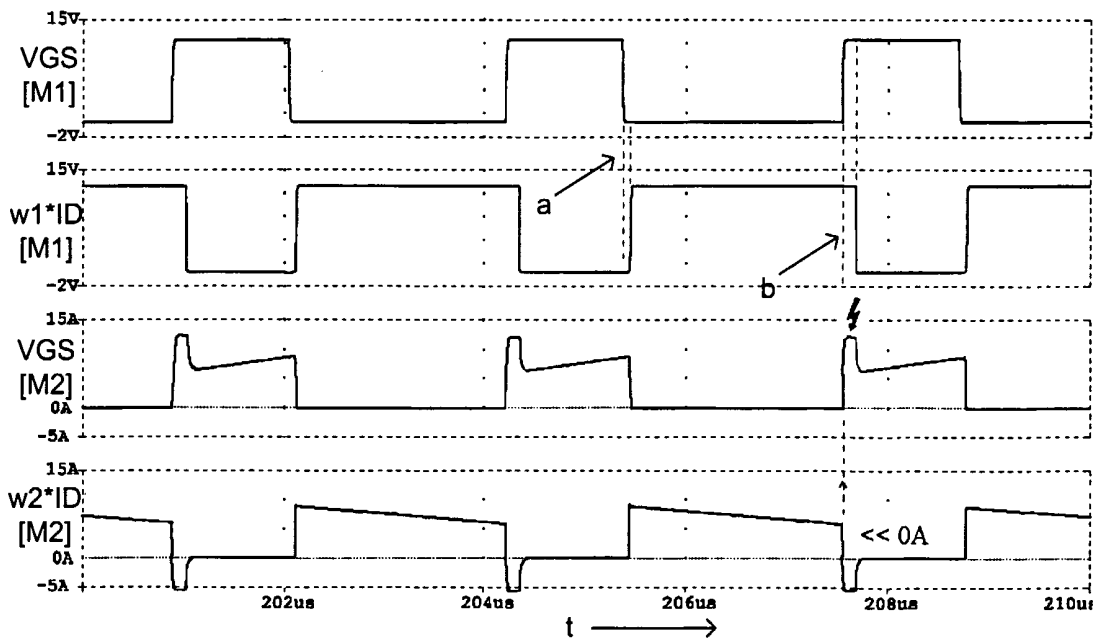


Fig. 8

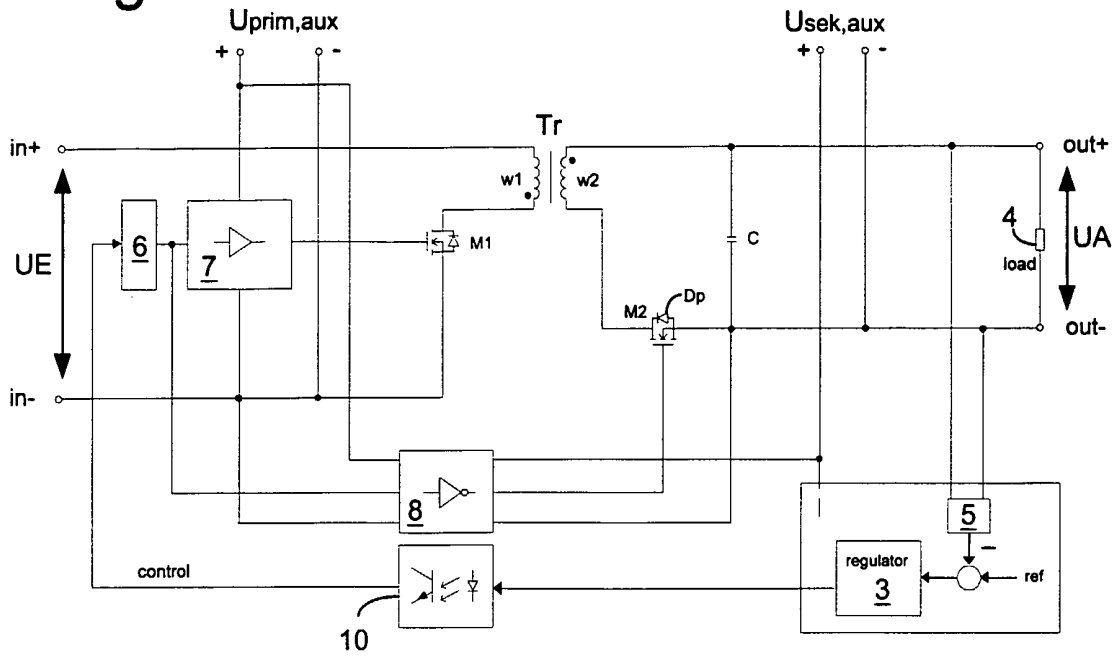


Fig. 9

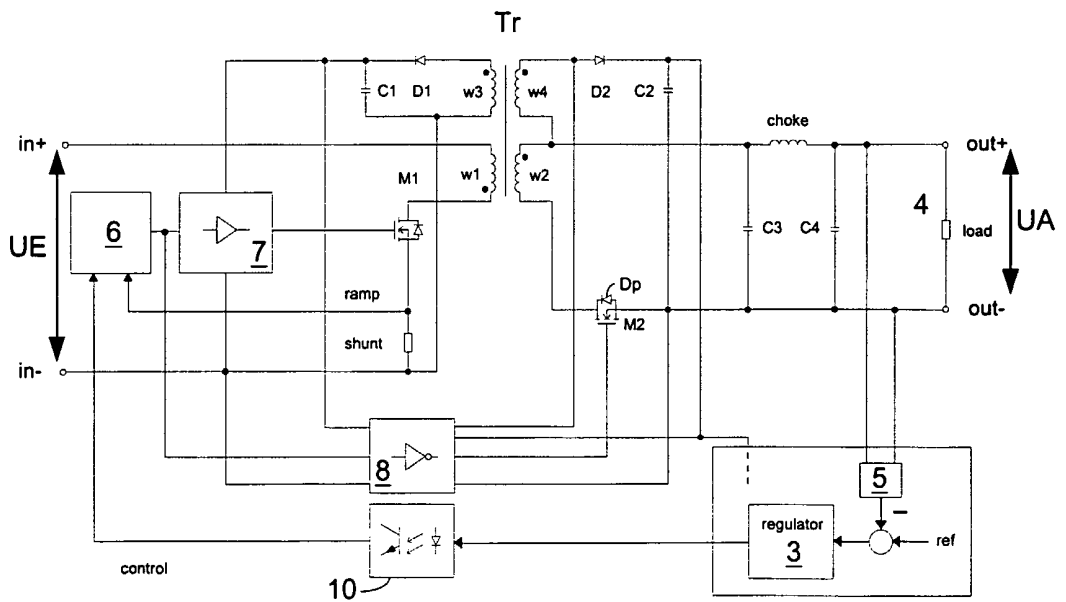


Fig. 10

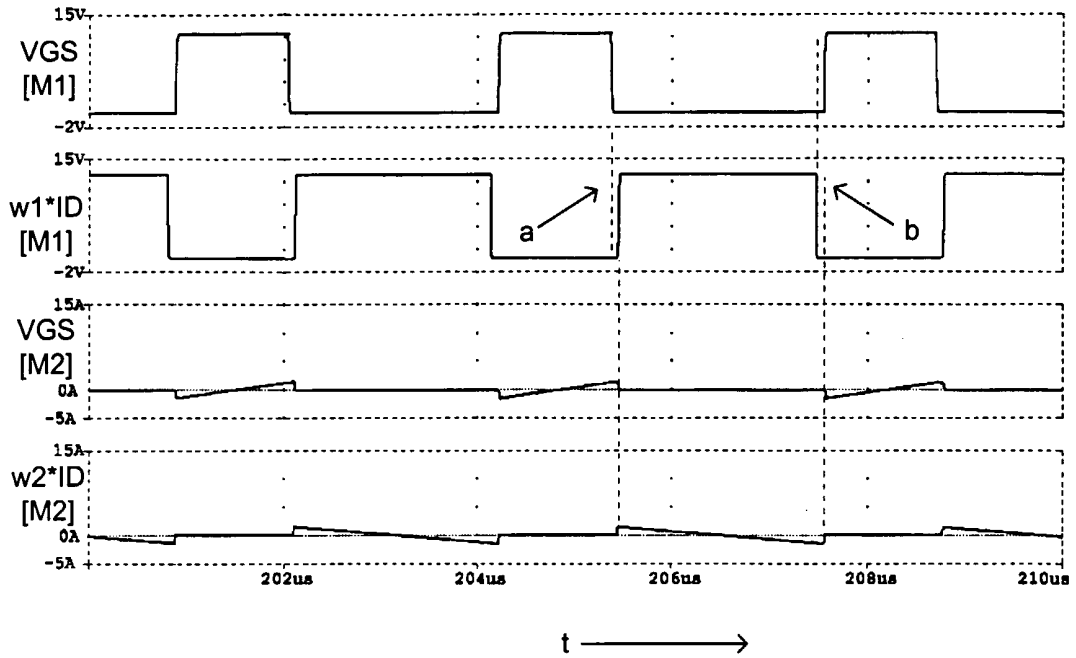


Fig. 11

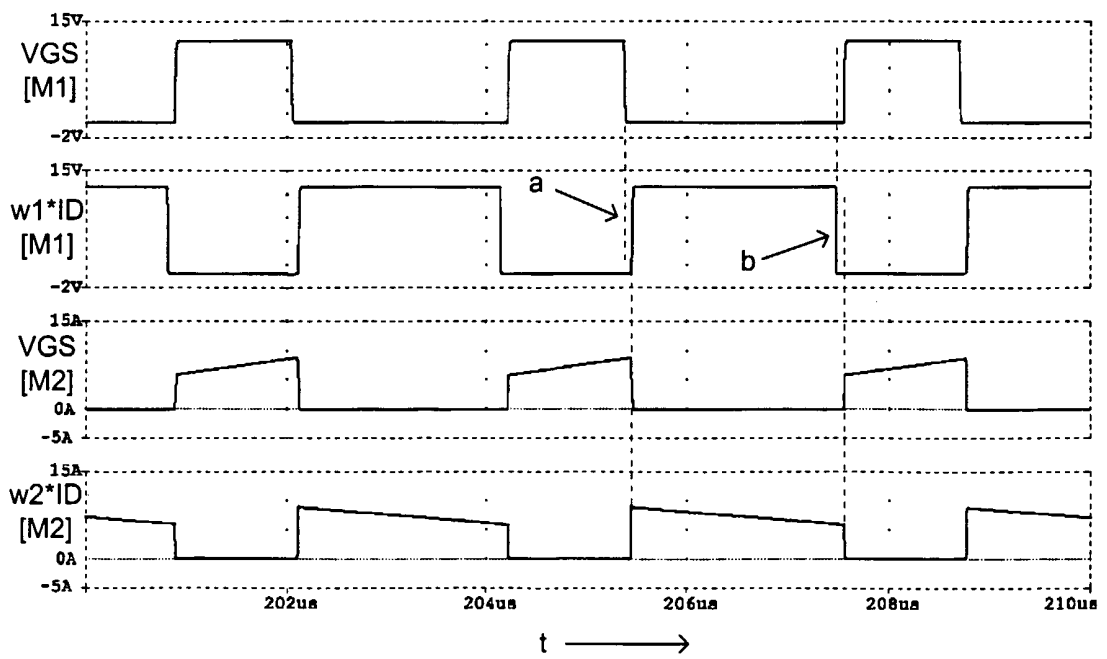


Fig. 12

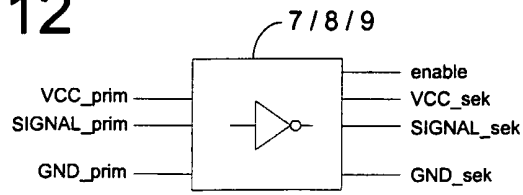


Fig. 13

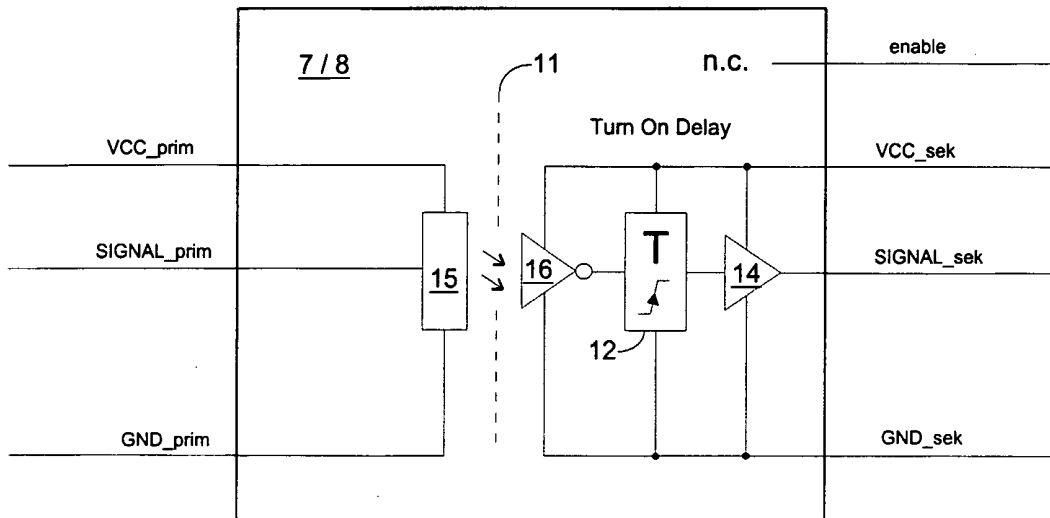


Fig. 14

