



(12) 发明专利申请

(10) 申请公布号 CN 106941317 A

(43) 申请公布日 2017.07.11

(21) 申请号 201610075957.1

(22) 申请日 2016.02.03

(30) 优先权数据

14/987,775 2016.01.05 US

(71) 申请人 力旺电子股份有限公司

地址 中国台湾新竹市

(72)发明人 杨政德

(74) 专利代理机构 深圳新创友知识产权代理有限公司 44223

代理人 江耀纯

(51) Int. Cl.

H02M 3/07(2006.01)

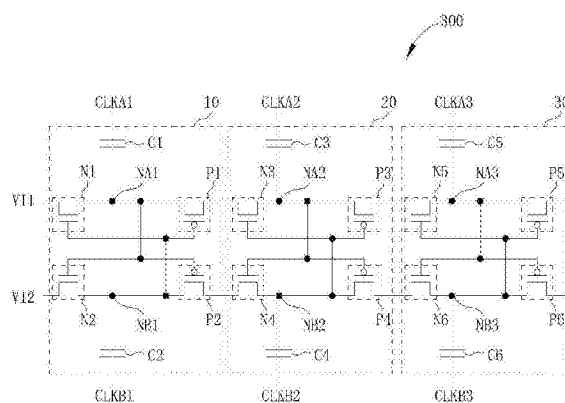
权利要求书4页 说明书12页 附图9页

(54) 发明名称

电荷泵单元及电荷泵电路

(57) 摘要

本发明公开了一种电荷泵单元,电荷泵单元包括第一N型金氧半场效晶体管、第一P型金氧半场效晶体管、第二N型金氧半场效晶体管及第二P型金氧半场效晶体管。第一N型金氧半场效晶体管及第一P型金氧半场效晶体管相串接,并由第一时钟信号控制。第二N型金氧半场效晶体管及第二P型金氧半场效晶体管相串接,并由第二时钟信号控制。第一N型金氧半场效晶体管接收第一输入电压,而第二N型金氧半场效晶体管接收第二输入电压。第一时钟信号及第二时钟信号是在相异时点变换电位。第一时钟信号的升缘领先第二频率的对应降缘。



1. 一种电荷泵单元,其特征在于,包括:

第一电容,具有第一端用以接收第一时钟信号,及第二端;

第二电容,具有第一端用以接收第二时钟信号,及第二端;

第一N型金氧半场效晶体管,具有第一端用以接收第一输入电压,第二端耦接至所述第一电容的所述第二端,及控制端耦接至所述第二电容的所述第二端;

第一P型金氧半场效晶体管,具有第一端耦接至所述第一N型金氧半场效晶体管的所述第二端,第二端用以输出第一电压,及控制端耦接至所述第一N型金氧半场效晶体管的所述控制端;

第二N型金氧半场效晶体管,具有第一端用以接收第二输入电压,第二端耦接至所述第二电容的所述第二端,及控制端耦接至所述第一电容的所述第二端;及

第二P型金氧半场效晶体管,具有第一端耦接至所述第二N型金氧半场效晶体管的所述第二端,第二端用以输出第二电压,及控制端耦接至所述第二N型金氧半场效晶体管的所述控制端;

其中:

所述第一时钟信号及所述第二时钟信号是在相异时点变换电位;及

所述第一时钟信号的升缘是领先所述第二频率的对应降缘。

2. 如权利要求1所述的电荷泵单元,其特征在于所述第二时钟信号的升缘是领先所述第一时钟信号的对应降缘。

3. 如权利要求2所述的电荷泵单元,其特征在于,还包括:

时钟信号产生器,包括:

第一反相器,具有输入端用以接收参考时钟信号,及输出端;

第一与非门,具有第一输入端用以接收所述参考时钟信号,第二输入端,及输出端;

第一延迟电路,具有输入端耦接至所述第一与非门的所述输出端,及输出端用以输出所述第一时钟信号;

第二与非门,具有第一输入端耦接至所述第一反相器的所述输出端,第二输入端耦接至所述第一延迟电路的所述输出端,及输出端;及

第二延迟电路,具有输入端耦接至所述第二与非门的所述输出端,及输出端耦接至所述第一与非门的所述第二输入端并用以输出所述第二时钟信号。

4. 如权利要求3所述的电荷泵单元,其特征在于:

所述第一延迟电路包括:

第二反相器,具有输入端耦接至所述第一延迟电路的所述输入端,及输出端;及

第三反相器,具有输入端耦接至所述第二反相器的所述输出端,及输出端耦接至所述第一延迟电路的所述输出端;及

所述第二延迟电路包括:

第四反相器,具有输入端耦接至所述第二延迟电路的所述输入端,及输出端;及

第五反相器,具有输入端耦接至所述第四反相器的所述输出端,及输出端耦接至所述第二延迟电路的所述输出端。

5. 如权利要求1所述的电荷泵单元,其特征在于所述第一电容是由金氧半场效晶体管构成,及所述第二电容是由金氧半场效晶体管构成。

6. 一种电荷泵电路, 其特征在于, 包括:

第一电荷泵单元, 包括:

第一电容, 具有第一端用以接收第一时钟信号, 及第二端;

第二电容, 具有第一端用以接收第二时钟信号, 及第二端;

第一N型金氧半场效晶体管, 具有第一端用以接收第一输入电压, 第二端耦接至所述第一电容的所述第二端, 及控制端耦接至所述第二电容的所述第二端;

第一P型金氧半场效晶体管, 具有第一端耦接至所述第一N型金氧半场效晶体管的所述第二端, 第二端, 及控制端耦接至所述第一N型金氧半场效晶体管的所述控制端;

第二N型金氧半场效晶体管, 具有第一端用以接收第二输入电压, 第二端耦接至所述第二电容的所述第二端, 及控制端耦接至所述第一电容的所述第二端; 及

第二P型金氧半场效晶体管, 具有第一端耦接至所述第二N型金氧半场效晶体管的所述第二端, 第二端, 及控制端耦接至所述第二N型金氧半场效晶体管的所述控制端; 及

第二电荷泵单元, 包括:

第三电容, 具有第一端用以接收第三时钟信号, 及第二端;

第四电容, 具有第一端用以接收第四时钟信号, 及第二端;

第三N型金氧半场效晶体管, 具有第一端耦接至所述第一P型金氧半场效晶体管的所述第二端, 第二端耦接至所述第三电容的所述第二端, 及控制端耦接至所述第四电容的所述第二端;

第三P型金氧半场效晶体管, 具有第一端耦接至所述第三N型金氧半场效晶体管的所述第二端, 第二端, 及控制端耦接至所述第三N型金氧半场效晶体管的所述控制端;

第四N型金氧半场效晶体管, 具有第一端耦接至所述第二P型金氧半场效晶体管的所述第二端, 第二端耦接至所述第四电容的所述第二端, 及控制端耦接至所述第三电容的所述第二端; 及

第四P型金氧半场效晶体管, 具有第一端耦接至所述第四N型金氧半场效晶体管的所述第二端, 第二端, 及控制端耦接至所述第四N型金氧半场效晶体管的所述控制端;

其中:

所述第一时钟信号、所述第二时钟信号、所述第三时钟信号及所述第四时钟信号是在相异时点变换电位;

所述第二时钟信号的降缘是落后所述第一时钟信号的对应升缘并领先所述第四时钟信号的对应升缘; 及

所述第四时钟信号的所述对应升缘是领先所述第三时钟信号的对应降缘。

7. 如权利要求6所述的电荷泵电路, 其特征在于:

所述第一时钟信号的降缘是落后所述第二时钟信号的对应升缘并领先所述第三时钟信号的对应升缘; 及

所述第三时钟信号的所述对应升缘是领先所述第四时钟信号的对应降缘。

8. 如权利要求7所述的电荷泵电路, 其特征在于, 还包括:

第一时钟信号产生器, 包括:

第一反相器, 具有输入端用以接收参考时钟信号, 及输出端;

第一与非门(NAND gate), 具有第一输入端用以接收所述参考时钟信号, 第二输入端,

及输出端；

第一延迟电路，具有输入端耦接至所述第一与非门的所述输出端，及输出端用以输出所述第一时钟信号；

第二与非门，具有第一输入端耦接至所述第一反相器的所述输出端，第二输入端耦接至所述第一延迟电路的所述输出端，及输出端；及

第二延迟电路，具有输入端耦接至所述第二与非门的所述输出端，及输出端耦接至所述第一与非门的所述第二输入端并用以输出所述第二时钟信号；及

第二时钟信号产生器，包括：

第三与非门，具有第一输入端耦接至所述第一延迟电路的所述输出端，第二输入端，及输出端；

第三延迟电路，具有输入端耦接至所述第三与非门的所述输出端，及输出端用以输出所述第四时钟信号；

第四与非门，具有第一输入端耦接至所述第二延迟电路的所述输出端，第二输入端耦接至所述第三延迟电路的所述输出端，及输出端；及

第四延迟电路，具有输入端耦接至所述第四与非门的所述输出端，及输出端耦接至所述第三与非门的所述第二输入端并用以输出所述第三时钟信号。

9. 如权利要求6所述的电荷泵电路，其特征在于，还包括：

第三电荷泵单元，包括：

第五电容，具有第一端用以接收第五时钟信号，及第二端；

第六电容，具有第一端用以接收第六时钟信号，及第二端；

第五N型金氧半场效晶体管，具有第一端耦接至所述第三P型金氧半场效晶体管的所述第二端，第二端耦接至所述第五电容的所述第二端，及控制端耦接至所述第六电容的所述第二端；

第五P型金氧半场效晶体管，具有第一端耦接至所述第五N型金氧半场效晶体管的所述第二端，第二端，及控制端耦接至所述第五N型金氧半场效晶体管的所述控制端；

第六N型金氧半场效晶体管，具有第一端耦接至所述第四P型金氧半场效晶体管的所述第二端，第二端耦接至所述第六电容的所述第二端，及控制端耦接至所述第五电容的所述第二端；及

第六P型金氧半场效晶体管，具有第一端耦接至所述第六N型金氧半场效晶体管的所述第二端，第二端，及控制端耦接至所述第六N型金氧半场效晶体管的所述控制端；

其中：

所述第一时钟信号、所述第二时钟信号、所述第三时钟信号、所述第四时钟信号、所述第五时钟信号及所述第六时钟信号是在相异时点变换电位；及

所述第五时钟信号的升缘是落后所述第三时钟信号的所述对应降缘并领先所述第六时钟信号的对应降缘。

10. 如权利要求9所述的电荷泵电路，其特征在于：

所述第一时钟信号的降缘是落后所述第二时钟信号的对应升缘并领先所述第三时钟信号的对应升缘；

所述第三时钟信号的所述对应升缘是领先所述第四时钟信号的对应降缘；及

所述第六时钟信号的升缘是落后所述第四时钟信号的所述对应降缘并领先所述第五时钟信号的对应降缘。

11. 如权利要求10所述的电荷泵电路, 其特征在于, 还包括:

第一时钟信号产生器, 包括:

第一反相器, 具有输入端用以接收参考时钟信号, 及输出端;

第一与非门(NAND gate), 具有第一输入端用以接收所述参考时钟信号, 第二输入端, 及输出端;

第一延迟电路, 具有输入端耦接至所述第一与非门的所述输出端, 及输出端用以输出所述第一时钟信号;

第二与非门, 具有第一输入端耦接至所述第一反相器的所述输出端, 第二输入端耦接至所述第一延迟电路的所述输出端, 及输出端; 及

第二延迟电路, 具有输入端耦接至所述第二与非门的所述输出端, 及输出端耦接至所述第一与非门的所述第二输入端并用以输出所述第二时钟信号;

第二时钟信号产生器, 包括:

第三与非门, 具有第一输入端耦接至所述第一延迟电路的所述输出端, 第二输入端, 及输出端;

第三延迟电路, 具有输入端耦接至所述第三与非门的所述输出端, 及输出端用以输出所述第四时钟信号;

第四与非门, 具有第一输入端耦接至所述第二延迟电路的所述输出端, 第二输入端耦接至所述第三延迟电路的所述输出端, 及输出端; 及

第四延迟电路, 具有输入端耦接至所述第四与非门的所述输出端, 及输出端耦接至所述第三与非门的所述第二输入端并用以输出所述第三时钟信号; 及

第三时钟信号产生器, 包括:

第五与非门, 具有第一输入端耦接至所述第三延迟电路的所述输出端, 第二输入端, 及输出端;

第五延迟电路, 具有输入端耦接至所述第五与非门的所述输出端, 及输出端用以输出所述第五时钟信号;

第六与非门, 具有第一输入端耦接至所述第四延迟电路的所述输出端, 第二输入端耦接至所述第五延迟电路的所述输出端, 及输出端; 及

第六延迟电路, 具有输入端耦接至所述第六与非门的所述输出端, 及输出端耦接至所述第五与非门的所述第二输入端并用以输出所述第六时钟信号。

电荷泵单元及电荷泵电路

技术领域

[0001] 本发明是有关于一种电荷泵电路,特别是涉及一种能够减少反向电流的电荷泵电路。

背景技术

[0002] 考虑到低耗能电子装置的需求,集成电路的电力规划常被重新设计成能够在低电压的环境中运作以减少电能损耗。举例来说,原先使用5伏特电压的集成电路现已大多改为使用3.3伏特或甚至2伏特的低电压。虽然使用低电压能够降低电能损耗,但是在某些情况下,电路仍需要有较高的电压才能运作。举例来说,闪存即可能会需要较高的电压来进行写入及清除操作。较高的电压一般是由电荷泵电路来产生。

[0003] 现有技术的电荷泵电路常可利用互补的时钟信号来控制。然而,时钟信号实际上并非完美的方波,因此在时钟信号的电位变换期间,电荷泵电路中的开关可能会不预期地导通或截止。在此情况下,即可能产生反向电流,进而增加电路的电能耗损。因此,如何降低电荷泵电路的反向电流即成为有待解决的问题。

发明内容

[0004] 为了能够降低电荷泵电路的反向电流,以避免现有技术中电能耗损的问题,本发明的一实施例提供一种电荷泵单元。电荷泵单元包括第一电容、第二电容、第一N型金氧半场效晶体管、第一P型金氧半场效晶体管、第二N型金氧半场效晶体管及第二P型金氧半场效晶体管。第一电容具有第一端及第二端,第一电容的第一端接收第一时钟信号。第二电容具有第一端及第二端,第二电容的第一端接收第二时钟信号。

[0005] 第一N型金氧半场效晶体管具有第一端、第二端及控制端,第一N型金氧半场效晶体管的第一端接收第一输入电压,第一N型金氧半场效晶体管的第二端耦接至第一电容的第二端,而第一N型金氧半场效晶体管的控制端耦接至第二电容的第二端。第一P型金氧半场效晶体管具有第一端、第二端及控制端,第一P型金氧半场效晶体管的第一端耦接至第一N型金氧半场效晶体管的第二端,第一P型金氧半场效晶体管的第二端输出第一电压,而第一P型金氧半场效晶体管的控制端耦接至第一N型金氧半场效晶体管的控制端。

[0006] 第二N型金氧半场效晶体管具有第一端、第二端及控制端,第二N型金氧半场效晶体管的第一端接收第二输入电压,第二N型金氧半场效晶体管的第二端耦接至第二电容的第二端,而第二N型金氧半场效晶体管的控制端耦接至第一电容的第二端。第二P型金氧半场效晶体管具有第一端、第二端及控制端,第二P型金氧半场效晶体管的第一端耦接至第二N型金氧半场效晶体管的第二端,第二P型金氧半场效晶体管的第二端输出第二电压,而第二P型金氧半场效晶体管的控制端耦接至第二N型金氧半场效晶体管的控制端。

[0007] 第一时钟信号及第二时钟信号于相异时点变换电位。第一时钟信号的升缘会领先第二频率的对应降缘。

[0008] 本发明的另一实施例提供一种电荷泵电路,电荷泵电路包括第一电荷泵单元及第

二电荷泵单元。

[0009] 第一电荷泵单元包括第一电容、第二电容、第一N型金氧半场效晶体管、第一P型金氧半场效晶体管、第二N型金氧半场效晶体管及第二P型金氧半场效晶体管。第一电容具有第一端及第二端，第一电容的第一端接收第一时钟信号。第二电容具有第一端及第二端，第二电容的第一端接收第二时钟信号。

[0010] 第一N型金氧半场效晶体管具有第一端、第二端及控制端，第一N型金氧半场效晶体管的第一端接收第一输入电压，第一N型金氧半场效晶体管的第二端耦接至第一电容的第二端，而第一N型金氧半场效晶体管的控制端耦接至第二电容的第二端。第一P型金氧半场效晶体管具有第一端、第二端及控制端，第一P型金氧半场效晶体管的第一端耦接至第一N型金氧半场效晶体管的第二端，第一P型金氧半场效晶体管的第二端输出第一电压，而第一P型金氧半场效晶体管的控制端耦接至第一N型金氧半场效晶体管的控制端。

[0011] 第二N型金氧半场效晶体管具有第一端、第二端及控制端，第二N型金氧半场效晶体管的第一端接收第二输入电压，第二N型金氧半场效晶体管的第二端耦接至第二电容的第二端，而第二N型金氧半场效晶体管的控制端耦接至第一电容的第二端。第二P型金氧半场效晶体管具有第一端、第二端及控制端，第二P型金氧半场效晶体管的第一端耦接至第二N型金氧半场效晶体管的第二端，第二P型金氧半场效晶体管的第二端输出第二电压，而第二P型金氧半场效晶体管的控制端耦接至第二N型金氧半场效晶体管的控制端。

[0012] 第二电荷泵单元包括第三电容、第四电容、第三N型金氧半场效晶体管、第三P型金氧半场效晶体管、第四N型金氧半场效晶体管及第四P型金氧半场效晶体管。第三电容具有第一端及第二端，第三电容的第一端接收第三时钟信号。第四电容具有第一端及第二端，第四电容的第一端接收第四时钟信号。

[0013] 第三N型金氧半场效晶体管具有第一端、第二端及控制端，第三N型金氧半场效晶体管的第一端耦接至第一P型金氧半场效晶体管的第二端，第三N型金氧半场效晶体管第二端耦接至第三电容的第二端，而第三N型金氧半场效晶体管的控制端耦接至第四电容的第二端。第三P型金氧半场效晶体管具有第一端、第二端及控制端，第三P型金氧半场效晶体管的第一端耦接至第三N型金氧半场效晶体管的第二端，而第三P型金氧半场效晶体管的控制端耦接至第三N型金氧半场效晶体管的控制端。

[0014] 第四N型金氧半场效晶体管具有第一端、第二端及控制端，第四N型金氧半场效晶体管的第一端耦接至第二P型金氧半场效晶体管的第二端，第四N型金氧半场效晶体管的第二端耦接至第四电容的第二端，而第四N型金氧半场效晶体管的控制端耦接至第三电容的第二端。第四P型金氧半场效晶体管具有第一端、第二端及控制端，第四P型金氧半场效晶体管的第一端耦接至第四N型金氧半场效晶体管的第二端，而第四P型金氧半场效晶体管的控制端耦接至第四N型金氧半场效晶体管的控制端。

[0015] 第一时钟信号、第二时钟信号、第三时钟信号及第四时钟信号会于相异时点变换电位。第二时钟信号的降缘会落后第一时钟信号的对应升缘并领先第四时钟信号的对应升缘，且第四时钟信号的对应升缘会领先第三时钟信号的对应降缘。

附图说明

[0016] 图1是本发明一实施例的电荷泵单元的示意图。

- [0017] 图2是本发明一实施例的图1的电荷泵单元的操作时序图。
- [0018] 图3是本发明一实施例的图1的电荷泵单元的时钟信号产生器的示意图。
- [0019] 图4是本发明一实施例的电荷泵电路的示意图。
- [0020] 图5是本发明一实施例的图4的电荷泵电路的操作时序图。
- [0021] 图6是本发明一实施例的图4的电荷泵电路的时钟信号产生器的示意图。
- [0022] 图7是本发明一实施例的电荷泵电路的示意图。
- [0023] 图8是本发明一实施例的图7的电荷泵电路的操作时序图。
- [0024] 图9是本发明一实施例的图7的电荷泵电路的时钟信号产生器的示意图。
- [0025] 其中,附图标记说明如下:
- | | | |
|--------|-------|--------------|
| [0026] | 10 | 第一电荷泵单元 |
| [0027] | 20 | 第二电荷泵单元 |
| [0028] | 30 | 第三电荷泵单元 |
| [0029] | N1 | 第一N型金氧半场效晶体管 |
| [0030] | N2 | 第二N型金氧半场效晶体管 |
| [0031] | N2 | 第三N型金氧半场效晶体管 |
| [0032] | N4 | 第四N型金氧半场效晶体管 |
| [0033] | N5 | 第五N型金氧半场效晶体管 |
| [0034] | N6 | 第六N型金氧半场效晶体管 |
| [0035] | P1 | 第一P型金氧半场效晶体管 |
| [0036] | P2 | 第二P型金氧半场效晶体管 |
| [0037] | P3 | 第三P型金氧半场效晶体管 |
| [0038] | P4 | 第四P型金氧半场效晶体管 |
| [0039] | P5 | 第五P型金氧半场效晶体管 |
| [0040] | P6 | 第六P型金氧半场效晶体管 |
| [0041] | C1 | 第一电容 |
| [0042] | C2 | 第二电容 |
| [0043] | C3 | 第三电容 |
| [0044] | C4 | 第四电容 |
| [0045] | C5 | 第五电容 |
| [0046] | C6 | 第六电容 |
| [0047] | NA1 | 第一电容的第二端 |
| [0048] | NB1 | 第二电容的第二端 |
| [0049] | NA2 | 第三电容的第二端 |
| [0050] | NB2 | 第四电容的第二端 |
| [0051] | NA3 | 第五电容的第二端 |
| [0052] | NB3 | 第六电容的第二端 |
| [0053] | CLKA1 | 第一时钟信号 |
| [0054] | CLKB1 | 第二时钟信号 |
| [0055] | CLKA2 | 第三时钟信号 |

[0056]	CLKB2	第四时钟信号
[0057]	CLKA3	第五时钟信号
[0058]	CLKB3	第六时钟信号
[0059]	VI1	第一输入电压
[0060]	VI2	第二输入电压
[0061]	VO1	第一输出电压
[0062]	VO2	第二输出电压
[0063]	VDD	高电压
[0064]	GND	低电压
[0065]	REA1、REB1、REA2、REB2、REA3、	升缘
[0066]	REB3	
[0067]	FEA1、FEB1、FEA2、FEB2、FEA3、	降缘
[0068]	FEB3	
[0069]	T1	第一时段
[0070]	T2	第二时段
[0071]	T3	第三时段
[0072]	T4	第四时段
[0073]	T5	第五时段
[0074]	12、22、32	时钟信号产生器
[0075]	CLK0	参考时钟信号
[0076]	INV1	第一反相器
[0077]	INV2	第二反相器
[0078]	INV3	第三反相器
[0079]	INV4	第四反相器
[0080]	INV5	第五反相器
[0081]	G1	第一与非门
[0082]	G2	第二与非门
[0083]	G3	第三与非门
[0084]	G4	第四与非门
[0085]	G5	第五与非门
[0086]	G6	第六与非门
[0087]	D1	第一延迟电路
[0088]	D2	第二延迟电路
[0089]	D3	第三延迟电路
[0090]	D4	第四延迟电路
[0091]	D5	第五延迟电路
[0092]	D6	第六延迟电路
[0093]	200、300	电荷泵电路

具体实施方式

[0094] 图1是本发明一实施例的电荷泵单元10的示意图。电荷泵单元10包括第一电容C1、第二电容C2、第一N型金氧半场效晶体管(N-type metal oxide semiconductor, NMOS)N1、第一P型金氧半场效晶体管(P-type metal oxide semiconductor, PMOS)P1、第二N型金氧半场效晶体管N2及第二P型金氧半场效晶体管P2。

[0095] 第一电容C1具有第一端及第二端NA1, 第一电容C1的第一端可接收第一时钟信号CLKA1。第二电容C2具有第一端及第二端NB1, 第二电容C2的第一端可接收第二时钟信号CLKB1。在本发明的部分实施例中, 第一电容C1可由金氧半场效晶体管构成。举例来说, 第一电容C1的第一端可为金氧半场效晶体管的源极、漏极及基极, 而第一电容C1的第二端NA1可为金氧半场效晶体管的栅极。相似地, 第二电容C2也可由金氧半场效晶体管构成。

[0096] 第一N型金氧半场效晶体管N1具有第一端、第二端及控制端。第一N型金氧半场效晶体管N1的第一端可接收第一输入电压VI1, 第一N型金氧半场效晶体管N1的第二端耦接至第一电容C1的第二端NA1, 而第一N型金氧半场效晶体管N1的控制端耦接至第二电容C2的第二端NB1。第一P型金氧半场效晶体管P1具有第一端、第二端及控制端, 第一P型金氧半场效晶体管P1的第一端耦接至第一N型金氧半场效晶体管N1的第二端, 第一P型金氧半场效晶体管P1的第二端可输出第一电压VO1, 而第一P型金氧半场效晶体管P1的控制端耦接至第一N型金氧半场效晶体管N1的控制端。

[0097] 第二N型金氧半场效晶体管N2具有第一端、第二端及控制端, 第二N型金氧半场效晶体管N2的第一端可接收第二输入电压VI2, 第二N型金氧半场效晶体管N2的第二端耦接至第二电容C2的第二端NB1, 而第二N型金氧半场效晶体管N2的控制端耦接至第一电容C1的第二端NA1。第二P型金氧半场效晶体管P2具有第一端、第二端及控制端, 第二P型金氧半场效晶体管P2的第一端耦接至第二N型金氧半场效晶体管N2的第二端, 第二P型金氧半场效晶体管P2的第二端可输出第二电压VO2, 而第二P型金氧半场效晶体管P2的控制端耦接至第二N型金氧半场效晶体管N2的控制端。第一输入电压VI1及第二输入电压VI2可实质上等于高电压VDD。

[0098] 为避免电荷泵单元10产生反向电流, 可通过第一时钟信号CLKA1及第二时钟信号CLKB1依预定次序导通各个N型金氧半场效晶体管及P型金氧半场效晶体管。图2是本发明一实施例的电荷泵单元10的操作时序图。

[0099] 在图2中, 第一时钟信号CLKA1及第二时钟信号CLKB1会在相异时点变换电位。此外, 第一时钟信号CLKA1的升缘REA1会领先第二频率CLKB1的对应降缘FEB1。在第一时钟信号CLKA1的升缘REA1之前的第一时段T1中, 第一时钟信号CLKA1会处于低电压GND, 而第二时钟信号CLKB1会处于高电压VDD。在此情况下, 第二电容C2的第二端NB1的电压会因为先前的操作而保持在第二输入电压VI2与高电压VDD的和, 即 $VI2+VDD$ 。因此第一N型金氧半场效晶体管N1会被导通, 而第一P型金氧半场效晶体管P1会被截止。而第一电容C1的第二端NA1的电压会保持与第一输入电压VI1相同, 使得第二N型金氧半场效晶体管N2会被截止, 而第二P型金氧半场效晶体管P2会被导通。在第一时段T1中, 第二P型金氧半场效晶体管P2输出的第二输出电压VO2约为 $VI2+VDD$ 。

[0100] 在第一时钟信号CLKA1的升缘REA1与第二时钟信号CLKB1的降缘FEB1之间的第二

时段T2中,第一时钟信号CLKA1处于高电压VDD,且第二时钟信号CLKB1处于高电压VDD。第一电容C1的第二端NA1的电压会迅速地被耦合至第一输入电压VI1与高电压VDD的和,也就是 $VI1+VDD$ 。由于第二电容C2的第二端NB1的电压仍保持在 $VI2+VDD$,第一N型金氧半场效晶体管N1及第二N型金氧半场效晶体管N2都会被导通。第一P型金氧半场效晶体管P1及第二P型金氧半场效晶体管P2都会被截止。因此,电荷泵单元10即可避免现有技术中,第二时钟信号CLKB1变为低电压GND之后第一时钟信号CLKA1才变为高电压VDD时所产生的反向电流。此外,虽然第一电容C1可能会经由第一N型金氧半场效晶体管N1放电而导致压降,然而这个压降并不会对电荷泵单元10造成显著的影响,这是因为第二时段T2相当短暂,且此时第一P型金氧半场效晶体管P1会被截止,因此第一电容C1的第二端NA1的电压也不会直接影响到输出电压。

[0101] 在第二时钟信号CLKB1的降缘FEB1之后的第三时段T3中,第一时钟信号CLKA1是高电压VDD,而第二时钟信号CLKB1是低电压GND。第二电容C2的第二端NB1的电压会被耦合至第二输入电压VI2,而第一电容C1的第二端NA1的电压会保持在 $VI1+VDD$ 。因此第一N型金氧半场效晶体管N1会被截止,而第一P型金氧半场效晶体管P1会被导通。如此一来,自第一P型金氧半场效晶体管P1的第二端所输出的第一输出电压V01即约是 $VI1+VDD$ 。此外,第二N型金氧半场效晶体管N2会被导通,而第二P型金氧半场效晶体管P2会被截止,因此第二电容C2的第二端NB1的电压会保持与第二输入电压VI2相同。

[0102] 相似地,第二P型金氧半场效晶体管P2也可用来输出大于第二输入电压VI2的第二输出电压V02。在此情况下,为避免反向电流,第二时钟信号CLKB1的升缘REB1会领先第一时钟信号CLKA1的对应降缘FEA1。

[0103] 在第二时钟信号CLKB1的升缘REB1与第一时钟信号CLKA1的降缘FEA1之间的第四时段T4中,第一时钟信号CLKA1会处于高电压VDD,而第二时钟信号CLKB1会处于高电压VDD。在此情况下,第二电容C2的第二端NB1的电压会被迅速地耦合至 $VI2+VDD$ 。由于前面所述第三时段T3的操作,第一电容C1的第二端NA1的电压仍会保持在 $VI1+VDD$,第一N型金氧半场效晶体管N1及第二N型金氧半场效晶体管N2都会被导通。此外,第一P型金氧半场效晶体管P1及第二P型金氧半场效晶体管P2都会被截止。因此,电荷泵单元10即可避免现有技术中,第一时钟信号CLKA1变为低电压GND之后第二时钟信号CLKB1才变为高电压VDD时所产生的反向电流。

[0104] 在第一时钟信号CLKA1的降缘FEA1之后的第五时段T5中,第一时钟信号CLKA1是低电压GND,而第二时钟信号CLKB1是高电压VDD。因此,第一电容C1的第二端NA1的电压会被耦合至第一输入电压VI1,而第二电容C2的第二端NB1的电压会保持在 $VI2+VDD$ 。此时,第二N型金氧半场效晶体管N2会被截止,而第二P型金氧半场效晶体管P2会被导通。如此一来,自第二P型金氧半场效晶体管P2的第二端所输出的第二输出电压V02即约是 $VI2+VDD$ 。此外,第一N型金氧半场效晶体管N1会被导通,而第一P型金氧半场效晶体管P1会被截止,因此第一电容C1的第二端NA1的电压会保持与第一输入电压VI1相同。

[0105] 因此,电荷泵单元10可产生较输入电压还高的输出电压,并且可以减少反向电流的产生。

[0106] 图3是本发明一实施例的时钟信号产生器12的示意图。时钟信号产生器12可根据参考时钟信号CLK0产生第一时钟信号CLKA1及第二时钟信号CLKB1。时钟信号产生器12包括

第一反相器INV1、第一与非门(NAND

[0107] Gate)G1、第一延迟电路D1、第二与非门G2及第二延迟电路D2。

[0108] 第一反相器INV1具有输入端及输出端,第一反相器INV1的输入端可接收参考时钟信号CLK0。第一与非门G1具有第一输入端、第二输入端及输出端,第一与非门G1的第一输入端可接收参考时钟信号CLK0。第一延迟电路D1具有输入端及输出端,第一延迟电路D1的输入端耦接至第一与非门G1的输出端,而第一延迟电路D1的输出端可输出第一时钟信号CLKA1。第二与非门G2具有第一输入端、第二输入端及输出端,第二与非门G2的第一输入端耦接至第一反相器INV1的输出端,第二与非门G2的第二输入端耦接至第一延迟电路D1的输出端。第二延迟电路D2具有输入端及输出端,第二延迟电路D2的输入端耦接至第二与非门G2的输出端,而第二延迟电路D2的输出端耦接至第一与非门G1的第二输入端并可输出第二时钟信号CLKB1。

[0109] 在本发明的部分实施例中,第一延迟电路D1及第二延迟电路D2可延迟其输入信号以输出其输出信号。在图3的实施例中,延迟输入信号的功能可通过串接反相器的方式来完成。在图3中,第一延迟电路D1可包括第二反相器INV2及第三反相器INV3。第二反相器INV2具有输入端及输出端,第二反相器INV2的输入端耦接至第一延迟电路D1的输入端。第三反相器INV3具有输入端及输出端,第三反相器INV3的输入端耦接至第二反相器INV2的输出端,而第三反相器INV3的输出端耦接至第一延迟电路D1的输出端。

[0110] 相似地,第二延迟电路D2可包括第四反相器INV4及第五反相器INV5。第四反相器INV4具有输入端及输出端,第四反相器INV4的输入端耦接至第二延迟电路D2的输入端。第五反相器INV5具有输入端及输出端,第五反相器INV5的输入端耦接至第四反相器INV4的输出端,而第五反相器INV5的输出端耦接至第二延迟电路D2的输出端。

[0111] 在本发明的部分实施例中,复数个电荷泵单元可加以组合以产生更高的输出电压。图4是本发明一实施例的电荷泵电路200的示意图。电荷泵电路200包括第一电荷泵单元10及第二电荷泵单元20。

[0112] 第二电荷泵单元20与第一电荷泵单元10的架构相似。第二电荷泵单元20包括第三电容C3、第四电容C4、第三N型金氧半场效晶体管N3、第三P型金氧半场效晶体管P3、第四N型金氧半场效晶体管N4及第四P型金氧半场效晶体管P4。

[0113] 第三电容C3具有第一端及第二端NA2,第三电容C3的第一端可接收第三时钟信号CLKA2。第四电容C4具有第一端及第二端NB2,第四电容C4的第一端可接收第四时钟信号CLKB2。

[0114] 第三N型金氧半场效晶体管N3具有第一端、第二端及控制端。第三N型金氧半场效晶体管N3的第一端耦接至第一P型金氧半场效晶体管P1的第二端,第三N型金氧半场效晶体管N3的第二端耦接至第三电容C3的第二端NA2,而第三N型金氧半场效晶体管N3的控制端耦接至第四电容C4的第二端NB2。第三P型金氧半场效晶体管P3具有第一端、第二端及控制端,第三P型金氧半场效晶体管P3的第一端耦接至第三N型金氧半场效晶体管N3的第二端,而第三P型金氧半场效晶体管P3的控制端耦接至第三N型金氧半场效晶体管N3的控制端。

[0115] 第四N型金氧半场效晶体管N4具有第一端、第二端及控制端,第四N型金氧半场效晶体管N4的第一端耦接至第二P型金氧半场效晶体管P2的第二端,第四N型金氧半场效晶体管N4的第二端耦接至第四电容C4的第二端NB2,而第四N型金氧半场效晶体管N4的控制端耦

接至第三电容C3的第二端NA2。第四P型金氧半场效晶体管P4具有第一端、第二端及控制端，第四P型金氧半场效晶体管P4的第一端耦接至第四N型金氧半场效晶体管N4的第二端，而第四P型金氧半场效晶体管P4的控制端耦接至第四N型金氧半场效晶体管N4的控制端。

[0116] 图5是本发明一实施例的电荷泵电路200的操作时序图。

[0117] 在图5中，第一时钟信号CLKA1、第二时钟信号CLKB1、第三时钟信号CLKA2及第四时钟信号CLKB2会于相异的时点变换电位。

[0118] 在图5的第一时段T1中，第一电容C1的第二端NA1可通过第一N型金氧半场效晶体管N1被充电至第一输入电压VI1，第三电容C3的第二端NA2会经由第三P型金氧半场效晶体管P3输出较高的电压VI1+2VDD，而第二电容C2的第二端NB1则会经由第二P型金氧半场效晶体管P2及第四N型金氧半场效晶体管N4将第四电容C4的第二端NB2充电至VI2+VDD。此外，在图5的第五时段T5中，第二电容C2的第二端NB1可经由第二N型金氧半场效晶体管N2被充电至第二输入电压VI2，第四电容C4的第二端NB2会经由第四P型金氧半场效晶体管P4输出较高的电压VI2+2VDD，而第一电容C1的第二端NA1则会经由第一P型金氧半场效晶体管P1及第三N型金氧半场效晶体管N3将第三电容C3的第二端NA2充电至VI1+VDD。

[0119] 然而，为避免电荷泵电路200产生反向电流，时钟信号CLKA1、CLKB1、CLKA2及CLKB2会在相异的时点变换电位。也就是说，第二时钟信号CLKB1的降缘FEB1会落后第一时钟信号CLKA1的对应升缘REA1并领先第四时钟信号CLKB2的对应升缘REB2。而第四时钟信号CLKB2的对应升缘REB2会领先第三时钟信号CLKA2的对应降缘FEA2。因此，在第一时段T1及第五时段T5之间还可包括第二时段T2、第三时段T3及第四时段T4。

[0120] 在图5中，于第一时钟信号CLKA1的升缘REA1前的第一时段T1中，第一时钟信号CLKA1是低电压GND，第二时钟信号CLKB1是高电压VDD，第三时钟信号CLKA2是高电压VDD，而第四时钟信号CLKB2是低电压GND。在此情况下，第二电容C2的第二端NB1的电压会保持在VI2+VDD，而第三电容C3的第二端NA2的电压则会因为先前的操作而保持在VI1+2VDD。因此第一N型金氧半场效晶体管N1会被导通，而第一P型金氧半场效晶体管P1会被截止。此时，第一电容C1的第二端NA1的电压会保持与第一输入电压VI1相同，使得第二N型金氧半场效晶体管N2被截止，而第二P型金氧半场效晶体管P2被导通。此外，第三N型金氧半场效晶体管N3及第四P型金氧半场效晶体管P4会被截止。第四N型金氧半场效晶体管N4及第三P型金氧半场效晶体管P3会被导通。如此一来，第四电容C4的第二端NB2的电压会与第二电容C2的第二端NB1的电压相同，也就是第二输入电压VI2与高电压VDD的和，VI2+VDD。再者，第三P型金氧半场效晶体管P3输出的电压即是第三电容C3的第二端NA2的电压，也就是VI1+2VDD。

[0121] 在第一时钟信号CLKA1的升缘REA1及第二时钟信号CLKB1的降缘FEB1之间的第二时段T2中，第一时钟信号CLKA1是高电压VDD，第二时钟信号CLKB1是高电压VDD，第三时钟信号CLKA2是高电压VDD，而第四时钟信号CLKB2是低电压GND。第三N型金氧半场效晶体管N3及第四P型金氧半场效晶体管P4仍会被截止。第四N型金氧半场效晶体管N4及第三N型金氧半场效晶体管N3仍被导通。第一电容C1的第二端NA1的电压会被迅速地耦合至VI1+VDD。由于第二电容C2的第二端NB1的电压会保持在约是VI2+VDD，因此第一N型金氧半场效晶体管N1及第二N型金氧半场效晶体管N2都会被导通。此外，第一P型金氧半场效晶体管P1及第二P型金氧半场效晶体管P2都会被截止。因此在第四电容C4及第二电容C2之间不会产生反向电流，而在第一电容C1及第三电容C3之间也不会产生反向电流。虽然第一电容C1可能会经由

第一N型金氧半场效晶体管N1放电,然而其所产生的压降相当小,因此不会对电荷泵电路200产生显著的影响。这是因为第二时段T2相当短暂,且此时第一P型金氧半场效晶体管P1会被截止,因此第一电容C1的第二端NA1的电压也不会直接影响到输出电压。再者,这个压降只会发生在第一电荷泵单元10,在后续的电荷泵单元中,类似的压降则可通过时钟信号来防止。

[0122] 在第二时钟信号CLKA1的降缘FEB1及第四时钟信号CLKB2的升缘REB2之间的第三时段T3中,第一时钟信号CLKA1是高电压VDD,第二时钟信号CLKB1是低电压GND,第三时钟信号CLKA2是高电压VDD,而第四时钟信号CLKB2是低电压GND。因此,第二电容C2的第二端NB1的电压会被耦合至第二输入电压VI2,而第一电容C1的第二端NA1的电压则会保持在VI1+VDD。第一N型金氧半场效晶体管N1会被截止,而第一P型金氧半场效晶体管P1会被导通。在此情况下,第一P型金氧半场效晶体管P1的第二端将第一电容C1的第二端NA1的电压输出,也就是VI1+VDD。此外,虽然根据先前的操作,第四电容的第二端NB2的电压会大于第二电容C2的第二端NB1的电压,然而因为第二P型金氧半场效晶体管P2仍被截止,因此不会有反向电压产生。

[0123] 在第四时钟信号CLKB2的升缘REB2及第三时钟信号CLKA2的降缘FEA2之间的第四时段T4中,第一时钟信号CLKA1是高电压VDD,第二时钟信号CLKB1是低电压GND,第三时钟信号CLKA2是高电压VDD,而第四时钟信号CLKB2是高电压VDD。第四电容C4的第二端NB2的电压会被迅速地耦合至VI2+2VDD。由于第三电容C3的第二端NA2的电压会保持在VI1+2VDD,因此第三N型金氧半场效晶体管N3及第四N型金氧半场效晶体管N4会被导通。第三P型金氧半场效晶体管P3及第四P型金氧半场效晶体管P4会被截止。虽然第三电容C3的第二端NA3可能会经由第一P型金氧半场效晶体管P1及第三N型金氧半场效晶体管N3放电,但因为第三P型金氧半场效晶体管P3会被截止,因此第三电容C3的第二端NA2的电压不会被输出。此外,第三电容C3的第二端NA2的电压在下一个时段中,即第五时段T5中,本来就会被调整至VI1+VDD,所以此时第三电容C3的压降可以忽略。同时,由于第二P型金氧半场效晶体管P2仍被截止,因此在第二电容C2及第四电容C4之间不会产生反向电流。

[0124] 在第三时钟信号CLKA2的降缘FEA2后的第五时段T5中,第一时钟信号CLKA1是高电压VDD,第二时钟信号CLKB1是低电压GND,第三时钟信号CLKA2是低电压GND,而第四时钟信号CLKB2是高电压VDD。此时第三电容C3的第二端NA2的电压会被耦合至约是VI1+VDD,而第四电容C4的第二端NB2的电压会保持在VI2+2VDD。第三N型金氧半场效晶体管N3会被导通,而第三P型金氧半场效晶体管P3会被截止。导通的第三N型金氧半场效晶体管N3和导通的第一P型金氧半场效晶体管P1可以进一步将第三电容C3的第二端NA2的电压维持在第一电容C1的第二端NA1的电压,也就是VI1+VDD。此外,第四P型金氧半场效晶体管P4会被导通,而第四N型金氧半场效晶体管N4会被截止。因此,第四P型金氧半场效晶体管P4的第二端可输出较第二输入电压VI2还要更高的电压,也就是VI2+VDD。

[0125] 在本发明的部分实施例中,时钟信号CLKA1、CLKB1、CLKA2及CLKB2的周期可为10至20毫微秒(ns),而介于各时钟信号的升缘及降缘之间的时段T2、T3及T4则可小于1毫微秒但大于将晶体管导通所需的时间。

[0126] 根据前述的时钟信号CLKA1、CLKB1、CLKA2及CLKB2,电荷泵电路200即可输出较其输入电压更高的电压,并可减少反向电流。因此电荷泵电路200能够避免不必要的电能损

耗。

[0127] 此外,第二电荷泵单元20也可通过第三P型金氧半场效晶体管P3输出高电压。在此情况下,为避免产生反向地流,第二电荷泵单元20可使用与上述相似的时序。也就是说,在图5中,第一时钟信号CLKA1的降缘FEA1会落后第二时钟信号CLKB1的对应升缘REB1并领先第三时钟信号CLKA2的对应升缘REA2。而第三时钟信号CLKA2的对应升缘REA2会领先第四时钟信号CLKB2的对应降缘FEB2。因此,电荷泵电路200可以通过第三P型金氧半场效晶体管P3及第四P型金氧半场效晶体管P4交替地分别输出 $V_{I1}+2V_{DD}$ 及 $V_{I2}+2V_{DD}$ 。

[0128] 在部分实施例中,电荷泵电路200还可包括时钟信号产生器来产生所需的时钟信号。在图5中,第四时钟信号CLKB2可通过将第一时钟信号CLKA1延迟第二时段T2及第三时段T3来产生。也就是说,通过简单的延迟组件将第一时钟信号CLKA1延迟,即可产生第四时钟信号CLKB2。相似地,在本发明的部分实施例中,通过适当地延迟第二时钟信号CLKB1即可产生第三时钟信号CLKA2。然而,若通过简单的延迟组件来产生所有的时钟信号,则可能会造成各个时钟信号的工作周期彼此有所差异,且工作周期的相异程度会随着时钟信号的数量增加而增加。

[0129] 图6是本发明一实施例的时钟信号产生器12及22的示意图。时钟信号产生器12可根据参考时钟信号CLK0产生第一时钟信号CLKA1及第二时钟信号CLKB1,而时钟信号产生器22则可根据第一时钟信号CLKA1及第二时钟信号CLKB1产生第三时钟信号CLKA2及第四时钟信号CLKB2。时钟信号产生器22包括第三与非门G3、第三延迟电路D3、第四与非门G4及第四延迟电路D4。通过时钟信号产生器12及22,即可避免各时钟信号的工作周期产生差异。

[0130] 第三与非门G3具有第一输入端、第二输入端及输出端,第三与非门G3的第一输入端耦接至第一延迟电路D1的输出端。第三延迟电路D3具有输入端及输出端,第三延迟电路D3的输入端耦接至第三与非门G3的输出端,而第三延迟电路D3的输出端可输出第四时钟信号CLKB2。

[0131] 第四与非门G4具有第一输入端、第二输入端及输出端,第四与非门G4的第一输入端耦接至第二延迟电路D2的输出端,第四与非门G4的第二输入端耦接至第三延迟电路D3的输出端。第四延迟电路D4具有输入端及输出端,第四延迟电路D4的输入端耦接至第四与非门G4的输出端,而第四延迟电路D4的输出端耦接至第三与非门G3的第二输入端并可输出第三时钟信号CLKA2。

[0132] 在本发明的部分实施例中,电荷泵电路200可包括更多的电荷泵单元以将电荷泵电路的输出电压抬升至更高的电压。图7是本发明一实施例的电荷泵电路300的示意图。电荷泵电路300可包括第一电荷泵单元10、第二电荷泵单元20及第三电荷泵单元30。

[0133] 第三电荷泵单元30与第一电荷泵单元10的架构相似。第三电荷泵单元30包括第五电容C5、第六电容C6、第五N型金氧半场效晶体管N5、第五P型金氧半场效晶体管P5、第六N型金氧半场效晶体管N6及第六P型金氧半场效晶体管P6。

[0134] 第五电容C5具有第一端及第二端NA3,第五电容C5的第一端可接收第五时钟信号CLKA3。第六电容C6具有第一端及第二端NB3,第六电容C6的第一端可接收第六时钟信号CLKB3。

[0135] 第五N型金氧半场效晶体管N5具有第一端、第二端及控制端。第五N型金氧半场效晶体管N5的第一端耦接至第三P型金氧半场效晶体管P3的第二端,第五N型金氧半场效晶体

管N5的第二端耦接至第五电容C5的第二端NA3,而第五N型金氧半场效晶体管N5的控制端耦接至第六电容C6的第二端NB3。第五P型金氧半场效晶体管P5具有第一端、第二端及控制端,第五P型金氧半场效晶体管P5的第一端耦接至第五N型金氧半场效晶体管N5的第二端,而第五P型金氧半场效晶体管P5的控制端耦接至第五N型金氧半场效晶体管N5的控制端。

[0136] 第六N型金氧半场效晶体管N6具有第一端、第二端及控制端,第六N型金氧半场效晶体管N6的第一端耦接至第四P型金氧半场效晶体管P4的第二端,第六N型金氧半场效晶体管N6的第二端耦接至第六电容C6的第二端NB3,而第六N型金氧半场效晶体管N6的控制端耦接至第五电容C5的第二端NA3。第六P型金氧半场效晶体管P6具有第一端、第二端及控制端,第六P型金氧半场效晶体管P6的第一端耦接至第六N型金氧半场效晶体管N6的第二端,而第六P型金氧半场效晶体管P6的控制端耦接至第六N型金氧半场效晶体管N6的控制端。

[0137] 第三电荷泵单元30与第二电荷泵单元20可根据相同的原理操作。也就是说,第三电荷泵单元30可通过第五N型金氧半场效晶体管N5及第六N型金氧半场效晶体管N6接收第二电荷泵单元20输出的电压(例如 $VI1+2VDD$ 及 $VI2+2VDD$),并可据以输出更高的电压(例如 $VI1+3VDD$ 及 $VI2+3VDD$)。图8是本发明一实施例的电荷泵电路300的操作时序图。

[0138] 在图8中,第一时钟信号CLKA1、第二时钟信号CLKB1、第三时钟信号CLKA2、第四时钟信号CLKB2、第五时钟信号CLKA3及第六时钟信号CLKB3会在相异时点变换电位。

[0139] 为避免电荷泵电路300产生反向电流,第二时钟信号CLKB1的降缘FEB1会落后第一时钟信号CLKA1的对应升缘REA1并领先第四时钟信号CLKB2的对应升缘REB2。第四时钟信号CLKB2的升缘REB2会领先第三时钟信号CLKA2的对应降缘FEA2。此外,第五时钟信号CLKA3的升缘REA3会落后第三时钟信号CLKA2的对应降缘FEA2并领先第六时钟信号CLKB3的对应降缘FEB3。

[0140] 此外,在图8中,第一时钟信号CLKA1的降缘FEA1会落后第二时钟信号CLKB1的对应升缘REB1并领先第三时钟信号CLKA2的对应升缘REA2。第三时钟信号CLKA2的对应升缘REA2会领先第四时钟信号CLKB2的对应降缘FEB2。第六时钟信号CLKB3的升缘REB3会落后第四时钟信号CLKB2的对应降缘FEB2并领先第五时钟信号CLKA3的对应降缘FEA3。

[0141] 如此一来,电荷泵电路300即可交替地分别通过第五P型金氧半场效晶体管P5及第六P型金氧半场效晶体管P6输出电压 $VI1+3VDD$ 及 $VI2+3VDD$ 。此外,根据妥善安排的时钟信号,电荷泵电路300也可减少产生反向电流。

[0142] 在图8中,第四时钟信号CLKB2可通过将第一时钟信号CLKA1延迟第二时段T2及第三时段T3来产生。也就是说,通过简单的延迟组件将第一时钟信号CLKA1延迟,即可产生第四时钟信号CLKB2。相似地,通过适当地延迟第二时钟信号CLKB1即可产生第三时钟信号CLKA2。此外,在本发明的部分实施例中,通过适当地延迟第一时钟信号CLKA1、第二时钟信号CLKB1、第三时钟信号CLKA2及/或第四时钟信号CLKB2也可产生第五时钟信号CLKA3及第六时钟信号CLKB3。然而,若通过简单的延迟组件来产生所有的时钟信号,则可能会造成各个时钟信号的工作周期彼此有所差异,且工作周期的相异程度会随着时钟信号的数量增加而增加。

[0143] 图9是本发明一实施例的时钟信号产生器12、22及32的示意图。时钟信号产生器12可根据参考时钟信号CLK0产生第一时钟信号CLKA1及第二时钟信号CLKB1,时钟信号产生器22可根据第一时钟信号CLKA1及第二时钟信号CLKB1产生第三时钟信号CLKA2及第四时钟信

号CLKB2,而时钟信号产生器32则可根据第三时钟信号CLKA2及第四时钟信号CLKB2产生第五时钟信号CLKA3及第六时钟信号CLKB3。时钟信号产生器32及22具有相似的结构。也就是说,时钟信号产生器32可包括第五与非门G5、第五延迟电路D5、第六与非门G6及第六延迟电路D6。通过时钟信号产生器12、22及32,即可避免各时钟信号的工作周期产生差异。

[0144] 第五与非门G5具有第一输入端、第二输入端及输出端,第五与非门G5的第一输入端耦接至第三延迟电路D3的输出端。第五延迟电路D5具有输入端及输出端,第五延迟电路D5的输入端耦接至第五与非门G5的输出端,而第五延迟电路D5的输出端可输出第五时钟信号CLKA3。

[0145] 第六与非门G6具有第一输入端、第二输入端及输出端,第六与非门G6的第一输入端耦接至第四延迟电路D4的输出端,第六与非门G6的第二输入端耦接至第五延迟电路D5的输出端。第六延迟电路D6具有输入端及输出端,第六延迟电路D6的输入端耦接至第六与非门G6的输出端,而第六延迟电路D6的输出端耦接至第五与非门G5的第二输入端并可输出第六时钟信号CLKB3。

[0146] 通过时钟信号产生器12、22及32,即可根据参考时钟信号CLK0产生第一至第六时钟信号CLKA1至CLKB3。在本发明的部分实施例中,电荷泵电路还可包括更多数量的电荷泵单元以产生所需的高电压。当电荷泵单元的数量增加时,所需的时钟信号即可通过增设对应数量的时钟信号产生器来产生。如此一来,电荷泵电路的设计即变得更加弹性,而能够轻易地符合系统的需要。

[0147] 综上所述,本发明的实施例所提供的电荷泵单元即电荷泵电路能够产生系统所需的高电压,同时还可通过妥善安排的时钟信号减少反向电流的产生。因此能够避免不必要的电能损耗。此外,电荷泵电路的设计也变得更加弹性,而能够轻易地符合系统的需要。

[0148] 以上所述仅为本发明的优选实施例而已,并不用于限制本发明,对于本领域的技术人员来说,本发明可以有各种更改和变化。凡在本发明的精神和原则之内,所作的任何修改、等同替换、改进等,均应包含在本发明的保护范围之内。

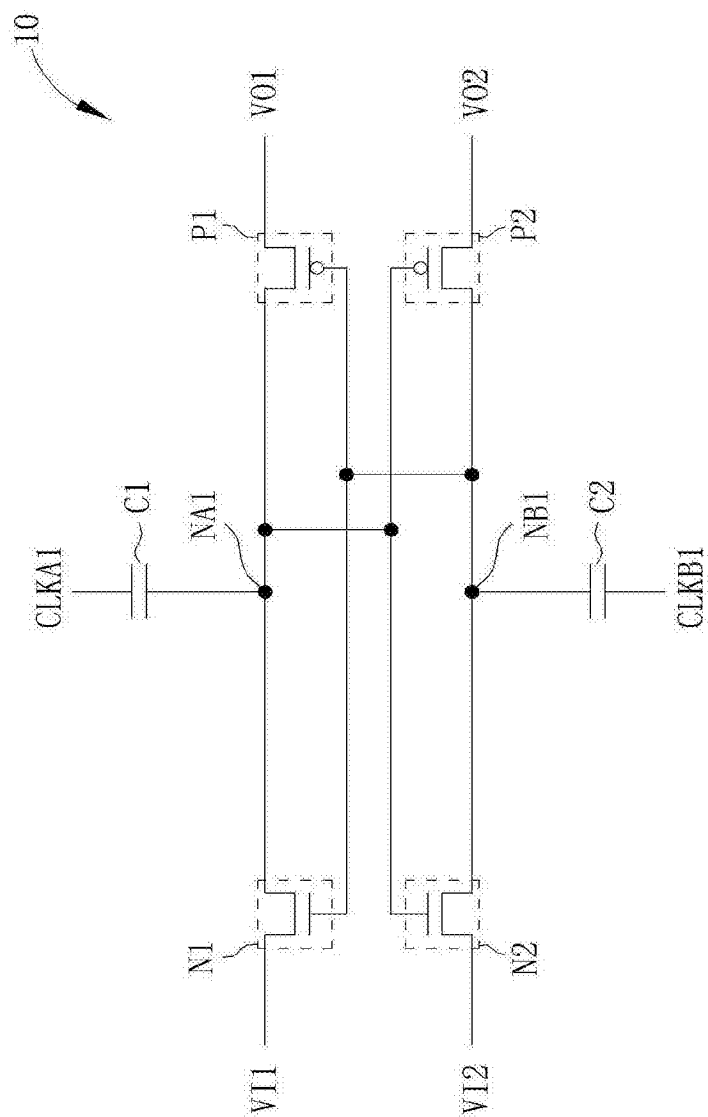


图 1

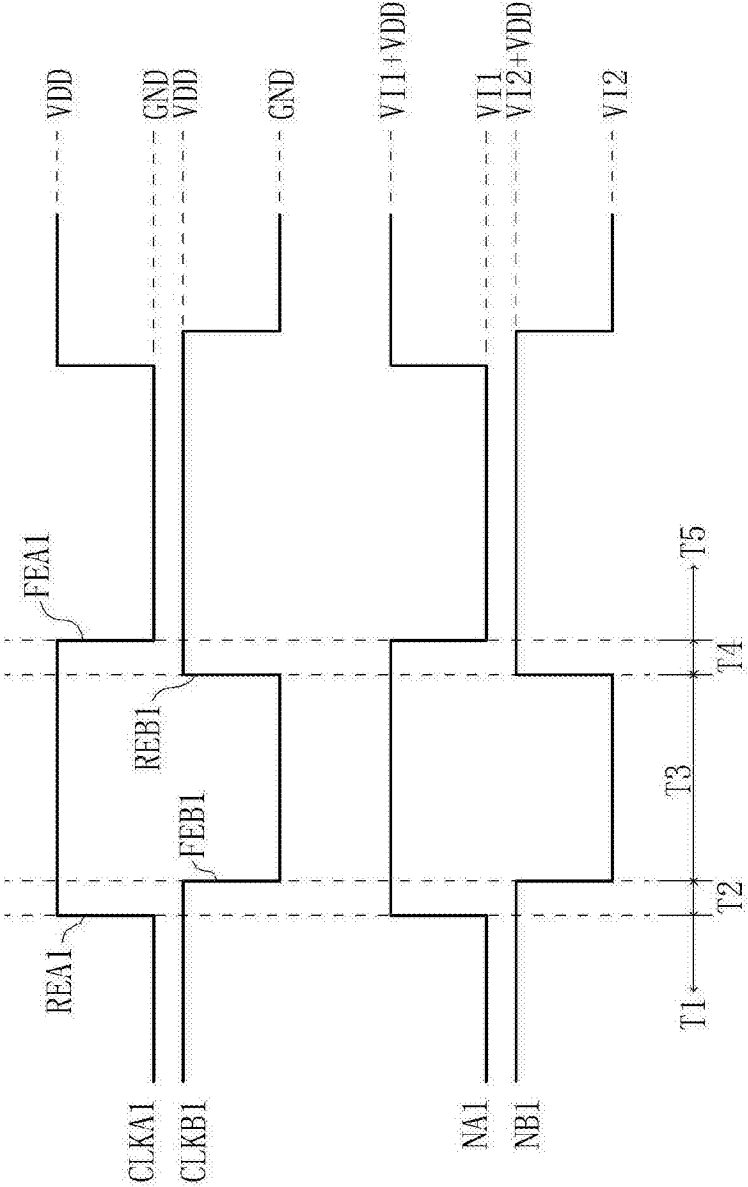


图2

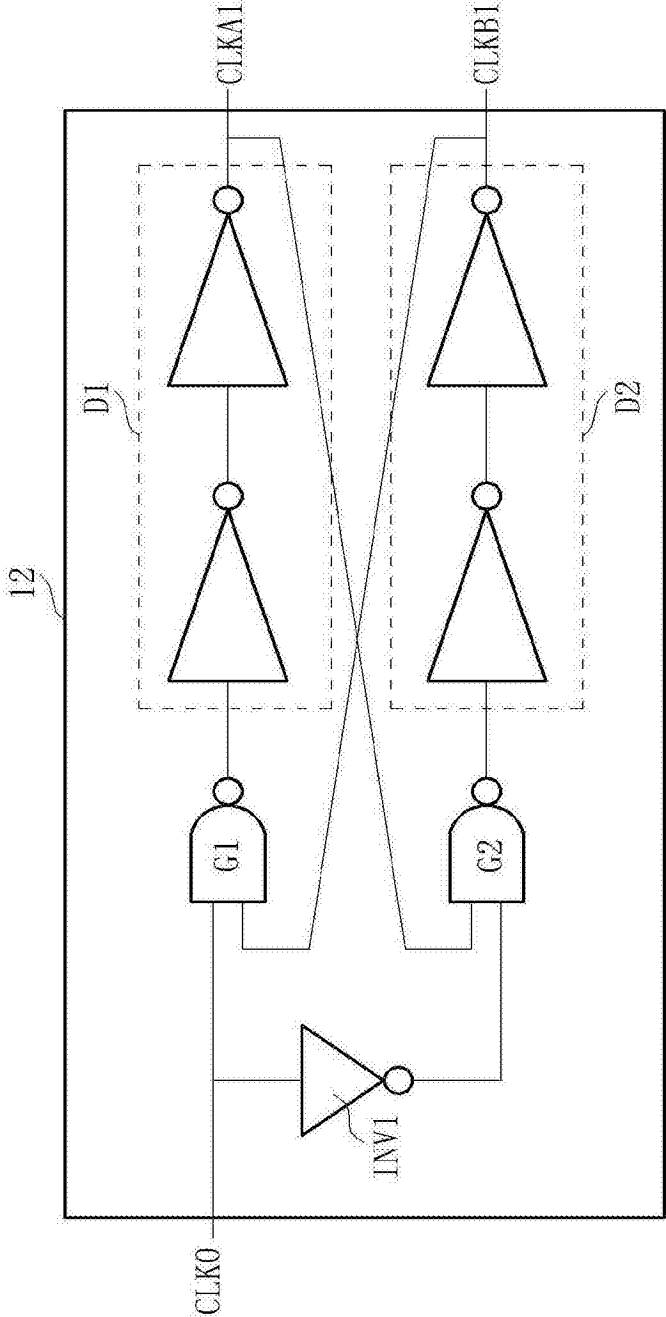


图3

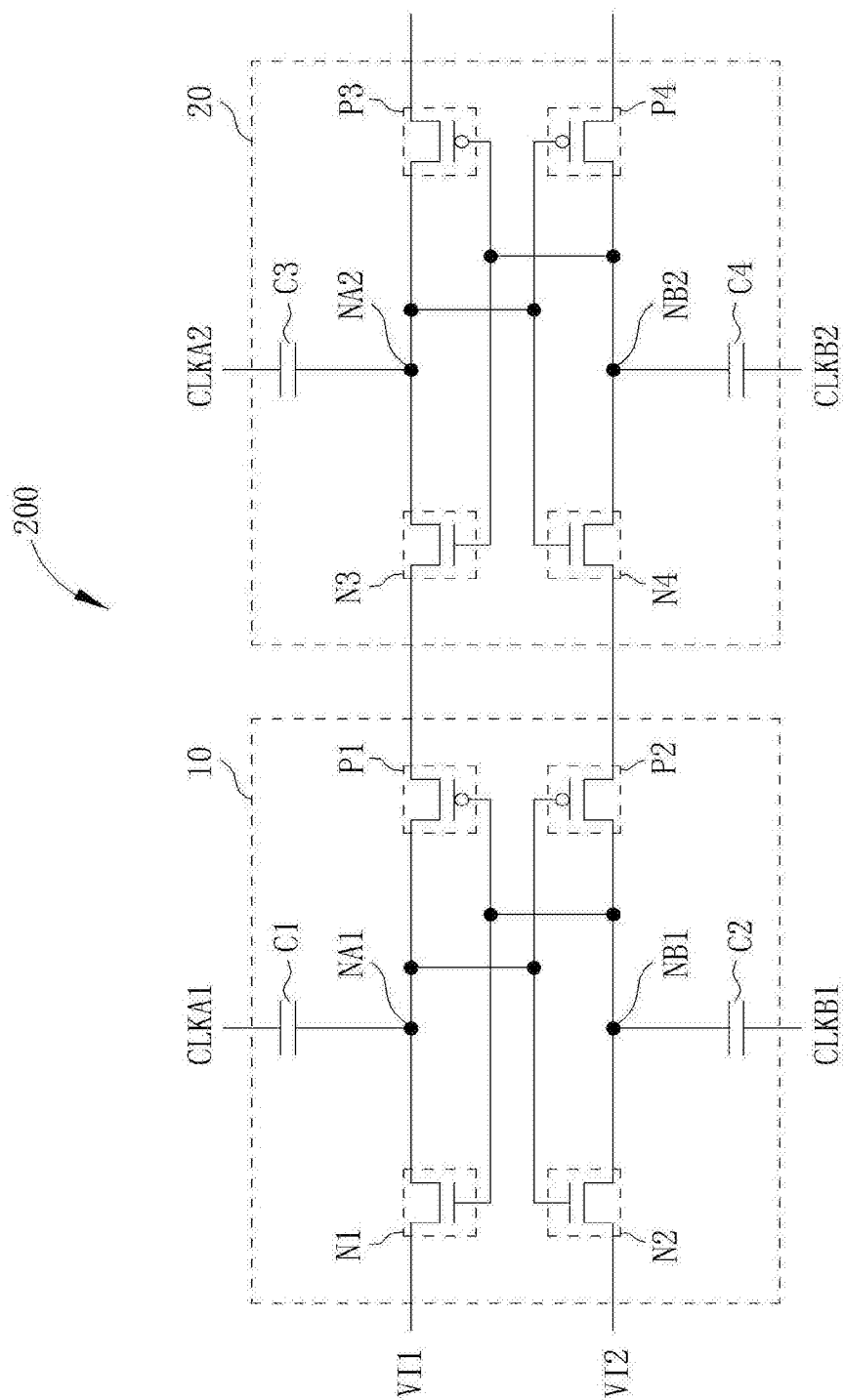


图4

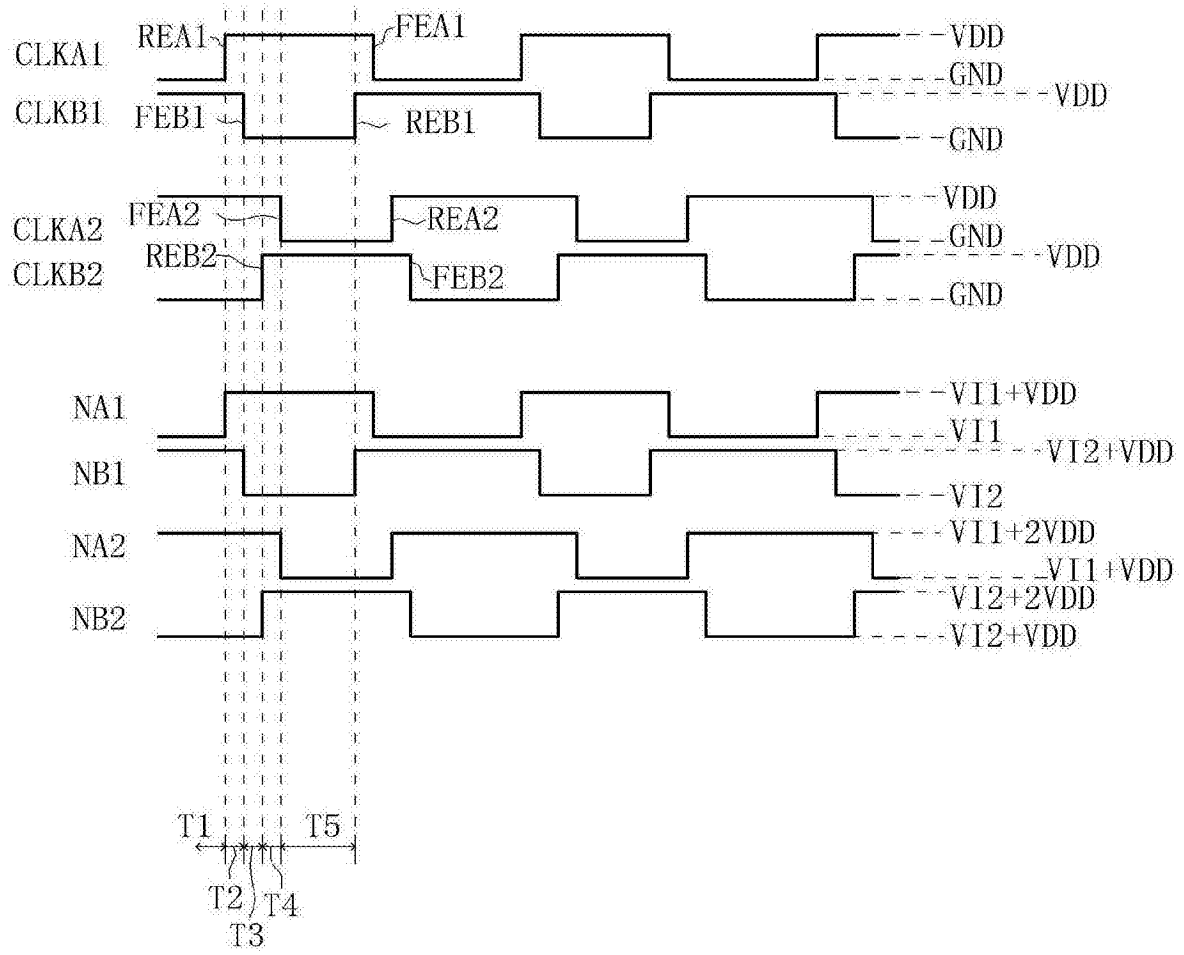


图5

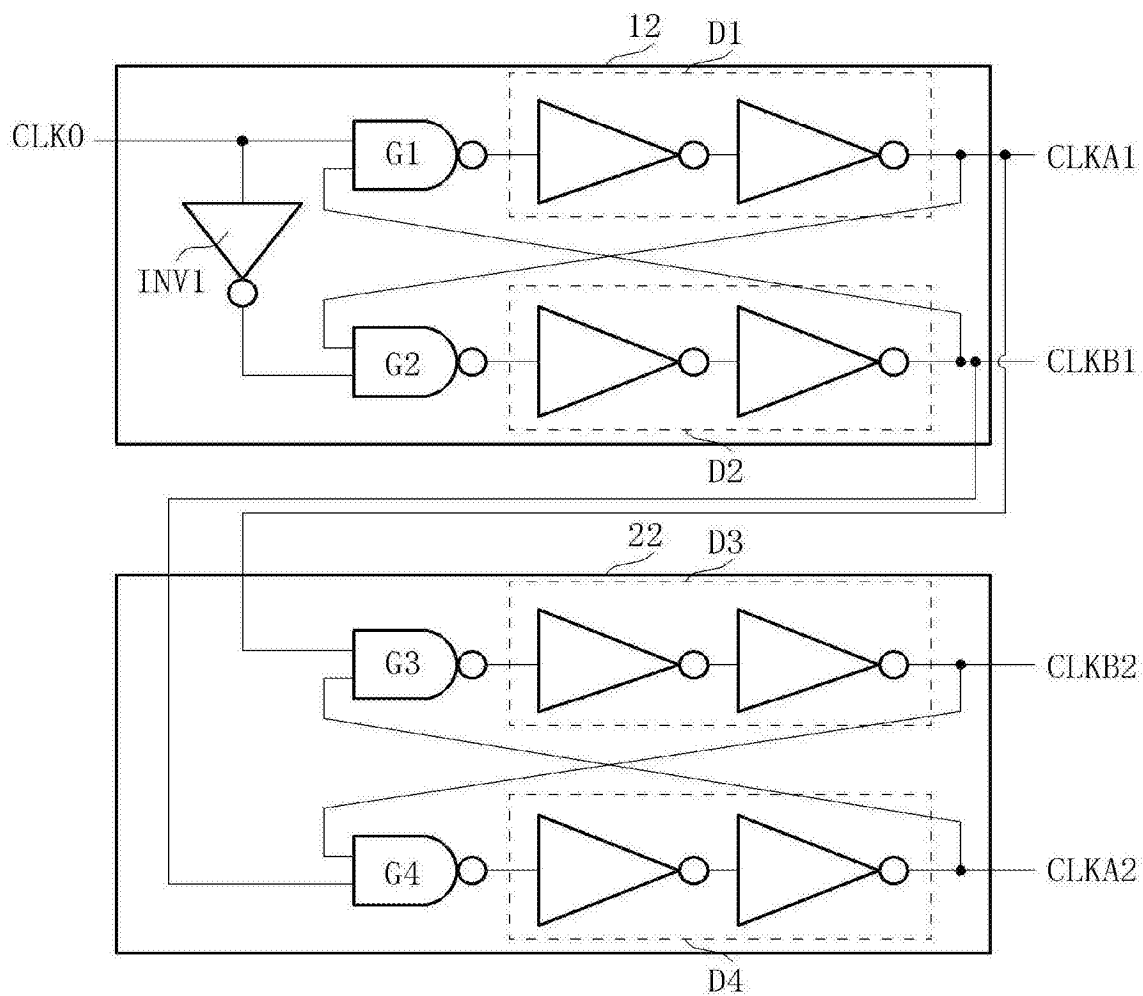


图6

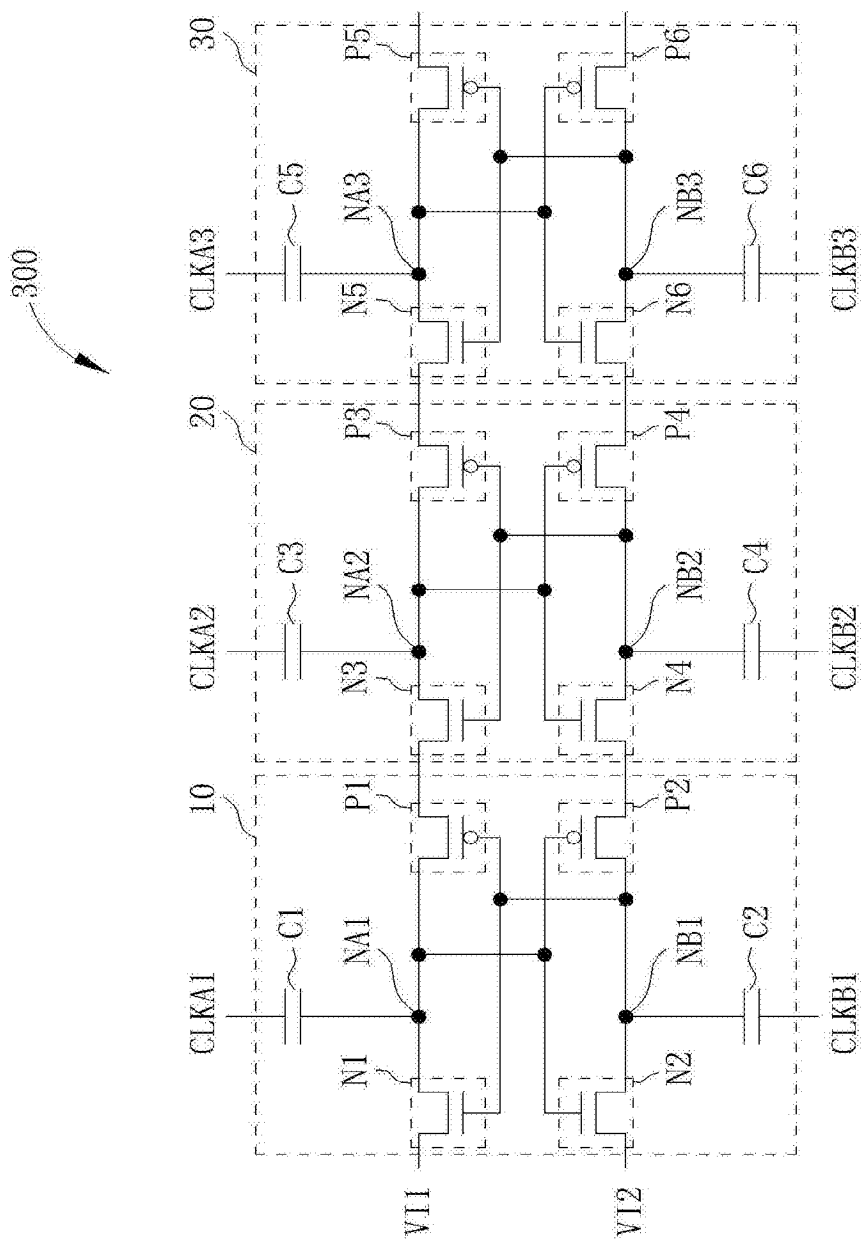


图7

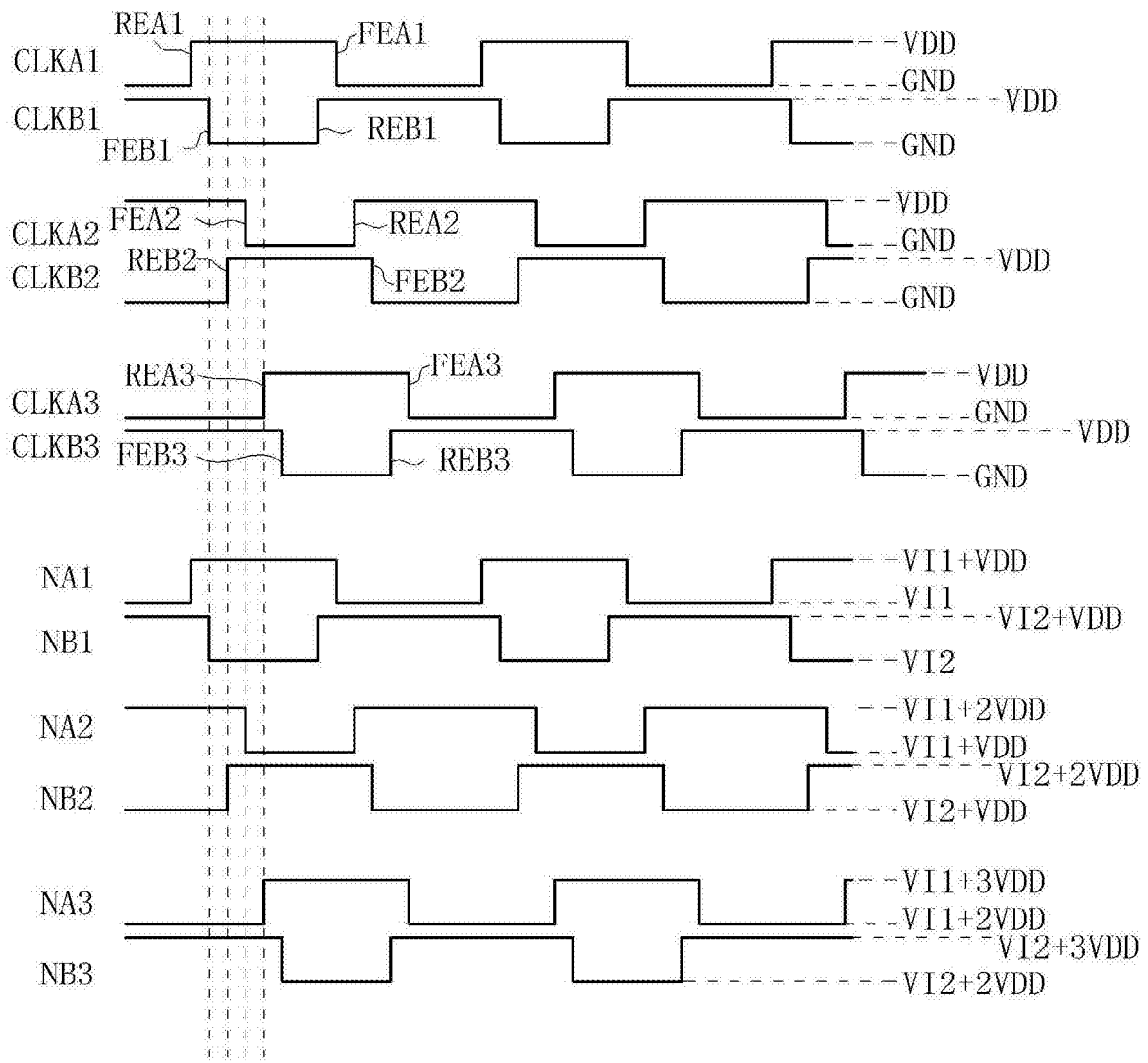


图8

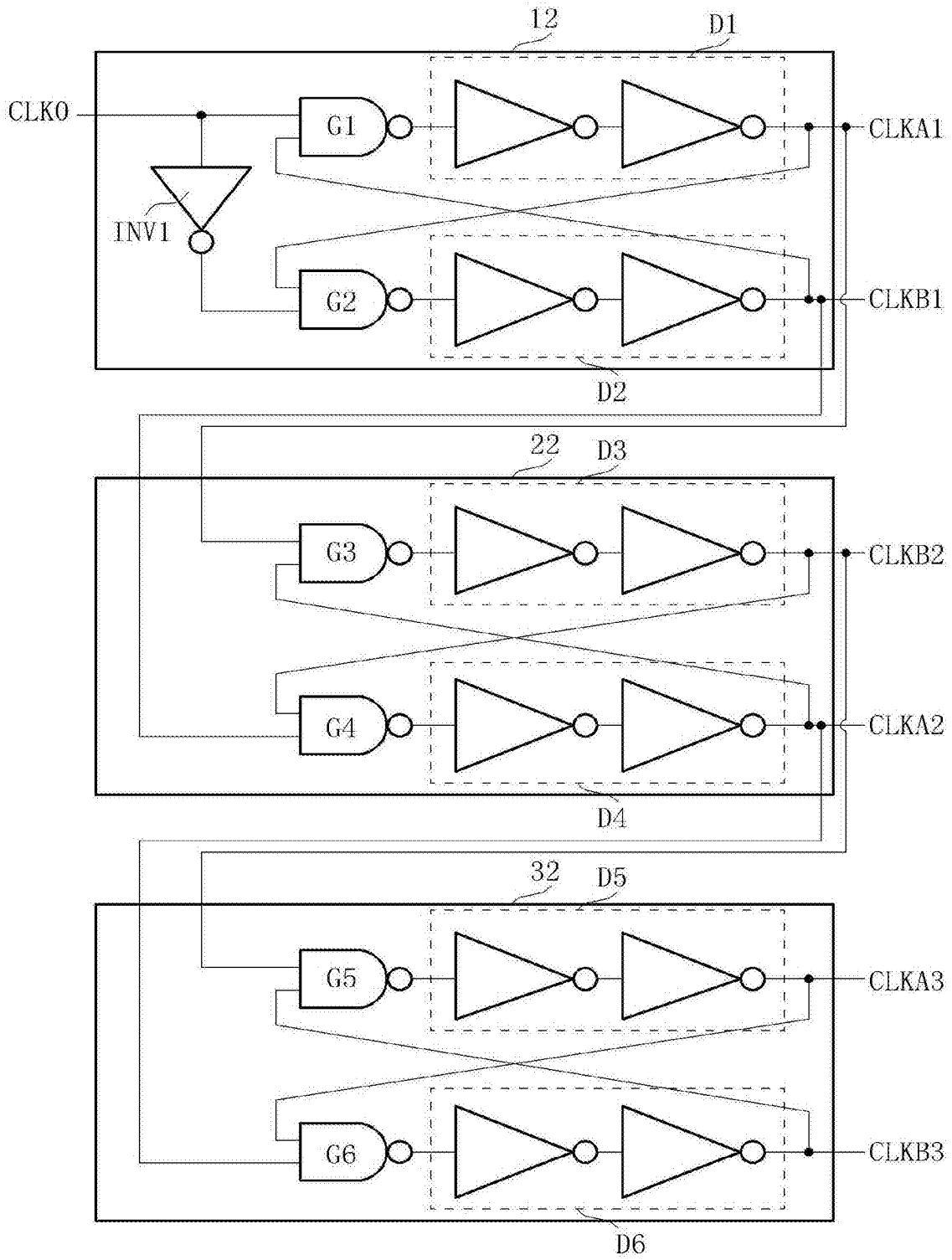


图9