

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2012-175809

(P2012-175809A)

(43) 公開日 平成24年9月10日(2012.9.10)

(51) Int.Cl.
H02M 3/28 (2006.01)

F I
H02M 3/28 Q

テーマコード(参考)
5H730

審査請求 未請求 請求項の数 7 O L (全 13 頁)

(21) 出願番号 特願2011-35474 (P2011-35474)
(22) 出願日 平成23年2月22日 (2011. 2. 22)

(71) 出願人 000002185
ソニー株式会社
東京都港区港南1丁目7番1号
(74) 代理人 100082762
弁理士 杉浦 正知
(74) 代理人 100123973
弁理士 杉浦 拓真
(72) 発明者 福田 貴司
福島県郡山市日和田町高倉字下杉下1番地の1 ソニーエナジー・デバイス株式会社内

最終頁に続く

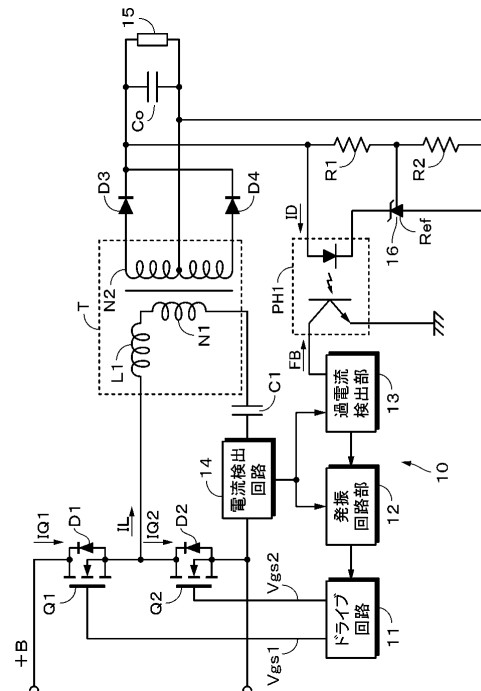
(54) 【発明の名称】 スイッチング電源装置

(57) 【要約】

【課題】 交流電源のOFFを過電流として検出することが防止でき、負荷が急変した時に過電流を速く検出できる。

【解決手段】 負荷15に供給される出力電圧が抵抗R1およびR2によって分圧され、分圧電圧が3端子レギュレータ16に供給され、基準電圧Refと比較される。比較出力に応じてフィードバック電流FBが流れる。共振制御部10は、フィードバック電流FBの大きさに応じて発振周波数を制御し、出力電圧を安定化する。電流検出回路14は、1次側を流れる電流を検出する。1次側に所定値以上の電流が流れると、共振制御部10が異常検出を行い、過電流保護動作がなされる。共振制御部10が共振周波数に連動して過電流検出ポイントを可変させる機能を持つようになされる。したがって、負荷条件に合わせて最適な過電流検出ポイントを設定することができる。

【選択図】 図2



【特許請求の範囲】**【請求項 1】**

入力電圧をスイッチングするスイッチング素子と、
前記スイッチング素子を駆動するスイッチング信号を生成するスイッチング信号生成部と、

前記スイッチング素子の出力側に設けられ、出力電圧を発生する整流回路と、
前記出力電圧に対応するフィードバック信号を前記スイッチング信号生成部に対して供給し、前記出力電圧を安定化する信号路と、

前記スイッチング素子の出力電流の値を検出し、検出された値がしきい値を超える場合に、過電流保護動作を行う過電流検出部とを備え、

負荷が重くなると、前記フィードバック信号に応じて前記しきい値を可変するスイッチング電源装置。

10

【請求項 2】

前記スイッチング素子は、直列接続され、前記スイッチング信号によって交互に ON される第 1 のスイッチング素子および第 2 のスイッチング素子からなり、

前記第 1 および第 2 のスイッチング素子の出力電流が供給されるトランスが設けられ、

前記トランスの 1 次側に共振回路が接続され、前記トランスの 2 次側に前記整流回路が接続され、

前記第 1 および第 2 のスイッチング素子に対する前記スイッチング信号の周波数が前記フィードバック信号によって制御されることによって前記出力電圧が安定化され、

前記トランスの 1 次側を流れる電流が前記しきい値と比較され、前記しきい値が前記フィードバック信号に応じて制御される請求項 1 に記載のスイッチング電源装置。

20

【請求項 3】

前記スイッチング信号の周波数を制御する制御電流が前記フィードバック信号に対応するフィードバック電流によって可変され、

前記過電流検出部の前記しきい値が前記フィードバック電流によって可変される電流によって生成される請求項 2 に記載のスイッチング電源装置。

【請求項 4】

前記フィードバック電流によって可変される電流によってコンデンサが充電され、前記コンデンサの電圧が前記しきい値としてコンパレータの一方の入力端子に供給され、

前記コンパレータの他方の入力端子に前記スイッチング素子の出力電流の値が入力され、

前記コンパレータから過電流検出信号が出力される請求項 2 および 3 の何れかに記載のスイッチング電源装置。

30

【請求項 5】

前記入力電圧は、交流電源を整流することによって生成され、前記交流電源が断たれた場合に前記入力電圧が徐々に低下し、

前記交流電源が断たれてから前記出力電圧が予め設定された時間、保持される請求項 1 および 2 の何れかに記載のスイッチング電源装置。

【請求項 6】

PFC 制御方式のスイッチング電源装置によって、前記交流電源を整流することによって前記入力電圧を生成する請求項 1、2 および 5 の何れかに記載のスイッチング電源装置。

40

【請求項 7】

前記フィードバック信号を前記スイッチング信号生成部に対して供給する信号路中に、入力側と出力側とを絶縁する絶縁部が挿入される請求項 1、2、5 および 6 の何れかに記載のスイッチング電源装置。

【発明の詳細な説明】**【技術分野】****【0001】**

50

本開示は、安定した直流電圧を出力するスイッチング電源装置に関し、例えば電流共振型スイッチング電源装置に関する。

【背景技術】

【0002】

スイッチング電源装置として、電流共振型スイッチング電源装置が知られている。電流共振型スイッチング電源装置は、容易に高電力変換効率を得られると共に、スイッチング動作波形が正弦波状となることで低ノイズが実現される。さらに、比較的少数の部品点数により構成することができるというメリットも有している。

【0003】

電流共振型スイッチング電源装置は、2個のスイッチング素子を直列接続したスイッチング回路を有する。2個のスイッチング素子が交互にON/OFFする。例えば特許文献1にかかるスイッチング電源装置が記載されている。

【0004】

電流共振型スイッチング電源装置においては、1次側電流が過大となってスイッチング素子に損傷が加わることを防止するために、過電流に対する保護回路が設けられている。特許文献2には、電流共振型ではなく、PWM制御で且つキャリア周波数 f_c を可変とした構成において、キャリア周波数 f_c の値に依存して最大電流が増減する問題を解決することが記載されている。すなわち、キャリア周波数 f_c に基づいて過電流検出ポイントを設定する構成とされている。

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特開2005-51918号公報

【特許文献2】特開2004-112893号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

電源回路において、交流電源の瞬停（極めて短時間の停電）等が発生した場合、スイッチング電源装置に対する入力電圧（+Bと表記する）が徐々に低下する。交流電源を整流するための電源装置が入力側に設けられている場合、平滑用コンデンサによって、電圧+Bが直ぐに低下しない。さらに、電源によっては、交流電源がOFFされても出力電圧がある程度の時間例えば数msec保持されることが求められている。この時間は、出力保持時間と称される。

【0007】

入力電圧+Bが低下すると、過負荷の状態と同様の動作をスイッチング電源装置が行う。すなわち、入力電圧+Bの低下を補うように、共振回路を流れる電流が大きくなり、過電流検出が行われる易くなる。過電流検出の状態が所定時間継続すると、電源が停止するようになされる。したがって、入力電圧+Bが低下した場合には、過電流検出が働き、所望の出力保持時間を確保できない問題が生じる。特許文献2に記載の方法を採用しても、かかる問題を解決できない。

【0008】

解決する一つの方法は、電圧+Bの低下時に過大電流が流れることを考慮して、出力保持時間内に過電流を検出しないように、十分なマージンを持たせて過電流検出ポイントを設定することである。他の方法は、前段の整流回路の平滑コンデンサの容量を大きくして電圧+Bの低下をなるべく防止することである。

【0009】

しかしながら、過電流検出ポイントを遠く設定すると、2次側がショートするような急激なインピーダンス変化が発生した場合、過電流検出がなされるまでの時間が長くなり、スイッチング素子にダメージが与えられ、最悪の場合、スイッチング素子の破壊が生じる。そのため、スイッチング素子、共振トランス等の回路素子の耐量を大きくすることが必

10

20

30

40

50

要となる。さらに、平滑コンデンサの容量を大きくすると、コストの上昇、回路素子の大型化を招く問題がある。

【0010】

さらに、交流電源または電圧 + B をモニタリングし、電圧 + B が低下してきた時に、過電流検出ポイントをより遠くに変更する方法が考えられる。この方法は、モニタリングのための回路を追加する必要があり、待機電力の増大を招く問題がある。

【0011】

したがって、本開示の目的は、負荷条件に合わせて最適な過電流検出ポイントを設定することができるスイッチング電源装置を提供することにある。

【課題を解決するための手段】

10

【0012】

上述した課題を解決するために、本開示は、入力電圧をスイッチングするスイッチング素子と、

スイッチング素子を駆動するスイッチング信号を生成するスイッチング信号生成部と、
スイッチング素子の出力側に設けられ、出力電圧を発生する整流回路と、

出力電圧に対応するフィードバック信号をスイッチング信号生成部に対して供給し、出力電圧を安定化する信号路と、

スイッチング素子の出力電流の値を検出し、検出された値がしきい値を超える場合に、過電流保護動作を行う過電流検出部とを備え、

負荷が重くなると、フィードバック信号に応じてしきい値を可変するスイッチング電源装置である。

20

本開示は、具体的には、スイッチング素子は、直列接続され、スイッチング信号によって交互にONされる第1のスイッチング素子および第2のスイッチング素子からなり、

第1および第2のスイッチング素子の出力電流が供給されるトランスが設けられ、

トランスの1次側に共振回路が接続され、トランスの2次側に整流回路が接続され、

第1および第2のスイッチング素子に対するスイッチング信号の周波数がフィードバック信号によって制御されることによって出力電圧が安定化され、

トランスの1次側を流れる電流がしきい値と比較され、しきい値がフィードバック信号に応じて制御されるスイッチング電源装置である。

【発明の効果】

30

【0013】

実施の形態によれば、交流電源がOFFされたことを過電流と検出することが防止され、出力保持時間を確保することができる。さらに、負荷条件に合わせて最適な過電流検出ポイントを設定することによって、負荷が急変した時に過電流を速く検出し、回路素子の破壊を回避することができる。

【図面の簡単な説明】

【0014】

【図1】本開示を適用できるスイッチング電源装置の入力側の電源装置のブロック図である。

【図2】電流共振型のスイッチング電源装置のブロック図である。

40

【図3】スイッチング電源装置の共振回路の動作説明のための波形図である。

【図4】スイッチング電源装置の共振回路の動作説明のための波形図である。

【図5】一実施の形態の説明に用いる接続図である。

【図6】本開示の処理の流れを示すフローチャートである。

【図7】一実施の形態の説明に用いる略線図である。

【図8】一実施の形態の説明に用いる略線図である。

【発明を実施するための形態】

【0015】

以下、実施の形態について説明する。なお、説明は、以下の順序で行う。

< 1 . P F C 制御方式の電源回路 >

50

- < 2 . 電流共振型スイッチング電源装置 >
- < 3 . 従来のスイッチング電源装置の問題 >
- < 4 . 本開示のスイッチング電源装置 >
- < 5 . 過電流検出ポイントCSの設定 >
- < 6 . 変形例 >

なお、以下に説明する実施の形態は、好適な具体例であり、技術的に好ましい種々の限定が付されているが、本開示の範囲は、以下の説明において、特に本開示を限定する旨の記載がない限り、これらの実施の形態に限定されないものとする。

【0016】

- < 1 . PFC制御方式の電源回路 >

一実施の形態では、電源装置がPFC制御方式の電源回路の出力を電流共振型スイッチング電源装置に供給する構成となされている。図1がPFC制御方式の電源回路の構成を示し、図2が電流共振型スイッチング電源装置の構成を示す。

【0017】

図1に示すように、ブリッジ整流回路BDは、交流電源（商用電源）Vacの交流電圧を整流して全波整流電圧を平滑コンデンサCi1に供給する。平滑コンデンサCi1の両端に入力（直流）電圧Vinが出力される。ブリッジ整流回路BDの一方の出力端子（非接地側）がチョークコイルL0の一端に接続され、チョークコイルL0の他端がダイオードD1を介して一方の出力端子に接続される。チョークコイルL0の他端とダイオードD1の接続点と、他方の出力端子との間にスイッチング素子としてのFET（Field Effect Transistor；電界効果トランジスタ）Q0のドレインが接続される。FETQ0は、例えばNチャンネル形FETである。FETQ0のソースが接地される。

【0018】

FETQ0のゲートに対してPFC制御回路1により形成されたドライブパルスOUTが供給される。FETQ0のドレインがダイオードD1を順方向に介してコンデンサCi2の一端に接続される。コンデンサCi2の他端が接地される。コンデンサCi2の両端に出力電圧+Bが発生する。出力電圧+Bがスイッチング電源装置に対して供給される。

【0019】

昇圧形コンバータが構成され、入力電圧Vinより高い出力電圧+Bが形成される。FETQ0は、ドライブパルスOUTの論理値がローレベル（以下、Lと表記する）期間でOFFし、その論理値がハイレベル（以下、Hと表記する）期間でONする。

【0020】

FETQ1がONする期間では、チョークコイルL0およびFETQ0を介して電流が流れる。次に、FETQ0がOFFすると、チョークコイルL0、ダイオードD1およびコンデンサCi2を介して電流が流れる。

【0021】

連続モードのPFC制御回路1は、固定周波数の発振器を有し、固定周波数のドライブパルスOUTを生成する。ドライブパルスOUTがFETQ0のゲートに供給される。電流のピーク値は、FETQ0のON期間の長さを入力電圧Vinとに比例した値となり、チョークコイルL0のインダクタンス成分に反比例した値となる。連続モードでは、ON期間の長さが発振器の出力周波数で決まる固定の値とされている。

【0022】

連続モードでは、固定周波数のドライブパルスOUTでFETQ0がスイッチング動作を行うので、チョークコイルL0を流れる電流がゼロにならない。負荷が重くなった場合に、電流波形のピーク値は、変化しないで、平均値（直流成分）が増大する。

【0023】

- < 2 . 電流共振型スイッチング電源装置 >

PFC制御方式の電源回路からの出力電圧+Bが図2に示すスイッチング電源装置の入力端子に供給される。なお、PFC制御方式の電源回路を設けることは、必ずしも必要でない。他の方式の整流回路によって、交流電源を直流電圧に変換するようにしても良い。

10

20

30

40

50

【0024】

電流共振型コンバータにおけるスイッチング駆動では、2個のスイッチング素子が交互にON/OFFすると共に、両者がOFF期間となるデッドバンドを形成するようにしている。デッドバンドは、2個のスイッチング素子の同時ONを回避するために設けられているものである。

【0025】

図2の構成では、スイッチング素子としてのFETQ1、Q2を有する電流共振型コンバータの一例を示す。電流共振型コンバータでは、FETQ2に対してのみ1次側直列共振コンデンサ(以下、共振コンデンサと適宜称する。)C1を並列接続した形態を採る。なお、この図に示す電源装置は、他励式によりスイッチング素子を駆動する構成を採っている。

10

【0026】

FETQ1に対しては、ボディダイオードD1が接続され、FETQ2に対しては、ボディダイオードD2が接続される。FETQ2に対して並列に、トランスTの1次巻線N1とトランスTのリーケージインダクタンス成分L1と共振コンデンサC1とからなる直列共振回路が接続される。

【0027】

FETQ1、FETQ2を他励式によりスイッチング駆動するために、ドライブ回路11、発振回路部12および過電流検出部13からなる共振制御部10が設けられる。発振回路部12は、所定の周波数の信号を発生し、ドライブ回路11に供給する。ドライブ回路11は、FETQ1、FETQ2をスイッチング駆動するためのドライブ信号Vgs1、Vgs2を生成する。ドライブ信号Vgs1、Vgs2は、互いに逆相のパルス信号であり、FETQ1、FETQ2が交互にON/OFFする。

20

【0028】

トランスTは、FETQ1、FETQ2のスイッチング出力を伝送するために設けられ、さらに、リーケージインダクタンスによるL成分によって、共振動作が行なわれる。トランスTの1次巻線N1の一端部は、FETQ1、FETQ2の接続点と接続され、他端部は、共振コンデンサC1および電流検出回路14の直列接続を介して、直流入力電圧の接地側と接続される。

【0029】

リーケージインダクタンス成分L1と共振コンデンサC1との直列接続により1次側直列共振回路が構成される。FETQ1、FETQ2のスイッチング出力は、1次側直列共振回路に供給され、電流共振型コンバータが形成されることになる。

30

【0030】

トランスTの2次巻線N2のセンタータップが2次側接地電位とされる。整流ダイオードD3、D4、および平滑コンデンサCoによって両波整流回路が構成される。両波整流回路によっては、2次巻線N2に励起された交番電圧が整流され、平滑コンデンサCoの両端電圧として、出力直流電圧が生成される。出力電圧が負荷15に供給される。

【0031】

出力電圧が抵抗R1およびR2によって分圧され、分圧電圧がシャントレギュレータ16に供給され、基準電圧Refと比較される。比較出力に応じてホトカプラPH1の発光ダイオード側に電流IDが流れる。ホトカプラPH1のホトトランジスタ側には、電流IDに比例するフィードバック電流FBが流れる。発振回路部12からIDに比例するフィードバック電流FBが引かれる。

40

【0032】

共振制御部10は、フィードバック電流FBの大きさに応じて発振周波数を制御し、発振周波数によって出力電圧を制御する。例えば周波数が低下すると、出力電圧が上昇し、周波数が上昇すると、出力電圧が低下するようになされる。すなわち、出力電圧のレベルが低下したときには、周波数を低くするように制御する。これにより、2次側へのエネルギー伝送量が増加して出力電圧が上昇する。出力電圧のレベルが上昇したときには、周波

50

数を高くするように制御して、これにより2次側へのエネルギー伝送量を減少させて、出力電圧を低下させるようにしている。

【0033】

電流検出回路14は、1次側を流れる電流を検出する。1次側に所定値以上の電流が流れると、共振制御部10が異常検出を行い、過電流による素子の破壊が防止されるようになされている。さらに、電流検出回路14の出力によってスイッチングのタイミングがモニタリングされるようになされている。

【0034】

<3. 従来スイッチング電源装置の問題>

図3および図4は、上述したスイッチング電源装置の共振回路の各部の波形の一例を示している。ドライブ信号 V_{gs1} がHの期間で、FETQ1がONし、FETQ1のドレイン・ソース間を電流 I_{Q1} が流れる。ドライブ信号 V_{gs2} がHの期間で、FETQ2がONし、リーケージインダクタンス成分L1および共振コンデンサC1の共振によりFETQ2のドレイン・ソース間を電流 I_{Q2} が流れる。電流 I_{Q1} および I_{Q2} を合成した電流 I_L が1次側(共振回路)電流となる。ドライブ信号 V_{gs1} および V_{gs2} のONデューティは、約50%である。図3は、電流 I_L が過電流検出ポイントCSに到達していない場合の波形である。

10

【0035】

図4に示す波形の例は、電流 I_L が過電流検出ポイント $CS+$ および $CS-$ に達する場合を示す。過電流検出ポイント $CS+$ および $CS-$ は、適正に設定されている。若し、過電流検出ポイントが近すぎる(低すぎる)値に設定されると、一定以上の電力の取り出しができないおそれがある。一方、過電流検出ポイントが遠すぎる(高すぎる)値に設定されると、より大きな電力が取り出されるので、周波数が低くなる。この場合、回路素子に定格以上の電流が流れ、回路素子の破壊のおそれが生じる。

20

【0036】

上述した共振制御部10の制御は、従来スイッチング電源装置の制御である。この場合、入力電圧+Bが低下した場合に問題が生じる。例えばAC電源 V_{ac} をOFFしたり、瞬停が生じたりすると、PFC制御方式の電源回路(図1)のPFC制御回路1の動作が停止し、電圧+Bが低下する。電源回路には、コンデンサ C_{i1} および C_{i2} が設けられており、これらのコンデンサに蓄えられている電荷によって、出力電圧+Bがある程度

30

【0037】

しかしながら、電圧+Bが低下していくと、所定の出力電力を発生するために、共振回路が過負荷時と同様の動作を行うので、過電流を検出しやすい状態となる。一例として、PFC制御回路1が停止し、電圧+Bが定常動作時の1/2まで低下した状態を想定する。この条件で、出力電力を一定に保つためには、1次側に定常動作時の2倍近い電流を流す必要がある。そのような大電流は、過電流として検出される可能性が高い。

【0038】

通常、電圧+Bの低下時に過大電流が流れる可能性を考慮して、出力保持時間内に過電流を検出しないように、十分なマージンを持たせて過電流検出ポイントCSを設定することがなされる。さらに、コンデンサ C_{i1} および C_{i2} の容量を大きくして電圧+Bの低下をなるべく防止するようにしている。しかしながら、過電流検出ポイントCSを遠くに設定すると、2次側がショートするような急激なインピーダンス変化が発生した場合、過電流検出がなされるまでの時間が長くなり、スイッチング素子にダメージが与えられ、最悪の場合、スイッチング素子の破壊が生じる。そのため、スイッチング素子、共振トランス等の回路素子の耐量を大きくすることが必要となる。さらに、コンデンサ C_{i1} および C_{i2} の容量を大きくすると、コストの上昇、回路素子の大型化を招く問題がある。

40

【0039】

<4. 本開示のスイッチング電源装置>

本開示の一実施の形態は、電圧+Bの検出回路、或いは交流電源のOFF検出回路を必

50

要としないで、上述した従来のスイッチング電源装置の問題を解決するものである。本開示の一実施の形態では、電流共振型スイッチング電源装置において、共振制御部 10 が共振周波数（スイッチング周波数）に連動して過電流検出ポイントを可変させる機能を持つようになされる。したがって、負荷条件に合わせて最適な過電流検出ポイントを設定することができる。

【0040】

具体的には、過電流検出ポイントをフィードバック電流 $F B$ に応じて可変させることによって、共振周波数に連動した過電流検出が可能となる。本開示は、交流電源が $O F F$ されたことを過電流と検出することを防止することができ、出力保持時間を確保することができる。さらに、負荷条件に合わせて最適な過電流検出ポイントを設定することによって、負荷が急変した時に過電流を速く検出し、回路素子の破壊を回避することができる。

10

【0041】

一実施の形態は、本開示を上述したスイッチング電源装置に対して適用した例である。上述した電流共振型スイッチング電源装置は、電圧 B が低下すると、見かけ上は負荷が重くなり、発振周波数が下がる制御がなされる。このことを利用し、共振制御部 10 に共振回路の発振周波数に連動して過電流検出ポイントを可変させる機能を持たせる。共振制御部 10 は、フィードバック電流 $F B$ によって発振周波数を制御しているので、電流 $F B$ の大きさに応じて過電流検出ポイントを変化させれば、連動を実現することが可能である。

【0042】

図 5 は、共振制御部 10 の過電流検出部 13 の一例を示す。過電流検出部 13 は、発振回路部 12 の発振周波数の制御と過電流の検出との両方の機能を有する。発振回路部 12 と定電圧 $V r e f$ の印加端子との間に接続されたライン 21 を流れる電流 $I a$ によって発振回路部 12 の発振周波数が規定される。発振回路部 12 から引かれる電流 $I a$ が大きいほど発振周波数が高くなる。フィードバック電流 $F B$ の大きさに比例した電流 $I a$ が発振回路部 12 から引かれることによって発振周波数が変化する。

20

【0043】

ライン 21 と接地間に、ホットカプラ $P H 1$ のホットランジスタが挿入される。ホットカプラ $P H 1$ のホットランジスタには、出力電圧に応じたフィードバック電流 $F B$ が流れる。カレントミラー回路 22 が設けられ、カレントミラー回路 22 の出力側に電流 $F B$ に対応する電流 $I f$ が流れる。ライン 21 と接地間に、定電流源 23、抵抗 $R 3$ およびコンデンサ $C 2$ の直列回路が挿入され、コンデンサ $C 2$ がカレントミラー回路 22 の出力側と並列に接続されている。

30

【0044】

電流検出回路 14 からの検出電圧がコンパレータ 24 に一方の入力 A として供給される。コンパレータ 24 の他方の入力 B として、抵抗 $R 3$ およびコンデンサ $C 2$ の接続点の電圧が供給される。コンパレータ 24 は、 $A > B$ の場合に、 H の出力を発生し、 $A = B$ の場合に、 L の出力を発生する。抵抗 $R 3$ およびコンデンサ $C 2$ の接続点に発生するコンデンサ $C 2$ に蓄えられた電圧が過電流検出ポイント $C S$ に対応している。したがって、コンパレータ 24 が H の出力を発生する $A > B$ の関係は、スイッチング電源装置の 1 次側の電流が過電流検出ポイント $C S$ を超えており、過電流状態であることを意味している。コンパレータ 24 の出力 H によって、発振回路部 12 の発振動作が停止されたり、ドライブ回路からドライブ信号の供給が断たれたりする過電流保護動作がなされる。

40

【0045】

定電流源 23 による電流を $I r$ と表記し、コンデンサ $C 2$ を流れる電流を $I c$ と表記すると、下記の関係が成立する。

$$I c = I r - I f$$

【0046】

負荷によってフィードバック電流 $F B$ （電流 $I f$ ）が変化するので、負荷によって電流 $I c$ を変化させることができ、過電流検出ポイント $C S$ を可変することができる。電流 $I f$ は、コンデンサ $C 2$ の放電電流となる。図 6 のフローチャートを参照して過電流検出が

50

イントCSの可変動作について説明する。

【0047】

ステップS1においては、定電圧Vrefが抵抗R3とコンデンサC2が分圧されており、コンデンサC2の電圧がコンパレータ24に対して入力される。負荷が軽くなると、ステップS2で示すように、フィードバック電流FBが大きくなり、共振制御部10は、共振周波数を上昇させる。ステップS3に示すように、電流FBが大きいため、コンデンサC2を放電させる電流Ifが大きくなり、電流Icが小さくなる。したがって、コンデンサC2の電圧が低下する。コンデンサC2の電圧の低下は、過電流検出ポイントCSを低下させること（近くすること）を意味する。

【0048】

負荷が重くなると、ステップS4で示すように、フィードバック電流FBが小さくなり、共振制御部10は、共振周波数を下げる。ステップS5に示すように、電流FBが小さいため、コンデンサC2を放電させる電流Ifが小さくなり、電流Icが大きくなる。したがって、コンデンサC2の電圧が上昇する。コンデンサC2の電圧の上昇は、過電流検出ポイントCSを上昇させること（遠くすること）を意味する。

【0049】

そして、ステップS6において、コンパレータ24が電流検出回路14からの検出電圧とコンデンサC2の電圧とを比較する。電流検出回路14からの電圧がコンデンサC2の電圧よりも大きい場合、ステップS7で示すように、コンパレータ24の出力がLからHとなって過電流が検出される。この過電流検出信号によって、発振回路部12の動作が停止し、電源装置の動作が停止される。電流検出回路14からの電圧がコンデンサC2の電圧よりも小さい場合、ステップS8で示すように、コンパレータ24の出力がLのままなので、動作が継続される。

【0050】

<5. 過電流検出ポイントCSの設定>

図7は、過電流検出ポイントCSの設定を概略的に説明する。横軸が発振周波数、縦軸が電流値とされている。過負荷領域、通常動作領域、軽負荷領域とが示されている。負荷電流は、傾斜した線31で示すように、負荷が重くなるほど大きな値となる。負荷が重いと、発振周波数が低くされる。

【0051】

従来のスイッチング電源装置は、線OCP1で示すように、負荷条件と無関係に、部品定格を上回ることがないように（部品が損傷しないように）、一定の過電流検出ポイントによって過電流を検出する。これに対して、本開示では、線OCP2で示すように、発振周波数によって過電流検出ポイントを変化させる。すなわち、通常動作領域、軽負荷領域では、過電流検出ポイントが線OCP1に比して低くなる。負荷が徐々に重くなり、負荷電流が過負荷領域まで達すると、過電流が検出される。このときの検出ポイントは、OCP1およびOCP2との間で同じとなる。

【0052】

さらに、線OCP2で示す設定は、定常動作領域では、線OCP1で示す設定よりも低い設定になっているが、発振周波数の低下とともに過電流検出ポイントが高くなるので、過負荷時の過電流を検出するポイントは線OCP1で示す設定と同等である。さらに、交流電源がOFFされ、電圧+Bが下がって発振周波数が低くなれば、その発振周波数に連動して過電流検出ポイントを高くするので、過電流を誤検出することなく保持時間を確保することができる。

【0053】

このように、本開示では、定常動作領域での過電流検出ポイントが低く設定されているので、定常状態から負荷が急変して過電流が流れた場合でも、従来の設定よりも速く異常を検出でき、回路に流れる電流を抑えることができる。すなわち、負荷急変で定常状態から過電流状態になったときの過電流検出を速くできる。過電流検出時に回路に流れる電流を抑えられるので、回路素子の耐量を下げることができる。さらに、共振トランスやスイ

10

20

30

40

50

ッチング素子等についても余分にマージンを取る必要がなくなる。

【 0 0 5 4 】

例えば、過電流検出の設定が 1 0 A で、F E T が負荷急変時の破壊を防ぐために、1 5 A の定格品を使用していたとする。ここで、1 2 A 定格の F E T を使用するために過電流検出の設定を 8 A に変更した場合、F E T の定格を下げることもできても、出力保持時間の問題が生じる。過電流検出のポイントが手前に来ると、交流電源が O F F になったときの出力保持時間が短くなってしまう。出力保持時間を維持するためには、コンデンサの容量を 1 0 0 μ F から 1 2 0 μ F に変更するなどの対策が必要となる。

【 0 0 5 5 】

一方、本開示のように、共振周波数に応じて過電流検出ポイントを可変させれば、過電流検出の設定が 1 0 A の状態でも、1 2 A の定格の F E T を使用できる。さらに、コンデンサの容量を 1 2 0 μ F に変更する必要もなくなる。

【 0 0 5 6 】

本開示は、共振回路の発振周波数と連動して過電流検出ポイントを可変させているので、P F C 電圧の検出回路や、交流電源の O F F の検出回路がなくても、電圧 + B の低下時の保持時間を満足できる。さらに、検出回路を必要としないので、回路構成を簡素化でき、小型化に有利となり、待機電力等のロスも下げることができる。

【 0 0 5 7 】

図 8 は、通常動作から負荷が急変した時の過電流検出について、O C P 1 および O C P 2 で示す設定の差異を示す。図 8 A に示すように、負荷電流の急変を O C P 1 の設定により検出した場合、異常を検出してから回路を停止させるまでに大きな電流が流れる。そのために、回路素子の定格に余裕を持たせる必要がある。

【 0 0 5 8 】

一方、負荷電流の急変を O C P 2 の設定により検出した場合、図 8 B に示すように、O C P 1 の設定により異常を検出した場合と比較してより速く異常を検出することができる。異常検出から回路が停止するまでに流れる電流も小さくなるので、部品定格を下げることもできる。負荷がゆっくり変化したときの検出ポイントは、O C P 1 の設定と同じである。

【 0 0 5 9 】

< 6 . 変形例 >

以上、本開示の実施形態について具体的に説明したが、上述の各実施形態に限定されるものではなく、本開示の技術的思想に基づく各種の変形が可能である。例えばスイッチング

素子としては、F E T に限らず、他の素子例えば絶縁ゲートバイポーラトランジスタ (I G B T : Insulated Gate Bipolar Transistor) を使用しても良い。

【 符号の説明 】

【 0 0 6 0 】

- Q 0、Q 1、Q 2 . . . F E T
- B D . . . ブリッジ整流回路
- L 0 . . . チョークコイル
- 1 . . . P F C 制御回路
- C 1 . . . 共振コンデンサ
- L 1 . . . リーケージインダクタンス
- 1 0 . . . 共振制御部
- 1 2 . . . 発振回路部
- 1 3 . . . 過電流検出部
- 1 4 . . . 電流検出回路
- 1 5 . . . 負荷
- 2 2 . . . カレントミラー回路
- 2 4 . . . コンパレータ

10

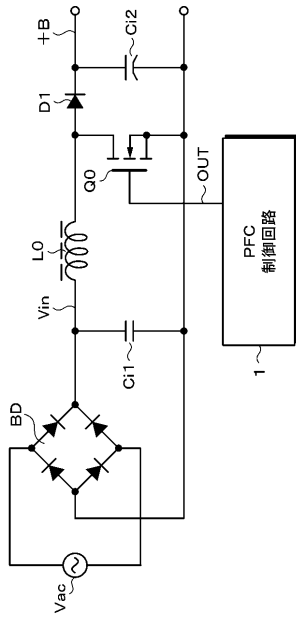
20

30

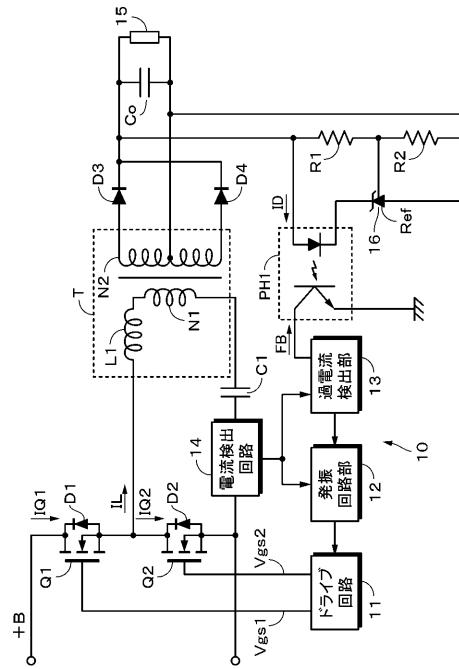
40

50

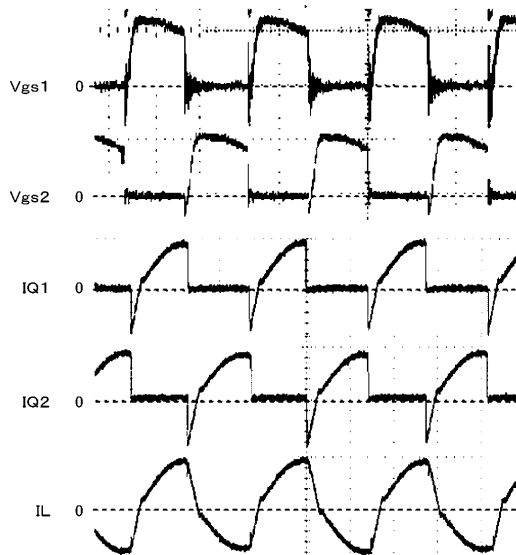
【図 1】



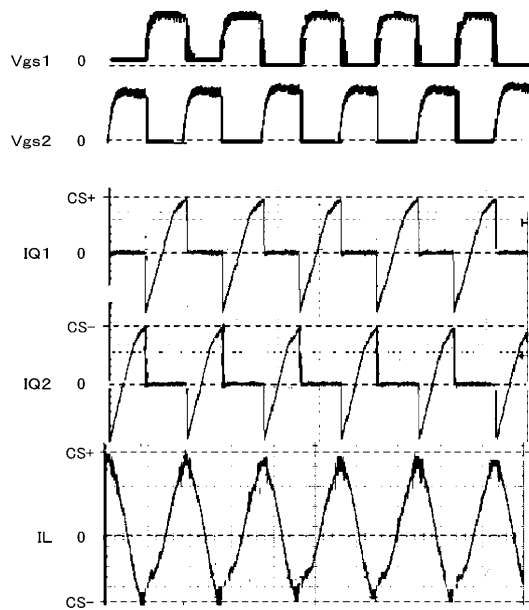
【図 2】



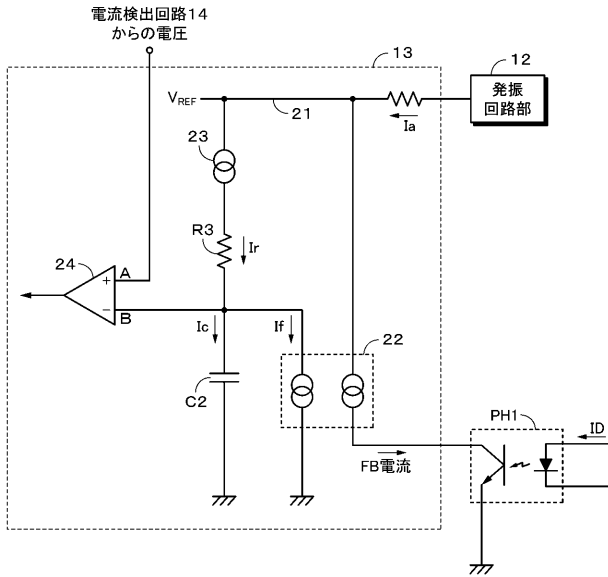
【図 3】



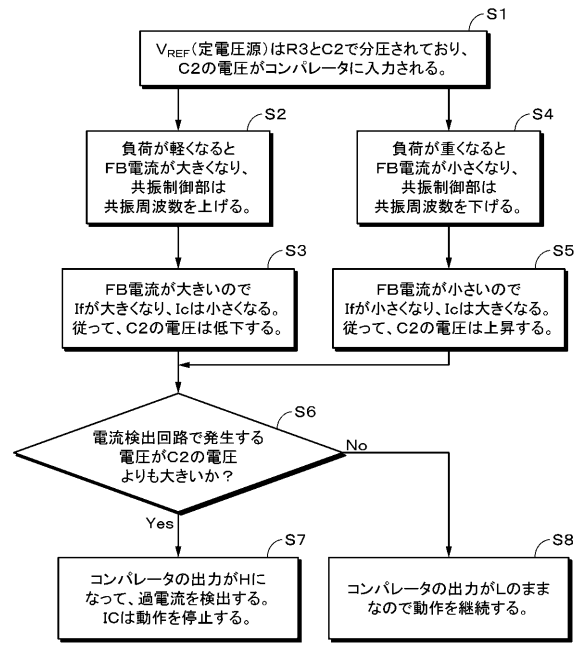
【図 4】



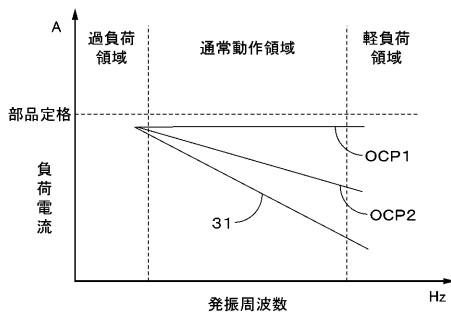
【 図 5 】



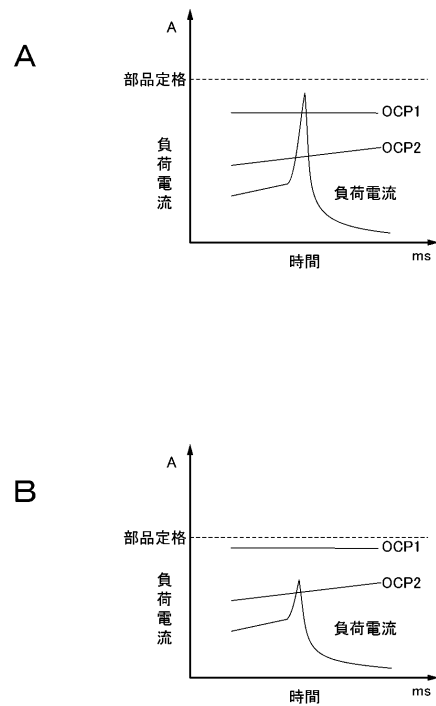
【 図 6 】



【 図 7 】



【 図 8 】



フロントページの続き

Fターム(参考) 5H730 AA04 AA14 AA18 AA20 BB14 BB24 BB44 BB62 CC04 DD03
DD04 DD16 EE02 EE03 EE07 EE59 FD01 FD31 FF19 FG07
FG25 XX03 XX15 XX24 XX35 XX43