

【公報種別】特許法第17条の2の規定による補正の掲載
 【部門区分】第6部門第4区分
 【発行日】平成19年5月17日(2007.5.17)

【公開番号】特開2001-195884(P2001-195884A)

【公開日】平成13年7月19日(2001.7.19)

【出願番号】特願2000-125945(P2000-125945)

【国際特許分類】

G 1 1 C	11/409	(2006.01)
G 0 6 F	1/12	(2006.01)
G 1 1 C	11/407	(2006.01)

【F I】

G 1 1 C	11/34	3 5 4 P
G 0 6 F	1/04	3 4 0 D
G 1 1 C	11/34	3 5 4 C
G 1 1 C	11/34	3 6 2 S

【手続補正書】

【提出日】平成19年3月28日(2007.3.28)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】請求項18

【補正方法】変更

【補正の内容】

【請求項18】 前記データ出力回路は、クロック信号に同期して前記複数の出力データを出力し、

前記クロック信号に応じてカウント動作をするカウンタ回路と、

前記カウンタ回路のカウント値に応じてリセット信号を発生するリセット発生回路と、

前記リセット信号が活性化されると出力を前記所定の論理レベルに対応する値にリセットし、前記リセット信号が非活性化されると前記内部回路から出力される前記出力データを受けて保持するラッチ回路とを含む、請求項17に記載の半導体装置。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0046

【補正方法】変更

【補正の内容】

【0046】

請求項18に記載の半導体装置は、請求項17に記載の半導体装置の構成に加えて、データ出力回路は、クロック信号に同期して複数の出力データを出力し、クロック信号に応じてカウント動作をするカウンタ回路と、カウンタ回路のカウント値に応じてリセット信号を発生するリセット発生回路と、リセット信号が活性化されると出力を所定の論理レベルに対応する値にリセットし、リセット信号が非活性化されると内部回路から出力される出力データを受けて保持するラッチ回路とを含む。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0111

【補正方法】変更

【補正の内容】

【0111】

ただし、SSOによってデータとストローブ信号に生じる遅延時間は、データの極性に

よって双方にほぼ一律に生じると考えられる。そこで、L レベルからH レベルに立上がるデータ信号 D Q 1 ~ D Q n - 1 に対しては、確定するデータに対応して L レベルから H レベルに立上がるエッジが入力されるストローブ信号 D Q S を使用すれば、データの確定した時刻 t_2 とストローブ信号の取込エッジの時刻 t_3 との時間差は S S O が発生しても固定遅延時間 T f d にほぼ保たれる。

【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】0 1 1 4

【補正方法】変更

【補正の内容】

【0 1 1 4】

図 1 3 では、スキュート D と固定遅延時間 T f d とがちょうど同じ時間となっているので、時刻 t_2 において、ストローブ信号 / D Q S が H レベルから L レベルに立下がっている。このストローブ信号 / D Q S の立下りエッジでデータ信号 D Q n を取込めば、セットアップ時間は T s 1 となり、ホールド時間は T h 1 となる。

【手続補正 5】

【補正対象書類名】明細書

【補正対象項目名】0 1 5 1

【補正方法】変更

【補正の内容】

【0 1 5 1】

この信号 S 5 はラッチ回路 2 3 6 によってラッチされた信号である。ラッチ回路 2 3 6 は時刻 t_2 において、ストローブ信号 Z D Q S 2 に従い、つまり H レベルから L レベルに立下がるストローブ信号 S T R B 2 に応じて信号 S 1 を取込み H データを保持している。したがって、セレクタ 2 1 8 は H データを出力し、応じて内部データ信号 I D n a は L レベルから H レベルに変化する。

【手続補正 6】

【補正対象書類名】明細書

【補正対象項目名】0 1 5 2

【補正方法】変更

【補正の内容】

【0 1 5 2】

次に、時刻 t_3 におけるデータ信号 D Q n の取込みについて説明する。時刻 t_2 に入力されたデータ信号 D Q n が H レベルであったことが、内部データ信号 I D n a を参照することによってわかる。この場合、次にデータ信号を内部に取込む時刻 t_3 でストローブ信号として使用されるべき信号は、H レベルから L レベルに立下がるストローブ信号である。したがって、図 2 1 に示した選択信号発生回路 2 2 8 はパルス信号 S 1 F によって選択信号 S E L 1 F を活性化する。応じて図 1 9 に示したセレクタ 2 2 0 は信号 S 3 をラッチ回路 2 2 4 に伝達する。信号 S 3 は時刻 t_3 においてラッチ回路 2 3 2 によりストローブ信号 Z D Q S 1 に従い、つまり H レベルから L レベルに立下がるストローブ信号 S T R B 1 に応じて取込まれた信号であるため、スキュートによってマージンが減少することはない。

【手続補正 7】

【補正対象書類名】明細書

【補正対象項目名】0 1 7 6

【補正方法】変更

【補正の内容】

【0 1 7 6】

図 2 8 は、図 1 5 に示したラッチ回路 2 2 4 の構成を示す回路図である。

図 2 8 を参照して、ラッチ回路 2 2 4 は、パルス信号 P R E R S T を受けて反転するイ

ンバータ492と、信号S7とインバータ492の出力を受けるNAND回路494とNAND回路494の出力を受けて信号S7に帰還するインバータ496と、NAND回路494の出力を受けて反転し内部データ信号IDnbを出力するインバータ498とを含む。