



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2011-0003612
(43) 공개일자 2011년01월13일

(51) Int. Cl.

H01L 21/336 (2006.01) H01L 29/78 (2006.01)

B82B 3/00 (2006.01)

(21) 출원번호 10-2009-0060940

(22) 출원일자 2009년07월06일

심사청구일자 2009년07월06일

(71) 출원인

고려대학교 산학협력단

서울 성북구 안암동5가 1

(72) 발명자

홍병학

서울 성북구 안암동5가 고려대학교 공학관 452

황성우

서울특별시 강남구 대치동 511 한보미도맨션
105-1407

(뒷면에 계속)

(74) 대리인

고윤호, 이철희

전체 청구항 수 : 총 10 항

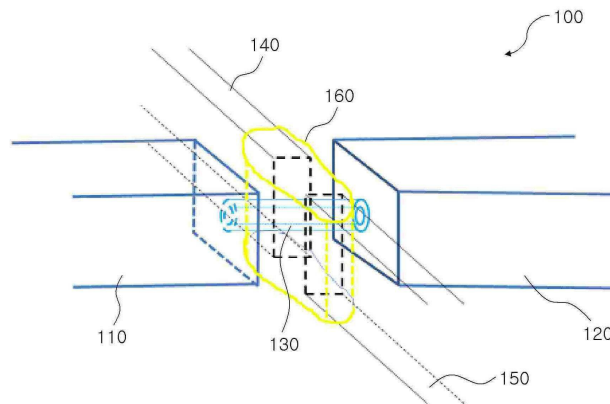
(54) 상향식 게이트 올 어라운드 소자 및 그 제조방법

(57) 요약

본 발명은 게이트 올 어라운드 소자 및 그 제조방법에 관한 것으로, 보다 상세하게는 소스와 드레인 사이에 나노 와이어 채널이 서스펜디드 구조로 형성되어 있고 게이트 전극이 상기 나노와이어 채널을 감싸고 있는 형태의 상향식 게이트 올 어라운드 소자 및 그 제조방법에 관한 것이다.

본 발명에 따른 상향식 게이트 올 어라운드 소자는 동작전류와 꺼짐 전류 사이의 비를 크게 할 수 있으므로 작은 동작 전압으로 소자를 제어할 수 있고 소모 전력을 감소시킬 수 있다는 장점이 있다.

대표도 - 도1



(72) 발명자

강명길

서울특별시 성북구 성북동 178-31 삼보 월드빌 가
동 401호

김희태

충청남도 서산시 대산읍 운산리 4구 214번지

특허청구의 범위

청구항 1

반도체 기판 상에 형성된 두 개의 금속전극;

상기 두 개의 금속전극 사이에 형성된 나노와이어 채널;

상기 나노와이어 채널의 측면에 형성된 게이트 전극; 및

상기 나노와이어 채널 및 상기 게이트 전극을 감싸는 전기도금물질;을 구비하는 것을 특징으로 하는 상향식 게이트 올 어라운드 소자.

청구항 2

제1항에 있어서, 상기 금속전극은

탄소나노튜브 또는 갈륨 아세나이드로 이루어진 것을 특징으로 하는 상향식 게이트 올 어라운드 소자.

청구항 3

제1항에 있어서, 상기 두 개의 금속전극 사이의 간격은

20nm 내지 300nm인 것을 특징으로 하는 상향식 게이트 올 어라운드 소자.

청구항 4

제3항에 있어서, 상기 나노와이어 채널은

상기 두 개의 금속전극 사이에 다리처럼 걸쳐있는 서스펜디드(suspended) 구조로 형성된 것을 특징으로 하는 상향식 게이트 올 어라운드 소자.

청구항 5

제4항에 있어서, 상기 나노와이어 채널은

실리콘(Si) 재료의 나노와이어를 사용하여 형성된 것을 특징으로 하는 상향식 게이트 올 어라운드 소자.

청구항 6

제4항에 있어서, 상기 게이트 전극은

상기 나노와이어 채널이 형성된 방향과 직교한 방향으로 형성된 것을 특징으로 하는 상향식 게이트 올 어라운드 소자.

청구항 7

제6항에 있어서, 상기 게이트 전극은

상기 나노와이어 채널의 양쪽 측면에 더블 게이트 형태로 형성된 것을 특징으로 하는 상향식 게이트 올 어라운드 소자.

청구항 8

반도체 기판 상에 두 개의 금속전극을 형성하는 금속전극 형성단계;

상기 금속전극 위에 나노와이어 용액을 도포하는 나노와이어 용액 도포단계;

교류신호를 인가하여 상기 금속전극 사이에 나노와이어 채널을 형성하는 나노와이어 채널 형성단계;

상기 나노와이어 채널이 형성된 부분에 게이트 전극을 형성하는 게이트 전극 형성단계; 및

전기도금법을 이용하여 상기 게이트 전극이 상기 나노와이어 채널을 둘러싸도록 하는 전기도금단계;를 구비하는 것을 특징으로 하는 상향식 게이트 올 어라운드 소자의 제조방법.

청구항 9

제8항에 있어서, 상기 금속전극 형성단계는

광식각 방법(photo lithography)에 의해 이루어지는 것을 특징으로 하는 상향식 게이트 올 어라운드 소자의 제조방법.

청구항 10

제9항에 있어서, 상기 게이트 전극 형성단계는

상기 나노와이어 채널이 형성된 방향과 직교한 방향으로 상기 게이트 전극을 형성하는 것을 특징으로 하는 상향식 게이트 올 어라운드 소자의 제조방법.

명세서

발명의 상세한 설명

기술 분야

[0001] 본 발명은 게이트 올 어라운드 소자 및 그 제조방법에 관한 것으로써, 보다 상세하게는 소스와 드레인 사이에 나노와이어 채널이 서스펜디드 구조로 형성되어 있고 게이트 전극이 상기 나노와이어 채널을 감싸고 있는 형태의 상향식 게이트 올어라운드 소자 및 그 제조방법에 관한 것이다.

배경 기술

[0002] 반도체소자의 응용분야가 확장됨에 따라, 고집적 또는 고속의 반도체 소자의 수요가 증가하고 있으며, 이처럼 반도체 소자의 집적도가 증가함에 따라, 디자인 룰이 작아지고 있고, 이로 인해 전계 효과 트랜지스터(FET)의 채널 길이와 폭도 감소되었다.

[0003] 채널 폭의 감소는 소오스/드레인 영역의 전위가 채널영역에 영향을 미치는 단 채널 효과(short channel effect)를 야기 시키며, 얇은 트렌치 소자 분리막을 사용하는 트랜지스터에서 이와 같은 협소한 채널은 문턱전압을 감소시킨다. 이러한 단 채널 효과 및 협 채널 효과의 발생을 방지하기 위하여, 다양한 형태의 반도체 소자에 대한 연구가 진행되고 있으며 여기에는 게이트 전극이 채널 층을 감싸는 구조인 게이트 올 어라운드(gate-all-around) 형태의 소자에 대한 연구도 포함된다.

[0004] 이러한 최근의 반도체 소자에 대한 연구는 실리콘을 이용한 하향식 소자 제조 방법과 실리콘 나노와이어를 비롯하여 탄소 나노 튜브(또는 와이어), 그래핀 등을 채널로써 사용하는 상향식 소자 제조방법의 연구가 동시에 진행 중에 있다.

[0005] 특히 상향식의 소자 제조 방법은 전자공학적인 응용이외에도 생명과학과 화학공학 등 다양한 분야에 접목이 가능하기 때문에 꾸준히 연구가 진행되고 있다. 특히 채널 길이가 짧아짐에 따라 채널의 ON/OFF를 효율적으로 제어하는 것이 중요하게 되어 게이트 올 어라운드 형태의 소자에 대한 필요성이 증가하고 있다.

[0006] 최근에 발표된 하향식 나노와이어 트랜지스터의 경우 ON/OFF 상태의 전류비가 10의 6제곱 이상이 되도록 하는 것이 가능하지만 상향식의 나노와이어 트랜지스터의 경우에는 ON/OFF 상태의 전류의 비를 크게 하는 것이 어렵다.

[0007] 또한 하향식 트랜지스터의 경우 나노와이어 채널을 게이트가 감싸고 있는 구조인 게이트 올 어라운드 형태로 소자의 제작이 가능하지만 상향식 트랜지스터의 경우에는 아직까지 게이트 올 어라운드 구조로 제작할 수 없는 문제가 있었다.

발명의 내용

해결 하고자하는 과제

[0008] 본 발명이 해결하고자 하는 기술적 과제는, 두 금속 전극 사이에 형성된 나노와이어의 채널을 게이트가 감싸고

있는 구조의 상향식 게이트 올 어라운드 소자를 제공하는데 있다.

[0009] 본 발명이 해결하고자 하는 다른 기술적 과제는, 유전 영동법을 사용하여 두 금속 전극 사이에 나노와이어 채널을 형성하고 전기 도금법을 사용하여 나노와이어 채널과 게이트 전극을 금으로 도금함으로써 나노와이어의 채널을 게이트가 감싸고 있는 구조의 상향식 게이트 올 어라운드 소자를 제조하는 방법을 제공하는데 있다.

과제 해결수단

[0010] 상기 기술적 과제를 이루기 위한 본 발명에 따른 상향식 게이트 올 어라운드 소자는, 반도체 기판 상에 형성된 두 개의 금속전극, 상기 두 개의 금속전극 사이에 형성된 나노와이어 채널, 상기 나노와이어 채널의 측면에 형성된 게이트 전극 및 상기 나노와이어 채널 및 상기 게이트 전극을 감싸는 전기도금물질을 구비하는 것을 특징으로 한다.

[0011] 상기 다른 기술적 과제를 이루기 위한 본 발명에 따른 상향식 게이트 올 어라운드 소자의 제조방법은, 반도체 기판 상에 두 개의 금속전극을 형성하는 금속전극 형성단계, 상기 금속전극 위에 나노와이어 용액을 도포하는 나노와이어 용액 도포단계, 교류신호를 인가하여 상기 금속전극 사이에 나노와이어 채널을 형성하는 나노와이어 채널 형성단계, 상기 나노와이어 채널이 형성된 부분에 게이트 전극을 형성하는 게이트 전극 형성단계 및 전기 도금법을 이용하여 상기 게이트 전극이 상기 나노와이어 채널을 둘러싸도록 하는 전기도금단계를 구비하는 것을 특징으로 한다.

효과

[0012] 본 발명에 따른 상향식 게이트 올 어라운드 소자는 동작전류와 꺼짐 전류 사이의 비를 크게 할 수 있으므로 작은 동작 전압으로 소자를 제어할 수 있고 소모 전력이 작다는 장점이 있다.

[0013] 또한 상향식 게이트 올 어라운드 소자의 경우 생명공학 분야와의 접목이 용이하고 동일한 방법으로 탄소 나노튜브(또는 나노와이어) 갈륨 아세나이드, 나노와이어 다양한 재료로 금속 전극과 채널을 만들 수 있기 때문에 응용 분야가 광범위한 장점이 있다.

발명의 실시를 위한 구체적인 내용

[0014] 이하에서는 본 발명의 구체적인 실시예를 도면을 참조하여 상세히 설명한다.

[0015] 도 1은 본 발명에 따른 상향식 게이트 올 어라운드 소자의 개념도이다.

[0016] 도 1을 참조하면, 본 발명에 따른 상향식 게이트 올 어라운드 소자(100)는 소스(110)와 드레인(120)을 형성하는 두 개의 금속 전극 사이에 나노와이어 채널(130)이 서스펜디드(suspended) 구조로 형성되어 있음을 알 수 있다. 또한 상기 나노와이어 채널(130)이 형성된 방향과 직교한 방향으로 더블게이트 형태의 금속전극(140, 150)이 나노와이어 채널(130)의 양 측면에 형성되어 있다.

[0017] 이때 드레인(110)과 소스(120)를 이루는 두 개의 금속전극 사이의 간격은 10nm 내지 1000nm의 범위 내에서 형성하는 것이 바람직하며 20nm 내지 300nm인 것이 더욱 바람직하다.

[0018] 드레인과 소스 사이의 간격이 10nm이하로 좁으면 소스와 드레인 사이에 쇼트가 발생하고 1000nm 이상으로 넓어지면 나노와이어가 드레인과 소스 사이에 다리처럼 걸쳐있는 서스펜디드 구조의 채널을 형성될 수 없게 된다.

[0019] 한편 소스와 드레인 사이의 채널로 사용되는 나노와이어는 실리콘(Si) 등의 재질을 사용하는 것이 바람직하다.

[0020] 상기 나노와이어는 자연 산화막을 성장시켜 나노와이어를 감싸도록 하거나 원자층증착(ALD) 방법을 사용하여 게이트 절연 물질이 감싸고 있을 수 있도록 하고 여기에 상기 나노와이어 채널이 형성된 방향과 직교한 방향으로 더블게이트 형태의 금속전극이 나노와이어 채널의 양 측면에 형성됨으로써 게이트 전극이 나노와이어 채널을 둘러싸게 된다.

[0021] 또한 상기 나노와이어 채널 및 게이트 전극의 주변에는 전기도금법에 의해 도금물질(160)이 도금되어 있으며, 이러한 도금물질로는 금(Au)을 사용하는 것이 바람직하다.

[0022] 도 2는 본 발명에 따른 상향식 게이트 올 어라운드 소자의 제조방법의 공정 흐름도이다.

[0023] 도 2에 도시된 바와 같이 본 발명에 따른 상향식 게이트 올 어라운드 소자의 제조방법은, 금속전극 형성단계(S210), 나노와이어 용액 도포단계(S220), 나노와이어 채널 형성단계(S230), 게이트 전극 형성단계(S240) 및 전

기도금단계(S250)를 구비한다.

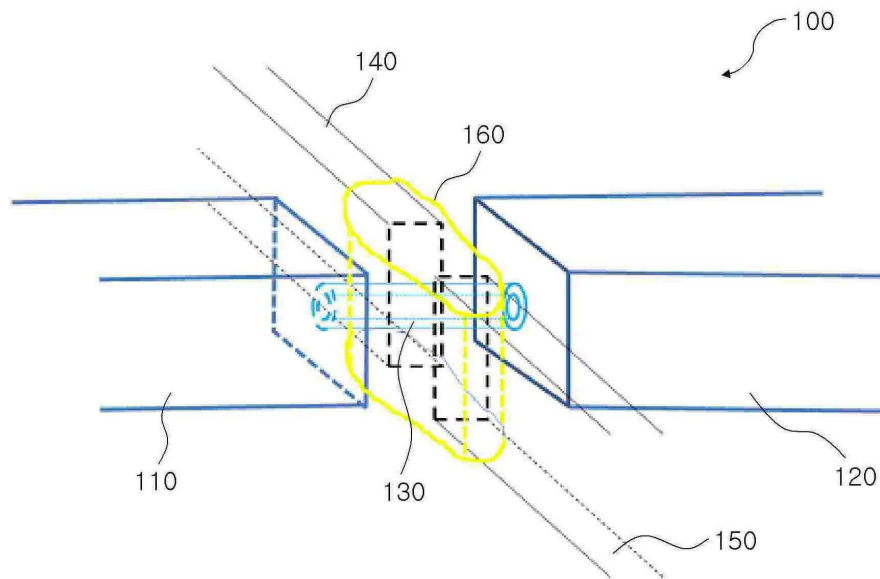
- [0024] 상기 금속전극 형성단계(S210)에서는 반도체 기판 상에 두 개의 금속전극을 형성한다. 이때 금속전극은 반도체 기판 상에 광 식각 방법(photo lithography)에 의해 형성되며 탄소나노튜브나 갈륨 아세나이드 등과 같은 다양한 재질을 사용할 수 있다.
- [0025] 상기 나노와이어 용액 도포단계(S220)에서는 상기 금속전극 위에 나노와이어 용액을 도포한다. 이때 나노와이어 용액은 실리콘(Si) 나노와이어 용액을 사용하는 것이 바람직하다.
- [0026] 나노와이어 채널 형성단계(S230)에서는 실리콘(Si) 나노와이어 용액이 도포된 금속전극에 교류신호를 인가하여 전기장을 형성하고 이로 인해 실리콘 나노와이어가 상기 금속전극에 포획되도록 한다. 이와 같이 상기 금속전극에 포획된 실리콘 나노와이어는 두 개의 전극 즉, 소스와 드레인 사이에서 나노와이어 채널을 형성한다.
- [0027] 이때 드레인과 소스 사이의 간격을 10nm 내지 1000nm, 더욱 바람직하게는 20nm 내지 300nm로 충분히 작게 하면 나노와이어가 드레인과 소스 사이에 다리처럼 걸쳐있는 서스펜디드(suspended) 구조로 형성될 수 있다.
- [0028] 게이트 전극 형성단계(S240)에서는 상기 나노와이어 채널이 형성된 부분에 게이트 전극을 형성한다. 이때 게이트 전극은 상기 나노와이어 채널이 형성된 방향과 직교한 방향으로 형성하여 나노와이어 채널이 게이트 전극의 사이에 위치하도록 하는 것이 바람직하다.
- [0029] 이후 전기도금단계(S250)에서는 전기 도금법을 이용하여 상기 나노와이어 채널과 게이트 전극을 금(Au)으로 도금하여 상기 게이트 전극이 상기 나노와이어 채널을 감싸는 형태의 게이트 올 어라운드 구조를 형성한다.
- [0030] 도 3은 본 발명에 따른 상향식 게이트 올 어라운드 소자의 전류비를 나타내는 도면이다.
- [0031] 도 3을 참고하면 본 발명에 따른 상향식 게이트 올 어라운드 소자의 동작전류와 꺼짐 전류 사이의 전류비가 매우 큼을 알 수 있다.
- [0032] 이상에서는 본 발명에 대한 기술사상을 첨부 도면과 함께 서술하였지만 이는 본 발명의 바람직한 실시 예를 예시적으로 설명한 것일 뿐 본 발명을 한정하는 것은 아니다. 또한 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 이라면 누구나 본 발명의 기술적 사상의 범주를 이탈하지 않는 범위 내에서 다양한 변형 및 모방이 가능함은 명백한 사실이다.

도면의 간단한 설명

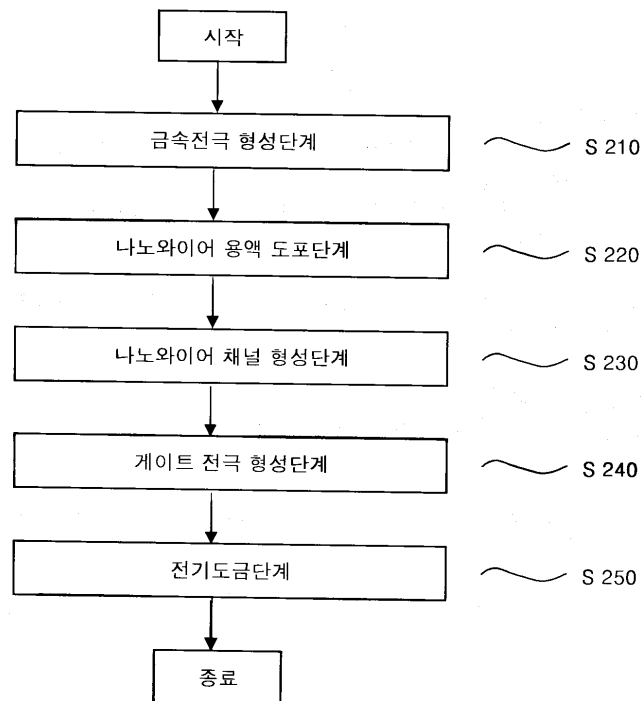
- [0033] 도 1은 본 발명에 따른 상향식 게이트 올 어라운드 소자의 개념도이다.
- [0034] 도 2는 본 발명에 따른 상향식 게이트 올 어라운드 소자의 제조방법의 공정 흐름도이다.
- [0035] 도 3은 본 발명에 따른 상향식 게이트 올 어라운드 소자의 전류비를 나타내는 도면이다.

도면

도면1



도면2



도면3

