



(43) 国際公開日
2004 年 11 月 4 日 (04.11.2004)

PCT

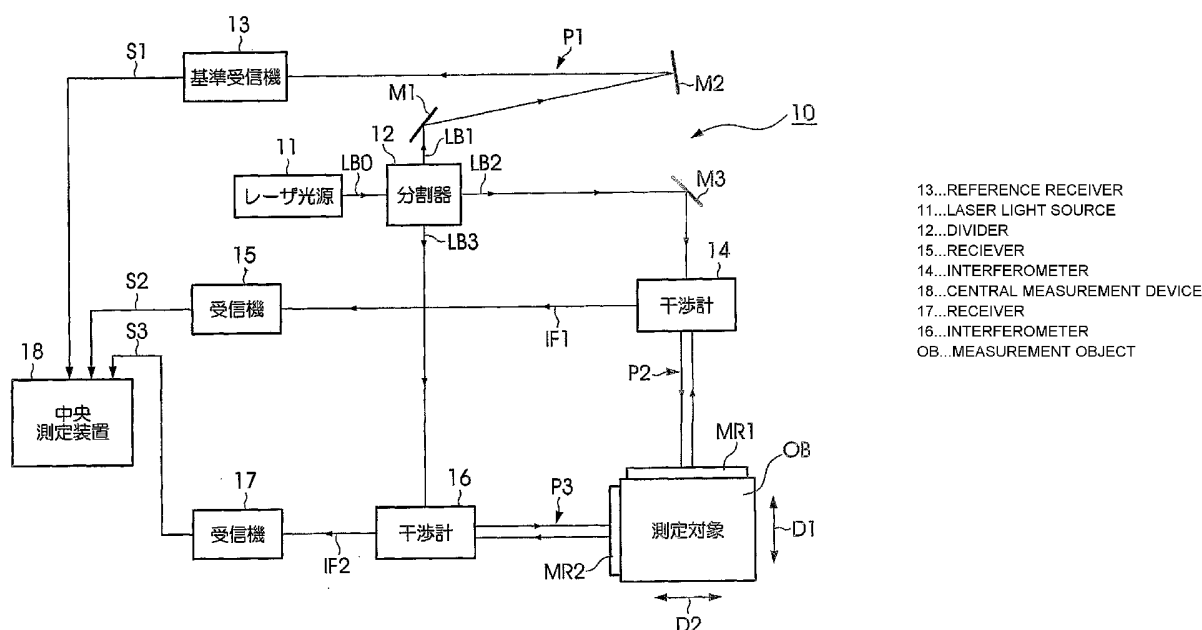
(10) 国際公開番号
WO 2004/094940 A1

- | | | |
|---|---------------------------------|--|
| (51) 国際特許分類 ⁷ : | G01B 9/02, 11/00 | 代田区 丸の内 3 丁目 2 番 3 号 株式会社ニコン内
Tokyo (JP). |
| (21) 国際出願番号: | PCT/JP2004/005713 | |
| (22) 国際出願日: | 2004 年 4 月 21 日 (21.04.2004) | (74) 代理人: 志賀 正武, 外(SHIGA,Masatake et al.); 〒
104-8453 東京都中央区八重洲 2 丁目 3 番 1 号 Tokyo
(JP). |
| (25) 国際出願の言語: | 日本語 | |
| (26) 国際公開の言語: | 日本語 | (81) 指定国 (表示のない限り、全ての種類の国内保護が
可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR,
BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM,
DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU,
ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS,
LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA,
NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE,
SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US,
UZ, VC, VN, YU, ZA, ZM, ZW. |
| (30) 優先権データ:
特願2003-118359 | 2003 年 4 月 23 日 (23.04.2003) JP | |
| (71) 出願人 (米国を除く全ての指定国について): 株式会社
ニコン (NIKON CORPORATION) [JP/JP]; 〒100-8331
東京都千代田区丸の内 3 丁目 2 番 3 号 Tokyo (JP). | | (84) 指定国 (表示のない限り、全ての種類の広域保護が
可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, SD, SL, |
| (72) 発明者; および | | |
| (75) 発明者/出願人 (米国についてのみ): 片岡 義徳
(KATAOKA,Yoshinori) [JP/JP]; 〒100-8331 東京都千 | | |

〔続葉有〕

(54) Title: INTERFEROMETER SYSTEM, SIGNAL PROCESSING METHOD IN INTERFEROMETER SYSTEM, STAGE USING THE SIGNAL PROCESSING METHOD

(54) 発明の名称: 干渉計システム、干渉計システムにおける信号処理方法、該信号処理方法を用いるステージ



(S7) Abstract: A signal processing method in an interferometer system applies measurement light to a measurement object to obtain reflected light and measures position information on the measurement object according to the reflected light. The method includes: a delay step for obtaining a delayed signal delayed by a predetermined cycle for a predetermined signal; a synthesis step for obtaining a synthesis signal between the predetermined signal and the delayed signal; and a measurement step for measuring the position information on the measurement object by using the synthesis signal.

〔続葉有〕



SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

添付公開書類:

— 国際調査報告書

(57) 要約: この干渉計システムにおける信号処理方法は、測定対象に測定光を照射して得られる反射光に基づいて、前記測定対象の位置情報を測定する方法であって、所定信号に対して所定周期分だけ遅延させた遅延信号を得る遅延ステップと、前記所定信号と前記遅延信号との合成信号を得る合成ステップと、前記合成信号を使って前記測定対象の位置情報を測定する測定ステップとを含む。

1

明 細 書

干渉計システム、干渉計システムにおける信号処理方法、
該信号処理方法を用いるステージ

技術分野

本発明は、コヒーレンシーの高い測定光を測定対象に照射して得られる反射光を検出して測定対象の位置情報を測定する干渉計システム及び干渉計システムにおける信号処理方法、並びに当該信号処理方法を用いて可動体の位置情報を測定するステージに関する。

本願は、2003年4月23日に出願された特願2003-118359号に対し優先権を主張し、その内容をここに援用する。

背景技術

干渉計システムは、レーザ光等の高コヒーレントな測定光を移動可能な測定対象に照射し、その反射光を検出して測定対象の位置情報を測定するものであり、例えば1 nm程度の高分解能を有する。このため、レーザ干渉計は半導体素子、液晶表示素子、磁気ヘッド、その他の微細なデバイスを製造するためにマスクに形成されたパターンをウェハ又はガラスプレート等の基板上に転写する露光装置にも設けられており、マスク及び基板を移動させるステージの位置情報を測定するために用いられている。

干渉計システムは、高コヒーレント光を射出する光源を備え、光源から射出された高コヒーレント光を複数に分割してその一つを上記の測定光として用いている。例えば、露光装置に設けられる干渉計システムは、光源からの高コヒーレント光を3つに分割して、上記の測定光、上記ステージに対する基準位置を定める固定鏡に照射する参照光、及びステージの位置情報を得るために光路長が既知である基準光路を介するための基準光として用いている。

ステージの位置情報は、ステージに設けられた移動鏡に測定光を照射して得られる反射光と固定鏡で反射された参照光とを干渉させた干渉光を受信機で検出し、

2

受信機で得られた検出信号と基準光路を介した基準光を基準受信機で検出してえら得た基準信号とを比較することで測定している。位置情報の測定のために受信機の検出信号及び基準受信機の基準信号は、共にデジタル化（二値化）されるが、検出信号又は基準信号に雑音が重畳されていると信号の周期が突然変化する現象（所謂、グリッチ）が生じ、位置情報の測定精度が低下してしまう。かかる不具合を防止するために、例えば、特開 2001-94401 号公報は、検出信号をデジタル化する際のグリッチを低減するグリッチ低減回路を開示している。

ところで、上述した従来のグリッチ低減回路は、検出信号又は基準検出信号をデジタル化する際にグリッチを低減するものであるが、デジタル化する時点においてグリッチを完全に除去できる訳ではない。このため、変換されたデジタル信号のパルス幅が急激に変動する現象、及び、パルスが 1 周期又は複数周期に亘って突然抜ける現象が依然として生ずる。かかる現象が生ずると、誤差が生じて位置情報の測定精度が低下するという問題があった。

近年、デバイスの製造においては、主として高密度化のために微細化が要求されている。特に、半導体素子の製造においては、プロセスルールが $0.1\ \mu\text{m}$ 程度になりつつあり、基板上に既に形成されたパターンと露光を行うパターンとの重ね合わせ精度は極めて厳しい精度が要求されている。重ね合わせ精度を向上させるためには、まずはステージの位置情報を高い精度で測定しなければならず、このためにノイズに起因する測定誤差を極力避ける必要がある。

発明の開示

本発明は、上記事情に鑑みてなされたものであり、高い精度をもって測定対象の位置情報を測定することができる干渉計システム及び干渉計システムにおける信号処理方法、並びに当該信号処理方法を用いて可動体の位置情報を測定するステージを提供することを目的とする。

本発明の第 1 の観点による干渉計システムにおける信号処理方法は、測定対象（OB）に測定光を照射して得られる反射光に基づいて、前記測定対象の位置情報を測定する干渉計システム（10）における信号処理方法であって、所定信号（K1、K2）に対して所定周期分だけ遅延させた遅延信号（K3）を得る遅延

3

ステップと、前記所定信号と前記遅延信号との合成信号（K 4）を得る合成ステップと、前記合成信号を使って前記測定対象の位置情報を測定する測定ステップとを含むことを特徴としている。

この発明によれば、所定信号に対して所定周期分だけ遅延させた遅延信号を生成し、この遅延信号と所定信号とを合成した合成信号を得て測定対象の位置情報を測定しているため、仮に元の所定信号が欠陥を有するものであったとしても、合成して得られる合成信号は元の所定信号の欠陥が補完されたものとなる。この欠陥が補完された合成信号を測定対象の位置情報を測定する基礎としているため、高い精度で測定対象の位置情報を得ることができる。

また、本発明の第 1 の観点による干渉計システムにおける信号処理方法は、前記遅延信号の時間幅を僅かに減ずる処理ステップを含むことを特徴としている。

この発明によれば、遅延信号の時間幅を僅かに減ずることで、検出信号と遅延信号とを合成して検出信号を補完する際に、いわば検出信号を優先して極力検出信号の波形を残すように検出信号を補完しているため、検出信号の欠陥を最小限の誤差で補完することができる。このため、測定対象の位置情報を高い精度をもって測定する上で極めて好適である。

また、本発明の第 1 の観点による干渉計システムにおける信号処理方法は、前記合成信号の時間幅を平均化する平均化ステップを含むことを特徴としている。

この発明によれば、合成信号の時間幅を平均化しているため、測定対象の位置情報を更に高い精度で測定することができる。

上記課題を解決するために、本発明の第 2 の観点による干渉計システムにおける信号処理方法は、測定対象（OB）に測定光を照射して得られる反射光に基づいて、前記測定対象の位置情報を測定する干渉計システム（10）における信号処理方法であって、所定信号（K 0）をデジタル化する第 1 ステップと、前記第 1 ステップでデジタル化した所定信号（K 1、K 2）を所定周期分だけ遅延させた遅延信号を得る第 2 ステップと、前記第 1 ステップでデジタル化した所定信号と前記遅延信号とを論理合成する第 3 ステップと、前記第 3 ステップの論理合成で得られた信号を使って前記測定対象の位置情報を測定する第 4 ステップとを含むことを特徴としている。

この発明によれば、上述した第1の観点による干渉計システムにおける信号処理方法と同様に、所定信号に対して所定周期分だけ遅延させた遅延信号を生成し、この遅延信号と所定信号とを合成した合成信号を得て測定対象の位置情報を測定しているため、仮に元の所定信号が欠陥を有するものであったとしても、合成して得られる合成信号は元の所定信号の欠陥が補完されたものとなる。この結果、高い精度で測定対象の位置情報を得ることができる。

ここで、第1の観点又は第2の観点による干渉計システムにおける信号処理方法において、前記所定信号は、前記反射光と参照光とを干渉させた干渉光を検出することによって得られる検出信号、又は、前記測定対象の位置情報を得るために、前記反射光と参照光とを干渉させた干渉光を検出することによって得られる検出信号との比較を行う基準信号である。

また、本発明のステージは、所定の移動方向に移動可能に構成された可動体（66）と、上記の信号処理方法を用いて前記可動体を前記測定対象として前記位置情報を測定する干渉計システム（64a、64b、70a、70b）と、前記干渉計システムの測定結果に基づいて前記可動体を駆動する駆動制御部（60）とを備えることを特徴としている。

この発明によれば、可動体の位置情報を高い精度をもって測定することができ、この高い精度を有する測定結果に基づいて可動体を駆動しているため、可動体を精密に駆動することができる。

また、本発明の干渉計システム（10）は、基準信号（S1）を出力する基準機（13）と、測定対象（OB）に測定光を照射して得られる反射光と参照光とを干渉させて得られる検出信号（S2、S3）を出力する受信機（15、17）とを備え、前記基準機は、ディジタル処理された信号を補完処理し、該補完処理後の信号を前記基準信号として出力し、前記基準機からの基準信号と前記受信機からの検出信号とに基づいて、前記測定対象の位置情報を得ることを特徴としている。

この発明によれば、基準機は、可動体である測定対象からの反射光を使わないので、ドップラー現象の影響を受けることなく、より容易に補完処理された最適な基準信号を生成することが可能であり、測定対象の位置情報を精度良く測定す

ることができる。

図面の簡単な説明

図 1 は、本発明の実施形態による信号処理方法が用いられる干渉計システムの構成の概略を示すブロック図である。

図 2 は、本発明の第 1 実施形態による信号処理方法が用いられる信号処理装置の構成を示すブロック図である。

図 3 は、信号処理装置の入力端子 T 1 に入力される検出信号の一例を示す図である。

図 4 は、本発明の第 1 実施形態による信号処理方法を示すタイミングチャートである。

図 5 は、信号処理装置 2 0 にパルス抜けが生じた検出信号 K 1 が入力されたときの動作を示すタイミングチャートである。

図 6 は、本発明の一実施形態による信号処理方法における処理を要約した図である。

図 7 は、本発明の第 2 実施形態による信号処理方法が用いられる信号処理装置の構成を示すブロック図である。

図 8 は、同期検出信号 K 2 と補完信号 K 3 との時間位置関係の一例を示す図である。

図 9 は、本発明の第 2 実施形態による信号処理方法において生成される補完信号 K 3 及び補完検出信号 K 4 と補完検出信号 K 2 との時間位置関係の一例を示す図である。

図 1 0 は、本発明の第 3 実施形態による信号処理方法が用いられる信号処理装置の構成を示すブロック図である。

図 1 1 は、本発明の第 3 実施形態による信号処理方法において生成される補完信号 K 3 及び補完検出信号 K 4 と入力される検出信号 K 1 との時間位置関係の一例を示す図である。

図 1 2 A～図 1 2 C は、パルス抜けの種類を説明するための図である。

図 1 3 は、本発明の第 4 実施形態による信号処理方法が用いられる信号処理装

6

置の構成を示すブロック図である。

図14は、Pエッジ検出部55及びNエッジ検出部56で設定されるエッジ検出領域を説明するための図である。

図15は、本発明の第4実施形態による信号処理方法において生成される補完信号K21、K22の一例を示すタイミングチャートである。

図16は、信号処理装置50に正パルス抜け及び負パルス抜けが生じた検出信号K1が入力されたときの動作を示すタイミングチャートである。

図17は、本発明の一実施形態によるステージの概略構成を示す図である。

図18は、ステージ部65の構成例を示す斜視図である。

図19は、露光装置の概略構成を示す図である。

図20は、マイクロデバイスの製造工程の一例を示すフローチャートである。

図21は、半導体デバイスの場合における、図20のステップS13の詳細なフローの一例を示す図である。

発明を実施するための最良の形態

以下、図面を参照しつつ、本発明の好適な実施例について説明する。

(干渉計システム)

図1は、本発明の実施形態による信号処理方法が用いられる干渉計システムの構成の概略を示すブロック図である。

図1に示す干渉計システム10は、概説すると、レーザ光源11から射出されるレーザ光LB0を3つのレーザ光LB1～LB3に分割し、分割した1つのレーザ光LB1を光路長が既知の基準光路P1を介して受信して基準信号S1を得るとともに、分割した他の2つのレーザ光LB2、LB3を測定対象OBに照射して得られた干渉光を受信することで検出信号S2、S3のそれぞれを得て、基準信号S1及び検出信号S2、S3から測定対象OBの位置情報を測定するものである。以下、具体的な構成について説明する。

レーザ光源11は2つの異なる波長 λ_1 、 λ_2 を含むレーザ光LB0を射出する。このレーザ光LB0は分割器12に入射し、3つのレーザ光LB1～LB3に分割される。分割された1つのレーザ光LB1は反射ミラーM1、M2で順に

反射されつつ基準光路P 1を介して基準受信機1 3に入射する。ここで、レーザ光LB 1は2つの異なる波長 λ 1, λ 2を含んでいるため、これらの干渉光が基準受信機1 3に入射する。基準受信機1 3は2つの異なる波長 λ 1, λ 2の干渉光を光電変換して基準信号を生成し、この基準信号をデジタル化(二値化)して(第1ステップ)グリッチ低減処理を行う。また、これらの処理が行われた信号に対してパルス幅変動及びパルス抜けを補完する処理(本発明にいう信号処理)を施して基準信号S 1を出力する。

分割器1 2で分割されたレーザ光LB 2はミラーM 3で反射されて干渉計1 4に入射する。干渉計1 4に入射したレーザ光LB 2は2つの異なる波長 λ 1, λ 2を含んでおり、何れか一方の波長のレーザ光(例えば、波長 λ 1のレーザ光)が光路P 2を介して測定対象OBに取り付けられた反射器MR 1で反射され、光路P 2を逆走して再び干渉計1 4に入射する。他方の波長のレーザ光(例えば、波長 λ 2のレーザ光)は、不図示の固定鏡に照射され、その反射光が干渉計1 4に入射する。尚、図1に示す測定対象OBは、紙面に平行な面内において直行する2つの方向D 1, D 2に移動可能に構成されているものとする。

干渉計1 4は、光路P 2を介した波長 λ 1のレーザ光と、不図示の固定鏡で反射された波長 λ 2のレーザ光とを干渉させる。干渉計1 4で得られた干渉光IF 1は干渉計1 4から射出されて受信機1 5に入射する。受信機1 5は干渉光IF 1を光電変換して検出信号を生成し、この検出信号をデジタル化(二値化)して(第1ステップ)グリッチ低減処理を行う。また、これらの処理が行われた信号に対してパルス幅変動及びパルス抜けを補完する処理(本発明にいう信号処理)を施して基準信号S 2を出力する。

また、分割器1 2で分割されたレーザ光LB 3は、干渉計1 6に入射する。干渉計1 6に入射したレーザ光LB 3も2つの異なる波長 λ 1, λ 2を含んでおり、何れか一方の波長のレーザ光(例えば、波長 λ 1のレーザ光)が光路P 3を介して測定対象OBに取り付けられた反射器MR 2で反射され、光路P 2を逆走して再び干渉計1 6に入射する。他方の波長のレーザ光(例えば、波長 λ 2のレーザ光)は、不図示の固定鏡に照射され、その反射光が干渉計1 6に入射する。

干渉計1 6は、光路P 3を介した波長 λ 1のレーザ光と、不図示の固定鏡で反

射された波長 λ_2 のレーザ光とを干渉させる。干渉計16で得られた干渉光IF2は、干渉計16から射出されて受信機17に入射する。受信機17は、干渉光IF2を光電変換して検出信号を生成し、この検出信号をデジタル化(二値化)して(第1ステップ)グリッチ低減処理を行う。また、これらの処理が行われた信号に対してパルス幅変動及びパルス抜けを補完する処理(本発明にいう信号処理)を施して基準信号S3を出力する。

基準受信機13からの基準信号S1、受信機15からの検出信号S2、及び受信機17からの検出信号S3は、中央測定装置18に入力される。中央測定装置18は、基準信号S1と検出信号S2を比較することにより、方向D1における測定対象OBの位置情報を測定し、基準信号S1と検出信号S3を比較することにより方向D2における測定対象OBの位置情報を測定する。以上説明した処理を行って、図1に示す干渉計システムは、測定対象OBの紙面内における位置情報を測定する(測定ステップ、第4ステップ)。

(信号処理装置及び信号処理方法)

以上、干渉計システムの全体構成について説明したが、次に、基準受信機13及び受信機15、17に設けられる信号処理装置及び信号処理方法について説明する。尚、基準受信機13及び受信機15、17に設けられる信号処理装置の構成は、同様の構成であるため、以下においては受信機15に設けられる信号処理装置の構成を代表して説明し、基準受信機13及び受信機17に設けられる信号処理装置の構成の説明は省略する。

(第1実施形態)

図2は、本発明の第1実施形態による信号処理方法が用いられる信号処理装置の構成を示すブロック図である。

図2に示す信号処理装置20は、入力端子T1に入力されるデジタル化された検出信号(基準受信機13の場合はデジタル化された基準信号)の急激なパルス幅の変化及び1周期分のパルス抜けを補完する信号処理を行う信号処理装置である。ここで、入力端子T1に入力される検出信号について説明する。

図3は、信号処理装置の入力端子T1に入力される検出信号の一例を示す図である。

図3において、符号K0を付して示した信号は、図1に示した受信機15内において干渉光IF1を光電変換して得られた検出信号であり、符号K1を付して示した信号は検出信号K0のデジタル化処理及びグリッチ低減処理を行って得られる検出信号である。この検出信号K1が信号処理装置20の入力端子T1に入力される。尚、検出信号K0、K1は、本発明にいう所定信号に相当する。

検出信号K0から検出信号K1を得る基本的な処理は、検出信号K0に対して2つの異なる閾値TH1、TH2を設定し、検出信号K0の値が閾値TH1を超えて閾値TH1よりも大きくなった場合に値を“1”とし、検出信号K0の値が閾値TH2を超えて閾値TH2よりも小さくなった場合に値を“0”とする。かかる処理と同時に、前述した特許文献1に開示されたグリッチ低減処理を行い、グリッチを低減する。

ここで、例えば符号PT1を付して示す箇所において、検出信号K0の1つのパルスが閾値TH1を超えてはいるものの、他のパルスに比べて全体として値が小さい場合には、得られる検出信号K1のパルス幅が急激に狭くなる現象が生ずる。また、例えば符号PT2を付して示す箇所において、検出信号K0の1つのパルスの値が極めて小さくなって閾値TH1を超えない場合には、その箇所において検出信号K1のパルス抜けが生ずる現象が生ずる。このような検出信号K1が信号処理装置20の入力端子T1に入力される。尚、入力端子T1に入力される検出信号K1の周波数は3.5MHz～6.5MHz程度であり、デューティ比（一つの周期内において、値が“0”である期間と“1”である期間との時間比）は50%である。

図2に戻り、本実施形態の信号処理装置20は、同期化部21、フラグ生成部22、周期計測カウンタ23、パルス幅記憶部24、補完周期カウンタ部25、26、論理和演算回路（以下、OR回路という）27、補完パルス幅カウンタ部28、RSフリップフロップ回路29、及びOR回路30を含んで構成される。尚、信号処理装置20内の各ブロックには、周波数が200MHz程度の基準クロックCLK（図2においては図示省略）が供給されており、各ブロックはこの基準クロックCLKに同期して動作する。

同期化部21は、入力端子T1を介して入力される検出信号K1（図2参照）

を、基準クロックCLKに同期させた同期検出信号K2を生成する。この同期検出信号K2も本発明にいう所定信号に相当する。フラグ生成部22は同期化部21から出力される同期検出信号K2に基づいて、同期検出信号K2の状態変化を示すフラグFP、FN、FA1を生成する。ここで、フラグFPは同期検出信号K2が立ち上がった時点においてのみ値が“1”となるフラグであり、フラグFNは同期検出信号K2が立ち下がった時点においてのみ値が“1”となるフラグであり、フラグFA1は、フラグFPが出力される度に値が変化する（値が交互に“1”又は“0”となる）フラグである。

周期計測カウンタ23は、フラグ生成部22から出力されるフラグFPを用いて同期検出信号K2の各周期の長さを計測するカウンタである。つまり、周期計測カウンタ23はフラグ生成部22からフラグFPが出力された時点において基準クロックCLKに同期してカウントを開始し（インクリメントを開始し）、次にフラグFPが出力された時点においてカウントを停止するとともに、値をリセットして（値を“0”に設定して）、再度カウントを開始する動作を繰り返し行う。周期計測カウンタ23がカウントを停止した時点のカウント値C1と基準クロックCLKの1周期の長さ（基準クロックCLKの周波数が200MHzである場合には5ns）との積が同期検出信号K2の1周期の長さになる。

パルス幅記憶部24は、フラグ生成部22から出力されるフラグFNを用いて同期検出信号K2のパルス幅（同期検出信号K2の値が“1”である時間）を記憶する。パルス幅記憶部24は、フラグ生成部22からフラグFNが出力された時点において周期計測カウンタ23のカウント値C1を取り込む（ラッチする）ことで、同期検出信号K2のパルス幅を計測する。つまり、周期計測カウンタ23は、フラグFPを用いて同期検出信号K2が立ち上がってからの時間をカウントしているため、同期検出信号K2が立ち下がった時点でフラグ生成部22から出力されるフラグFNに基づいて周期計測カウンタ23のカウント値C1を取り込めばパルス幅が得られる。

尚、パルス幅記憶部24は、フラグ生成部22からフラグFNが出力される度に、周期計測カウンタ23のカウント値C1を取り込む。このため、同期検出信号K2の1周期を同期検出信号K2の立ち上がりから次の立ち上がりまでと定義

した場合には、パルス幅記憶部 2 4 が一度取り込んだカウント値 C 1 を記憶する期間は、カウント値 C 1 の取り込みを行った周期の後半の半周期が開始されてから次の周期の前半の半周期が終了するまでの間である。

補完周期カウンタ部 2 5, 2 6 は、フラグ生成部 2 2 から出力されるフラグ F A 1 を用いて同期検出信号 K 2 の各周期を所定周期（本実施形態では 1 周期）遅らせた補完信号 K 3 の各周期の時間位置を定めるものである。尚、詳細は後述するが、本実施形態において補完信号 K 3 は同期検出信号 K 2 の波形を完全に維持したまま 1 周期分遅延させたものではなく、図 3 に示した検出信号 K 1 のパルス幅の変動及び 1 周期分のパルス抜けを補完しうる信号である点に注意されたい。もちろん、同期検出信号 K 2 の波形が完全に維持されたまま所定周期だけ遅延した補完信号 K 3 を生成する回路構成としても良い。この補完信号 K 3 は、本発明にいう遅延信号に相当する。

補完周期カウンタ部 2 5 は、フラグ F A 1 の立ち下りにおいて周期計測カウンタ 2 3 のカウント値 C 1 を取り込み、基準クロック C L K に同期して取り込んだカウント値をデクリメントし、カウント値が“0”になった時点においてカウントを停止し、カウント終了パルス信号を出力する。補完周期カウンタ部 2 6 はフラグ F A 1 の立ち上がりにおいて周期計測カウンタ 2 3 のカウント値 C 1 を取り込み、基準クロック C L K に同期して取り込んだカウント値をデクリメントし、カウント値が“0”になった時点においてカウントを停止し、カウント終了パルス信号を出力する。ここで、補完周期カウンタ部 2 5, 2 6 を並列して設けるのは、各々を交互に動作させることで補完信号 K 3 の各周期を、途切れがなく連続的なものとするためである。

OR 回路 2 7 は、補完周期カウンタ部 2 5, 2 6 から出力されるカウント終了パルス信号の論理和演算を行い、補完周期終了信号 E 1 を出力する。この補完周期終了信号 E 1 は、補完パルス幅カウンタ部 2 8 及び R S フリップフロップ回路 2 9 に出力される。補完パルス幅カウンタ部 2 8 は、OR 回路 2 7 から補完周期終了信号 E 1 が出力された時点において、パルス幅記憶部 2 4 に記憶されているカウント値 C 2 を取り込み、基準クロック C L K に同期して取り込んだカウント値をデクリメントし、カウント値が“0”になった時点においてカウントを停止

し、カウント終了パルス信号E 2を出力する。

R Sフリップフロップ回路2 9は、そのS（セット）入力端に補完周期終了信号E 1が、R（リセット）入力端にカウント終了パルス信号E 2がそれぞれ入力されており、これらの信号に基づいて同期検出信号K 2から1周期だけ遅延した補完信号K 3を生成する。R Sフリップフロップ回路2 9は、補完周期終了信号E 1が入力されると出力端Qの値を“1”とし、カウント終了パルス信号E 2が出力されると出力端Qの値を“0”とすることで、補完信号K 3を生成する。

OR回路3 0の一方の入力端には同期化部2 1から出力された同期検出信号K 2が入力されており、他方の入力端にはR Sフリップフロップ回路2 9の出力端Qからの補完信号K 3が入力されている。OR回路3 0は、同期検出信号K 2と補完信号K 3との論理和演算を行い、補完検出信号K 4を生成する。この補完検出信号K 4は出力端子T 2から検出信号S 2（図1参照）として出力される。尚、上記補完検出信号K 4は、本発明にいう合成信号に相当する。

次に、上記構成における信号処理装置2 0の動作、つまり本発明の第1実施形態による信号処理方法について説明する。

図4は、本発明の第1実施形態による信号処理方法を示すタイミングチャートである。図4に示す検出信号K 1が図2に示す信号処理装置2 0の入力端子T 1に入力されている検出信号であり、基準信号CLKが信号処理装置2 0内の各ブロックに入力される基準クロックである。尚、図4においては、同期検出信号K 2の状態が変化する時刻を時刻t 1～t 7としている。また、図4中において、C 3、C 4は補完周期カウンタ部2 5、2 6のカウント値をそれぞれ示し、C 5は補完パルス幅カウンタ部2 8のカウント値を示している。

入力端子T 1から検出信号K 1が入力されると、検出信号K 1は同期化部2 1に入力し、同期化部2 1において基準クロックCLKに対して同期が取られた同期検出信号K 2が生成される。この同期検出信号K 2は、フラグ生成部2 2及びOR回路3 0へ出力される。フラグ生成部2 2に同期検出信号K 2が入力すると、同期検出信号K 2の状態変化に応じてフラグFP、FN、FA 1が生成される。

例えば、図4中の時刻t 1における同期検出信号K 2の立ち上がり時点においてフラグ生成部2 2からフラグFPが出力される。フラグFPが出力されると（正

確にはフラグF Pの立下り時点において)、周期計測カウンタ23は状態をリセットし、カウント(インクリメント)を開始して基準クロックCLKに同期してカウント値C1を増加させる。周期計測カウンタ23が計測を行っている最中において、時刻t2になるとフラグ生成部22からフラグF Nが出力される。フラグF Nが出力されると(正確にはフラグF Nの立下り時点において)、パルス幅記憶部24は周期計測カウンタ23のカウント値C1(図4に示す例では値「7」)を取り込んでカウント値C2として記憶する。ここでパルス幅記憶部24に取り込まれるカウント値C2は、時刻t1～時刻t2において同期検出信号K2の値が“1”である時間(同期検出信号K2のパルス幅)を示す値である。

周期計測カウンタ23がカウントを継続して時刻t3になると、フラグ生成部22からフラグF Pが出力されるとともに、フラグF A1が立ち下がる。補完周期カウンタ部25はフラグF A1が立ち下がった時点において周期計測カウンタ23のカウント値C1(図4に示す例では値「14」)を取り込み、基準クロックCLKに同期して取り込んだカウント値C1のデクリメントを開始する(図4中のカウント値C3参照)。ここで補完周期計測カウンタ部25が取り込んだカウント値C1は、時刻t1～時刻t3における同期検出信号K2の1周期分の長さを示す値である。

また、時刻t3においてフラグ生成部22から出力されたフラグF Pに基づいて、周期計測カウンタ23は状態をリセットしてカウント(インクリメント)を開始する。尚、上述した周期計測カウンタ23のカウント値C1をパルス幅記憶部24が取り込む処理及び周期計測カウンタ23のカウント値C1を補完周期カウンタ部25, 26が取り込む処理、並びに以下同様に行われるこれらの処理は、本発明にいう第5ステップで行われる処理に相当する。

時刻t3が経過すると、周期計測カウンタ23はインクリメントしている状態となり(カウント値C1参照)、補完周期カウンタ部25は時刻t3で取り込んだカウント値C1のデクリメントを行っている状態となる(カウント値C3参照)。この状態において時刻t4になるとフラグ生成部22からフラグF Nが出力され、このフラグF Nによってパルス幅記憶部24は周期計測カウンタ23のカウント値C1(図4に示す例では値「7」)を取り込んでカウント値C2として記憶する。

ここでパルス幅記憶部 24 が取り込んだ値は、時刻 t_3 ～時刻 t_4 における同期検出信号 K_2 のパルス幅である。

更に時間が経過して時刻 t_5 になると、フラグ生成部 22 からフラグ F_P が出力されるとともに、フラグ F_{A1} が立ち上がる。補完周期カウンタ部 26 はフラグ F_{A1} が立ち上がった時点において周期計測カウンタ 23 のカウント値 C_1

(図 4 に示す例では値「14」) を取り込み、基準クロック CLK に同期して取り込んだ値のデクリメントを開始する(図 4 中のカウント値 C_4 参照)。ここで補完周期カウンタ部 25 が取り込んだ値は、時刻 t_3 ～時刻 t_5 における同期検出信号 K_2 の 1 周期分の長さを示す値である。

また、時刻 t_5 において、補完周期カウンタ部 25 のカウント値 C_3 が“0”になり、補完周期カウンタ部 25 からカウント終了パルス信号が出力される。このカウントパルス信号は OR 回路 27 において補完周期カウンタ部 26 からのカウント終了パルス信号と論理和演算されて、補完周期終了信号 E_1 として補完パルス幅カウンタ部 28 及び RS フリップフロップ回路 29 に出力される。補完周期終了信号 E_1 が RS フリップフロップ回路 29 に入力されると(正確には補完周期終了信号 E_1 の立ち下り時点において)、RS フリップフロップ回路 29 の出力端 Q は値が“1”となり、補完信号 K_3 が立ち上がる。

また、OR 回路 27 から出力された補完周期終了信号 E_1 が補完パルス幅カウンタ部 28 へ出力されると(正確には補完周期終了信号 E_1 の立ち下り時点において)、補完パルス幅カウンタ部 28 は、パルス幅記憶部 24 に記憶されているカウント値 C_2 (図 4 に示す例では値「7」) を取り込み、基準クロック CLK に同期してデクリメントを開始する(図 4 中のカウント値 C_5 参照)。時刻 t_5 が経過すると、周期計測カウンタ 23 は、インクリメント動作を行い(カウント値 C_1 参照)、補完周期カウンタ部 26 は、時刻 t_5 で取り込んだカウント値 C_1 のデクリメント動作を行い(カウント値 C_4 参照)、補完パルス幅カウンタ部 28 は、時刻 t_5 で取り込んだカウント値 C_2 のデクリメント動作を行っている状態となる(カウント値 C_5 参照)。

更に時間が経過して時刻 t_6 になると、フラグ生成部 22 からフラグ F_N が出力されるため、パルス幅記憶部 24 は、周期計測カウンタ 23 のカウント値 C_1

を取り込む。ここで、時刻 t_6 が経過した時点において、補完パルス幅カウンタ部 28 のカウント値 C_5 が “0” となり、補完パルス幅カウンタ部 28 から RS フリップフロップ回路 29 へカウント終了パルス信号 E_2 が出力される。これにより、RS フリップフロップ回路 29 の出力端 Q は “0” となり、補完信号 K_3 は立ち下がる。

時刻 t_6 が経過して時刻 t_7 になると、フラグ生成部 22 からフラグ FP が出力されるとともに、フラグ FA_1 が立ち下がる。補完周期カウンタ部 25 は、フラグ FA_1 が立ち下がった時点において周期計測カウンタ 23 のカウント値 C_1 (図 4 に示す例では値「14」) を取り込み、基準クロック CLK に同期して取り込んだ値のデクリメントを開始する (図 4 中のカウント値 C_3 参照)。ここで補完周期カウンタ部 25 が取り込んだ値は、時刻 t_5 ~ 時刻 t_7 における同期検出信号 K_2 の 1 周期分の長さを示す値である。

また、時刻 t_6 において、補完周期カウンタ部 26 のカウント値 C_4 が “0” になり、補完周期カウンタ部 26 からカウント終了パルス信号が出力される。このカウントパルス信号は、OR 回路 27 において補完周期カウンタ部 25 から出力されるカウント終了信号と論理和演算されて、補完周期終了信号 E_1 として補完パルス幅カウンタ部 28 及び RS フリップフロップ回路 29 へ出力される。補完周期終了信号 E_1 が RS フリップフロップ回路 29 に入力されると (正確には補完周期終了信号 E_1 の立ち下り時点において)、RS フリップフロップ回路 29 の出力端 Q の値は “1” となり、補完信号 K_3 が立ち上がる。また、補完パルス幅カウンタ部 28 は、パルス幅記憶部 24 に記憶されているカウント値 C_2 (図 4 に示す例では値「7」) を取り込み、基準クロック CLK に同期してデクリメントを開始する (図 4 中のカウント値 C_5 参照)。

ここで、時刻 t_5 ~ t_7 の期間に着目すると、補完パルス K_3 が立ち上がってから立ち下がるまでの時間は、時刻 t_5 において補完パルス幅カウンタ部 28 がパルス幅記憶部 24 から取り込んだカウント値 C_2 (図 4 に示した例では値「7」) によって定まる。このカウント値 C_2 は、時刻 t_3 ~ t_4 における同期検出信号 K_2 のパルス幅を計測して得られた値である。また、補完パルス K_3 が立ち上がってから一度立ち下がり、再度立ち上がるまでの時間は、時刻 t_5 において補完

周期カウンタ部 26 が周期計測カウンタ 23 から取り込んだカウント値 C1 (図 4 に示した例では値「14」) によって定まる。このカウント値 C1 は、時刻 t_3 ~ t_5 における同期検出信号 K2 の 1 周期の長さを計測して得られた値である。

このように、本実施形態の信号処理装置 20 は、同期検出信号 K2 の各周期の長さ及びパルス幅を計測し、これらの計測結果から同期検出信号 K2 に対して 1 周期だけ遅延した補完信号 K3 を生成している。この処理は、本発明にいう第 6 ステップの処理に相当する。生成された補完信号 K3 は、OR 回路 30 へ出力され、同期化部 21 から出力される同期検出信号 K2 との論理和演算が行われて補完検出信号 K4 が生成される。この補完検出信号 K4 は、出力端子 T2 から検出信号 S2 (図 1 参照) として出力される。尚、以後においては以上説明した動作と同様に、同期検出信号 K2 に対して 1 周期だけ遅延した補完信号 K3 を生成し、同期検出信号 K2 と補完信号 K3 との論理和を演算して補完検出信号 K4 を生成する動作が繰り返し行われる。

以上、本発明の第 1 実施形態による信号処理方法について詳細に説明したが、次に、図 2 に示す信号処理装置 20 にパルス抜けが生じた検出信号 K1 が入力されたときの動作について説明する。

図 5 は、信号処理装置 20 にパルス抜けが生じた検出信号 K1 が入力されたときの動作を示すタイミングチャートである。尚、図 5 においては、図の簡単化のため、周期計測カウンタ 23 のカウント値 C1、補完周期カウンタ部 25、26 のカウント値 C3、C4、及び補完パルス幅カウンタ部 28 のカウント値 C5 を三角波で示している。これらが右肩上がりの変化をするときには、カウント値がインクリメントされていることを意味し、右肩下がりの変化をするときにはデクリメントされていることを意味する。

図 5 に示した例では、検出信号 K1 を同期化して得られる同期検出信号 K2 は、時刻 t_{14} ~ t_{15} の間の期間において 1 周期分のパルス抜けが生じており、時刻 t_{18} ~ t_{20} の間の期間において、2 周期分のパルス抜けが生じている。このような同期検出信号 K2 に対しては、パルス抜けが生じていない時刻 t_{13} までは、周期計測カウンタ 23 は同期検出信号 K2 の 1 周期毎にカウント値 C1 をリセットするとともに、基準クロック CLK に同期してカウント値 C1 をインク

リメントする動作を繰り返す。

また、補完周期カウンタ部 25, 26 は、同期検出信号 K 2 の 1 周期毎に、周期計測カウンタ 23 が前の周期で計測したカウント値 C 1 を取り込み、取り込んだカウント値 C 1 を基準クロック CLK に同期してデクリメントする動作を交互に繰り返す (図 5 中のカウント値 C 3, C 4 参照)。更に、補完パルス幅カウンタ部 28 は、補完周期カウンタ部 25, 26 のカウント値 C 3, C 4 の何れか一方が “0” になる度に、パルス幅記憶部 24 に記憶されているカウント値 C 2 (同期検出信号 K 2 の 1 周期前の周期の長さを示すカウント値) を取り込んでデクリメントする動作を繰り返す (図 5 中のカウント値 C 5 参照)。これにより、同期検出信号 K 2 の各周期毎に補完信号 K 3 が生成される。

時刻 t_{13} が経過すると、時刻 t_{13} と時刻 t_{14} との間で同期検出信号 K 2 が一度立ち下がるため、この時点における周期計測カウンタ 23 のカウント値 C 1 をパルス幅記憶部 24 が記憶する。しかしながら、時刻 $t_{14} \sim t_{15}$ の期間においてパルス抜けが生じているため、時刻 t_{14} になっても周期計測カウンタ 23 のカウント値 C 1 はリセットされず、同期検出信号 K 2 が次に立ち上がるまで (時刻 t_{15} になるまで) カウントが継続される。

また、時刻 t_{14} においては、同期検出信号 K 2 が立ち上がらないため、周期計測カウンタ 23 のカウント値 C 1 は補完周期カウンタ部 25, 26 に取り込まれない。但し、時刻 t_{14} において補完周期カウンタ部 25, 26 のカウント値が “0” となるため、OR 回路 27 から補完周期終了信号 E 1 が出力される。これにより、時刻 $t_{13} \sim t_{14}$ の間の期間において同期検出信号 K 2 が一度立ち下がった時点においてパルス幅記憶部 24 に取り込まれたカウント値 C 2 の分だけパルス幅が継続する補完信号 K 3 が時刻 $t_{14} \sim t_{15}$ の間の期間に生成される。

時刻 t_{15} になると同期検出信号 K 2 が立ち上がるため、補完周期カウンタ部 25, 26 は周期計測カウンタ 23 のカウント値 C 1 (このカウント値は同期検出信号 K 2 の 2 周期分の長さを示す) を取り込み、取り込んだカウント値 C 1 を基準クロック CLK に同期してデクリメントする動作を開始する (図 5 中のカウント値 C 3, C 4 参照)。また、同期検出信号 K 2 が立ち上がると周期計測カウン

タ 2 3 はカウント値 C 1 をリセットして再度基準クロック C L K に同期してカウントを開始する。しかしながら、時刻 t_{14} ～ t_{15} の期間において、補完周期カウンタ部 2 5, 2 6 はデクリメントを行っておらず、カウント値が“0”のままであるため、時刻 t_{15} になっても OR 回路 2 7 からは補完周期終了信号 E 1 は出力されない。このため、時刻 t_{15} ～ t_{16} の期間においては、補完信号 K 3 は生成されない。

また、時刻 t_{15} と時刻 t_{16} との間において同期検出信号 K 2 が一度立ち下がるため、この時点における周期計測カウンタ 2 3 のカウント値 C 1 がパルス幅記憶部 2 4 に記憶される。その後、時刻 t_{16} において同期検出信号 K 2 が立ち上がるため、この時点の周期計測カウンタ 2 3 のカウント値 C 1 が補完周期カウンタ部 2 5, 2 6 に取り込まれる。尚、ここで取り込まれるカウント値 C 1 は時刻 t_{15} ～ t_{16} の期間におけるカウント値である。その後、補完周期カウンタ部 2 5, 2 6 は取り込んだカウント値をデクリメントする動作を開始する。また、周期計測カウンタ 2 3 はカウント値 C 1 をリセットし、基準クロック C L K に同期してカウントを繰り返す。

ところで、時刻 t_{15} ～ t_{16} の期間において、補完周期カウンタ部 2 5, 2 6 はデクリメントを行っているが、その初期値は、時刻 t_{15} で取り込んだ同期検出信号 K 2 の 2 周期分の長さを示すカウント値 C 1 である。このため、時刻 t_{16} になっても補完同期カウンタ部 2 5, 2 6 のカウント値は“0”にはならず、従って補完周期終了信号 E 1 は出力されない。このため、時刻 t_{16} ～ t_{17} の期間においても、補完信号 K 3 は生成されない。

時刻 t_{17} になると補完周期カウンタ部 2 6 のカウント値が“0”になるため、OR 回路 2 7 から補完周期終了信号 E 1 が出力される。これにより、時刻 t_{16} ～ t_{17} の間の期間において補完検出信号 K 2 が一度立ち下がった時点においてパルス幅記憶部 2 4 に取り込まれたカウント値 C 2 の分だけパルス幅が継続する補完信号 K 3 が時刻 t_{17} ～ t_{18} の間の期間に生成される。

時刻 t_{11} ～ t_{18} の期間において、同期検出信号 K 2 は、時刻 t_{14} ～ t_{15} の間の期間において 1 周期分のパルス抜けが生じており、生成された補完信号 K 3 は、時刻 t_{15} ～ t_{17} の間の期間において 2 周期分のパルス抜けが生じた

ものである。従って、これらの論理和演算を行うと、図5中に示したパルス抜けが完全に補完された補完検出信号K4が得られる。

以上説明したように、図2に示す信号処理装置20においては、周期計測カウンタ23のカウント値C1が同期検出信号K2の1周期分のカウント値を超えた周期以降の周期（時刻 t_{15} 以降の周期）から補完周期カウンタ部25、26のカウント値C3、C4が“0”になるまでの周期（時刻 t_{17} まで）においては、補完信号K3は生成されない。このため、図5に示す通り、時刻 $t_{18} \sim t_{20}$ の間の期間において2周期分のパルス抜けが生じていると、周期計測カウンタ23のカウント値C1が同期検出信号K2の1周期分のカウント値を超えた周期以降の周期、即ち時刻 t_{19} 以降の周期から補完周期カウンタ部25、26のカウント値C3、C4が“0”になるまでの周期、即ち時刻 t_{22} までにおいては、補完信号K3は生成されない。

従って、時刻 $t_{17} \sim t_{23}$ の期間において、同期検出信号K2は、時刻 $t_{18} \sim t_{20}$ の間の期間において2周期分のパルス抜けが生じており、生成された補完信号K3は、時刻 $t_{19} \sim t_{22}$ の間の期間において3周期分のパルス抜けが生じたものである。これらの論理和演算を行うと、図5中に示す通り、時刻 $t_{19} \sim t_{20}$ において1周期分のパルス抜けが補完されない箇所が生ずる。このように、本実施形態においては、1周期分のパルス抜け及び連続する複数周期のパルス抜けの内の最初のパルス抜けに限って補完するようになっているが、これは連続した複数周期のパルス抜けが生じた場合には、レーザ光源11の発光異常や干渉計システム10そのものの本質的な異常が生じている可能性があるので、2つ目以降のパルス抜けや異常に対して敢えて補完処理を行わずにエラーとして検知するようにするためである。尚、連続した複数周期の最初のパルスに限らずに補完処理を行う場合には、図2で示されている信号処理系を複数系統設けておいて、時系列的に補完処理を行うようにすればよい。

図6は、本発明の一実施形態による信号処理方法における処理を要約した図である。

図6において、検出信号K0は図3に示したものと同一のものであり、図3中の検出信号K1に代えて同期検出信号K2を図示している。この同期検出信号K

2は、符号P T 1を付した時間位置に急激なパルス幅の変動が生じており、符号P T 2を付した時間位置においてパルス抜けが生じている。このような変化を示す同期検出信号K 2に対して、本実施形態では、同期検出信号K 2を元に同期検出信号K 2に対して1周期だけ遅延した補完信号K 3を生成し（遅延ステップ、第2ステップ）、同期検出信号K 2と補完信号K 3との論理和を演算して補完検出信号K 4を生成している（合成ステップ、第2ステップ）。

図6に示す通り、同期検出信号K 2を元に同期検出信号K 2に対して1周期だけ遅延した補完信号K 3を生成し、幅が急激に変動しているパルスと幅の急激な変動を生じていないパルスとを同じ時間位置に配置し、これらの論理和を演算すると、パルス幅の急激な変動が補完された補完検出信号K 4が得られる。また、同期検出信号K 2のパルス抜けが生じた箇所と補完信号K 3のパルス抜けが生じていない箇所とを同じ時間位置に配置し、これらの論理和を演算すると、パルス抜けを補完した補完検出信号K 4が得られる。このように、本実施形態によれば、検出信号K 1のパルス幅の急激な変動及びパルス抜けを補完した補完検出信号K 4を得ることができるため、結果として測定対象O Bの位置情報を高い精度をもって測定することができる。

（第2実施形態）

図7は、本発明の第2実施形態による信号処理方法が用いられる信号処理装置の構成を示すブロック図である。

図7に示した本発明の第2実施形態による信号処理方法40が用いられる信号処理装置が、図2に示した本発明の第1実施形態による信号処理方法が用いられる信号処理装置20と異なる点は、図2中のパルス幅記憶部24、補完同期カウンタ部25、及び補完同期カウンタ部26に代えて、パルス幅記憶部31、補完同期カウンタ部32、及び補完同期カウンタ部33をそれぞれ備えた点である。

図7中のパルス幅記憶部31、補完同期カウンタ部32、及び補完同期カウンタ部33は、図2中のパルス幅記憶部24、補完同期カウンタ部25、及び補完同期カウンタ部26と基本的には同様の動作を行うが、周期計測カウンタ23から取り込んだカウント値C1を基準クロックCLKの数周期だけ可変させる点が異なる。かかる処理を行うのは以下の理由による。つまり、入力端子T1から入

力される検出信号K 1 と信号処理装置 3 0 内で用いられる基準クロックCLKとは非同期であり、検出信号K 1 の周期及びパルス幅を検出信号K 1 とは非同期な基準クロックCLKを基準として計測している。このため、作成される補完信号K 3 の周期及びパルス幅と検出信号K 1 の周期及びパルス幅とはそれぞれ基準クロックCLKの数クロック分だけ誤差が生じ、この誤差が原因で測定対象OBの一計測誤差を生ずる虞があるためである。

図8は、同期検出信号K 2 と補完信号K 3 との時間位置関係の一例を示す図である。本実施形態では、パルス幅記憶部3 1、補完同期カウンタ部3 2、及び補完同期カウンタ部3 3のカウント値を可変することで、補完信号K 3 の周期W 2、補完信号K 3 の開始遅延量N 1、及び補完信号K 3 のパルス幅W 1 を調整している。尚、補完信号K 3 の開始遅延量N 1 又はパルス幅W 1 を調整することで、補完信号K 3 の立ち下りから同期検出信号K 2 の立ち下りまでの時間N 2 も可変される。

具体的には、補完信号K 3 の周期W 2 が同期検出信号K 2 の周期に対して基準クロックCLKの1周期分だけ長く又は短くなるように補完周期カウンタ部3 2、3 3のカウント値を調整する。また、補完信号K 3 の開始遅延量N 1 が基準クロックCLKの1～4周期分だけ遅くなるように、補完周期カウンタ部3 2、3 3のカウント値を調整する。更に、補完信号K 3 のパルス幅W 1 が同期検出信号K 2 のパルス幅に対して基準クロックCLKの2～3周期分だけ短くなるようにパルス幅記憶部3 1に記憶されているカウント値C 2 を調整する。パルス幅記憶部3 1、補完周期カウンタ部3 2、及び補完周期カウンタ部3 3の調整量の設定は、予め試験を行って定めておく。

図8に示した信号処理回路2 0の基本的な動作は、図4及び図5を参照して説明した動作と同様の動作であるため、ここでは詳細な説明を省略する。

図9は、本発明の第2実施形態による信号処理方法において生成される補完信号K 3 及び補完検出信号K 4 と同期検出信号K 2 との時間位置関係の一例を示す図である。

図9においては、図6と同様に検出信号K 0 及び同期検出信号K 2 を図示している。尚、同期検出信号K 2 は、符号PT 1 を付した箇所に急激なパルス幅の変

動が生じており、符号PT2を付した箇所においてパルス抜けが生じている。

このような変化を示す同期検出信号K2に対して、本実施形態においても第1実施形態と同様に、同期検出信号K2を元に同期検出信号K2に対して1周期だけ遅延した補完信号K3を生成している（遅延ステップ、第2ステップ）。尚、比較のため、図9においては、第1実施形態による信号処理方法を用いて生成された補完信号に符号K12を付して示している。

本実施形態において生成される補完信号K3は、図7中のパルス幅記憶部31、補完周期カウンタ部32、及び補完周期カウンタ部33のカウント値を調整しているため、図9に示す通り、補完信号K12に比べてパルス幅が減じられる（処理ステップ、第7ステップ）。また、補完信号K3の各周期のパルスは、その立ち上がり時点が同期検出信号K2の各周期におけるパルスの立ち上がり時間よりも遅れるとともに、その立ち下がり時点が同期検出信号K2の各周期におけるパルスの立ち下がり時間よりも早くなる。

よって、本実施形態の信号処理方法により生成された補完信号K3と同期検出信号K2との論理和演算を行って補完検出信号K4を生成すると（合成ステップ、第3ステップ）、同期検出信号K2の多くの周期におけるパルス幅が反映された補完検出信号K4が生成される、このように、本実施形態では、いわば元の同期検出信号K2が優先されて補完されているため、補正によるパルス幅の誤差を最小限にすることができる。また、図9に示す通り、本実施形態においても補完検出信号K2の1周期分のパルス抜けが補正される。このように、本実施形態によれば、補完検出信号K2のパルス幅の急激な変動及びパルス抜けを最小限の誤差で補完することができるため、測定対象OBの位置情報を高い精度をもって測定する上で極めて好適である。

（第3実施形態）

図10は、本発明の第3実施形態による信号処理方法が用いられる信号処理装置の構成を示すブロック図である。

図10に示した本発明の第3実施形態による信号処理方法が用いられる信号処理装置45が、図7に示した本発明の第2実施形態による信号処理方法が用いられる信号処理装置40と異なる点は、OR回路30と出力端子T2との間に平

均化处理部 35 を設けた点である。

平均化处理部 35 は、例えば PLL (Phase Locked Loop) 回路を含んで構成され、補完検出信号 K4 のパルス幅 (時間幅) を平均化するためのものである。周知の通り、PLL 回路は、位相検出器、VCO (Voltage Controlled Oscillator : 電圧制御発振器)、ループフィルタ、及び分周期をループ内に含んでフィードバック系を構成し、外部から入力された信号とループ内の VCO からの出力との位相差が一定になるよう、ループ内の VCO にフィードバック制御をかけて発振をさせる発振回路である。

第 1 実施形態及び第 2 実施形態と同様に、基本的には本実施形態においても同期検出信号 K2 の周期及びパルス幅を用いて同期検出信号 K2 に対して 1 周期分だけ遅延した補完信号 K3 を生成し (遅延ステップ、第 2 ステップ)、この補完信号 K3 と同期検出信号 K2 との論理和を演算することで、補完検出信号 K4 を生成している (合成ステップ、第 3 ステップ)。

しかしながら、この補完検出信号 K4 は、検出信号 K1 のサンプリング誤差 (検出信号 K1 に対して非同期の基準クロック CLK で検出信号 K1 の周期及びパルス幅を計測する計測誤差) 及び検出信号 K1 のジッタを含む。このため、本実施形態においては、平均化处理部 35 において PLL 回路を用いて補完検出信号 K4 のパルス幅を平均化した補完検出信号 K5 を生成して、補完検出信号 K4 のパルス幅の誤差の除去を行っている (平均化ステップ)。

図 11 は、本発明の第 3 実施形態による信号処理方法において生成される補完信号 K3 及び補完検出信号 K4 と入力される検出信号 K1 との時間位置関係の一例を示す図である。尚、図 11 においては、図 9 と同様に第 1 実施形態の信号処理方法を用いて生成される補完信号 K30、並びに第 2 実施形態の信号処理方法を用いて生成される補完信号 K3 及び補完検出信号 K4 を図示している。

図 11 においては、図 9 と同様に、同期検出信号 K2 及び第 1 実施形態で生成される補完信号 K12 を図示している。尚、同期検出信号 K2 は、符号 PT1 を付した箇所に急激なパルス幅の変動が生じており、符号 PT2 を付した箇所においてパルス抜けが生じている。図 11 に示す同期検出信号 K2 に対しては、第 2 実施形態において生成されるものと同じの検出信号 K3 及び補完検出信号 K4 が

生成される。この補完検出信号K 4を平均化処理部3 5に入力すると補完検出信号K 5が生成される。

ここで、生成される補完検出信号K 4に着目すると、符号P T 1, P T 2を付した箇所においては、他の箇所に比べてパルス幅が狭くなっていることが分かる。これに対し、平均化処理部3 5で生成される補完検出信号K 5は、各周期間におけるパルス幅が平均化されており、各周期間におけるパルス幅の変動が殆ど無いことが分かる。このように、本実施形態においては、各周期間のパルス幅の変動が平均化された補完検出信号K 5が得られており、この補完検出信号K 5を用いれば更に高い精度で測定対象O Bの位置情報を測定することができる。

尚、以上の説明では、図7に示す本発明の第2実施形態による信号処理方法が用いられる信号処理回路4 0が備えるOR回路3 0と出力端子T 2との間に平均化処理部3 5を備えた構成を例にあげて説明した。しかしながら、図2に示す本発明の第1実施形態による信号処理方法が用いられる信号処理回路2 0が備えるOR回路3 0と出力端子T 2との間に平均化処理部3 5を備えても、同様の効果が得られる。

尚、上述の第1～第3実施形態においては、非同期検出信号K 1から同期化部2 1を介して同期検出信号K 2を生成し、同期回路としてのOR回路3 0の一方の入力端に入力させているが、同期化部2 1をフラグ生成部2 2の直前に設けて、OR回路3 0には非同期検出信号K 1のまま入力させるようにしてもよい。この場合、OR回路3 0は非同期回路となり、OR回路3 0から出力される補完検出信号K 4も非同期信号となる。非同期検出信号K 1をそのままOR回路（非同期回路）3 0に入力させるか、同期検出信号K 2を生成してからOR回路（同期回路）3 0に入力させるかは、入力端子T 1に入力される信号の信号品質や補完信号の遅延周期等を考慮して決めてやればよい。

（第4実施形態）

前述した第1実施形態～第3実施形態においては、同期検出信号K 2のパルス抜け、即ち、1つの周期内において状態が変化せずに値が“0”のままである状態を補完する信号処理方法について説明した。しかしながら、上記のパルス抜けとは異なり、1つの周期内において状態が変化せずに値が“1”のままとなるパ

ルス抜けもある。

図12A～図12Cは、パルス抜けの種類を説明するための図である。ここで、図12Aに示す通り、同期検出信号K2の1周期内における立ち上がりから立ち下がりまでを正パルスと定義し、同期検出信号K2の立ち下がりから立ち上がりまでを負パルスと定義する。

第1実施形態～第3実施形態において説明したパルス抜けは、図12B中において符号PT3で指し示す通り、1つの周期内において状態が変化せずに値が“0”のままになる正パルス抜けである。これに対し、図12C中において符号PT4で指し示す通り、1つの周期内において状態が変化せずに値が“1”のままになる負パルス抜けもある。上述の第1実施形態～第3実施形態の信号処理方法は正パルス抜けを補完することはできるものの、負パルス抜けは補完することができない。本実施形態の信号処理方法は、正パルス抜け及び負パルス抜けを補完するものである。

図13は、本発明の第4実施形態による信号処理方法が用いられる信号処理装置の構成を示すブロック図である。

図13に示す通り、本実施形態の信号処理方法が用いられる信号処理装置50は、同期化部21、正パルス補完信号生成部51、負パルス補完信号生成部52、OR回路53、論理積演算回路（以下、AND回路という）54、Pエッジ検出部55、Nエッジ検出部56、及びマルチプレクサ57を含んで構成される。尚、本実施形態においても、信号処理装置50内の各ブロックには、周波数が200MHz程度の基準クロックCLK（図13においては図示省略）が供給されており、各ブロックはこの基準クロックCLKに同期して動作する。

上記同期化部21は、第1実施形態～第3実施形態で説明した同期化部21と同様のものであり、入力端子T1を介して入力される検出信号K1を基準クロックCLKに同期させた同期検出信号K2を生成する。正パルス補完信号生成部51は、第1実施形態の信号処理方法が用いられる信号処理装置20が備えるフラグ生成部22～RSフリップフロップ29を含む構成（図2参照）、又はこれらに含まれるパルス幅記憶部24及び補完周期カウンタ25、26に代えてパルス幅記憶部31及び補完周期カウンタ32、33を備えた構成（図7参照）であり、

前述した補完信号K 3と同様の補完信号K 2 1（第1遅延信号）を生成する。尚、この補完信号K 2 1は、主として正パルス抜けを補完するためのものである。

負パルス補完信号生成部5 2は、正パルス補完信号生成部5 1とほぼ同様の構成であり、主として負パルス抜けを補完する補完信号K 2 2（第2遅延信号）を生成する。ここで、負パルス補完信号生成部5 2及び正パルス補完信号生成部5 1が図2に示すフラグ生成部2 2～RSフリップフロップ2 9を含む構成であるとし、これらの構成上の相違点について説明する。

正パルス補完信号生成部5 1が備える周期計測カウンタ2 3にはフラグ生成部2 2から出力されるフラグF Pが入力され、パルス幅記憶部2 4にはフラグF Nが入力されている。これに対し、負パルス補完信号生成部5 2が備える周期計測カウンタ2 3にはフラグ生成部2 2から出力されるフラグF Nが入力され、パルス幅記憶部2 4にはフラグF Pが入力されており、正パルス補完信号生成部5 1とは逆である。

また、正パルス補完信号生成部5 1が備える補完周期カウンタ部2 5、2 6にはフラグF Pが出力される度に値が変化するフラグF A 1が入力されていたが、負パルス補完信号生成部5 2が備える補完周期カウンタ部2 5、2 6にはフラグF Nが出力される度に値が変化する（値が交互に“1”又は“0”となる）フラグF A 2（図1 5参照）が入力されている点が異なる。

図4を参照して詳述した通り、正パルス補完信号生成部5 1は、同期検出信号K 2の立ち上がりを基準として各周期の長さ（同期検出信号K 2の立ち上がりから次の立ち上がりまでの長さ）及びパルス幅（1つの周期内において、値が“1”である期間の長さ）を計測して補完信号K 2 1を生成する。これに対し、負パルス補完信号5 2は、同期検出信号K 2の立ち下がりを経験して各周期の長さ（同期検出信号K 2の立ち下がりから次の立ち下がりまでの長さ）及びパルス幅（1つの周期内において、値が“0”である期間の長さ）を計測して補完信号K 2 2を生成する。

OR回路5 3は、正パルス補完信号生成部5 1から出力される補完信号K 2 1と同期化部2 1から出力される同期検出信号K 2の論理和演算を行い、補完検出信号K 2 3を生成する。AND回路5 4は、負パルス補完信号生成部5 2から出

力される補完信号K 2 2 と同期化部 2 1 から出力される同期検出信号K 2 の論理積演算を行い、補完検出信号K 2 4 を生成する。これらの補完検出信号K 2 3, 2 4 はマルチプレクサ 5 7 に出力される。

P エッジ検出部 5 5 は、同期検出信号K 2 の立ち上がりの有無を検出するものであり、予め設定したエッジ検出領域に同期検出信号K 2 の立ち上がりが検出されなかったときに検出エラー信号 e 1 を出力する。また、N エッジ検出部 5 6 は、同期検出信号K 2 の立ち下りの有無を検出するものであり、予め設定したエッジ検出領域に同期検出信号K 2 の立ち下りが検出されなかったときに検出エラー信号 e 2 を出力する。

図 1 4 は、P エッジ検出部 5 5 及びN エッジ検出部 5 6 で設定されるエッジ検出領域を説明するための図である。

図 1 4 中において、符号A 1 を付した領域がP エッジ検出部 5 5 で設定されるエッジ検出領域であり、符号A 2 を付した領域がN エッジ検出部 5 6 で設定されるエッジ検出領域である。図示の通り、エッジ検出領域A 1, A 2 は、ノイズの影響等がなければ同期検出信号K 2 が本来立ち上がるであろう位置又は立ち下がるであろう位置からある程度の幅（例えば、基準クロックCLKの数クロック分の幅：所定の時間幅）をもって設定されている。

P エッジ検出部 5 5 及びN エッジ検出部 5 6 は、図 2 に示す周期計測カウンタ 2 3 と同様のカウンタを有しており、このカウンタのカウント値に基づいて上記の検出領域A 1, A 2 の幅が設定される。尚、P エッジ検出部 5 5 及びN エッジ検出部 5 6 の構成の簡略化を図るため、これらに設けられるカウンタを省略し、正パルス補完信号生成部 5 1 又は負パルス補完信号生成部 5 2 に設けられる周期計測カウンタ 2 3 のカウント値を用いて検出領域A 1, A 2 の幅を設定するようにしても良い。

このように、エッジ検出領域A 1, A 2 を設けて同期検出信号K 2 の立ち上がり及び立ち下りを検出するのは、例えばサンプリング誤差に起因して僅かに立ち上がりの時間位置及び立ち下りの時間位置がずれても検出を可能とするとともに、パルス幅の変動が極端に大きなパルスを検出対象から除外するためである。P エッジ検出部 5 5 からの検出エラー信号 e 1 はマルチプレクサ 5 7 のエラー信

号入力端L 1に入力され、Nエッジ検出部5 6からの検出エラー信号e 2はマルチプレクサ5 7のエラー信号入力端L 2に入力される。

マルチプレクサ5 7は、エラー信号入力端L 1, L 2に入力される検出エラー信号e 1, e 2に応じて、同期検出信号K 2、補完検出信号K 2 3、及び補完検出信号K 2 4の何れか1つの信号を補完検出信号K 2 5として出力する。具体的には、検出エラー信号e 1, e 2の何れもがエラー信号入力端L 1, L 2に入力されない場合には、同期検出信号K 2を補完検出信号K 2 5として出力する。検出エラー信号e 1のみがエラー信号入力端L 1に入力された場合には、入力された時点から同期検出信号K 2の半周期の時間が経過する時点まで補完検出信号K 2 3を補完検出信号K 2 5として出力する。また、検出エラー信号e 2のみがエラー信号入力端L 2に入力された場合には、入力された時点から同期検出信号K 2の半周期の時間が経過する時点まで補完検出信号K 2 4を補完検出信号K 2 5として出力する。

次に、上記構成における信号処理装置5 0の動作、つまり本発明の第4実施形態による信号処理方法について説明する。

図1 5は、本発明の第4実施形態による信号処理方法において生成される補完信号K 2 1, K 2 2の一例を示すタイミングチャートである。

図1 5に示す検出信号K 1が図1 3に示す信号処理装置5 0の入力端子T 1に入力されている検出信号であり、基準信号CLKが信号処理装置5 0内の各ブロックに入力される基準クロックである。尚、図1 5においては図4と同様に、同期検出信号K 2の状態が変化する時刻を時刻t 1～t 7としている。

入力端子T 1から検出信号K 1が入力されると、検出信号K 1は同期化部2 1に入力されて同期化部2 1において基準クロックCLKに対して同期が取られた同期検出信号K 2が生成される。この同期検出信号K 2は正パルス補完信号生成部5 1、負パルス補完信号生成部5 2、及びマルチプレクサ5 7へ出力される。正パルス補完信号生成部5 1に同期検出信号K 2が入力すると、内部に設けられたフラグ生成部2 2（図2参照）において図1 5に示すフラグFP, FN, FA 1が生成され、これらのフラグに基づいて図4を用いて説明した処理と同様の処理が行われて補完信号K 2 1が生成される。また、負パルス補完信号生成部5 2

に同期検出信号K 2が入力すると、内部に設けられたフラグ生成部 2 2（図 2 参照）において図 1 5 に示すフラグ F P，F N，F A 2 が生成され、これらのフラグに基づいて図 4 を用いて説明した処理と同様の処理が行われて補完信号 K 2 2 が生成される。

ここで、生成される補完信号 K 2 1，K 2 2 は、何れも検出信号 K 2 同期検出信号 K 2 に対して 1 周期だけ遅延したものである。例えば、時刻 $t_3 \sim t_5$ （正確には、これらの時刻の経過後における基準クロック C L K の最初の立ち上がり時刻）で生成される補完信号 K 2 1 は、同期検出信号 K 2 の時刻 $t_1 \sim t_3$ における 1 周期の長さで時刻 $t_1 \sim t_2$ における正パルスの幅とに基づいて生成される。また、例えば、時刻 $t_4 \sim t_6$ （正確には、これらの時刻の経過後における基準クロック C L K の最初の立ち上がり時刻）で生成される補完信号 K 2 2 は、同期検出信号 K 2 の時刻 $t_2 \sim t_4$ における 1 周期の長さで時刻 $t_2 \sim t_3$ における負パルスの幅とに基づいて生成される。

以上、本発明の第 4 実施形態による信号処理方法において生成される補完信号 K 2 1，K 2 2 について説明したが、次に、図 1 3 に示す信号処理装置 5 0 に正パルス抜け及び負パルス抜けが生じた検出信号 K 1 が入力されたときの動作について説明する。

図 1 6 は、信号処理装置 5 0 に正パルス抜け及び負パルス抜けが生じた検出信号 K 1 が入力されたときの動作を示すタイミングチャートである。

図 1 6 に示した例では、検出信号 K 1 を同期化して得られる同期検出信号 K 2 は、時刻 $t_{34} \sim t_{35}$ の間の期間において 1 周期分の正パルス抜けが生じており、時刻 $t_{38} \sim t_{39}$ の間の期間において 1 周期分の負パルス抜けが生じている。このような同期検出信号 K 2 に対しては、パルス抜けが生じていない時刻 t_{33} までは、正パルス補完信号生成部 5 1 及び負パルス補完信号生成部 5 2 は、図 1 5 を参照して説明した動作を行って、各周期毎に正パルス及び負パルスが存在する補完信号 K 2 1，K 2 2 をそれぞれ生成する。

正パルス補完信号生成部 5 1 で生成された補完信号 K 2 1 は、O R 回路 5 3 へ出力され、同期検出信号 K 2 との論理和演算が行われて補完検出信号 K 2 3 が生成される。また、負パルス補完信号生成部 5 2 で生成された補完信号 K 2 2 は、

AND回路54へ出力され、同期検出信号K2との論理積演算が行われて補完検出信号K24が生成される。これらの補完検出信号K23、K24はマルチプレクサ57へ出力される。時刻t33までは同期検出信号K2が規則的な状態変化をしているため、Pエッジ検出部55及びNエッジ検出部56からは検出エラー信号e1、e2が出力されない（検出ステップ）。このため、時刻t33まではマルチプレクサ57からは同期検出信号K2がそのまま補完検出信号K25として出力される（選択ステップ）。

時刻t33が経過して時刻t34になると、同期検出信号K2の正パルス抜けが生じているが、正パルス補完信号生成部51から出力される補完信号K21は、同期検出信号K2の1周期前の周期の長さ及び正パルス幅に基づいて生成されているため、図16に示す通り補完信号K21は時刻t34～t35の間において正パルスが存在している。このため、検出信号K21と同期検出信号K2との論理和を演算して得られる補完検出信号K23も時刻t34～t35の間において正パルスが存在したものとなる。

また、時刻t34においては、同期検出信号K2が立ち上がらないためPエッジ検出部55から検出エラー信号e1が出力される（検出ステップ）。マルチプレクサ57は検出エラー信号e1が出力された時点から同期検出信号K2の半周期分の時間が経過するまで補完検出信号K23を補完検出信号K25として出力する（選択ステップ）。かかる処理が行われることで、図16に示す通り、補完検出信号K25は、時刻t34～t35における正パルス抜けが補完されたものとなる。

時刻t35が経過してから時刻t38までは、同期検出信号K2が規則的な状態変化をしているため、Pエッジ検出部55及びNエッジ検出部56からは検出エラー信号e1、e2が出力されない（検出ステップ）。このため、この期間においてはマルチプレクサ57からは同期検出信号K2がそのまま補完検出信号K25として出力される（選択ステップ）。

時刻t38～t39の間（後半の半周期）において、同期検出信号K2は、負パルス抜けが生じている。しかしながら、負パルス補完信号生成部52から出力される補完信号K22は、同期検出信号K2の1周期前の周期の長さ及び正パル

ス幅に基づいて生成されているため、図 16 に示す通り補完信号 K 2 2 は時刻 t_{38} ～ t_{39} の間において負パルスが存在している。このため、検出信号 K 2 2 と同期検出信号 K 2 との論理積を演算して得られる補完検出信号 K 2 4 も時刻 t_{38} ～ t_{39} の間において負パルスが存在したものとなる。

また、時刻 t_{38} の経過後、同期検出信号 K 2 の半周期が経過した時点においては、同期検出信号 K 2 が立ち下がらないため N エッジ検出部 56 から検出エラー信号 e_2 が出力される（検出ステップ）。マルチプレクサ 57 は検出エラー信号 e_2 が出力された時点から同期検出信号 K 2 の半周期分の時間が経過するまで補完検出信号 K 2 4 を補完検出信号 K 2 5 として出力する（選択ステップ）。かかる処理が行われることで、図 16 に示す通り、補完検出信号 K 2 5 は、時刻 t_{38} ～ t_{39} における負パルス抜けが補完されたものとなる。

尚、時刻 t_{39} 以降においては、同期検出信号 K 2 が規則的な状態変化をしているため P エッジ検出部 55 及び N エッジ検出部 56 からは検出エラー信号 e_1 、 e_2 が出力されない（検出ステップ）。このため、この期間においてはマルチプレクサ 57 からは同期検出信号 K 2 がそのまま補完検出信号 K 2 5 として出力される。

以上説明した通り、本実施形態の信号処理装置 50 は、検出信号 K 1（ひいては、同期検出信号 K 2）に 1 周期分の正パルス抜け又は負パルス抜けが生じていても、これらを完全に補完することができる。また、本実施形態においては、P エッジ検出部 55 及び N エッジ検出部 56 が図 14 に示すエッジ検出領域 A1、A2 をそれぞれ設定して同期検出信号 K 2 の立ち上がり及び立ち下りの各々を検出している。このため、仮に同期検出信号 K 2 の正パルス又は負パルスの急激な変動があった場合には、これらはパルス抜けとして補完される。従って、本実施形態においても、パルス幅の急激な変動を補完することができる。

以上、本発明の第 4 実施形態について説明したが、本実施形態においても前述した第 3 実施形態と同様に、マルチプレクサ 57 と出力端子 T2 との間に平均化処理部 35 と同様の構成を設けて、補完検出信号 K 2 5 のパルス幅（時間幅）を平均化するようにしても良い。

尚、第 4 実施形態においても、同期化部 21 をフラグ生成部 22 の直前に設け

て、OR回路30には非同期検出信号K1のまま入力させるようにしてもよい。この場合、OR回路30は、非同期回路となり、OR回路30から出力される補完検出信号K4も非同期信号となる。非同期検出信号K1をそのままOR回路(非同期回路)30に入力させるか、同期検出信号K2を生成してからOR回路(同期回路)30に入力させるかは、入力端子T1に入力される信号の信号品質や補完信号の遅延周期等を考慮して決めればよい。

(ステージ)

次に、本発明の一実施形態によるステージについて詳細に説明する。

図17は、本発明の一実施形態によるステージの概略構成を示す図である。尚、図17に示すステージは、ウェハ(半導体ウェハ)Wを水平面内で移動させるステージである。このステージの説明においては、ウェハWが移動する水平面内に互いに直交するX軸及びY軸を設定して説明を進める。

図17に示す通り、本実施形態のステージは、ウェハWを保持した状態でXY面内で移動可能に構成された可動体としてのウェハステージ66を備えるステージ部65と、ウェハステージ66を駆動する駆動制御部としての制御部60とを含んで構成される。制御部60は、上位コントローラ61、制御コントローラ62、電流増幅部63a～63c、及び位置検出部64a、64bを含んで構成される。

上位コントローラ61は、制御コントローラ62に対してXY面内におけるウェハWの位置を指示する制御信号を出力する。制御コントローラ62は、上位コントローラ61から出力される制御信号と位置検出部64a、64bから出力される検出信号とに基づいて、ステージ部65が備えるリニアモータ67～69を駆動するための駆動信号を生成し、ウェハWを載置するウェハステージ66の動作を制御する。

電流増幅部63a～63cは、制御コントローラ62から出力される駆動信号の電流を所定の増幅率で増幅してステージ部65に設けられるリニアモータ67～69のそれぞれに供給する。位置検出部64a、64bは、ステージ部65に設けられるレーザ干渉計70a、70bから出力される検出信号に対して前述した信号処理を施してウェハステージ66のX方向の位置及びY方向の位置(ステ

ージ位置)を検出する。尚、図17に示すステージ装置においては、レーザ干渉計70a、70b及び位置検出部64a、64bが本発明にいう干渉計システムに相当する。

次に、ステージ部65について詳細に説明する。

図18は、ステージ部65の構成例を示す斜視図である。図17及び図18に示すように、ステージ部65は、ウェハステージ66、このウェハステージ66をXY平面に沿った2次元方向に移動可能に支持するウェハ定盤71、ウェハステージ66と一体的に設けられてウェハWを吸着保持する試料台72、これらウェハステージ66及び試料台72を相対移動自在に支持するXガイドバー73を主体に構成されている。ウェハステージ66の底面には、非接触ベアリングである不図示の複数のエアベアリング(エアパッド)が固定されており、これらのエアベアリングによってウェハステージ66がウェハ定盤71上に、例えば数ミクロン程度のクリアランスを介して浮上支持されている。

ウェハ定盤71は、例えば不図示のベースプレートの上方に、不図示の防振ユニットを介してほぼ水平に支持されている。ここで、防振ユニットは、例えばウェハ定盤71の各コーナーに配置され、内圧が調整可能なエアマウントとボイスコイルモータとがベースプレート上に並列に配置された構成になっている。これらの防振ユニットによって、ベースプレートを介してウェハ定盤71に伝わる微振動がマイクロGレベルで絶縁されるようになっている。

また、図18に示すように、Xガイドバー73は、X方向に沿った長尺形状を呈しており、その長さ方向の両端には電機子ユニットからなる可動子67a及び可動子68aがそれぞれ設けられている。これらの可動子67a、68aにそれぞれ対応する磁石ユニットを有する固定子67b、68bは、不図示のベースプレートに突設された支持部に設けられている。

上記の可動子67a及び固定子67bによってリニアモータ67が構成され、可動子68a及び固定子68bによってリニアモータ68が構成されている。可動子67aが固定子67bとの間の電磁氣的相互作用により駆動され、なおかつ可動子68aが固定子68bとの間の電磁氣的相互作用により駆動されることでXガイドバー73がY方向に移動し、リニアモータ67とリニアモータ68との

駆動量を調整することで、ウェハステージ66はX軸及びY軸に直交するZ軸周りに回転する。即ち、リニアモータ67、68によってXガイドバー73とほぼ一体的にウェハステージ66（及び試料台72）がY方向及びZ軸周りに駆動されるようになっている。

また、Xガイドバー73のX方向側には、Xトリムモータ77の可動子を取り付けられている。このXトリムモータ77は、X方向に推力を発生することでXガイドバー73のX方向の位置を調整するものであって、その固定子は不図示のリアクションフレームに設けられている。このため、ウェハステージ66をX方向に駆動する際の反力は、リアクションフレームを介してベースプレートに伝達される機能になっている。

試料台72は、Xガイドバー73との間にZ方向に所定量のギャップを維持する磁石及びアクチュエータからなる磁気ガイドを介して、Xガイドバー73にX方向に相対移動自在に非接触で支持・保持されている。また、ウェハステージ66は、Xガイドバー73に埋設された固定子を有するリニアモータ69による電磁氣的相互作用によりX方向に駆動される。リニアモータ69の可動子は図示していないが、ウェハステージ66に取り付けられている。試料台72の上面には、不図示のウェハホルダを介してウェハWが真空吸着等によって固定される。

尚、上記リニアモータ67、68よりもリニアモータ69の方がウェハステージ66上に載置されるウェハWに近い位置に配置されており、リニアモータ69の可動子が試料台72に固定されている。このため、リニアモータ69は発熱源であるコイルが固定子となりウェハWから遠ざかり直接試料台72に固定されないムービングマグネット型のリニアモータを用いることが望ましい。

リニアモータ67、68は、リニアモータ69、Xガイドバー73、及び試料台72を一体として駆動するため、Xリニアモータ69より遙かに大きい推力を必要とする。そのため、多くの電力を必要とし発熱量もリニアモータ69より大きくなる。従って、リニアモータ67、68は、ムービングコイル型のリニアモータを用いることが望ましい。

また、ウェハステージ66の端部にはX方向に延びる移動鏡75とY方向に延びる移動鏡76が取り付けられている。これらの移動鏡75、76の鏡面に対面

する位置にレーザ干渉計 70 b, 70 a (図 1 参照) がそれぞれ取り付けられており、このレーザ干渉計 70 a, 70 b の計測結果が 64 a, 64 b に出力されて前出した信号処理が施されて、ウェハステージ 66 の X 方向の位置及び Y 方向の位置が所定の分解能、例えば 0.5 ~ 1 nm 程度の分解能でリアルタイムに計測される。尚、レーザ干渉計 70 a, 70 b の少なくとも一方は、測長軸を 2 軸以上有する多軸干渉計であり、これらレーザ干渉計の計測値に基づいてウェハステージ 66 (ひいてはウェハ W) の X 方向の位置及び Y 方向の位置のみならず、Z 軸周りの回転量及びレベリング量をも求めることができるようになっている。

(露光装置)

次に、露光装置について詳細に説明する。

図 19 は、露光装置の概略構成を示す図である。

図 19 に示した露光装置は、レチクル R とウェハ W とを同期移動させつつレチクル R に形成されたパターンの像を順次ウェハ W に転写する所謂ステップ・アンド・スキャン方式の露光装置である。図 19 において、符号 80 は、g 線 (波長 436 nm)、i 線 (波長 365 nm) を射出する超高圧水銀ランプ、又は KrF エキシマレーザ (波長 248 nm)、ArF エキシマレーザ (波長 193 nm)、若しくは F₂ エキシマレーザ (波長 193 nm) 等の光源を含み、これらの光源から射出される光の光強度分布を一様にするとともに、所定の形状に整形した照明光 IL を射出する照明光学系である。

符号 81 は、マスクとしてのレチクル R を載置するレチクルステージであり、投影光学系 PL の光軸 AX の方向に微動可能で、且つその光軸 AX に垂直な面内で 2 次元移動及び微小回転可能に構成される。レチクルステージ 81 の一端には、移動鏡 82 が取り付けられており、この移動鏡 82 の鏡面に対向した位置にレーザ干渉計 84 が配置されている。また、前述した照明光学系 80 には固定鏡 83 が取り付けられている。尚、固定鏡 83 は投影光学系 PL に取り付けても良い。

レーザ干渉計 84 は、移動鏡 82 に対して波長 λ_1 のレーザ光を照射し、固定鏡 83 に対して移動鏡 82 に照射するレーザ光の波長とは異なる波長 λ_2 のレーザ光を照射し、各々の反射光を干渉させて得られる干渉光を検出して検出信号を得る。また、レーザ干渉計 84 の内部には、図 1 に示す基準光路 P1 と同様の光

路が設けられており、この光路を介した波長 λ_1 、 λ_2 のレーザ光を干渉させて基準信号を得る。

レーザ干渉計84は、これら基準信号及び検出信号をデジタル化した後でグリッチ低減処理を行い、更に前述した信号処理を行って図1に示す基準信号S1及び検出信号S2、S3を生成し、基準信号S1と検出信号S2とを比較するとともに、基準信号S1と検出信号S3とを比較してレチクルステージ81のX座標、Y座標、及び回転角を測定している。レチクルステージ81を図1に示す測定対象OBに見立てると、レーザ干渉計84は図1に示す干渉計システムに相当する。

尚、図19では図示を簡略化しているが、移動鏡82はX軸に垂直な鏡面を有する移動鏡及びY軸に垂直な鏡面を有する移動鏡から構成されている。また、レーザ干渉計84は、Y軸に沿って移動鏡82にレーザビームを照射する2個のY軸用のレーザ干渉計及びX軸に沿って移動鏡82にレーザビームを照射するX軸用のレーザ干渉計より構成され、Y軸用の1個のレーザ干渉計及びX軸用の1個のレーザ干渉計によりレチクルステージ81のX座標及びY座標が計測される。また、Y軸用の2個のレーザ干渉計の計測値の差により、レチクルステージ81の回転角が計測される。レーザ干渉計84によって検出されたレチクルステージ81のX座標、Y座標、及び回転角の情報は主制御系85に供給される。主制御系85は供給されたステージ位置情報をモニターしつつ駆動系86へ制御信号を出力し、レチクルステージ81の位置決め動作を制御する。

レチクルステージ81上に載置されたレチクルRには透明なガラス基板表面にクロム等によって半導体素子、液晶表示素子等のデバイスパターンDPが形成されている。照明光学系80から射出された照明光ILによってレチクルRが照明されると、レチクルRに形成されたデバイスパターンDPの像が投影光学系PLを介してウェハW上に転写される。ウェハWは、ウェハステージ87上に載置されている。尚、レチクルRのデバイスパターンDPが形成された面（パターン面）とウェハWの表面とは、投影光学系PLに関して光学的に共役に設定される。

ウェハステージ87は、XY平面内においてウェハWを移動させるXYステージ、Z軸方向にウェハWを移動させるZステージ、ウェハWをXY平面内で微小

回転させるステージ、及びZ軸に対する角度を変化させてXY平面に対するウェハWの傾きを調整するステージ等から構成される。ウェハステージ87の上面の一端にはウェハステージ87の移動可能範囲以上の長さを有する移動鏡88が取り付けられ、移動鏡88の鏡面に対向した位置にレーザ干渉計90が配置されている。また、前述した投影光学系PLには固定鏡89が取り付けられている。

レーザ干渉計90は、移動鏡88に対して波長 λ_1 のレーザ光を照射し、固定鏡89に対して移動鏡88に照射するレーザ光の波長とは異なる波長 λ_2 のレーザ光を照射し、各々の反射光を干渉させて得られる干渉光を検出して検出信号を得る。また、レーザ干渉計90の内部には、図1に示す基準光路P1と同様の光路が設けられており、この光路を介した波長 λ_1 、 λ_2 のレーザ光を干渉させて基準信号を得る。

レーザ干渉計90は、これら基準信号及び検出信号をデジタル化した後でグリッチ低減処理を行い、更に前述した信号処理を行って図1に示す基準信号S1及び検出信号S2、S3を生成し、基準信号S1と検出信号S2とを比較するとともに、基準信号S1と検出信号S3とを比較してウェハステージ87のX座標、Y座標、及び回転角を測定している。ウェハステージ87を図1に示す測定対象OBに見立てると、レーザ干渉計90は図1に示す干渉計システムに相当する。

尚、図19では図示を簡略化しているが、移動鏡88はX軸に垂直な鏡面を有する移動鏡及びY軸に垂直な鏡面を有する移動鏡から構成されている。また、レーザ干渉計90は、Y軸に沿って移動鏡88にレーザビームを照射する2個のY軸用のレーザ干渉計及びX軸に沿って移動鏡88にレーザビームを照射するX軸用のレーザ干渉計より構成され、Y軸用の1個のレーザ干渉計及びX軸用の1個のレーザ干渉計によりウェハステージ87のX座標及びY座標が計測される。また、Y軸用の2個のレーザ干渉計の計測値の差により、ウェハステージ87の回転角が計測される。レーザ干渉計90によって計測されたウェハステージ87のX座標、Y座標、及び回転角の情報は、主制御系85に供給される。主制御系85は、供給されたステージ位置情報をモニターしつつ駆動系91へ制御信号を出力し、ウェハステージ87の位置決め動作を制御する。

レチクルRに形成されたデバイスパターンDPの像をウェハW上に転写すると

きには、まず、主制御系 85 は、図示せぬレチクルアライメント系を用いてレチクル R の正確な位置情報を計測するとともに、ウェハアライメント系を用いてウェハ W の正確な位置情報を計測した後、これらの計測結果とレーザ干渉計 84 及びレーザ干渉計 90 の測定結果とに基づいてレチクル R とウェハ W の相対的な位置を調整する。次に、駆動系 86 及び駆動系 90 へ制御信号を出力して、レチクル R とウェハ W との移動を開始させ、スリット状の照明光 I L をレチクル R に照射する。その後は、レーザ干渉計 84 及びレーザ干渉計 90 の検出結果をモニタしつつ、レチクル R とウェハ W とを同期移動させてデバイスパターン D P を逐次ウェハ W 上に転写する。

以上、本発明の実施形態について説明したが、本発明は、上記実施形態に制限されず、本発明の範囲内で自由に変更が可能である。例えば、上記実施形態においては、信号処理装置 20 の入力端子 T1 に入力する検出信号 K1 に対して、検出信号 K1 の 1 周期分だけ遅延させた補完信号 K3 を生成し、検出信号 K1 と補完信号 K3 との論理和演算を行って補完検出信号 K4 を生成していた。しかしながら、検出信号 K1 に対する補完信号 K3 の遅延時間は、検出信号 K1 の複数周期分であってもよい。

尚、上述の実施形態において、本発明の信号処理を用いる干渉計システムは、測定対象（ステージ）の 1 次元あるいは 2 次元の位置情報を測定するために用いられているが、特開平 10-97982 号公報、特開 2000-49066 号公報、及び特表 2001-513267 号公報等の開示されているように、測定対象の位置情報、回転や傾き等を求めるために干渉計システムを用いる場合にも本発明を適用できる。

また、上記実施形態ではステップ・アンド・スキャン方式の露光装置を例に挙げて説明したが、本発明は、ステップ・アンド・リピート方式の露光装置にも適用可能である。また、本実施形態の露光装置の照明光学系 80 が備える光源は、超高圧水銀ランプ、KrF エキシマレーザ、ArF エキシマレーザ、又は F₂ レーザ（157 nm）のみならず、X 線や電子線などの荷電粒子線を用いることができる。例えば、電子線を用いる場合には電子銃として、熱電子放射型のランタンヘキサボライト（LaB₆）、タンタル（Ta）を用いることができる。また、

前述した実施形態においては、半導体素子又は液晶表示素子を製造する場合を例に挙げて説明したが、もちろん、薄膜磁気ヘッドの製造に用いられてデバイスパターンをセラミックウェハ上へ転写する露光装置、及びCCD等の撮像素子の製造に用いられる露光装置等にも本発明を適用することができる。

更に、光源としてDFB半導体レーザ又はファイバーレーザから発振される赤外域、又は可視域の単一波長レーザ光を、例えばエルビウム（又はエルビウムとイットリビウムの両方）がドープされたファイバーアンプで増幅し、非線形光学結晶を用いて紫外光に波長変換した高調波を用いても良い。例えば、単一波長レーザの発振波長を $1.51 \sim 1.59 \mu\text{m}$ の範囲内とすると、発生波長が $189 \sim 199 \text{ nm}$ の範囲内である8倍高調波、又は発生波長が $151 \sim 159 \text{ nm}$ の範囲内である10倍高調波が出力される。

特に、発振波長を $1.544 \sim 1.553 \mu\text{m}$ の範囲内とすると、発生波長が $193 \sim 194 \text{ nm}$ の範囲内の8倍高調波、即ちArFエキシマレーザ光とほぼ同一波長となる紫外光が得られ、発振波長を $1.57 \sim 1.58 \mu\text{m}$ の範囲内とすると、発生波長が $157 \sim 158 \text{ nm}$ の範囲内の10倍高調波、即ちF₂レーザ光とほぼ同一波長となる紫外光が得られる。また、発振波長を $1.03 \sim 1.12 \mu\text{m}$ の範囲内とすると、発生波長が $147 \sim 160 \text{ nm}$ の範囲内である7倍高調波が出力され、特に発振波長を $1.099 \sim 1.106 \mu\text{m}$ の範囲内とすると、発生波長が $157 \sim 158 \mu\text{m}$ の範囲内の7倍高調波、即ちF₂レーザ光とほぼ同一波長となる紫外光が得られる。この場合、単一波長発振レーザとしては、例えばイットリビウム・ドープ・ファイバーレーザを用いることができる。

また、本発明は半導体素子の製造に用いられる露光装置だけではなく、液晶表示素子（LCD）等を含むディスプレイの製造に用いられてデバイスパターンをガラスプレート上へ転写する露光装置、薄膜磁気ヘッドの製造に用いられてデバイスパターンをセラミックウェハ上へ転写する露光装置、及びCCD等の撮像素子の製造に用いられる露光装置等にも適用することができる。更には、光露光装置、EUV露光装置、X線露光装置、及び電子線露光装置などで使用されるレチクル又はマスクを製造するために、ガラス基板又はシリコンウェハなどに回路パターンを転写する露光装置にも本発明を適用できる。ここで、DUV（深紫外）

光やVUV（真空紫外）光などを用いる露光装置では一般的に透過型レチクルが用いられ、レチクル基板としては石英ガラス、フッ素がドーパされた石英ガラス、蛍石、フッ化マグネシウム、又は水晶などが用いられる。また、プロキシミティ方式のX線露光装置、又は電子線露光装置などでは透過型マスク（ステンシルマスク、メンブレンマスク）が用いられ、マスク基板としてはシリコンウェハなどが用いられる。

また、本発明のステージは、露光装置に設けられるレチクルステージ及びウェハステージのみならず、物体を載置した状態で移動させる（1次元的な移動又は2次元的な移動に制限されない）ステージ装置を制御する場合一般について適用することが可能である。

次に、上述した露光装置をリソグラフィ工程で使用したマイクロデバイスの製造方法の実施形態について説明する。図20は、マイクロデバイス（ICやLSI等の半導体チップ、液晶パネル、CCD、薄膜磁気ヘッド、マイクロマシン等）の製造例のフローチャートを示す図である。図20に示すように、まず、ステップS10（設計ステップ）において、マイクロデバイスの機能・性能設計（例えば、半導体デバイスの回路設計等）を行い、その機能を実現するためのパターン設計を行う。引き続き、ステップS11（マスク製作ステップ）において、設計した回路パターンを形成したマスク（レチクル）を製作する。一方、ステップS12（ウェハ製造ステップ）において、シリコン等の材料を用いてウェハを製造する。

次に、ステップS13（ウェハ処理ステップ）において、ステップS10～ステップS12で用意したマスクとウェハを使用して、後述するように、リソグラフィ技術等によってウェハ上に実際の回路等を形成する。次いで、ステップS14（デバイス組立ステップ）において、ステップS13で処理されたウェハを用いてデバイス組立を行う。このステップS14には、ダイシング工程、ボンディング工程、及びパッケージング工程（チップ封入）等の工程が必要に応じて含まれる。最後に、ステップS15（検査ステップ）において、ステップS14で作製されたマイクロデバイスの動作確認テスト、耐久性テスト等の検査を行う。こうした工程を経た後にマイクロデバイスが完成し、これが出荷される。

図 2 1 は、半導体デバイスの場合における、図 2 0 のステップ S 1 3 の詳細なフローの一例を示す図である。

図 2 1 において、ステップ S 2 1（酸化ステップ）においてはウェハの表面を酸化させる。ステップ S 2 2（CVDステップ）においてはウェハ表面に絶縁膜を形成する。ステップ S 2 3（電極形成ステップ）においてはウェハ上に電極を蒸着によって形成する。ステップ S 2 4（イオン打込みステップ）においてはウェハにイオンを打ち込む。以上のステップ S 2 1～ステップ S 2 4 のそれぞれは、ウェハ処理の各段階の前処理工程を構成しており、各段階において必要な処理に応じて選択されて実行される。

ウェハプロセスの各段階において、上述の前処理工程が終了すると、以下のようにして後処理工程が実行される。この後処理工程では、まず、ステップ S 2 5（レジスト形成ステップ）において、ウェハに感光剤を塗布する。引き続き、ステップ S 2 6（露光ステップ）において、上で説明したリソグラフィシステム（露光装置）及び露光方法によってマスクの回路パターンをウェハに転写する。次に、ステップ S 2 7（現像ステップ）においては露光されたウェハを現像し、ステップ S 2 8（エッチングステップ）において、レジストが残存している部分以外の部分の露出部材をエッチングにより取り去る。そして、ステップ S 2 9（レジスト除去ステップ）において、エッチングが済んで不要となったレジストを取り除く。これらの前処理工程と後処理工程とを繰り返し行うことによって、ウェハ上に多重に回路パターンが形成される。

以上説明したマイクロデバイス製造方法においては、露光ステップ（ステップ S 2 6）において前述した信号処理方法を用いてマスク及びウェハの位置情報が高い精度をもって測定されるため、ウェハ上に既に形成されているパターンとウェハ上に転写するパターンとの重ね合わせ精度を向上させることができ、結果的に最小線幅が 0.1 μm 程度の高集積度のデバイスを歩留まり良く生産することができる。

また、半導体素子等のマイクロデバイスだけではなく、光露光装置、EUV露光装置、X線露光装置、及び電子線露光装置等で使用されるレチクル又はマスクを製造するために、マザーレチクルからガラス基板やシリコンウェハ等へ回路パ

ターンを転写する露光装置にも本発明を適用できる。ここで、DUV（深紫外）やVUV（真空紫外）光等を用いる露光装置では、一般的に透過型レチクルが用いられ、レチクル基板としては石英ガラス、フッ素がドーピングされた石英ガラス、蛍石、フッ化マグネシウム、又は水晶等が用いられる。また、プロキシミティ方式のX線露光装置や電子線露光装置等では、透過型マスク（ステンシルマスク、メンブレンマスク）が用いられ、マスク基板としてはシリコンウェハ等が用いられる。なお、このような露光装置は、WO 99/34255号公報、WO 99/50712号公報、WO 99/66370号公報、特開平11-194479号公報、特開2000-12453号公報、特開2000-29202号公報等に開示されている。

産業上の利用の可能性

本発明は、測定対象に測定光を照射して得られる反射光に基づいて、前記測定対象の位置情報を測定する干渉計システムにおける信号処理方法であって、所定信号に対して所定周期分だけ遅延させた遅延信号を得る遅延ステップと、前記所定信号と前記遅延信号との合成信号を得る合成ステップと、前記合成信号を使って前記測定対象の位置情報を測定する測定ステップとを含むので、所定信号に対して所定周期分だけ遅延させた遅延信号を生成し、この遅延信号と所定信号とを合成した合成信号を得て測定対象の位置情報を測定しているため、仮に元の所定信号が欠陥を有するものであったとしても、合成して得られる合成信号は元の所定信号の欠陥が補完されたものとなる。この欠陥が補完された合成信号を測定対象の位置情報を測定する基礎としているため、高い精度で測定対象の位置情報を得ることができる。

請求の範囲

1. 測定対象に測定光を照射して得られる反射光に基づいて、前記測定対象の位置情報を測定する干渉計システムにおける信号処理方法であって、
所定信号に対して所定周期分だけ遅延させた遅延信号を得る遅延ステップと、
前記所定信号と前記遅延信号との合成信号を得る合成ステップと、
前記合成信号を使って前記測定対象の位置情報を測定する測定ステップと、を含む。
2. 請求項 1 記載の干渉計システムにおける信号処理方法であって、さらに、
前記遅延信号の時間幅を僅かに減ずる処理ステップを含む。
3. 請求項 1 記載の干渉計システムにおける信号処理方法であって、さらに、
前記合成信号の時間幅を平均化する平均化ステップを含む。
4. 請求項 1 記載の干渉計システムにおける信号処理方法であって、
前記所定信号は、前記反射光と参照光とを干渉させた干渉光を検出することによって得られる検出信号である。
5. 請求項 1 記載の干渉計システムにおける信号処理方法であって、
前記所定信号は、前記測定対象の位置情報を得るために、前記反射光と参照光とを干渉させた干渉光を検出することによって得られる検出信号との比較を行う基準信号である。
6. 測定対象に測定光を照射して得られる反射光に基づいて、前記測定対象の位置情報を測定する干渉計システムにおける信号処理方法であって、
所定信号をディジタル化する第 1 ステップと、
前記第 1 ステップでディジタル化した所定信号を所定周期分だけ遅延させた遅延信号を得る第 2 ステップと、

前記第 1 ステップでデジタル化した所定信号と前記遅延信号とを論理合成する第 3 ステップと、

前記第 3 ステップの論理合成で得られた信号を使って前記測定対象の位置情報を測定する第 4 ステップと、を含む。

7. 請求項 6 記載の干渉計システムにおける信号処理方法であって、

前記第 2 ステップは、前記第 1 ステップでデジタル化した所定信号の周期及びパルス幅を各周期毎に計測する第 5 ステップと、

前記各周期毎の計測終了後に、それ以前の周期で計測した周期及びパルス幅に基づいて前記遅延信号を得る第 6 ステップと、を含む。

8. 請求項 6 記載の干渉計システムにおける信号処理方法であって、

前記第 2 ステップは、前記遅延信号として、前記デジタル化した所定信号の立ち上がりを基準として前記所定周期分だけ遅延させた第 1 遅延信号と、前記前記デジタル化した所定信号の立ち下がりを基準として前記所定周期分だけ遅延させた第 2 遅延信号とを得るステップを含む。

9. 請求項 8 記載の干渉計システムにおける信号処理方法であって、

前記第 3 ステップは、前記第 1 ステップでデジタル化した所定信号と前記第 1 遅延信号との論理和を演算するステップと、

前記第 1 ステップでデジタル化した所定信号と前記第 2 遅延信号との論理積を演算するステップと、を含む。

10. 請求項 9 記載の干渉計システムにおける信号処理方法であって、

前記第 1 ステップでデジタル化した所定信号の立ち上がり及び立ち下がりの有無を検出する検出ステップと、

前記検出ステップの検出結果に応じて、前記第 1 ステップでデジタル化した所定信号、前記論理和の演算により得られた信号、及び前記論理積の演算により得られた信号の何れか 1 つの信号を選択する選択ステップと、を含む。

- 1 1. 請求項 10 記載の干渉計システムにおける信号処理方法であって、
前記検出ステップは、前記第 1 ステップでデジタル化した所定信号の立ち上がり及び立ち下りの有無を所定の時間幅をもって検出する。
- 1 2. 請求項 6 記載の干渉計システムにおける信号処理方法であって、さらに、
前記遅延信号をなす各パルスのパルス幅を減ずる第 7 ステップを含む。
- 1 3. 請求項 6 記載の干渉計システムにおける信号処理方法であって、さらに、
前記第 3 ステップで得られた信号の時間幅を平均化する平均化ステップを含む。
- 1 4. 請求項 6 記載の干渉計システムにおける信号処理方法であって、
前記所定信号は、前記反射光と参照光とを干渉させた干渉光を検出することによって得られる検出信号である。
- 1 5. 請求項 6 記載の干渉計システムにおける信号処理方法であって、
前記所定信号は、前記測定対象の位置情報を得るために、前記反射光と参照光とを干渉させた干渉光を検出することによって得られる検出信号との比較を行う基準信号である。
- 1 6. ステージであって、
所定の移動方向に移動可能に構成された可動体と、
請求項 1 記載の信号処理方法を用いて前記可動体を前記測定対象として前記位置情報を測定する干渉計システムと、
前記干渉計システムの測定結果に基づいて前記可動体を駆動する駆動制御部と、
を備える。
- 1 7. ステージであって、
所定の移動方向に移動可能に構成された可動体と、

請求項 6 記載の信号処理方法を用いて前記可動体を前記測定対象として前記位置情報を測定する干渉計システムと、

前記干渉計システムの測定結果に基づいて前記可動体を駆動する駆動制御部と、
を備える。

18. 干渉計システムであって、

基準信号を出力する基準機と、

測定対象に測定光を照射して得られる反射光と参照光とを干渉させて得られる
検出信号を出力する受信機と、を備え、

前記基準機は、ディジタル処理された信号を補完処理し、該補完処理後の信号
を前記基準信号として出力し、

前記基準機からの基準信号と前記受信機からの検出信号とに基づいて、前記測定対象の位置情報を得る。

19. 請求項 18 記載の干渉計システムであって、

前記基準機は、前記補完処理を行うために前記ディジタル処理された信号を所
定周期分だけ遅延させる遅延手段を備える。

FIG. 1

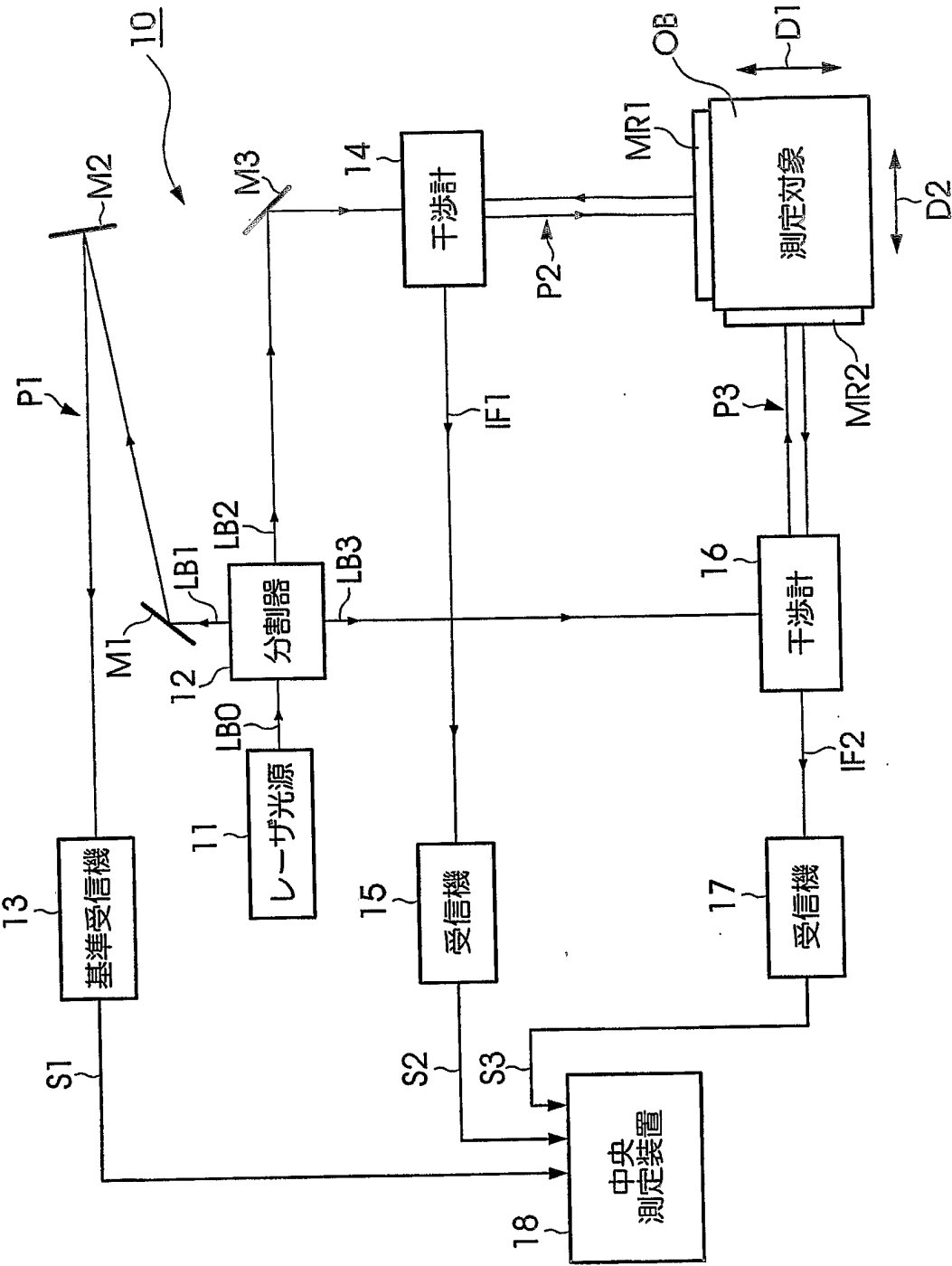


FIG. 2

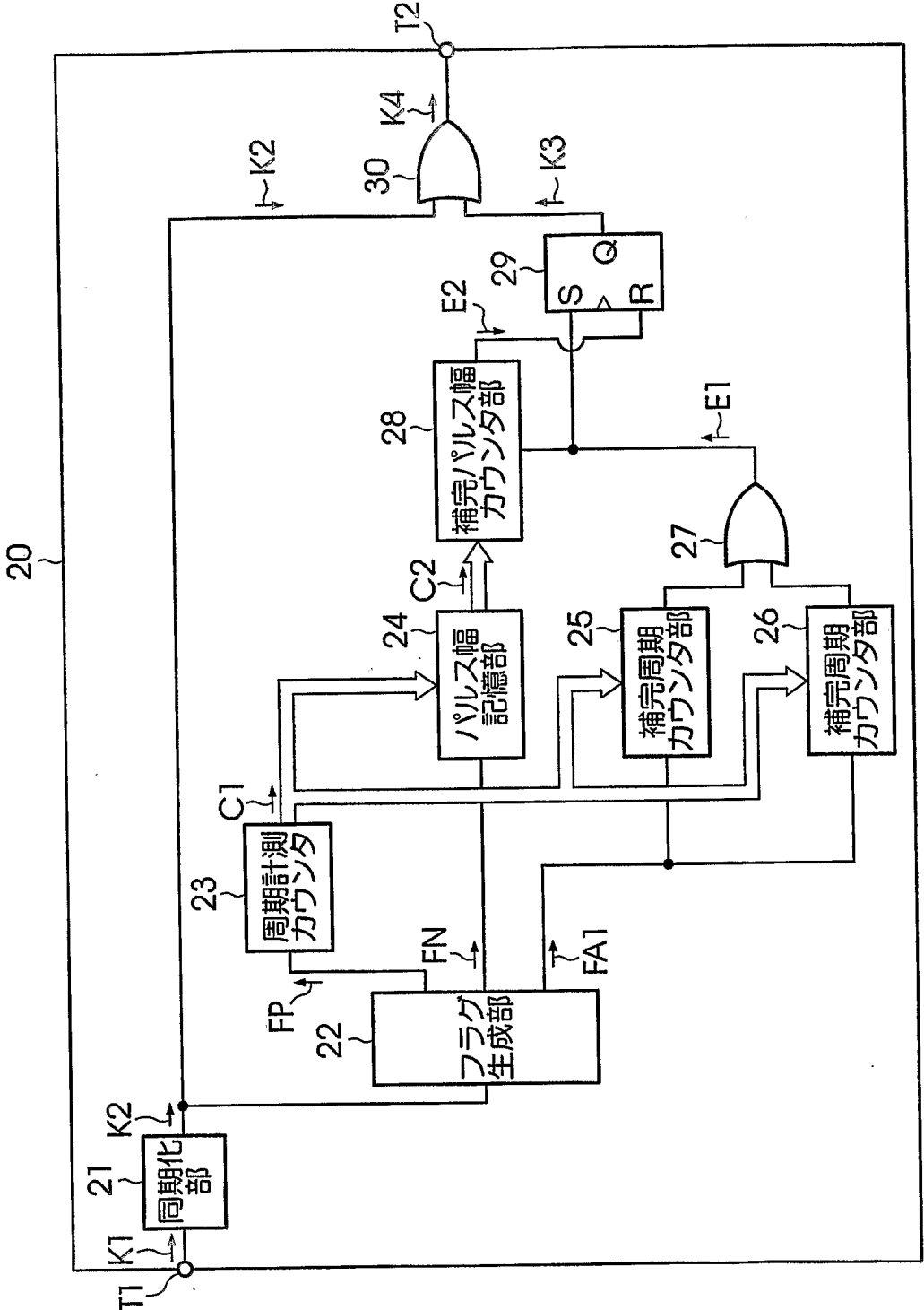


FIG. 3

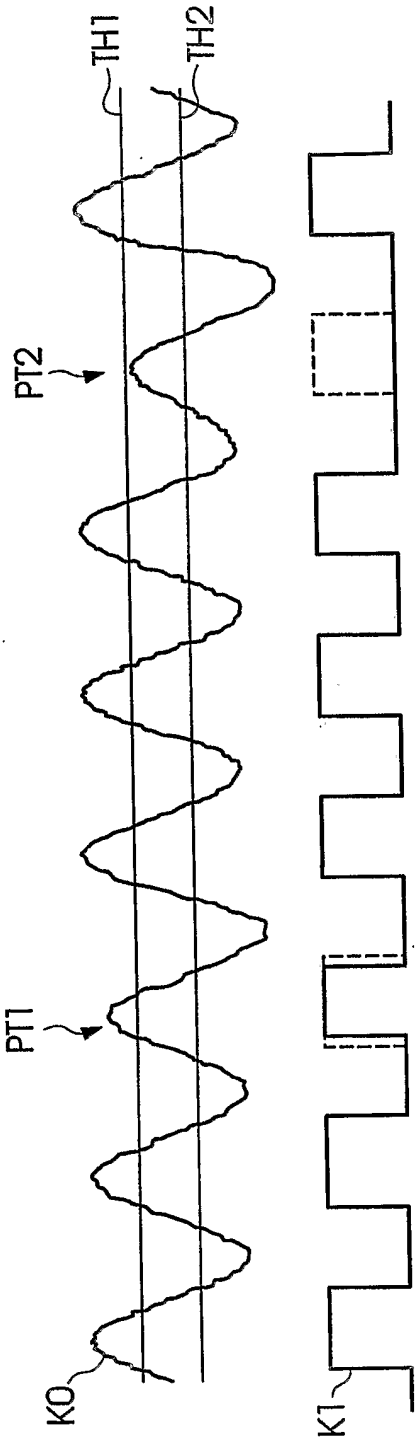


FIG. 4

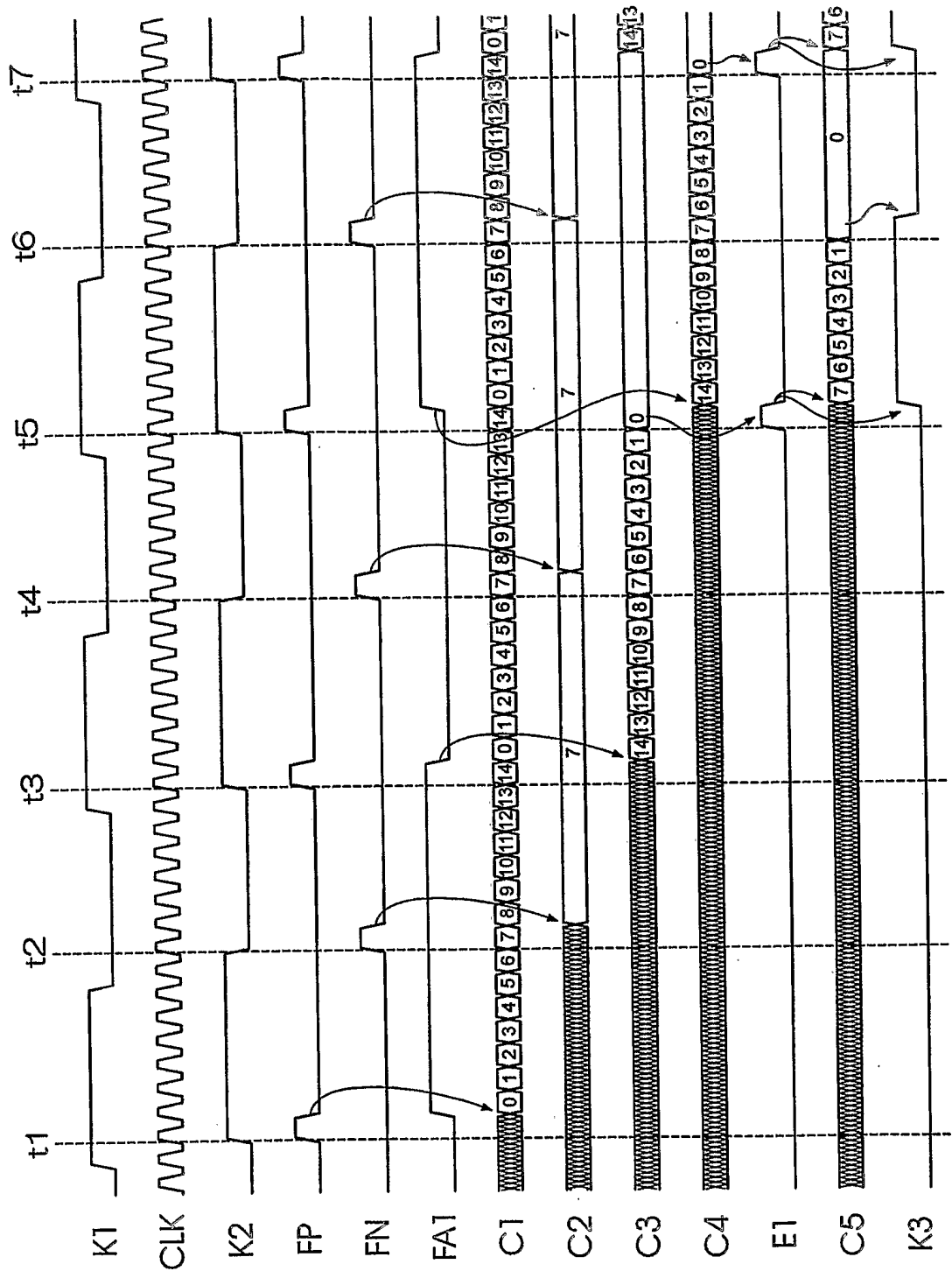


FIG. 5

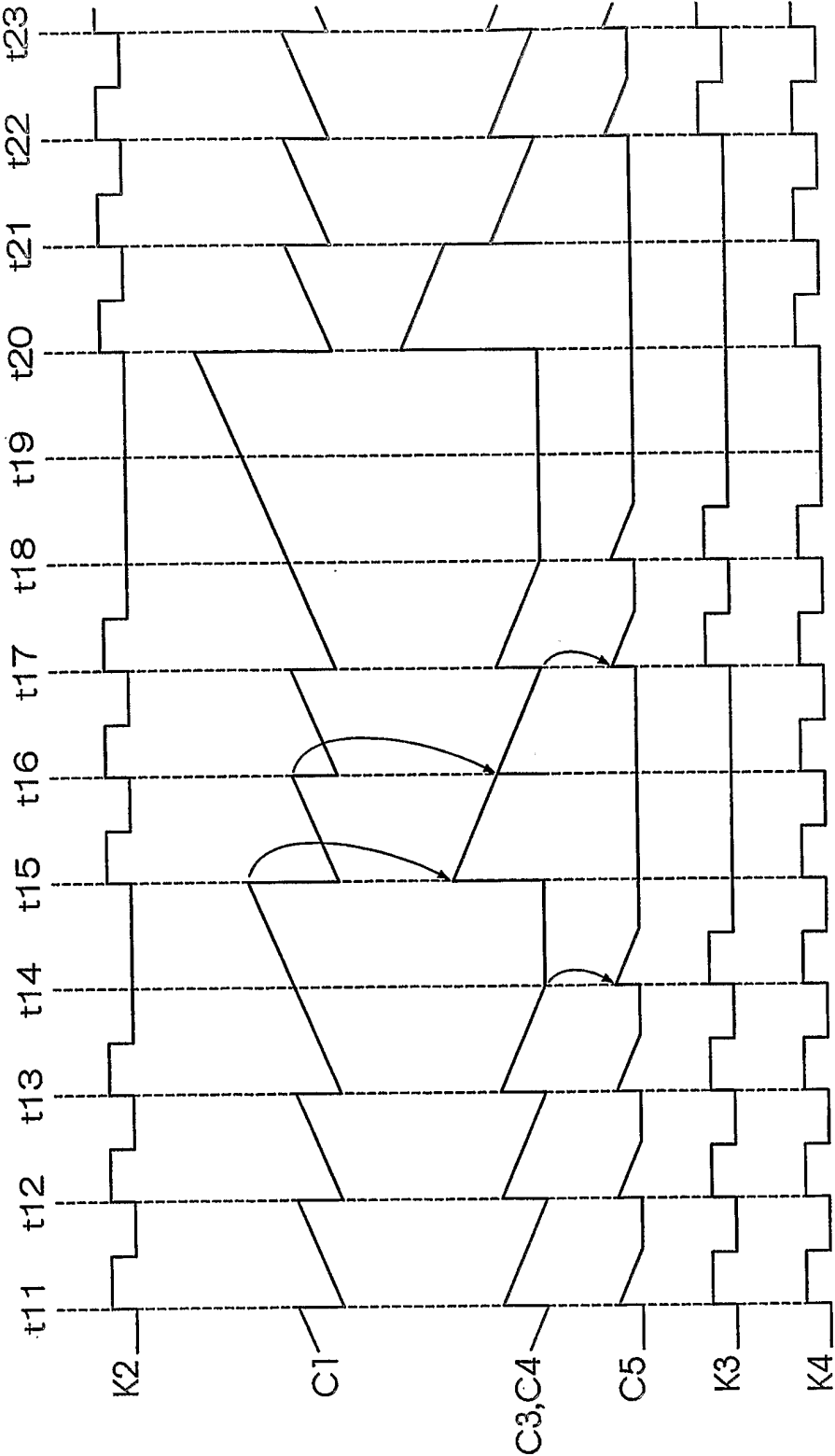


FIG. 6

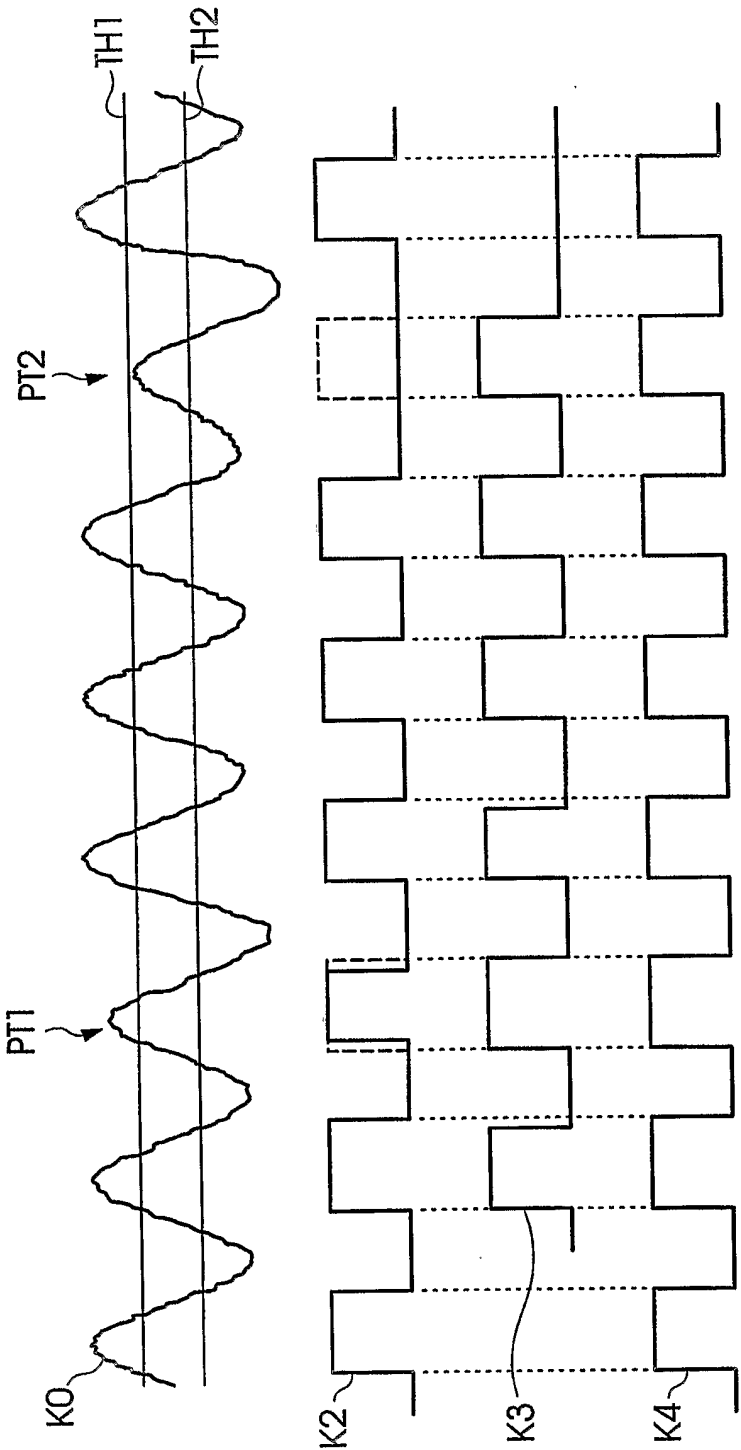
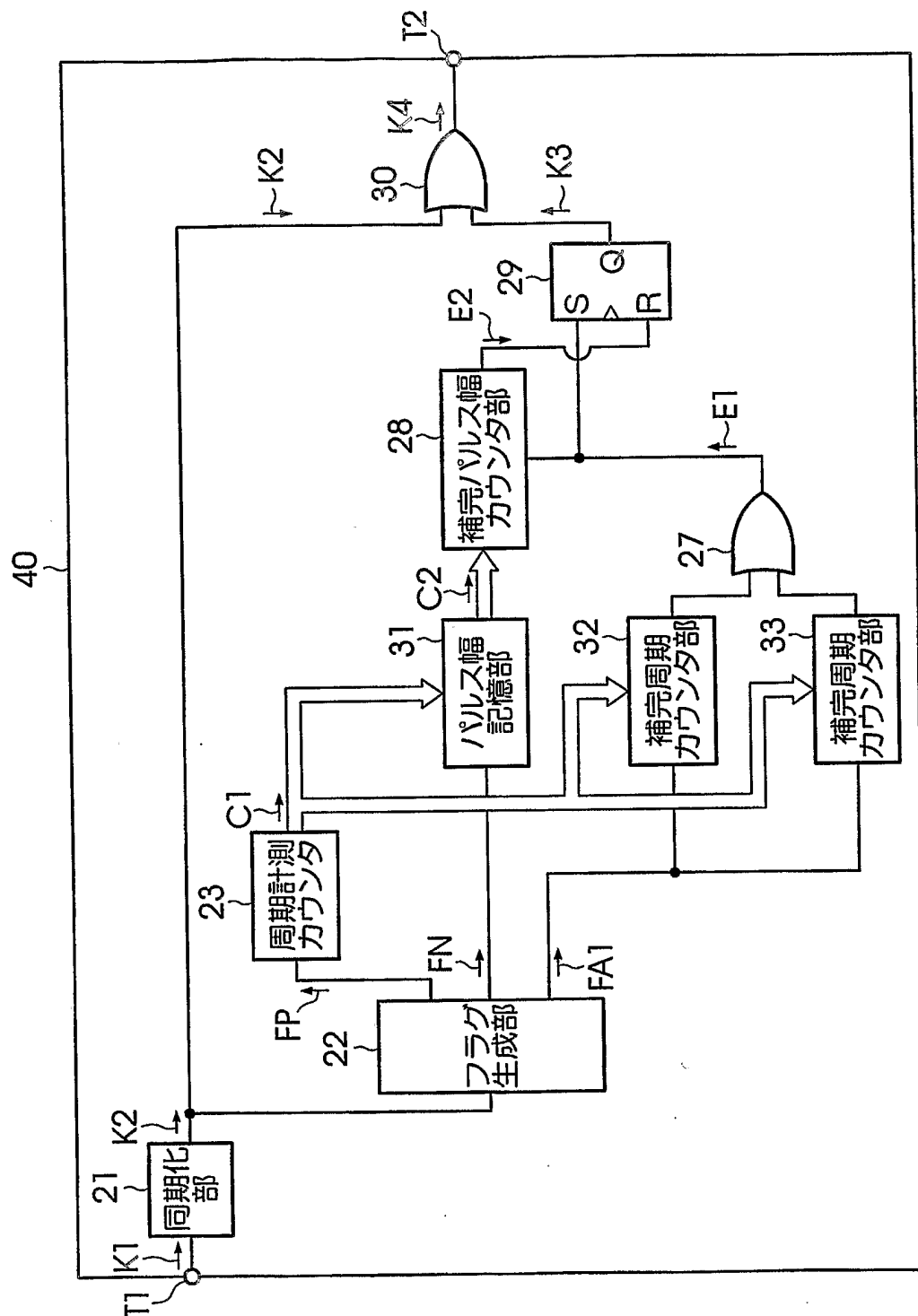
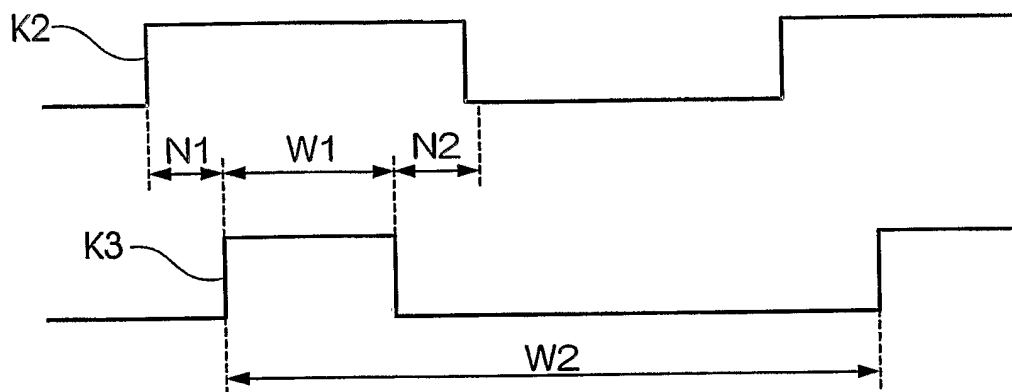


FIG. 7



8/21

FIG. 8



9/21

FIG. 9

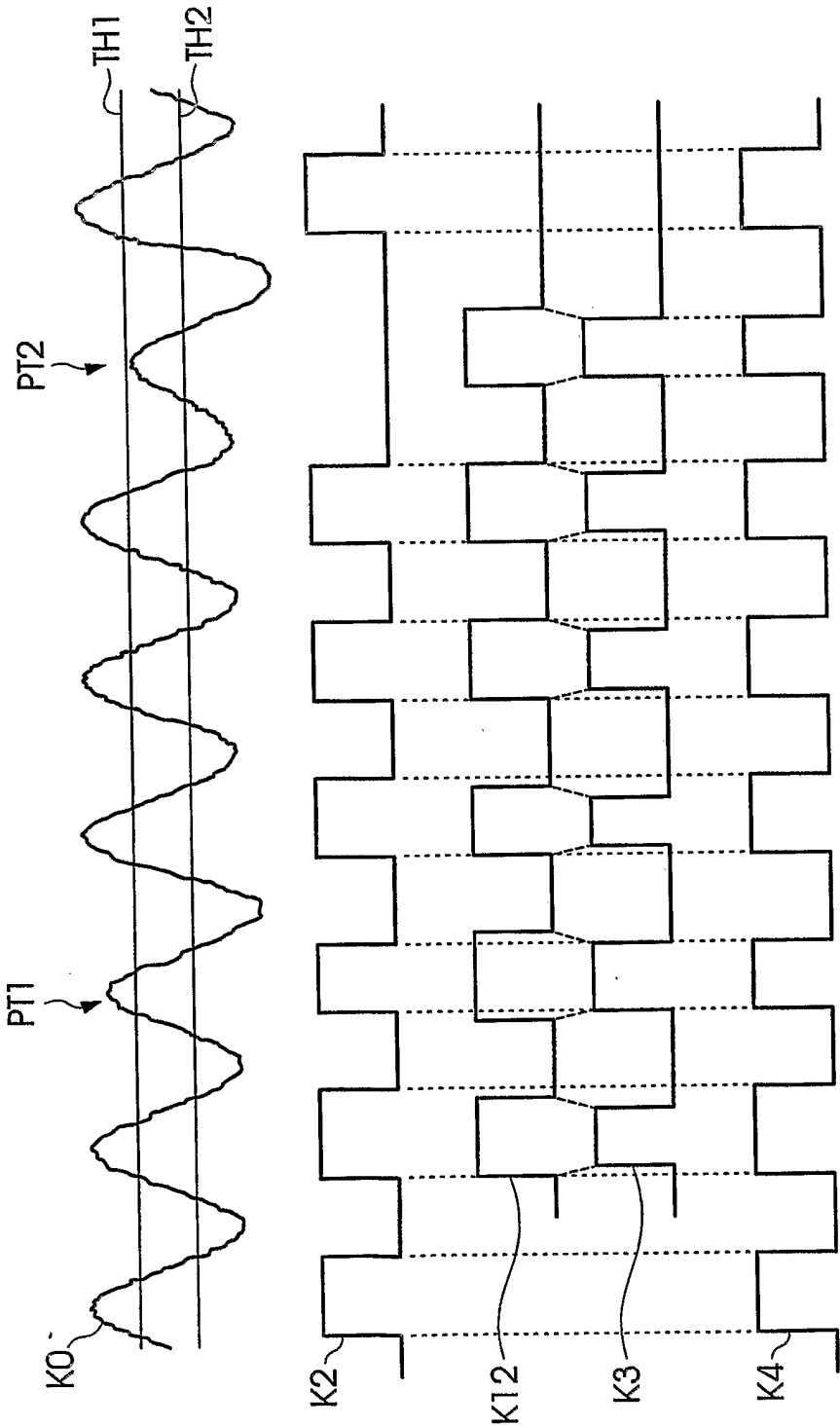
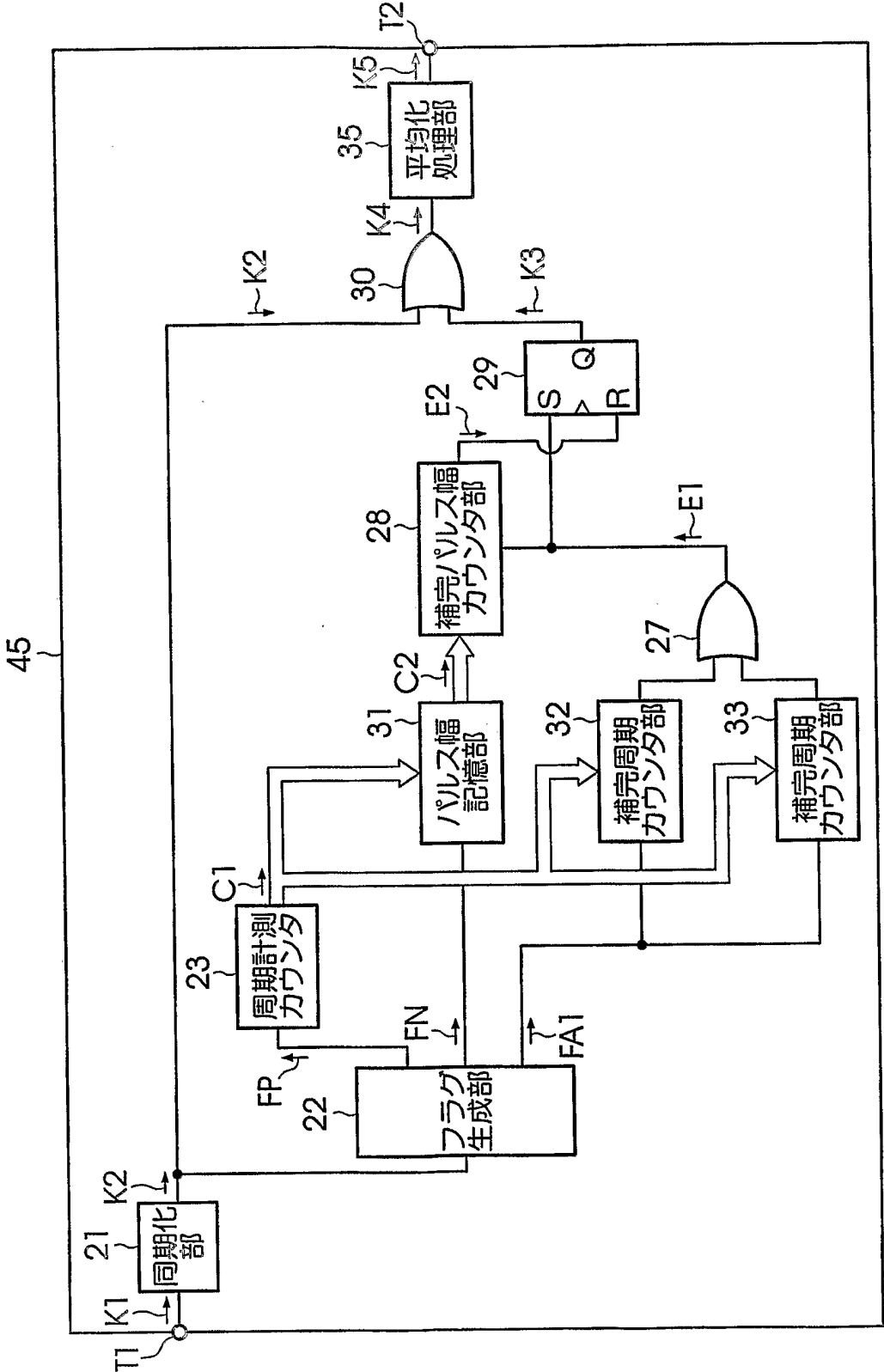
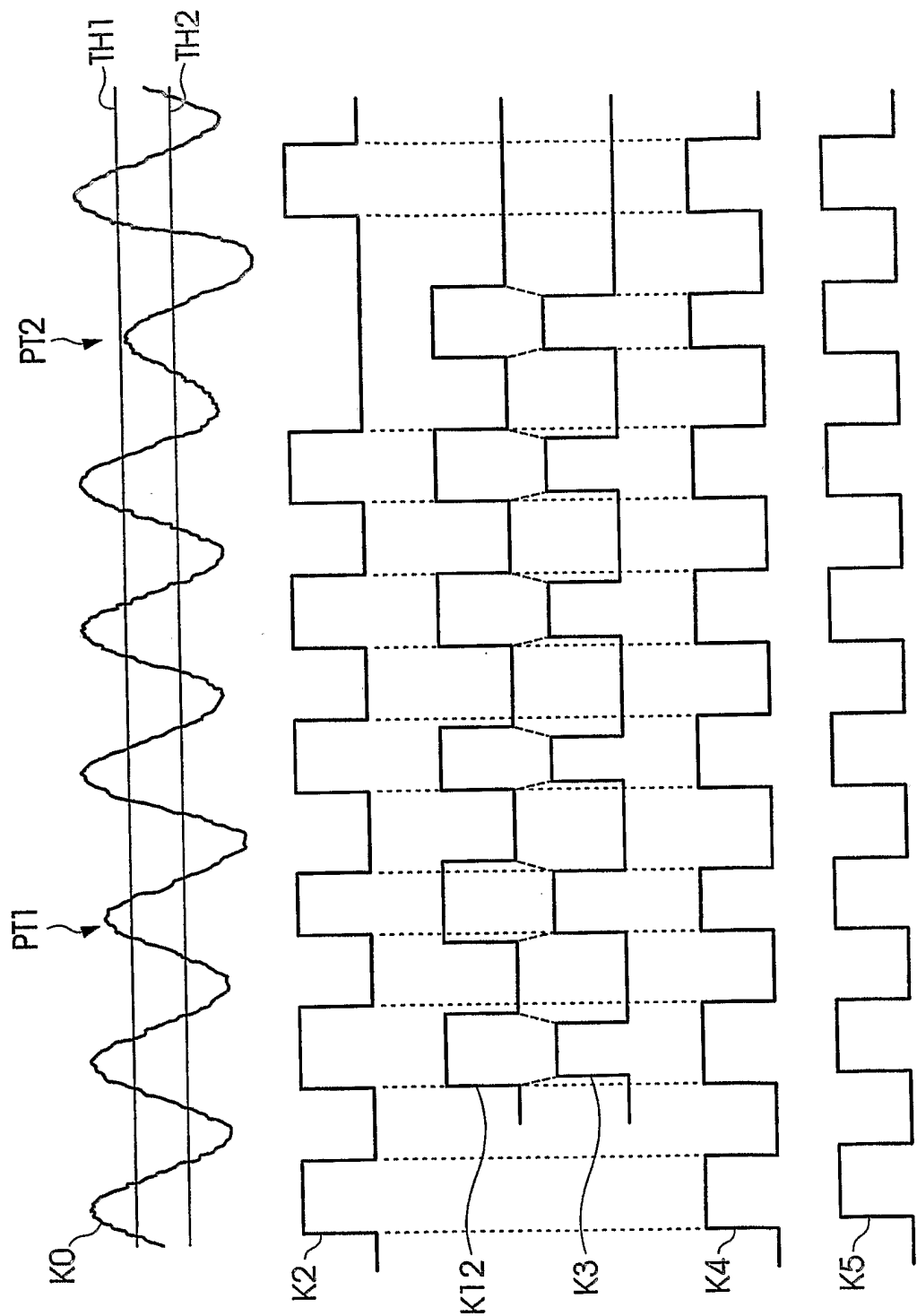


FIG. 10



11/21

FIG. 11



12/21

FIG. 12A

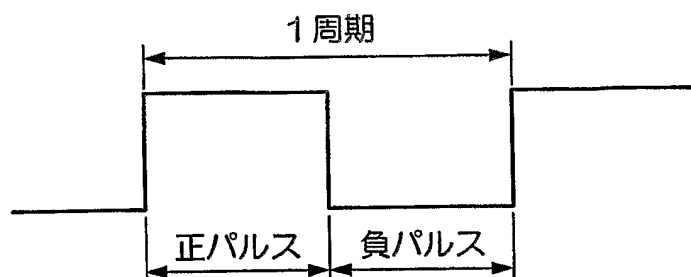


FIG. 12B

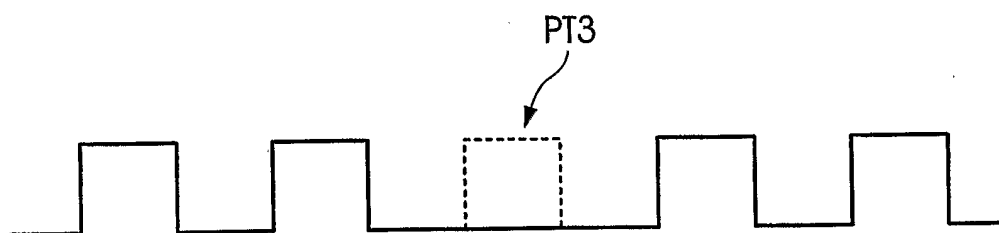


FIG. 12C

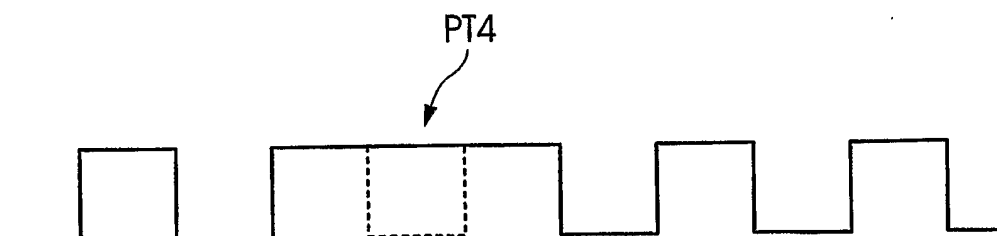
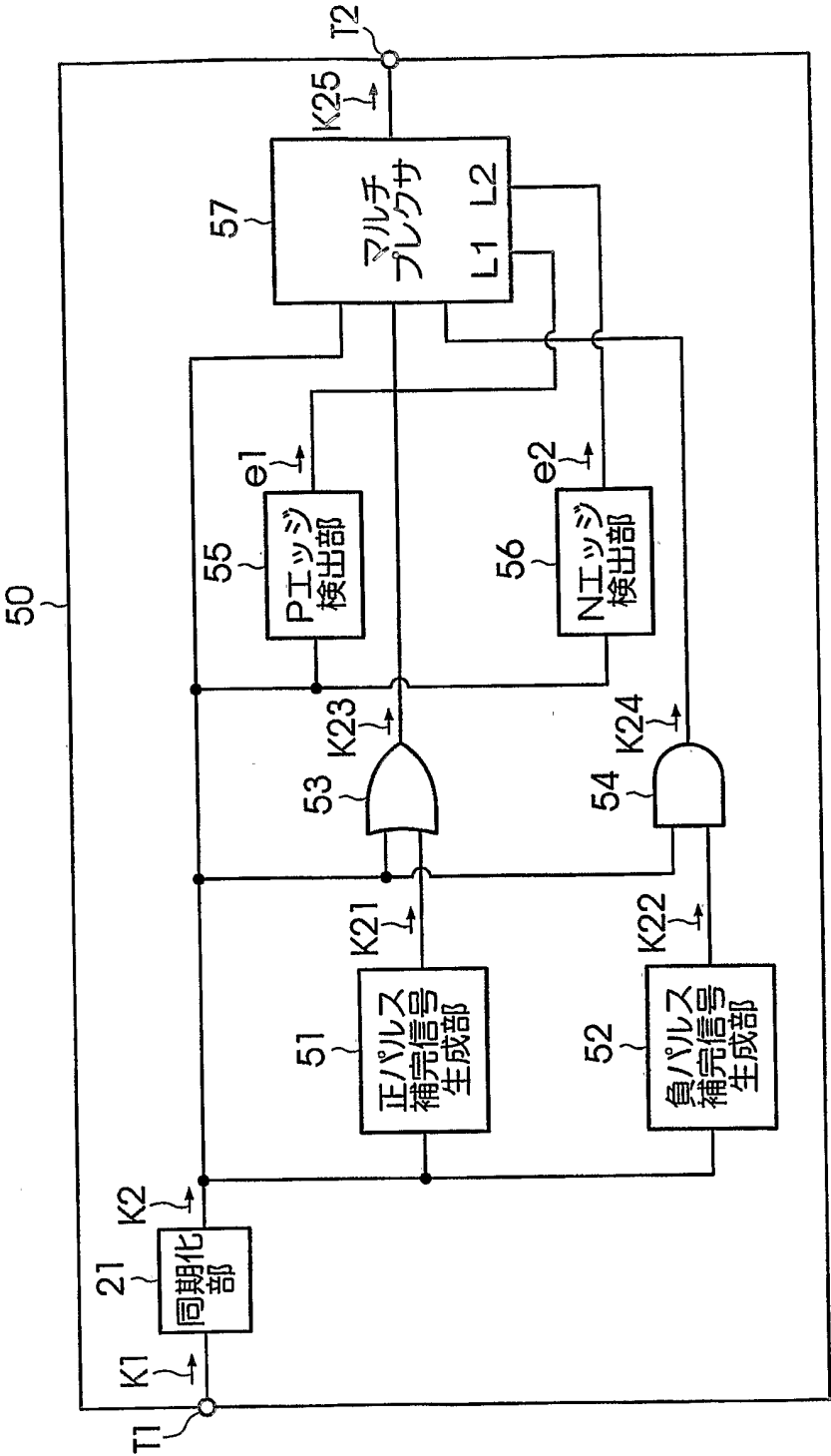


FIG. 13



14/21

FIG. 14

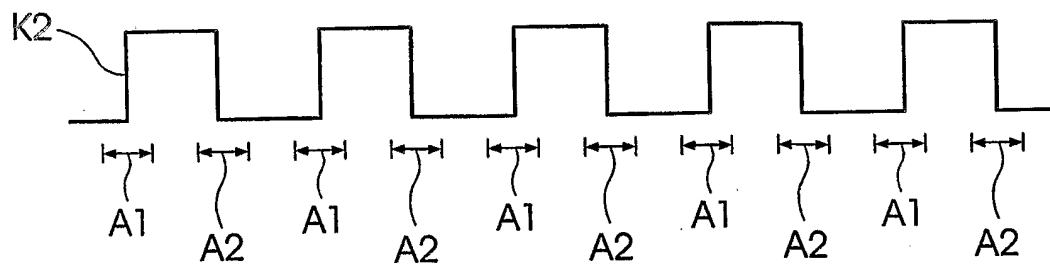


FIG. 15

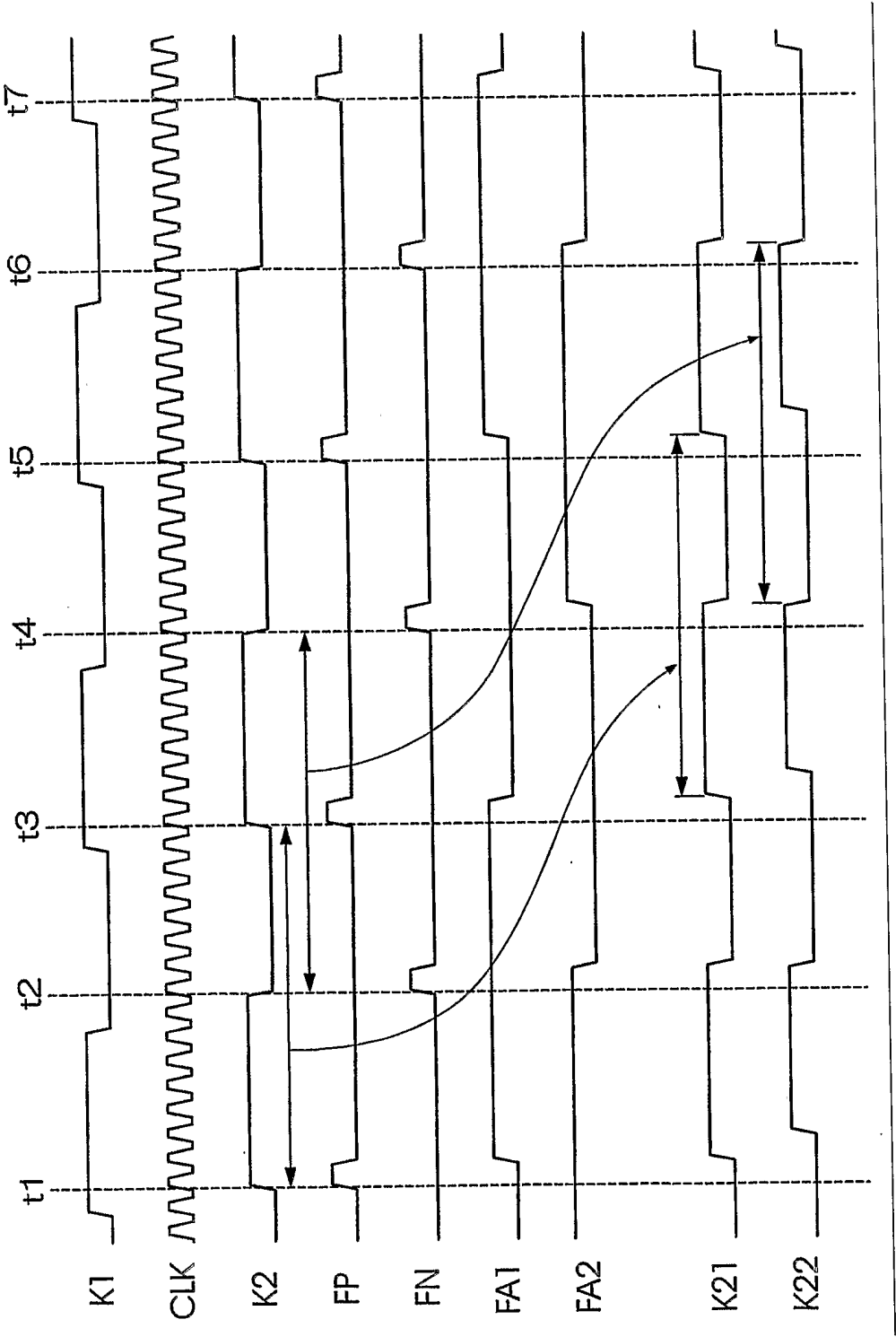
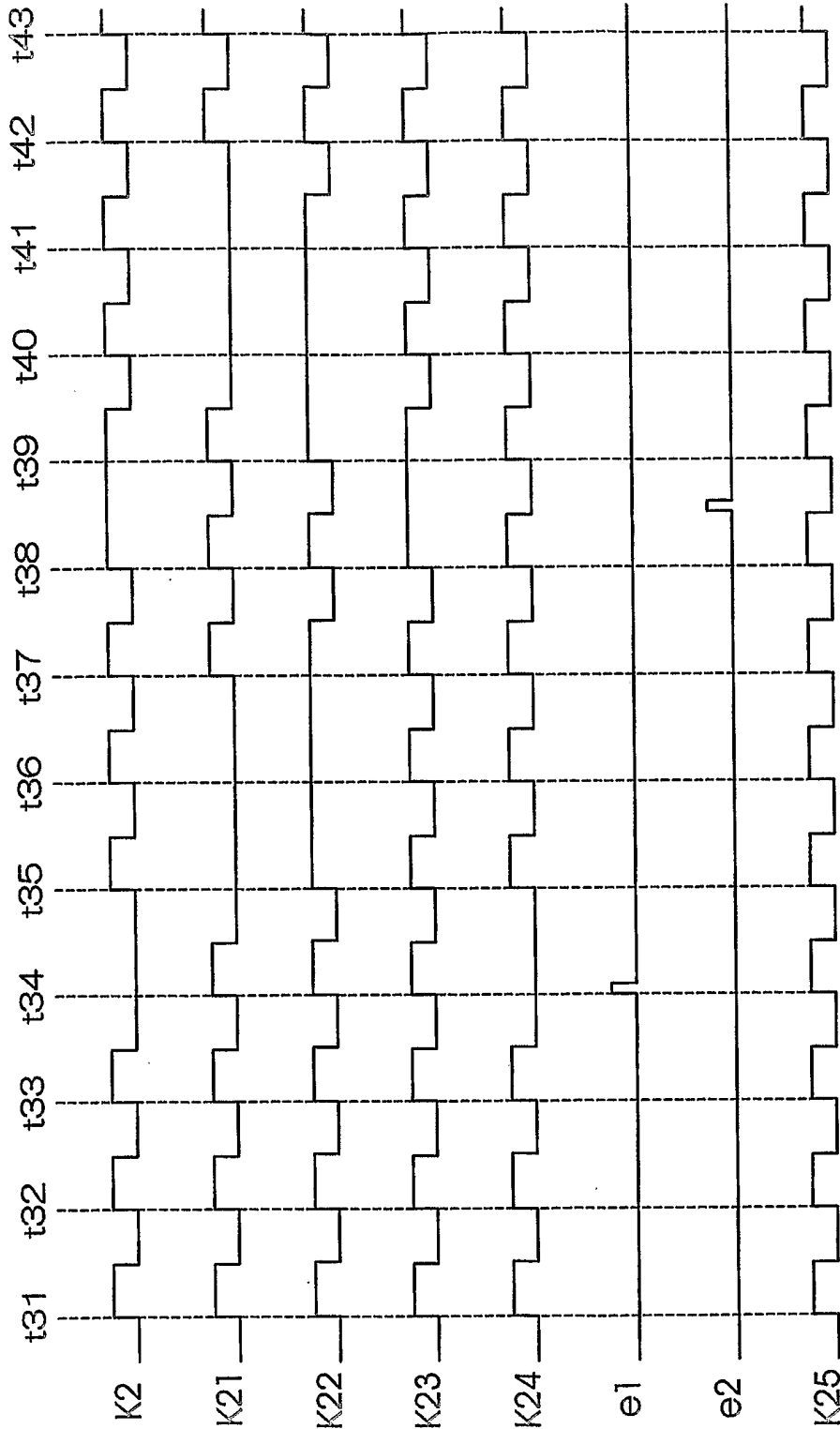


FIG. 16



17/21

FIG. 17

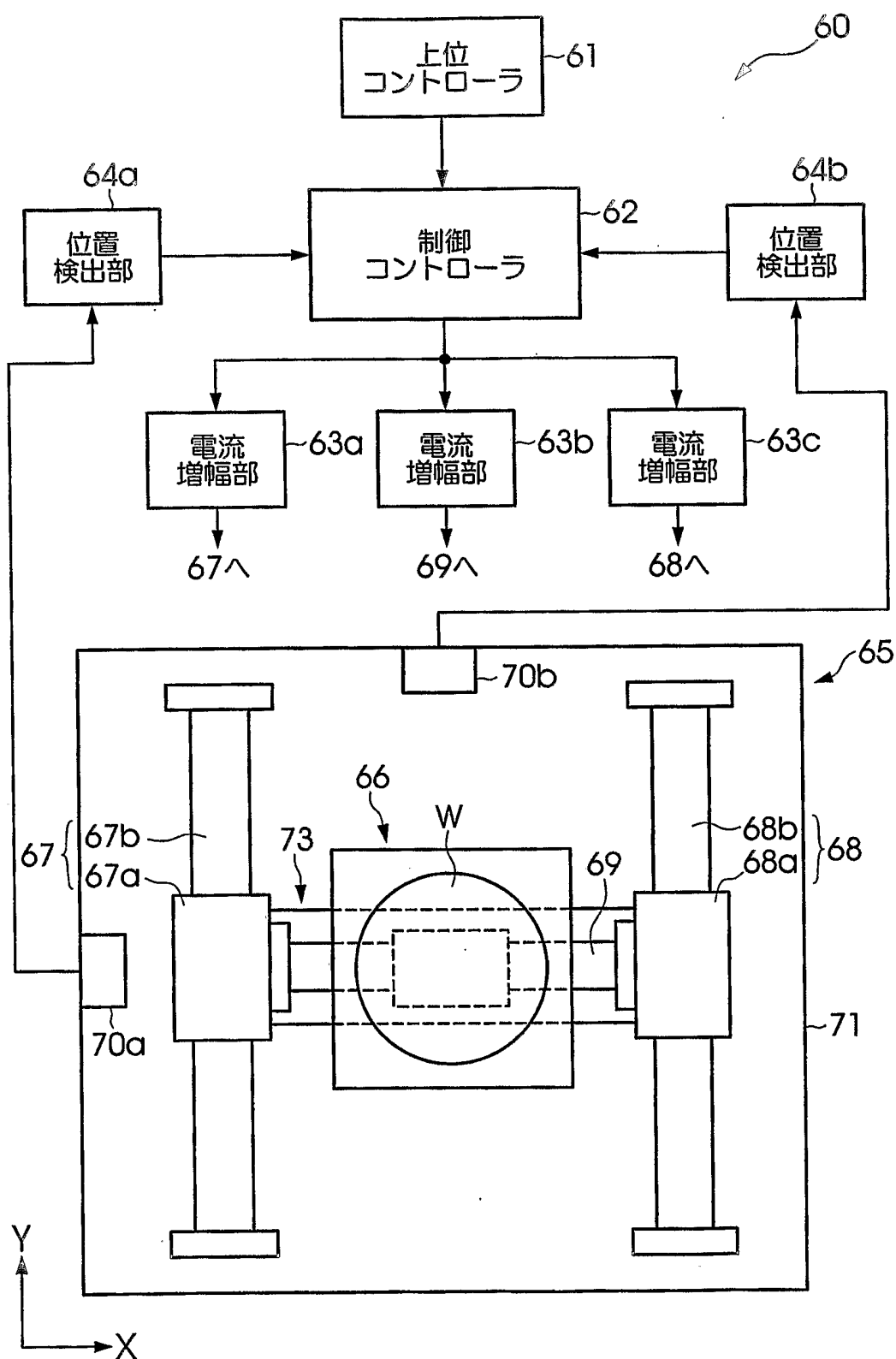
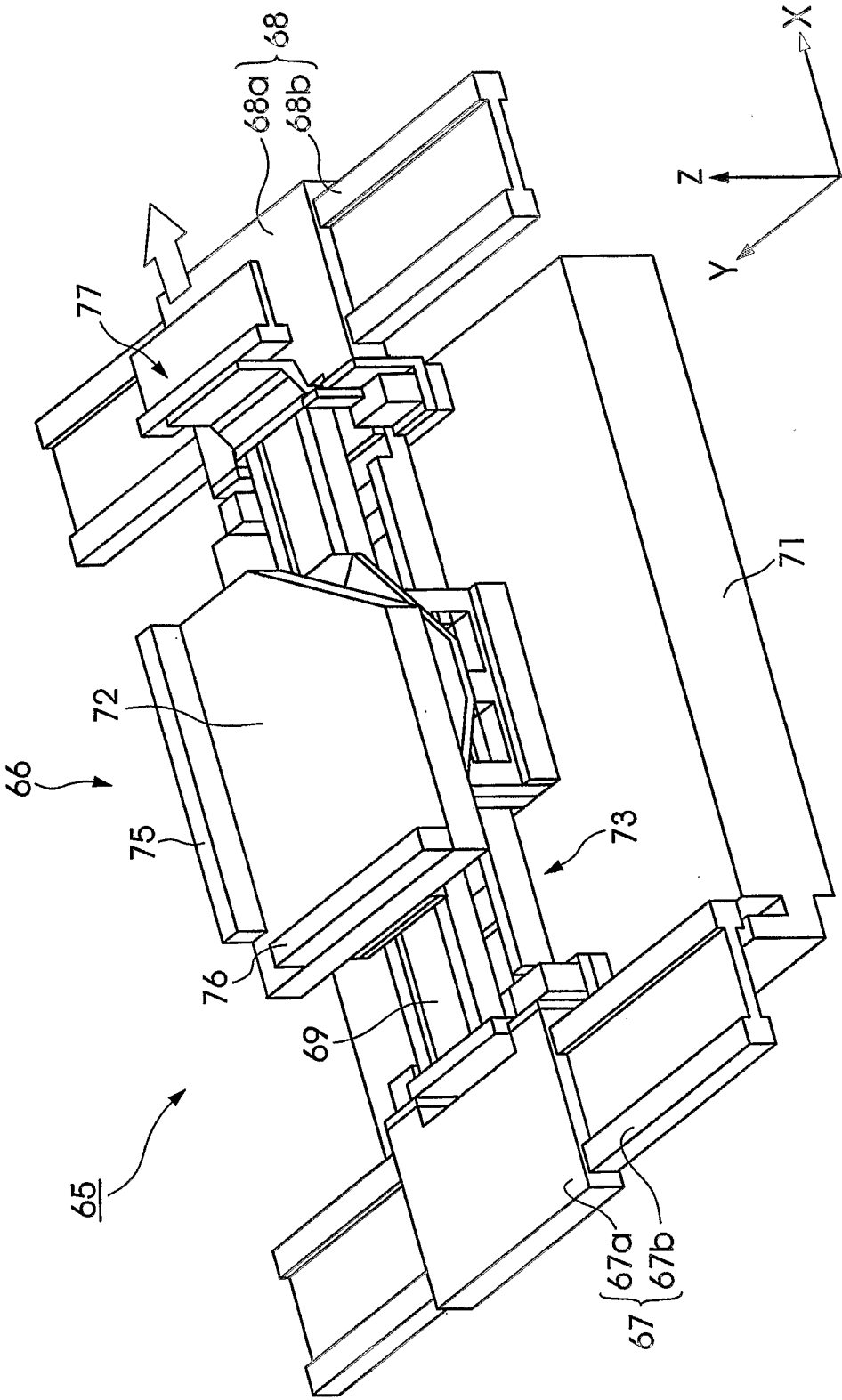
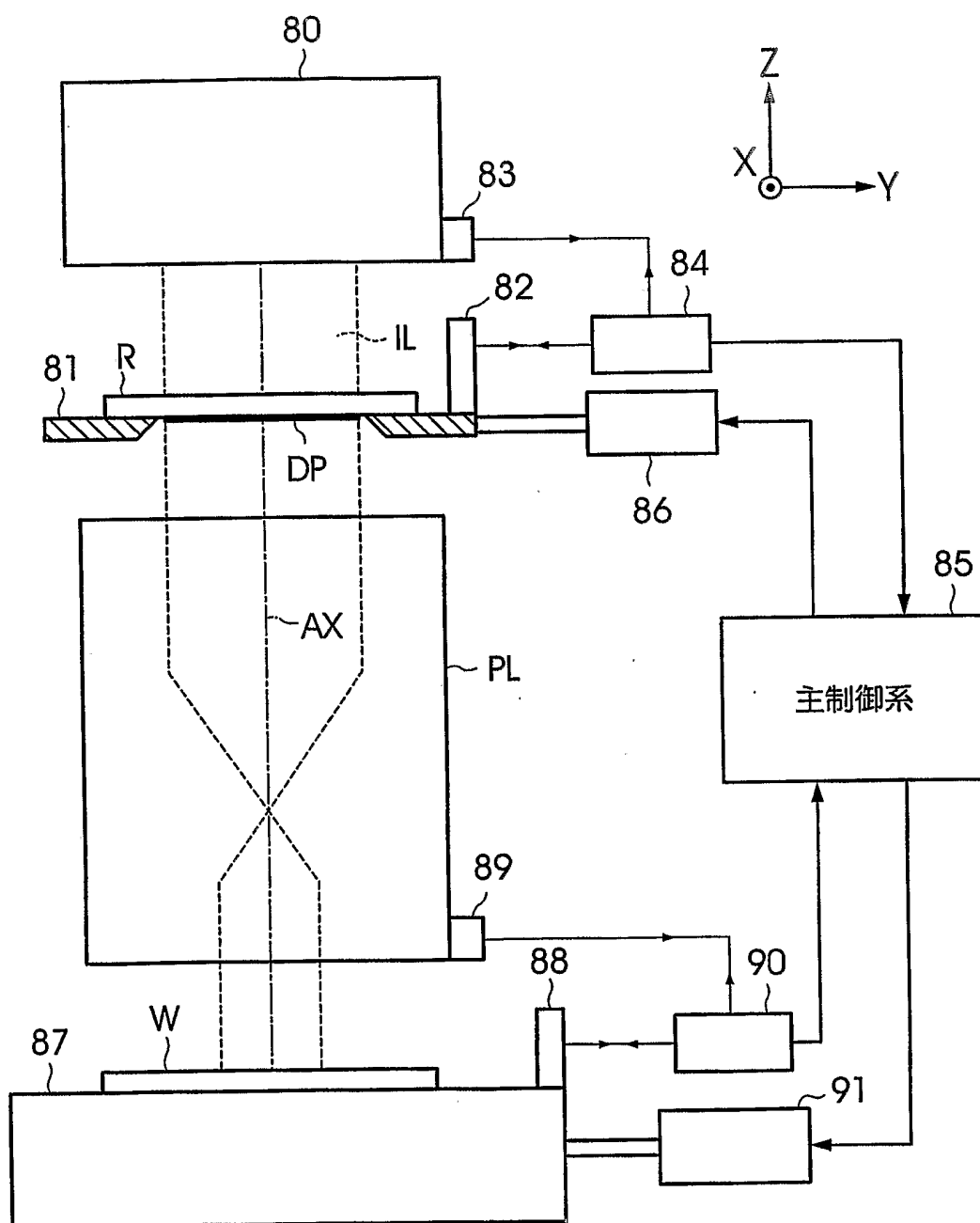


FIG. 18



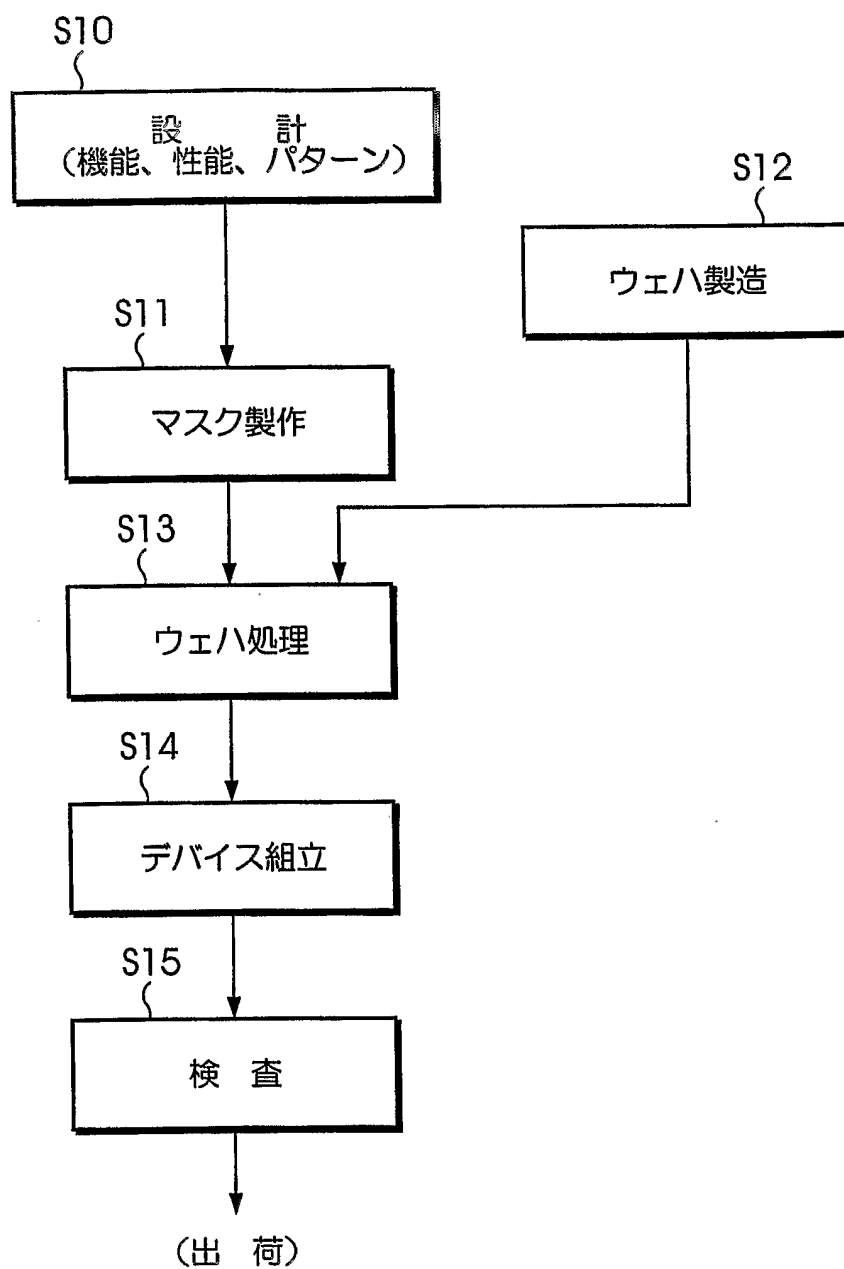
19/21

FIG. 19



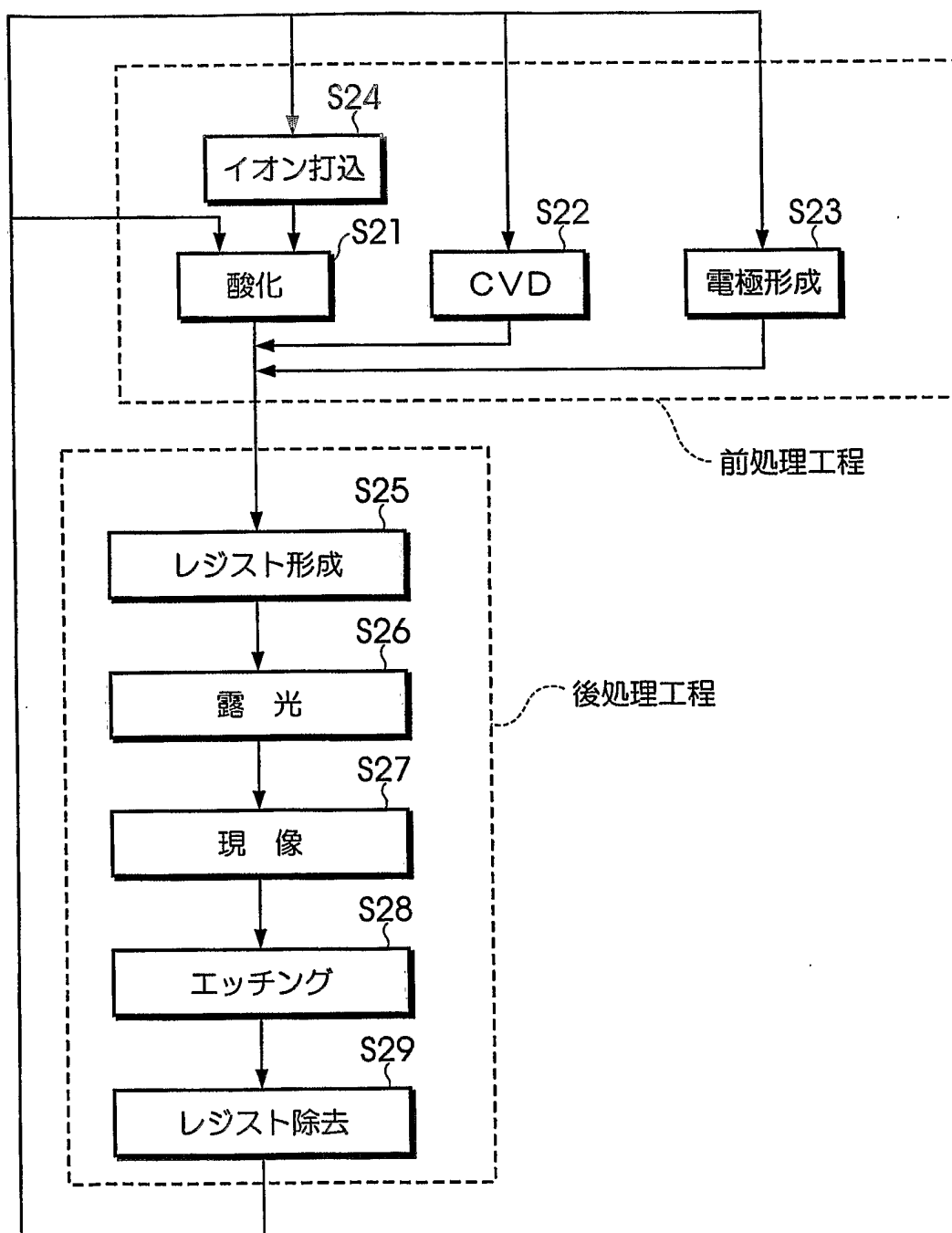
20/21

FIG. 20



21/21

FIG. 21



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/005713

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ G01B9/02, G01B11/00

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ G01B9/02, G01B11/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2004
Kokai Jitsuyo Shinan Koho	1971-2004	Toroku Jitsuyo Shinan Koho	1994-2004

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2001-94401 A (Agilent Technologies Inc.), 06 April, 2001 (06.04.01), Full text; all drawings & EP 1081456 A2 & US 6218870 B1	1-19
Y	JP 2-209035 A (NEC Corp.), 20 August, 1990 (20.08.90), Page 2, lower left column, line 18 to lower right column, line 13; Figs. 1 to 2 (Family: none)	1-19
Y	JP 54-139367 A (NEC Corp.), 29 October, 1979 (29.10.79), Page 2, lower right column, lines 3 to 18; Fig. 5 (Family: none)	1-19

☒ Further documents are listed in the continuation of Box C.☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
27 July, 2004 (27.07.04)Date of mailing of the international search report
10 August, 2004 (10.08.04)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/005713

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 61-288514 A (Mitsubishi Electric Corp.), 18 December, 1986 (18.12.86), Full text; all drawings (Family: none)	8-11

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl⁷ G01B 9/02, G01B 11/00

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl⁷ G01B 9/02, G01B 11/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年
 日本国公開実用新案公報 1971-2004年
 日本国実用新案登録公報 1996-2004年
 日本国登録実用新案公報 1994-2004年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 2001-94401 A (アジレント・テクノロジーズ・インク) 2001. 4. 6 全文, 全図 & EP 1081456 A2 & US 6218870 B1	1-19
Y	JP 2-209035 A (日本電気株式会社) 1990. 8. 20 第2頁左下欄第18行~右下欄第13行, 第1-2図 (ファミリーなし)	1-19

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
 「O」 口頭による開示、使用、展示等に言及する文献
 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」 同一パテントファミリー文献

国際調査を完了した日

27. 07. 2004

国際調査報告の発送日

10. 8. 2004

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)
 郵便番号100-8915
 東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

小野寺 麻美子

2S

9505

電話番号 03-3581-1101 内線 3257

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	J P 54-139367 A (日本電気株式会社) 1979. 10. 29, 第2頁右下欄第3行~第18行, 第5図 (ファミリーなし)	1-19
Y	J P 61-288514 A (三菱電機株式会社) 1986. 12. 18, 全文, 全図 (ファミリーなし)	8-11