



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I662527 B

(45)公告日：中華民國 108 (2019) 年 06 月 11 日

(21)申請案號：107120703

(22)申請日：中華民國 107 (2018) 年 06 月 15 日

(51)Int. Cl. : G09G3/20 (2006.01)

G09G3/36 (2006.01)

H01L29/786 (2006.01)

(30)優先權：2017/07/13

中國大陸

201710571690.X

(71)申請人：昆山國顯光電有限公司 (中國大陸) KUNSHAN GO-VISIONOX OPTO-ELECTRONICS CO., LTD. (CN)

中國大陸

(72)發明人：王玉青 WANG, YUQING (CN)；王崢 WANG, ZHENG (CN)；張小寶 ZHANG, XIAOBAO (CN)；葛明偉 GE, MINGWEI (CN)

(74)代理人：葉璟宗；卓俊傑

(56)參考文獻：

TW 519610

TW 201133442A1

TW 201218155A1

CN 101373288A

審查人員：林俊傑

申請專利範圍項數：11 項 圖式數：7 共 27 頁

(54)名稱

顯示幕電源控制方法、裝置、儲存介質及電子設備

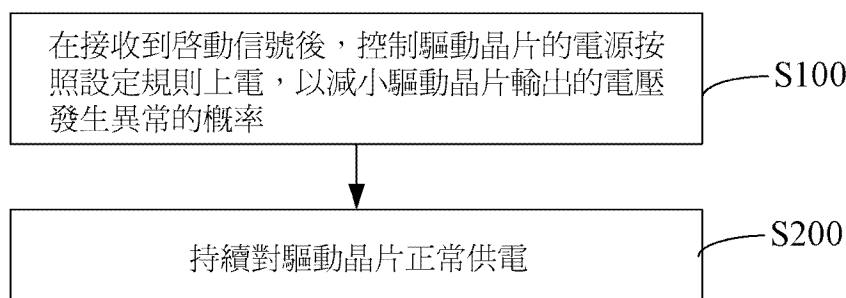
(57)摘要

一種顯示幕電源控制方法、裝置、儲存介質及電子設備，應用於薄膜電晶體式顯示幕。薄膜電晶體式顯示幕包括驅動晶片及屏體。驅動晶片用於控制屏體顯示相應圖像，且屏體利用薄膜電晶體控制畫素。顯示幕電源控制方法包括：在接收到啟動信號後，控制驅動晶片的電源按照設定規則上電，以減小驅動晶片輸出的電壓發生異常的概率；持續對驅動晶片正常供電。

指定代表圖：

符號簡單說明：

S100、S200 . . . 步驟



【圖1】

【發明說明書】

【中文發明名稱】顯示幕電源控制方法、裝置、儲存介質及電子設備

【技術領域】

【0001】 本發明涉及顯示技術領域，特別是涉及一種顯示幕電源控制方法、裝置、儲存介質及電子設備。

【先前技術】

【0002】 薄膜電晶體（Thin Film Transistor，TFT）式顯示幕是各類筆記型電腦和桌上型電腦上的主流顯示裝置，該類顯示幕上的每個畫素點都是由集成在畫素點後面的薄膜電晶體來驅動。TFT式顯示幕通常包括驅動晶片及屏體。其中，驅動晶片用於控制薄膜電晶體的工作狀態，進而使屏體顯示相應圖像。傳統的 TFT 式顯示幕在重新開機或休眠喚醒時會出現黑屏現象，而驅動晶片的工作性能直接影響屏體的顯示效果，因此如何改善驅動晶片的性能是亟待解決的問題。

【發明內容】

【0003】 基於此，有必要針對如何改善 TFT 式顯示幕驅動晶片的性能的問題，提供一種顯示幕電源控制方法、裝置、儲存介質及電子設備。

【0004】 一種顯示幕電源控制方法，應用於薄膜電晶體式顯示幕；所述薄膜電晶體式顯示幕包括驅動晶片及屏體；所述驅動晶片用於控制所述屏體顯示相應圖像，且所述屏體利用薄膜電晶體控制畫素；所述顯示幕電源控制方法包括：在接收到啟動信號後，控制所述驅動晶片的電源按照設定規則上電，以減小所述驅動晶片輸出的電壓發生異常的概率；持續對所述驅動晶片正常供電。

【0005】 在本發明的一實施例中，所述驅動晶片包括電源管理模組；並且，在接收到所述啟動信號後，控制所述驅動晶片的電源按照設定規則上電，以減小所述驅動晶片輸出的電壓發生異常的概率的步驟為：在接收到啟動信號後，控制所述電源管理模組的供電電壓按照設定規則上電，以減小所述驅動晶片輸出的閘極驅動負電壓發生異常抬高現象的概率。

【0006】 在本發明的一實施例中，在接收到所述啟動信號後，控制所述電源管理模組的供電電壓按照設定規則上電，以減小所述驅動晶片輸出的閘極驅動負電壓發生異常抬高現象的概率的步驟包括：在接收到所述啟動信號後，控制所述電源管理模組的供電電壓正常上電至第一電位；經過第一時間段後控制所述電源管理模組的供電電壓降至第二電位；所述第二電位低於所述第一電位；經過第二時間段後控制所述電源管理模組的供電電壓再升至所述第一電位。

【0007】 在本發明的一實施例中，所述第一電位介於 2.5 伏特至 4.8 伏特之間；優選地，所述第一時間段介於 8 毫秒至 12 毫秒之

間；優選地，所述第一時間段為 10 毫秒；優選地，所述第二時間段介於 8 毫秒至 12 毫秒之間；優選地，所述第二時間段為 10 毫秒。

【0008】 在本發明的一實施例中，所述第二電位介於 1 伏特至 2.2 伏特之間。

【0009】 在本發明的一實施例中，所述驅動晶片包括電源管理模組及數位電路；並且，所述在接收到所述啟動信號後，控制所述驅動晶片的電源按照設定規則上電，以減小所述驅動晶片輸出的電壓發生異常的概率的步驟包括：在接收到所述啟動信號後，控制所述電源管理模組的供電電壓上電；經過第三時間段後控制所述數位電路的供電電壓上電；優選地，所述第三時間段介於 90 毫秒至 110 毫秒之間；優選地，所述第三時間段為 100 毫秒。

【0010】 在本發明的一實施例中，經過第三時間段後控制所述數位電路的供電電壓上電的步驟為：在所述驅動晶片內將所述電源管理模組的供電電壓進行逐步降壓後，控制所述數位電路的供電電壓上電；優選地，在所述驅動晶片內將所述電源管理模組的供電電壓進行逐步降壓後，控制所述數位電路的供電電壓上電的步驟為：在所述驅動晶片內將所述電源管理模組的供電電壓降低至第一電壓，再將所述第一電壓降低至第二電壓後，控制所述數位電路的供電電壓上電；其中，所述第二電壓為所述電源管理模組採用的參考電壓；優選地，所述第一電壓為所述電源管理模組內電荷泵產生的電壓。

【0011】 一種顯示幕電源控制裝置，應用於薄膜電晶體式顯示幕；所述薄膜電晶體式顯示幕包括驅動晶片及屏體；所述驅動晶片用於控制所述屏體顯示相應圖像，且所述屏體利用薄膜電晶體控制畫素；所述顯示幕電源控制裝置包括：上電控制模組，用於在接收到啟動信號後，控制所述驅動晶片的電源按照設定規則上電，以減小所述驅動晶片輸出的電壓發生異常的概率；正常供電模組，用於持續對所述驅動晶片正常供電。

【0012】 一種儲存介質，應用於薄膜電晶體式顯示幕；所述薄膜電晶體式顯示幕包括電源晶片、驅動晶片及屏體；所述儲存介質位於所述電源晶片內，並儲存有程式，該程式被所述電源晶片內的處理器執行時實現以下步驟：在接收到啟動信號後，控制所述驅動晶片的電源按照設定規則上電，以減小所述驅動晶片輸出的電壓發生異常的概率；持續對所述驅動晶片正常供電。

【0013】 一種電子設備，包括電源晶片、驅動晶片和屏體；所述電源晶片包括記憶體和處理器，所述記憶體中儲存有程式，所述程式被所述處理器執行時，使得所述處理器執行以下步驟：在接收到啟動信號後，控制所述驅動晶片的電源按照設定規則上電，以減小所述驅動晶片輸出的電壓發生異常的概率；持續對所述驅動晶片正常供電。

【0014】 基於上述，本發明的顯示幕電源控制方法、裝置、儲存介質及電子設備，在接收到啟動信號後，控制驅動晶片的電源按照設定規則上電，以減小驅動晶片輸出的電壓發生異常的概率。

由於驅動晶片的電源直接決定驅動晶片向屏體輸出的電壓的性能，而且電源剛上電時容易出現波動的情況，因此透過改善驅動晶片的上電情況，可以提高驅動晶片輸出的電壓的品質，從而減小屏體出現黑屏的概率，提高顯示幕的顯示性能。

【0015】 為讓本發明的上述特徵和優點能更明顯易懂，下文特舉實施例，並配合所附圖式作詳細說明如下。

【圖式簡單說明】

【0016】

圖 1 為一實施方式提供的顯示幕電源控制方法的流程圖；

圖 2 為圖 1 所示實施方式的顯示幕電源控制方法的步驟 S100 的其中一個實施例的流程圖；

圖 3 為圖 1 所示實施方式的顯示幕電源控制方法的步驟 S100 的另一個實施例的流程圖；

圖 4 為圖 3 所示實施例的顯示幕電源控制方法中驅動晶片的其中一種具體上電方式的流程圖；

圖 5 為另一實施方式提供的顯示幕電源控制裝置的框圖；

圖 6 為圖 5 所示實施方式的顯示幕電源控制裝置的上電控制模組的其中一個實施例的示意圖；

圖 7 為圖 5 所示實施方式的顯示幕電源控制裝置的上電控制模組的另一個實施例的示意圖。

【實施方式】

【0017】 為了便於理解本發明，下面將參照相關附圖對本發明進行更全面的描述。附圖中給出了本發明的較佳實施例。但是，本發明可以以許多不同的形式來實現，並不限於本文所描述的實施例。相反地，提供這些實施例的目的是使對本發明的公開內容的理解更加透徹全面。

【0018】 除非另有定義，本文所使用的所有的技術和科學術語與屬於發明的技術領域的技術人員通常理解的含義相同。本文中在發明的說明書中所使用的術語只是為了描述具體的實施例的目的，不是旨在限制本發明。本文所使用的術語“和／或”包括一個或多個相關的所列項目的任意的和所有的組合。

【0019】 本發明的實施方式提供了一種顯示幕電源控制方法，應用於 TFT 式顯示幕。TFT 式顯示幕包括電源晶片、驅動晶片及屏體。其中，屏體利用薄膜電晶體控制畫素。屏體例如包括畫素矩陣、行驅動電路及列驅動電路。畫素矩陣包括多個畫素及多個畫素驅動電路，每一個畫素由一個畫素驅動電路控制。行驅動電路透過行（掃描）位址匯流排向各畫素驅動電路發送掃描信號。列驅動電路透過列（資料）位址匯流排向各畫素驅動電路發送資料信號。驅動晶片用於控制屏體顯示相應圖像。驅動晶片分別與行驅動電路、列驅動電路電連接，其負責整個顯示幕的資料處理、傳送、控制信號的發出等功能。驅動晶片例如由單片機（或 FPGA）及週邊電路構成。電源晶片（Power IC）用於向驅動晶片供電。本

實施方式提供的顯示幕電源控制方法可以電源晶片來執行。

【0020】 請參考圖 1，本實施方式提供的顯示幕電源控制方法包括以下內容。

【0021】 步驟 S100，在接收到啟動信號後，控制驅動晶片的電源按照設定規則上電，以減小驅動晶片輸出的電壓發生異常的概率。

【0022】 其中，啟動信號例如為在開機或休眠被喚醒後產生的信號。驅動晶片的電源是指由電源晶片向驅動晶片輸入的電源。驅動晶片輸出的電壓例如包括閘極驅動正電壓 VGH、閘極驅動負電壓 VGL。驅動晶片輸出的電壓發生異常後，就會導致屏體的薄膜電晶體工作異常，從而導致屏體發生黑屏。

【0023】 驅動晶片例如包括數位電路和類比電路，如下所述。

【0024】 其中，數位電路例如包括輸入輸出介面及時序控制模組（即 TCON 模組）。輸入輸出介面有高速平行匯流排介面及串列週邊介面。時序控制模組例如完成 SPI 介面和 RGB 介面中資料處理以及驅動晶片中部分模組的時序控制的功能。

【0025】 類比電路例如包括電源管理模組及畫素驅動模組。其中，電源管理模組為驅動晶片內的各部分及顯示幕的掃描信號提供電壓，電源管理模組例如包括基準電壓源、電荷泵、低壓差線性穩壓器（low dropout regulator，LDO）。畫素驅動模組例如包括源極驅動模組、閘極驅動模組及 gamma 校正模組。其中，源極驅動模組輸出灰階電壓至屏體內的列驅動電路。閘極驅動模組輸出掃描信號（例如包括閘極驅動正電壓 VGH、閘極驅動負電壓 VGL）

至行驅動電路。gamma 校正模組用於向源極驅動模組提供灰階電壓，透過調節 gamma 曲線可實現二進位碼與灰階電壓對應關係的變化。

【0026】 在驅動晶片中，驅動晶片的電源例如包括上述電源管理模組的供電電壓 VCI、數位電路的供電電壓。由於電源剛上電時容易出現波動情況，使得驅動晶片輸出的電壓發生異常波動，進而導致顯示幕出現黑屏，因此透過改善驅動晶片的電源的上電方式，可以在一定程度上減小屏體發生黑屏的概率。

【0027】 步驟 S200，持續對驅動晶片正常供電。

【0028】 步驟 S100 執行後，電源晶片按照正常的需求對驅動晶片進行供電，以使得 TFT 式顯示幕正常運行。

【0029】 綜上所述，上述實施方式提供的顯示幕電源控制方法中，由於驅動晶片的電源直接決定驅動晶片向屏體輸出的電壓的性能，而且電源剛開始上電時容易出現波動的情況，因此透過改善驅動晶片電源的上電情況，可以提高驅動晶片輸出信號的品質，從而減小屏體出現黑屏的概率，提高顯示幕的顯示性能。

【0030】 在其中一個實施例中，上述驅動晶片包括電源管理模組。並且，上述步驟 S100 為：在接收到啟動信號後，控制電源管理模組的供電電壓按照設定規則上電，以減小驅動晶片輸出的閘極驅動負電壓 VGL 發生異常抬高的概率。

【0031】 其中，閘極驅動負電壓 VGL 由電源管理模組的供電電壓 VCI 降壓得到。閘極驅動負電壓 VGL 發生異常抬高，是指閘極驅

動負電壓 VGL 會出現高於正常電壓範圍的情況，例如：正常情況下閘極驅動負電壓 VGL 的範圍為 $(-7V, 0V)$ ，而閘極驅動負電壓 VGL 上升為 $0.6V$ 時，則認為異常抬高。

【0032】 在傳統的 TFT 式顯示幕中，電源管理模組的供電電壓 VCI 剛上電後，可能出現電壓波動超出正常範圍的情況，導致閘極驅動負電壓 VGL 被異常抬高，這時驅動晶片則出現門鎖效應（Latch Up）現象（即驅動晶片輸出的電壓異常太高，從而導致薄膜電晶體工作異常）。由於閘極驅動負電壓 VGL 直接控制薄膜電晶體運行，因此，該電壓出現異常，將會導致薄膜電晶體無法導通，進而產生黑屏。本實施例中，透過改善電源管理模組的供電電壓 VCI 的上電情況，例如減小波動電流，以降低閘極驅動負電壓 VGL 的幅值，從而可以降低閘極驅動負電壓 VGL 發生異常太高的概率。

【0033】 具體地，步驟 S100 的上述具體實現方式可以包括以下內容，請參考圖 2。

【0034】 步驟 S111，在接收到啟動信號後，控制電源管理模組的供電電壓 VCI 正常上電至第一電位。

【0035】 其中，第一電位可以為電源管理模組的正常供電電壓，例如介於 $2.5V$ 至 $4.8V$ 之間。可選地，第一電位為 $3.3V$ 。

【0036】 步驟 S112，經過第一時間段後控制電源管理模組的供電電壓 VCI 降至第二電位。第二電位低於第一電位。

【0037】 其中，第一時間段與電源晶片的瞬態回應（Transient Response）特性有關。瞬態回應時間越短，第一時間段越長。優

選地，第一時間段介於 8ms 至 12ms 之間，例如為 10ms。第二電位的大小至少可以保證閘極驅動負電壓 VGL 的大小不會導致屏體出現黑屏問題。第二電位例如介於 1V 至 2.2V。可選地，第二電位例如為 1.8V，這時對應的閘極驅動負電壓 VGL 小於 0.4V。

【0038】 具體地，電源晶片可以透過電荷泵或其他能實現降壓的電路對第一電位進行降壓產生第二電位，以在步驟 S112 中向電源管理模組提供第二電位。

【0039】 步驟 S113，經過第二時間段後控制電源管理模組的供電電壓 VCI 再升至第一電位。

【0040】 其中，第二時間段與電源晶片的瞬態回應（Transient Response）特性有關。瞬態回應時間越短，第二時間段越長。優選地，第二時間段介於 8ms 至 12ms 之間，例如為 10ms。

【0041】 具體地，電源晶片同樣可以利用電荷泵或其他能夠實現降壓的電路將第二電位再次升壓至第一電位，並在步驟 S113 中向電源管理模組提供第一電位。

【0042】 在圖 2 所示的上述具體實現方式中，在電源管理模組的供電電壓 VCI 正常上電後，再降低該供電電壓，從而可以降低閘鎖效應電流，使得閘極驅動負電壓 VGL 開始下降，直至電源管理模組的供電電壓 VCI 降低至第二電位，可以解除閘鎖效應現象，之後，再重新將電源管理模組的供電電壓 VCI 上升至第一電位，即可使驅動晶片正常運行。

【0043】 因此，上述具體實現方式透過優化電源管理模組的供電

電壓 VCI 的上電方式（即採用高電位-低電位-高電位）的模式，從而可以降低屏體出現黑屏的概率。

【0044】 在另一實施例中，上述步驟 S100 具體可以採用另一種方式來減小驅動晶片輸出的電壓發生異常的概率。上述驅動晶片包括上述電源管理模組及上述數位電路。並且，上述步驟 S100 具體包括以下內容，請參考圖 3。

【0045】 步驟 S121，在接收到啟動信號後，控制電源管理模組的供電電壓 VCI 上電。

【0046】 步驟 S122，經過第三時間段後控制數位電路的供電電壓上電。

【0047】 該實施例中，調整了電源管理模組的供電電壓 VCI 及數位電路的供電電壓的先後上電順序，即先控制電源管理模組的供電電壓 VCI 上電，經過第三時間段後，再控制數位電路的供電電壓上電，可以使數位電路避免受到與 VCI 相關電路（例如電源管理模組內的升降壓電路）的干擾（例如電磁干擾），從而確保數位電路能夠正常工作。由於數位電路是驅動晶片的核心控制電路，因此可以提高驅動晶片工作的可靠性，減小了驅動晶片輸出的電壓發生異常的概率，進而降低顯示幕出現黑屏的概率。具體地，第三時間段介於 90ms 至 110ms 之間，例如為 100ms。

【0048】 具體地，數位電路的供電電壓例如為輸入輸出介面的電壓 VDDIO。並且，時序控制模組的供電電壓 DVDD 由輸入輸出介面的電壓 VDDIO 降壓得到。這時，控制輸入輸出介面的電壓

VDDIO 後上電，在無干擾的情況下，可以確保時序控制模組的供電電壓小於設定電壓閾值（例如 1.4V），即使得時序控制模組能夠正常工作。

【0049】 具體地，上述步驟 S122 具體可以為：在驅動晶片內將電源管理模組的供電電壓 VCI 進行逐步降壓後，控制數位電路的供電電壓上電。

【0050】 其中，將電源管理模組的供電電壓 VCI 進行逐步降壓，是指將電源管理模組的供電電壓 VCI 依次逐漸降低至一個或一個以上電壓。並且，當電源管理模組的供電電壓 VCI 的整個降壓過程所經歷的時間達到第三時間段後，即控制資料電路的供電電壓上電。具體地，電源管理模組的供電電壓的降壓過程可以透過電荷泵或其他可以實現降壓的電路來實現。

【0051】 具體地，上述在驅動晶片內將電源管理模組的供電電壓 VCI 進行逐步降壓後，控制數位電路的供電電壓上電的步驟為：在驅動晶片內將電源管理模組的供電電壓 VCI 降低至第一電壓，再將第一電壓降低至第二電壓後，控制數位電路的供電電壓上電。其中，第二電壓例如為電源管理模組採用的參考電壓 VREF。

【0052】 其中，電源管理模組的供電電壓 VCI 降低至第一電壓，再將第一電壓降低至第二電壓，這一過程共經歷的時間為上述第三時間段。例如：可以調節驅動晶片內電荷泵上升沿、下降沿持續的時間，或者時序控制模組共執行的指令條數等方式，來控制電源管理模組的供電電壓 VCI 降低至第一電壓，再將第一電壓降

低至第二電壓這一過程共經歷的時間為上述第三時間段。

【0053】 具體地，第一電壓為 V_{CL} ，即電源管理模組內電荷泵產生的一個電壓。可選地，電源管理模組的供電電壓 V_{CI} 可以透過電荷泵降低至第一電壓，再由第一電壓降低至第二電壓。

【0054】 進一步地，基於圖 3 所示的實施例，驅動晶片內各電壓的上電情況請參考圖 4。其中，當電源管理模組的供電電壓 V_{CI} 上電後，一方面，電源管理模組的供電電壓 V_{CI} 保持自身的電壓大小，並與電壓 $AVDD$ （即 γ 校正模組和電源管理模組內升降壓電路的供電電壓）相互配合，透過電荷泵或其他可以降壓的電路進行升壓產生閘極驅動正電壓 V_{GH} 。 V_{GH} 的大小例如為 $AVDD+V_{CI}$ 、 $2AVDD$ 、 $2AVDD+V_{CI}$ 或 $3AVDD$ 。另一方面，電源管理模組的供電電壓 V_{CI} 可以透過電荷泵或其他可以降壓的電路進行降壓，並降低至第一電壓 V_{CL} 。其中，電源管理模組的供電電壓 V_{CI} 保持自身的電壓大小這一過程與電源管理模組的供電電壓 V_{CI} 降低至第一電壓 V_{CL} 這一過程是同時進行的。當電源管理模組的供電電壓 V_{CI} 降低至第一電壓 V_{CL} 後，第一電壓 V_{CL} 一方面可以與電壓 $AVDD$ 配合進行降壓以產生閘極驅動負電壓 V_{GL} ，另一方面，第一電壓 V_{CL} 進一步降壓得到第二電壓（例如上述的 V_{REF} ）。在圖 4 中，虛線框內從 V_{CI} 上電到降至 V_{REF} 這一過程共經歷的時間為上述第三時間段。當降至 V_{REF} 後（即經過第三時間段後），數位電路的供電電壓上電。

【0055】 需要說明的是，圖 1 至圖 3 為本發明實施例的方法的流

程示意圖。應該理解的是，雖然圖 1 至圖 3 的流程圖中的各個步驟按照箭頭的指示依次顯示，但是這些步驟並不是必然按照箭頭指示的順序依次執行。除非本文中有明確的說明，這些步驟的執行並沒有嚴格的順序限制，其可以以其他的循序執行。而且，圖 1 至圖 3 中的至少一部分步驟可以包括多個子步驟或者多個階段，這些子步驟或者階段並不必然是在同一時刻執行完成，而是可以在不同的時刻執行，其執行順序也不必然是依次進行，而是可以與其他步驟或者其他步驟的子步驟或者階段的至少一部分輪流或者交替地執行。

【0056】 另一實施方式提供了一種顯示幕電源控制裝置，應用於 TFT 式顯示幕。所述 TFT 式顯示幕包括驅動晶片及屏體。所述驅動晶片用於控制所述屏體顯示相應圖像，且所述屏體利用薄膜電晶體控制畫素。顯示幕電源控制裝置包括以下內容，請參考圖 5。

【0057】 上電控制模組 100，用於在接收到啟動信號後，控制所述驅動晶片的電源按照設定規則上電，以減小所述驅動晶片輸出的電壓發生異常的概率。

【0058】 正常供電模組 200，用於持續對所述驅動晶片正常供電。

【0059】 在其中一個實施例中，所述驅動晶片包括電源管理模組。並且，上電控制模組 100 用於在接收到啟動信號後，控制所述電源管理模組的供電電壓按照設定規則上電，以減小所述驅動晶片輸出的閘極驅動負電壓發生異常抬高現象的概率。

【0060】 在其中一個實施例中，上電控制模組 100 包括以下內容，

請參考圖 6：

【0061】 第一上電單元 110，用於在接收到啟動信號後，控制所述電源管理模組的供電電壓正常上電至第一電位。

【0062】 第二上電單元 120，用於經過第一時間段後控制所述電源管理模組的供電電壓降至第二電位。所述第二電位低於所述第一電位。

【0063】 第三上電單元 130，用於經過第二時間段後控制所述電源管理模組的供電電壓再升至所述第一電位。

【0064】 在其中一個實施例中，所述第一電位介於 2.5V 至 4.8V 之間。優選地，所述第一時間段介於 8ms 至 12ms 之間。優選地，所述第一時間段為 10ms。優選地，所述第二時間段介於 8ms 至 12ms 之間。優選地，所述第二時間段為 10ms 在其中一個實施例中，所述第二電位介於 1V 至 2.2V 之間。

【0065】 在其中一個實施例中，所述驅動晶片包括電源管理模組及數位電路。並且，上電控制模組 100 包括以下內容，請參考圖 7：

【0066】 電源上電單元 140，用於在接收到啟動信號後，控制所述電源管理模組的供電電壓上電。

【0067】 數位上電單元 150，用於經過第三時間段後控制所述數位電路的供電電壓上電。所述第三時間段介於 90ms 至 110ms 之間。優選地，所述第三時間段為 100ms。

【0068】 在其中一個實施例中，數位上電單元 150 用於在所述驅動晶片內將所述電源管理模組的供電電壓進行逐步降壓後，控制

所述數位電路的供電電壓上電。優選地，數位上電單元 150 用於在所述驅動晶片內將所述電源管理模組的供電電壓降低至第一電壓，再將所述第一電壓降低至第二電壓後，控制所述數位電路的供電電壓上電。其中，所述第二電壓為所述電源管理模組採用的參考電壓。優選地，所述第一電壓為所述電源管理模組內電荷泵產生的電壓。

【0069】 需要說明的是，本實施方式提供的顯示幕電源控制裝置與上述實施方式的顯示幕電源控制方法對應，這裡就不再贅述。

【0070】 另一實施方式提供了一種儲存介質。儲存介質可為磁碟、光碟、唯讀儲存記憶體（Read-Only Memory，ROM）等。該儲存介質應用於 TFT 式顯示幕。所述 TFT 式顯示幕包括電源晶片、驅動晶片及屏體。所述儲存介質位於所述電源晶片內，該儲存介質儲存有程式，該程式被電源晶片內的處理器執行時實現以下步驟：

【0071】 在接收到啟動信號後，控制所述驅動晶片的電源按照設定規則上電，以減小所述驅動晶片輸出的電壓發生異常的概率；

【0072】 持續對所述驅動晶片正常供電。

【0073】 需要說明的是，本實施方式中處理器執行的步驟與上述實施方式的顯示幕電源控制方法對應，這裡就不再贅述。

【0074】 另一實施方式提供了一種電子設備，例如手機、電腦等。該電子設備包括電源晶片、驅動晶片和屏體。所述電源晶片包括記憶體和處理器，所述記憶體中儲存有程式，所述程式被所述處

理器執行時，使得所述處理器執行以下步驟：

【0075】 在接收到啟動信號後，控制所述驅動晶片的電源按照設定規則上電，以減小所述驅動晶片輸出的電壓發生異常的概率；

【0076】 持續對所述驅動晶片正常供電。

【0077】 需要說明的是，本實施方式中處理器執行的步驟與上述實施方式的顯示幕電源控制方法對應，這裡就不再贅述。

【0078】 以上所述實施例的各技術特徵可以進行任意的組合，為使描述簡潔，未對上述實施例中的各個技術特徵所有可能的組合都進行描述，然而，只要這些技術特徵的組合不存在矛盾，都應當認為是本說明書記載的範圍。

【0079】 以上所述實施例僅表達了本發明的幾種實施方式，其描述較為具體和詳細，但並不能因此而理解為對發明專利範圍的限制。應當指出的是，對於本領域的普通技術人員來說，在不脫離本發明構思的前提下，還可以做出若干變形和改進，這些都屬於本發明的保護範圍。因此，本發明專利的保護範圍應以所附權利要求為準。

【0080】 雖然本發明已以實施例揭露如上，然其並非用以限定本發明，任何所屬技術領域中具有通常知識者，在不脫離本發明的精神和範圍內，當可作些許的更動與潤飾，故本發明的保護範圍當視後附的申請專利範圍所界定者為準。

【符號說明】



I662527

【發明摘要】

【中文發明名稱】顯示幕電源控制方法、裝置、儲存介質及電子設備

【中文】一種顯示幕電源控制方法、裝置、儲存介質及電子設備，應用於薄膜電晶體式顯示幕。薄膜電晶體式顯示幕包括驅動晶片及屏體。驅動晶片用於控制屏體顯示相應圖像，且屏體利用薄膜電晶體控制畫素。顯示幕電源控制方法包括：在接收到啟動信號後，控制驅動晶片的電源按照設定規則上電，以減小驅動晶片輸出的電壓發生異常的概率；持續對驅動晶片正常供電。

【指定代表圖】圖1。

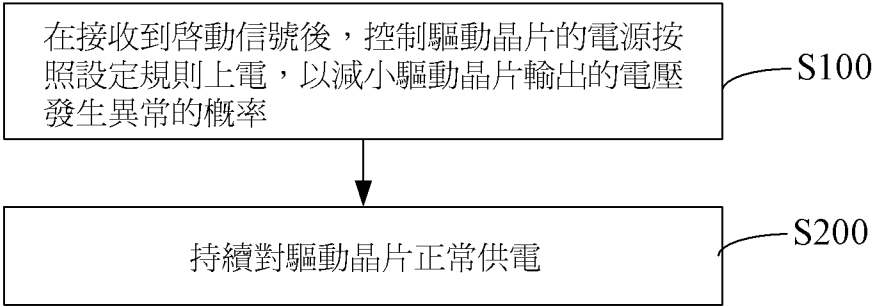
【代表圖之符號簡單說明】

S100、S200：步驟

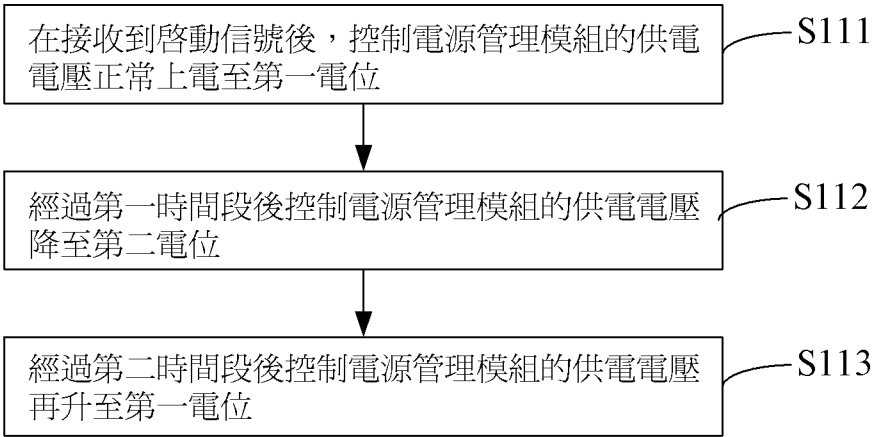
【特徵化學式】

無

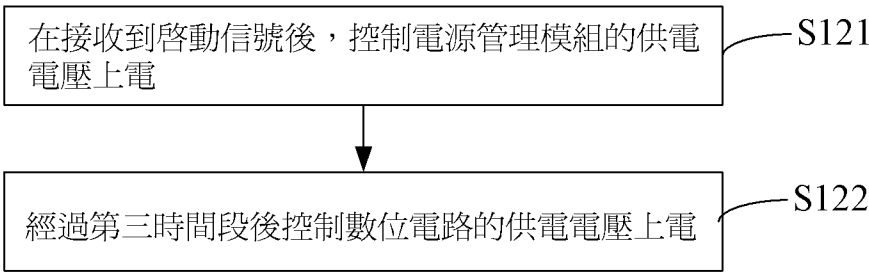
【發明圖式】



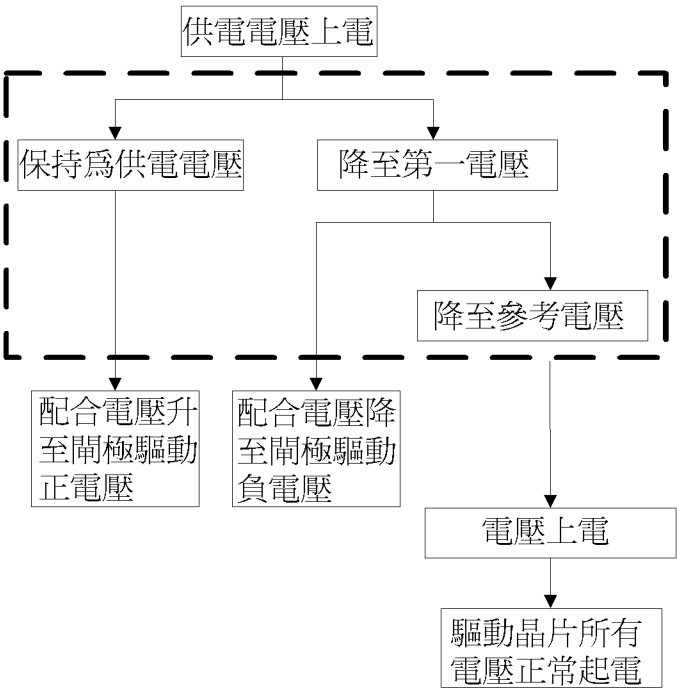
【圖1】



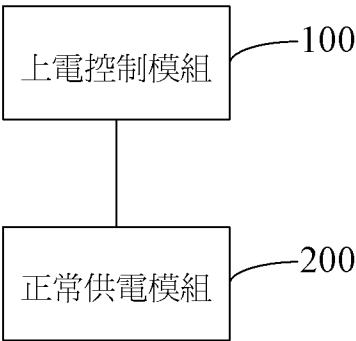
【圖2】



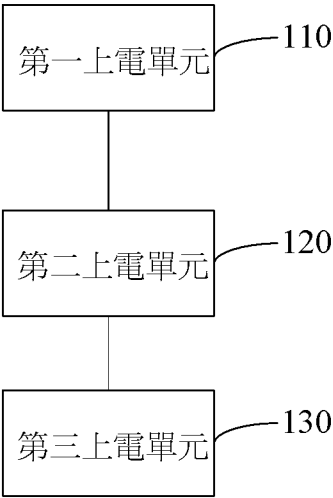
【圖3】



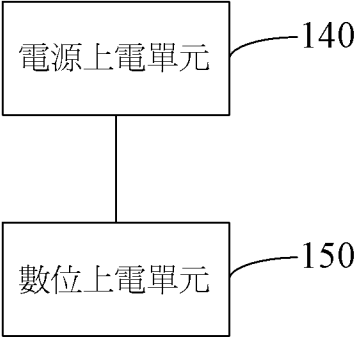
【圖4】



【圖5】



【圖6】



【圖7】

【0081】

100：上電控制模組

110：第一上電單元

120：第二上電單元

130：第三上電單元

140：電源上電單元

150：數位上電單元

200：正常供電模組

S100、S111～S113、S121、S122、S200：步驟

【發明申請專利範圍】

【第1項】一種顯示幕電源控制方法，應用於薄膜電晶體式顯示幕；所述薄膜電晶體式顯示幕包括驅動晶片及屏體；所述驅動晶片用於控制所述屏體顯示相應圖像，且所述屏體利用薄膜電晶體控制畫素；所述驅動晶片包括電源管理模組；所述顯示幕電源控制方法包括：

在接收到啟動信號後，控制所述電源管理模組的供電電壓按照設定規則上電，以減小所述驅動晶片輸出的閘極驅動負電壓發生異常的概率，其中，在接收到所述啟動信號後，控制所述電源管理模組的供電電壓按照設定規則上電，以減小所述驅動晶片輸出的閘極驅動負電壓發生異常抬高現象的概率的步驟包括：

在接收到所述啟動信號後，控制所述電源管理模組的供電電壓正常上電至第一電位；

經過第一時間段後控制所述電源管理模組的供電電壓降至第二電位；所述第二電位低於所述第一電位；

經過第二時間段後控制所述電源管理模組的供電電壓再升至所述第一電位；以及

持續對所述驅動晶片正常供電。

【第2項】如申請專利範圍第1項所述的顯示幕電源控制方法，其中，所述第一電位介於2.5伏特至4.8伏特之間；所述第一時間段介於8毫秒至12毫秒之間；所述第一時間段為10毫秒；所述第二時間段介於8毫秒至12毫秒之間；所述第二時間段為10毫秒。

【第3項】 如申請專利範圍第1項所述的顯示幕電源控制方法，其中，所述第二電位介於1伏特至2.2伏特之間。

【第4項】 一種顯示幕電源控制方法，應用於薄膜電晶體式顯示幕；所述薄膜電晶體式顯示幕包括驅動晶片及屏體；所述驅動晶片用於控制所述屏體顯示相應圖像，且所述屏體利用薄膜電晶體控制畫素；所述驅動晶片包括電源管理模組及數位電路；並且，所述顯示幕電源控制方法包括：

在接收到所述啟動信號後，控制所述驅動晶片的電源按照設定規則上電，以減小所述驅動晶片輸出的電壓發生異常的概率，其中，所述在接收到所述啟動信號後，控制所述驅動晶片的電源按照設定規則上電，以減小所述驅動晶片輸出的電壓發生異常的概率的步驟包括：

在接收到所述啟動信號後，控制所述電源管理模組的供電電壓上電；

經過第三時間段後控制所述數位電路的供電電壓上電；

持續對所述驅動晶片正常供電。

【第5項】 如申請專利範圍第4項所述的顯示幕電源控制方法，其中，所述第三時間段介於90毫秒至110毫秒之間。

【第6項】 如申請專利範圍第4項所述的顯示幕電源控制方法，其中，經過第三時間段後控制所述數位電路的供電電壓上電的步驟包括：

在所述驅動晶片內將所述電源管理模組的供電電壓進行逐步降壓後，控制所述數位電路的供電電壓上電。

【第7項】 如申請專利範圍第6項所述的顯示幕電源控制方法，其中，在所述驅動晶片內將所述電源管理模組的供電電壓進行逐步降壓後，控制所述數位電路的供電電壓上電的步驟包括：在所述驅動晶片內將所述電源管理模組的供電電壓降低至第一電壓，再將所述第一電壓降低至第二電壓後，控制所述數位電路的供電電壓上電；其中，所述第二電壓為所述電源管理模組採用的參考電壓，所述第一電壓為所述電源管理模組內電荷泵產生的電壓。

【第8項】 一種顯示幕電源控制裝置，應用於薄膜電晶體式顯示幕；所述薄膜電晶體式顯示幕包括驅動晶片及屏體；所述驅動晶片用於控制所述屏體顯示相應圖像，且所述屏體利用薄膜電晶體控制畫素；所述驅動晶片包括電源管理模組；其中，所述顯示幕電源控制裝置包括：

上電控制模組，用於在接收到啟動信號後，控制所述電源管理模組的供電電壓按照設定規則上電，以減小所述驅動晶片輸出的閘極驅動負電壓發生異常的概率，其中，所述上電控制模組用於在接收到所述啟動信號後，控制所述電源管理模組的供電電壓按照所述設定規則上電，以減小所述驅動晶片輸出的閘極驅動負電壓發生異常的概率的操作更包括：

所述上電控制模組更用於在接收到所述啟動信號後，控制所述電源管理模組的供電電壓正常上電至第一電位，

所述上電控制模組更用於經過第一時間段後控制所述電源管理模組的供電電壓降至第二電位，所述第二電位低於所述第一電位，

所述上電控制模組更用於經過第二時間段後控制所述電源管理模組的供電電壓再升至所述第一電位；以及

正常供電模組，用於持續對所述驅動晶片正常供電。

【第9項】一種顯示幕電源控制裝置，應用於薄膜電晶體式顯示幕；所述薄膜電晶體式顯示幕包括驅動晶片及屏體；所述驅動晶片用於控制所述屏體顯示相應圖像，且所述屏體利用薄膜電晶體控制畫素；所述驅動晶片包括電源管理模組及數位電路；其中，所述顯示幕電源控制裝置包括：

上電控制模組，用於在接收到啟動信號後，控制所述驅動晶片的電源按照設定規則上電，以減小所述驅動晶片輸出的電壓發生異常的概率，其中，所述上電控制模組用於在接收到所述啟動信號後，控制所述驅動晶片的電源按照所述設定規則上電，以減小所述驅動晶片輸出的電壓發生異常的概率的操作更包括：

所述上電控制模組更用於在接收到所述啟動信號後，控制所述電源管理模組的供電電壓上電，

所述上電控制模組更用於經過第三時間段後控制所述數位電路的供電電壓上電；以及

正常供電模組，用於持續對所述驅動晶片正常供電。

【第10項】 一種電子設備，包括電源晶片、驅動晶片和屏體；所述電源晶片包括記憶體和處理器，所述記憶體中儲存有程式，其中，所述程式被所述處理器執行時，使得所述處理器執行如申請專利範圍第1~7任一項所述的顯示幕電源控制方法。

【第11項】 一種儲存介質，應用於薄膜電晶體式顯示幕；所述薄膜電晶體式顯示幕包括電源晶片、驅動晶片及屏體；所述儲存介質位於所述電源晶片內，並儲存有程式，所述程式被所述電源晶片內的處理器執行如申請專利範圍第1~7任一項所述的顯示幕電源控制方法。