

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2019年2月28日 (28.02.2019)

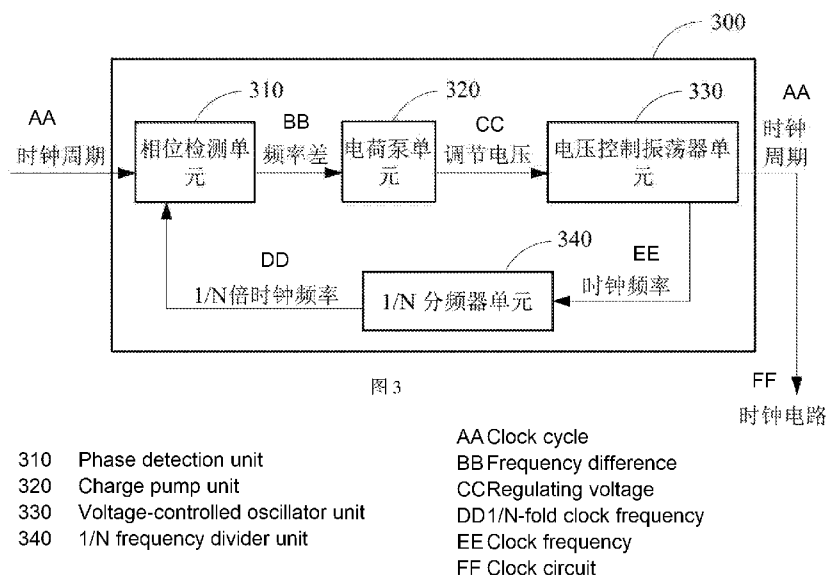


(10) 国际公布号
WO 2019/037181 A1

- (51) 国际专利分类号:
H02M 1/44 (2007.01) *G09G 3/00* (2006.01) 市巴南区界石镇石景路1号, Chongqing 401320 (CN)。
- (21) 国际申请号: PCT/CN2017/102236 (72) 发明人: 王明良 (WANG, Mingliang); 中国重庆市巴南区界石镇石景路1号, Chongqing 401320 (CN)。
- (22) 国际申请日: 2017年9月19日 (19.09.2017)
- (25) 申请语言: 中文 (74) 代理人: 北京汇泽知识产权代理有限公司 (BEIJING HUIZE INTELLECTUAL PROPERTY LAW LLC); 中国北京市海淀区知春路6号锦秋国际大厦A座18层张瑾, Beijing 100088 (CN)。
- (26) 公布语言: 中文
- (30) 优先权:
201710744167.2 2017年8月25日 (25.08.2017) CN
- (71) 申请人: 惠科股份有限公司 (HKC CORPORATION LIMITED) [CN/CN]; 中国广东省深圳市宝安区石岩街道水田村民营工业园惠科工业园厂房1、2、3栋, 九州阳光1号厂房5、7楼, Guangdong 518000 (CN)。 重庆惠科金渝光电科技有限公司 (CHONGQING HKC OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国重庆
- (81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,

(54) Title: DEVICE FOR ELIMINATING ELECTROMAGNETIC INTERFERENCE AND METHOD THEREFOR

(54) 发明名称: 消除电磁干扰装置及其方法



(57) Abstract: Provided are a device for eliminating electromagnetic interference (200) and a method therefor. The device (200) comprises: a timing control chip (205); and a phase-locked loop module (210, 220, 230, 240, 300) electrically connected to the timing control chip. The phase-locked loop module comprises: a phase detection unit (310) used to detect frequencies generated in a clock cycle so as to generate a frequency difference value; a charge pump unit (320) used to generate a regulating voltage; a voltage-controlled oscillator unit (330) used to control an oscillation frequency upon input of the regulating voltage; and a frequency divider unit (340) used to generate a new output clock frequency according to an input clock frequency.

PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, ZA, ZM, ZW。

- (84) 指定国 (除另有指明, 要求每一种可提供的地区
保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ,
NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM,
AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG,
CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,
IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

- 包括国际检索报告 (条约第21条(3))。

(57) 摘要: 一种消除电磁干扰装置 (200) 及其方法, 包括一时序控制芯片 (205); 一锁相环路模块 (210, 220, 230, 240, 300), 与时序控制芯片电性连接。锁相环路模块包括一相位检测单元 (310), 用以侦测由一时钟周期所产生的频率, 产生一频率差值; 一电荷泵单元 (320), 用以产生一调节电压; 一电压控制振荡器单元 (330), 用以当调节电压输入时, 来控制振荡频率; 以及一分频器单元 (340), 用以根据一输入时钟频率, 产生一新的输出时钟频率。

消除电磁干扰装置及其方法

技术领域

[0001] 本申请涉及一种消除电磁干扰方法，特别是涉及一种消除电磁干扰装置及其方法。

背景技术

[0002] 电子产品于运作时会产生电磁辐射，可能会干扰其它装置的正常运作甚至影响人体健康，因此多数国家均针对电子产品的电磁辐射立下规范，以防止电磁干扰(Electromagnetic Interference, EMI)带来危害。

[0003] 电子产品的组件之一「集成电路(Integrated Circuit, IC)」是电磁辐射的主要来源之一，其中集成电路中的「电感」所产生的电磁辐射除可能干扰外部装置，在某些应用上亦可能干扰内部组件的运作，特别是在差动模式的电感电容共振腔(LC tank)中，若是正负端的电感部分的等效感值互不对称时，便会从正负端电感的交界处出现共模讯号，所述共模讯号会存在于与所述交界处电气连接的金属走线之上，并造成电磁辐射。

[0004] 目前常用的方式是电源输出端加 EMI 抑制组件，或使用 RC（电阻和电容串联）的缓冲电路，但是 EMI 抑制组件只能减弱一部分传导干扰，针对辐射干扰则无能为力，RC 缓冲电路对小功率电路可以起到一定效果，但对于大功率电路一般无效。

发明内容

[0005] 为了解决上述技术问题，本申请的目的在于，提供一种消除电磁干扰装置及其方法，藉由采用系统输出端的信号频率，产生多个不同的开关频率来驱动电源芯片，通过分散开关频率达到降低辐射干扰的效果。

[0006] 本申请的目及解决其技术问题是采用以下技术方案来实现的。依据本申请提出的一种消除电磁干扰装置，包括：一时序控制芯片；一锁相环路模块，与所述时序控制芯片电性连接，包括：一相位检测单元，用以侦测由一时钟周期所产生的频率，而产生一频率差值；一电荷泵单元，用以产生一调节电压；一电压控制振荡器单元，用以当所述调节电压输入时，来控制振荡频率；以及一分频器单元，用以将一输入时钟频率，产生一新的输出时钟频率。

[0007] 本申请的另一目的一种消除电磁干扰装置，包括：一时序控制芯片；一锁相环路模块，与所述时序控制芯片电性连接，包括：一相位检测单元，用以侦测由一时钟周期所产生的频率，而产生一频率差值；一电荷泵单元，用以产生一调节电压；一电压控制振荡器单元，用以当所述调节电压输入时，来控制振荡频率；以及一分频器单元，用以将一输入时钟频率，产生一新的输出时钟频率；其中更包括至少一组所述锁相环路模块；更包括至少四种电路所需的不同电源与所述锁相环路

模块电性连接。

[0008] 本申请的再一目的的一种消除电磁干扰的方法，包括：透过一时序控制芯片，用以接收一显示数据，经过处理后将输出一数据信号及一时钟周期信号；透过一锁相环路模块，与所述时序控制芯片电性连接，包括：藉由一相位检测单元，用以侦测由一时钟周期所产生的频率，而产生一频率差值；经过一电荷泵单元，用以当所述频率差值输入时，产生一调节电压；透过一电压控制振荡器单元，用以当所述调节电压输入时，来控制振荡频率；以及藉由一分频器单元，用以将一输入时钟频率，产生一新的输出时钟频率。

[0009] 本申请解决其技术问题还可采用以下技术措施进一步实现。

[0010] 在本申请的一实施例中，所述时序控制芯片将由一前端系统端接收一显示数据。

[0011] 在本申请的一实施例中，所述时序控制芯片将所述显示数据处理后，将输出一数据信号及一时钟周期信号。

[0012] 在本申请的一实施例中，所述分频器单元其产生一新的输出时钟频率的公式为 新的输出时钟频率=1/N 乘上 输入时钟频率，其中 N 为整数。

[0013] 在本申请的一实施例中，更包括至少一组所述锁相环路模块。

[0014] 在本申请的一实施例中，更包括一电源控制芯片，分别与所述电压控制振荡器单元及所述时序控制芯片电性连接，用以控制电源给所述电压控制振荡器单元及所述时序控制芯片。

[0015] 在本申请的一实施例中，所述方法，更包括至少一组所述锁相环路模块。

[0016] 在本申请的一实施例中，所述方法，更包括一电源控制芯片，分别与所述电压控制振荡器单元及所述时序控制芯片电性连接，用以控制电源给所述电压控制振荡器单元及所述时序控制芯片。

[0017] 本申请采用系统输出端的信号频率，产生多个不同的开关频率来驱动电源芯片，通过分散开关频率达到降低辐射干扰的效果，因而改善电源电路电磁干扰辐射严重的问题。

附图说明

[0018] 图 1a 是范例性的电源芯片控制架构示意图。

[0019] 图 1b 是另一范例性的电源芯片控制架构示意图。

[0020] 图 2 是本申请一实施例的消除电磁干扰装置方块图。

[0021] 图 3 是本申请一实施例的锁相环路模块方块图。

[0022] 图 4 是本申请一实施例的锁相环路模块流程图。

具体实施方式

[0023] 以下各实施例的说明是参考附加的图式，用以例示本申请可用以实施的特定实施例。本申

请所提到的方向用语，例如「上」、「下」、「前」、「后」、「左」、「右」、「内」、「外」、「侧面」等，仅是参考附加图式的方向。因此，使用的方向用语是用以说明及理解本申请，而非用以限制本申请。

[0024] 在本申请的实施例，为了协助解释本申请的方法，将假定用一消除电磁干扰装置来执行本申请的方法。然而，应该理解的是，装置和/或方法可以变化，并不需要完全按照下述描述的彼此关联工作，这些变化都在目前实施例的范围内。可以理解的是，在一些实施例中，本申请的处理方法可通过一消除电磁干扰装置中被实现，例如通过运行驱动芯片。应当强调的是，除非另有说明，本申请的方法不需要按照如图所示的确切顺序被执行；并且类似的多个流程(blocks)可以并行地被执行，而不是按顺序；因此，本申请的方法的元素在文中称为"流程(blocks)"而不是"步骤"。还应当理解的是，方法也可以在消除电磁干扰装置的变型上被实现。可以进一步理解，本申请的方法能在处理系统中实现。然而，方法还可以在与系统有相似部件、但设置在不同配置中的相似系统中被实现。

[0025] 附图和说明被认为在本质上是示出性的，而不是限制性的。在图中，结构相似的单元是以相同标号表示。另外，为了理解和便于描述，附图中示出的每个组件的尺寸和厚度是任意示出的，但是本申请不限于此。

[0026] 在附图中，为了清晰起见，夸大了层、膜、面板、区域等的厚度。在附图中，为了理解和便于描述，夸大了一些层和区域的厚度。将理解的是，当例如层、膜、区域或基底的组件被称作“在”另一组件“上”时，所述组件可以直接在所述另一组件上，或者也可以存在中间组件。

[0027] 另外，在说明书中，除非明确地描述为相反的，否则词语“包括”将被理解为意指包括所述组件，但是不排除任何其它组件。此外，在说明书中，“在.....上”意指位于目标组件上方或者下方，而不意指必须位于基于重力方向的顶部上。

[0028] 为更进一步阐述本申请为达成预定申请目的所采取的技术手段及功效，以下结合附图及较佳实施例，对依据本申请提出的一种消除电磁干扰装置及其方法，其具体实施方式、结构、特征及其功效，详细说明如后。

[0029] 图 1a 为范例性的电源芯片控制架构示意图及图 1b 为另一范例性的电源芯片控制架构示意图。请参照图 1a 及图 1b，一种集成电源芯片 100，包括 3.3V，15.6V，33V，-6V 等多路电源，所述多路电源都共享同一个输入时钟周期(CLK) (图 1b 所示 CLK 频率为 F_s)，这样就会造成在输入时钟周期 CLK 的频点上多路电源的辐射能量聚集，造成 EMI 辐射超标。

[0030] 图 2 为本申请一实施例的消除电磁干扰装置方块图及图 3 为本申请一实施例的锁相环路模块方块图。请参照图 2 及图 3，本申请一实施例中，一种消除电磁干扰装置 200，包括：一时序控制芯片 205；一锁相环路模块 300(举例：如图 2 所示至少 4 组锁相环路模块包括：-6V 模块 210、

15.6V 模块 220、3.3V 模块 230、33V 模块 240)，与所述时序控制芯片 205 电性连接，包括：一相位检测单元 310，用以侦测由一时钟周期所产生的频率，而产生一频率差值；一电荷泵单元 320，用以产生一调节电压；一电压控制振荡器单元 330，用以当所述调节电压输入时，来控制振荡频率；以及一分频器单元 340，用以将一输入时钟频率，产生一新的输出时钟频率。

[0031] 请参照图 2 及图 3，在一实施例中，所述时序控制芯片 205 将由一前端系统端 202 接收一显示数据。

[0032] 请参照图 2 及图 3，在一实施例中，所述时序控制芯片 205 将所述显示数据处理后，将输出一数据信号及一时钟周期信号。

[0033] 请参照图 2 及图 3，在一实施例中，所述分频器单元 340 其产生一新的输出时钟频率的公式为 新的输出时钟频率(f)= $1/N$ 乘上 输入时钟频率(F_s)，其中 N 为整数。

[0034] 请参照图 2 及图 3，在一实施例中，更包括至少一组所述锁相环路模块 210、220、230、240。

[0035] 请参照图 2 及图 3，在一实施例中，更包括一电源控制芯片(图未示)，分别与所述电压控制振荡器单元 330 及所述时序控制芯片 205 电性连接，用以控制电源给所述电压控制振荡器单元 330 及所述时序控制芯片 205。

[0036] 请参照图 2 及图 3，在一实施例中，一种消除电磁干扰装置 200，包括：一时序控制芯片 205；一锁相环路模块 300(举例：如图 2 所示至少 4 组锁相环路模块包括：-6V 模块 210、15.6V 模块 220、3.3V 模块 230、33V 模块 240)，与所述时序控制芯片 205 电性连接，包括：一相位检测单元 310，用以侦测由一时钟周期所产生的频率，而产生一频率差值；一电荷泵单元 320，用以产生一调节电压；一电压控制振荡器单元 330，用以当所述调节电压输入时，来控制振荡频率；以及一分频器单元 340，用以将一输入时钟频率，产生一新的输出时钟频率；其中更包括至少一组所述锁相环路模块 210、220、230、240；更包括至少四种电路所需的不同电源-6V、15.6V、3.3V、33V 及与其电源（-6V、15.6V、3.3V、33V）所对应的时钟电路，与所述锁相环路模块 210、220、230、240 电性连接。

[0037] 请参照图 2 及图 3，在一实施例中，对应 4 路不同电源，只需要在一分频器单元 340 设置不同的分频比例即可，比如 3.3V 设置为 $1/N$ ，那么 15.6V 就可以设置为 $1/(N+10)$ 。

[0038] 请参照图 2 及图 3，在一实施例中，对应 4 路不同电源-6V、15.6V、3.3V、33V，需设置 4 个锁相环路模块。

[0039] 图 4 是本申请一实施例的锁相环路模块流程图。请参照图 2、图 3 及图 4，本申请一实施例中，一种消除电磁干扰的方法，包括：透过一时序控制芯片 205，用以接收一显示数据，经过处理后将输出一数据信号及一时钟周期信号；透过一锁相环路模块 300，与所述时序控制芯片 205 电

性连接,包括:藉由一相位检测单元 310,用以侦测由一时钟周期所产生的频率,而产生一频率差值;经过一电荷泵单元 320,用以当所述频率差值输入时,产生一调节电压;透过一电压控制振荡器单元 330,用以当所述调节电压输入时,来控制振荡频率;以及藉由一分频器单元 340,用以将一输入时钟频率,产生一新的输出时钟频率。

[0040] 请参照图 2 及图 3,在一实施例中,所述方法,更包括至少一组所述锁相环路模块 210、220、230、240。

[0041] 请参照图 2 及图 3,在一实施例中,所述方法,更包括一电源控制芯片(图未示),分别与所述电压控制振荡器单元 330 及所述时序控制芯片 205 电性连接,用以控制电源给所述电压控制振荡器单元 330 及所述时序控制芯片 205。

[0042] 请参照图 4,在流程 S410 中,透过一时序控制芯片,用以接收一显示数据,经过处理后将输出一数据信号及一时钟周期信号。

[0043] 请参照图 4,在流程 S420 中,透过一锁相环路模块,与所述时序控制芯片电性连接。

[0044] 请参照图 4,在流程 S430 中,藉由一相位检测单元,用以侦测由一时钟周期所产生的频率,而产生一频率差值。

[0045] 请参照图 4,在流程 S440 中,经过一电荷泵单元,用以当所述频率差值输入时,产生一调节电压。

[0046] 请参照图 4,在流程 S450 中,透过一电压控制振荡器单元,用以当所述调节电压输入时,来控制振荡频率。

[0047] 请参照图 4,在流程 S460 中,藉由一分频器单元,用以将一输入时钟频率,产生一新的输出时钟频率。

[0048] 本申请采用系统输出端的信号频率,产生多个不同的开关频率来驱动电源芯片,通过分散开关频率达到降低辐射干扰的效果,因而改善电源电路电磁干扰辐射严重的问题。

[0049] “在一些实施例中”及“在各种实施例中”等用语被重复地使用。所述用语通常不是指相同的实施例;但它亦可以是指相同的实施例。“包含”、“具有”及“包括”等用词是同义词,除非其前后文意显示出其它意思。

[0050] 以上所述,仅是本申请的较具体实施例而已,并非对本申请作任何形式上的限制,虽然本申请已以较具体实施例揭露如上,然而并非用以限定本申请,任何熟悉本专业的技术人员,在不脱离本申请技术方案范围内,当可利用上述揭示的技术内容作出些许更动或修饰为等同变化的等效实施例,但凡是未脱离本申请技术方案的内容,依据本申请的技术实质对以上实施例所作的任何简单修改、等同变化与修饰,均仍属于本申请技术方案的范围。

权利要求书

1. 一种消除电磁干扰装置，包括：
 - 一时序控制芯片；
 - 一锁相环路模块，与所述时序控制芯片电性连接，包括：
 - 一相位检测单元，用以侦测由一时钟周期所产生的频率，而产生一频率差值；
 - 一电荷泵单元，用以产生一调节电压；
 - 一电压控制振荡器单元，用以当所述调节电压输入时，来控制振荡频率；以及
 - 一分频器单元，用以将一输入时钟频率，产生一新的输出时钟频率。
2. 如权利要求 1 所述的消除电磁干扰装置，其中，所述时序控制芯片将由一前端系统端接收一显示数据。
3. 如权利要求 2 所述的消除电磁干扰装置，其中，所述时序控制芯片将所述显示数据处理后，将输出一数据信号及一时钟周期信号。
4. 如权利要求 1 所述的消除电磁干扰装置，其中，所述分频器单元其产生一新的输出时钟频率的公式为新的输出时钟频率=1/N 乘上输入时钟频率，其中 N 为整数。
5. 如权利要求 1 所述的消除电磁干扰装置，更包括至少一组所述锁相环路模块。
6. 如权利要求 1 所述的消除电磁干扰装置，更包括至少四种电路所需的不同电源与所述锁相环路模块电性连接。
7. 如权利要求 1 所述的消除电磁干扰装置，更包括一电源控制芯片，分别与所述电压控制振荡器单元及所述时序控制芯片电性连接。
8. 如权利要求 7 所述的消除电磁干扰装置，其中，所述电源控制芯片用以控制电源给所述电压控制振荡器单元及所述时序控制芯片。
9. 一种消除电磁干扰装置，包括：
 - 一时序控制芯片；
 - 一锁相环路模块，与所述时序控制芯片电性连接，包括：
 - 一相位检测单元，用以侦测由一时钟周期所产生的频率，而产生一频率差值；
 - 一电荷泵单元，用以产生一调节电压；
 - 一电压控制振荡器单元，用以当所述调节电压输入时，来控制振荡频率；以及
 - 一分频器单元，用以将一输入时钟频率，产生一新的输出时钟频率；其中更包括至少一组所述锁相环路模块；更包括至少四种电路所需的不同电源与所述锁相环路模块电性连接。
10. 一种消除电磁干扰的方法，包括：

透过一时序控制芯片，用以接收一显示数据，经过处理后将输出一数据信号及一时钟周期信号；

透过一锁相环路模块，与所述时序控制芯片电性连接，包括：

藉由一相位检测单元，用以侦测由一时钟周期所产生的频率，而产生一频率差值；

经过一电荷泵单元，用以当所述频率差值输入时，产生一调节电压；

透过一电压控制振荡器单元，用以当所述调节电压输入时，来控制振荡频率；以及

藉由一分频器单元，用以将一输入时钟频率，产生一新的输出时钟频率。

11. 如权利要求 10 所述的消除电磁干扰的方法，其中，所述时序控制芯片将由一前端系统端接收所述显示数据。
12. 如权利要求 10 所述的消除电磁干扰的方法，其中，所述分频器单元其产生一新的输出时钟频率的公式为新的输出时钟频率=1/N 乘上输入时钟频率，其中 N 为整数。
13. 如权利要求 10 所述的消除电磁干扰的方法，更包括至少一组所述锁相环路模块。
14. 如权利要求 10 所述的消除电磁干扰的方法，更包括至少四种电路所需的不同电源与所述锁相环路模块电性连接。
15. 如权利要求 10 所述的消除电磁干扰的方法，更包括一电源控制芯片，分别与所述电压控制振荡器单元及所述时序控制芯片电性连接。
16. 如权利要求 15 所述的消除电磁干扰的方法，其中，所述电源控制芯片用以控制电源给所述电压控制振荡器单元及所述时序控制芯片。

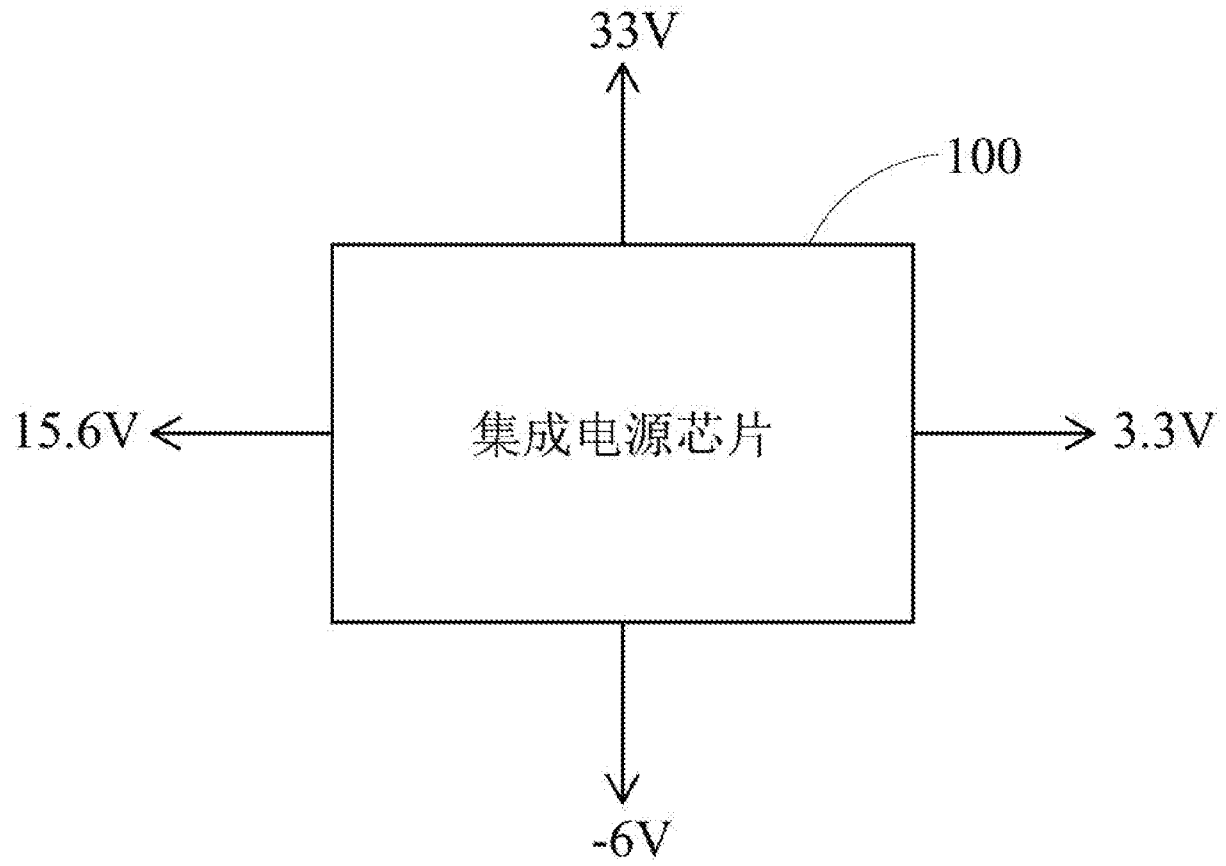


图 1a

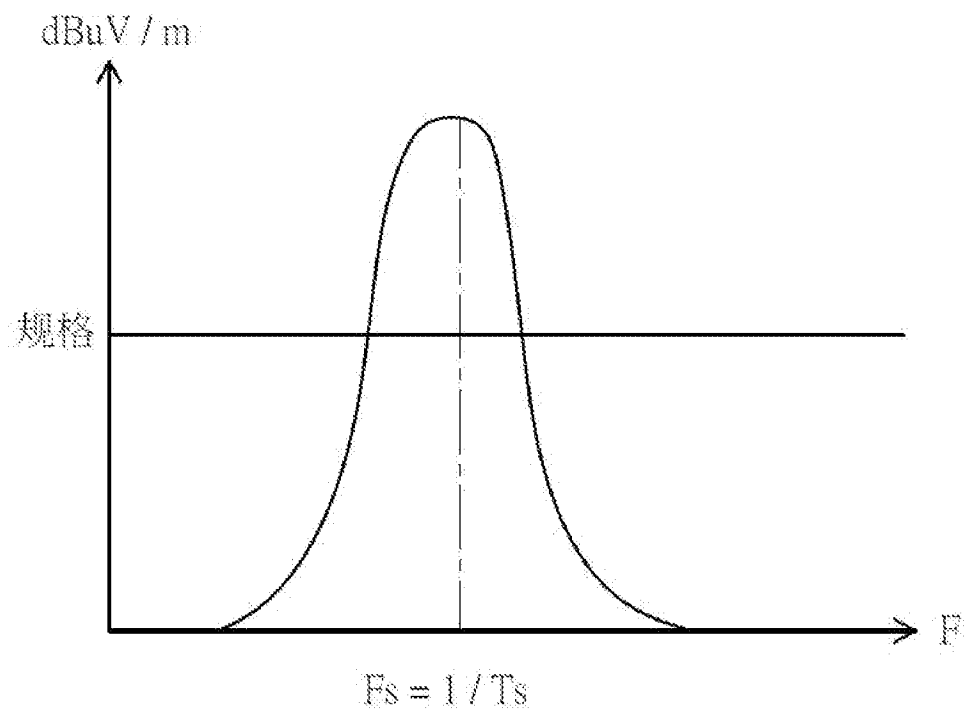


图 1b

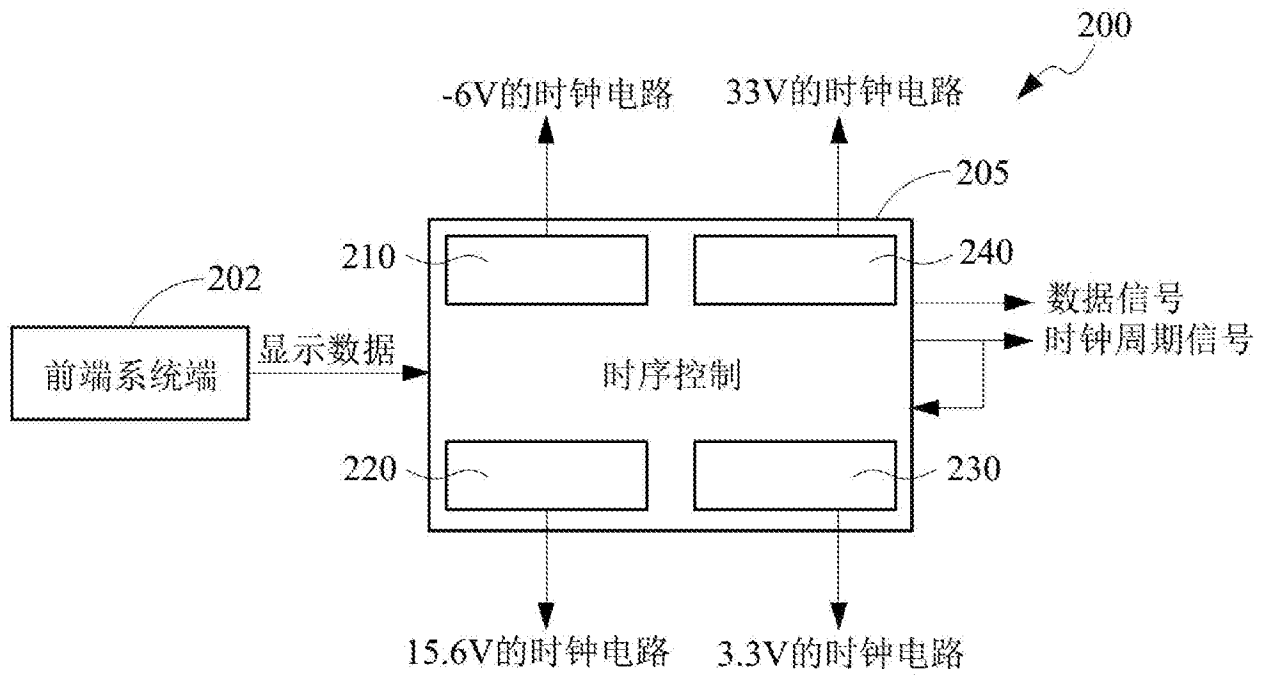


图 2

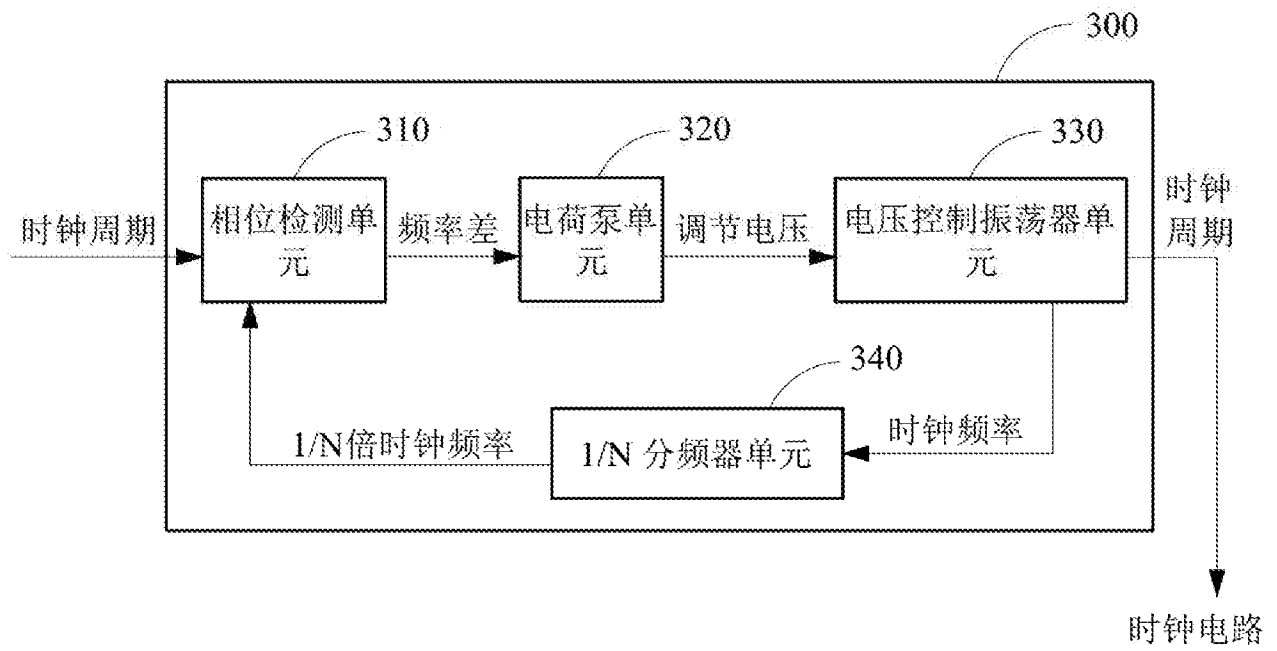


图 3

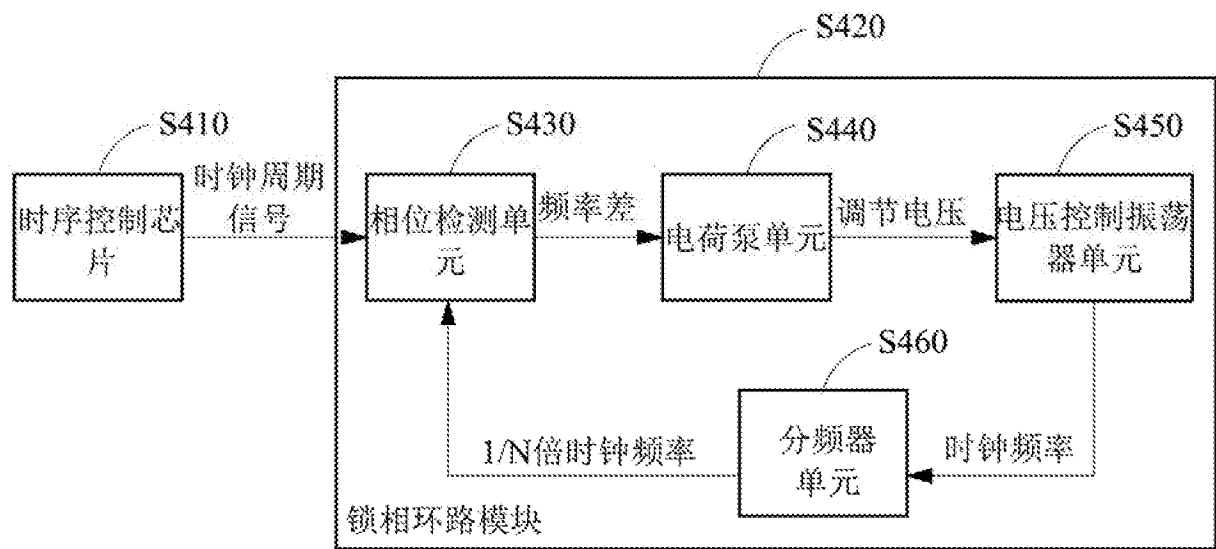


图 4

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2017/102236

A. CLASSIFICATION OF SUBJECT MATTER

H02M 1/44 (2007.01) i; G09G 3/00 (2006.01) n

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H02M; G09G

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS, CPRSABS, DWPI, SIPOABS, CNKI: 电磁干扰, 锁相环, 扩频, 频率, 抖动, 扩展频谱, 显示, 电源, 时序, 定时, 控制,
EMI, PLL, electromagnetic interference, phase lock loop, display+

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 206211956 U (SEMICONDUCTOR COMPONENTS INDUSTRIES, LLC.) 31 May 2017 (31.05.2017), description, paragraphs [0030]-[0033], and figure 3	1-16
PX	CN 107154243 A (HKC COMPANY LIMITED et al.) 12 September 2017 (12.09.2017), description, paragraphs [0071]-[0080], and figures 7 and 8	1-16
A	CN 1299982 A (INTERNATIONAL BUSINESS MACHINES CORPORATION) 20 June 2001 (20.06.2001), entire document	1-16
A	US 2011211240 A1 (BROTHER KOGYO K.K.) 01 September 2011 (01.09.2011), entire document	1-16
A	JP 3434734 B2 (NEC IC MICROCOMPUTER SYSTEMS LTD.) 11 August 2003 (11.08.2003), entire document	1-16

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	
“A” document defining the general state of the art which is not considered to be of particular relevance	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“E” earlier application or patent but published on or after the international filing date	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	“&” document member of the same patent family

Date of the actual completion of the international search 10 April 2018	Date of mailing of the international search report 25 April 2018
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer HUANG, Jun Telephone No. (86-10) 62411799

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2017/102236

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 206211956 U	31 May 2017	DE 202016105147 U1	30 September 2016
		US 2017353108 A1	07 December 2017
CN 107154243 A	12 September 2017	None	
CN 1299982 A	20 June 2001	JP 3508837 B2	22 March 2004
		US 2001013850 A1	16 August 2001
		JP 2001174843 A	29 June 2001
		CN 1193260 C	16 March 2005
		KR 20010070251 A	25 July 2001
		TW 525023 B	21 March 2003
		US 7075505 B2	11 July 2006
		CA 2325614 A1	10 June 2001
		KR 100380839 B1	18 April 2003
US 2011211240 A1	01 September 2011	JP 2011180277 A	15 September 2011
JP 3434734 B2	11 August 2003	JP 2001007700 A	12 January 2001

国际检索报告

国际申请号

PCT/CN2017/102236

A. 主题的分类 H02M 1/44(2007.01)i; G09G 3/00(2006.01)n 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类																				
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) H02M; G09G 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNABS, CPRSABS, DWPI, SIPOABS, CNKI: 电磁干扰, 锁相环, 扩频, 频率, 抖动, 扩展频谱, 显示, 电源, 时序, 定时, 控制, EMI, PLL, electromagnetic interference, phase lock loop, display+																				
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>CN 206211956 U (半导体元件工业有限责任公司) 2017年 5月 31日 (2017 - 05 - 31) 说明书第30-33段, 附图3</td> <td>1-16</td> </tr> <tr> <td>PX</td> <td>CN 107154243 A (惠科股份有限公司等) 2017年 9月 12日 (2017 - 09 - 12) 说明书第71-80段, 附图7-8</td> <td>1-16</td> </tr> <tr> <td>A</td> <td>CN 1299982 A (国际商业机器公司) 2001年 6月 20日 (2001 - 06 - 20) 全文</td> <td>1-16</td> </tr> <tr> <td>A</td> <td>US 2011211240 A1 (BROTHER KOGYO KK) 2011年 9月 1日 (2011 - 09 - 01) 全文</td> <td>1-16</td> </tr> <tr> <td>A</td> <td>JP 3434734 B2 (NEC IC MICROCOMPUTER SYSTEMS LTD) 2003年 8月 11日 (2003 - 08 - 11) 全文</td> <td>1-16</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	X	CN 206211956 U (半导体元件工业有限责任公司) 2017年 5月 31日 (2017 - 05 - 31) 说明书第30-33段, 附图3	1-16	PX	CN 107154243 A (惠科股份有限公司等) 2017年 9月 12日 (2017 - 09 - 12) 说明书第71-80段, 附图7-8	1-16	A	CN 1299982 A (国际商业机器公司) 2001年 6月 20日 (2001 - 06 - 20) 全文	1-16	A	US 2011211240 A1 (BROTHER KOGYO KK) 2011年 9月 1日 (2011 - 09 - 01) 全文	1-16	A	JP 3434734 B2 (NEC IC MICROCOMPUTER SYSTEMS LTD) 2003年 8月 11日 (2003 - 08 - 11) 全文	1-16
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求																		
X	CN 206211956 U (半导体元件工业有限责任公司) 2017年 5月 31日 (2017 - 05 - 31) 说明书第30-33段, 附图3	1-16																		
PX	CN 107154243 A (惠科股份有限公司等) 2017年 9月 12日 (2017 - 09 - 12) 说明书第71-80段, 附图7-8	1-16																		
A	CN 1299982 A (国际商业机器公司) 2001年 6月 20日 (2001 - 06 - 20) 全文	1-16																		
A	US 2011211240 A1 (BROTHER KOGYO KK) 2011年 9月 1日 (2011 - 09 - 01) 全文	1-16																		
A	JP 3434734 B2 (NEC IC MICROCOMPUTER SYSTEMS LTD) 2003年 8月 11日 (2003 - 08 - 11) 全文	1-16																		
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																				
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																				
国际检索实际完成的日期 2018年 4月 10日		国际检索报告邮寄日期 2018年 4月 25日																		
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		受权官员 黄君 电话号码 (86-10)62411799																		

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2017/102236

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	206211956	U	2017年 5月 31日	DE	202016105147	U1	2016年 9月 30日
				US	2017353108	A1	2017年 12月 7日
CN	107154243	A	2017年 9月 12日	无			
CN	1299982	A	2001年 6月 20日	JP	3508837	B2	2004年 3月 22日
				US	2001013850	A1	2001年 8月 16日
				JP	2001174843	A	2001年 6月 29日
				CN	1193260	C	2005年 3月 16日
				KR	20010070251	A	2001年 7月 25日
				TW	525023	B	2003年 3月 21日
				US	7075505	B2	2006年 7月 11日
				CA	2325614	A1	2001年 6月 10日
				KR	100380839	B1	2003年 4月 18日
US	2011211240	A1	2011年 9月 1日	JP	2011180277	A	2011年 9月 15日
JP	3434734	B2	2003年 8月 11日	JP	2001007700	A	2001年 1月 12日