



**República Federativa do Brasil**  
Ministério da Indústria, Comércio Exterior  
e Serviços  
Instituto Nacional da Propriedade Industrial

**(11) PI 0307364-5 B1**

**(22) Data do Depósito:** 28/01/2003

**(45) Data de Concessão:** 21/02/2017



---

**(54) Título:** MÉTODO PARA EMBUTIR UM COMPONENTE EM UMA BASE E PRODUZIR UM CONTATO, E MÓDULO ELETRÔNICO FABRICADO USANDO O REFERIDO MÉTODO

**(51) Int.Cl.:** H05K 1/18; H05K 3/46

**(30) Prioridade Unionista:** 31/01/2002 FI 20020190

**(73) Titular(es):** IMBERA ELETRONICS OY

**(72) Inventor(es):** TUOMINEN, RISTO

**"MÉTODO PARA EMBUTIR UM COMPONENTE EM UMA BASE E PRODUZIR UM CONTATO, E MÓDULO ELETRÔNICO FABRICADO USANDO O REFERIDO MÉTODO".**

[0001] A presente invenção se refere a um método para embutir um ou mais componentes em uma base e para produzir contatos na mesma.

[0002] As bases que são processadas usando os métodos para os quais a presente invenção se refere, são usadas como bases para componentes elétricos, tipicamente, componentes de semicondutores e, particularmente, microcircuitos em produtos eletrônicos. A incumbência da base é proporcionar uma base de fixação mecânica para os componentes e as necessárias conexões elétricas para os outros componentes sobre a base e externamente à base. A base pode ser um painel de circuito, de modo que o método que é objeto da invenção é particularmente correlacionado à tecnologia de fabricação de painéis de circuito. A base pode também ser de um outro tipo de base, por exemplo, uma base usada para empacotamento de um componente ou componentes ou uma base de um inteiro módulo funcional.

[0003] As tecnologias de fabricação de painéis de circuito diferem da fabricação de microcircuitos, dentre outras coisas, pelo fato de que o substrato usado nas tecnologias de fabricação de microcircuitos é um material semicondutor, enquanto que o material de base de um painel de circuito é um material isolante. As tecnologias de fabricação de microcircuitos, tipicamente, são também consideravelmente mais dispendiosas que as tecnologias de fabricação de painel de circuito.

[0004] As tecnologias de fabricação de painel de circuito diferem das técnicas de empacotamento, em que as técnicas de empacotamento são idealizadas com o objetivo de formar um pacote em volta de um componente semicondutor, o que irá facilitar sua manipulação. A superfície de um pacote de um componente semicondutor apresenta partes de contato, tipicamente, saliências, que permitem ao componente empacotado ser facilmente instalado sobre um painel de circuito. Um pacote de semicondutor também contém condutores, através dos quais a voltagem pode ser conectada ao semicondutor presente, conectando as partes de contato salientes externas ao pacote com as áreas de contato sobre a superfície do componente semicondutor.

[0005] No entanto, os pacotes dos componentes fabricados usando tecnologias convencionais tomam uma considerável quantidade de espaço. A miniaturização de dispositivos eletrônicos tem levado a uma tentativa de eliminar os pacotes de componentes semicondutores. Para tal fim, foi desenvolvida, por exemplo, a assim chamada tecnologia de "flip-chip", em que um componente semicondutor sem um pacote é montado diretamente sobre a superfície do painel de circuito. No entanto, existem muitas dificuldades na tecnologia de "flip-chip". Por exemplo, podem surgir problemas quanto à confiabilidade das conexões, especialmente em aplicações em que surgem esforços mecânicos entre o painel de circuito e o componente semicondutor. Os esforços mecânicos devem ser uniformizados mediante adição de um adequado subenchimento entre o chip e o painel do circuito. Esse procedimento

torna o processo lento e aumenta os custos de fabricação. Os esforços surgem particularmente em aplicações em que um painel de circuito flexível é usado e o painel de circuito é flexionado fortemente.

[0006] O objeto da presente invenção é proporcionar um método, por meio do qual microcircuitos desempacotados possam ser fixados a uma base, que é fornecida com contatos confiáveis, de um modo econômico.

[0007] A invenção é fundamentada no embutimento de componentes semicondutores ou de pelo menos alguns destes, em uma base, tal como um painel de circuito, durante a fabricação da base, pelo que parte da estrutura da base é fabricada em torno dos componentes semicondutores. De acordo com a invenção, pelo menos um padrão condutor é primeiro fabricado na base, como são os furos para os componentes semicondutores. Em seguida, os componentes semicondutores são colocados nos furos, de modo alinhado com o padrão condutor. Os componentes semicondutores são fixados à estrutura da base e uma ou mais camadas de padrões condutores são fabricadas na base, de tal modo que pelo menos um padrão condutor forma um contato elétrico com as áreas de contato sobre a superfície do componente semicondutor.

[0008] Mais especificamente, o método de acordo com a invenção é caracterizado pelo que se encontra indicado na parte que caracteriza a reivindicação 1.

[0009] Consideráveis vantagens são obtidas com a ajuda da presente invenção. Isso se deve ao fato de que com a ajuda da presente invenção, um painel de circuito

pode ser fabricado com os componentes semicondutores embutidos no mesmo. A invenção também torna possível a fabricação de um pequeno e confiável pacote de componente, em torno de um componente.

[00010] Por exemplo, através da invenção, o estágio de empacotamento do componente, o estágio de fabricação do painel de circuito, e o estágio de montagem e fabricação do contato dos componentes semicondutores, podem ser combinados para formar uma única totalidade. A combinação de diversos estágios de processo traz importantes benefícios logísticos e permite a fabricação de um módulo eletrônico menor e mais confiável. Existe a vantagem adicional de que tal método de fabricação possa explorar amplamente a fabricação de painéis de circuito e as tecnologias de montagem que são de uso geral.

[00011] O processo composto de acordo com uma modalidade preferida da invenção é, em sua totalidade, mais simples, por exemplo, do que a fabricação de um painel de circuito usando a tecnologia de "flip-chip" para fixar os componentes ao painel de circuito. Por meio de tais modalidades preferidas, são obtidas as seguintes vantagens em relação à solução convencional:

- Não se faz necessário a soldagem para formação de contatos com os componentes, ao invés disso, pode ser produzido um contato elétrico mediante crescimento dos condutores no topo das áreas de contato de um componente semicondutor. Isso significa que não existe necessidade de se utilizar metal fundido para conectar os componentes, pelo fato de que não são formados compostos entre os

metais. Os compostos entre os metais são geralmente quebradiços, de modo que a confiabilidade é melhorada, comparando-se às conexões produzidas através do procedimento de soldagem. Particularmente, em pequenas conexões, o aspecto quebradiço dos compostos de metal nas conexões causa grandes problemas. De acordo com uma modalidade preferida, é possível se obter estruturas claramente menores em uma solução que não apresenta soldagem do que em soluções do tipo soldadas. O método de fabricação de contatos sem solda também apresenta a vantagem de que não se fazem necessárias altas temperaturas para formar os contatos. Uma temperatura de processo mais baixa permite uma escolha mais ampla quando da seleção de outros materiais do painel de circuito, do pacote do componente ou do módulo eletrônico. No método, a temperatura do painel do circuito, do componente e da camada condutora diretamente conectada ao componente, pode ser mantida na faixa de 20-85°C. Temperaturas mais altas, por exemplo, de cerca de 150°C, podem ser necessárias apenas quando do endurecimento (polimerização) de quaisquer filmes de polímeros usados. No entanto, a temperatura do painel-base e dos componentes pode ser mantida abaixo de 200°C durante todo o processo. No método, é também possível se utilizar filmes de polímeros, os quais são endurecidos por outros meios do que devido ao efeito de uma alta temperatura, por exemplo, por meios químicos ou por radiação eletromagnética, tal como, luz ultravioleta. Em tal modalidade preferida da invenção, a temperatura do painel-base e dos componentes pode ser mantida abaixo de

100°C durante todo o processo.

- Devido ao uso do método, é possível a fabricação de estruturas menores, uma vez que os componentes podem ser espaçados mais proximamente. Os condutores entre os componentes podem também ser mais curtos, enquanto as propriedades elétricas do circuito eletrônico melhoram, por exemplo, através da redução de perdas, interferência e tempos de espera.

- O método também permite a fabricação de estruturas tridimensionais, pelo fato de que as bases e os componentes embutidos nas bases podem ser montados por cima de outras.

- No método, é também possível se reduzir as interfaces entre diferentes metais.

- O método permite um processo isento de chumbo.

[00012] A presente invenção também permite outras modalidades preferidas. Em conexão com a invenção, painéis de circuito flexíveis, por exemplo, podem ser usados. Além disso, o processo permite a montagem de painéis de circuito por cima de outros.

[00013] Com a ajuda da invenção é também possível a fabricação de estruturas extremamente finas, nas quais os componentes semicondutores são, apesar da espessura, inteiramente protegidos dentro de uma base, tal como um painel de circuito.

[00014] Pelo fato da possibilidade dos componentes semicondutores serem colocados inteiramente dentro do painel de circuito, as junções entre o painel de circuito e os componentes semicondutores são mecanicamente

duráveis e confiáveis.

[00015] A seguir, a invenção é examinada com a ajuda de exemplos e com referência aos desenhos anexos.

[00016] A figura 1 mostra uma série de seções transversais de um processo de acordo com a invenção.

[00017] A figura 2 mostra uma série de seções transversais de um segundo processo de acordo com a invenção.

[00018] A figura 3 mostra uma série de seções transversais de um terceiro processo de acordo com a invenção.

[00019] A série de ilustrações mostrada na Figura 1 mostra um possível processo de acordo com a invenção. A seguir, o processo da Figura 1 é examinada em estágios.

#### **Estágio A (Figura 1A)**

[00020] No estágio A, um adequado painel-base (1) é selecionado para o processo de fabricação do painel de circuito. O painel-base (1) pode ser, por exemplo, um painel de epóxi reforçado de fibras de vidro, tal como um painel do tipo FR-4. No processo exemplificativo, o painel-base (1) pode ser então um painel de material orgânico, na medida em que o processo exemplificativo não requeira altas temperaturas. Um painel de material orgânico mais flexível e mais barato pode ser então selecionado para o painel-base (1). Tipicamente, um painel que já é revestido com um material condutor (2), normalmente cobre, é selecionado para o painel-base (1). Logicamente, um painel de material inorgânico pode também ser usado.

**Estágio B (Figura 1B)**

[00021] No estágio B, são feitos furos vazados (3) no painel-base para os contatos elétricos. Os furos (3) podem ser feitos, por exemplo, através de algum método conhecido usado na fabricação de painéis de circuito, tal como, perfuração mecânica.

**Estágio C (Figura 1C)**

[00022] No estágio C, um metal (4) é depositado dentro dos furos vazados feitos no estágio B. No processo exemplificativo, o metal (4) é também depositado no topo do painel de circuito, aumentando, assim, também a espessura da camada condutora (2).

[00023] O material condutor (4) a ser depositado é cobre ou algum outro material com suficiente condutividade elétrica. A metalização do cobre pode ocorrer mediante revestimento dos furos com uma camada fina de cobre químico e depois continuando o revestimento usando um método eletroquímico de deposição de cobre. O cobre químico é também usado no exemplo como uma superfície no topo de um polímero e atua como um condutor elétrico no revestimento eletroquímico. Assim, o metal pode ser depositado, usando um método químico a úmido, de modo que a deposição é de baixo custo. Alternativamente, a camada condutora (4) pode ser feita, por exemplo, mediante enchimento dos furos vazados, com uma pasta eletricamente condutora.

**Estágio D (figura 1D)**

[00024] No estágio D, a camada condutora sobre a superfície do painel de circuito é padronizada. Isso pode ser feito mediante utilização de métodos de fabricação de

painéis de circuito geralmente conhecidos. A padronização da camada condutora é alinhada, por exemplo, nos furos feitos no estágio B.

[00025] A fabricação do padrão condutor pode ocorrer, por exemplo, sobre a superfície do metal (4), mediante laminação de um filme de polímero fotolitográfico, em que o desejado padrão condutor é formado mediante direcionamento de luz através de uma máscara padronizada. Após a exposição, o filme de polímero é desenvolvido, quando as áreas desejadas são removidas do mesmo e o cobre (4) sob o polímero é revelado. A seguir, o cobre revelado sob o filme é gravado, deixando o desejado padrão condutor. O polímero atua como uma chamada máscara de gravação, e aberturas (5), em cuja base o painel-base do painel de circuito é revelado, são formadas na camada de metal (4). Após isso, o filme de material de polímero é também removido de cima do material de cobre (4).

#### **Estágio E (Figura 1E)**

[00026] No estágio E, são feitos furos (6) no painel-base para os microcircuitos. Os furos se estendem através de todo o painel-base, a partir de uma primeira superfície (1A) para uma segunda superfície (1B). Os furos podem ser feitos, por exemplo, mecanicamente por fresagem, através de uma máquina de fresagem. Os furos (6) podem também ser feitos através de estampagem. Os furos (6) são alinhados em relação aos padrões condutores (4) do painel de circuito. Os furos (6) feitos durante o estágio B, podem também ser usados para auxiliar o alinhamento, mas também o alinhamento em relação aos padrões condutores (4), na

medida em que os padrões condutores (4) possuem uma posição específica em relação aos furos (3).

#### **Estágio F (Figura 1F)**

[00027] No estágio F, uma fita (&) ou material similar é laminada sobre os furos (6). A fita (7) é laminada através de estiramento da mesma diretamente sobre o furo (6), ao longo da segunda superfície (1b) no painel-base. A fita é idealizada de manter no local, os componentes a serem montados no estágio seguinte, até que os componentes tenham sido presos ao painel-base usando o método final de fixação.

#### **Estágio G (Figura 1G)**

[00028] No estágio G, são montados microcircuitos (8) nos furos (6), a partir do lado da primeira superfície (1a) do painel-base. A montagem pode ser feita usando uma máquina de montagem de precisão, em que os microcircuitos (8) são alinhados em relação aos padrões condutores do painel de circuito. Como no estágio E, os furos feitos no estágio B podem ser usados para auxiliar o alinhamento.

[00029] Os microcircuitos (8) são montados de tal modo que sejam aderentes à superfície adesiva da fita (7), nas "bases" dos furos (6).

#### **Estágio H (Figura 1H)**

[00030] No estágio H, os microcircuitos (8) são fixados ao painel-base mediante uso de uma substância de enchimento (9), para encher os furos feitos para os microcircuitos. No processo exemplificativo, esse estágio é realizado mediante espalhamento de resina epóxi fundida

dentro dos furos e sobre o topo dos microcircuitos (8), a partir do lado da primeira superfície (1a) do painel de circuito. A resina epóxi é alisada com uma espátula e endurecida através de cura em uma autoclave.

#### **Estágio I (Figura 1I)**

[00031] No estágio I, a fita laminada no estágio F é removida.

#### **Estágio J (Figura 1J)**

[00032] No estágio J, um filme de polímero (10) é formado sobre a superfície do painel de circuito, seguido de um fino revestimento de metal (11) por cima do filme de polímero. O filme é preferencialmente formado em ambas as superfícies do painel de circuito, mas, pelo menos sobre a segunda superfície (1b) do painel de circuito.

[00033] No processo exemplificativo, o estágio J é realizado mediante laminação de um fino filme de polímero (por exemplo, cerca de 40  $\mu\text{m}$ ) sobre a superfície do painel de circuito, por cima da qual se dispõe uma camada de cobre (por exemplo, cerca de 5  $\mu\text{m}$ ). A laminação ocorre com a ajuda de pressão e calor. Nos processos exemplificativos, o filme é uma folha de resina revestida de cobre (RCC) (Sigla em Inglês de: Resin Coated Copper).

[00034] O filme de polímero pode também ser feito, por exemplo, espalhando o polímero em uma forma líquida, sobre o painel de circuito. Assim, a laminação não é essencial no estágio J. O que é essencial é que uma camada isolante, tipicamente um filme de polímero, seja disposta no painel de circuito, o qual contém os componentes embutidos, particularmente, os microcircuitos

embutidos. O filme de polímero em si, pode ser, de acordo com a presente modalidade, um filme de polímero cheio um não enchido. O filme de polímero pode também ser revestido com metal, mas isso não é essencial, na medida em que a superfície condutora pode ser também feita posteriormente, por cima de uma camada de polímero que já se encontra fixada ao painel de circuito.

[00035] O estágio J torna possível o uso de métodos de fabricação convencionais e de estágios de processamento usados em fabricação de painéis de circuito no processo exemplificativo e ainda a possibilidade de se embutir microcircuitos dentro do painel de circuito.

#### **Estágio K (Figura 1K)**

[00036] No estágio K, são feitos furos (12) no filme de polímero (10) (e, ao mesmo tempo na folha condutora (11)), através dos quais é possível se produzir contatos com os padrões condutores e furos vazados (material condutor (4)) do painel de circuito e com os microcircuitos (8).

[00037] Os furos (12) podem ser feitos, por exemplo, usando um feixe de leiser ou qualquer outro método adequado. Os padrões condutores feitos no estágio D ou os furos vazados feitos no estágio B podem ser usados para alinhamento.

#### **Estágio L (figura 1L)**

[00038] O estágio L corresponde ao estágio C. No estágio L, é produzida uma camada condutora (13) nos furos (12) e sobre as superfícies do painel de circuito.

[00039] No processo exemplificativo, os furos

vazados (12) são primeiro limpos, usando um tratamento de retirada de sujeiras em três estágios. Depois disso, os furos vazados são metalizados, primeiro pela formação de uma superfície catalisada por SnPd sobre o polímero e depois pela deposição de uma camada fina (cerca de 2 Fm) de cobre químico sobre a superfície. A espessura do cobre (13) é aumentada por meio de deposição eletroquímica.

[00040] Alternativamente, os furos vazados podem ser enchidos com uma pasta eletricamente condutora ou mediante uso de algum outro método adequado através de micro-metalização.

#### **Estágio M (Figura 1M)**

[00041] No estágio M, um padrão condutor é formado do mesmo modo que no estágio D.

#### **Estágios N e O (figuras 1N e 1O)**

[00042] Nos estágios N e O, é espalhado um polímero fotolitográfico (14) sobre as superfícies do painel de circuito e o padrão desejado é formado no polímero (14) (de maneira similar aos dos estágios D e M). O filme de polímero exposto é desenvolvido, mas o padrão de filme de polímero restante no painel de circuito não é removido.

#### **Estágio P (Figura 1P)**

[00043] No estágio P, as áreas de conexão do padrão de filme de polímero formadas no estágio anterior são revestidas (15). O revestimento (15) pode ser feito, por exemplo, com um revestimento de Ni/Au ou com uma proteção superficial orgânica (OSP) - Sigla em Inglês de Organic Surface Protection.

[00044] O Exemplo da Figura 1 ilustra um processo que pode ser usado para explorar a presente invenção. Assim, a presente invenção de nenhum modo se restringe ao processo descrito acima, ao contrário, a invenção cobre um grande grupo de diferentes processos e seus produtos finais, de acordo com a inteira disposição das reivindicações, permitindo equivalência de interpretações. De modo particular, a invenção não se restringe ao leiaute mostrado no exemplo, ao contrário, será óbvio para aqueles versados na técnica que os processos de acordo com a presente invenção podem ser usados na fabricação de diversos tipos de painéis de circuito, o que difere acentuadamente dos exemplos aqui divulgados. Portanto, os microcircuitos e conexões das figuras são mostrados apenas para ilustrar o processo de fabricação. Portanto, diversas modificações podem ser feitas no processo do exemplo divulgado acima, sem, entretanto, se desviar da idéia que fundamenta a invenção. As modificações podem se referir às técnicas de fabricação ilustradas nos diversos estágios, por exemplo, à seqüência mútua de estágios. Assim, por exemplo, o estágio B pode igualmente ser realizado após o estágio D, isto é, o procedimento pode ser para alinhar a perfuração no padrão, ao invés de alinhar o padrão sobre os furos perfurados.

[00045] Os estágios que são percebidos como necessários podem também ser adicionados ao processo do exemplo divulgado acima. Por exemplo, uma folha que protege a superfície do painel de circuito durante a fundição que ocorre no estágio H pode ser laminada sobre o primeiro lado

(1a) do painel de circuito. Tal folha protetora é fabricada de modo a cobrir todas as outras áreas, com exceção dos furos (6). A folha protetora mantém a superfície do painel de circuito limpa quando a fundição da resina epóxi é espalhada com a espátula. A folha protetora pode ser feita em um estágio adequado, antes do estágio H, sendo removida da superfície do painel de circuito imediatamente após a fundição.

[00046] Através do método da invenção, é também possível se fabricar pacotes de componentes a serem fixados ao painel de circuito. Tais pacotes podem também incluir diversos componentes semicondutores, os quais são conectados eletricamente entre si.

[00047] O método também pode ser usado para fabricar módulos elétricos integrais. O processo mostrado na figura 1 pode ser também aplicado de uma tal maneira que a estrutura condutora seja feita apenas sobre o segundo lado (1b) do painel de circuito, para o qual as superfícies de contato do microcircuito são orientadas.

[00048] O método permite a fabricação, por exemplo, de painéis de circuito ou de módulos elétricos, em que a espessura do painel-base usado é na faixa de 50-200 microns, e a espessura dos microcircuitos na faixa de 50-150 microns. O afastamento dos condutores pode variar, por exemplo, na faixa de 50-250 microns, enquanto o diâmetro dos micro furos vazados pode ser, por exemplo, de 15-50 microns. Assim, a espessura total de um único painel em uma construção de uma camada será de cerca de 100-300 microns.

[00049] A invenção pode ser também aplicada de

tal modo que os painéis de circuito sejam montados por cima dos outros, formando, assim, uma estrutura de circuito de múltiplas camadas, na qual existem diversos painéis de circuito fabricados de acordo com a figura 1, montados por cima dos outros e conectados eletricamente entre si. Os painéis de circuito montados por cima dos outros podem também ser painéis de circuito em que a estrutura condutora é formada apenas sobre o segundo lado (1b) do painel de circuito, mas que, entretanto, inclui os furos vazados, através dos quais um contato elétrico pode também ser formado para os microcircuitos do primeiro lado do painel de circuito. A figura 2 mostra tal tipo de processo, assim como a conexão dos painéis de circuito entre si. A seguir, o processo é descrito em estágios.

#### **Estágio 2A (Figura 2A)**

[00050] O estágio 2A ilustra os painéis de circuito se dispondo uns por cima de outros. O painel de circuito inferior pode ser obtido, por exemplo, após o estágio I de um processo modificado da figura 1. Nesse caso, o processo da figura 1 é então modificado mediante omissão do estágio 1C.

[00051] Os painéis de circuito intermediários e superiores, por sua vez, podem ser obtidos, por exemplo, após o estágio M de um processo modificado da figura 1. Nesse caso, o processo da figura 1 é modificado mediante omissão do estágio 1C e execução dos estágios J, K e L sobre apenas o segundo lado (1b) do painel de circuito.

[00052] Além dos painéis de circuito, a figura 2A também mostra as camadas de epóxi (21) colocadas entre

os painéis de circuito.

#### **Estágio 2B (Figura 2B)**

[00053] No estágio 2B, os painéis de circuito são laminados juntos, com o auxílio das camadas de resina epóxi (21). Além disso, um filme de polímero revestido de metal (22) é produzido em ambos os lados do painel de circuito. O processo corresponde ao estágio J do processo da figura 1.

#### **Estágio 2C (Figura 2C)**

[00054] No estágio 2C, são perfurados furos (23) para formação dos contatos no painel de circuito. Depois do estágio 2C, o processo pode ser continuado, por exemplo, como segue.

#### **Estágio 2D**

[00055] No estágio 2D, o material condutor é depositado na parte superior do painel de circuito e nos furos vazados (23), da mesma maneira que no estágio 1C.

#### **Estágio 2E**

[00056] No estágio 2E, a camada condutora sobre a superfície do painel de circuito é padronizada da mesma maneira que no estágio 1D.

#### **Estágio 2F**

[00057] No estágio 2F, um polímero fotolitográfico é espalhado sobre as superfícies do painel de circuito e o padrão desejado é formado no polímero, da mesma maneira que nos estágios 1N e 1O. O filme de polímero exposto é desenvolvido, mas o filme de polímero padrão remanescente sobre o painel de circuito não é removido.

**Estágio 2G**

[00058] No estágio 2G, as áreas de conexão do filme de polímero padrão formado no estágio anterior são metalizadas da mesma maneira que no estágio 1P.

[00059] Com base no Exemplo da figura 2, é óbvio que o método pode também ser usado para fabricar diversos tipos de estruturas de circuitos tridimensionais. Por exemplo, o método pode ser usado de tal modo a que diversos circuitos com memória sejam colocados uns sobre os outros, formando, assim, um pacote contendo diversos circuitos com memórias, em que os circuitos com memória são conectados entre si para formar uma totalidade operacional. Tal tipo de pacote pode ser denominado de módulo tridimensional de múltiplos chips. Os chips em tais módulos podem ser selecionados livremente e os contatos entre os chips podem ser facilmente produzidos, de acordo com os circuitos selecionados.

[00060] A invenção também permite ser feita proteção eletromagnética em torno do componente embutido na base. Isso se deve ao fato do método da figura 1 poder ser modificado, de tal modo que os furos (6) ilustrados no estágio 1E podem ser feitos em conexão com a fabricação dos furos (3) realizada no estágio 1B. Nesse caso, a camada condutora (4) a ser feita no estágio C, irá também cobrir as paredes laterais dos furos (6) feitas para os componentes. A figura 3A mostra uma seção transversal da estrutura da base, após o estágio 1F, no processo modificado da maneira acima mencionada.

[00061] Após o estágio intermediário mostrado

na figura 3A, o processo pode ser continuado com a montagem dos microcircuitos, de uma maneira similar ao estágio 1G, os microcircuitos sendo fixados de modo similar ao estágio 1H, a fita removida de modo similar ao estágio 1I e o polímero e as folhas de metal sendo produzidas em ambas as superfícies do painel de circuito, de modo similar ao estágio 1J. A figura 3B mostra um exemplo de seção transversal da estrutura da base após esses estágios do processo.

[00062] Após o estágio intermediário mostrado na figura 3B, o processo pode ser continuado com a execução dos furos, de modo similar ao processo do estágio 1K no filme de polímero para produção dos contatos. Em seguida, é produzida uma camada condutora nos furos e sobre as superfícies do painel, de modo similar ao estágio 1L. A figura 3C mostra um exemplo de seção transversal da estrutura da base, após esses estágios do processo. Por razões de clareza, a camada condutora feita de modo similar ao estágio 1L nos furos e sobre as superfícies do painel é destacada em preto.

[00063] Após o estágio intermediário mostrado na figura 3C, o processo pode ser continuado através da padronização de uma camada condutora sobre as superfícies do painel, como no estágio 1M, e mediante revestimento das superfícies do painel, como no estágio 1N. Após esses estágios, os microcircuitos são envolvidos por uma folha de metal praticamente sem interrupção, a qual forma uma efetiva proteção contra a interferência provocada pela interação eletromagnética. Essa construção é mostrada na

figura 3D. Após o estágio intermediário mostrado na figura 3D, são realizados estágios correspondentes aos estágios 10 e 1P, em que são produzidos uma folha protetora e conexões sobre a superfície do painel de circuito.

[00064] Na figura 3D, as seções transversais das camadas de metal protetoras dos microcircuitos são destacadas em preto. Além disso, o fundo dos microcircuitos é destacado com sombreamento com linhas cruzadas. O sombreamento com linhas cruzadas é idealizado para ser uma lembrança de que todos os lados de um furo feito para um microcircuito são cobertos por uma folha de metal. Assim, o microcircuito é envolvido lateralmente com uma folha de metal sem interrupção. Além disso, uma placa de metal pode ser designada acima do microcircuito, o que é feito em conexão com a fabricação do padrão condutor do painel de circuito. De modo similar, uma folha de metal tão integral quanto possível é produzida abaixo do microcircuito. A fabricação de contatos abaixo do microcircuito significa que pequenos afastamentos devem ser feitos na folha de metal, conforme, por exemplo, mostrado na figura 3D. Entretanto, esses afastamentos podem ser produzidos estreitos lateralmente ou, de modo correspondente, finos verticalmente, de modo a não diminuir o efeito protetor obtido contra a interferência eletromagnética.

[00065] Ao examinar o exemplo da figura 3D, deve ser também levado em consideração que a estrutura final contém também partes que se estendem em ângulos retos, em relação ao plano mostrado na figura. Tal estrutura que se estende em ângulos retos é mostrada pelo

condutor conectado ao contato disposto no lado esquerdo do microcircuito à esquerda da figura 3D, que corre na direção do visualizador, entre a folha de metal que envolve o microcircuito lateralmente e as camadas condutoras abaixo do microcircuito.

[00066] Portanto, a solução mostrada pela figura 3D proporciona o microcircuito com excelente proteção contra interferência eletromagnética. Como a proteção é feita imediatamente em torno do microcircuito, a construção também protege contra uma mútua interferência que surge entre os componentes contidos no painel do circuito. A maior parte da estrutura protetora eletromagnética pode também ser aterrada, na medida em que a folha de metal que envolve lateralmente os microcircuitos pode ser conectada eletricamente à placa de metal acima do circuito. As conexões do painel de circuito, por sua vez, podem ser projetadas de tal modo que a placa de metal seja aterrada através da estrutura condutora do painel de circuito.

## REIVINDICAÇÕES

1. Método para embutir um componente (8) em uma base e formar contatos elétricos com o componente (8), o método compreendendo:

- tomar um painel-base (1) como base;
- fazer um furo (6) no painel-base (1);
- colocar um componente (8) no furo (6), o componente tendo sobre sua primeira superfície, áreas de contato ou saliências de contato para geração de contatos elétricos;

- prender o componente (8) no local no furo (6) feito no painel-base (1);

- fazer uma camada isolante (10) sobre pelo menos uma superfície da base, de tal modo que a camada isolante (10) cubra o componente (8);

- fazer aberturas de contato (12) para o componente (8) na camada isolante (10); e

- fazer condutores (13) para as aberturas de contato (12) e para o topo da camada isolante (10), a fim de formar contatos elétricos com o componente (8);

caracterizado por:

- fazer padrões condutores (4) no painel-base (1);

- selecionar a posição do furo (6) e alinhar o componente (8) em relação aos padrões condutores (4) feitos no painel-base (1);

e após fazer o furo (6):

- laminar uma fita (7) ou um filme tipo fita sobre a segunda superfície (1b) do painel-base (1);

- colocar o componente (8) no furo (6) feito no painel-base (1), a partir do lado da primeira superfície (1a) do painel-base (1), de modo que a primeira superfície do componente (8) se disponha contra a fita (7) ou filme tipo fita e se encontre no mesmo nível que a segunda superfície (1b) do painel-base (1);

- prender o componente (8) no local no furo (6) feito no painel-base (1), através de enchimento do furo (6) com um material de enchimento (9); e

- após prender o componente (8), remover a fita (7) ou o filme tipo fita laminada sobre a segunda superfície (1b) do painel-base (1).

2. Método, de acordo com a reivindicação 1, caracterizado pelo fato de que o furo (6) que é feito no painel-base (1) do painel de circuito para um componente (8), é um furo vazado.

3. Método, de acordo com a reivindicação 2, caracterizado em que o material condutor é depositado sobre as paredes laterais do furo (6) feito para um componente (8), a fim de gerar proteção contra interferência em torno do componente.

4. Método, de acordo com a reivindicação 1 ou 2, caracterizado pelo fato de que o componente (8) a ser colocado no furo (6) é um microcircuito.

5. Método, de acordo com a reivindicação 4, caracterizado pelo fato de que após a fixação do microcircuito:

- a fita (7) ou filme tipo fita laminada sobre a segunda superfície (1b) do painel-base (1) é removida;

- uma folha de RCC é laminada sobre a segunda superfície (1b) do painel-base (1); e

- padrões condutores e aberturas de contato são feitos para os componentes (8) na folha de RCC.

6. Método, de acordo com a reivindicação 4, caracterizado pelo fato de que os furos (6) são feitos para para passagem direta, e após a fixação do microcircuito:

- a fita (7) ou filme tipo fita laminada sobre a segunda superfície (1b) do painel-base (1) é removida;

- folhas de RCC são laminadas sobre as primeira e segunda superfícies (1a, 1b) do painel-base (1);

- padrões condutores e aberturas de contato para os componentes (8) e passagens diretas são feitos na folha de RCC laminada sobre a segunda superfície (1b) do painel-base (1); e

- padrões condutores e aberturas de contato para as passagens diretas são feitos na folha de RCC, laminada sobre a segunda superfície (1b) do painel-base (1).

7. Método, de acordo com a reivindicação 4, caracterizado pelo fato de que após a fixação do microcircuito:

- a fita (7) ou filme tipo fita laminada sobre a segunda superfície (1b) do painel-base (1) é removida;

- uma folha de resina epóxi é feita sobre a segunda superfície (1b) do painel-base (1);

- aberturas de contato são feitas para o componente (8) na folha de epóxi; e

- padrões condutores são feitos na parte superior da folha de epóxi.

8. Método, de acordo com a reivindicação 4, caracterizado pelo fato de que são feitos furos (6) para passagem direta no painel-base (1), e após a fixação do microcircuito:

- a fita (7) ou filme tipo fita laminada sobre a segunda superfície (1b) do painel-base (1) é removida;

- folhas de resina epóxi são laminadas sobre os primeiro e segundo lados do painel-base;

- aberturas de contato são feitas para o componente (8) e passagens diretas na folha de epóxi da segunda superfície (1b) do painel-base (1); e

- aberturas de contato são feitas para as passagens diretas na folha de epóxi da primeira superfície (1a) do painel-base (1).

9. Método, de acordo com qualquer uma das reivindicações 4 - 8, caracterizado pelo fato que é formado um contato elétrico com o microcircuito, proveniente da direção da segunda superfície (1b) do painel-base (1), após o microcircuito ter sido colocado no furo (6) feito no painel-base (1).

10. Método, de acordo com qualquer uma das reivindicações 4 - 9, caracterizado pelo fato de que é formado um contato elétrico com o microcircuito através da disposição de material condutor nas áreas de contato do microcircuito ou sobre o topo de suas saliências de contato.

11. Método, de acordo com qualquer uma das reivindicações 4 - 10, caracterizado pelo fato de que é formado um contato elétrico com o microcircuito sem

execução de solda, usando uma tecnologia de fabricação de painel de circuito.

12. Método, de acordo com qualquer uma das reivindicações 1 - 11, caracterizado pelo fato de que mais de um componente (8) é embutido na base, de um modo correspondente.

13. Método, de acordo com a reivindicação 12, caracterizado pelo fato de que é feito um furo separado no painel-base (1) para cada componente (8) a ser embutido na base e cada componente (8) a ser embutido na base é localizado em seu próprio furo (6).

14. Método, de acordo com qualquer uma das reivindicações 1 - 13, caracterizado pelo fato de que pelo menos dois microcircuitos são embutidos na base e em que é disposta uma camada condutora, a qual é conectada diretamente com as áreas de contato ou saliências de contato de pelo menos dois microcircuitos, a fim de conectar os microcircuitos eletricamente entre si, para formar uma totalidade operacional.

15. Método, de acordo com qualquer uma das reivindicações 1 - 14, caracterizado pelo fato de que é fabricada uma estrutura de múltiplas camadas, na qual existem pelo menos quatro camadas condutoras, dispostas uma sobre as outras.

16. Método, de acordo com qualquer uma das reivindicações 1 - 15, caracterizado pelo fato de que são fabricadas uma primeira base e pelo menos uma segunda base, as bases sendo montadas e fixadas uma sobre a outra, de tal modo que as bases são alinhadas relativamente entre si.

17. Método, de acordo com qualquer uma das reivindicações 1 - 15, caracterizado pelo fato de que:

- são fabricadas uma primeira base, uma segunda base e uma camada intermediária;

- a segunda base é colocada acima da primeira base e a segunda base é alinhada em relação à primeira base;

- a camada intermediária é colocada entre as primeira e segunda bases; e

- as primeira e segunda bases são laminadas entre si com a ajuda da camada intermediária.

18. Método, de acordo com a reivindicação 17, caracterizado pelo fato de que:

- são fabricadas pelo menos uma terceira base e uma camada intermediária para cada terceira base;

- cada terceira base é colocada, por sua vez, acima das primeira e segunda bases e cada terceira base é alinhada em relação a uma das bases inferiores;

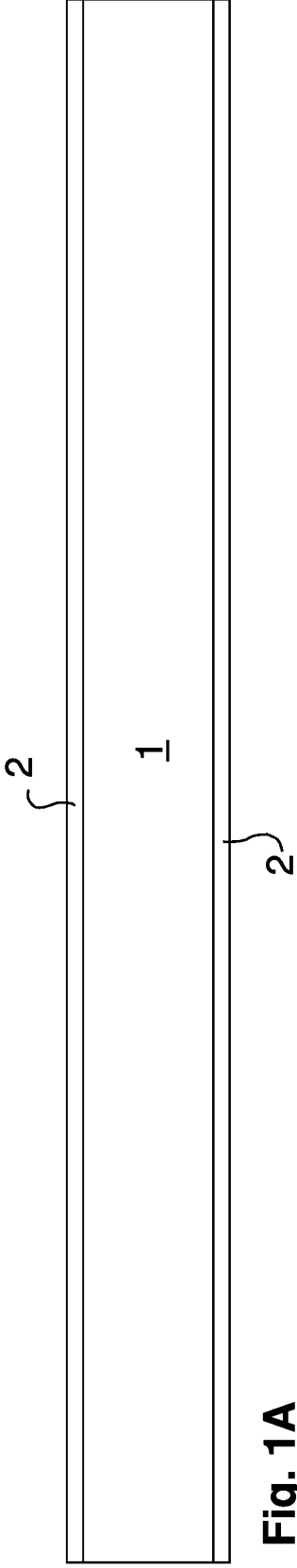
- uma camada intermediária é colocada subjacente a cada terceira base; e

- as primeira, segunda e cada terceira bases são laminadas entre si com a ajuda das camadas intermediárias.

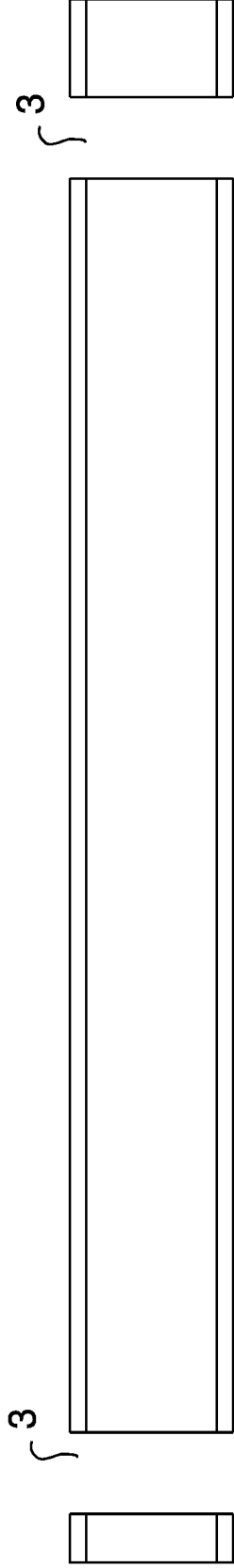
19. Método, de acordo com qualquer uma das reivindicações 16 - 18, caracterizado pelo fato de que os furos para passagem direta são perfurados através das bases presas umas sobre as outras e são proporcionados condutores nos furos perfurados para conexão dos circuitos eletrônicos de cada base entre si, de modo a formar um conjunto operacional integral.

20. Método, de acordo com qualquer uma das reivindicações 1 - 19, caracterizado pelo fato de que a temperatura do painel-base (1), do componente (8) e da camada condutora conectada diretamente ao componente (8) durante o processo, é inferior a 200°C, sendo, preferencialmente, na faixa de 20-85°C.

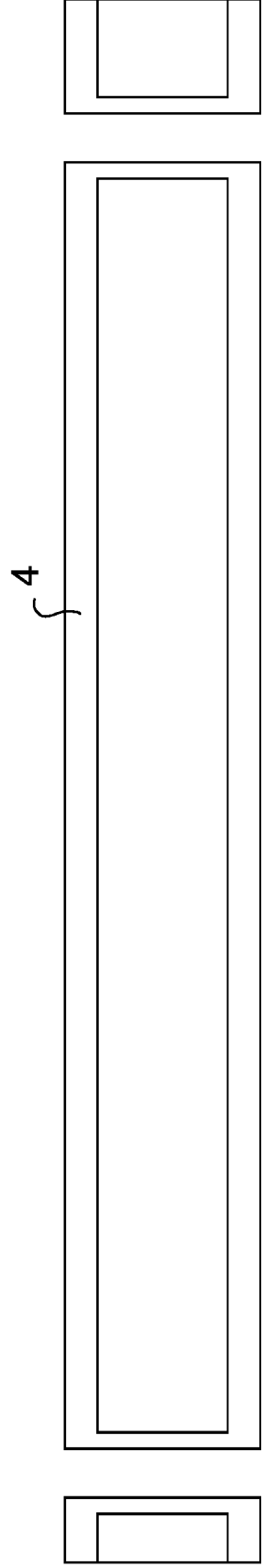
21. Módulo eletrônico, caracterizado por ser fabricado usando um método conforme definido em qualquer uma das reivindicações 1 - 20.



**Fig. 1A**



**Fig. 1B**



**Fig. 1C**

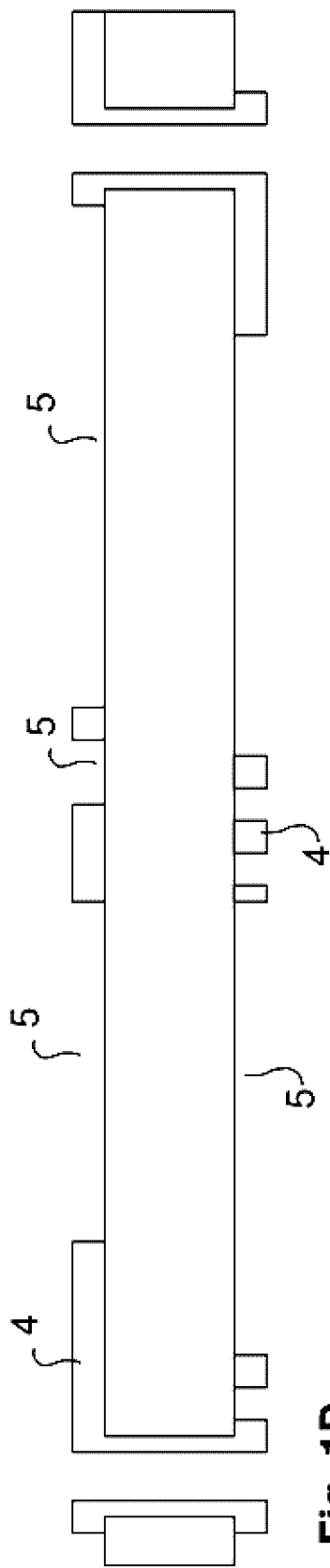


Fig. 1D

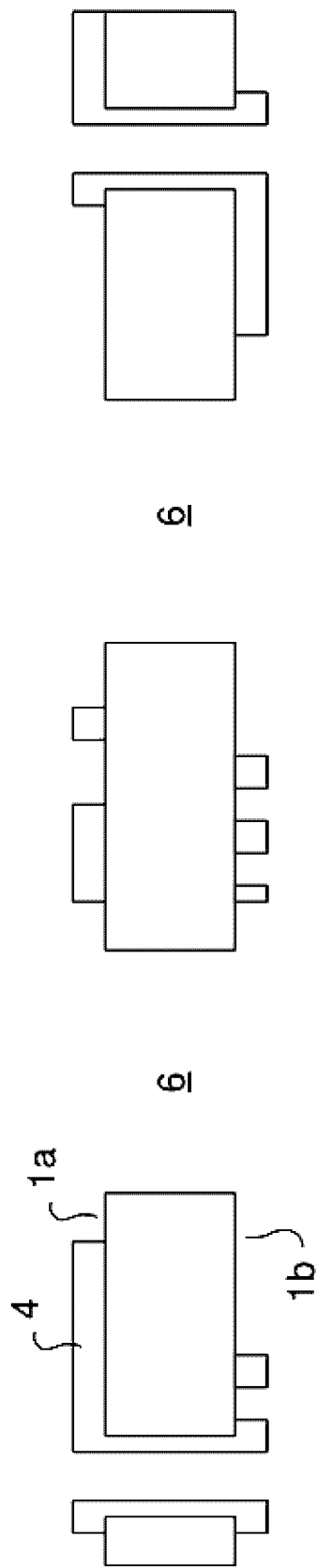


Fig. 1E

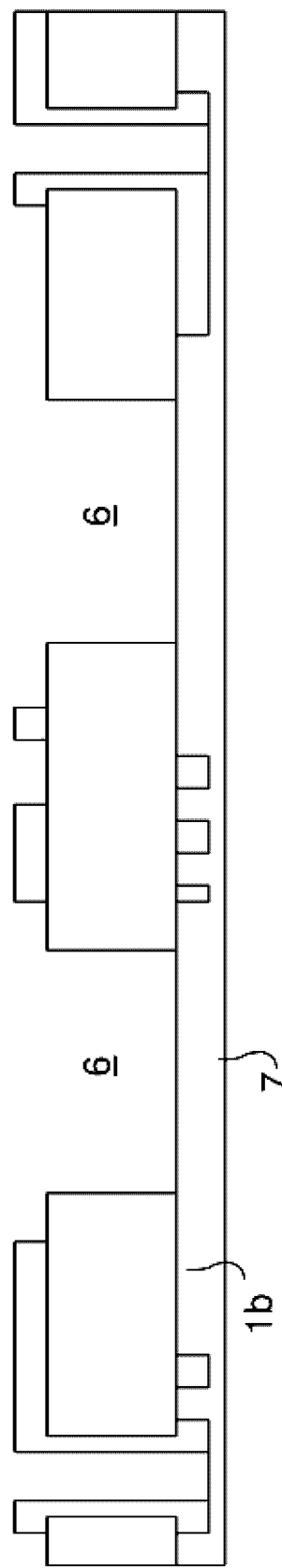
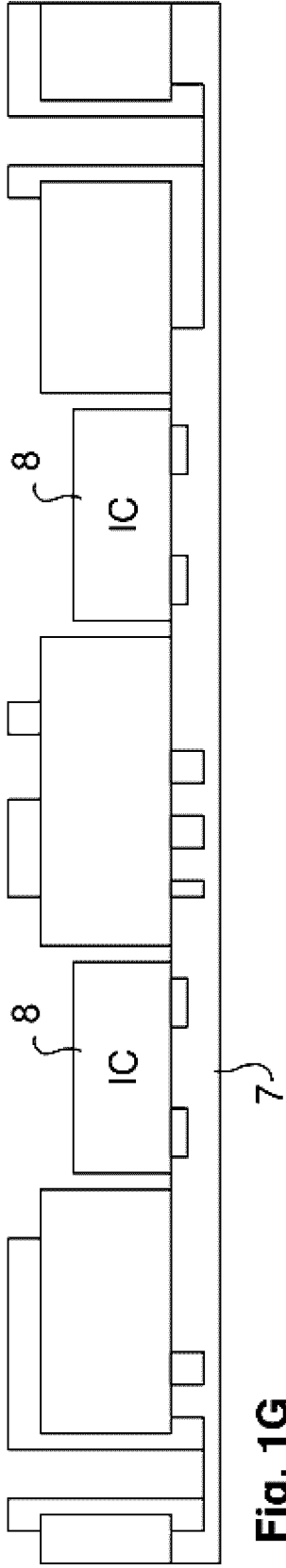
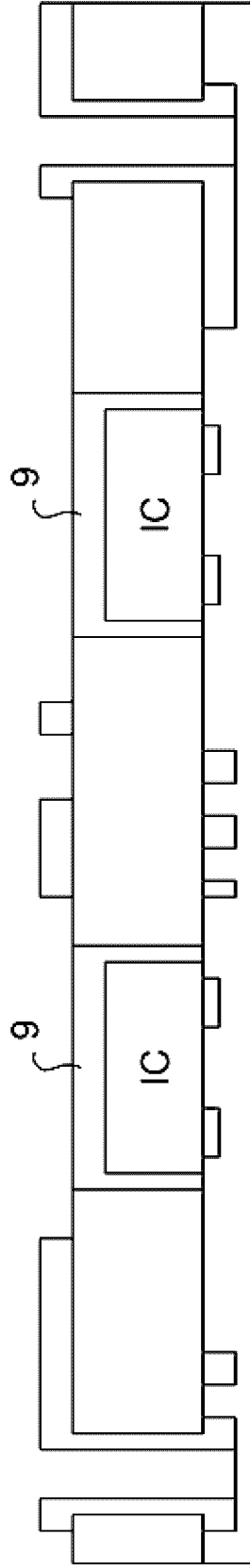


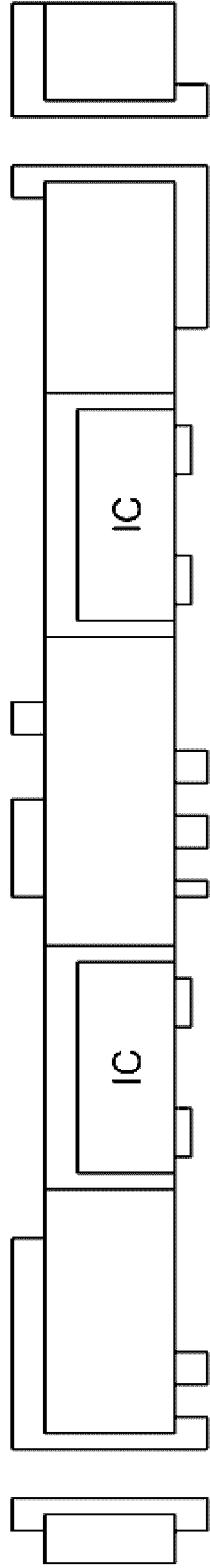
Fig. 1F



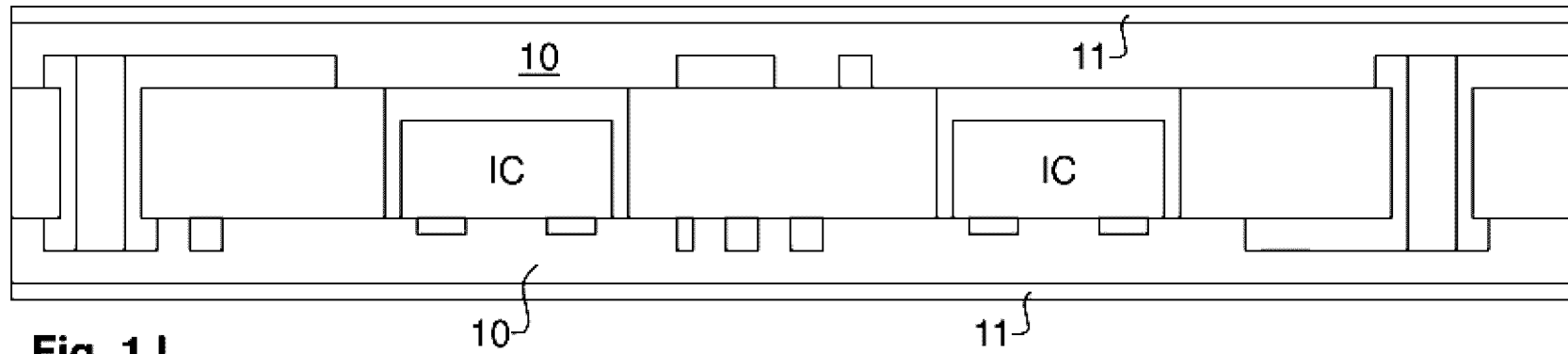
**Fig. 1G**



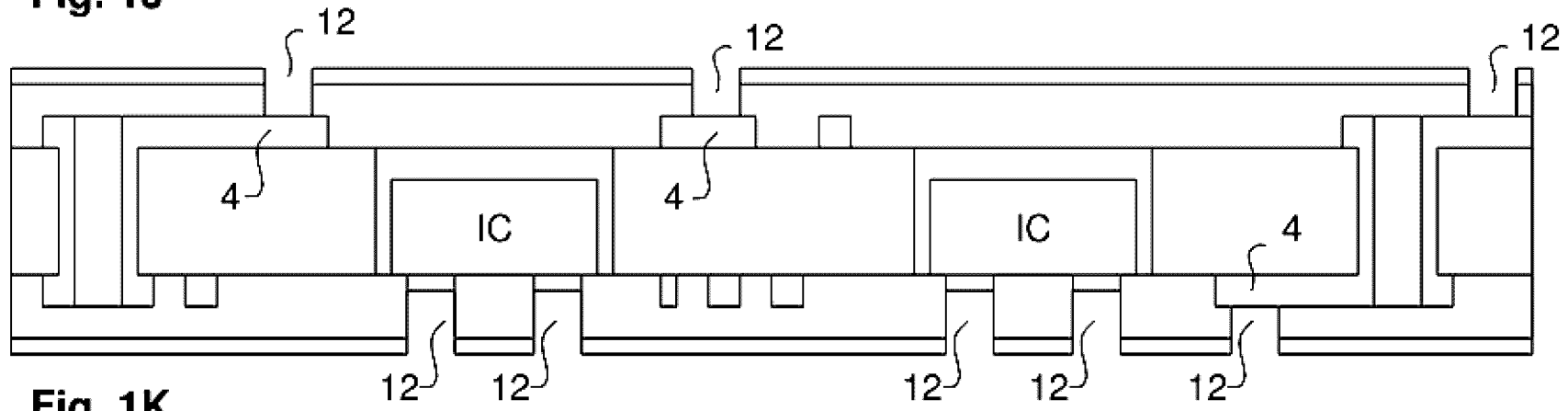
**Fig. 1H**



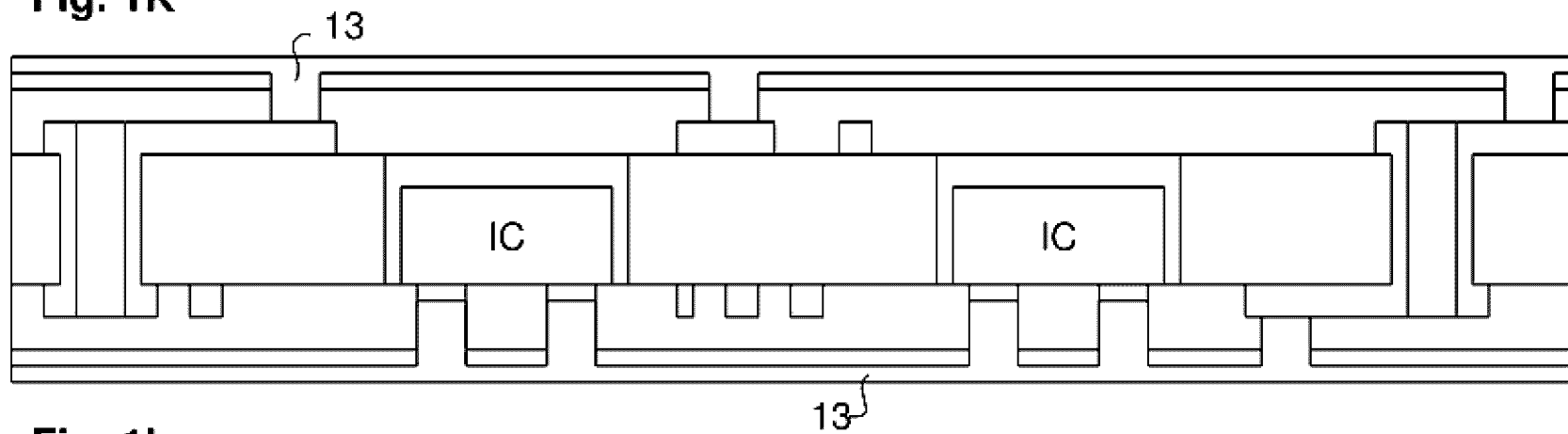
**Fig. 1I**



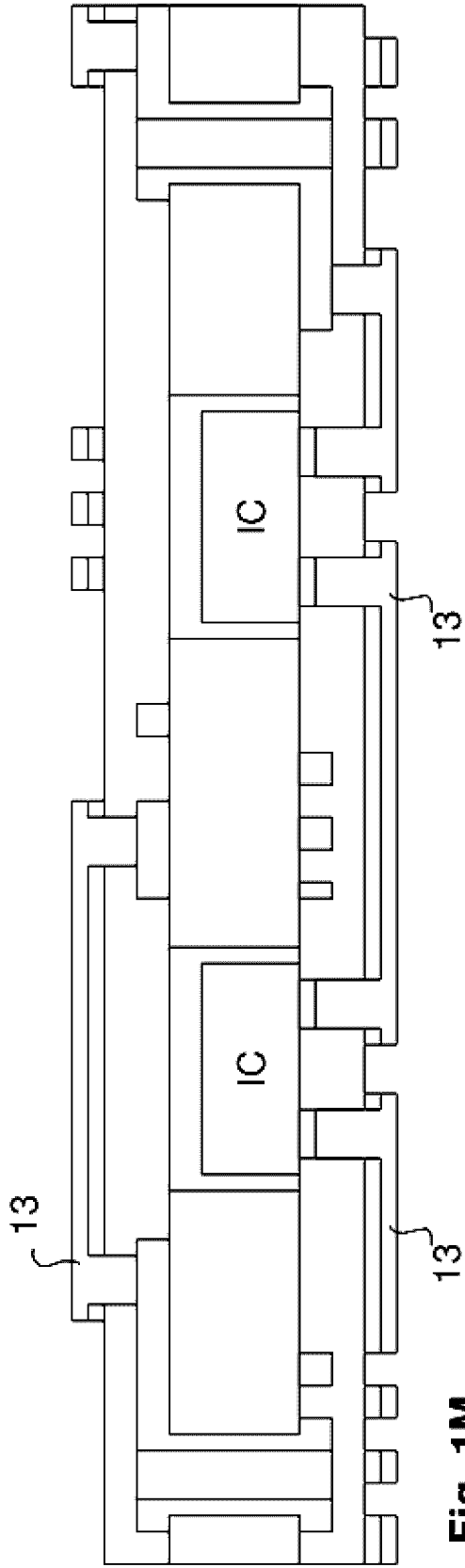
**Fig. 1J**



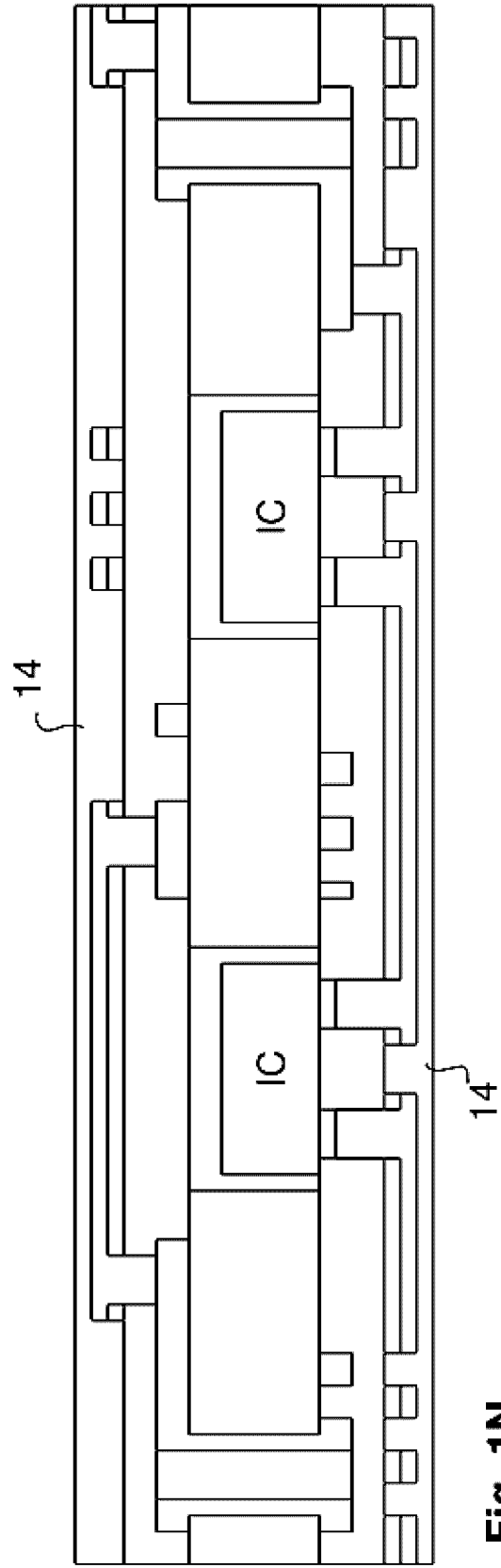
**Fig. 1K**



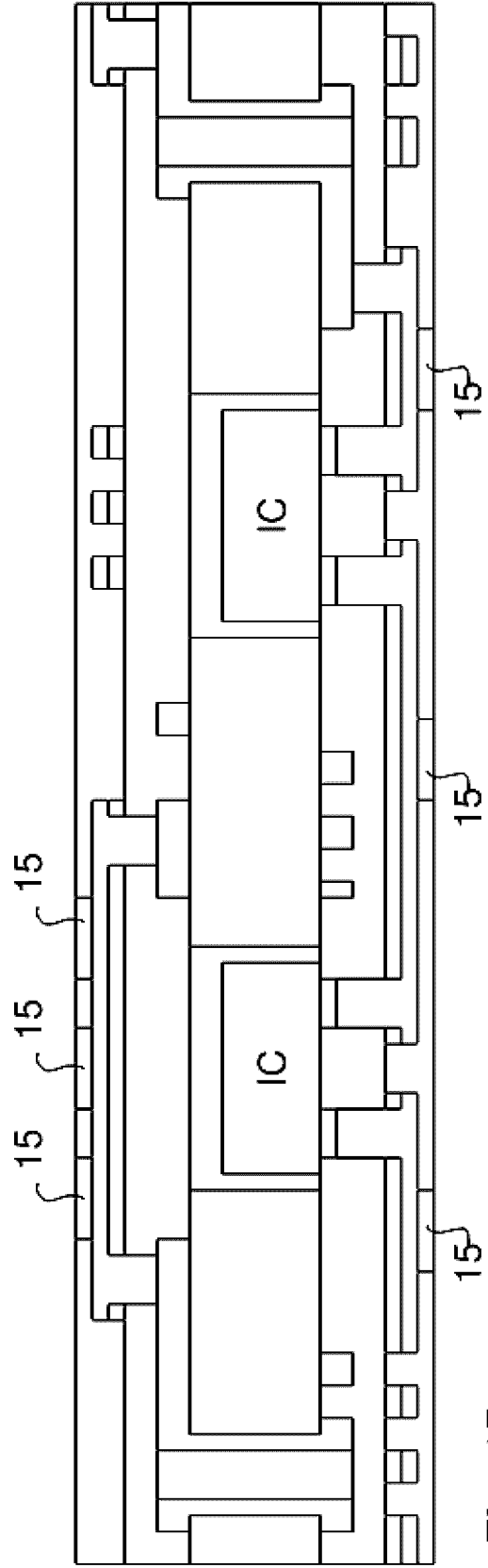
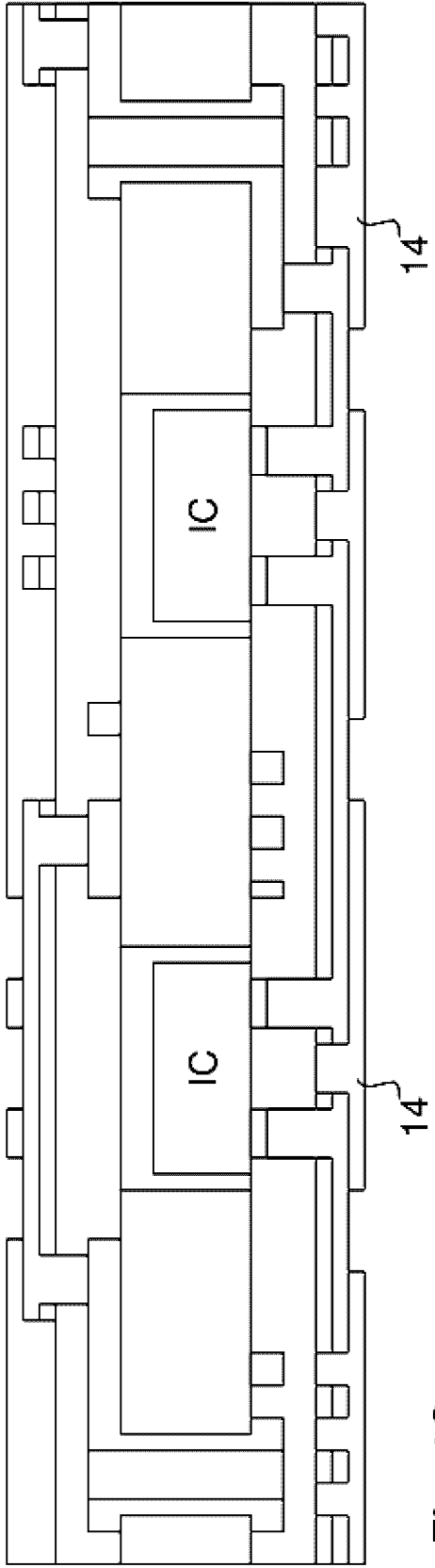
**Fig. 1L**



**Fig. 1M**



**Fig. 1N**



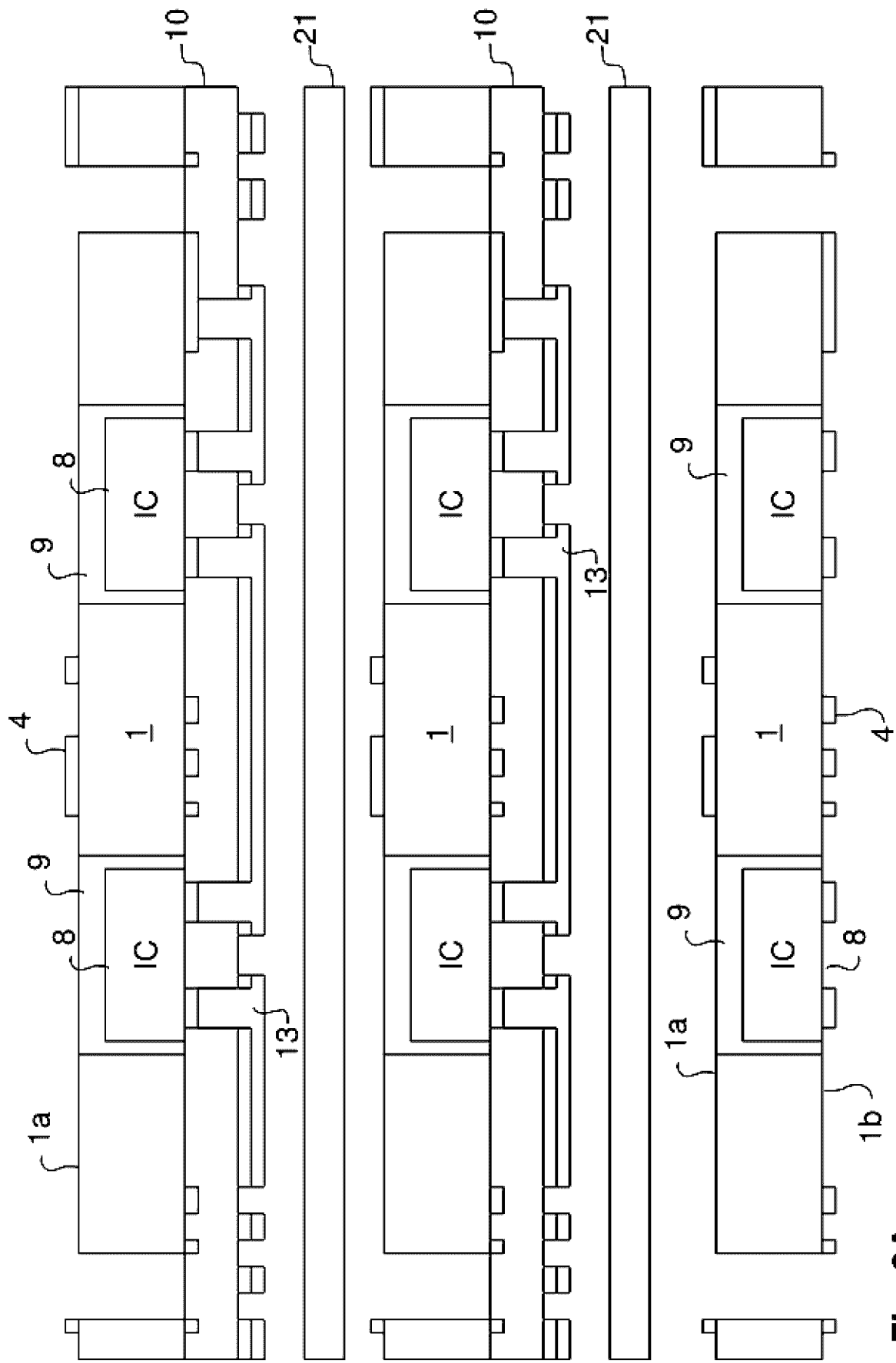


Fig. 2A

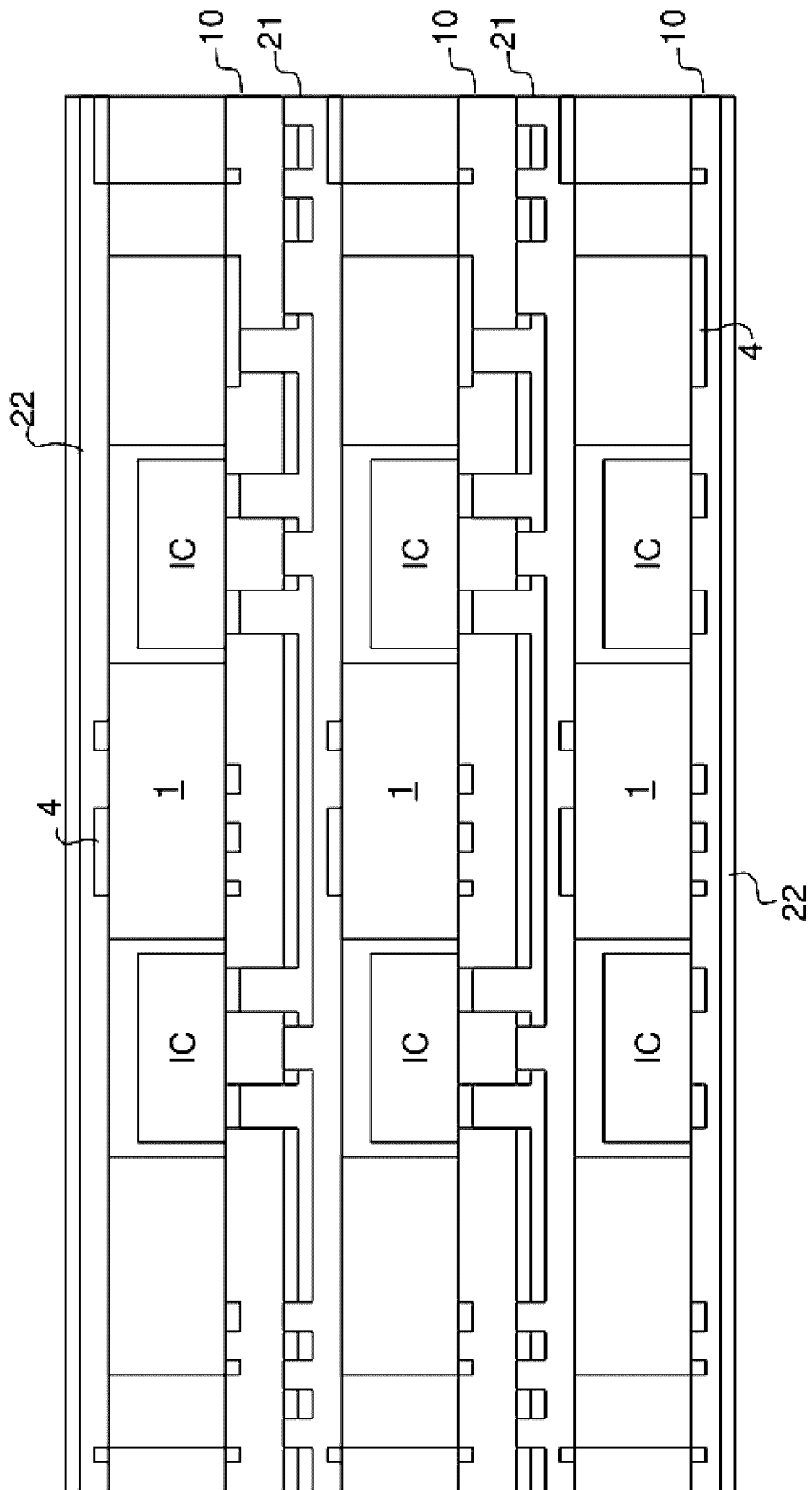


Fig. 2B

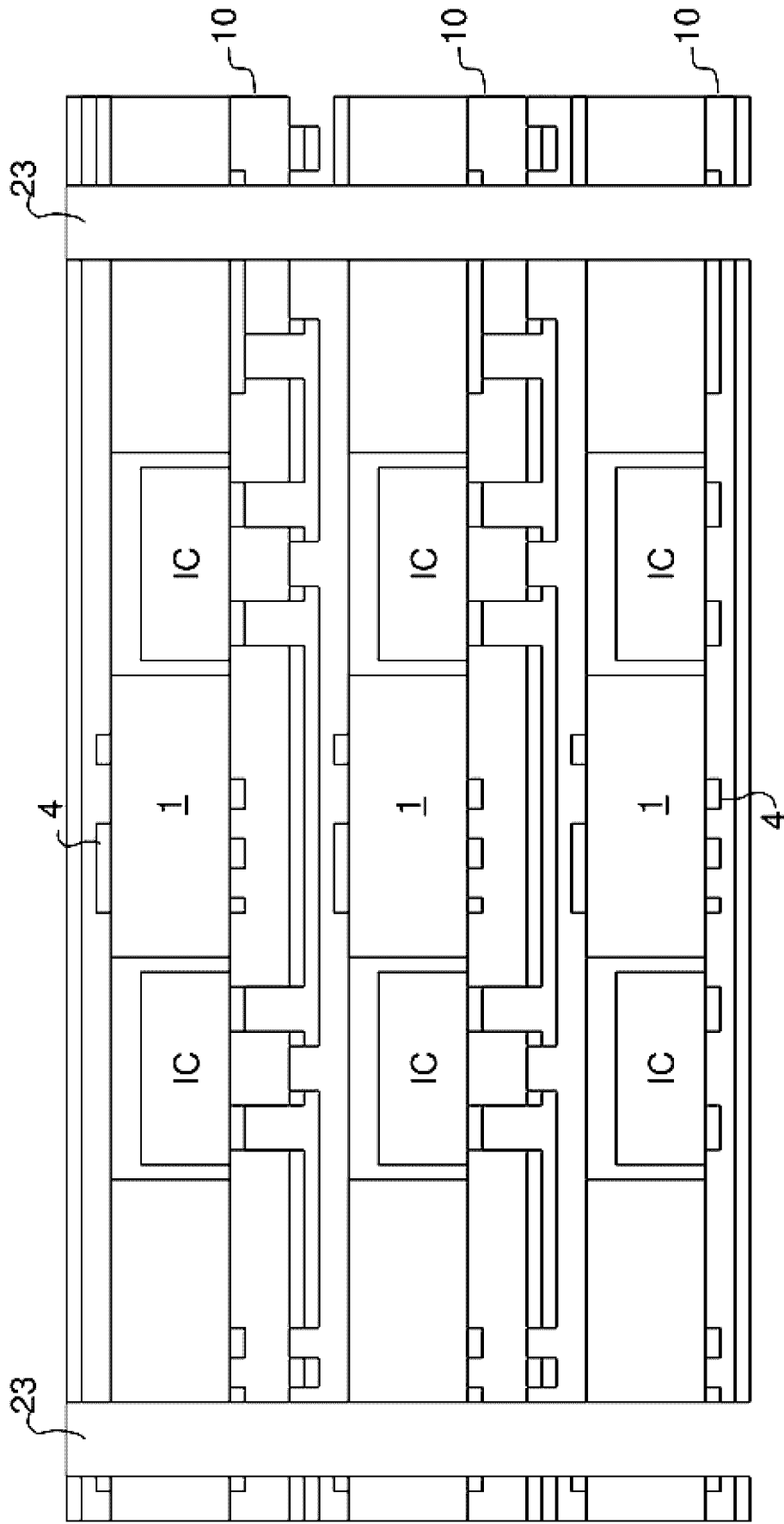


Fig. 2C

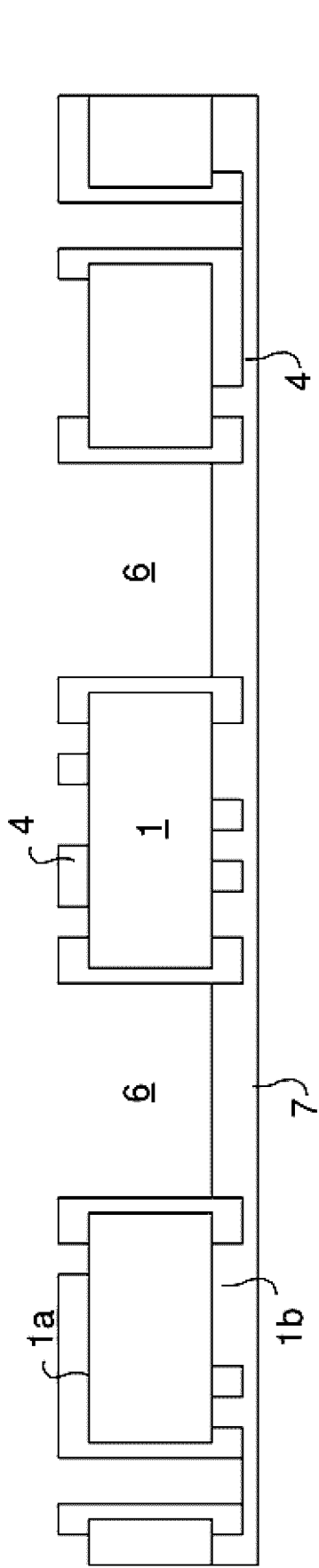


Fig. 3A

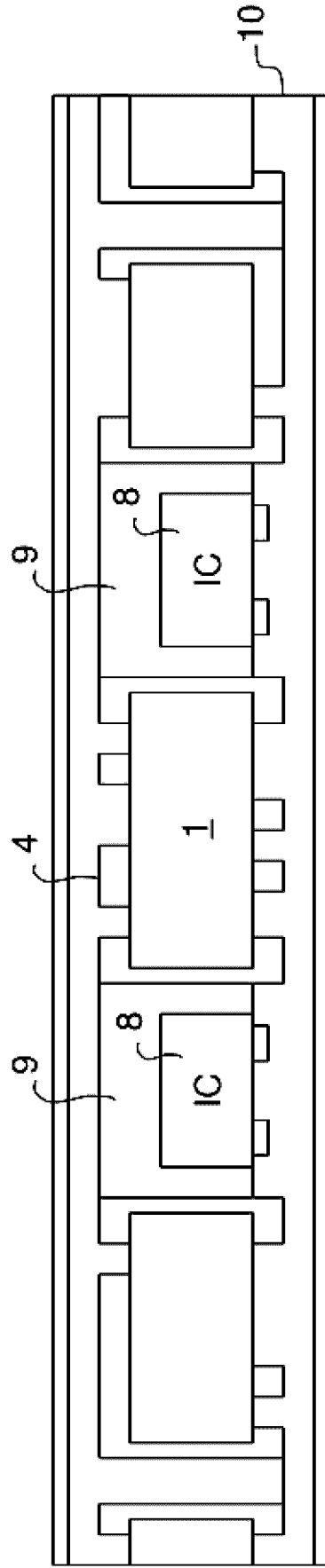


Fig. 3B

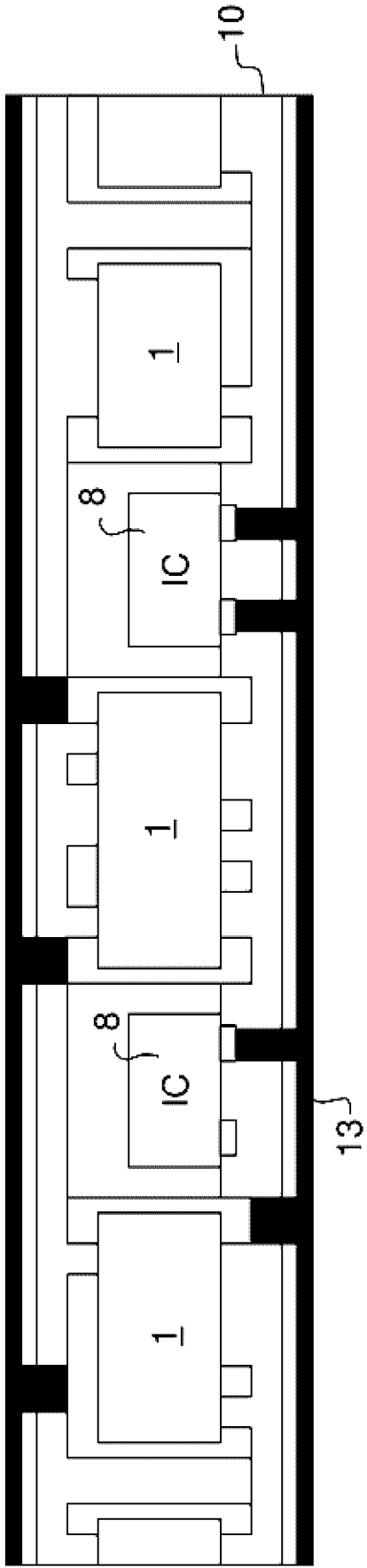


Fig. 3C

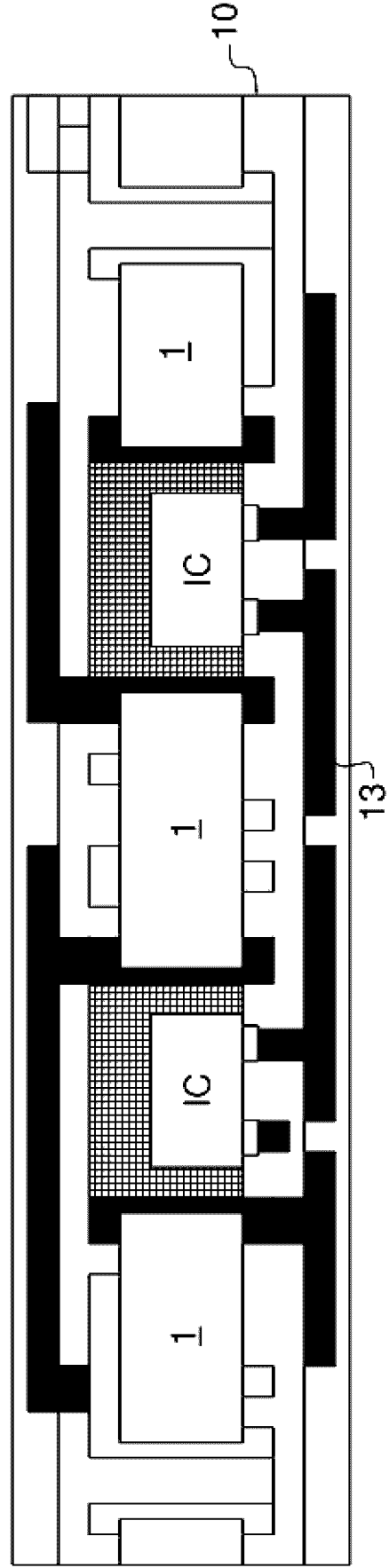


Fig. 3D