

**POLSKA
RZECZPOSPOLITA
LUBOWA**



**URZĄD
PATENTOWY
PRL**

O P I S P A T E N T O W Y 90852

Patent dodatkowy
do patentu _____

Zgłoszono: 07.04.73 (P. 161 776)

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 01.06.74

Opis patentowy opublikowano: 30.10.1978

Int.Cl² G06F 13/00

MKP G06f 5/00

CZYTELNIA

Urzędu Patentowego
Polskiej Rzeczypospolitej Ludowej

Twórca wynalazku: Henryk Orłowski

Uprawniony z patentu: Przemysłowy Instytut Automatyki i Pomiarów
„MERA—PIAP”, Warszawa (Polska)

Sposób sterowania w urządzeniu sprzęgającym komputer z obiektem sterowanym lub kontrolowanym

Przedmiotem wynalazku jest sposób sterowania w urządzeniu sprzęgającym komputer z obiektem sterowanym lub kontrolowanym jak na przykład z urządzeniem wytwórczym, laboratoryjnym stanowiskiem pomiarowo-diagnostycznym, czy też z chorym leżącym w łóżku szpitalnym.

Informacje ze sterowanego lub kontrolowanego obiektu przetworzone przez przetworniki pomiarowe na sygnały elektryczne muszą być następnie przetworzone na sygnały cyfrowe w odpowiednim kodzie i w odpowiednich chwilach czasowych przesłane do odpowiednich rejestrów komputera. Sygnały, które wysyła komputer muszą być zapamiętane w zewnętrznych rejestrach buforowych, wzmocnione i ukształtowane w sposób umożliwiający oddziaływanie na obiekt. Opisane wyżej czynności realizują urządzenia sprzęgające, w które musi być wyposażony każdy komputer służący do kontroli lub sterowania. Przed każdorazowym rozpoczęciem współpracy komputer musi stwierdzić, czy określony podzespół urządzenia sprzęgającego jest gotowy do współpracy z komputerem. Stosowane dotychczas rozwiązania polegają na tym, że poszczególne podzespoły wyposaża się w układy wytwarzające sygnał gotowości, gdy podzespół jest przygotowany do otrzymania informacji z komputera lub przesłania informacji do komputera, oraz w układy wytwarzające sygnał zajętości, gdy podzespół jest jeszcze w trakcie realizacji poprzedniego polecenia komputera. W przypadku gdy z przebiegu programu działania komputera wynika potrzeba pobrania danych z określonego podzespołu lub przesłania danych do tego podzespołu, komputer wysyła zapytanie, na które podzespół odpowiada. W przypadku otrzymania informacji o gotowości, komputer w następnym takcie pracy wykonuje zaprogramowaną czynność, a przypadku otrzymania informacji o zajętości, komputer, w zależności od konstrukcji albo czeka z rozpoczynaniem wymiany informacji albo przechodzi chwilowo do realizacji innego programu. Ten sposób komunikowania się komputera ze sterowanymi lub kontrolowanymi obiektami, został przeniesiony z rozwiązań, w których komputer współpracuje z takimi urządzeniami zewnętrznymi jak czytniki kart, drukarki wierszowe, pamięci taśmowe. W urządzeniach sprzęgających komputer z obiektem kontrolowanym lub sterowanym, stosowanie tego sposobu wymaga wyposażenia każdego z podzespołów w skomplikowane układy elektroniczne wytwarzające sygnały o gotowości i zajętości. Ponadto dotychczas stosowany sposób wymaga co najmniej trzykrotnego przesyłania sygnałów, co powoduje przy znacznych odległościach pomiędzy komputerem a obiektem, wydłużenie czasów przesyłania

poszczególnych sygnałów, a tym samym sumarycznego czasu transmisji ograniczając możliwości systemu. Sposób ten wymaga również stosowania dodatkowych przewodów do przesyłania sygnałów zapytania i odpowiedzi, co przy znacznej odległości podzespołów podraża układ i czyni go bardziej podatnym na zakłócenia.

Celem wynalazku jest opracowanie takiego sposobu sterowania wymianą informacji pomiędzy komputerem, a podzespołami urządzenia sprzęgającego, działającymi równolegle z komputerem i mogącymi wymieniać informacje z komputerem tylko w przypadku gdy podzespoły są do tego gotowe, który nie wymaga dużej ilości osprzętu.

Cel ten osiągnięto dzięki temu, że w pamięci komputera tworzy się tablicę zawierającą oddzielnie dla każdego podzespołu liczbę określającą chwilę czasu, w której podzespół ten będzie gotowy do wymiany informacji z komputerem, którą to liczbę porównuje się ze stanem rejestru zawierającego aktualny czas rzeczywisty i na tej podstawie wnioskuje się, czy można dokonać wymiany informacji czy też należy jeszcze czekać.

Tablica utworzona w pamięci komputera posiada ilość miejsc równą ilości podzespołów współpracujących z komputerem. Po przygotowaniu komputera do pracy, gdy wszystkie sprawne podzespoły są gotowe, odpowiadające im komórki pamięci są wyzerowane. W przypadku stosowania arytmetyki stałoprzecinkowej, liczby przechowywane w komórkach pamięci traktuje się jako całkowite, a najstarszy bit oznacza bit znaku. Jeżeli długość słowa przechowywanego w komórce pamięci wynosi n bitów, to zakres liczb całkowitych, które można przechować w jednej komórce pamięci wynosi od -2^{n-1} do $+(2^{n-1} - 1)$. Komputer posiada dodatkowy rejestr do którego dodawana jest w sposób automatyczny przez zegar liczba 1 po każdym upływie elementarnego przyrostu Δt czasu. Przyrost czasu Δt przyjmuje się jako najmniejszy kwant czasu z dokładnością do którego określa się przewidywane czasy zadziałania poszczególnych podzespołów urządzenia. Przed każdym skomunikowaniem się komputera z podzespołem, pobierana jest liczba z komórki pamięci odpowiadającej temu podzespołowi. Jeżeli liczba ta jest ujemna, oznacza to, że dany podzespół nie jest jeszcze gotowy do wymiany informacji z komputerem. Jeżeli liczba pobrana z komórki pamięci jest dodatnia, od liczby tej odejmuje się zawartość rejestru przyrostów Δt . Jeżeli różnica ta jest dodatnia, oznacza to również, że dany podzespół nie jest gotowy do wymiany informacji. Jeżeli różnica jest ujemna, oznacza, że zespół jest gotowy do wymiany informacji. Wówczas komputer dokonuje wymiany informacji oraz umieszcza w komórce pamięci przyporządkowanej danemu podzespołowi liczbę stanowiącą sumę zawartości rejestru przyrostów Δt i liczby wyrażającej w jednostkach Δt przewidywany czas zajętości danego podzespołu. Jeżeli suma ta jest większa od liczby $+(2^{n-1} - 1)$, czyli nie mieści się w zakresie pojemności komórki dla liczb dodatnich, przed zapamiętaniem zmniejsza się ją odejmując liczbę 2^n . Pojemność rejestru przyrostów Δt wynosi $(n-1)$ bitów. Z chwilą przepełnienia rejestru, następuje liczenie od nowa, to znaczy po chwili $(2^{n-1} - 1) \cdot \Delta t$ następuje chwila $0 \cdot \Delta t$, i w chwili tej przeskalowuje się tablicę, dodając do zawartości każdej komórki pamięci tablicy liczbę równą $+2^{n-1}$. Jeżeli wartość sumy jest większa od liczby $+(2^{n-1} - 1)$, czyli nie mieści się w zakresie pojemności komórki dla liczb dodatnich, wtedy wartość sumy przed zapamiętaniem zastępuje się liczbą 0. W przypadku gdy przewiduje się, że w urządzeniu sprzęgającym mogą znajdować się podzespoły, których brak gotowości do współpracy z komputerem wynika z innych przyczyn niż zajętość obróbką ostatnio otrzymanej z komputera informacji, na przykład stwierdzone uszkodzenia, lub okresowe wyłączenia, wówczas w pamięci komputera tworzy się tablicę dwuwymiarową, w której każdemu podzespołowi przyporządkowuje się dwie komórki pamięci, z których druga jest wykorzystywana do przechowywania dodatkowych informacji o stanie podzespołu.

Przedmiot wynalazku jest wyjaśniony na niżej podanych przykładach.

Komputer o słowie 16 bitowym steruje urządzeniem zawierającym wyjście cyfrowe, które potrzebuje 100 ms na wykonanie polecenia z komputera, komutator wejść analogowych wybierający określone wejście w czasie 0,5 ms i przetwornik sygnałów analogowych na cyfrowe, wykonujący jedno przetworzenie w czasie 25 ms. Z danych tych wynika, że przyrost czasu należy przyjąć równy 0,5 ms. Czasy zajętości wyjść cyfrowych wyraża liczba 200, komutatora liczba 1 i przetwornika liczba 50. W pamięci komputera tworzy się tablicę o komórkach nazwanych odpowiednio W, K i P. Każda z tych komórek może zawierać liczby od -32768 do $+32767$, zaś rejestr przyrostów czasu zawiera liczby od 0 do $+32767$. Do rejestru przyrostów czasu co 0,5 ms dodaje się automatycznie liczbę 1. Załóżmy, że w chwili gdy w rejestrze znajduje się liczba 1000 następuje uruchomienie wyjść cyfrowych. Komputer umieścił zatem w komórce W liczbę $1000 + 200 = 1200$. Po upływie 50 ms komputer bada czy może wysłać do wyjść cyfrowych kolejne rozkazy. Ponieważ liczba znajdująca się w komórce W jest dodatnia komputer od tej liczby odejmuje stan rejestru, czyli wykonuje działanie $1200 - 1100 = 100$. Ponieważ i ta liczba jest dodatnia oznacza to, że wyjścia cyfrowe są zajęte realizacją poprzedniego rozkazu. Załóżmy, że komputer bada zajętość wyjść cyfrowych po upływie 150 ms. Zawartość komórki W jest dodatnia, więc komputer od liczby 1200 będącej w komórce W odejmuje liczbę 1300 co daje różnicę ujemną. Oznacza to, że wyjścia cyfrowe są gotowe do współpracy z komputerem. W przypadku gdy nie nastąpiło żadne badanie,

a stan rejestru wynosi + 32767 i upływa kolejna chwila Δt , stan rejestru przybiera wartość 0 i następuje przeskalowanie komórki W. Wykonane zostaje zatem działanie $1200 + 32768 = 33968$. Wynik jest większy niż najwyższa liczba 32768 mogąca znajdować się w komórce W, w związku z czym zostaje ona ustawiona na wartość 0. Każde następne badanie wykaże zatem, że zawartość komórki W nie jest ujemna oraz, że różnica jest ujemna, co oznacza, że wyjścia cyfrowe są gotowe do współpracy z komputerem. Załóżmy, że w chwili gdy w rejestrze znajduje się liczba 32660 nastąpiło uruchomienie wyjść cyfrowych. W związku z tym nastąpiło sumowanie, które dało wynik $32660 + 200 = 32860$. Komputer zatem dokonuje operacji $32860 - 65536 = -32676$, która to liczba zostaje umieszczona w komórce W. Po 30 ms, gdy w rejestrze znajduje się liczba 32720 następuje badanie. Z komórki W zostaje pobrana liczba, która jest ujemna, co oznacza, że wyjścia cyfrowe są jeszcze zajęte. Po upływie 90 ms następuje kolejne badanie. W międzyczasie jednak nastąpiło przepełnienie rejestru i związane z tym przeskalowanie, które w komórce W dało wynik $-32676 + 32768 = +92$. Zatem po upływie 90 ms w rejestrze znajduje się liczba $32660 + 2 \cdot 90 - 32768 = +72$, a w komórce W liczba +92. Pierwsze badanie wykazuje, że zawartość komórki W jest dodatnia, co prowadzi do stwierdzenia, że należy przeprowadzić następne badanie. Ojmowanie daje liczbę dodatnią, co oznacza, że wyjścia cyfrowe są jeszcze zajęte. Po upływie 150 ms w rejestrze jest liczba $32660 + 2 \cdot 150 - 32768 = +192$, a w komórce W liczba +92. Pierwsze badanie wykazuje, że zawartość komórki W jest dodatnia, co prowadzi w konsekwencji do wykonania odejmowania dającego $+92 - 192 = -100$, co oznacza, że wyjścia cyfrowe są gotowe do współpracy z komputerem.

Podobnie analizuje się gotowość oraz zajętość komutatora i przetwornika.

Zastrzeżenie patentowe

Sposób sterowania w urządzeniu sprzęgającym komputer z obiektem sterowanym lub kontrolowanym, zawierającym szereg podzespołów działających równolegle z komputerem i mogących wymieniać informacje z komputerem tylko w przypadku gdy podzespoły są do tego gotowe, z n a m i e n n y t y m, że w pamięci komputera tworzy się tablicę zawierającą oddzielnie dla każdego podzespołu liczbę określającą chwilę czasu, w której podzespół ten jest gotowy do wymiany informacji z komputerem, którą to liczbę porównuje się ze stanem rejestru zawierającego aktualny czas rzeczywisty i na tej podstawie wnioskuje się, czy można dokonać wymiany informacji czy też należy jeszcze czekać.

