

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2024年11月28日(28.11.2024)



(10) 国際公開番号

WO 2024/241139 A1

(51) 国際特許分類:

H01L 29/786 (2006.01) G09F 9/30 (2006.01)
G02F 1/1368 (2006.01) H10K 59/12 (2023.01)

(21) 国際出願番号: PCT/IB2024/054614

(22) 国際出願日: 2024年5月13日(13.05.2024)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2023-082876 2023年5月19日(19.05.2023) JP

(71) 出願人: 株式会社半導体エネルギー研究所
(SEMICONDUCTOR ENERGY LABORATORY
CO., LTD.) [JP/JP]; 〒2430036 神奈川県厚木
市長谷398 Kanagawa (JP).

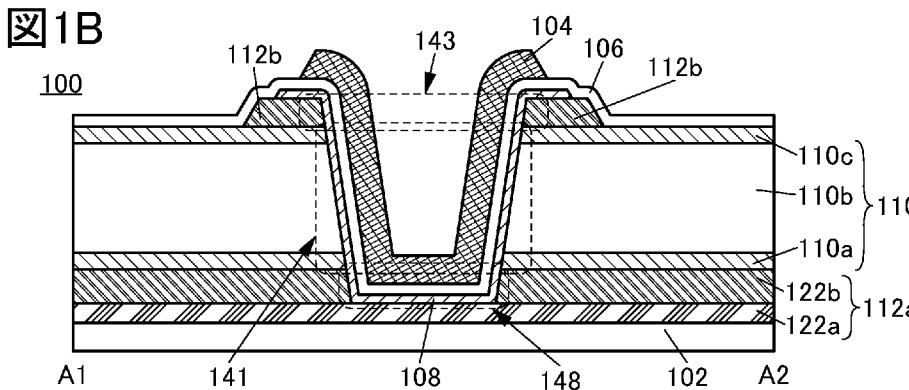
(72) 発明者: 神長正美(JINTYOU, Masami). 井口貴
弘(IGUCHI, Takahiro). 肥塚純一(KOEZUKA,

Junichi); 〒2430036 神奈川県厚木市長谷398株
式会社半導体エネルギー研究所内 Kanagawa
(JP). 山田真一(YAMADA, Shinichi). 山崎舜
平(YAMAZAKI, Shunpei); 〒2430036 神奈川
県厚木市長谷398株式会社半導体エネ
ルギー研究所内 Kanagawa (JP).

(81) 指定国(表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,
BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN,
CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC,
EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR,
HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG,
KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU,
LY, MA, MD, MG, MK, MN, MU, MW, MX, MY,
MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,
PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK,

(54) Title: SEMICONDUCTOR DEVICE

(54) 発明の名称: 半導体装置



(57) Abstract: Provided is a transistor with a high on-current. This semiconductor device includes a semiconductor layer, a first conductive layer, a second conductive layer, a third conductive layer, a first insulating layer, and a second insulating layer. The first insulating layer is located on the first conductive layer. The second conductive layer is located on the first insulating layer. The first conductive layer has a first recess. The semiconductor layer is in contact with the bottom surface and a side surface of the first recess, a side surface of the first insulating layer, and a side surface of the second conductive layer. The second insulating layer is located on the semiconductor layer. The third conductive layer is located on the second insulating layer and overlaps the semiconductor layer via the second insulating layer. The first conductive layer includes a fourth conductive layer and a fifth conductive layer on the fourth conductive layer. The semiconductor layer includes a metal oxide in a channel forming region. The fifth conductive layer includes an oxide conductor.

SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 国際調査報告 (条約第21条(3))
- 白黒。出願原本にはカラー又はグレースケールの情報が含まれており、PATENTSCOPE からのダウンロードが可能。

(57) 要約: オン電流が大きいトランジスタを提供する。半導体層、第1の導電層、第2の導電層、第3の導電層、第1の絶縁層、及び、第2の絶縁層を有し、第1の絶縁層は、第1の導電層上に位置し、第2の導電層は、第1の絶縁層上に位置し、第1の導電層は、第1の凹部を有し、半導体層は、第1の凹部の底面及び側面、第1の絶縁層の側面、並びに、第2の導電層の側面と接し、第2の絶縁層は、半導体層上に位置し、第3の導電層は、第2の絶縁層上に位置し、かつ、第2の絶縁層を介して半導体層と重なり、第1の導電層は、第4の導電層と、第4の導電層上の第5の導電層と、を有し、半導体層は、チャンネル形成領域に金属酸化物を有し、第5の導電層は、酸化物導電体を有する、半導体装置である。

明細書

発明の名称

半導体装置

技術分野

[0001]

本発明の一態様は、半導体装置、及びその作製方法に関する。本発明の一態様は、トランジスタ、及びその作製方法に関する。本発明の一態様は、半導体装置を有する表示装置に関する。

[0002]

なお、本発明の一態様は、上記の技術分野に限定されない。本発明の一態様の技術分野としては、半導体装置、表示装置、発光装置、蓄電装置、記憶装置、電子機器、照明装置、入力装置（例えば、タッチセンサ）、入出力装置（例えば、タッチパネル）、それらの駆動方法、またはそれらの製造方法を一例として挙げることができる。

[0003]

なお、本明細書等において、半導体装置とは、半導体特性を利用した装置であり、半導体素子（トランジスタ、ダイオード、フォトダイオード等）を含む回路、同回路を有する装置等をいう。また、半導体特性を利用することで機能しうる装置全般をいう。例えば、集積回路、集積回路を備えたチップ、パッケージにチップを収納した電子部品は半導体装置の一例である。また、記憶装置、表示装置、発光装置、照明装置、及び電子機器は、それ自体が半導体装置であり、かつ、それぞれが半導体装置を有している場合がある。

背景技術

[0004]

トランジスタを有する半導体装置は、電子機器に広く適用されている。例えば、表示装置において、トランジスタの占有面積を小さくすることで、画素サイズを縮小でき、高精細化を図ることができる。そのため、トランジスタの微細化が求められている。

[0005]

高精細な表示装置が要求される機器として、例えば、仮想現実（VR: Virtual Reality）、拡張現実（AR: Augmented Reality）、代替現実（SR: Substitutional Reality）、及び、複合現実（MR: Mixed Reality）向けの機器が、盛んに開発されている。

[0006]

表示装置としては、例えば、有機EL（Electro Luminescence）素子、または発光ダイオード（LED: Light Emitting Diode）を有する発光装置が開発されている。

[0007]

特許文献1には、有機EL素子を用いた、高精細な表示装置が開示されている。

[先行技術文献]

[特許文献]

[0008]

[特許文献1] 国際公開第2016/038508号

発明の概要

発明が解決しようとする課題

[0009]

本発明の一態様は、微細なサイズのトランジスタを提供することを課題の一とする。または、チャンネル長が小さいトランジスタを提供することを課題の一とする。または、オン電流が大きいトランジスタを提供することを課題の一とする。または、電気特性が良好なトランジスタを提供することを課題の一とする。または、占有面積の小さい半導体装置を提供することを課題の一とする。または、配線抵抗の小さい半導体装置を提供することを課題の一とする。または、消費電力の少ない半導体装置または表示装置を提供することを課題の一とする。または、信頼性の高いトランジスタ、半導体装置、または表示装置を提供することを課題の一とする。または、高精細化が容易な表示装置を提供することを課題の一とする。または、生産性の高い半導体装置または表示装置の作製方法を提供することを課題の一とする。または、新規なトランジスタ、半導体装置、表示装置、及びこれらの作製方法を提供することを課題の一とする。

[0010]

なお、これらの課題の記載は、他の課題の存在を妨げるものではない。本発明の一態様は、必ずしも、これらの課題の全てを解決する必要はないものとする。明細書、図面、請求項の記載から、これら以外の課題を抽出することが可能である。

課題を解決するための手段

[0011]

本発明の一態様は、半導体層、第1の導電層、第2の導電層、第3の導電層、第1の絶縁層、及び、第2の絶縁層を有し、第1の絶縁層は、第1の導電層上に位置し、第2の導電層は、第1の絶縁層上に位置し、第1の導電層は、第1の凹部を有し、半導体層は、第1の凹部の底面及び側面、第1の絶縁層の側面、並びに、第2の導電層の側面と接し、第2の絶縁層は、半導体層上に位置し、第3の導電層は、第2の絶縁層上に位置し、かつ、第2の絶縁層を介して半導体層と重なり、第1の導電層は、第4の導電層と、第4の導電層上の第5の導電層と、を有し、半導体層は、チャンネル形成領域に金属酸化物を有し、第5の導電層は、第1の酸化物導電体を有する、半導体装置である。

[0012]

また、本発明の一態様は、半導体層、第1の導電層、第2の導電層、第3の導電層、第1の絶縁層、及び、第2の絶縁層を有し、第1の絶縁層は、第1の導電層上に位置し、第2の導電層は、第1の絶縁層上に位置し、第1の導電層は、第1の凹部を有し、第1の絶縁層及び第2の導電層は、第1の凹部と重なる位置に第1の開口部を有し、半導体層は、第1の凹部の底面及び側面と接し、かつ、第1の開口部内で、第1の絶縁層の側面、及び第2の導電層の側面と接し、第2の絶縁層は、第1の開口部内で、半導体層の内側に位置し、第3の導電層は、第1の開口部内で、第2の絶縁層の内側に位置し、かつ、第2の絶縁層を介して半導体層と重なり、第1の導電層は、第4の導電層と、第4の導電層上の第5の導電層と、を有し、半導体層は、金属酸化物を有し、第5の導電層は、第1の酸化物導電体を有する、半導体装置である。

[0013]

第1の導電層、第3の導電層、及び第2の絶縁層は、基板上に位置することが好ましい。このとき、基板の上面から第1の導電層の第1の絶縁層と接する上面までの最短距離は、基板の上面から第2の絶縁層の下面までの最短距離よりも長いことが好ましい。また、基板の上面から第1の導電層の第1の絶縁層と接する上面までの最短距離は、基板の上面から第3の導電層の下面までの最短距離以上で

あることが好ましい。

[0014]

第5の導電層は、第4の導電層に達する第2の開口部を有し、半導体層は、第4の導電層の上面、及び第5の導電層の側面と接することが好ましい。または、第5の導電層は、第2の凹部を有し、半導体層は、第2の凹部の底面及び側面と接することが好ましい。

[0015]

第4の導電層は、第2の凹部を有し、第5の導電層は、第2の凹部に達する第2の開口部を有し、半導体層は、第2の凹部の底面及び側面、並びに、第5の導電層の側面と接することが好ましい。

[0016]

第2の導電層は、第6の導電層と、第6の導電層上の第7の導電層と、を有し、第6の導電層は、第2の酸化物導電体を有することが好ましい。

[0017]

半導体層は、第1の凹部の底面と接する第1の領域と、第2の導電層の上面と接する第2の領域と、を有し、第1の領域及び第2の領域は、第1の元素を有し、第1の元素は、ホウ素またはリンであることが好ましい。

[0018]

上記の各半導体装置は、さらに、第8の導電層を有し、第1の絶縁層は、第1の層と、第1の層上の第2の層と、を有し、第8の導電層は、第1の層上に位置し、第2の層は、第8の導電層の上面及び側面を覆い、断面視において、半導体層は、第2の層を介して第8の導電層と重なり、かつ、第2の絶縁層を介して第3の導電層と重なる領域を有することが好ましい。

[0019]

第1の絶縁層は、第1の導電層上の、窒素とシリコンとを含む第1の層と、第1の層上の、酸素とシリコンとを含む第2の層と、第2の層上の、窒素とシリコンとを含む第3の層と、を有することが好ましい。このとき、第1の絶縁層は、さらに、第3の層上の第4の層を有することが好ましい。第4の層は、第3の層よりも水素の含有量が多い領域を有することが好ましい。また、上記の各半導体装置は、さらに、第3の絶縁層を有し、第1の導電層は、第3の絶縁層上に位置し、第3の絶縁層は、第1の層よりも水素の含有量が多い領域を有することが好ましい。

発明の効果

[0020]

本発明の一態様により、微細なサイズのトランジスタを提供できる。または、チャンネル長が小さいトランジスタを提供できる。または、オン電流が大きいトランジスタを提供できる。または、電気特性が良好なトランジスタを提供できる。または、占有面積の小さい半導体装置を提供できる。または、配線抵抗の小さい半導体装置を提供できる。または、消費電力の少ない半導体装置または表示装置を提供できる。または、信頼性の高いトランジスタ、半導体装置、または表示装置を提供できる。または、高精細化が容易な表示装置を提供できる。または、生産性の高い半導体装置または表示装置の作製方法を提供できる。または、新規なトランジスタ、半導体装置、表示装置、及びこれらの作製方法を提供できる。

[0021]

なお、これらの効果の記載は、他の効果の存在を妨げるものではない。本発明の一態様は、必ずしも、これらの効果の全てを有する必要はない。明細書、図面、請求項の記載から、これら以外の効果を抽

出することが可能である。

図面の簡単な説明

[0022]

図1Aは、半導体装置の一例を示す平面図である。図1B及び図1Cは、半導体装置の一例を示す断面図である。

図2は、半導体装置の一例を示す断面図である。

図3Aは、半導体装置の一例を示す平面図である。図3B及び図3Cは、半導体装置の一例を示す断面図である。

図4は、半導体装置の一例を示す断面図である。

図5A及び図5Bは、半導体装置の一例を示す断面図である。

図6A及び図6Bは、半導体装置の一例を示す断面図である。

図7は、半導体装置の一例を示す断面図である。

図8A乃至図8Cは、半導体装置の一例を示す断面図である。

図9A及び図9Bは、半導体装置の一例を示す断面図である。

図10Aは、半導体装置の一例を示す平面図である。図10B及び図10Cは、半導体装置の一例を示す断面図である。

図11A及び図11Bは、半導体装置の一例を示す断面図である。

図12A乃至図12Dは、半導体装置の作製方法の一例を示す断面図である。

図13A乃至図13Cは、半導体装置の作製方法の一例を示す断面図である。

図14A乃至図14Cは、半導体装置の作製方法の一例を示す断面図である。

図15A乃至図15Iは、半導体装置の一例を示す回路図である。

図16Aは、半導体装置の一例を示す平面図である。図16B及び図16Cは、半導体装置の一例を示す断面図である。

図17Aは、半導体装置の一例を示す平面図である。図17Bは、半導体装置の一例を示す断面図である。

図18Aは、半導体装置の一例を示す平面図である。図18Bは、半導体装置の一例を示す断面図である。

図19Aは、半導体装置の一例を示す平面図である。図19Bは、半導体装置の一例を示す断面図である。

図20Aは、半導体装置の一例を示す平面図である。図20Bは、半導体装置の一例を示す断面図である。

図21は、表示装置の一例を示す斜視図である。

図22A及び図22Bは、表示装置の一例を示す断面図である。

図23は、表示装置の一例を示す断面図である。

図24A乃至図24Cは、表示装置の一例を示す断面図である。

図25A及び図25Bは、表示装置の一例を示す断面図である。

図26は、表示装置の一例を示す断面図である。

図27は、表示装置の一例を示す断面図である。

図28は、表示装置の一例を示す断面図である。

図29A及び図29Bは、表示装置の一例を示す断面図である。

図30A乃至図30Fは、電子機器の一例を示す図である。

図31A乃至図31Gは、電子機器の一例を示す図である。

図32A乃至図32Hは、電子機器の一例を示す図である。

発明を実施するための形態

[0023]

実施の形態について、図面を用いて詳細に説明する。但し、本発明は以下の説明に限定されず、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。

[0024]

なお、以下に説明する発明の構成において、同一部分又は同様な機能を有する部分には同一の符号を異なる図面間で共通して用い、その繰り返しの説明は省略する。また、同様の機能を指す場合には、ハッチングパターンを同じくし、特に符号を付さない場合がある。

[0025]

また、図面において示す各構成の、位置、大きさ、及び、範囲などは、理解の簡単のため、実際の位置、大きさ、及び、範囲などを表していない場合がある。このため、開示する発明は、必ずしも、図面に開示された位置、大きさ、及び、範囲などに限定されない。

[0026]

なお、本明細書等において、「第1」、「第2」という序数詞は、便宜上用いるものであり、構成要素の数、または、構成要素の順序（例えば、工程順、または積層順）を限定するものではない。また、本明細書のある箇所において構成要素に付す序数詞と、本明細書の他の箇所、または特許請求の範囲において、当該構成要素に付す序数詞と、が一致しない場合がある。

[0027]

なお、「膜」という言葉と、「層」という言葉とは、場合によっては、または、状況に応じて、互いに入れ替えることが可能である。例えば、「導電層」という用語を、「導電膜」という用語に変更することが可能である。または、例えば、「絶縁膜」という用語を、「絶縁層」という用語に変更することが可能である。

[0028]

また、トランジスタは半導体素子の一種であり、電流または電圧を増幅する機能、及び、導通または非導通を制御するスイッチング動作などを実現することができる。本明細書におけるトランジスタは、IGFET (Insulated Gate Field Effect Transistor) 及び薄膜トランジスタ (TFT: Thin Film Transistor) を含む。

[0029]

本明細書等において、半導体層に酸化物半導体または金属酸化物を用いたトランジスタ、及び、チャネル形成領域に酸化物半導体または金属酸化物を有するトランジスタをOSトランジスタと記すことがある。また、チャネル形成領域にシリコンを有するトランジスタをSiトランジスタと記すことがある。

[0030]

また、本明細書等において、トランジスタとは、ゲートと、ドレインと、ソースとを含む少なくとも三つの端子を有する素子である。そして、ドレイン（ドレイン端子、ドレイン領域またはドレイン電

極)とソース(ソース端子、ソース領域またはソース電極)の間にチャンネルが形成される領域(チャンネル形成領域ともいう)を有しており、チャンネル形成領域を介して、ソースとドレインとの間に電流を流すことができるものである。なお、本明細書等において、チャンネル形成領域とは、電流が主として流れる領域をいう。

[0031]

また、「ソース」と「ドレイン」の機能は、異なる極性のトランジスタを採用する場合、または回路動作において電流の方向が変化する場合などには入れ替わることがある。このため、本明細書においては、「ソース」と「ドレイン」の用語は、入れ替えて用いることができるものとする。

[0032]

なお、半導体の不純物とは、例えば、半導体を構成する主成分以外をいう。例えば、濃度が0.1 atomic %未満の元素は不純物といえる。不純物が含まれることにより、例えば、半導体の欠陥準位密度が高くなること、または結晶性が低下することなどが起こる場合がある。また、例えば不純物の混入によって、酸化物半導体に酸素欠損(V_O とも記す)が形成される場合がある。なお、不純物の具体例については、以降の実施の形態の記載も参照できる。

[0033]

なお、本明細書等において、酸化窒化物とは、その組成として窒素よりも酸素の含有量が多い材料を指す。窒化酸化物とは、その組成として酸素よりも窒素の含有量が多い材料を指す。

[0034]

水素、酸素、窒素などの元素の含有量の分析には、例えば、二次イオン質量分析法(SIMS: Secondary Ion Mass Spectrometry)、またはX線光電子分光法(XPS: X-ray Photoelectron Spectroscopy)を用いることができる。目的の元素の含有率が高い(例えば、0.5 atomic %以上、または1 atomic %以上)場合は、XPSが適している。一方、目的の元素の含有率が低い(例えば0.5 atomic %以下、または1 atomic %以下)場合には、SIMSが適している。元素の含有量を比較する際には、SIMSとXPSの両方の分析手法を用いた複合解析を行うことがより好ましい。

[0035]

また、本明細書等において、「平行」とは、二つの直線が -10 度以上 10 度以下の角度で配置されている状態をいう。したがって、 -5 度以上 5 度以下の場合も含まれる。また、「概略平行」とは、二つの直線が -30 度以上 30 度以下の角度で配置されている状態をいう。また、「垂直」とは、二つの直線が 80 度以上 100 度以下の角度で配置されている状態をいう。したがって、 85 度以上 95 度以下の場合も含まれる。また、「概略垂直」とは、二つの直線が 60 度以上 120 度以下の角度で配置されている状態をいう。

[0036]

本明細書等において、「電氣的に接続」には、「何らかの電氣的作用を有するもの」を介して接続されている場合が含まれる。ここで、「何らかの電氣的作用を有するもの」は、接続対象間での電気信号の授受を可能とするものであれば、特に制限を受けない。例えば、「何らかの電氣的作用を有するもの」には、電極または配線をはじめ、トランジスタなどのスイッチング素子、抵抗素子、コイル、その他の各種機能を有する素子などが含まれる。

[0037]

本明細書等において、特に断りがない場合、オフ電流とは、トランジスタがオフ状態(非導通状態、

遮断状態、ともいう)にあるときのソースドレイン間のリーク電流をいう。オフ状態とは、特に断りがない場合、nチャネル型トランジスタでは、ゲートとソースの間の電圧 V_{gs} がしきい値電圧 V_{th} よりも低い(pチャネル型トランジスタでは、 V_{th} よりも高い)状態をいう。

[0038]

本明細書等において、ノーマリーオンとは、ゲートに電圧を印加しなくてもチャンネルが存在し、トランジスタに電流が流れてしまう状態のことをいう。また、ノーマリーオフとは、ゲートに電位を印加しない、またはゲートに接地電位を与えたときに、トランジスタに電流が流れない状態のことをいう。

[0039]

本明細書等において、ある構成要素の上面形状とは、平面視における当該構成要素の輪郭形状のことをいう。また平面視とは、当該構成要素の被形成面、または当該構成要素が形成される支持体(例えば基板)の表面の法線方向から見ることをいう。

[0040]

本明細書等において「上面形状が概略一致」とは、積層した層と層との間で少なくとも輪郭の一部が重なることをいう。例えば、上層と下層とが、同一のマスクパターン、または一部が同一のマスクパターンにより加工された場合を含む。ただし、厳密には輪郭が重なり合わず、上層が下層の内側に位置すること、または上層が下層の外側に位置することもあり、この場合も「上面形状が概略一致」という場合がある。また、上面形状が一致または概略一致している場合、端部が揃っている、もしくは概略揃っている、または側端部が一致している、もしくは概略一致している、ということもできる。

[0041]

なお、本明細書等において、テーパ形状とは、構造の側面の少なくとも一部が、基板面または被形成面に対して傾斜して設けられている形状のことを指す。例えば、傾斜した側面と基板面または被形成面とがなす角(テーパ角ともいう)が0度より大きく90度未満である領域を有する形状である。なお、構造の側面、基板面、及び被形成面は、必ずしも完全に平坦である必要はなく、微小な曲率を有する略平面状、または微細な凹凸を有する略平面状であってもよい。

[0042]

本明細書等において、AはB上に位置する、と記載されている場合、Aの少なくとも一部がB上に位置する。そのため、例えば、AはB上に位置する領域を有する、と言い換えることができる。同様に、AはBと接する、または、AはBと重なる、と記載されている場合、Aの少なくとも一部が、Bと接する、またはBと重なる。そのため、それぞれ、AはBと接する領域を有する、または、AはBと重なる領域を有する、と言い換えることができる。同様に、本明細書等において、AはBを覆う、と記載されている場合、Aの少なくとも一部がBを覆う。そのため、例えば、AはBを覆う領域を有する、と言い換えることができる。

[0043]

本明細書等において、メタルマスク、またはFMM(ファインメタルマスク、高精細なメタルマスク)を用いて作製されるデバイスをMM(メタルマスク)構造のデバイスと呼称する場合がある。また、本明細書等において、メタルマスク、またはFMMを用いずに作製されるデバイスをMML(メタルマスクレス)構造のデバイスと呼称する場合がある。

[0044]

本明細書等では、発光波長が異なる発光素子(発光デバイスともいう)で発光層を作り分ける構造をSBS(Side By Side)構造と呼ぶ場合がある。SBS構造は、発光素子ごとに材料及

び構成を最適化することができるため、材料及び構成の選択の自由度が高まり、輝度の向上及び信頼性の向上を図ることが容易となる。

[0045]

本明細書等において、正孔または電子を、「キャリア」といって示す場合がある。具体的には、正孔注入層または電子注入層を「キャリア注入層」といい、正孔輸送層または電子輸送層を「キャリア輸送層」といい、正孔ブロック層または電子ブロック層を「キャリアブロック層」という場合がある。なお、上述のキャリア注入層、キャリア輸送層、及びキャリアブロック層は、明確に区別できない場合がある。また、1つの層が、キャリア注入層、キャリア輸送層、及びキャリアブロック層のうち2つまたは3つの機能を兼ねる場合がある。

[0046]

本明細書等において、発光素子は、一對の電極間にEL層を有する。EL層は、少なくとも発光層を有する。ここで、EL層が有する層（機能層ともいう）としては、発光層、キャリア注入層（正孔注入層及び電子注入層）、キャリア輸送層（正孔輸送層及び電子輸送層）、及び、キャリアブロック層（正孔ブロック層及び電子ブロック層）などが挙げられる。本明細書等において、受光素子（受光デバイスともいう）は、一對の電極間に少なくとも光電変換層として機能する活性層を有する。本明細書等では、一對の電極の一方を画素電極と記し、他方を共通電極と記すことがある。

[0047]

本明細書等において、犠牲層（マスク層と呼称してもよい）とは、少なくとも発光層（より具体的には、EL層を構成する層のうち、島状に加工される層）の上方に位置し、製造工程中において、当該発光層を保護する機能を有する。

[0048]

本明細書等において、段切れとは、層、膜、または電極が、被形成面の形状（例えば段差など）に起因して分断される現象を示す。

[0049]

（実施の形態1）

本実施の形態では、本発明の一態様の半導体装置について、図1乃至図11を用いて説明する。

[0050]

本発明の一態様の半導体装置は、半導体層、第1の導電層、第2の導電層、第3の導電層、第1の絶縁層、及び、第2の絶縁層を有する。

[0051]

第1の導電層は、トランジスタのソース電極またはドレイン電極の一方として機能し、第2の導電層は、トランジスタのソース電極またはドレイン電極の他方として機能し、第3の導電層は、トランジスタのゲート電極として機能し、第2の絶縁層は、トランジスタのゲート絶縁層として機能する。

[0052]

第1の絶縁層は、第1の導電層上に位置し、第2の導電層は、第1の絶縁層上に位置する。第1の導電層は、第1の凹部を有し、半導体層は、第1の凹部の底面及び側面、第1の絶縁層の側面、並びに第2の導電層の側面と接する。第2の絶縁層は、半導体層上に位置する。第3の導電層は、第2の絶縁層上に位置し、かつ、第2の絶縁層を介して半導体層と重なる。

[0053]

本発明の一態様のトランジスタは、第1の導電層に第1の凹部が設けられている。これにより、第1

の凹部を設けない場合に比べて、第1の導電層と重なる位置における、第2の絶縁層の下面の高さ、及び、第3の導電層の下面の高さを、それぞれ低くすることができる。ここで、それぞれの面の高さは、例えば、トランジスタの被形成面を基準として決定できる。したがって、半導体層にゲート電界がかかりやすくなり、トランジスタの電気特性を良好にすることができる。

[0054]

第1の絶縁層及び第2の導電層は、第1の凹部と重なる位置に第1の開口部を有することが好ましい。このとき、半導体層は、第1の凹部の底面及び側面と接し、かつ、第1の開口部内で、第1の絶縁層の側面、及び第2の導電層の側面と接する。また、第2の絶縁層は、第1の開口部内で、酸化物半導体層の内側に位置する。また、第3の導電層は、第1の開口部内で、第2の絶縁層の内側に位置し、かつ、第2の絶縁層を介して半導体層と重なる。

[0055]

第1の導電層に第1の凹部が設けられていることで、第1の凹部を設けない場合に比べて、第1の開口部内における、第2の絶縁層の下面の高さ、及び、第3の導電層の下面の高さを、それぞれ低くすることができる。したがって、半導体層にゲート電界がかかりやすくなり、トランジスタの電気特性を良好にすることができる。

[0056]

第1の導電層は、第4の導電層と、第4の導電層上の第5の導電層と、を有することが好ましい。このとき、半導体層は、チャンネル形成領域に金属酸化物を有し、第5の導電層は、導電性を有する金属酸化物（酸化物導電体ともいう）を有することが好ましい。

[0057]

これにより、半導体層と第1の導電層のコンタクト抵抗を低くすることができる。第1の導電層が積層構造である場合、当該積層構造のうち、チャンネル形成領域に最も近い層に酸素を含む導電性材料（より好ましくは、酸化物導電体）を用い、半導体層とのコンタクト抵抗を低くすることで、ソースとドレインの間の電流経路を短くできるため、トランジスタのオン電流を高めることができる。同様のことから、第2の導電層（または、第2の導電層を構成する層のうち、チャンネル形成領域に最も近い層）にも、酸素を含む導電性材料（より好ましくは、酸化物導電体）を用いることが好ましい。

[0058]

なお、第1の開口部の代わりに、溝（スリット）が設けられていてもよい。

[0059]

本発明の一態様のトランジスタは、ソース電極とドレイン電極とが、異なる高さに位置し、半導体層を流れる電流は、高さ方向に流れる。すなわち、チャンネル長方向が高さ方向（縦方向）の成分を有するといえるため、本発明の一態様のトランジスタは、VFET (Vertical Field Effect Transistor)、縦型トランジスタ、縦型チャンネルトランジスタ、縦チャンネル型トランジスタなどとも呼ぶことができる。

[0060]

本発明の一態様のトランジスタは、ソース電極、半導体層、及びドレイン電極を、重ねて設けることができるため、半導体層を平面状に配置した、いわゆるプレーナ型のトランジスタと比較して、占有面積を大幅に縮小できる。

[0061]

[トランジスタ100]

図1Aはトランジスタ100の平面図である。図1Aでは、絶縁層の図示を省略している。なお、他の平面図においても、一部の構成要素の図示を省略する。

[0062]

図1B及び図2は、それぞれ、図1Aに示す一点鎖線A1-A2間の断面図である。図2は、図1Bの拡大図ともいえる。図1Bでは、開口部148、開口部141、及び開口部143を示しており、図2は、直径D143、チャンネル幅W100、チャンネル長L100、厚さT110、角度 θ 110、最短距離Ta、最短距離Tb、及び、最短距離Tcを示している。それ以外の要素は、図1B及び図2に共通で示している。図1Cは、図1Aにおける一点鎖線B1-B2間の断面図である。

[0063]

トランジスタ100は、基板102上に設けられている。トランジスタ100は、導電層112a(導電層122a、導電層122b)、絶縁層110(絶縁層110a、110b、110c)、半導体層108、導電層112b、絶縁層106、及び導電層104を有する。トランジスタ100を構成する各層は、単層構造であってもよく、積層構造であってもよい。なお、絶縁層110は、トランジスタ100の構成要素に含めなくてもよい。つまり、本発明の一態様の半導体装置は、トランジスタ100と、絶縁層110と、を有する、ともいえる。

[0064]

トランジスタ100において、導電層104はゲート電極(第1のゲート電極ともいえる)として機能し、絶縁層106はゲート絶縁層(第1のゲート絶縁層ともいえる)として機能し、導電層112aはソース電極及びドレイン電極の一方として機能し、導電層112bはソース電極及びドレイン電極の他方として機能する。

[0065]

半導体層108の、絶縁層110と接する領域の少なくとも一部は、トランジスタ100のチャンネル形成領域として機能する。半導体層108の導電層112aと接する領域、及び、半導体層108の導電層112bと接する領域は、一方が、ソース領域として機能し、他方がドレイン領域として機能する。つまり、チャンネル形成領域は、ソース領域とドレイン領域との間に挟まれている。

[0066]

導電層112aは、基板102上の導電層122aと、導電層122a上の導電層122bと、を有する。導電層122bには、導電層122aに達する開口部148が設けられている。別言すると、導電層112aは凹部を有しており、当該凹部の底面が導電層122aの上面に相当し、当該凹部の側面が導電層122bの開口部148における側面に相当する。

[0067]

絶縁層110は、基板102、及び、導電層112a上に位置する。絶縁層110は、導電層112aと接する。絶縁層110には、開口部148と重なる開口部141が設けられている。

[0068]

絶縁層110は、基板102及び導電層112a上の絶縁層110aと、絶縁層110a上の絶縁層110bと、絶縁層110b上の絶縁層110cと、の積層構造を有する。

[0069]

導電層112bは、絶縁層110上に位置する。導電層112bには、開口部148及び開口部141と重なる開口部143が設けられている。導電層112bは、導電層112aと電氣的に絶縁されている。導電層112bは、開口部148の内部には設けず、また、導電層122bとは接しない。

また、導電層 112b は、開口部 141 の内部には設けないことが好ましい。そして、導電層 112b は、絶縁層 110 の開口部 141 における側面とも接しないことが好ましい。

[0070]

トランジスタ 100 の構成要素の少なくとも一部は、開口部 148 内、開口部 141 内、及び開口部 143 内に配置される。具体的には、半導体層 108、絶縁層 106、及び導電層 104 のそれぞれは、少なくとも一部がこれらの開口部内に位置するように配置される。半導体層 108 は、導電層 112b の上面及び開口部 143 における側面（開口部 143 の側壁、開口部 143 側の端部などともいえる）、絶縁層 110 の開口部 141 における側面（開口部 141 の側壁、開口部 141 側の端部などともいえる）、導電層 122b の開口部 148 における側面（開口部 148 の側壁、開口部 148 側の端部などともいえる）、並びに、導電層 122a の上面と接する。半導体層 108 は、開口部 148、開口部 141、及び開口部 143 を介して導電層 112a と接する。

[0071]

図 1B では、半導体層 108 の端部が、導電層 112b の上面に接している例を示すが、本発明はこれに限られない。例えば、半導体層 108 が導電層 112b の端部を覆い、絶縁層 110 上に半導体層 108 の端部が接していてもよい。

[0072]

本発明の一態様のトランジスタは、ボトムコンタクト型であることが好ましい。これにより、導電層 112b を作製した後（例えば、導電層 112b となる膜を加工した後、または開口部 143 を形成した後）に、半導体層 108 を成膜することができるため、半導体層 108 にダメージが入ることを抑制できる。また、開口部 143 を形成する工程と、開口部 141 を形成する工程と、を連続して（成膜工程などを介さずに）行うことができるため、好ましい。

[0073]

絶縁層 106 は、絶縁層 110、半導体層 108、及び導電層 112b 上に位置する。絶縁層 106 は、開口部 148、開口部 141、及び開口部 143 内で、半導体層 108 の内側に位置する。絶縁層 106 は、半導体層 108 を介して、開口部 148 の側壁、開口部 141 の側壁、及び開口部 143 の側壁に沿って設けられる。

[0074]

導電層 104 は、絶縁層 106 上に位置する。導電層 104 は、開口部 148、開口部 141、及び開口部 143 内で、絶縁層 106 の内側に位置する。導電層 104 は、開口部 148、開口部 141、及び開口部 143 内で、絶縁層 106 を介して半導体層 108 と重なる。

[0075]

導電層 122b が開口部 148 を有することで、開口部 148 を有さない場合に比べて、導電層 122b の絶縁層 110 と接する上面の高さよりも、開口部 141 と重なる領域における絶縁層 106 の下面の高さ及び導電層 104 の下面の高さを低くすることができる。なお、それぞれの面の高さは、トランジスタの被形成面を基準として決定できる。ここでは、基板 102 の上面を基準に用いることができる。基板とトランジスタとの間に絶縁層等を有する場合は、当該絶縁層の上面を基準に用いてもよい。また、基準に用いる面は、トランジスタの被形成面に限られない。例えば、当該絶縁層を有する場合であっても、トランジスタまたは半導体装置が設けられる基板の上面を基準に用いてもよい。

[0076]

図2に示すように、基板102の上面から導電層122bの絶縁層110と接する上面までの最短距離 T_c は、基板102の上面から絶縁層106の下面までの最短距離 T_a よりも長いことが好ましい。これにより、導電層122bの側面と半導体層108との接触面積を大きくすることができ、導電層122bと半導体層108とのコンタクト抵抗を低くすることができる。したがって、導電層122bと半導体層108とのコンタクト抵抗に起因するトランジスタ100のオン電流の低下を、抑制できる。なお、最短距離 T_a は、開口部内における絶縁層106の下面に基づいて決定できる。

[0077]

また、図2に示すように、最短距離 T_c は、基板102の上面から導電層104の下面までの最短距離 T_b 以上であることがより好ましく、最短距離 T_b よりも長いことがさらに好ましい。これにより、半導体層108のチャネル形成領域にゲート電界がかかりやすくなり、トランジスタ100の電気特性を良好にすることができる。さらに、半導体層108の導電層122bと接する領域にもゲート電界がかかりやすくなるため、トランジスタ100のオン電流を高めることができる。また、導電層112aと導電層112bのどちらかをドレイン電極に用いても、トランジスタ100の電気特性を良好にすることができる。なお、最短距離 T_b は、開口部内における導電層104の下面に基づいて決定できる。

[0078]

また、半導体層108に半導体特性を示す金属酸化物（酸化物半導体ともいう）を用い、導電層122bに、酸素を含む導電性材料を用いることが好ましい。これにより、半導体層108と導電層122bのコンタクト抵抗を低くすることができる。同様に、導電層112bに酸素を含む導電性材料を用いることが好ましい。これにより、半導体層108と導電層112bのコンタクト抵抗を低くすることができる。導電層112a及び導電層112bが積層構造である場合、当該積層構造のうち、チャネル形成領域に最も近い層に酸素を含む導電性材料を用い、半導体層108とのコンタクト抵抗を低くすることで、ソースとドレインの間の電流経路を短くできるため、トランジスタのオン電流を高めることができる。酸素を含む導電性材料としては、導電性を有する金属酸化物（酸化物導電体ともいう）を用いることが好ましい。

[0079]

また、半導体層108が、導電層112bの上面及び側面と接する場合、導電層112bの側面のみと接する場合に比べて、導電層112bとの接触面積が大きくなるため、半導体層108と導電層112bとのコンタクト抵抗をより低くすることができる。したがって、コンタクト抵抗に起因するトランジスタ100のオン電流の低下を抑制できる。

[0080]

導電層112a、導電層112b、及び導電層104は、それぞれ、配線として機能することができ、トランジスタ100はこれらの配線が重なる領域に設けることができる。つまり、トランジスタ100及び配線を有する回路において、トランジスタ100及び配線の占有面積を縮小することができる。したがって、回路の占有面積を縮小することができ、小型の半導体装置とすることができる。

[0081]

例えば、本発明の一態様の半導体装置を表示装置の画素回路に適用する場合、画素回路の占有面積を縮小することができ、高精細の表示装置とすることができる。また、例えば、本発明の一態様の半導体装置を表示装置の駆動回路（例えば、ゲート線駆動回路及びソース線駆動回路の一方または双方）に適用する場合、駆動回路の占有面積を縮小することができ、狭額縁の表示装置とすることができる。

[0082]

トランジスタ100のチャンネル長及びチャンネル幅などについて、図2を用いて説明する。

[0083]

図2では、トランジスタ100のチャンネル長L100を破線の両矢印で示している。チャンネル長L100は、断面視において、半導体層108における絶縁層110aと接する部分と、絶縁層110cと接する部分と、の最短距離とすることができる。

[0084]

トランジスタ100のチャンネル長L100は、断面視における絶縁層110bの開口部141における側面の長さに対応する。つまり、チャンネル長L100は、絶縁層110bの厚さT110、及び絶縁層110bの開口部141における側面と絶縁層110bの被形成面（ここでは、絶縁層110aの上面）とのなす角の角度 $\theta 110$ で決まる。したがって、例えば、チャンネル長L100を露光装置の限界解像度よりも小さな値とすることができ、微細なサイズのトランジスタを実現することができる。具体的には、従来のフラットパネルディスプレイの量産用の露光装置（例えば最小線幅 $2\mu\text{m}$ または $1.5\mu\text{m}$ 程度）では実現できなかった、極めて小さいチャンネル長のトランジスタを実現することができる。また、最先端のLSI技術で用いられる極めて高額な露光装置を用いることなく、チャンネル長が 10nm 未満のトランジスタを実現することもできる。

[0085]

チャンネル長L100は、例えば、 5nm 以上、 7nm 以上、または 10nm 以上であって、 $3\mu\text{m}$ 未満、 $2.5\mu\text{m}$ 以下、 $2\mu\text{m}$ 以下、 $1.5\mu\text{m}$ 以下、 $1.2\mu\text{m}$ 以下、 $1\mu\text{m}$ 以下、 500nm 以下、 300nm 以下、 200nm 以下、 100nm 以下、 50nm 以下、 30nm 以下、または 20nm 以下とすることができる。例えば、チャンネル長L100は、 10nm 以上 $1\mu\text{m}$ 以下が好ましく、 10nm 以上 500nm 以下がより好ましく、 10nm 以上 100nm 以下がより好ましく、 10nm 以上 50nm 以下がより好ましい。

[0086]

チャンネル長L100を小さくすることにより、トランジスタ100のオン電流を高くすることができる。トランジスタ100を用いることにより、高速動作が可能な回路を作製することができる。さらには回路の占有面積を縮小することが可能となる。したがって、小型の半導体装置とすることができる。例えば、本発明の一態様の半導体装置を大型の表示装置、または高精細な表示装置に適用する際、配線数が増加した場合においても、各配線における信号遅延を低減することができ、表示ムラを抑制することができる。また、回路の占有面積を縮小できるため、表示装置の額縁を狭くすることができる。

[0087]

絶縁層110bの厚さT110及び角度 $\theta 110$ を調整することにより、チャンネル長L100を制御することができる。なお、図3Bでは、絶縁層110bの厚さT110を一点鎖線の両矢印で示している。

[0088]

絶縁層110bの厚さT110は、例えば、 10nm 以上、 50nm 以上、 100nm 以上、 150nm 以上、 200nm 以上、 300nm 以上、 400nm 以上、または、 500nm 以上であって、 $3.0\mu\text{m}$ 未満、 $2.5\mu\text{m}$ 以下、 $2.0\mu\text{m}$ 以下、 $1.5\mu\text{m}$ 以下、 $1.2\mu\text{m}$ 以下、または、 $1.0\mu\text{m}$ 以下とすることができる。また、チャンネル長L100がより小さいトランジスタを作製する場

合には、絶縁層110bの厚さT110は、例えば、5nm以上、7nm以上、または10nm以上であって、1 μ m以下、500nm以下、300nm以下、200nm以下、100nm以下、50nm以下、30nm以下、または20nm以下とすることができる。

[0089]

絶縁層110bの開口部141における側面は、垂直形状、または、テーパ形状であることが好ましい。絶縁層110bの開口部141における側面と絶縁層110bの被形成面（ここでは、絶縁層110aの上面）とのなす角度 θ 110は、90度以下であることが好ましい。角度 θ 110を小さくすることにより、絶縁層110b上に設けられる層（例えば、半導体層108）の被覆性を高めることができる。また、角度 θ 110が小さいほど、チャンネル長L100を長くすることができ、角度 θ 110が大きいほど、チャンネル長L100を短くすることができる。図1B、図1C、及び図2では、絶縁層110bの開口部141における側面がテーパ形状である例を示す（角度 θ 110が90度未満）。

[0090]

なお、ここでは、角度 θ 110を、絶縁層110bを基準に設定したが、絶縁層110全体を基準に設定してもよい。つまり、角度 θ 110は、絶縁層110の開口部141における側面と絶縁層110の被形成面（ここでは、導電層122bの上面）とのなす角度としてもよい。

[0091]

本実施の形態では、半導体層108における、絶縁層110aと接する領域、及び、絶縁層110cと接する領域は、チャンネル形成領域に含めずに説明するが、これらの領域を、チャンネル形成領域に含めてもよい。または、半導体層108における、絶縁層110aと接する領域、及び、絶縁層110cと接する領域を、低抵抗領域と呼ぶことができる。なお、低抵抗領域は、ソース領域またはドレイン領域として機能してもよい。半導体層108における絶縁層110aと接する領域、及び、絶縁層110cと接する領域をチャンネル形成領域に含む場合、チャンネル長L100は、断面視において、半導体層108における導電層112aと接する部分と、導電層112bと接する部分と、の最短距離とすることができる。また、チャンネル長L100は、断面視における絶縁層110a、110b、110cの開口部141における側面の長さの和に相当する。

[0092]

図1A及び図2では、開口部143の直径D143を二点鎖線の両矢印で示している。図1Aでは、開口部148、開口部141、及び開口部143の上面形状が直径D143の円形である例を示す。このとき、トランジスタ100のチャンネル幅W100は、当該円の円周の長さとも一致する。すなわち、チャンネル幅W100は、 $\pi \times D143$ となる。このように、開口部148、開口部141、及び開口部143の上面形状が円形であると、他の形状に比べて、チャンネル幅の小さいトランジスタを実現できる。

[0093]

なお、開口部148の径、開口部141の径、及び開口部143の径は、それぞれ異なる場合がある。また、開口部148の径、開口部141の径、及び開口部143の径は、それぞれ、深さ方向で変化する場合がある。開口部141の径としては、例えば、断面視における絶縁層110（または絶縁層110b）の最も高い位置の径、最も低い位置の径、及びこれらの中間点の位置の径の3つの平均値を用いることができる。または、開口部141の径として、例えば、断面視における絶縁層110（または絶縁層110b）の最も高い位置の径、最も低い位置の径、またはこれらの中間点の位置の径の、

いずれかの径を用いてもよい。

[0094]

フォトリソグラフィ法を用いて開口部143を形成する場合、開口部143の直径D143は露光装置の限界解像度以上となる。直径D143は、例えば、20nm以上、50nm以上、100nm以上、200nm以上、300nm以上、400nm以上、または、500nm以上であって、5.0μm未満、4.5μm以下、4.0μm以下、3.5μm以下、3.0μm以下、2.5μm以下、2.0μm以下、1.5μm以下、または1.0μm以下とすることができる。

[0095]

開口部148、開口部141、及び開口部143の上面形状に限定はなく、それぞれ、例えば、円形、楕円形、三角形、四角形（長方形、菱形、正方形を含む）、五角形、星形多角形などの多角形、またはこれら多角形の角が丸い形状とすることができる。なお、多角形としては、凹多角形（少なくとも一つの内角が180度を超える多角形）及び凸多角形（全ての内角が180度以下である多角形）のどちらであつてもよい。図1A等に示すように、開口部148、開口部141、及び開口部143の上面形状は、それぞれ、円形であることが好ましい。開口部の上面形状を円形とすることにより、開口部を形成する際の加工精度を高めることができ、微細なサイズの開口部を形成することができる。なお、本明細書等において、円形とは真円に限定されない。

[0096]

本明細書等において、開口部141の上面形状とは、絶縁層110の開口部141側の上面端部の形状を指す。また、開口部143の上面形状とは、導電層112bの開口部143側の下面端部の形状を指す。また、開口部148の上面形状とは、導電層122bの開口部148側の上側端部または下面端部の形状を指す。

[0097]

図1Aに示すように、開口部141の上面形状と開口部143の上面形状とは互いに一致、または概略一致させることができる。このとき、図1B及び図1C等に示すように、導電層112bの開口部143側の下面端部は、絶縁層110の開口部141側の上面端部と一致、または概略一致することが好ましい。導電層112bの下面とは、絶縁層110側の面を指す。絶縁層110の上面とは、導電層112b側の面を指す。

[0098]

なお、開口部141の上面形状と開口部143の上面形状とは互いに一致しなくてもよい（後述するトランジスタ100K（図10A乃至図10C参照）。また、開口部141と開口部143の上面形状が円形であるとき、開口部141と開口部143は同心円状であつてもよく、同心円状でなくてもよい。

[0099]

また、図1Aに示すように、開口部141の上面形状と開口部148の上面形状とは互いに一致、または概略一致させることができる。このとき、図1B及び図1C等に示すように、導電層122bの開口部148側の上面端部は、絶縁層110の開口部141側の下面端部と一致、または概略一致することが好ましい。導電層122bの上面とは、絶縁層110側の面を指す。絶縁層110の下面とは、導電層122b側の面を指す。

[0100]

なお、開口部141の上面形状と開口部148の上面形状とは互いに一致しなくてもよい。

[0101]

[絶縁層110]

絶縁層110は、単層構造でも積層構造でもよく、3層以上の積層構造であることが好ましい。

[0102]

絶縁層110を構成する各層には、無機絶縁膜を用いることが好ましい。無機絶縁膜としては、例えば、酸化絶縁膜、窒化絶縁膜、酸化窒化絶縁膜、及び窒化酸化絶縁膜が挙げられる。酸化絶縁膜としては、例えば、酸化シリコン膜、酸化アルミニウム膜、酸化マグネシウム膜、酸化ガリウム膜、酸化ゲルマニウム膜、酸化イットリウム膜、酸化ジルコニウム膜、酸化ランタン膜、酸化ネオジム膜、酸化ハフニウム膜、酸化タンタル膜、酸化セリウム膜、ガリウム亜鉛酸化物膜、及び、ハフニウムアルミネート膜が挙げられる。窒化絶縁膜としては、例えば、窒化シリコン膜、及び窒化アルミニウム膜が挙げられる。酸化窒化絶縁膜としては、例えば、酸化窒化シリコン膜、酸化窒化アルミニウム膜、酸化窒化ガリウム膜、酸化窒化イットリウム膜、及び、酸化窒化ハフニウム膜が挙げられる。窒化酸化絶縁膜としては、例えば、窒化酸化シリコン膜、及び窒化酸化アルミニウム膜が挙げられる。

[0103]

絶縁層110は、半導体層108と接する部分を有する。半導体層108に酸化物半導体を用いる場合、半導体層108と絶縁層110との界面特性を向上させるため、絶縁層110の半導体層108と接する部分の少なくとも一部に酸化物を用いることが好ましい。具体的には、絶縁層110における半導体層108のチャネル形成領域と接する部分に酸化物を用いることが好ましい。チャネル形成領域は、キャリア濃度が低い高抵抗領域である。チャネル形成領域は、i型（真性）または実質的にi型であるということができる。

[0104]

半導体層108のチャネル形成領域と接する絶縁層110bには、酸素を含む層を用いることが好ましい。絶縁層110bは、絶縁層110a及び絶縁層110cの一方または双方と比べて、酸素の含有量が多い領域を有することが好ましい。

[0105]

絶縁層110bには、前述の酸化絶縁膜及び酸化窒化絶縁膜のいずれか一つまたは複数を用いることが好ましい。具体的には、絶縁層110bには、酸化シリコン膜及び酸化窒化シリコン膜の一方または双方を用いることが好ましい。絶縁層110bが、酸素の含有量が多い層であると、半導体層108における絶縁層110bと接する領域とその近傍に、i型の領域を形成することが容易となる。

[0106]

絶縁層110bには、加熱により酸素を放出する膜を用いるとより好ましい。トランジスタ100の作製工程中にかかる熱により、絶縁層110bが酸素を放出することで、半導体層108に酸素を供給することができる。絶縁層110bから半導体層108、特に半導体層108のチャネル形成領域に酸素を供給することで、半導体層108中の酸素欠損の低減を図ることができ、良好な電気特性を示し、かつ信頼性の高いトランジスタとすることができる。

[0107]

例えば、酸素を含む雰囲気下における加熱処理、または、酸素を含む雰囲気下におけるプラズマ処理を行うことで、絶縁層110bに酸素を供給することができる。また、絶縁層110bの上面に、スパッタリング法により、酸素雰囲気下で酸化物膜を成膜することで酸素を供給してもよい。その後、当該酸化物膜を除去してもよい。なお、実施の形態2では、亜酸化窒素（ N_2O ）プラズマ処理を行

うこと、及び、金属酸化物層149を成膜することで、絶縁層110bに酸素を供給する例を示す。

[0108]

絶縁層110bは、スパッタリング法、またはプラズマ化学気相堆積(PECVD: Plasma Enhanced Chemical Vapor Deposition)法などの成膜方法で形成することが好ましい。特に、スパッタリング法を用いると、成膜ガスに水素ガスを用いなくてよいため、水素の含有量の極めて少ない膜とすることができる。そのため、半導体層108に水素が供給されることを抑制し、トランジスタ100の電気特性の安定化を図ることができる。

[0109]

絶縁層110a及び絶縁層110cには、それぞれ、酸素が拡散しにくい膜を用いることが好ましい。これにより、絶縁層110bに含まれる酸素が、加熱により絶縁層110aを介して基板102側に透過すること、及び、絶縁層110cを介して導電層112b及び絶縁層106側に透過することを防ぐことができる。言い換えると、酸素が拡散しにくい絶縁層110a及び絶縁層110cで絶縁層110bの上下を挟むことで、絶縁層110bに含まれる酸素を閉じ込めることができる。これにより、半導体層108に効果的に酸素を供給することができる。

[0110]

また、絶縁層110a及び絶縁層110cには、それぞれ、水素が拡散しにくい膜を用いることが好ましい。これにより、トランジスタの外から絶縁層110aまたは絶縁層110cを介して、半導体層108に水素が拡散することを抑制できる。

[0111]

絶縁層110a及び絶縁層110cには、それぞれ、前述の、酸化絶縁膜、窒化絶縁膜、酸化窒化絶縁膜、及び窒化酸化絶縁膜のいずれか一つまたは複数を用いることが好ましく、窒化シリコン膜、窒化酸化シリコン膜、酸化窒化シリコン膜、酸化アルミニウム膜、酸化窒化アルミニウム膜、窒化アルミニウム膜、酸化ハフニウム膜、及びハフニウムアルミネート膜のいずれか一つまたは複数を用いることが好ましい。

[0112]

絶縁層110a及び絶縁層110cには、それぞれ、前述の窒化絶縁膜及び窒化酸化絶縁膜のいずれか一つまたは複数を用いることが好ましい。具体的には、絶縁層110a及び絶縁層110cには、それぞれ、窒化シリコン膜及び窒化酸化シリコン膜の一方または双方を用いることが好ましい。

[0113]

窒化シリコン膜、及び、窒化酸化シリコン膜は、それぞれ、自身からの不純物(例えば、水及び水素)の放出が少なく、酸素及び水素が透過しにくい膜を実現できるため、絶縁層110a及び絶縁層110cとして好適に用いることができる。

[0114]

また、絶縁層110a及び絶縁層110cには、例えば、アルミニウムを含む膜を用いてもよい。例えば、絶縁層110a及び絶縁層110cには、それぞれ、酸化アルミニウム膜を用いることが好ましい。酸化アルミニウム膜は、窒化シリコン膜に比べて水素の含有量をより少なくできるため、好適である。

[0115]

絶縁層110a及び絶縁層110cの膜厚は、それぞれ、3nm以上500nm以下が好ましく、5nm以上300nm以下が好ましく、5nm以上150nm以下がより好ましく、5nm以上100

nm以下がより好ましい。絶縁層110a及び絶縁層110cの膜厚を前述の範囲とすることで、半導体層108中、特にチャネル形成領域の酸素欠損を低減することができる。なお、絶縁層110aと絶縁層110cの膜厚は、等しくてもよく、互いに異なってもよい。

[0116]

例えば、絶縁層110a及び絶縁層110cに、窒化シリコン膜または窒化酸化シリコン膜を用い、絶縁層110bに、酸化シリコン膜または酸化窒化シリコン膜を用いることが好ましい。

[0117]

[半導体層108]

前述の通り、半導体層108は、半導体特性を示す金属酸化物（酸化物半導体ともいう）を有することが好ましい。

[0118]

半導体層108に用いる半導体材料の結晶性は特に限定されず、非晶質半導体、単結晶半導体、または単結晶以外の結晶性を有する半導体（微結晶半導体、多結晶半導体、または一部に結晶領域を有する半導体）のいずれを用いてもよい。単結晶半導体または結晶性を有する半導体を用いると、トランジスタ特性の劣化を抑制できるため好ましい。

[0119]

半導体層108に用いる金属酸化物のバンドギャップは、2.0eV以上が好ましく、2.5eV以上がより好ましい。バンドギャップの大きい金属酸化物を用いることで、トランジスタのオフ電流を低減できる。OSトランジスタは、オフ電流が小さいため、半導体装置の消費電力を十分に低減できる。また、OSトランジスタの周波数特性が高いため、半導体装置を高速に動作させることができる。

[0120]

半導体層108に用いることができる金属酸化物として、例えば、インジウム酸化物、ガリウム酸化物、及び亜鉛酸化物が挙げられる。金属酸化物は、少なくともインジウムまたは亜鉛を含むことが好ましい。また、金属酸化物は、インジウムと、元素Mと、亜鉛と、の中から選ばれる二または三を有することが好ましい。なお、元素Mは、酸素との結合エネルギーが高い金属元素または半金属元素であり、例えば、酸素との結合エネルギーがインジウムよりも高い金属元素または半金属元素である。元素Mとして、具体的には、アルミニウム、ガリウム、スズ、イットリウム、チタン、バナジウム、クロム、マンガン、鉄、コバルト、ニッケル、ジルコニウム、モリブデン、ハフニウム、タンタル、タングステン、ランタン、セリウム、ネオジム、マグネシウム、カルシウム、ストロンチウム、バリウム、ホウ素、シリコン、ゲルマニウム、及びアンチモンなどが挙げられる。金属酸化物が有する元素Mは、上記元素のいずれか一種または複数種であることが好ましく、アルミニウム、ガリウム、スズ、及びイットリウムから選ばれた一種または複数種であることがより好ましく、ガリウムがさらに好ましい。なお、本明細書等において、金属元素と半金属元素をまとめて「金属元素」と呼ぶことがあり、本明細書等に記載の「金属元素」には半金属元素が含まれることがある。

[0121]

半導体層108は、例えば、インジウム酸化物（In酸化物）、インジウム亜鉛酸化物（In-Zn酸化物、IZO（登録商標）とも記す）、インジウムスズ酸化物（In-Sn酸化物）、インジウムチタン酸化物（In-Ti酸化物）、インジウムガリウム酸化物（In-Ga酸化物）、インジウムガリウムアルミニウム酸化物（In-Ga-Al酸化物）、インジウムガリウムスズ酸化物（In-Ga-Sn酸化物、IGTOとも記す）、ガリウム亜鉛酸化物（Ga-Zn酸化物、GZOとも記す）、ア

ルミニウム亜鉛酸化物（Al-Zn酸化物、AZOとも記す）、インジウムアルミニウム亜鉛酸化物（In-Al-Zn酸化物、IAZOとも記す）、インジウムスズ亜鉛酸化物（In-Sn-Zn酸化物、ITZO（登録商標）とも記す）、インジウムチタン亜鉛酸化物（In-Ti-Zn酸化物）、インジウムガリウム亜鉛酸化物（In-Ga-Zn酸化物、IGZOとも記す）、インジウムガリウムスズ亜鉛酸化物（In-Ga-Sn-Zn酸化物、IGZTOとも記す）、インジウムガリウムアルミニウム亜鉛酸化物（In-Ga-Al-Zn酸化物、IGAZO、IGZAO、またはIAGZOとも記す）などを用いることができる。または、シリコンを含むインジウムスズ酸化物、ガリウムスズ酸化物（Ga-Sn酸化物）、アルミニウムスズ酸化物（Al-Sn酸化物）などを用いることができる。

[0122]

金属酸化物に含まれる全ての金属元素の原子数の和に対するインジウムの原子数の割合を高くすることにより、トランジスタの電界効果移動度を高めることができる。また、オン電流の大きいトランジスタを実現できる。

[0123]

なお、金属酸化物は、インジウムに代えて、または、インジウムに加えて、元素周期表における周期番号が大きい金属元素の一種または複数種を有してもよい。金属元素の軌道の重なりが大きいほど、金属酸化物におけるキャリア伝導は大きくなる傾向がある。よって、周期番号が大きい金属元素を含むことで、トランジスタの電界効果移動度を高めることができる場合がある。周期番号が大きい金属元素として、第5周期に属する金属元素、及び第6周期に属する金属元素などが挙げられる。当該金属元素として、具体的には、イットリウム、ジルコニウム、銀、カドミウム、スズ、アンチモン、バリウム、鉛、ビスマス、ランタン、セリウム、プラセオジウム、ネオジウム、プロメチウム、サマリウム、及びユウロピウムなどが挙げられる。なお、ランタン、セリウム、プラセオジウム、ネオジウム、プロメチウム、サマリウム、及びユウロピウムは、軽希土類元素と呼ばれる。

[0124]

また、金属酸化物は、非金属元素の一種または複数種を有してもよい。金属酸化物が非金属元素を有することで、キャリア濃度の増加、または、バンドギャップの縮小などが生じ、トランジスタの電界効果移動度を高めることができる場合がある。

[0125]

また、金属酸化物に含まれる全ての金属元素の原子数の和に対する亜鉛の原子数の割合を高くすることにより、結晶性の高い金属酸化物となり、金属酸化物中の不純物の拡散を抑制できる。したがって、トランジスタの電気特性の変動が抑制され、信頼性を高めることができる。

[0126]

また、金属酸化物に含まれる全ての金属元素の原子数の和に対する元素Mの原子数の割合を高くすることにより、バンドギャップが大きい金属酸化物とすることができる。また、金属酸化物に酸素欠損が形成されることを抑制できる。したがって、酸素欠損に起因するキャリア生成が抑制され、オフ電流の小さいトランジスタとすることができる。また、トランジスタのしきい値電圧がシフトすることを抑制できる。また、トランジスタの電気特性の変動が抑制され、信頼性を高めることができる。

[0127]

半導体層108に適用する金属酸化物の組成により、トランジスタの電気特性、及び信頼性が異なる。したがって、トランジスタに求められる電気特性、及び信頼性に応じて金属酸化物の組成を異ならせ

ることにより、優れた電気特性と高い信頼性を両立した半導体装置とすることができる。

[0128]

金属酸化物が I_n-M-Z_n 酸化物の場合、当該 I_n-M-Z_n 酸化物における I_n の原子数比は M の原子数比以上であることが好ましい。このような I_n-M-Z_n 酸化物の金属元素の原子数比として、例えば、 $I_n:M:Z_n=1:1:0.5$ 、 $I_n:M:Z_n=1:1:1$ 、 $I_n:M:Z_n=1:1:1.2$ 、 $I_n:M:Z_n=1:1:2$ 、 $I_n:M:Z_n=2:1:3$ 、 $I_n:M:Z_n=3:1:1$ 、 $I_n:M:Z_n=3:1:2$ 、 $I_n:M:Z_n=4:2:3$ 、 $I_n:M:Z_n=4:2:4$ 、 $I_n:M:Z_n=5:1:3$ 、 $I_n:M:Z_n=5:1:6$ 、 $I_n:M:Z_n=5:1:7$ 、 $I_n:M:Z_n=5:1:8$ 、 $I_n:M:Z_n=6:1:6$ 、 $I_n:M:Z_n=5:2:5$ 、及び、これらの近傍の組成が挙げられる。なお、近傍の組成とは、所望の原子数比の $\pm 30\%$ の範囲を含む。金属酸化物中のインジウムの原子数比を大きくすることで、トランジスタのオン電流、または電界効果移動度などを高めることができる。

[0129]

また、 I_n-M-Z_n 酸化物における I_n の原子数比は M の原子数比未満であってもよい。このような I_n-M-Z_n 酸化物の金属元素の原子数比として、例えば、 $I_n:M:Z_n=1:3:2$ 、 $I_n:M:Z_n=1:3:3$ 、 $I_n:M:Z_n=1:3:4$ 、及びこれらの近傍の組成が挙げられる。金属酸化物中の M の原子数の割合を大きくすることで、酸素欠損の生成を抑制することができる。

[0130]

なお、元素 M として複数の金属元素を有する場合は、当該金属元素の原子数の割合の合計を、元素 M の原子数の割合とすることができる。

[0131]

本明細書等において、含有される全ての金属元素の原子数の和に対するインジウムの原子数の割合を、インジウムの含有率と記す場合がある。他の金属元素においても同様である。

[0132]

また、金属酸化物が I_n-Z_n 酸化物の場合、当該 I_n-Z_n 酸化物の金属元素の原子数比として、例えば、 $I_n:Z_n=1:1$ 、 $I_n:Z_n=2:1$ 、 $I_n:Z_n=4:1$ 、及びこれらの近傍の組成が挙げられる。また、 I_n-Z_n 酸化物に、微量の元素 M を含んでいてもよい。例えば、元素 M として Sn を含む場合、当該金属酸化物の金属元素の原子数比として、例えば、 $I_n:Sn:Z_n=2:0.1:1$ 、 $I_n:Sn:Z_n=4:0.1:1$ 、及びこれらの近傍の組成が挙げられる。

[0133]

金属酸化物の組成の分析には、例えば、エネルギー分散型 X 線分光法 (EDX: Energy Dispersive X-ray Spectrometry)、X 線光電子分光法 (XPS: X-ray Photoelectron Spectrometry)、誘導結合プラズマ質量分析法 (ICP-MS: Inductively Coupled Plasma-Mass Spectrometry)、または誘導結合高周波プラズマ発光分光法 (ICP-AES: Inductively Coupled Plasma-Atomic Emission Spectrometry) を用いることができる。または、これらの手法を複数組み合わせる分析を行ってもよい。なお、含有率が低い元素は、分析精度の影響により、実際の含有率と分析によって得られる含有率が異なる場合がある。例えば、元素 M の含有率が低い場合、分析によって得られる元素 M の含有率が、実際の含有率より低くなる場合がある。また、元素 M の定量が困難となる場合、または元素 M が検出されな

い場合がある。

[0134]

金属酸化物の形成には、スパッタリング法、またはALD法を好適に用いることができる。なお、金属酸化物をスパッタリング法で形成する場合、成膜後の金属酸化物の組成はターゲットの組成と異なる場合がある。特に亜鉛は、成膜後の金属酸化物における含有率が、ターゲットと比較して50%程度にまで減少する場合がある。また、金属酸化物の形成には、化学気相堆積(CVD: Chemical Vapor Deposition)法、分子線エピタキシー(MBE)法、パルスレーザー堆積(PLD: Pulsed Laser Deposition)法などを用いてもよい。

[0135]

半導体層108は、2以上の金属酸化物層を有する積層構造としてもよい。半導体層108が有する2以上の金属酸化物層は、組成が互いに同じ、または概略同じであってもよい。組成が同じ金属酸化物層の積層構造とすることで、例えば、同じスパッタリングターゲットを用いて形成できるため、製造コストを削減できる。

[0136]

半導体層108が有する2以上の金属酸化物層は、組成が互いに異なってもよい。例えば、 $In:M:Zn=1:3:4$ [原子数比] もしくはその近傍の組成の第1の金属酸化物層と、当該第1の金属酸化物層上に設けられる $In:M:Zn=1:1:1$ [原子数比] もしくはその近傍の組成の第2の金属酸化物層と、の積層構造を好適に用いることができる。また、元素Mとして、ガリウム、アルミニウム、またはスズを用いることが特に好ましい。例えば、インジウム酸化物、インジウムガリウム酸化物、及びIGZOの中から選ばれるいずれか一と、IAZO、IAGZO、及びITZO(登録商標)の中から選ばれるいずれか一と、の積層構造を用いてもよい。

[0137]

なお、半導体層108が積層構造である場合の具体例は、トランジスタ100H(図8C)を用いて後述する。

[0138]

半導体層108は、結晶性を有する金属酸化物層を有することが好ましい。結晶性を有する金属酸化物の構造としては、例えば、CAAC(c-axis aligned crystal)構造、多結晶(Poly-crystal)構造、及び、微結晶(nc: nano-crystal)構造が挙げられる。結晶性を有する金属酸化物層を半導体層108に用いることにより、半導体層108中の欠陥準位密度を低減でき、信頼性の高い半導体装置を実現できる。なお、CAAC構造とは、複数の微結晶(代表的には、複数のIGZOの微結晶)がc軸配向を有し、かつa-b面においては、上記複数の微結晶が配向せずに連結した結晶構造である。CAAC構造は、多結晶構造よりもa-b面において結晶粒界(グレイン)が明確に視認されないため信頼性の高い半導体装置を実現できる。

[0139]

半導体層108に用いる金属酸化物層の結晶性が高いほど、半導体層108中の欠陥準位密度を低減できる。一方、結晶性の低い金属酸化物層を用いることで、大きな電流を流すことができるトランジスタを実現することができる。

[0140]

金属酸化物層を形成する場合、形成時の基板温度(ステージ温度)が高いほど、結晶性の高い金属酸化物層を形成することができる。また、形成時に用いる成膜ガス全体に対する酸素ガスの流量の割合

(以下、酸素流量比ともいう)が高いほど、結晶性の高い金属酸化物層を形成することができる。

[0141]

半導体層108の結晶性は、例えば、X線回折(XRD: X-Ray Diffraction)、透過型電子顕微鏡(TEM: Transmission Electron Microscope)、または電子線回折(ED: Electron Diffraction)により解析できる。または、これらの手法を複数組み合わせることで分析を行ってもよい。

[0142]

半導体層108の厚さは、3nm以上200nm以下が好ましく、3nm以上100nm以下が好ましく、さらには5nm以上100nm以下が好ましく、さらには10nm以上100nm以下が好ましく、さらには10nm以上70nm以下が好ましく、さらには15nm以上70nm以下が好ましく、さらには15nm以上50nm以下が好ましく、さらには20nm以上50nm以下が好ましい。

[0143]

酸化物半導体に含まれる水素が金属原子と結合する酸素と反応して水になり、酸化物半導体中に酸素欠損(V_O)が形成される場合がある。さらに、酸素欠損に水素が入った欠陥(以下、 V_OH と記す)はドナーとして機能し、キャリアである電子が生成されることがある。また、水素の一部が金属原子と結合する酸素と結合して、キャリアである電子を生成する場合がある。従って、水素が多く含まれている酸化物半導体を用いたトランジスタは、ノーマリーオン(つまり、しきい値電圧がマイナスの値)となりやすい。また、酸化物半導体中の水素は、熱、電界などのストレスによって動きやすいため、酸化物半導体に多くの水素が含まれると、トランジスタの信頼性が悪化する恐れもある。

[0144]

半導体層108において、酸化物半導体中の V_OH をできる限り低減し、高純度真性または実質的に高純度真性にするのが好ましい。このように、 V_OH が十分低減された酸化物半導体を得るには、酸化物半導体中の水、水素などの不純物を除去すること(脱水、脱水素化処理と記載する場合がある。)と、酸化物半導体に酸素を供給して酸素欠損を修復することが重要である。 V_OH などの不純物が十分に低減された酸化物半導体をトランジスタのチャネル形成領域に用いることで、安定した電気特性を付与することができる。なお、酸化物半導体に酸素を供給して酸素欠損を修復することを、加酸素化処理と記す場合がある。

[0145]

チャネル形成領域として機能する領域の酸化物半導体のキャリア濃度は、 $1 \times 10^{18} \text{ cm}^{-3}$ 以下であることが好ましく、 $1 \times 10^{17} \text{ cm}^{-3}$ 未満であることがより好ましく、 $1 \times 10^{16} \text{ cm}^{-3}$ 未満であることがさらに好ましく、 $1 \times 10^{13} \text{ cm}^{-3}$ 未満であることがさらに好ましく、 $1 \times 10^{12} \text{ cm}^{-3}$ 未満であることがさらに好ましい。なお、チャネル形成領域として機能する領域の酸化物半導体のキャリア濃度の下限値については、特に限定は無いが、例えば、 $1 \times 10^{-9} \text{ cm}^{-3}$ とすることができる。

[0146]

酸化物半導体を用いたトランジスタ(以下、OSトランジスタと記す)は、非晶質シリコンを用いたトランジスタと比較して電界効果移動度が極めて高い。また、OSトランジスタは、オフ電流が著しく小さく、当該トランジスタと直列に接続された容量に蓄積した電荷を長期間に亘って保持することが可能である。また、OSトランジスタを適用することで、半導体装置の消費電力を低減することができる。

[0147]

OSトランジスタは、放射線照射による電気特性の変動が小さい、つまり放射線に対する耐性が高いため、放射線が入射しうる環境においても好適に用いることができる。OSトランジスタは、放射線に対する信頼性が高いともいえる。例えば、X線のフラットパネルディテクタの画素回路に、OSトランジスタを好適に用いることができる。また、OSトランジスタは、宇宙空間で使用する半導体装置に好適に用いることができる。放射線として、電磁放射線（例えば、X線、及びガンマ線）、及び粒子放射線（例えば、アルファ線、ベータ線、中間子線、陽子線、及び中性子線）が挙げられる。

[0148]

半導体層108に用いることができる他の半導体材料としては、例えば、単体元素よりなる半導体、または化合物半導体が挙げられる。単体元素よりなる半導体として、例えば、シリコン、及びゲルマニウムが挙げられる。化合物半導体として、例えば、ヒ化ガリウム、及びシリコンゲルマニウムが挙げられる。その他、化合物半導体として、例えば、有機半導体、及び、窒化物半導体が挙げられる。なお、前述の酸化物半導体も、化合物半導体の一種である。なお、これらの半導体材料に、ドーパントとして不純物が含まれてもよい。

[0149]

半導体層108に用いることができるシリコンとして、単結晶シリコン、多結晶シリコン、微結晶シリコン、及び非晶質シリコンが挙げられる。多結晶シリコンとして、例えば、低温ポリシリコン（LTPS: Low Temperature Poly Silicon）が挙げられる。

[0150]

半導体層108に非晶質シリコンを用いたトランジスタは、大型のガラス基板上に形成でき、低コストで作製することができる。半導体層108に多結晶シリコンを用いたトランジスタは、電界効果移動度が高く、高速動作が可能である。また、半導体層108に微結晶シリコンを用いたトランジスタは、非晶質シリコンを用いたトランジスタより電界効果移動度が高く、高速動作が可能である。

[0151]

半導体層108は、半導体として機能する層状物質を有してもよい。層状物質とは、層状の結晶構造を有する材料群の総称である。層状の結晶構造は、共有結合またはイオン結合によって形成される層が、ファンデルワールス結合のような、共有結合またはイオン結合よりも弱い結合を介して積層している構造である。層状物質は、単位層内における電気伝導性が高く、つまり、2次元電気伝導性が高い。半導体として機能し、かつ、2次元電気伝導性の高い材料をチャネル形成領域に用いることで、オン電流の大きいトランジスタを提供することができる。

[0152]

上記層状物質として、例えば、グラフェン、シリセン、カルコゲン化物などが挙げられる。カルコゲン化物は、カルコゲン（第16族に属する元素）を含む化合物である。また、カルコゲン化物として、遷移金属カルコゲナイド、13族カルコゲナイドなどが挙げられる。トランジスタの半導体層として適用可能な遷移金属カルコゲナイドとして、具体的には、硫化モリブデン（代表的には MoS_2 ）、セレン化モリブデン（代表的には MoSe_2 ）、モリブデンテルル（代表的には MoTe_2 ）、硫化タングステン（代表的には WS_2 ）、セレン化タングステン（代表的には WSe_2 ）、タングステンテルル（代表的には WTe_2 ）、硫化ハフニウム（代表的には HfS_2 ）、セレン化ハフニウム（代表的には HfSe_2 ）、硫化ジルコニウム（代表的には ZrS_2 ）、セレン化ジルコニウム（代表的には ZrSe_2 ）などが挙げられる。

[0153]

[導電層112a、導電層112b]

導電層112a及び導電層112bは、それぞれ、単層構造でもよく、2層以上の積層構造であってもよい。導電層112a及び導電層112bに用いることができる材料としては、それぞれ、例えば、クロム、銅、アルミニウム、金、銀、亜鉛、タンタル、チタン、タングステン、マンガン、ニッケル、鉄、コバルト、モリブデン、及びニオブの一または複数、並びに前述した金属の一または複数を成分とする合金が挙げられる。導電層112a及び導電層112bには、それぞれ、銅、銀、金、及びアルミニウムのうち一または複数を含む、電気抵抗率の低い導電材料を好適に用いることができる。特に、銅またはアルミニウムは量産性に優れるため好ましい。

[0154]

導電層112a及び導電層112bには、それぞれ、導電性を有する金属酸化物（酸化物導電体ともいう）を用いることができる。酸化物導電体としては、例えば、酸化インジウム、酸化亜鉛、 $In-Sn$ 酸化物（ITO）、 $In-Zn$ 酸化物（IZO（登録商標）とも記す）、 $In-W$ 酸化物、 $In-W-Zn$ 酸化物、 $In-Ti$ 酸化物、 $In-Ti-Sn$ 酸化物、 $In-Sn-Si$ 酸化物（シリコンを含むITO、ITSOともいう）、ガリウムを添加した酸化亜鉛、及び $In-Ga-Zn$ 酸化物が挙げられる。特にインジウムを含む導電性酸化物は、導電性が高いため好ましい。

[0155]

半導体特性を有する金属酸化物に酸素欠損を形成し、該酸素欠損に水素を添加すると、伝導帯近傍にドナー準位が形成される。この結果、金属酸化物は、導電性が高くなり導電体化する。導電体化された金属酸化物を、酸化物導電体とすることができる。

[0156]

導電層112a及び導電層112bは、それぞれ、前述の酸化物導電体（金属酸化物）を含む導電膜と、金属または合金を含む導電膜と、の積層構造としてもよい。金属または合金を含む導電膜を用いることで、配線抵抗を小さくすることができる。

[0157]

導電層112a及び導電層112bには、それぞれ、 $Cu-X$ 合金膜（Xは、Mn、Ni、Cr、Fe、Co、Mo、Ta、またはTi）を適用してもよい。 $Cu-X$ 合金膜を用いることで、ウェットエッチング法を用いて加工できるため、製造コストを削減できる。

[0158]

導電層112a及び導電層112bはそれぞれ、半導体層108と接する領域を有する。半導体層108に酸化物半導体を用いる場合、導電層112aまたは導電層112bに酸化されやすい金属（例えば、アルミニウム）を用いると、導電層112aまたは導電層112bと半導体層108との間に絶縁性の酸化物（例えば、酸化アルミニウム）が形成され、これらの導通を妨げる恐れがある。そのため、導電層112a及び導電層112bには、酸化されにくい導電材料、酸化されても電気抵抗が低く保たれる導電材料、または酸化物導電体を用いることが好ましい。これにより、導電層112aまたは導電層112bと半導体層108との間のコンタクト抵抗が高くなることを抑制できる。

[0159]

なお、導電層112aまたは導電層112bが積層構造である場合、少なくとも半導体層108と接する層に、酸化されにくい導電材料、酸化されても電気抵抗が低く保たれる導電材料、または酸化物導電体を用いることが好ましい。導電層112aまたは導電層112bのうち、半導体層108と接

しない層には、各種導電材料を用いることができ、導電性が高い材料（導電率が高い材料、または抵抗率が低い材料、と言い換えることもできる。）を用いることが好ましい。これにより、導電層 112a 及び導電層 112b を配線として好適な層にすることができる。

[0160]

酸化されにくい導電材料、または、酸化されても電気抵抗が低く保たれる導電材料としては、例えば、チタン、窒化タンタル、窒化チタン、チタンとアルミニウムを含む窒化物、タンタルとアルミニウムを含む窒化物、ルテニウム、酸化ルテニウム、窒化ルテニウム、ストロンチウムとルテニウムを含む酸化物、及びランタンとニッケルを含む酸化物が挙げられる。

[0161]

酸化物導電体の具体例は、前述の通りである。

[0162]

導電層 112a 及び導電層 112b にはそれぞれ、窒化物導電体を用いてもよい。窒化物導電体として、例えば、窒化タンタル、及び窒化チタンが挙げられる。

[0163]

導電層 122a 及び導電層 122b は、同じ材料を用いてもよく、異なる材料を用いてもよい。

[0164]

導電層 112a 及び導電層 112b は、それぞれ、半導体層 108 と接する層に、酸化されにくい導電材料、酸化されても電気抵抗が低く保たれる導電材料、または酸化物導電体を用いることが好ましく、他の層の少なくとも一層に、当該半導体層 108 と接する層に用いる材料よりも導電性が高い材料を用いることが好ましい。これにより、半導体層 108 と導電層 112a とのコンタクト抵抗、及び半導体層 108 と導電層 112b とのコンタクト抵抗が高くなることを抑制できる。また、導電層 112a 及び導電層 112b の配線抵抗を低くすることができる。

[0165]

具体的な導電層 112a 及び導電層 112b の構成としては、例えば、1層以上の金属膜と、1層以上の酸化物導電体膜との積層構造、または、一对の酸化物導電体膜の間に1層以上の金属膜を有する積層構造などが挙げられる。当該1層以上の金属膜としては、例えば、タングステン膜の単層構造、チタン膜の単層構造、銅膜の単層構造、チタン膜とアルミニウム膜の2層構造、及び、チタン膜とアルミニウム膜とチタン膜の3層構造が挙げられる。また、当該酸化物導電体膜としては、例えば、In-Zn 酸化物膜の単層構造、ITO 膜の単層構造、及び、ITSO 膜の単層構造が挙げられる。

[0166]

導電層 122a として、導電層 122b よりも導電性が高い材料を用い、導電層 122b として、酸素を含む導電性材料（より好ましくは酸化物導電体）を用いることが好ましい。具体的には、例えば、導電層 122a としてタングステンを用い、導電層 122b として酸化物導電体（例えば、ITO、ITSO、またはIZO（登録商標））を用いることが好ましい。この場合、タングステンと、酸化物導電体と、が半導体層 108 に接する。また、半導体層 108 のチャンネル形成領域に最も近い層に酸化物導電体を用いられる。タングステンに比べて、酸化物導電体は、半導体層 108 とのコンタクト抵抗が低いいため、ソースとドレインの間の電流経路を短くでき、トランジスタのオン電流を高めることができる。また、導電層 122a として、酸化物導電体よりも導電性の高い金属材料（ここではタングステン）を用いることで、導電層 112a の導電性を高めることができる。また、導電層 122a としては、チタン、銅、窒化チタン、または、窒化タンタルなどを用いてもよい。

[0167]

また、導電層122aは積層構造であってもよい。導電層122aの材料によっては、導電層122aの被形成面（例えば、基板102の上面）との密着性が低く、半導体装置の製造歩留まりが低くなってしまうことがある。したがって、導電層122aの被形成面と接する層に、被形成面との密着性が高い材料を用いることにより、半導体装置の製造歩留まりを高くすることができる。なお、当該層の厚さは、導電層122aの被形成面との密着性を高める効果を奏する厚さとすることができ、導電層112aを構成する他の層それぞれの厚さより薄くてもよい。これにより、製造コストを低くすることができる。例えば、導電層のうち、導電層122aの被形成面と接する層として、酸化物導電体（例えば、ITO、ITSO、またはIZO（登録商標））を用いることが好ましい。導電層112aの被形成面が、ガラス基板または酸化物膜などの場合、銅膜などの金属膜に比べて、酸化物導電体膜を用いることで、導電層112aと、導電層112aの被形成面との密着性を高めることができる。

[0168]

[導電層104]

導電層104は、単層構造でもよく、2層以上の積層構造であってもよい。導電層104に用いることができる材料としては、例えば、クロム、銅、アルミニウム、金、銀、亜鉛、タンタル、チタン、タングステン、マンガン、ニッケル、鉄、コバルト、モリブデン、及びニオブの一または複数、並びに前述した金属の一または複数を成分とする合金が挙げられる。導電層104には、銅、銀、金、及びアルミニウムのうち一または複数を含む、電気抵抗率の低い導電材料を好適に用いることができる。特に、銅またはアルミニウムは量産性に優れるため好ましい。

[0169]

導電層104には、前述の酸化物導電体を用いることができる。

[0170]

導電層104は、前述の酸化物導電体（金属酸化物）を含む導電膜と、金属または合金を含む導電膜と、の積層構造としてもよい。金属または合金を含む導電膜を用いることで、配線抵抗を小さくすることができる。

[0171]

導電層104は、Cu-X合金膜（Xは、Mn、Ni、Cr、Fe、Co、Mo、Ta、またはTi）を適用してもよい。Cu-X合金膜を用いることで、ウェットエッチング法を用いて加工できるため、製造コストを削減できる。

[0172]

例えば、導電層104に、チタン膜とアルミニウム膜とチタン膜との3層構造を用いることが好ましい。また、導電層104に、例えば、チタン膜とアルミニウム膜との2層構造を用いることが好ましい。また、導電層104に、チタン膜またはモリブデン膜と、銅膜と、の2層構造を用いることが好ましい。

[0173]

なお、導電層112a、導電層112b、及び導電層104の全てに同じ材料を用いてもよく、少なくとも一つに異なる材料を用いてもよい。

[0174]

[絶縁層106]

絶縁層106は、単層構造でもよく、2層以上の積層構造であってもよい。絶縁層106は、1層以

上の無機絶縁膜を有することが好ましい。無機絶縁膜としては、例えば、酸化絶縁膜、窒化絶縁膜、酸化窒化絶縁膜、及び窒化酸化絶縁膜が挙げられる。これらの無機絶縁膜の具体例は、前述の通りである。

[0175]

絶縁層106は、半導体層108と接する部分を有する。半導体層108に酸化物半導体を用いる場合、絶縁層106を構成する膜のうち、少なくとも半導体層108と接する膜には、前述の酸化絶縁膜及び酸化窒化絶縁膜のいずれかを用いることが好ましい。また、絶縁層106には、加熱により酸素を放出する膜を用いるとより好ましい。

[0176]

具体的には、絶縁層106が単層構造の場合、絶縁層106には、酸化シリコン膜または酸化窒化シリコン膜を用いることが好ましい。

[0177]

また、絶縁層106は、半導体層108と接する側の酸化絶縁膜または酸化窒化絶縁膜と、導電層104と接する側の窒化絶縁膜または窒化酸化絶縁膜と、の積層構造とすることができる。当該酸化絶縁膜または酸化窒化絶縁膜として、例えば、酸化シリコン膜または酸化窒化シリコン膜を用いることが好ましい。当該窒化絶縁膜または窒化酸化絶縁膜として、窒化シリコン膜または窒化酸化シリコン膜を用いることが好ましい。

[0178]

窒化シリコン膜、及び、窒化酸化シリコン膜は自身からの不純物（例えば、水及び水素）の放出が少なく、酸素及び水素が透過しにくい特徴を有するため、絶縁層106として好適に用いることができる。不純物が絶縁層106から半導体層108に拡散することが抑制されることで、トランジスタの電気特性を良好とし、かつ信頼性を高めることができる。

[0179]

なお、微細なトランジスタにおいて、ゲート絶縁層の膜厚が薄くなると、リーク電流が大きくなってしまう場合がある。ゲート絶縁層に、比誘電率の高い材料（high-k材料ともいう）を用いることで物理膜厚を保ちながら、トランジスタ動作時の低電圧化が可能となる。絶縁層106に用いることができるhigh-k材料として、例えば、酸化ガリウム、酸化ハフニウム、酸化ジルコニウム、アルミニウム及びハフニウムを有する酸化物、アルミニウム及びハフニウムを有する酸化窒化物、シリコン及びハフニウムを有する酸化物、シリコン及びハフニウムを有する酸化窒化物、並びに、シリコン及びハフニウムを有する窒化物が挙げられる。

[0180]

[基板102]

基板102の材質に大きな制限はないが、少なくとも、後の熱処理に耐えうる程度の耐熱性を有している必要がある。例えば、シリコン、または炭化シリコンを材料とした単結晶半導体基板、多結晶半導体基板、シリコンゲルマニウム等の化合物半導体基板、SOI基板、ガラス基板、石英基板、サファイア基板、セラミック基板、または樹脂基板を、基板102として用いてもよい。また、基板102には、半導体素子が設けられていてもよい。なお、半導体基板、及び絶縁性基板の形状は円形であってもよく、角形であってもよい。

[0181]

基板102として、可撓性基板を用い、可撓性基板上に直接、トランジスタ100等を形成してもよ

い。または、基板102とトランジスタ100等の間に剥離層を設けてもよい。剥離層は、その上に半導体装置を一部あるいは全部完成させた後、基板102より分離し、他の基板に転載するのに用いることができる。その際、トランジスタ100等を耐熱性の劣る基板、または可撓性基板にも転載できる。

[0182]

[トランジスタ100の変形例]

図3乃至図11に、トランジスタ100の変形例を示す。

[0183]

[トランジスタ100A]

図3Aは、トランジスタ100Aの平面図である。図3B及び図4は、それぞれ、図3Aに示す一点鎖線A1-A2間の断面図である。図4は、図3Bの拡大図ともいえる。図3Bでは、開口部141、及び開口部143を示しており、図4は、直径D143、チャネル幅W100、チャネル長L100、厚さT110、角度 θ 110、最短距離Ta、最短距離Tb、及び、最短距離Tcを示している。それ以外の要素は、図3B及び図4に共通で示している。図3Cは、図3Aに示す一点鎖線B1-B2間の断面図である。

[0184]

トランジスタ100Aは、導電層122bが開口部148を有さず、凹部を有している点で、トランジスタ100と異なる。

[0185]

トランジスタ100Aが有する導電層112aは、導電層122aと、導電層122a上の導電層122bとを有し、導電層122bには凹部が設けられている。別言すると、導電層112aは凹部を有しており、当該凹部の底面が導電層122bの凹部の底面に相当し、当該凹部の側面が導電層122bの凹部の側面に相当する。

[0186]

導電層112bが有する開口部143、及び絶縁層110が有する開口部141は、導電層122bの凹部と重なっている。半導体層108は、導電層112bの上面及び開口部143における側面、絶縁層110の開口部141における側面、並びに、導電層122bの凹部の底面及び側面と接する。

[0187]

このように、半導体層108は、必ずしも導電層122aと接していなくてもよい。

[0188]

導電層112bが開口部141及び開口部143と重なる位置に凹部を有することで、当該凹部を有さない場合に比べて、基板102の上面を基準とした導電層112bの絶縁層110と接する上面の高さよりも、開口部141と重なる領域における絶縁層106の下面の高さ及び導電層104の下面の高さのそれぞれを低くすることができる。

[0189]

図4に示すように、基板102の上面から導電層122bの絶縁層110と接する上面までの最短距離Tcは、基板102の上面から絶縁層106の下面までの最短距離Taよりも長いことが好ましい。これにより、導電層122bの側面と半導体層108との接触面積を大きくすることができ、導電層122bと半導体層108とのコンタクト抵抗を低くすることができる。したがって、導電層122bと半導体層108とのコンタクト抵抗に起因するトランジスタ100Aのオン電流の低下を、抑制

できる。

[0190]

また、図4に示すように、最短距離 T_c は、基板102の上面から導電層104の下面までの最短距離 T_b 以上であることがより好ましく、最短距離 T_b よりも長いことがさらに好ましい。これにより、半導体層108のチャンネル形成領域にゲート電界がかかりやすくなり、トランジスタ100Aの電気特性を良好にすることができる。さらに、半導体層108の導電層122bと接する領域にもゲート電界がかかりやすくなるため、トランジスタ100Aのオン電流を高めることができる。また、導電層112aと導電層112bのどちらをドレイン電極に用いても、トランジスタ100Aの電気特性を良好にすることができる。

[0191]

図2に示すトランジスタ100は、導電層122bが開口部148を有するため、導電層122bに凹部を有するトランジスタ100Aよりも、最短距離 T_b と最短距離 T_c との差が大きくなる。最短距離 T_b と最短距離 T_c との差が大きいほど、導電層122bの開口部148または凹部内で、導電層122bの側面と導電層104とが重なる領域が広がる。このような構成とすることで、半導体層108のチャンネル形成領域にゲート電界がかかりやすくなり、好ましい。

[0192]

一方、図4に示すトランジスタ100Aは、導電層122bに凹部を有するため、導電層122bが開口部148を有するトランジスタ100よりも、半導体層108と導電層122bとが接する面積が大きくなる。したがって、導電層122bと半導体層108とのコンタクト抵抗を低くでき、当該コンタクト抵抗に起因するトランジスタ100Aのオン電流の低下を、抑制でき、好ましい。

[0193]

[トランジスタ100B]

図5Aは、トランジスタ100Bの断面図である。

[0194]

トランジスタ100Bは、導電層122aが凹部を有している点で、トランジスタ100と異なる。

[0195]

トランジスタ100Bが有する導電層112aは、導電層122aと、導電層122a上の導電層122bとを有し、導電層122bは開口部148を有し、導電層122aには開口部148と重なる凹部が設けられている。別言すると、導電層112aは凹部を有しており、導電層112aの凹部の底面は導電層122aの凹部の底面に相当し、導電層112aの凹部の側面は導電層122aの凹部の側面と導電層122bの開口部148の側面に相当する。

[0196]

導電層112bが有する開口部143、及び絶縁層110が有する開口部141は、導電層122bが有する開口部148及び導電層122aの凹部と重なっている。半導体層108は、導電層112bの上面及び開口部143における側面、絶縁層110の開口部141における側面、導電層122aの開口部148における側面、並びに、導電層122aの凹部の底面及び側面と接する。

[0197]

導電層112aが開口部148、開口部141、及び開口部143と重なる位置に凹部を有することで、当該凹部を有さない場合に比べて、基板102の上面を基準とした導電層112bの絶縁層110と接する上面の高さよりも、開口部141と重なる領域における絶縁層106の下面の高さ及び導

電層 104 の下面の高さのそれぞれを低くすることができる。これにより、半導体層 108 のチャンネル形成領域にゲート電界がかかりやすくなり、トランジスタ 100B の電気特性を良好にすることができる。

[0198]

[トランジスタ 100C]

図 5B にトランジスタ 100C の断面図を示す。

[0199]

トランジスタ 100C は、導電層 122b の開口部 148 における側面、絶縁層 110 の開口部 141 における側面、及び、導電層 112b の開口部 143 における側面が、それぞれ、垂直形状である点で、トランジスタ 100 と異なる。

[0200]

また、トランジスタ 100C は、導電層 112b の開口部 143 とは反対側の端部と、半導体層 108 の絶縁層 110 上の端部と、が揃っている点で、トランジスタ 100 と異なる。

[0201]

図 5B では、導電層 122b の開口部 148 における側面と導電層 122b の被形成面（ここでは、導電層 122a の上面）とのなす角度 θ_{122b} が 90 度である例を示す。同様に、図 5B では、絶縁層 110b の開口部 141 における側面と絶縁層 110b の被形成面（ここでは、絶縁層 110a の上面）とのなす角度 θ_{110} が 90 度である例を示す。また、図 5B では、導電層 112b の開口部 143 における側面と導電層 112b の被形成面（ここでは、絶縁層 110 の上面）とのなす角度 θ_{112b} が 90 度である例を示す。

[0202]

このように、開口部の側面が垂直形状であることで、トランジスタのチャンネル長を短くすることができ、また、トランジスタのサイズを小さくすることができ、好ましい。

[0203]

トランジスタ 100C における半導体層 108 と導電層 112b は、同一のマスクパターンにより島状に加工することで作製できる。このとき、半導体層 108 の上面形状と導電層 112b の上面形状は、一致または概略一致する。

[0204]

[トランジスタ 100D 及びトランジスタ 100E]

図 6A にトランジスタ 100D の断面図を示し、図 6B にトランジスタ 100E の断面図を示す。

[0205]

トランジスタ 100（図 1B 等）では、開口部 143 内における導電層 112b の側面と、開口部 141 内における絶縁層 110 の側面と、開口部 148 内における導電層 122b の側面とが面一である（揃っている、概略揃っているともいえる）構成を示しているが、本発明はこれに限られるものではない。例えば、開口部 143 内における導電層 112b の側面と、開口部 141 内における絶縁層 110 の側面とが不連続になってもよい。また、開口部 141 内における絶縁層 110 の側面と、開口部 148 内における導電層 122b の側面とが不連続になってもよい。また、開口部 143 内における導電層 112b の側面の傾きと、開口部 141 内における絶縁層 110 の側面の傾きとが互いに異なってもよい。また、開口部 141 内における絶縁層 110 の側面の傾きと、開口部 148 内における導電層 122b の側面の傾きとが互いに異なってもよい。また、絶縁層 110 が積層構造で

ある場合、開口部141内における各層の側面の傾きは異なってもよい。同様に、導電層112bが積層構造である場合、開口部143内における各層の側面の傾きは異なってもよい。また、導電層122bが積層構造である場合、開口部148内における各層の側面の傾きは異なってもよい。

[0206]

トランジスタ100Dでは、角度 θ_{110} と、角度 θ_{112b} と、が互いに異なる。

[0207]

図6Aに示すように、断面視において、角度 θ_{112b} は、角度 θ_{110} より小さいことが好ましい。角度 θ_{112b} を角度 θ_{110} より小さくすることにより、導電層112b及び絶縁層110上に形成される層（例えば、半導体層108）の被形成面の段差が小さくなり、当該層の被覆性を高めることができる。これにより、当該層に段切れまたは鬆といった不具合が発生することを抑制できる。

[0208]

例えば、開口部141と開口部143の形成方法を異ならせることにより、角度 θ_{110} と角度 θ_{112b} を異ならせることができる。例えば、開口部143の形成にウェットエッチング法を用い、開口部141の形成にドライエッチング法を用いることにより、角度 θ_{112b} を角度 θ_{110} よりも小さくすることができる。

[0209]

なお、図1等に示すように、角度 θ_{110} と角度 θ_{112b} は同じであってもよい。また、角度 θ_{110} よりも、角度 θ_{112b} の方が大きくてもよい。

[0210]

同様に、開口部148と開口部143の形成方法を異ならせることにより、角度 θ_{122b} と角度 θ_{112b} を異ならせることができる。例えば、開口部143の形成にウェットエッチング法を用い、開口部148の形成にドライエッチング法を用いることにより、角度 θ_{112b} を角度 θ_{122b} よりも小さくすることができる（図6A参照）。

[0211]

なお、図1等に示すように、角度 θ_{122b} と角度 θ_{112b} は同じであってもよい。また、角度 θ_{122b} よりも、角度 θ_{112b} の方が大きくてもよい。

[0212]

図6Aでは、角度 θ_{110} と角度 θ_{122b} が同じである例を示すが、これに限られず、角度 θ_{110} と角度 θ_{122b} は互いに異なってもよい。具体的には、角度 θ_{110} は、角度 θ_{122b} よりも大きくてもよく、小さくてもよい。

[0213]

トランジスタ100Eでは、角度 θ_{110} と、角度 θ_{112b} と、が互いに異なる。また、トランジスタ100Eでは、角度 θ_{110} と、角度 θ_{122b} と、が互いに異なる。

[0214]

角度 θ_{112b} と角度 θ_{122b} は、それぞれ、小さい方が電界緩和の観点から好ましい。角度 θ_{110} が小さいと、トランジスタのチャンネル長を短くでき、また、トランジスタを微細化でき、好ましい。したがって、角度 θ_{112b} は、角度 θ_{110} よりも小さいことが好ましい。同様に、角度 θ_{122b} は、角度 θ_{110} よりも小さいことが好ましい。

[0215]

角度 $\theta 110$ 、角度 $\theta 112b$ 、及び、角度 $\theta 122b$ は、それぞれ、例えば、30度以上90度以下が好ましく、45度以上90度以下がより好ましく、50度以上90度以下がより好ましく、55度以上90度以下がより好ましく、60度以上90度以下がより好ましく、65度以上90度以下がより好ましい。また、70度以上、75度以上、または80度以上であって、かつ、90度以下としてもよい。また、角度 $\theta 110$ 、角度 $\theta 112b$ 、及び、角度 $\theta 122b$ は、それぞれ、50度以上85度以下が好ましく、60度以上85度以下がより好ましく、65度以上85度以下がさらに好ましい。また、50度以上80度以下、60度以上80度以下、または、65度以上80度以下としてもよい。また、50度以上であって、75度以下、70度以下、65度以下、または60度以下としてもよい。

[0216]

角度 $\theta 110$ 及び角度 $\theta 112$ が80度以上90度以下の場合、被覆性の高い成膜法を用いて、絶縁層110を被覆する膜を形成することが好ましい。例えば、導電層104を化学気相堆積(CVD: Chemical Vapor Deposition)法により、絶縁層106及び半導体層108を原子層堆積(ALD: Atomic Layer Deposition)法により、それぞれ形成することが好ましい。また、例えば、導電層104、絶縁層106、及び半導体層108をALD法により形成することが好ましい。また、上記角度 $\theta 110$ 及び角度 $\theta 112$ が60度以上85度以下の場合、より生産性の高い成膜方法を用いて、絶縁層110を被覆する膜を形成してもよい。例えば、半導体層108をスパッタリング法により形成することが好ましい。

[0217]

[トランジスタ100F]

図7にトランジスタ100Fの断面図を示す。

[0218]

トランジスタ100Fは、半導体層108が不純物元素を有する領域108nを有する点で、トランジスタ100と異なる。

[0219]

半導体層108のソース領域及びドレイン領域は、不純物元素を有することが好ましい。不純物元素として、第1の元素を用いることが好ましい。または、不純物元素として、第1の元素と、水素との双方を用いることが好ましい。

[0220]

図7では、半導体層108のうち、導電層122aの上面と接する領域の一部、及び、導電層112bの上面と接する領域の一部を、領域108nとして示す。

[0221]

領域108nは、低抵抗領域であり、半導体層108の他の領域(チャネル形成領域など)よりも不純物元素の濃度が高く、かつ、電気抵抗が低い領域である。半導体層108において、導電層112aと接する領域108nは、ソース領域及びドレイン領域の一方として機能し、導電層112bと接する領域108nは、ソース領域及びドレイン領域の他方として機能する。

[0222]

なお、導電層112a及び導電層112bも不純物元素を有することがある。

[0223]

第1の元素としては、ホウ素、アルミニウム、インジウム、炭素、シリコン、ゲルマニウム、スズ、

リン、ヒ素、アンチモン、マグネシウム、カルシウム、チタン、銅、亜鉛、タングステン、モリブデン、タンタル、ハフニウム、セリウム、及び貴ガス（ヘリウム、ネオン、アルゴン、クリプトン、キセノン等）のうち一種または複数種を用いることが好ましい。

[0224]

なお、第1の元素としては、上記の元素に限られず、第一遷移元素（3d遷移元素、3d遷移金属）、第二遷移元素（4d遷移元素、4d遷移金属）、第三遷移元素（5d遷移元素、5d遷移金属）、アルカリ土類金属元素、及び、希土類元素に含まれる元素のうち、一種または複数種を用いることができる。

[0225]

ソース領域及びドレイン領域に、第1の元素を供給する（第1の元素を添加する、または第1の元素を注入する、ということもできる）ことで、第1の元素がこれらの領域中の酸素を奪うなどにより、これらの領域に酸素欠損が生じる。そして、当該酸素欠損が膜中の水素と結合することで、キャリアが生成されるため、ソース領域及びドレイン領域を低抵抗化させることができる。これにより、半導体層108のシート抵抗、半導体層108と導電層112aとのコンタクト抵抗、及び、半導体層108と導電層112bとのコンタクト抵抗をそれぞれ低くすることができる。したがって、トランジスタのオン電流を大きくすることができる。オン電流を大きくすることで、トランジスタの動作電圧を低くすることができる。これにより、半導体装置の消費電力の低減を図ることができる。

[0226]

第1の元素として、酸素と結合しやすい元素を用いる場合、第1の元素は、半導体層中の酸素と結合した状態で存在する。また、第1の元素として酸素と結合して安定化する元素を用いると、半導体層中の第1の元素は、酸化された状態で安定に存在するため、半導体装置の作製工程中にかかる熱などで脱離しにくく、電気抵抗が低い状態で安定した低抵抗領域を実現できる。このことから、第1の元素として、25℃、1気圧において、酸化物が固体で存在しうる元素を用いることが好ましい。具体的には、好ましい第1の元素として、水素以外の典型非金属元素、典型金属元素、及び遷移元素（遷移金属）が挙げられ、特に好ましい第1の元素として、ホウ素、リン、マグネシウム、アルミニウム、及び、シリコンが挙げられる。

[0227]

以上のことから、第1の元素の一つとして、ホウ素、リン、マグネシウム、アルミニウム、またはシリコンを用いることが好ましい。また、特に、第1の元素の一つとして、ホウ素またはリンを用いることが好ましい。

[0228]

また、水素は、前述の酸素欠損を生じさせる機能に加えて、酸素欠損と結合する機能も有するため、不純物元素として好適である。

[0229]

不純物元素として、第1の元素と、水素と、の双方を用いることで、半導体層108中のソース領域及びドレイン領域の電気抵抗を低くしやすく、かつ、電気抵抗が低い状態を安定して維持できる。

[0230]

また、第1の元素と、水素と、の双方を供給する場合、原料ガスから生じたイオンを質量分離せずに添加することができるため、生産性を高めることができ、好ましい。例えば、 B_2H_6 ガスを用いることで、不純物元素としてホウ素と水素を供給することができる。また、例えば、 PH_3 ガスを用い

ることで、不純物元素としてリンと水素を供給することができる。なお、不純物元素の供給方法はこれに限られない。例えば、原料ガスをイオン化し、当該イオンを質量分離することで、特定の元素を添加してもよい。例えば、 B_2H_6 ガスを用い、質量分離を行ったのち、領域 108n にホウ素を添加してもよい。

[0231]

領域 108n は、不純物元素の濃度が、 $1 \times 10^{19} \text{ atoms/cm}^3$ 以上 $1 \times 10^{23} \text{ atoms/cm}^3$ 以下、好ましくは $5 \times 10^{19} \text{ atoms/cm}^3$ 以上 $5 \times 10^{22} \text{ atoms/cm}^3$ 以下、より好ましくは $1 \times 10^{20} \text{ atoms/cm}^3$ 以上 $1 \times 10^{22} \text{ atoms/cm}^3$ 以下である領域を含むことが好ましい。なお、不純物元素を複数含む場合は、それぞれの不純物元素の濃度が、上記の範囲であることが好ましい。

[0232]

なお、半導体層 108 におけるチャネル形成領域にも、不純物元素が供給される場合がある。または、作製工程中にかかる熱の影響などにより、領域 108n に含まれる不純物元素の一部がチャネル形成領域に拡散する場合がある。チャネル形成領域中の不純物元素の濃度は、領域 108n 中の不純物元素の濃度の 10 分の 1 以下であることが好ましく、100 分の 1 以下であることがより好ましい。

[0233]

半導体層 108 (領域 108n を含む) に含まれる不純物元素の濃度は、例えば、SIMS または XPS 等の分析法により分析することができる。XPS 分析を用いる場合には、表面側または裏面側からのイオンスパッタリングと XPS 分析を組み合わせることで、深さ方向の濃度分布を知ることができる。

[0234]

本発明の一態様の半導体装置の作製において、半導体層 108 のソース領域及びドレイン領域は、チャネル形成領域と比較して、不純物元素が添加されやすいことが好ましい。そのため、不純物元素は、基板 102 の上面に対して垂直または概略垂直な方向から添加されることが好ましい。このとき、半導体層 108 において、基板 102 の上面に対して傾斜している面は、基板 102 の上面に対して平行または概略平行な面と比べて、不純物元素が添加される量が少なくなる。つまり、半導体層 108 のソース領域及びドレイン領域は、チャネル形成領域と比較して、不純物元素が添加される量が多くなる。したがって、ソース領域及びドレイン領域を優先的に低抵抗化することができる。

[0235]

[トランジスタ 100G]

図 8A 及び図 8B にトランジスタ 100G の断面図を示す。

[0236]

トランジスタ 100G は、導電層 112b が、導電層 182a と、導電層 182a 上の導電層 182b と、を有する点で、トランジスタ 100 と異なる。

[0237]

導電層 182a に酸素を含む導電性材料を用いることが好ましい。これにより、半導体層 108 と導電層 182a のコンタクト抵抗を低くすることができる。導電層 112b が積層構造である場合、当該積層構造のうち、チャネル形成領域に最も近い層に酸素を含む導電性材料を用い、半導体層 108 とのコンタクト抵抗を低くすることで、ソースとドレインの間の電流経路を短くできるため、トランジスタ 100G のオン電流を高めることができる。酸素を含む導電性材料としては、導電性を有する

金属酸化物（酸化物導電体）を用いることが好ましい。

[0238]

例えば、導電層182aとして、酸素を含む導電性材料を用い、導電層182bとして、導電層182aよりも導電性が高い材料を用いることが好ましい。具体的には、例えば、導電層182aとして、酸化物導電体（例えば、ITO、ITSO、またはIZO（登録商標））を用い、導電層182bとして、タングステン、チタン、銅、窒化チタン、または、窒化タンタルを用いることが好ましい。また、導電層182bを積層構造としてもよく、例えば、チタン膜とアルミニウム膜の2層構造、及び、チタン膜とアルミニウム膜とチタン膜の3層構造としてもよい。

[0239]

導電層112bに、導電層182aと導電層182bとの積層構造を適用することで、半導体層108と導電層112bとのコンタクト抵抗が高くなることを抑制でき、かつ、導電層112bの配線抵抗を低くすることができる。

[0240]

また、図8A及び図8Bでは、導電層182aと導電層182bの端部が揃っている例を示すが、これに限られない。例えば、導電層182aと導電層182bは、それぞれ異なるマスクを用いて形成されてもよい。具体的には、導電層182bが、絶縁層110上に接し、導電層182aの端部の側面を覆う構成、または、導電層182bの端部が、導電層182aの上面に位置し、かつ導電層182aの上面の一部が絶縁層106と接する構成などを適用することもできる。また、導電層182bは、開口部143を有していなくてもよい。例えば、図8Bでは、開口部143を挟んで左右に導電層182bが存在する例を示すが、開口部143よりも右側にのみ導電層182bが存在してもよい。

[0241]

[トランジスタ100H]

図8Cにトランジスタ100Hの断面図を示す。

[0242]

トランジスタ100Hは、半導体層108が、酸化物層118aと、酸化物層118a上の酸化物層118bと、を有する点で、トランジスタ100と異なる。

[0243]

例えば、酸化物層118aには、酸化物層118bより導電率の高い材料を用いることが好ましい。ソース電極及びドレイン電極（導電層112a及び導電層112b）と接する酸化物層118aに導電率の高い材料を用いることにより、半導体層108と導電層112aとのコンタクト抵抗、及び半導体層108と導電層112bとのコンタクト抵抗を低くすることができ、オン電流が大きいトランジスタとすることができる。

[0244]

ここで、ゲート電極として機能する導電層104側に設けられる酸化物層118bに導電率の高い材料を用いると、トランジスタ100Hのしきい値電圧がシフトし、ゲート電圧が0V時に流れるドレイン電流（以下、カットオフ電流とも記す）が大きくなってしまう場合がある。具体的には、トランジスタ100Hがnチャネル型のトランジスタである場合に、しきい値電圧が低くなってしまふことがある。したがって、酸化物層118bには、酸化物層118aよりも導電率の低い材料を用いることが好ましい。これにより、トランジスタ100Hがnチャネル型のトランジスタである場合は、しきい値電圧を高くすることができ、カットオフ電流が小さいトランジスタとすることができる。なお、

カットオフ電流が小さいことをノーマリーオフと記す場合がある。

[0245]

以上のように、半導体層108を積層構造とし、酸化物層118aには、酸化物層118bよりも導電率の高い材料を用いることにより、ノーマリーオフ、かつオン電流が大きいトランジスタとすることができる。したがって、低い消費電力と高い性能が両立した半導体装置とすることができる。

[0246]

また、酸化物層118aのキャリア濃度は、酸化物層118bのキャリア濃度より高いことが好ましい。酸化物層118aのキャリア濃度を高くすることにより導電率が高くなり、半導体層108と導電層112aとのコンタクト抵抗、及び半導体層108と導電層112bとのコンタクト抵抗を低くすることができ、オン電流が大きいトランジスタとすることができる。また、酸化物層118bのキャリア濃度を低くすることにより導電率が低くなり、ノーマリーオフのトランジスタとすることができる。

[0247]

なお、半導体層108は、前述の構成に限られず、酸化物層118aには、酸化物層118bより導電率の低い材料を用いてもよい。また、酸化物層118aのキャリア濃度は、酸化物層118bのキャリア濃度より低くてもよい。

[0248]

また、酸化物層118aに用いる第1の金属酸化物のバンドギャップは、酸化物層118bに用いる第2の金属酸化物のバンドギャップと異なることが好ましい。例えば、第1の金属酸化物のバンドギャップと第2の金属酸化物のバンドギャップの差は、0.1eV以上が好ましく、0.2eV以上がより好ましく、0.3eV以上がさらに好ましい。

[0249]

酸化物層118aに用いる第1の金属酸化物のバンドギャップは、酸化物層118bに用いる第2の金属酸化物のバンドギャップより小さいことが好ましい。これにより、半導体層108と導電層112aとのコンタクト抵抗、及び半導体層108と導電層112bとのコンタクト抵抗を低くすることができ、オン電流が大きいトランジスタとすることができる。また、トランジスタ100Hがnチャネル型のトランジスタである場合はしきい値電圧を高くすることができ、ノーマリーオフのトランジスタとすることができる。また、第2の金属酸化物のバンドギャップが大きいことで、酸化物層118b中、及び、酸化物層118bと絶縁層106との界面に、キャリアが生成及び誘起されることを抑制できる。これにより、トランジスタの信頼性を高めることができる。

[0250]

例えば、第1の金属酸化物の元素Mの含有率は、第2の金属酸化物の元素Mの含有率より低いことが好ましい。より具体的には、例えば、酸化物層118aとして、 $I_n : M : Z_n = 1 : 1 : 1$ [原子数比] もしくはその近傍の組成である金属酸化物を用い、酸化物層118bとして、 $I_n : M : Z_n = 1 : 3 : 2$ [原子数比] もしくはその近傍の組成である金属酸化物を用いることが好ましい。このとき、元素Mとして、ガリウム、アルミニウム、及びスズの一または複数を用いることが特に好ましい。

[0251]

なお、半導体層108は、前述の構成に限られず、第1の金属酸化物のバンドギャップが、第2の金属酸化物のバンドギャップより大きくてもよい。

[0252]

また、第1の金属酸化物の元素Mの含有率は、第2の金属酸化物の元素Mの含有率より低いことが好ましい。第1の金属酸化物は、元素Mを微量に含む構成、または元素Mを含まない構成としてもよい。例えば、酸化物層118aに用いる第1の金属酸化物を $In-Zn$ 酸化物とし、酸化物層118bに用いる第2の金属酸化物を $In-M-Zn$ 酸化物とすることが好ましい。具体的には、第1の金属酸化物を $In-Zn$ 酸化物とし、第2の金属酸化物を $In-Ga-Zn$ 酸化物とすることができる。

[0253]

例えば、酸化物層118aとして、 $In:Zn=1:1$ [原子数比] もしくはその近傍の組成である金属酸化物、 $In:Zn=2:1$ [原子数比] もしくはその近傍の組成である金属酸化物、 $In:Sn:Zn=2:0.1:1$ [原子数比] もしくはその近傍の組成である金属酸化物、 $In:Zn=4:1$ [原子数比] もしくはその近傍の組成である金属酸化物、 $In:Sn:Zn=4:0.1:1$ [原子数比] もしくはその近傍の組成である金属酸化物、またはインジウム酸化物を用いることが好ましい。また、酸化物層118bとして、 $In:Ga:Zn=1:1:1$ [原子数比] もしくはその近傍の組成である金属酸化物、 $In:Ga:Zn=1:3:2$ [原子数比] もしくはその近傍の組成である金属酸化物、または $In:Ga:Zn=1:3:4$ [原子数比] もしくはその近傍の組成である金属酸化物を用いることが好ましい。これにより、トランジスタ100Hのオン電流を大きくし、かつ、ばらつきが少なく信頼性の高いトランジスタ構造とすることができる。

[0254]

例えば、導電層112aまたは導電層112b（積層構造の場合は、半導体層108のチャネル形成領域に最も近い層）に金属酸化物を用いる場合、半導体層108（または酸化物層118a）に、 $In-Zn$ 酸化物、または $In-Sn-Zn$ 酸化物を用いると、半導体層108（または酸化物層118a）に $In-Ga-Zn$ 酸化物を用いる場合に比べて、コンタクト抵抗を低減できるため、好ましい。具体的には、導電層122bと導電層112bに、インジウムスズ酸化物（ITOともいう）またはシリコンを添加したインジウムスズ酸化物（ITSOともいう）を用い、酸化物層118aに $In-Zn$ 酸化物、または $In-Sn-Zn$ 酸化物を用い、酸化物層118bに $In-Ga-Zn$ 酸化物を用いることが好ましい。

[0255]

なお、半導体層108は、前述の構成に限られず、第1の金属酸化物の元素Mの含有率は、第2の金属酸化物の元素Mの含有率より高くてもよい。

[0256]

半導体層108は、結晶性が異なる2以上の金属酸化物層の積層構造としてもよい。例えば、第1の金属酸化物層と、当該第1の金属酸化物層上に設けられる第2の金属酸化物層と、の積層構造とし、第2の金属酸化物層は、第1の金属酸化物層より結晶性が高い領域を有する構成とすることができる。または、第2の金属酸化物層は、第1の金属酸化物層より結晶性が低い領域を有する構成とすることができる。このとき、第1の金属酸化物層と第2の金属酸化物層は、互いに異なる組成であってもよく、同じまたは概略同じ組成であってもよい。

[0257]

例えば、酸化物層118aとして、 $In:M:Zn=1:3:2$ [原子数比] またはその近傍の組成である金属酸化物、または $In:M:Zn=1:3:4$ [原子数比] またはその近傍の組成である金属酸化物を用い、酸化物層118bとして、 $In:M:Zn=1:1:1$ [原子数比] またはその近

傍の組成である金属酸化物を用いることが好ましい。酸化物層118aに、Inに対するZnの割合が大きい金属酸化物を用いると、酸化物層118aの結晶性を高めることができる。さらに、結晶性の高い酸化物層118a上に酸化物層118bを形成することで、酸化物層118bの結晶性を高めることも容易となる。これにより、半導体層108全体の結晶性を高めることができ、好ましい。このとき、元素Mとして、ガリウム、アルミニウム、またはスズを用いることが特に好ましい。例えば、互いに異なる組成を有する、IGZOを2層積層してもよい。また、例えば、インジウム酸化物、インジウムガリウム酸化物、及びIGZOの中から選ばれるいずれか一と、IAZO、IAGZO、及びITZO（登録商標）の中から選ばれるいずれか一と、の積層構造を用いてもよい。

[0258]

また、半導体層108は、3層以上の積層構造であってもよい。半導体層108は、例えば、酸化物層と、当該酸化物層上の酸化物層118aと、酸化物層118a上の酸化物層118bと、を有する3層構造とすることができる。

[0259]

酸化物層118a及び酸化物層118bには、前述の構成を適用できる。酸化物層118aの下に位置する酸化物層には、酸化物層118bに適用可能な構成と同様の構成を用いることができる。以下では、酸化物層118aを挟む一対の酸化物層としてまとめて説明する。

[0260]

例えば、酸化物層118aとして、 $In:Zn=1:1$ [原子数比] もしくはその近傍の組成である金属酸化物、 $In:Zn=2:1$ [原子数比] もしくはその近傍の組成である金属酸化物、 $In:Sn:Zn=2:0.1:1$ [原子数比] もしくはその近傍の組成である金属酸化物、 $In:Zn=4:1$ [原子数比] もしくはその近傍の組成である金属酸化物、 $In:Sn:Zn=4:0.1:1$ [原子数比] もしくはその近傍の組成である金属酸化物、またはインジウム酸化物を用いることが好ましい。また、酸化物層118aを挟む一対の酸化物層には、それぞれ、 $In:Ga:Zn=1:1:1$ [原子数比] もしくはその近傍の組成である金属酸化物、 $In:Ga:Zn=1:3:2$ [原子数比] もしくはその近傍の組成である金属酸化物、または $In:Ga:Zn=1:3:4$ [原子数比] もしくはその近傍の組成である金属酸化物を用いることが好ましい。

[0261]

酸化物層118aを挟む一対の酸化物層は、それぞれ、酸化物層118aよりもバンドギャップが大きいことが好ましい。これにより、酸化物層118aが、バンドギャップが大きい当該一対の酸化物層に挟持され、酸化物層118aが主に電流経路（チャネル）として機能することとなる。酸化物層118aが当該一対の酸化物層により挟持されることで、酸化物層118aの界面及びその近傍のトラップ準位を少なくすることができる。これにより、チャネルが絶縁層界面から遠ざけられた埋め込みチャネル型のトランジスタを実現でき、電界効果移動度を高くすることができる。また、バックチャネル側に形成されうる界面準位の影響が低減され、トランジスタの光劣化（例えば、光負バイアス劣化）を抑制でき、トランジスタの信頼性を高めることができる。

[0262]

[トランジスタ100I]

図9Aにトランジスタ100Iの断面図を示す。

[0263]

トランジスタ100等では、絶縁層110が3層構造である例を示したが、トランジスタ100Iは、

絶縁層110が4層構造である例を示す。具体的には、図9Aに示す絶縁層110は、基板102及び導電層112a上の絶縁層110aと、絶縁層110a上の絶縁層110bと、絶縁層110b上の絶縁層110cと、絶縁層110c上の絶縁層110dと、の積層構造を有する。

[0264]

絶縁層110dは、絶縁層110cと比べて、水素の含有量が多い領域を有することが好ましい。

[0265]

絶縁層110dが、水素の含有量が多い層であると、半導体層108における絶縁層110dと接する領域とその近傍を低抵抗化させることができる。

[0266]

絶縁層110dは、加熱により水素を放出する層であることが好ましい。トランジスタ100Iの作製工程中にかかる熱により、絶縁層110dが水素を放出することで、半導体層108に水素を供給することができる。これにより、半導体層108の導電層112bと接する領域の近傍に、低抵抗領域を形成することができる。

[0267]

絶縁層110cは、絶縁層110dと比べて水素の含有量が少ない。そのため、絶縁層110cから、絶縁層110b、及び、半導体層108のチャネル形成領域に水素が拡散することを抑制できる。

[0268]

前述の通り、絶縁層110cには、水素が拡散しにくい膜を用いることが好ましい。これにより、絶縁層110dから絶縁層110cを介して、半導体層108に水素が拡散することを抑制できる。

[0269]

絶縁層110dには、前述の、酸化絶縁膜、窒化絶縁膜、酸化窒化絶縁膜、及び窒化酸化絶縁膜のいずれか一つまたは複数を用いることが好ましく、窒化シリコン膜、窒化酸化シリコン膜、酸化窒化シリコン膜、酸化アルミニウム膜、酸化窒化アルミニウム膜、窒化アルミニウム膜、酸化ハフニウム膜、及びハフニウムアルミネート膜のいずれか一つまたは複数を用いることが好ましい。

[0270]

絶縁層110dには前述の窒化絶縁膜及び窒化酸化絶縁膜のいずれか一つまたは複数を用いることが好ましい。具体的には、絶縁層110dには窒化シリコン膜及び窒化酸化シリコン膜の一方または双方を用いることが好ましい。

[0271]

窒化シリコン膜、及び、窒化酸化シリコン膜は、それぞれ、成膜条件（例えば、成膜ガスまたは成膜時の電力）を変えることで、水素の放出が多い膜とすることができるため、絶縁層110dとして好適に用いることができる。

[0272]

半導体層108において、絶縁層110dと接する領域は、低抵抗領域（ n^+ 型の領域、または n^+ 領域ともいう）として機能し、絶縁層110bと接する領域は、チャネル形成領域として機能する。

[0273]

また、半導体層108において、絶縁層110cと接する領域は、絶縁層110dと接する領域よりも高抵抗であり、絶縁層110bと接する領域よりも低抵抗であることが好ましい。半導体層108において、絶縁層110cと接する領域は、 n^- 型の領域、または n^- 領域とすることができる。半導体層108において、絶縁層110bから供給された酸素は、絶縁層110bに接する領域だけで

なく、絶縁層110cと接する領域とその近傍にも到達することがある。同様に、半導体層108において、絶縁層110dから供給された水素は、絶縁層110dに接する領域だけでなく、絶縁層110cと接する領域とその近傍にも到達することがある。ここで、絶縁層110dが設けられていない場合、半導体層108における、絶縁層110cと接する領域とその近傍は、絶縁層110bからの酸素が供給されることで、比較的高抵抗となる。半導体層108において、チャンネル形成領域と、ドレイン電極と接する領域との間に、高抵抗な領域があると、トランジスタのオン電流が低下する恐れがある。一方で、水素の含有量が多い絶縁層110dが設けられていると、水素が供給されることで、半導体層108における、絶縁層110cと接する領域とその近傍の高抵抗化を抑制でき、トランジスタのオン電流の低下を抑制できるため、好ましい。

[0274]

例えば、絶縁層110a、絶縁層110c、及び、絶縁層110dに、窒化シリコン膜または窒化酸化シリコン膜を用い、絶縁層110bに、酸化シリコン膜または酸化窒化シリコン膜を用いることが好ましい。

[0275]

また、例えば、絶縁層110dに、窒化シリコン膜または窒化酸化シリコン膜を用い、絶縁層110a及び絶縁層110cに、酸化アルミニウム膜を用い、絶縁層110bに、酸化シリコン膜または酸化窒化シリコン膜を用いることが好ましい。

[0276]

絶縁層を構成する主成分（例えば、窒化シリコン層であれば、窒素とシリコン）に比べて、水素は含有量が少ないため、絶縁層110cと絶縁層110dにおける水素の含有量は、SIMS分析を用いて比較することが好ましい。

[0277]

また、絶縁層110cと絶縁層110dに、主成分が同じ層（例えば、窒化シリコン層）を用いた場合であっても、断面観察により、区別できることがある。例えば、走査透過電子顕微鏡（STEM：Scanning Transmission Electron Microscopy）の透過電子（TE：Transmitted Electron）像で、絶縁層110dは、絶縁層110cよりも明度が高く観察される。

[0278]

絶縁層110dの膜厚は、10nm以上200nm以下が好ましく、20nm以上150nm以下がより好ましく、30nm以上100nm以下がさらに好ましい。

[0279]

トランジスタ1001のチャンネル長は、断面視において、半導体層108における絶縁層110aと接する部分と、絶縁層110cと接する部分と、の最短距離とすることができる。

[0280]

また、半導体層108における絶縁層110aと接する領域、及び、絶縁層110cと接する領域をチャンネル形成領域に含む場合、チャンネル長は、断面視において、半導体層108における導電層112aと接する部分と、絶縁層110dと接する部分と、の最短距離とすることができる。また、チャンネル長は、断面視における絶縁層110a、110b、110cの開口部141における側面の長さの和に相当する。

[0281]

[トランジスタ100J]

図9Bにトランジスタ100Jの断面図を示す。

[0282]

図9Bに示すトランジスタ100Jは、基板102と導電層112aとの間に絶縁層111を有する点で、トランジスタ100I（図9A）と異なる。

[0283]

トランジスタ100Jが有する絶縁層111は、トランジスタ100Iが有する絶縁層110dと同様の材料で形成でき、また同様の機能を有することができる。

[0284]

絶縁層111から放出される水素は、導電層112aの絶縁層111と接する領域に拡散する。また、導電層112aに拡散した水素は、半導体層108の導電層112aと接する領域及びその近傍に拡散する。これにより、半導体層108の導電層112aと接する領域及びその近傍を低抵抗化させることができる。したがって、トランジスタのオン電流の低下を抑制でき、高速に動作可能な半導体装置を実現できる。

[0285]

また、絶縁層110aが設けられていることで、絶縁層111から放出される水素が、絶縁層110b、及び、半導体層108のチャンネル形成領域に拡散することを抑制できる。

[0286]

[トランジスタ100K]

図10Aにトランジスタ100Kの平面図を示す。図10Bは、図10Aにおける一点鎖線A1-A2間の断面図である。図10Cは、図10Aにおける一点鎖線B1-B2間の断面図である。

[0287]

トランジスタ100Kは、平面視において、開口部141及び開口部148よりも開口部143の方が大きい点で、トランジスタ100Aと主に異なる。

[0288]

導電層112bの開口部143側の端部は、絶縁層110の開口部141側の端部よりも外側に位置している。

[0289]

半導体層108は、導電層112bの上面及び側面、絶縁層110cの上面及び側面、絶縁層110bの側面、絶縁層110aの側面、導電層112bの側面、及び、導電層112aの上面と接する。

[0290]

[トランジスタ100L]

図11Aにトランジスタ100Lの断面図を示す。

[0291]

トランジスタ100Lは、絶縁層110a上に導電層109を有し、導電層109上に絶縁層110eを有する点で、トランジスタ100I（図9A）と異なる。

[0292]

導電層109は、絶縁層110a上に位置する。導電層112aと導電層109とは、絶縁層110bによって互いに電氣的に絶縁されている。導電層109には導電層112aと重なる位置に開口部が設けられている。

[0293]

導電層109に設ける開口部の上面形状に限定はない。なお、当該開口部の上面形状とは、導電層109の開口部側の上面端部の形状または下面端部の形状を指す。

[0294]

絶縁層110は、導電層112a上の絶縁層110aと、絶縁層110a及び導電層109上の絶縁層110eと、絶縁層110e上の絶縁層110bと、絶縁層110b上の絶縁層110cと、絶縁層110c上の絶縁層110dと、を有する。

[0295]

絶縁層110eは、導電層109の上面及び側面を覆う。絶縁層110eは、導電層109の開口部における側面を覆うように設けられる。絶縁層110eは、導電層109の開口部を介して、絶縁層110aと接する。

[0296]

絶縁層110eには、絶縁層110a、110cと同様の構成を適用することが好ましい。具体的には、絶縁層110eには、酸素が拡散しにくい膜を用いることが好ましい。また、絶縁層110eには、水素が拡散しにくい膜を用いることが好ましい。

[0297]

トランジスタ100Lにおいて、半導体層108には、絶縁層106を介して導電層104と重なり、かつ、絶縁層110の一部（特に、絶縁層110e、及び絶縁層110b）を介して導電層109と重なる領域が存在する。言い換えると、半導体層108には、絶縁層106及び絶縁層110の一部（特に、絶縁層110e、及び絶縁層110b）を介して導電層104と導電層109に挟まれる領域が存在する。

[0298]

導電層109は、トランジスタ100Lのバックゲート電極（第2のゲート電極ともいえる）として機能する。また、絶縁層110の一部は、トランジスタ100Lのバックゲート絶縁層（第2のゲート絶縁層ともいえる）として機能する。

[0299]

トランジスタ100Lにバックゲート電極を設けることで、半導体層108のバックゲート側（バックチャネルともいう）の電位が固定され、トランジスタ100Lの I_d-V_d 特性における飽和性を高めることができる。

[0300]

なお、本明細書等において、トランジスタの I_d-V_d 特性における、飽和領域の電流の変化が小さい（傾きが小さい）ことを、「飽和性が高い」と表現する場合がある。

[0301]

また、トランジスタ100Lは、バックゲート電極を有するため、半導体層108のバックチャネルの電位を固定でき、しきい値電圧がマイナスシフトすることを抑制できる。これにより、ノーマリーオフ（つまり、しきい値電圧がプラスの値）のトランジスタを実現できる。

[0302]

半導体層108において、導電層112aと接する領域はソース領域及びドレイン領域の一方として機能し、導電層112bと接する領域はソース領域及びドレイン領域の他方として機能する。また、半導体層108において、絶縁層110dと接する領域は、低抵抗領域として機能し、絶縁層110

bと接する領域は、チャンネル形成領域として機能する。本実施の形態では、半導体層108における、絶縁層110aと接する領域、絶縁層110cと接する領域、及び絶縁層110eと接する領域は、チャンネル形成領域に含めずに説明するが、当該領域を、チャンネル形成領域に含めてもよい。

[0303]

図11Aでは、トランジスタ100Lのチャンネル長L100を破線の両矢印で示している。チャンネル長L100は、断面視において、半導体層108における絶縁層110eと接する部分と、絶縁層110cと接する部分と、の最短距離とすることができる。

[0304]

一般に、チャンネル長が小さいと、トランジスタの I_d-V_d 特性における飽和性が低下する傾向があるが、トランジスタ100Lはバックゲートを有するため、高い飽和性を実現することができる。

[0305]

チャンネル長L100、厚さT110、角度 θ 110の好ましい数値範囲は前述の通りである。

[0306]

導電層109の厚さT109は、チャンネル長L100の、0.5倍以上が好ましく、1.0倍以上がより好ましく、1.0倍を超えることがさらに好ましい。これにより、半導体層108における、絶縁層106を介して導電層104と重なり、かつ、絶縁層110を介して導電層109と重なる領域を広くすることができる。したがって、半導体層108のバックチャンネルの電界をより確実に制御することができる。

[0307]

トランジスタ100Lは、導電層109、絶縁層110、半導体層108、絶縁層106、及び導電層104が、間に他の層を含まず、一方向にこの順で重なっている領域を有する。当該方向としては、チャンネル長L100に垂直な方向が挙げられる。当該領域を広くすることで、半導体層108のバックチャンネルの電界をより確実に制御することができる。

[0308]

導電層109と半導体層108との最短距離である距離L1は、チャンネル長L100よりも短いことが好ましく、0.5倍以下がより好ましく、0.1倍以下がさらに好ましい。導電層109と半導体層108の距離が近いほど、トランジスタ100Lの I_d-V_d 特性における飽和性を高めることができる。

[0309]

なお、断面視において、絶縁層110の開口部（開口部141）の左右で、導電層109と半導体層108との最短距離が異なる場合がある。このとき、開口部の左右の少なくとも一方で、距離L1が上記を満たすことが好ましく、双方において距離L1が上記を満たすことがより好ましい。任意の断面において、開口部の左側における導電層109と半導体層108との最短距離は、開口部の右側における当該最短距離の50%以上150%以下が好ましく、30%以上130%以下がより好ましく、10%以上110%以下がさらに好ましい。

[0310]

図11Aに示すように、チャンネル長L100は、導電層109と半導体層108との最短距離L1によっては、導電層109の厚さT109の影響を受ける場合がある。

[0311]

トランジスタのチャンネル長L100は、断面視における絶縁層110cの開口部141における側面

の長さに対応する。導電層109と半導体層108の距離を近づける(つまり、距離L1を短くする)と、導電層109の厚さの影響を受けて、チャンネル長L100は長くなることがある。そのため、チャンネル長L100は、厚さT110の1倍以上、1.5倍以上、または、2倍以上とすることもできる。

[0312]

導電層109は、単層構造でもよく、2層以上の積層構造であってもよい。導電層109には、導電層112a、導電層112b、及び導電層104に用いることができる材料を適用することができる。

[0313]

[トランジスタ100M]

図11Bにトランジスタ100Mの断面図を示す。

[0314]

トランジスタ100Mは、絶縁層110が7層構造である点で、トランジスタ100Lと主に異なる。

[0315]

絶縁層110は、導電層112a上の絶縁層110aと、絶縁層110a上の絶縁層110b1と、絶縁層110b1上の絶縁層110e1と、絶縁層110e1及び導電層109上の絶縁層110e2と、絶縁層110e2上の絶縁層110b2と、絶縁層110b2上の絶縁層110cと、絶縁層110c上の絶縁層110dと、を有する。

[0316]

絶縁層110b1及び絶縁層110b2には、それぞれ、絶縁層110bに適用可能な構成と同様の構成を適用できる。具体的には、絶縁層110b1及び絶縁層110b2には、それぞれ、酸素を含む層を用いることが好ましく、絶縁層110a、110c、110d、110e1、110e2の少なくとも一つと比べて酸素の含有量が多い領域を有することが好ましい。

[0317]

絶縁層110e1及び絶縁層110e2には、絶縁層110eに適用可能な構成と同様の構成を適用できる。具体的には、絶縁層110e1及び絶縁層110e2には、それぞれ、酸素が拡散しにくい膜を用いることが好ましい。また、絶縁層110e1及び絶縁層110e2には、それぞれ、水素が拡散しにくい膜を用いることが好ましい。

[0318]

絶縁層110a、110c、110dには、それぞれ、前述の構成を適用できる。

[0319]

図11Bにおいて、チャンネル長L100は、半導体層108における絶縁層110aと接する部分と、絶縁層110cと接する部分と、の最短距離ということができる。

[0320]

このような構成とすることで、絶縁層110の構成を、導電層109の上下で対称にすることができる。また、半導体層108に対して、絶縁層110b1、110b2の2つから酸素を供給することができるため、トランジスタの特性向上を図ることができる。

[0321]

以上のように、本発明の一態様のトランジスタは、半導体層にゲート電界がかかりやすい構成を有する。したがって、トランジスタの電気特性を良好にすることができる。

[0322]

また、本発明の一態様のトランジスタは、縦型トランジスタの一種であり、ソース電極、半導体層、及びドレイン電極を重ねて設けることができるため、プレーナ型のトランジスタと比較して、占有面積を大幅に縮小できる。また、プレーナ型のトランジスタをpチャンネル型のSiトランジスタとし、縦型トランジスタをnチャンネル型のOSトランジスタとすることで、CMOS (Complementary Metal Oxide Semiconductor) 回路を構成することができる。また、当該構成とし、かつ、プレーナ型のトランジスタと、縦型トランジスタとを、重ねて設けることで、CMOS回路の占有面積を縮小させることができる。

[0323]

また、縦型トランジスタは、プレーナ型のトランジスタと比較して、オン電流の向上、及び、集積度の向上が可能であるため、LTPSよりもオン電流が低いというOSトランジスタの課題を解消することが可能であり、また、表示装置の狭額縁も可能である。したがって、LTPSトランジスタとOSトランジスタを組み合わせる構成(LTPOともいう)を用いなくても、大型及び中小型のサイズ問わず、表示装置のバックプレーンをOSトランジスタのみで実現することも可能である。LTPOを用いる場合に比べて、OSトランジスタのみを用いて表示装置を作製する方が、必要なフォトマスクの枚数が少なく、作製工程数を削減でき、低コスト化が実現できる。

[0324]

本実施の形態は、他の実施の形態と適宜組み合わせることができる。また、本明細書において、1つの実施の形態の中に、複数の構成例が示される場合は、構成例を適宜組み合わせることが可能である。

[0325]

(実施の形態2)

本実施の形態では、本発明の一態様の半導体装置の作製方法について図12乃至図14を用いて説明する。なお、各要素の材料及び形成方法について、先に実施の形態1で説明した部分と同様の部分については説明を省略することがある。

[0326]

図12乃至図14には、図1Aに示す一点鎖線A1-A2間の断面図と、一点鎖線B1-B2間の断面図と、を並べて示す。

[0327]

半導体装置を構成する薄膜(絶縁膜、半導体膜、及び、導電膜等)は、スパッタリング法、化学気相堆積(CVD:Chemical Vapor Deposition)法、真空蒸着法、パルスレーザー堆積(PLD:Pulsed Laser Deposition)法、ALD法等を用いて形成することができる。CVD法としては、PECVD法、及び、熱CVD法などがある。また、熱CVD法のひとつに、有機金属化学気相堆積(MOCVD:Metal Organic CVD)法がある。

[0328]

また、半導体装置を構成する薄膜(絶縁膜、半導体膜、及び、導電膜等)は、スピコート法、ディップコート法、スプレーコート法、インクジェット法、ディスペンス、スクリーン印刷、オフセット印刷、ドクターナイフ法、スリットコート、ロールコート、カーテンコート、またはナイフコート等の湿式の成膜方法により形成することができる。

[0329]

また、半導体装置を構成する薄膜を加工する際には、フォトリソグラフィ法等を用いることができる。

または、ナノインプリント法、サンドブラスト法、リフトオフ法などにより薄膜を加工してもよい。また、メタルマスクなどの遮蔽マスクを用いた成膜方法により、島状の薄膜を直接形成してもよい。

[0330]

フォトリソグラフィ法としては、代表的には以下の2つの方法がある。1つは、加工したい薄膜上にレジストマスクを形成して、エッチング等により当該薄膜を加工し、レジストマスクを除去する方法である。もう1つは、感光性を有する薄膜を成膜した後に、露光、現像を行って、当該薄膜を所望の形状に加工する方法である。

[0331]

フォトリソグラフィ法において、露光に用いる光は、例えばi線(波長365nm)、g線(波長436nm)、h線(波長405nm)、またはこれらを混合させた光を用いることができる。そのほか、紫外線、KrFレーザ光、またはArFレーザ光等を用いることもできる。また、液浸露光技術により露光を行ってもよい。また、露光に用いる光として、極端紫外(EUV: Extreme Ultraviolet)光、またはX線を用いてもよい。また、露光に用いる光に換えて、電子ビームを用いることもできる。極端紫外光、X線または電子ビームを用いると、極めて微細な加工が可能となるため好ましい。なお、電子ビームなどのビームを走査することにより露光を行う場合には、フォトマスクは不要である。

[0332]

薄膜のエッチングには、ドライエッチング法、ウェットエッチング法、サンドブラスト法などを用いることができる。

[0333]

まず、基板102上に導電層122aを形成し、導電層122a上に導電層122fを形成する(図12A)。

[0334]

導電層122aとなる導電膜、及び、導電層122fとなる導電膜の形成には、例えば、スパッタリング法が好適である。導電膜上にフォトリソグラフィ工程によりレジストマスクを形成した後、当該導電膜を加工することにより、導電層を形成することができる。導電層122aを形成した後に、導電層122fとなる導電膜を形成してもよく、導電層122fとなる導電膜を形成し、当該導電膜を導電層122fに加工してから、導電層122aとなる導電膜を加工し、導電層122aを形成してもよい。なお、この段階で、開口部148を有する導電層122bを形成することもできるが、導電層122fとなる導電膜は、ここでは、島状などの所望の形状にのみ加工することが好ましい。そして、絶縁層110を開口した後に、導電層122fを開口して、導電層122bを形成することが好ましい。これにより、絶縁層110と導電層122bの開口部の形状を揃えることが容易となる。なお、導電層122bに凹部を設ける場合(図3及び図4参照)についても同様である。導電膜の加工には、ウェットエッチング法及びドライエッチング法の一方または双方を用いることができる。

[0335]

続いて、導電層122f上に、絶縁層110aとなる絶縁膜110af、及び、絶縁層110bとなる絶縁膜110bfを形成する(図12B)。

[0336]

例えば、絶縁膜110afとして、窒化シリコン膜または酸化アルミニウム膜を形成することが好ましい。また、例えば、絶縁膜110bfとして、酸化シリコン膜または酸化窒化シリコン膜を形成す

ることが好ましい。

[0337]

絶縁膜110af及び絶縁膜110bfの形成には、例えば、スパッタリング法またはPECVD法が好適である。絶縁膜110afを形成した後、絶縁膜110afの表面を大気に曝すことなく、真空中で連続して絶縁膜110bfを形成することが好ましい。絶縁膜110af及び絶縁膜110bfを連続して形成することで、絶縁膜110afの表面に大気由来の不純物が付着することを抑制できる。当該不純物として、例えば、水、及び有機物が挙げられる。

[0338]

絶縁膜110af及び絶縁膜110bfの形成時の基板温度はそれぞれ、180℃以上450℃以下が好ましく、さらには200℃以上450℃以下が好ましく、さらには250℃以上450℃以下が好ましく、さらには300℃以上450℃以下が好ましく、さらには300℃以上400℃以下が好ましく、さらには350℃以上400℃以下が好ましい。絶縁膜110af及び絶縁膜110bfの形成時の基板温度を前述の範囲とすることで、自身からの不純物（例えば、水及び水素）の放出を少なくすることができ、不純物が半導体層108に拡散することを抑制することができる。したがって、良好な電気特性を示し、かつ信頼性の高いトランジスタとすることができる。

[0339]

なお、絶縁膜110af及び絶縁膜110bfは、半導体層108より先に形成されるため、絶縁膜110af及び絶縁膜110bfの形成時に加わる熱によって半導体層108から酸素が脱離することを懸念する必要はない。

[0340]

絶縁膜110bfを形成した後、大気開放せずに（*in-situ*で）、酸素を含む雰囲気下でプラズマ処理を行うことが好ましい。例えば、N₂Oプラズマ処理を行うことが好ましい。このようなプラズマ処理を行うことで、絶縁膜110bfに酸素を供給することができる。

[0341]

絶縁膜110af及び絶縁膜110bfを形成した後に、加熱処理を行ってもよい。加熱処理を行うことで、絶縁膜110af及び絶縁膜110bfの表面及び膜中から水及び水素を脱離させることができる。

[0342]

加熱処理の温度は、150℃以上基板の歪み点未満が好ましく、さらには200℃以上450℃以下が好ましく、さらには250℃以上450℃以下が好ましく、さらには300℃以上450℃以下が好ましく、さらには300℃以上400℃以下が好ましく、さらには350℃以上400℃以下が好ましい。加熱処理は、貴ガス、窒素または酸素の一以上を含む雰囲気で行うことができる。窒素を含む雰囲気、または酸素を含む雰囲気として、乾燥空気（CDA: Clean Dry Air）を用いてもよい。なお、当該雰囲気における水素、水などの含有量が極力少ないことが好ましい。当該雰囲気として、露点が-60℃以下、好ましくは-100℃以下の高純度ガスを用いることが好ましい。水素、水などの含有量が極力少ない雰囲気を用いることで、絶縁膜110af及び絶縁膜110bfに水素、水などが取り込まれることを可能な限り防ぐことができる。加熱処理は、オープン、急速加熱（RTA: Rapid Thermal Annealing）装置等を用いることができる。RTA装置を用いることで、加熱処理時間を短縮できる。

[0343]

続いて、絶縁膜110bf上に、金属酸化物層149を形成することが好ましい(図12C)。金属酸化物層149を形成することで、絶縁膜110bfに酸素を供給することができる。

[0344]

金属酸化物層149の導電性は問わない。金属酸化物層149としては、絶縁膜、半導体膜、及び、導電膜の少なくとも一種を用いることができる。金属酸化物層149として、例えば、酸化アルミニウム、酸化ハフニウム、ハフニウムアルミネート、インジウム酸化物、インジウムスズ酸化物(ITO)、またはシリコンを含有したインジウムスズ酸化物(ITSO)を用いることができる。

[0345]

金属酸化物層149として、半導体層108と同一の元素を一以上含む酸化物材料を用いることが好ましい。特に、半導体層108に適用可能な酸化物半導体材料を用いることが好ましい。例えば、金属酸化物層149と半導体層108との双方に、IGZOを用いることが好ましい。

[0346]

金属酸化物層149の形成時に、成膜装置の処理室内に導入する成膜ガスの全流量に対する酸素流量の割合(酸素流量比)、または処理室内の酸素分圧が高いほど、絶縁膜110bf中に供給される酸素の量を増やすことができる。酸素流量比または酸素分圧は、例えば50%以上100%以下、好ましくは65%以上100%以下、より好ましくは80%以上100%以下、さらに好ましくは90%以上100%以下とする。特に、酸素流量比100%とし、酸素分圧を100%にできるだけ近づけることが好ましい。

[0347]

このように、酸素を含む雰囲気ですパッタリング法により金属酸化物層149を形成することにより、金属酸化物層149の形成時に、絶縁膜110bfへ酸素を供給するとともに、絶縁膜110bfから酸素が脱離することを防ぐことができる。その結果、絶縁膜110bfに多くの酸素を閉じ込めることができる。そして、後の加熱処理によって、半導体層108に多くの酸素を供給することができる。その結果、半導体層108中の酸素欠損及びV_oHを低減することができ、良好な電気特性を示し、かつ信頼性の高いトランジスタとすることができる。

[0348]

金属酸化物層149を形成した後、加熱処理を行うことが好ましい。加熱処理については、前述の記載を参照できるため、詳細な説明は省略する。金属酸化物層149を形成した後に加熱処理を行うことで、金属酸化物層149から絶縁膜110bfに効果的に酸素を供給することができる。

[0349]

金属酸化物層149を形成した後、または前述の加熱処理の後に、さらに、金属酸化物層149を介して絶縁膜110bfに酸素を供給してもよい。酸素の供給方法として、例えば、イオン注入法、イオンドーピング法、プラズマイオン注入法、またはプラズマ処理を用いることができる。本発明の一態様の半導体装置の作製方法におけるプラズマ処理では、酸素ガスを高周波電力によってプラズマ化させる装置を好適に用いることができる。ガスを高周波電力によってプラズマ化させる装置として、例えば、プラズマエッチング装置及びプラズマアッシング装置が挙げられる。

[0350]

続いて、金属酸化物層149を除去する。

[0351]

金属酸化物層149の除去方法に特に限定は無いが、ウェットエッチング法を好適に用いることがで

きる。ウェットエッチング法を用いることで、金属酸化物層149の除去の際に、絶縁膜110bfがエッチングされることを抑制できる。これにより、絶縁膜110bfの膜厚が薄くなることを抑制でき、絶縁層110bの膜厚を均一にすることができる。

[0352]

なお、絶縁膜110bfに対して酸素を供給する処理は、前述の方法に限定されない。例えば、絶縁膜110bfに対して、イオンドーピング法、イオン注入法、または、プラズマ処理により、酸素ラジカル、酸素原子、酸素原子イオン、または酸素分子イオン等を供給できる。また、絶縁膜110bf上に酸素の脱離を抑制する膜を形成した後、該膜を介して絶縁膜110bfに酸素を供給してもよい。該膜は、酸素を供給した後に除去することが好ましい。上述の酸素の脱離を抑制する膜として、インジウム、亜鉛、ガリウム、スズ、アルミニウム、クロム、タンタル、チタン、モリブデン、ニッケル、鉄、コバルト、及びタングステンのうち、1以上を有する導電膜あるいは半導体膜を用いることができる。

[0353]

続いて、絶縁膜110bf上に、絶縁層110cとなる絶縁膜110cfを形成する(図12D)。絶縁膜110cfの形成は、絶縁膜110afの形成に係る記載を参照できるため、詳細な説明は省略する。なお、絶縁膜110afと絶縁膜110cfの成膜条件は、同一でもよく、互いに異なってもよい。

[0354]

また、図9Aに示すトランジスタ100Gを作製する場合には、さらに、絶縁膜110cf上に、絶縁層110dとなる絶縁膜を形成する。

[0355]

例えば、絶縁膜110cfとして、窒化シリコン膜または酸化アルミニウム膜を形成することが好ましい。また、例えば、絶縁層110dとなる絶縁膜(図示しない)として、窒化シリコン膜を形成することが好ましい。

[0356]

前述の通り、絶縁層110dは、絶縁層110cよりも水素の含有量が多い領域を有する。

[0357]

絶縁層110dとなる絶縁膜の成膜ガスは、絶縁膜110cfの成膜ガスと比べて、NH₃ガスの流量の割合が高いことが好ましい。絶縁膜110cfの成膜ガスにはNH₃ガスを用いなくてもよい。成膜ガス全体に対するNH₃ガスの流量の割合が高い条件で成膜することで、絶縁層110dとなる絶縁膜中の水素の含有量を多くすることができる。これにより、絶縁層110dにおける、加熱により放出する水素の量を増加させることができる。また、絶縁層110cにおける、加熱により放出する水素の量を少なくできる。

[0358]

また、絶縁膜110cfと、絶縁層110dとなる絶縁膜とで、成膜条件を異ならせることで、絶縁層110dにおける、加熱により放出する水素の量を調整することができる。具体的には、絶縁膜110cfと、絶縁層110dとなる絶縁膜との成膜条件において、成膜電力(成膜電力密度)、成膜圧力、成膜ガス種、成膜ガス流量比、成膜温度、及び基板と電極との間の距離のいずれか一または複数を互いに異なる条件とすることができる。例えば、絶縁層110dとなる絶縁膜の成膜電力密度を、絶縁膜110cfの成膜電力密度よりも小さくすることで、絶縁層110dとなる絶縁膜中の水素の

含有量を、絶縁膜110cf中の水素の含有量よりも多くすることができる。これにより、絶縁層110dにおける、加熱により放出する水素の量を増加させることができる。

[0359]

絶縁膜110cf及び絶縁層110dとなる絶縁膜の形成には、例えば、スパッタリング法またはPECVD法が好適である。特に、PECVD法を用いると、水素の含有量が少ない膜と、水素の含有量が多い膜と、の双方をそれぞれ容易に形成できるため好ましい。

[0360]

絶縁膜110cfを形成した後、絶縁膜110cfの表面を大気に曝すことなく、真空中で連続して絶縁層110dとなる絶縁膜を形成することが好ましい。絶縁膜110cf及び絶縁層110dとなる絶縁膜を連続して形成することで、絶縁膜110cfの表面に大気由来の不純物が付着することを抑制できる。

[0361]

絶縁膜110cf及び絶縁層110dとなる絶縁膜の形成時の基板温度はそれぞれ、180℃以上450℃以下が好ましく、さらには200℃以上450℃以下が好ましく、さらには250℃以上450℃以下が好ましく、さらには300℃以上450℃以下が好ましく、さらには300℃以上400℃以下が好ましく、さらには350℃以上400℃以下が好ましい。絶縁膜110cf及び絶縁層110dとなる絶縁膜の形成時の基板温度を前述の範囲とすることで、自身からの不純物（例えば、水及び水素）の放出を少なくすることができ、不純物が半導体層108に拡散することを抑制することができる。したがって、良好な電気特性を示し、かつ信頼性の高いトランジスタとすることができる。

[0362]

続いて、絶縁膜110cf上に、導電層112bとなる導電膜112fを形成する（図13A）。導電膜112fの形成には、例えば、スパッタリング法が好適である。

[0363]

続いて、開口部143を有する導電層112bを形成する。本実施の形態では、図13Bに示すように、導電膜112fを島状などの所望の形状の導電層112Bに加工した後、図13Cに示すように、導電層112Bに開口部143を設けることで、導電層112bを形成する例を示す。これにより、開口部143の形成に用いたレジストマスクを用いて、開口部141及び開口部148を形成することができる。また、開口部141及び開口部148の形成工程を、開口部143の形成工程と連続して行うことができる。これにより、導電層112b、絶縁層110、及び、導電層122bの開口部の形状を揃えることが容易となる。一方、導電膜112fに開口部143を設けた後に、所望の形状に加工することで、導電層112bを形成してもよい。

[0364]

導電膜112fの加工（導電層112Bの形成、及び、導電層112bの形成、ともいえる）には、ウェットエッチング法及びドライエッチング法的一方または双方を用いることができる。開口部143の形成には、ウェットエッチング法が好適である。特に、導電膜112fに酸化物導電体を用いる場合、ウェットエッチング法を用いることで加工が容易となり好ましい。

[0365]

続いて、絶縁膜110af、110bf、110cfに、開口部141を設け、導電層122fに開口部148を設けることで、導電層122b、及び、絶縁層110（絶縁層110a、110b、1

10c)を形成する(図13C)。ここで、開口部141及び開口部148は、導電層112bの開口部143と重なる位置に設けられる。開口部141及び開口部148を設けることで、導電層122aの、開口部141、143、148と重なる領域が露出する。

[0366]

開口部141及び開口部148の形成には、それぞれ、ウェットエッチング法及びドライエッチング法の一方または双方を用いることができる。開口部141の形成には、ドライエッチング法が好適である。また、例えば、導電層122bに酸化物導電体を用いる場合、開口部148の形成には、ウェットエッチング法を用いると、加工が容易であり好ましい。一方で、導電層122bの膜厚が大きい場合などには、等方性のウェットエッチング法を用いると、開口部141の径よりも開口部148の径の方が大きくなり、後に形成する半導体層108などの被覆性が悪くなる、さらには段切れが生じる恐れがある。そのため、ドライエッチング法を用いて開口部141及び開口部148の双方を形成することが好ましい。これにより、開口部141の径と開口部148の径を揃える、つまり、開口部における導電層122bと絶縁層110の面を揃えることができ、段差を低減できる。したがって、後に形成する半導体層108などの被覆性を高めることができ、好ましい。

[0367]

なお、図3及び図4に示すように、導電層122bに凹部を設ける場合についても、同様の方法を用いることができる。

[0368]

前述の通り、開口部141及び開口部148は、例えば、開口部143の形成に用いたレジストマスクを用いて形成することができる。具体的には、導電層112B上にレジストマスクを形成し、当該レジストマスクを用いて導電層112Bの一部を除去して開口部143を形成し、当該レジストマスクを用いて絶縁膜110af、110bf、110cfの一部を除去して開口部141を形成し、さらに、導電層122fの一部を除去して開口部148を形成することができる。なお、開口部141及び開口部148の一方または双方は、開口部143の形成に用いたレジストマスクと異なるレジストマスクを用いて形成してもよい。

[0369]

続いて、開口部141、143、148を覆うように、半導体層108となる金属酸化物膜108fを形成する(図14A)。金属酸化物膜108fは、導電層112bの上面及び側面、絶縁層110の上面及び側面、導電層122bの側面、並びに導電層122aの上面に接して設けられる。

[0370]

金属酸化物膜108fは、導電層122aの上面、導電層122bの開口部148における側面、絶縁層110の開口部141における側面、及び、導電層112bの開口部143における側面に、出来るだけ均一な厚さの膜として形成されることが好ましい。金属酸化物膜108fは、例えば、スパッタリング法またはALD法を用いて成膜することができる。

[0371]

金属酸化物膜108fは、金属酸化物ターゲットを用いたスパッタリング法により形成することが好ましい。

[0372]

金属酸化物膜108fは、可能な限り欠陥の少ない緻密な膜とすることが好ましい。また、金属酸化物膜108fは、可能な限り水素元素を含む不純物が低減され、高純度な膜であることが好ましい。

特に、金属酸化物膜108fとして、結晶性を有する金属酸化物膜を用いることが好ましい。

[0373]

金属酸化物膜108fを形成する際に、酸素ガスを用いることが好ましい。金属酸化物膜108fの形成時に酸素ガスを用いることで、絶縁層110中に好適に酸素を供給することができる。例えば、絶縁層110bに酸化物を用いる場合、絶縁層110b中に好適に酸素を供給することができる。

[0374]

絶縁層110bに酸素を供給することにより、後の工程で半導体層108に酸素が供給され、半導体層108中の酸素欠損及びV_oHを低減できる。

[0375]

金属酸化物膜108fを成膜する際に、酸素ガスと、不活性ガス（例えば、ヘリウムガス、アルゴンガス、キセノンガスなど）と、を混合させてもよい。なお、金属酸化物膜108fを成膜する際の成膜ガス全体に占める酸素ガスの割合（酸素流量比）が高いほど、金属酸化物膜108fの結晶性を高めることができ、信頼性の高いトランジスタを実現できる。一方、酸素流量比が低いほど、金属酸化物膜108fの結晶性が低くなり、オン電流の大きいトランジスタとすることができる。

[0376]

金属酸化物膜108fを形成する際の基板温度が高いほど、結晶性が高く、緻密な金属酸化物膜とすることができる。一方、基板温度が低いほど、結晶性が低く、電気伝導性の高い金属酸化物膜108fとすることができる。

[0377]

金属酸化物膜108fの形成時の基板温度は、室温以上250℃以下が好ましく、室温以上200℃以下がより好ましく、室温以上140℃以下がさらに好ましい。例えば、基板温度を、室温以上140℃以下とすると、生産性が高くなり好ましい。また、基板温度を室温とする、または基板を加熱しない状態で、金属酸化物膜108fを成膜することにより、結晶性を低くすることができる。

[0378]

ALD法を用いる場合、熱ALD法、またはPEALD(Plasma Enhanced ALD)等の成膜方法を用いることが好ましい。熱ALD法は、極めて高い段差被覆性を示すため好ましい。PEALD法は、高い段差被覆性を示すことに加え低温成膜が可能であるため好ましい。

[0379]

金属酸化物膜108fは、例えば、構成する金属元素を含むプリカーサと、酸化剤と、を用いてALD法により成膜することができる。

[0380]

例えば、In-Ga-Zn酸化物を成膜する場合には、インジウムを含むプリカーサ、ガリウムを含むプリカーサ、及び亜鉛を含むプリカーサの、3つのプリカーサを用いることができる。または、インジウムを含むプリカーサと、ガリウム及び亜鉛を含むプリカーサの2つのプリカーサを用いてもよい。

[0381]

インジウムを含むプリカーサとしては、例えば、トリエチルインジウム、トリス(2,2,6,6-テトラメチル-3,5-ヘプタンジオン酸)インジウム、シクロペンタジエニルインジウム、塩化インジウム(III)、及び、(3-(ジメチルアミノ)プロピル)ジメチルインジウムが挙げられる。

[0382]

ガリウムを含むプリカーサとしては、例えば、トリメチルガリウム、トリエチルガリウム、トリス（ジメチルアミド）ガリウム（I I I）、ガリウム（I I I）アセチルアセトナート、トリス（2，2，6，6-テトラメチルー3，5-ヘプタンジオン酸）ガリウム、ジメチルクロロガリウム、ジエチルクロロガリウム、及び、塩化ガリウム（I I I）が挙げられる。

[0383]

亜鉛を含むプリカーサとしては、例えば、ジメチル亜鉛、ジエチル亜鉛、ビス（2，2，6，6-テトラメチルー3，5-ヘプタンジオン酸）亜鉛、及び、塩化亜鉛が挙げられる。

[0384]

酸化剤としては、例えば、オゾン、酸素、及び、水が挙げられる。

[0385]

得られる膜の組成を制御する方法としては、原料ガスの流量比、原料ガスを流す時間、原料ガスを流す順番などを調整することが挙げられる。また、これらを調整することで、組成が連続して変化する膜を成膜することもできる。また、組成の異なる膜を連続して成膜することも可能となる。

[0386]

金属酸化物膜108fを成膜する前に、絶縁層110の表面に吸着した水、水素、及び有機物等を脱離させるための処理、及び絶縁層110中に酸素を供給する処理のうち、少なくとも一方を行うことが好ましい。例えば、減圧雰囲気にて70℃以上200℃以下の温度で加熱処理を行うことができる。または、酸素を含む雰囲気におけるプラズマ処理を行ってもよい。または、一酸化二窒素（N₂O）などの酸化性気体を含む雰囲気におけるプラズマ処理により、絶縁層110に酸素を供給してもよい。一酸化二窒素ガスを含むプラズマ処理を行うと、絶縁層110の表面の有機物を好適に除去しつつ、酸素を供給することができる。このような処理の後、絶縁層110の表面を大気に暴露することなく、連続して金属酸化物膜108fを成膜することが好ましい。

[0387]

なお、半導体層108を積層構造とする場合には、先に形成する金属酸化物膜を成膜した後に、その表面を大気に曝すことなく連続して、次の金属酸化物膜を成膜することが好ましい。

[0388]

また、半導体層108を積層構造とする場合には、半導体層108を構成する全ての層を同じ成膜方法（例えば、スパッタリング法またはALD法）で形成してもよく、層によって異なる成膜方法を用いてもよい。例えば、第1の金属酸化物層をスパッタリング法で成膜し、第1の金属酸化物層上に第2の金属酸化物層をALD法で成膜してもよい。また、同じ成膜方法で複数の層を形成する場合、それぞれの層で成膜条件を変えてもよい。例えば、第1の金属酸化物層を、スパッタリング法で第1の圧力にて成膜し、第1の金属酸化物層上に第2の金属酸化物層を、スパッタリング法で第1の圧力よりも高い第2の圧力にて成膜してもよい。

[0389]

続いて、金属酸化物膜108fを島状に加工し、半導体層108を形成する（図14B）。

[0390]

半導体層108の形成には、ウェットエッチング法及びドライエッチング法の一方または双方を用いることができ、例えば、ウェットエッチング法が好適である。このとき、半導体層108と重ならない領域の導電層112bの一部がエッチングされ、薄くなる場合がある。同様に、半導体層108及び導電層112bの双方と重ならない領域の絶縁層110の一部がエッチングされ、膜厚が薄くなる

場合がある。例えば、絶縁層110のうち、絶縁層110cがエッチングにより消失し、絶縁層110bの表面が露出する場合もある。なお、金属酸化物膜108fのエッチングにおいて、絶縁層110cに選択比の高い材料を用いることで、絶縁層110cの膜厚が薄くなることを抑制できる。

[0391]

金属酸化物膜108fの成膜後、または金属酸化物膜108fを半導体層108に加工した後に、加熱処理を行うことが好ましい。加熱処理により、金属酸化物膜108fまたは半導体層108に含まれる、または表面に吸着した水素または水を除去することができる。また、加熱処理により、金属酸化物膜108fまたは半導体層108の膜質が向上する（例えば、欠陥が低減する、または結晶性が向上する）場合がある。加熱処理は、半導体層108に加工する前に行うことがより好ましい。

[0392]

加熱処理により、絶縁層110bから金属酸化物膜108fの少なくとも一部、または半導体層108の少なくとも一部に酸素を供給することが好ましい。半導体層108における、絶縁層110bと接する領域及びその近傍は、チャンネル形成領域として機能する。当該領域に酸素を供給することで、チャンネル形成領域の酸素欠損を少なくでき、キャリア濃度を低くすることができる。つまり、チャンネル形成領域を、i型（真性）または実質的にi型の領域とすることができる。これにより、トランジスタに安定した電気特性を付与することができる。

[0393]

加熱処理については、前述の記載を参照できるため、詳細な説明は省略する。

[0394]

なお、当該加熱処理は不要であれば行わなくてもよい。また、ここでは加熱処理は行わず、後の工程で行われる加熱処理と兼ねてもよい。また、後の工程での高温下の処理（例えば成膜工程）が、当該加熱処理を兼ねられる場合もある。

[0395]

続いて、半導体層108、導電層112b、及び絶縁層110を覆って、絶縁層106を形成する（図14C）。絶縁層106の形成には、例えば、PECVD法またはALD法が好適である。

[0396]

半導体層108に酸化物半導体を用いる場合、絶縁層106は、酸素が拡散することを抑制するバリア膜として機能することが好ましい。絶縁層106が酸素の拡散を抑制する機能を有することにより、酸素が絶縁層106より上側から導電層104へ拡散することが抑制され、導電層104が酸化されることを抑制できる。その結果、良好な電気特性を示し、かつ信頼性の高いトランジスタとすることができる。

[0397]

なお、本明細書等において、バリア膜とは、バリア性を有する膜のことを示す。例えば、バリア性を有する絶縁層を、バリア絶縁層とすることができる。本明細書等において、バリア性とは、対応する物質の拡散を抑制する機能（透過性が低いともいう）、及び、対応する物質を、捕獲、または固着する（ゲッターリングともいう）機能の一方または双方を指すものとする。

[0398]

ゲート絶縁層として機能する絶縁層106の形成時の温度を高くすることにより、欠陥の少ない絶縁層とすることができる。しかしながら、絶縁層106の形成時の温度が高いと半導体層108から酸素が脱離し、半導体層108中の酸素欠損及び V_{O} 、 H が増加してしまう場合がある。絶縁層106の

形成時の基板温度は、180℃以上450℃以下が好ましく、さらには200℃以上450℃以下が好ましく、さらには250℃以上450℃以下が好ましく、さらには300℃以上450℃以下が好ましく、さらには300℃以上400℃以下が好ましい。絶縁層106の形成時の基板温度を前述の範囲とすることで、絶縁層106の欠陥を少なくするとともに、半導体層108から酸素が脱離することを抑制できる。したがって、良好な電気特性を示し、かつ信頼性の高いトランジスタとすることができる。

[0399]

絶縁層106を形成する前に、半導体層108の表面に対してプラズマ処理を行ってもよい。当該プラズマ処理により、半導体層108の表面に吸着する水などの不純物を低減することができる。そのため、半導体層108と絶縁層106との界面における不純物を低減でき、信頼性の高いトランジスタを実現できる。特に、半導体層108の形成から、絶縁層106の形成までの間に半導体層108の表面が大気に曝される場合に好適である。プラズマ処理は、例えば、酸素、オゾン、窒素、一酸化二窒素、アルゴンなどの雰囲気で行うことができる。また、プラズマ処理と絶縁層106の成膜とは、大気に曝すことなく連続して行われることが好ましい。

[0400]

また、絶縁層106に酸素を多く含む膜を用いると、絶縁層106から半導体層108に酸素を供給することができ好ましい。また、絶縁層106には、加熱により酸素を放出する膜を用いるとより好ましい。トランジスタの作製工程中にかかる熱により、絶縁層106が酸素を放出することで、半導体層108に酸素を供給することができる。絶縁層106から半導体層108、特に半導体層108のチャンネル形成領域に酸素を供給することで、半導体層108中の酸素欠損の低減を図ることができ、良好な電気特性を示し、かつ信頼性の高いトランジスタとすることができる。

[0401]

なお、トランジスタ100D (図7) を作製する場合には、絶縁層106を介して、半導体層108に不純物元素を添加することが好ましい。不純物元素を添加することで、半導体層108のシート抵抗、半導体層108と導電層112aとのコンタクト抵抗、及び、半導体層108と導電層112bとのコンタクト抵抗をそれぞれ低減させることができる。

[0402]

不純物元素は、基板102の上面に対して垂直または概略垂直な方向から添加されることが好ましい。この場合、半導体層108において、基板102の上面に対して傾斜している面は、基板102の上面に対して平行または概略平行な面と比べて、不純物元素が添加される量が少なくなる。つまり、半導体層108のソース領域及びドレイン領域は、チャンネル形成領域と比較して、不純物元素が添加される量が多くなる。したがって、ソース領域及びドレイン領域を優先的に低抵抗化することができる。

[0403]

さらに、不純物元素は、絶縁層106を介して、半導体層108に添加されることが好ましい。この場合、不純物元素が添加される方向における絶縁層106の厚さは、場所によって異なる。そのため、半導体層108には、不純物元素の添加量が多い領域と少ない領域とが、生じる。具体的には、半導体層108における、導電層112aの上面または導電層112bの上面に沿って設けられている領域は、絶縁層110の側面に沿って設けられている領域に比べて、不純物元素が添加される量が多くなる。このように、半導体層108のチャンネル形成領域に不純物元素が入ることを抑制し、ソース領域及びドレイン領域を優先的に低抵抗化することができる。なお、このとき、絶縁層106にも不純

物元素が供給される。

[0404]

不純物元素に用いることができる元素は、前述の通りである。

[0405]

不純物元素の供給には、プラズマイオンドーピング法またはイオン注入法を好適に用いることができる。これらの方法は、深さ方向の濃度プロファイルを、イオンの加速電圧とドーズ量等により、高い精度で制御することができる。

[0406]

原料ガスをイオン化し、当該イオンを質量分離して添加するイオン注入法を用いることで、供給される不純物元素の純度を高めることができる。イオン注入法を用いる場合、不純物元素として、前述の第1の元素を用いることが好ましく、ホウ素またはリンを用いることがより好ましい。不純物元素として、酸素と結合して安定化する元素を用いることで、領域108nを電気抵抗が低い状態で安定した低抵抗領域とすることができる。

[0407]

また、原料ガスから生じたイオンを質量分離せずに添加するプラズマイオンドーピング法を用いることで、生産性を高めることができる。プラズマイオンドーピング法を用いる場合、不純物元素として、第1の元素と、水素と、の双方を用いることが好ましく、ホウ素またはリンと、水素と、の双方を用いることがさらに好ましい。不純物元素として、酸素と結合して安定化する元素と、水素と、の双方を用いることで、領域108nの電気抵抗を低くしやすく、かつ、電気抵抗が低い状態を安定して維持できる。

[0408]

不純物元素の供給に用いるイオン注入装置またはイオンドーピング装置は、LTPSトランジスタなどのSiトランジスタの製造にも用いられるため、既存のLTPS製造ラインの装置を流用することができ、新たな設備投資を必要としないため好ましい。これにより、半導体装置の製造に係る、初期の設備投資費用を安くすることができる。

[0409]

不純物元素の供給処理において、半導体層108のうち、導電層112aまたは導電層112bと重なる部分の不純物元素の濃度が、他の領域の当該不純物元素の濃度よりも高くなるように、処理条件を制御することが好ましい。これにより、半導体層108のソース領域及びドレイン領域に、最適な濃度の不純物元素を供給することができる。

[0410]

不純物元素の原料ガスとしては、前述の不純物元素を含むガスを用いることができる。ホウ素を供給する場合、代表的には B_2H_6 ガス、 BF_3 ガスなどを用いることができる。また、リンを供給する場合には、代表的には PH_3 ガスを用いることができる。また、これらの原料ガスを水素または貴ガスで希釈した混合ガスを用いてもよい。

[0411]

その他、原料ガスとして、 CH_4 、 N_2 、 NH_3 、 AlH_3 、 $AlCl_3$ 、 SiH_4 、 Si_2H_6 、 F_2 、 HF 、 H_2 、 $(C_5H_5)_2Mg$ 、貴ガス等を用いることができる。また、イオン源は、気体に限られず、固体または液体を加熱して気化させてもよい。

[0412]

例えば、ホウ素及び水素を含むガスを用いて、不純物元素として、ホウ素と水素を供給することが好ましい。この場合、質量分離せずに不純物元素を添加でき、かつ、半導体層108の低抵抗化が容易となるため、半導体装置の生産性及び特性の双方の向上を図ることができ、好ましい。

[0413]

不純物元素の供給は、絶縁層106及び半導体層108の組成、密度、及び、厚さなどを考慮して、加速電圧及びドーズ量などの条件を設定することで制御することができる。

[0414]

なお、不純物元素の供給方法に限定は無く、例えばプラズマ処理、または、加熱による熱拡散を利用した処理などを用いてもよい。プラズマ処理法の場合、供給する不純物元素を含むガス雰囲気にてプラズマを発生させて、プラズマ処理を行うことによって、不純物元素を供給することができる。上記プラズマを発生させる装置としては、ドライエッチング装置、アッシング装置、プラズマCVD装置、高密度プラズマCVD装置等を用いることができる。

[0415]

本発明の一態様では、絶縁層106を介して不純物元素を半導体層108に供給する。これにより、不純物元素の供給の際に半導体層108の結晶性が低下することを抑制できる。そのため、結晶性の低下により電気抵抗が増大することを抑制できる。

[0416]

また、不純物元素の添加後に、絶縁層106を成膜すると、絶縁層106の成膜室内が汚染される恐れがある。このことから、絶縁層106を成膜した後に、不純物元素を添加することが好ましい。

[0417]

一方、半導体層108に直接、不純物元素を添加したのち、半導体層108上に絶縁層106を成膜してもよい。これにより、絶縁層106が不純物元素の添加によるダメージを受けることを抑制できる。

[0418]

また、不純物元素の供給工程は、基板102を加熱しながら行うことが好ましい。これにより、半導体層108において、不純物元素が添加される際に加わるダメージを、修復することができる。つまり、半導体層108に対して、不純物元素の添加と、当該添加に伴い加わるダメージの修復と、を並行して行うことができる。また、絶縁層106における、不純物元素が添加される際に加わるダメージの修復も図ることができる。

[0419]

不純物元素の供給工程における基板温度は、150℃以上基板の歪み点未満が好ましく、さらには200℃以上500℃以下が好ましく、さらには200℃以上450℃以下が好ましく、さらには250℃以上400℃以下が好ましく、さらには250℃以上350℃以下、または、300℃以上400℃以下が好ましく、さらには300℃以上350℃以下が好ましい。

[0420]

不純物元素を供給した後に、加熱処理を行ってもよい。当該加熱処理を行うことで、不純物元素の供給工程で半導体層108及び絶縁層106が受けたダメージの修復を図ることができる。

[0421]

不純物元素を添加後の加熱処理の温度は、150℃以上基板の歪み点未満が好ましく、さらには200℃以上500℃以下が好ましく、さらには200℃以上450℃以下が好ましく、さらには250℃以上400℃以下が好ましく、さらには250℃以上350℃以下が好ましい。

0℃以上400℃以下が好ましく、さらには250℃以上350℃以下、または、300℃以上400℃以下が好ましく、さらには300℃以上350℃以下が好ましい。

[0422]

不純物元素として、酸素と結合して安定化する元素を用いることで、半導体装置の作製工程中にかかる熱などで不純物元素が脱離することを抑制できる。したがって、不純物元素の添加後に、加熱処理を行う、または基板を加熱しながら成膜工程などを行っても、領域108nにおいて、電気抵抗が低い状態を維持することができる。

[0423]

なお、加熱処理については、前述の記載も参照できる。

[0424]

続いて、絶縁層106上に、導電層104を形成する(図14C)。導電層104となる導電膜の形成には、例えば、スパッタリング法、熱CVD法(MOCVD法を含む)、またはALD法が好適である。当該導電膜上にフォトリソグラフィ工程によりレジストマスクを形成した後、当該導電膜を加工することにより、ゲート電極として機能する島状の導電層104を形成することができる。

[0425]

以上の工程により、本発明の一態様の半導体装置を作製することができる。

[0426]

本実施の形態は、他の実施の形態と適宜組み合わせることができる。

[0427]

(実施の形態3)

本実施の形態では、本発明の一態様の半導体装置について、図15乃至図20を用いて説明する。

[0428]

図15に、本発明の一態様の半導体装置の回路図を示す。図16乃至図20に、本発明の一態様の半導体装置の平面図及び断面図を示す。以下では、本発明の一態様の半導体装置が有するトランジスタとして、主にトランジスタ100を例に挙げて説明する。本発明の一態様の半導体装置は、これに限られず、前述のトランジスタ100A乃至トランジスタ100Kのいずれか一または複数を含んでもよい。

[0429]

本発明の一態様の半導体装置は、トランジスタを少なくとも2つ有し、1つのトランジスタのゲート、ソースまたはドレインのいずれかが、他の1つのトランジスタのゲート、ソースまたはドレインのいずれかと電気的に接続する構成を有する。

[0430]

例えば、図15Aに示す半導体装置は、トランジスタ100及びトランジスタ200を有する。トランジスタ200のソースまたはドレインの一方は、トランジスタ100のゲートと電気的に接続される。

[0431]

なお、図15A乃至図15Cでは、各トランジスタをnチャネル型で示しているが、本発明の一態様はこれに限られない。トランジスタ100及びトランジスタ200の一方または双方をpチャネル型としてもよい。

[0432]

[半導体装置 10]

図 16 A 乃至図 16 C に、半導体装置 10 の断面図を示す。半導体装置 10 は、トランジスタ 100 及びトランジスタ 150 を有する。半導体装置 10 において、トランジスタ 100 のゲート、ソースまたはドレインのいずれかを、トランジスタ 150 のゲート、ソースまたはドレインのいずれかと電氣的に接続させることができる。

[0433]

図 16 A は、図 1 A における一点鎖線 A1-A2 方向のトランジスタ 100 及びトランジスタ 150 の断面図に相当し、図 16 B は、図 1 A における一点鎖線 B1-B2 間のトランジスタ 100 の断面図であり、図 16 C は、図 16 B と同一方向のトランジスタ 150 の断面図に相当する。

[0434]

トランジスタ 100 は、基板 102 上に設けられる。トランジスタ 100 は、前述の構成を有するため、詳細な説明は省略する（図 1 及び図 2 参照）。

[0435]

トランジスタ 150 は、導電層 112c（導電層 122e 及び導電層 122f）、絶縁層 110（絶縁層 110a、110b、110c）、絶縁層 110s、半導体層 108a、絶縁層 106、導電層 107a、導電層 107b、及び導電層 104a を有する。トランジスタ 150 を構成する各層は、単層構造であってもよく、積層構造であってもよい。

[0436]

導電層 112c は、トランジスタ 150 のバックゲート電極として機能する。導電層 112c は、基板 102 上の導電層 122e と、導電層 122e 上の導電層 122f と、を有する。導電層 122e は、導電層 122a と同じ材料、及び同じ工程で形成することができ、導電層 122f は、導電層 122b と同じ材料、及び、同じ工程で形成することができる。なお、トランジスタ 150 は、導電層 112c を有していなくてもよい。また、トランジスタ 150 は、バックゲート電極を有していなくてもよい。

[0437]

導電層 112c を覆うように、絶縁層 110 が設けられ、絶縁層 110 上に、絶縁層 110s が設けられている。絶縁層 110 及び絶縁層 110s は、トランジスタ 150 のバックゲート絶縁層として機能する。絶縁層 110s は、半導体層 108a のチャネル形成領域と接する層のため、酸素を含む絶縁層であることが好ましい。絶縁層 110s は、例えば、絶縁層 110b に好適な材料を用いることができる。

[0438]

絶縁層 110s 上に半導体層 108a が設けられる。半導体層 108a は、絶縁層 110 及び絶縁層 110s を介して、導電層 112c と重なる領域を有する。半導体層 108a は、半導体層 108 と同じ材料、及び、同じ工程で形成することができる。

[0439]

ここで、半導体層 108 と半導体層 108a には、同じ材料を用いてもよく、互いに異なる材料を用いてもよい。また、半導体層 108 と半導体層 108a には、組成が互いに異なる材料を用いてもよい。例えば、半導体層 108 と半導体層 108a の双方に、同じ組成の、In-Ga-Zn 酸化物を用いてもよい。また、半導体層 108 と半導体層 108a の双方に、In-Ga-Zn 酸化物を用い、一方は、他方に比べて、金属酸化物中の In の原子数の割合が大きくてもよい。また、半導体層 10

8と半導体層108aのうち、一方にIn-Ga-Zn酸化物を用い、他方にIn-Zn酸化物を用いてもよい。

[0440]

絶縁層110s及び半導体層108aを覆うように、絶縁層106が設けられている。絶縁層106は、トランジスタ150のゲート絶縁層として機能する。

[0441]

絶縁層106上に、導電層104aが設けられている。導電層104aは、絶縁層106を介して半導体層108aと重なる領域を有する。導電層104aは、トランジスタ150のゲート電極として機能する。導電層104aは、導電層104と同じ材料、及び、同じ工程で形成することができる。

[0442]

導電層104aを覆うように、絶縁層195が設けられており、絶縁層195上に導電層107a及び導電層107bが設けられている。導電層107a及び導電層107bは、それぞれ、絶縁層106及び絶縁層195に設けられた開口部を介して、半導体層108aと接する。導電層107a及び導電層107bは、一方がトランジスタ150のソース電極として機能し、他方がドレイン電極として機能する。

[0443]

絶縁層195は、保護層として機能する。絶縁層195には、不純物が拡散しにくい材料を用いることが好ましい。絶縁層195を設けることにより、トランジスタに外部から不純物が拡散することを効果的に抑制でき、半導体装置の信頼性を高めることができる。不純物として、例えば、水及び水素が挙げられる。例えば、絶縁層195は、無機絶縁層及び有機絶縁層の一方または双方を有する。絶縁層195は、無機絶縁層と、有機絶縁層との積層構造としてもよい。

[0444]

絶縁層195に用いることができる無機絶縁膜としては、例えば、酸化絶縁膜、窒化絶縁膜、酸化窒化絶縁膜、及び窒化酸化絶縁膜が挙げられる。これら無機絶縁膜の具体例は、絶縁層110の説明で挙げた通りである。より具体的には、絶縁層195に、窒化シリコン、窒化酸化シリコン、酸化窒化シリコン、酸化アルミニウム、酸化窒化アルミニウム、窒化アルミニウム、酸化ハフニウム、及びハフニウムアルミネートの一方または複数を用いることができる。絶縁層195に、有機材料として、例えば、アクリル樹脂、及びポリイミド樹脂の一方または複数を用いることができる。

[0445]

図16Cでは、導電層104aと導電層112cとが接続していない例を示す。例えば、バックゲートに定電位を供給し、ゲートにトランジスタ150を駆動するための信号を与えることができる。これにより、バックゲートに与える電位により、トランジスタ150を駆動する際のしきい値電圧を制御することができる。

[0446]

また、導電層104aは、絶縁層106及び絶縁層110に設けられた開口部を介して、導電層112cと接続されていてもよい。これにより、ゲートとバックゲートに同じ電位が与えられ、トランジスタ150がオン状態のときに流すことのできる電流を大きくすることができる。また、トランジスタ150がオフ状態のときに流れる電流を小さくすることもできる。

[0447]

また、導電層107aまたは導電層107bが、絶縁層106及び絶縁層110に設けられた開口部

を介して、導電層112cと接続されていてもよい。ソースとバックゲートに同じ電位を与えることで、バックチャネルの電位が安定し、トランジスタの I_d-V_d 特性における飽和性を高めることができる。

[0448]

トランジスタ150は、半導体層108aよりも上方にゲート電極を有する、いわゆるトップゲート型のトランジスタである。例えば、ゲート電極として機能する導電層104aをマスクに不純物元素を半導体層108aに添加することにより、自己整合的にソース領域及びドレイン領域を形成することができる。トランジスタ150は、TGSA (Top Gate Self-Aligned) 型のトランジスタということができる。

[0449]

トランジスタ150は、チャネル長方向における導電層104aの幅でチャネル長を制御することができる。したがって、トランジスタ150のチャネル長は、トランジスタの作製に用いる露光装置の限界解像度以上の値となる。チャネル長を大きくすることにより、飽和特性の高いトランジスタとすることができる。

[0450]

半導体装置10の作製において、チャネル長の小さいトランジスタ100と、チャネル長の大きいトランジスタ150を、一部の工程を共通にして同じ基板上に形成することができる。例えば、大きいオン電流が求められるトランジスタにトランジスタ100を適用し、高い飽和特性を求められるトランジスタにトランジスタ150を適用することにより、高い性能の半導体装置とすることができる。

[0451]

[半導体装置10A]

図15Bに、半導体装置10Aの回路図を示す。図17Aに、半導体装置10Aの平面図を示す。図17Bは、図17Aにおける一点鎖線A1-A2間の断面図である。

[0452]

半導体装置10Aは、トランジスタ100及びトランジスタ200を有する。トランジスタ200のソースまたはドレインの他方は、トランジスタ100のソースまたはドレインの他方と電気的に接続される。

[0453]

トランジスタ100及びトランジスタ200は、それぞれ、基板102上に設けられる。

[0454]

トランジスタ100は、前述の構成を有するため、詳細な説明は省略する。

[0455]

トランジスタ200は、導電層112c (導電層122e及び導電層122f)、絶縁層110 (絶縁層110a、110b、110c)、半導体層108a、導電層112b、絶縁層106、及び導電層104aを有する。

[0456]

導電層112cは、トランジスタ200のソース電極またはドレイン電極の一方として機能する。導電層112cは、基板102上の導電層122eと、導電層122e上の導電層122fと、を有する。導電層122eは、導電層122aと同じ材料、及び同じ工程で形成することができる。導電層122fは、導電層122bと同じ材料、及び、同じ工程で形成することができる。

[0457]

半導体層108aは、半導体層108と同一の材料、同一の工程で形成することができる。または、半導体層108と半導体層108aとは互いに異なる材料、別々の工程で形成してもよい。

[0458]

導電層112bは、トランジスタ100のソース電極またはドレイン電極の他方として機能し、かつ、トランジスタ200のソース電極またはドレイン電極の他方として機能する。トランジスタ100とトランジスタ200とで導電層112bを共有することで、半導体装置の占有面積を縮小することができる。

[0459]

導電層104aは、トランジスタ200のゲート電極として機能する。導電層104aは、導電層104と同一の材料、同一の工程で形成することができる。

[0460]

なお、導電層112b、絶縁層110、及び導電層122bに設けられる開口部146の開口径と、導電層112b、絶縁層110、及び導電層122fに設けられる開口部146aの開口径と、は、同じであっても、互いに異なっていてもよい。2つの開口部の径を変えることで、チャネル幅が互いに異なる2つのトランジスタを作製することもできる。また、開口部146の形状と開口部146aの形状とは、同じであってもよく、互いに異なっていてもよい。

[0461]

[半導体装置10B]

図15Cに、半導体装置10Bの回路図を示す。図18Aに、半導体装置10Bの平面図を示す。図18Bは、図18Aにおける一点鎖線A1-A2間の断面図である。

[0462]

半導体装置10Bは、トランジスタ100及びトランジスタ200を有する。トランジスタ200のソースまたはドレインの一方は、トランジスタ100のソースまたはドレインの一方と電氣的に接続される。

[0463]

トランジスタ100及びトランジスタ200は、それぞれ、基板102上に設けられる。

[0464]

トランジスタ100は、前述の構成を有するため、詳細な説明は省略する。

[0465]

トランジスタ200は、導電層112a（導電層122a及び導電層122b）、絶縁層110（絶縁層110a、110b、110c）、半導体層108a、導電層112c、絶縁層106、及び導電層104aを有する。

[0466]

導電層112aは、トランジスタ100のソース電極またはドレイン電極の一方として機能し、かつ、トランジスタ200のソース電極またはドレイン電極の一方として機能する。トランジスタ100とトランジスタ200とで導電層112aを共有することで、半導体装置の占有面積を縮小することができる。

[0467]

導電層112cは、トランジスタ200のソース電極またはドレイン電極の他方として機能する。導

電層 112c は、導電層 112b と同一の材料、同一の工程で形成することができる。

[0468]

導電層 104a は、トランジスタ 200 のゲート電極として機能する。導電層 104a は、導電層 104 と同一の材料、同一の工程で形成することができる。

[0469]

[半導体装置 10C]

図 15D に、半導体装置 10C の回路図を示す。図 19A に、半導体装置 10C の平面図を示す。図 19B は、図 19A における一点鎖線 A1-A2 間の断面図である。

[0470]

半導体装置 10C は、トランジスタ 100 及びトランジスタ 250 を有する。トランジスタ 250 のソースまたはドレインの一方は、トランジスタ 100 のソースまたはドレインの一方と電氣的に接続される。

[0471]

なお、図 15D 乃至図 15H では、トランジスタ 100 を n チャネル型で示し、トランジスタ 250 を p チャネル型で示しているが、本発明の一態様はこれに限られない。トランジスタ 100 及びトランジスタ 250 の双方を n チャネル型としてもよく、または、p チャネル型としてもよい。また、トランジスタ 100 を p チャネル型とし、トランジスタ 250 を n チャネル型としてもよい。

[0472]

トランジスタ 100 及びトランジスタ 250 は、それぞれ、基板 102 上に設けられる。

[0473]

半導体装置 10C は、基板 102 上に導電層 259 を有し、基板及び導電層 259 の上に絶縁層 252 を有し、絶縁層 252 上に半導体層 253 を有する。また、絶縁層 252 及び半導体層 253 の上に絶縁層 254 を有し、絶縁層 254 上に導電層 255 を有する。半導体層 253 と導電層 255 は、互いに重なる領域を有する。

[0474]

また、絶縁層 254 及び導電層 255 の上に絶縁層 256 を有する。また、半導体層 253 の一部と重なる領域において、絶縁層 254 及び絶縁層 256 に開口部 257a が設けられている。また、半導体層 253 の他の一部と重なる領域において、絶縁層 254 及び絶縁層 256 に開口部 257b が設けられている。

[0475]

また、絶縁層 256 上及び開口部 257a の内部に導電層 112a が設けられ、絶縁層 256 上及び開口部 257b の内部に導電層 112c が設けられている。導電層 112a は開口部 257a において半導体層 253 と電氣的に接続する。また、導電層 112c は開口部 257b において半導体層 253 と電氣的に接続する。

[0476]

半導体層 253 は、ドレイン領域 253a、チャネル形成領域 253b、ソース領域 253c を有する。半導体層 253 において、導電層 255 と重なる領域がチャネル形成領域 253b として機能する。ドレイン領域 253a は導電層 112a と電氣的に接続され、ソース領域 253c は導電層 112c と電氣的に接続される。

[0477]

また、絶縁層 256、導電層 112a、及び導電層 112cの上に絶縁層 110（絶縁層 110a、110b、110c）が設けられ、絶縁層 110上に導電層 112bが設けられている。

[0478]

また、導電層 112aの一部と重なる領域において、導電層 112b、及び、絶縁層 110に開口部 146が設けられている（図 19A）。導電層 112aは、開口部 146と重なる位置に凹部が設けられている。また、開口部 146の内部及び導電層 112aの凹部の内部に半導体層 108が設けられている。

[0479]

また、絶縁層 110、導電層 112b、及び半導体層 108の上に絶縁層 106を有し、絶縁層 106上に導電層 104を有する。また、絶縁層 106及び導電層 104の上に絶縁層 195を有する。

[0480]

導電層 259はトランジスタ 250のバックゲート電極として機能する。よって、導電層 259は、チャンネル形成領域 253bと重なり、かつ、チャンネル形成領域 253bの端部を越えて延在することが好ましい。すなわち、導電層 259は、チャンネル形成領域 253bよりも大きいことが好ましい。また、導電層 259は、半導体層 253の端部を越えて延在することが好ましい。すなわち、導電層 259は、半導体層 253よりも大きいことが好ましい。

[0481]

バックゲート電極は、ゲート電極とバックゲート電極で半導体層のチャンネル形成領域を挟むように配置される。また、バックゲート電極の電位を変化させることで、トランジスタのしきい値電圧を変化させることができる。バックゲート電極の電位は、接地電位または任意の電位としてもよい。

[0482]

バックゲート電極は導電層で形成され、ゲート電極と同様に機能させることができる。例えば、バックゲート電極の電位をゲート電極と同電位としてもよい。

[0483]

バックゲート電極は、ゲート電極、ソース電極、ドレイン電極などと同様の材料及び方法により形成することができる。また、ゲート電極とバックゲート電極は導電層であるため、トランジスタの外部で生じる電場が、チャンネルが形成される半導体層に作用しないようにする機能（特に静電気に対する電界遮蔽機能）を有する。すなわち、静電気などの外部の電場の影響によりトランジスタの電気的な特性が変動することを防止できる。また、バックゲート電極を設けることで、BT（Bias Temperature）ストレス試験前後におけるトランジスタのしきい値電圧の変化量を低減できる。バックゲート電極を設けることで、トランジスタの特性ばらつきが低減され、半導体装置の信頼性を向上できる。

[0484]

半導体層 253は、トランジスタ 250のチャンネルが形成される半導体層として機能し、絶縁層 254はゲート絶縁層として機能し、導電層 255はゲート電極として機能する。また、導電層 112aはトランジスタ 250のドレイン電極として機能し、導電層 112cはソース電極として機能する。

[0485]

トランジスタ 250には、トランジスタ 100と同様に、OSトランジスタを適用してもよい。

[0486]

ここで、半導体層 108と半導体層 253には、同じ材料を用いてもよく、互いに異なる材料を用い

てもよい。

[0487]

また、トランジスタ250には、シリコンをチャンネル形成領域に用いたトランジスタ（Siトランジスタ）を適用してもよい。

[0488]

シリコンとしては、単結晶シリコン、多結晶シリコン、非晶質シリコン等が挙げられる。特に、半導体層にLTPSを有するトランジスタ（以下、LTPSトランジスタともいう）を用いることができる。LTPSトランジスタは、電界効果移動度が高く、周波数特性が良好である。

[0489]

トランジスタ100は、前述の構成を有するため、詳細な説明は省略する。

[0490]

半導体装置10Cにおいて、導電層112aは、トランジスタ100のソース電極またはドレイン電極の一方として機能し、かつ、トランジスタ250のソース電極またはドレイン電極の一方として機能する。トランジスタ100とトランジスタ250とで導電層112aを共有することで、半導体装置の占有面積を縮小することができる。

[0491]

前述の通り、トランジスタ100は、縦チャンネル型トランジスタである。一方、トランジスタ250は、半導体層を流れる電流は横方向、すなわち、基板102表面と平行な方向または略平行な方向に沿って流れる。このようなトランジスタを、横チャンネル型トランジスタ、または、横型チャンネルトランジスタとすることができる。

[0492]

このように、本発明の一態様の半導体装置は、縦チャンネル型トランジスタだけでなく、横チャンネル型トランジスタを有していてもよい。

[0493]

図15Eに示すように、トランジスタ250は、バックゲートと、ゲートと、が電氣的に接続されていてもよい。また、図15Fに示すように、トランジスタ250は、バックゲートと、ソースまたはドレインと、が、電氣的に接続されていてもよい。また、図15Gに示すように、トランジスタ250は、バックゲートを有していなくてもよい。

[0494]

[半導体装置10D]

図15Hに、半導体装置10Dの回路図を示す。図20Aに、半導体装置10Dの平面図を示す。図20Bは、図20Aにおける一点鎖線A1-A2間の断面図である。

[0495]

半導体装置10Dは、トランジスタ100及びトランジスタ250を有する。トランジスタ250のゲートは、トランジスタ100のソースまたはドレインの一方と電氣的に接続される。

[0496]

半導体装置10Dは、開口部146が、トランジスタ250のゲート電極として機能する導電層255と重ねて設けられている点が半導体装置10Cと異なる。よって、半導体装置10Cでは、トランジスタ100が、トランジスタ250のゲート電極上に重ねて設けられている。半導体装置10Dにおいて、開口部146は、導電層255と重なる領域に、導電層112b及び絶縁層110それぞれ

の一部を選択的に除去して形成される。

[0497]

図20A及び図20Bでは、開口部146がチャネル形成領域253bと重ねて設けられているが、これに限定されない。開口部141は、チャネル形成領域253bと重ならず、かつ、導電層112aと重ねて設けてもよい。半導体装置10Dにおいて、導電層112aは、トランジスタ250のゲート電極として機能し、かつ、トランジスタ100のソース電極またはドレイン電極の一方として機能する。

[0498]

トランジスタ100とトランジスタ250を重ねて設けることで、より占有面積が低減された半導体装置が実現できる。

[0499]

また、半導体装置10Dは、開口部257a、開口部257b、導電層258a、及び、導電層258bの構成が、半導体装置10Cと異なる。

[0500]

半導体装置10Dにおいて、開口部257aは、半導体層253のドレイン領域253aと重なる領域に、絶縁層254及び絶縁層110それぞれの一部を選択的に除去して形成される。また、半導体装置10Dにおいて、開口部257bは、半導体層253のソース領域253cと重なる領域に、絶縁層254及び絶縁層110それぞれの一部を選択的に除去して形成される。

[0501]

また、半導体装置10Dにおいて、導電層258a及び導電層258bは絶縁層110上に設けられる。

[0502]

半導体装置10Dにおいて、導電層258a、258bは、導電層112bと同じ材料を用いて同じ作製工程で同時に形成できる。導電層258a、258bと導電層112bとを別々に作製する必要がないため、半導体装置の作製工程が短縮され、半導体装置の生産性を高めることができる。

[0503]

また、本発明の一態様の半導体装置は、トランジスタを少なくとも1つと、容量素子を少なくとも1つ有し、トランジスタのソースまたはドレインが、容量素子の一对の電極の一方と電気的に接続する構成を有する。図15Iでは、トランジスタ100のソースまたはドレインが、容量素子190の一方の電極と電気的に接続されている例を示す。

[0504]

本実施の形態は、他の実施の形態と適宜組み合わせることができる。

[0505]

(実施の形態4)

本実施の形態では、本発明の一態様の表示装置について図21乃至図29を用いて説明する。

[0506]

本実施の形態の表示装置は、解像度の高い表示装置または大型の表示装置とすることができる。したがって、本実施の形態の表示装置は、例えば、テレビジョン装置、デスクトップ型もしくはノート型のパーソナルコンピュータ、コンピュータ用などのモニター、デジタルサイネージ、及び、パチンコ機などの大型ゲーム機などの比較的大きな画面を備える電子機器の他、デジタルカメラ、デジタルビデオ

カメラ、デジタルフォトフレーム、携帯電話機、携帯型ゲーム機、携帯情報端末、及び、音響再生装置の表示部に用いることができる。

[0507]

また、本実施の形態の表示装置は、高精細な表示装置とすることができる。したがって、本実施の形態の表示装置は、例えば、腕時計型、及び、ブレスレット型などの情報端末機（ウェアラブル機器）の表示部、並びに、ヘッドマウントディスプレイ（HMD）などのVR向け機器、及び、メガネ型のAR向け機器などの頭部に装着可能なウェアラブル機器の表示部に用いることができる。

[0508]

本発明の一態様の半導体装置は、表示装置、または、当該表示装置を有するモジュールに用いることができる。当該表示装置を有するモジュールとしては、当該表示装置にフレキシブルプリント回路基板（Flexible printed circuit、以下、FPCと記す）もしくはTCP（Tape Carrier Package）等のコネクタが取り付けられたモジュール、COG（Chip On Glass）方式もしくはCOF（Chip On Film）方式等により集積回路（IC）が実装されたモジュール等が挙げられる。

[0509]

また、本実施の形態の表示装置はタッチパネルとしての機能を有していてもよい。例えば、表示装置には、指などの被検知体の近接または接触を検知できる様々な検知素子（センサ素子ともいえる）を適用することができる。

[0510]

センサの方式としては、例えば、静電容量方式、抵抗膜方式、表面弾性波方式、赤外線方式、光学方式、及び、感圧方式が挙げられる。

[0511]

静電容量方式としては、例えば、表面型静電容量方式、投影型静電容量方式がある。また、投影型静電容量方式としては、例えば、自己容量方式、相互容量方式がある。相互容量方式を用いると、同時多点検出が可能となるため好ましい。

[0512]

タッチパネルとしては、例えば、アウトセル型、オンセル型、及び、インセル型が挙げられる。なお、インセル型のタッチパネルは、表示素子を支持する基板と対向基板のうち一方または双方に、検知素子を構成する電極が設けられた構成をいう。

[0513]

[表示装置50A]

図21に、表示装置50Aの斜視図を示す。

[0514]

表示装置50Aは、基板152と基板151とが貼り合わされた構成を有する。図21では、基板152を破線で示している。

[0515]

表示装置50Aは、表示部162、接続部140、回路部164、導電層165等を有する。図21では表示装置50AにIC173及びFPC172が実装されている例を示している。そのため、図21に示す構成は、表示装置50Aと、ICと、FPCと、を有する表示モジュールということもできる。

[0516]

接続部140は、表示部162の外側に設けられる。接続部140は、表示部162の一边または複数の辺に沿って設けることができる。接続部140は、単数であっても複数であってもよい。図21では、表示部の四辺を囲むように接続部140が設けられている例を示す。接続部140では、表示素子の共通電極と、導電層とが電氣的に接続されており、共通電極に電位を供給することができる。

[0517]

回路部164は、例えば走査線駆動回路（ゲートドライバともいう）を有する。また、回路部164は、走査線駆動回路及び信号線駆動回路（ソースドライバともいう）の双方を有していてもよい。

[0518]

導電層165は、表示部162及び回路部164に信号及び電力を供給する機能を有する。当該信号及び電力は、FPC172を介して外部から導電層165に入力される、またはIC173から導電層165に入力される。

[0519]

図21では、COG方式またはCOF方式等により、基板151にIC173が設けられている例を示す。IC173には、例えば、走査線駆動回路及び信号線駆動回路のうち一方または双方を有するICを適用できる。なお、表示装置50A及び表示モジュールは、ICを設けない構成としてもよい。また、ICを、COF方式等により、FPCに実装してもよい。

[0520]

本発明の一態様の半導体装置は、例えば、表示装置50Aの表示部162及び回路部164の一方または双方に適用することができる。

[0521]

例えば、本発明の一態様の半導体装置を表示装置の画素回路に適用する場合、画素回路の占有面積を縮小することができ、高精細の表示装置とすることができる。また、例えば、本発明の一態様の半導体装置を表示装置の駆動回路（例えば、ゲート線駆動回路及びソース線駆動回路の一方または双方）に適用する場合、駆動回路の占有面積を縮小することができ、狭額縁の表示装置とすることができる。また、本発明の一態様の半導体装置は、電気特性が良好であるため、表示装置に用いることで表示装置の信頼性を高めることができる。

[0522]

表示部162は、表示装置50Aにおける画像を表示する領域であり、周期的に配列された複数の画素201を有する。図21には、1つの画素201の拡大図を示している。

[0523]

本実施の形態の表示装置における画素の配列に特に限定はなく、様々な方法を適用することができる。画素の配列としては、例えば、ストライプ配列、Sストライプ配列、マトリクス配列、デルタ配列、ベイヤー配列、及びペンタイル配列が挙げられる。

[0524]

図21に示す画素201は、赤色の光を呈する副画素11R、緑色の光を呈する副画素11G、及び、青色の光を呈する副画素11Bを有する。1つの画素が有する副画素の数は特に限定されない。

[0525]

副画素11R、11G、11Bは、それぞれ、表示素子と、当該表示素子の駆動を制御する回路と、を有する。

[0526]

表示素子としては、様々な素子を用いることができ、例えば、液晶素子及び発光素子が挙げられる。その他、シャッター方式または光干渉方式のMEMS (Micro Electro Mechanical Systems) 素子、マイクロカプセル方式、電気泳動方式、エレクトロウェッティング方式、または電子粉流体 (登録商標) 方式等を適用した表示素子などを用いることもできる。また、光源と、量子ドット材料による色変換技術と、を用いたQLED (Quantum-dot LED) を用いてもよい。

[0527]

液晶素子を用いた表示装置としては、例えば、透過型の液晶表示装置、反射型の液晶表示装置、及び、半透過型の液晶表示装置が挙げられる。

[0528]

液晶素子を用いた表示装置に用いることができるモードとしては、例えば、垂直配向 (VA: Vertical Alignment) モード、FFS (Fringe Field Switching) モード、IPS (In-Plane-Switching) モード、TN (Twisted Nematic) モード、ASM (Axially Symmetric aligned Micro-cell) モード、OCB (Optically Compensated Birefringence) モード、FLC (Ferroelectric Liquid Crystal) モード、AFLC (AntiFerroelectric Liquid Crystal) モード、ECB (Electrically Controlled Birefringence) モード、及び、ゲストホストモードが挙げられる。VAモードとしては、例えば、MVA (Multi-Domain Vertical Alignment) モード、PVA (Patterned Vertical Alignment) モード、及び、ASV (Advanced Super View) モードが挙げられる。

[0529]

液晶素子に用いることができる液晶材料としては、例えば、サーモトロピック液晶、低分子液晶、高分子液晶、高分子分散型液晶 (PDLC: Polymer Dispersed Liquid Crystal)、高分子ネットワーク型液晶 (PNLC: Polymer Network Liquid Crystal)、強誘電性液晶、及び、反強誘電性液晶が挙げられる。これらの液晶材料は、条件により、コレステリック相、スメクチック相、キュービック相、カイラルネマチック相、等方相、ブルー相などを示す。また、液晶材料としては、ポジ型の液晶及びネガ型の液晶のどちらを用いてもよく、適用するモードまたは設計に応じて選択できる。

[0530]

発光素子としては、例えば、LED (Light Emitting Diode)、OLED (Organic LED)、半導体レーザなどの、自発光型の発光素子が挙げられる。LEDとして、例えば、ミニLED、マイクロLEDなどを用いることができる。

[0531]

発光素子が有する発光物質としては、例えば、蛍光を発する物質 (蛍光材料)、燐光を発する物質 (燐光材料)、熱活性化遅延蛍光を示す物質 (熱活性化遅延蛍光 (Thermally activated delayed fluorescence: TADF) 材料)、及び、無機化合物 (量子ドット材料等) が挙げられる。

[0532]

発光素子の発光色は、赤外、赤、緑、青、シアン、マゼンタ、黄、または白などとすることができる。また、発光素子にマイクロキャビティ構造を付与することにより色純度を高めることができる。

[0533]

発光素子が有する一对の電極のうち、一方の電極は陽極として機能し、他方の電極は陰極として機能する。

[0534]

なお、本発明の一態様の表示装置は、発光素子が形成されている基板とは反対方向に光を射出する上面射出型（トップエミッション型）、発光素子が形成されている基板側に光を射出する下面射出型（ボトムエミッション型）、両面に光を射出する両面射出型（デュアルエミッション型）のいずれであってもよい。

[0535]

図22Aに、表示装置50Aの、FPC172を含む領域の一部、回路部164の一部、表示部162の一部、接続部140の一部、及び、端部を含む領域の一部をそれぞれ切断したときの断面の一例を示す。

[0536]

図22Aに示す表示装置50Aは、基板151と基板152の間に、トランジスタ205D、205R、205G、205B、発光素子130R、発光素子130G、発光素子130B等を有する。発光素子130Rは、赤色の光を呈する副画素11Rが有する表示素子であり、発光素子130Gは、緑色の光を呈する副画素11Gが有する表示素子であり、発光素子130Bは、青色の光を呈する副画素11Bが有する表示素子である。

[0537]

表示装置50Aには、SBS構造が適用されている。SBS構造は、発光素子ごとに材料及び構成を最適化することができるため、材料及び構成の選択の自由度が高まり、輝度の向上及び信頼性の向上を図ることが容易となる。

[0538]

また、表示装置50Aは、トップエミッション型である。トップエミッション型は、トランジスタ等を発光素子の発光領域と重ねて配置できるため、ボトムエミッション型に比べて画素の開口率を高めることができる。

[0539]

トランジスタ205D、205R、205G、205Bは、いずれも基板151上に形成されている。これらのトランジスタは、同一の材料及び同一の工程により作製することができる。

[0540]

本実施の形態では、トランジスタ205D、205R、205G、205Bには、OSトランジスタを用いる例を示す。トランジスタ205D、205R、205G、205Bには、本発明の一態様のトランジスタを用いることができる。つまり、表示装置50Aは、表示部162及び回路部164の双方に、本発明の一態様のトランジスタを有する。表示部162に本発明の一態様のトランジスタを用いることで、画素サイズを縮小でき、高精細化を図ることができる。また、回路部164に本発明の一態様のトランジスタを用いることで、回路部164の占有面積を小さくでき、狭額縁化を図ることができる。本実施の形態では、本発明の一態様のトランジスタとして、トランジスタ100（図1

及び図2)を用いる例を示すが、これに限られない。本発明の一態様のトランジスタについては、先の実施の形態の記載を参照できる。

[0541]

具体的には、トランジスタ205D、205R、205G、205Bは、それぞれ、ゲートとして機能する導電層104、ゲート絶縁層として機能する絶縁層106、ソース及びドレインとして機能する導電層112a及び導電層112b、金属酸化物を有する半導体層108、並びに、絶縁層110(絶縁層110a、110b、110c)を有する。ここでは、同一の導電膜を加工して得られる複数の層に、同じハッチングパターンを付している。絶縁層110は、導電層112aと半導体層108との間に位置する。絶縁層106は、導電層104と半導体層108との間に位置する。

[0542]

なお、本実施の形態の表示装置が有するトランジスタは、本発明の一態様のトランジスタのみに限定されない。例えば、本発明の一態様のトランジスタと、他の構造のトランジスタと、を組み合わせせて有していてもよい。

[0543]

本実施の形態の表示装置は、例えば、プレーナ型のトランジスタ、スタガ型のトランジスタ、逆スタガ型のトランジスタのいずれか一以上を有していてもよい。本実施の形態の表示装置が有するトランジスタは、トップゲート型またはボトムゲート型のいずれとしてもよい。または、チャネルが形成される半導体層の上下にゲートが設けられていてもよい。

[0544]

また、本実施の形態の表示装置は、Siトランジスタを有していてもよい。

[0545]

画素回路に含まれる発光素子の発光輝度を高くする場合、発光素子に流す電流量を大きくする必要がある。そのためには、画素回路に含まれている駆動トランジスタのソースドレイン間電圧を高くする必要がある。OSトランジスタは、Siトランジスタと比較して、ソースドレイン間において耐圧が高いため、OSトランジスタのソースドレイン間には高い電圧を印加することができる。したがって、画素回路に含まれる駆動トランジスタをOSトランジスタとすることで、発光素子に流れる電流量を大きくし、発光素子の発光輝度を高くすることができる。

[0546]

また、トランジスタが飽和領域で動作する場合において、OSトランジスタは、Siトランジスタよりも、ゲートソース間電圧の変化に対して、ソースドレイン間電流の変化を小さくすることができる。このため、画素回路に含まれる駆動トランジスタとしてOSトランジスタを適用することによって、ゲートソース間電圧の変化によって、ソースドレイン間に流れる電流を細かく定めることができるため、発光素子に流れる電流量を制御することができる。このため、画素回路における階調数を多くすることができる。

[0547]

また、トランジスタが飽和領域で動作するとき流れる電流の飽和特性において、OSトランジスタは、ソースドレイン間電圧が徐々に高くなった場合においても、Siトランジスタよりも安定した電流(飽和電流)を流すことができる。そのため、OSトランジスタを駆動トランジスタとして用いることで、例えば、発光素子の電流-電圧特性にばらつきが生じた場合においても、発光素子に安定した電流を流すことができる。つまり、OSトランジスタは、飽和領域で動作する場合において、ソ

ソースドレイン間電圧を変化させても、ソースドレイン間電流がほぼ変化しないため、発光素子の発光輝度を安定させることができる。

[0548]

回路部164が有するトランジスタと、表示部162が有するトランジスタは、同じ構造であってもよく、異なる構造であってもよい。回路部164が有する複数のトランジスタの構造は、全て同じであってもよく、2種類以上であってもよい。同様に、表示部162が有する複数のトランジスタの構造は、全て同じであってもよく、2種類以上であってもよい。

[0549]

表示部162が有するトランジスタの全てをOSトランジスタとしてもよく、表示部162が有するトランジスタの全てをSiトランジスタとしてもよく、表示部162が有するトランジスタの一部をOSトランジスタとし、残りをSiトランジスタとしてもよい。

[0550]

例えば、表示部162にLTPSトランジスタとOSトランジスタとの双方を用いることで、消費電力が低く、駆動能力の高い表示装置を実現することができる。また、LTPSトランジスタと、OSトランジスタとを、組み合わせる構成をLTPOと呼称する場合がある。なお、より好適な例としては、配線間の導通、非導通を制御するためのスイッチとして機能するトランジスタ等にOSトランジスタを適用し、電流を制御するトランジスタ等にLTPSトランジスタを適用する構成が挙げられる。

[0551]

例えば、表示部162が有するトランジスタの一は、発光素子に流れる電流を制御するためのトランジスタとして機能し、駆動トランジスタとも呼ぶことができる。駆動トランジスタのソース及びドレインの一方は、発光素子の画素電極と電気的に接続される。当該駆動トランジスタには、LTPSトランジスタを用いることが好ましい。これにより、画素回路において発光素子に流れる電流を大きくできる。

[0552]

一方、表示部162が有するトランジスタの他の一は、画素の選択、非選択を制御するためのスイッチとして機能し、選択トランジスタとも呼ぶことができる。選択トランジスタのゲートはゲート線と電気的に接続され、ソース及びドレインの一方は、ソース線（信号線）と電気的に接続される。選択トランジスタには、OSトランジスタを適用することが好ましい。これにより、フレーム周波数を著しく小さく（例えば1fps以下）しても、画素の階調を維持することができるため、静止画を表示する際にドライバを停止することで、消費電力を低減することができる。

[0553]

トランジスタ205D、205R、205G、205Bを覆うように、絶縁層218が設けられ、絶縁層218上に絶縁層235が設けられている。

[0554]

絶縁層218は、トランジスタの保護層として機能することが好ましい。絶縁層218には、水及び水素などの不純物が拡散しにくい材料を用いることが好ましい。これにより、絶縁層218をバリア層として機能させることができる。このような構成とすることで、トランジスタに外部から不純物が拡散することを効果的に抑制でき、表示装置の信頼性を高めることができる。

[0555]

絶縁層218は、1層以上の無機絶縁膜を有することが好ましい。無機絶縁膜としては、例えば、酸

化絶縁膜、窒化絶縁膜、酸化窒化絶縁膜、及び窒化酸化絶縁膜が挙げられる。これらの無機絶縁膜の具体例は、前述の通りである。

[0556]

絶縁層235は、平坦化層としての機能を有することが好ましく、有機絶縁膜が好適である。有機絶縁膜に用いることができる材料としては、アクリル樹脂、ポリアミド樹脂、エポキシ樹脂、ポリアミド樹脂、ポリアミド樹脂、シロキサン樹脂、ベンゾシクロブテン系樹脂、フェノール樹脂、及びこれら樹脂の前駆体等が挙げられる。また、絶縁層235を、有機絶縁膜と、無機絶縁膜との積層構造にしてもよい。絶縁層235の最表層は、エッチング保護層としての機能を有することが好ましい。これにより、画素電極111R、111G、111Bなどの加工時に、絶縁層235に凹部が形成されることを抑制することができる。または、絶縁層235には、画素電極111R、111G、111Bなどの加工時に、凹部が設けられてもよい。

[0557]

絶縁層235上に、発光素子130R、130G、130Bが設けられている。

[0558]

発光素子130Rは、絶縁層235上の画素電極111Rと、画素電極111R上のEL層113Rと、EL層113R上の共通電極115と、を有する。図22Aに示す発光素子130Rは、赤色の光(R)を発する。EL層113Rは、赤色の光を発する発光層を有する。

[0559]

発光素子130Gは、絶縁層235上の画素電極111Gと、画素電極111G上のEL層113Gと、EL層113G上の共通電極115と、を有する。図22Aに示す発光素子130Gは、緑色の光(G)を発する。EL層113Gは、緑色の光を発する発光層を有する。

[0560]

発光素子130Bは、絶縁層235上の画素電極111Bと、画素電極111B上のEL層113Bと、EL層113B上の共通電極115と、を有する。図22Aに示す発光素子130Bは、青色の光(B)を発する。EL層113Bは、青色の光を発する発光層を有する。

[0561]

なお、図22Aでは、EL層113R、113G、113Bを全て同じ膜厚で示すが、これに限られない。EL層113R、113G、113Bのそれぞれの膜厚は異なってもよい。例えば、EL層113R、113G、113Bは、それぞれの発する光を強める光路長に対応して膜厚を設定することが好ましい。これにより、マイクロキャビティ構造を実現し、各発光素子から射出される光の色純度を高めることができる。

[0562]

画素電極111Rは、絶縁層106、絶縁層218、及び絶縁層235に設けられた開口部を介して、トランジスタ205Rが有する導電層112bと電氣的に接続されている。同様に、画素電極111Gは、トランジスタ205Gが有する導電層112bと電氣的に接続され、画素電極111Bは、トランジスタ205Bが有する導電層112bと電氣的に接続されている。

[0563]

画素電極111R、111G、111Bのそれぞれの端部は、絶縁層237によって覆われている。絶縁層237は、隔壁として機能する。絶縁層237は、無機絶縁材料及び有機絶縁材料の一方または双方を用いて、単層構造または積層構造で設けることができる。絶縁層237には、例えば、絶縁

層 2 1 8 に用いることができる材料及び絶縁層 2 3 5 に用いることができる材料を適用できる。絶縁層 2 3 7 により、画素電極と共通電極とを電氣的に絶縁することができる。また、絶縁層 2 3 7 により、隣接する発光素子同士を電氣的に絶縁することができる。

[0564]

絶縁層 2 3 7 は、少なくとも表示部 1 6 2 に設けられる。絶縁層 2 3 7 は、表示部 1 6 2 だけでなく、接続部 1 4 0 及び回路部 1 6 4 に設けられていてもよい。また、絶縁層 2 3 7 は、表示装置 5 0 A の端部にまで設けられていてもよい。

[0565]

共通電極 1 1 5 は、発光素子 1 3 0 R、1 3 0 G、1 3 0 B に共通して設けられる一続きの膜である。複数の発光素子が共通して有する共通電極 1 1 5 は、接続部 1 4 0 に設けられた導電層 1 2 3 と電氣的に接続される。導電層 1 2 3 には、画素電極 1 1 1 R、1 1 1 G、1 1 1 B と同じ材料及び同じ工程で形成された導電層を用いることが好ましい。

[0566]

本発明の一態様の表示装置において、画素電極と共通電極のうち、光を取り出す側の電極には、可視光を透過する導電膜を用いる。また、光を取り出さない側の電極には、可視光を反射する導電膜を用いることが好ましい。

[0567]

また、光を取り出さない側の電極にも可視光を透過する導電膜を用いてもよい。この場合、反射層と、E L 層との間に当該電極を配置することが好ましい。つまり、E L 層の発光は、当該反射層によって反射されて、表示装置から取り出されてもよい。

[0568]

発光素子の一对の電極を形成する材料としては、金属、合金、電気伝導性化合物、及びこれらの混合物などを適宜用いることができる。当該材料としては、具体的には、アルミニウム、マグネシウム、チタン、クロム、マンガン、鉄、コバルト、ニッケル、銅、ガリウム、亜鉛、インジウム、スズ、モリブデン、タンタル、タングステン、パラジウム、金、白金、銀、イットリウム、ネオジムなどの金属、及びこれらを適宜組み合わせて含む合金が挙げられる。また、当該材料としては、インジウムスズ酸化物 (In-Sn 酸化物、ITO ともいう)、In-Si-Sn 酸化物 (ITSO ともいう)、インジウム亜鉛酸化物 (In-Zn 酸化物)、及び In-W-Zn 酸化物などを挙げるができる。また、当該材料としては、アルミニウム、ニッケル、及びランタンの合金 (Al-Ni-La) 等のアルミニウムを含む合金 (アルミニウム合金)、並びに、銀とマグネシウムの合金、及び、銀とパラジウムと銅の合金 (Ag-Pd-Cu、APC とも記す) 等の銀を含む合金が挙げられる。その他、当該材料としては、上記例示のない元素周期表の第 1 族または第 2 族に属する元素 (例えば、リチウム、セシウム、カルシウム、ストロンチウム)、ユウロピウム、イッテルビウムなどの希土類金属及びこれらを適宜組み合わせて含む合金、グラフェン等が挙げられる。

[0569]

発光素子には、微小光共振器 (マイクロキャビティ) 構造が適用されていることが好ましい。したがって、発光素子が有する一对の電極の一方は、可視光に対する透過性及び反射性を有する電極 (半透過・半反射電極) を有することが好ましく、他方は、可視光に対する反射性を有する電極 (反射電極) を有することが好ましい。発光素子がマイクロキャビティ構造を有することで、発光層から得られる発光を両電極間で共振させ、発光素子から射出される光を強めることができる。

[0570]

透明電極の光の透過率は、40%以上とする。例えば、発光素子の透明電極には、可視光（波長400nm以上750nm未満の光）の透過率が40%以上である電極を用いることが好ましい。半透過・半反射電極の可視光の反射率は、10%以上95%以下、好ましくは30%以上80%以下とする。反射電極の可視光の反射率は、40%以上100%以下、好ましくは70%以上100%以下とする。また、これらの電極の抵抗率は、 $1 \times 10^{-2} \Omega \text{ cm}$ 以下が好ましい。

[0571]

EL層113R、113G、113Bは、それぞれ、島状に設けられている。図22Aでは、隣り合うEL層113Rの端部とEL層113Gの端部とが重なっており、隣り合うEL層113Gの端部とEL層113Bの端部とが重なっており、隣り合うEL層113Rの端部とEL層113Bの端部とが重なっている。ファインメタルマスクを用いて島状のEL層を成膜する場合、図22Aに示すように、隣り合うEL層の端部同士が重なることがあるが、これに限られない。つまり、隣り合うEL層同士は重ならず、互いに離隔されていてもよい。また、表示装置において、隣り合うEL層同士が重なっている部分と、隣り合うEL層同士が重ならず離隔されている部分と、の双方が存在してもよい。

[0572]

EL層113R、113G、113Bは、それぞれ、少なくとも発光層を有する。発光層は、1種または複数種の発光物質を有する。発光物質としては、青色、紫色、青紫色、緑色、黄緑色、黄色、橙色、または赤色などの発光色を呈する物質を適宜用いる。また、発光物質として、近赤外光を発する物質を用いることもできる。

[0573]

発光物質としては、蛍光材料、燐光材料、TADF材料、及び量子ドット材料などが挙げられる。

[0574]

発光層は、発光物質（ゲスト材料）に加えて、1種または複数種の有機化合物（ホスト材料、アシスト材料等）を有していてもよい。1種または複数種の有機化合物としては、正孔輸送性の高い物質（正孔輸送性材料）及び電子輸送性の高い物質（電子輸送性材料）の一方または双方を用いることができる。また、1種または複数種の有機化合物として、バイポーラ性の物質（電子輸送性及び正孔輸送性が高い物質）、またはTADF材料を用いてもよい。

[0575]

発光層は、例えば、燐光材料と、励起錯体を形成しやすい組み合わせである正孔輸送性材料及び電子輸送性材料と、を有することが好ましい。このような構成とすることにより、励起錯体から発光物質（燐光材料）へのエネルギー移動であるExTET（Exciplex-Triplet Energy Transfer）を用いた発光を効率よく得ることができる。発光物質の最も低エネルギー側の吸収帯の波長と重なるような発光を呈する励起錯体を形成するような組み合わせを選択することで、エネルギー移動がスムーズとなり、効率よく発光を得ることができる。この構成により、発光素子の高効率、低電圧駆動、長寿命を同時に実現できる。

[0576]

EL層は、発光層の他に、正孔注入性の高い物質を含む層（正孔注入層）、正孔輸送性材料を含む層（正孔輸送層）、電子ブロック性の高い物質を含む層（電子ブロック層）、電子注入性の高い物質を含む層（電子注入層）、電子輸送性材料を含む層（電子輸送層）、及び、正孔ブロック性の高い物質を含

む層（正孔ブロック層）のうち一つまたは複数有することができる。その他、EL層は、バイポーラ性の物質及びTADF材料の一方または双方を含んでいてもよい。

[0577]

発光素子には低分子化合物及び高分子化合物のいずれを用いることもでき、無機化合物を含んでいてもよい。発光素子を構成する層は、それぞれ、蒸着法（真空蒸着法を含む）、転写法、印刷法、インクジェット法、塗布法等の方法で形成することができる。

[0578]

発光素子には、シングル構造（発光ユニットを1つだけ有する構造）を適用してもよく、タンデム構造（発光ユニットを複数有する構造）を適用してもよい。発光ユニットは、少なくとも1層の発光層を有する。タンデム構造は、複数の発光ユニットが電荷発生層を介して直列に接続された構成である。電荷発生層は、一对の電極間に電圧を印加したときに、2つの発光ユニットの一方に電子を注入し、他方に正孔を注入する機能を有する。タンデム構造とすることで、高輝度発光が可能な発光素子とすることができる。また、タンデム構造は、シングル構造と比べて、同じ輝度を得るために必要な電流を低減できるため、信頼性を高めることができる。なお、タンデム構造をスタック構造と呼ぶことができる。

[0579]

図22Aにおいて、タンデム構造の発光素子を用いる場合、EL層113Rは、赤色の光を発する発光ユニットを複数有する構造であり、EL層113Gは、緑色の光を発する発光ユニットを複数有する構造であり、EL層113Bは、青色の光を発する発光ユニットを複数有する構造であると好ましい。

[0580]

発光素子130R、130G、130B上には保護層131が設けられている。保護層131と基板152は接着層142を介して接着されている。基板152には、遮光層117が設けられている。発光素子の封止には、例えば、固体封止構造または中空封止構造が適用できる。図22Aでは、基板152と基板151との間の空間が、接着層142で充填されており、固体封止構造が適用されている。または、当該空間を不活性ガス（窒素またはアルゴンなど）で充填し、中空封止構造を適用してもよい。このとき、接着層142は、発光素子と重ならないように設けられていてもよい。また、当該空間を、枠状に設けられた接着層142とは異なる樹脂で充填してもよい。

[0581]

保護層131は、少なくとも表示部162に設けられており、表示部162全体を覆うように設けられていることが好ましい。保護層131は、表示部162だけでなく、接続部140及び回路部164を覆うように設けられていることが好ましい。また、保護層131は、表示装置50Aの端部にまで設けられていることが好ましい。一方で、接続部204には、FPC172と導電層166とを電氣的に接続させるため、保護層131が設けられていない部分が生じる。

[0582]

発光素子130R、130G、130B上に保護層131を設けることで、発光素子の信頼性を高めることができる。

[0583]

保護層131は単層構造でもよく、2層以上の積層構造であってもよい。また、保護層131の導電性は問わない。保護層131としては、絶縁膜、半導体膜、及び、導電膜の少なくとも一種を用いる

ことができる。

[0584]

保護層131が無機膜を有することで、共通電極115の酸化を防止する、発光素子に不純物（水分及び酸素等）が入り込むことを抑制する、等、発光素子の劣化を抑制し、表示装置の信頼性を高めることができる。

[0585]

保護層131には、例えば、酸化絶縁膜、窒化絶縁膜、酸化窒化絶縁膜、及び窒化酸化絶縁膜等の無機絶縁膜を用いることができる。これらの無機絶縁膜の具体例は、前述の通りである。特に、保護層131は、窒化絶縁膜または窒化酸化絶縁膜を有することが好ましく、窒化絶縁膜を有することがより好ましい。

[0586]

また、保護層131には、ITO、In-Zn酸化物、Ga-Zn酸化物、Al-Zn酸化物、またはIGZO等を含む無機膜を用いることもできる。当該無機膜は、高抵抗であることが好ましく、具体的には、共通電極115よりも高抵抗であることが好ましい。当該無機膜は、さらに窒素を含んでいてもよい。

[0587]

発光素子の発光を、保護層131を介して取り出す場合、保護層131は、可視光に対する透過性が高いことが好ましい。例えば、ITO、IGZO、及び、酸化アルミニウムは、それぞれ、可視光に対する透過性が高い無機材料であるため、好ましい。

[0588]

保護層131としては、例えば、酸化アルミニウム膜と、酸化アルミニウム膜上の窒化シリコン膜と、の積層構造、または、酸化アルミニウム膜と、酸化アルミニウム膜上のIGZO膜と、の積層構造を用いることができる。当該積層構造を用いることで、不純物（水及び酸素等）がEL層側に入り込むことを抑制できる。

[0589]

さらに、保護層131は、有機膜を有していてもよい。例えば、保護層131は、有機膜と無機膜の双方を有していてもよい。保護層131に用いることができる有機膜としては、例えば、絶縁層235に用いることができる有機絶縁膜などが挙げられる。

[0590]

基板151の、基板152が重ならない領域には、接続部204が設けられている。接続部204では、導電層165が、導電層166及び接続層242を介してFPC172と電気的に接続されている。導電層165は、導電層112bと同一の導電膜を加工して得られた導電層である例を示す。導電層166は、画素電極111R、111G、111Bと同一の導電膜を加工して得られた導電層である例を示す。接続部204の上面では、導電層166が露出している。これにより、接続部204とFPC172とを接続層242を介して電気的に接続することができる。

[0591]

表示装置50Aは、トップエミッション型である。発光素子が発する光は、基板152側に射出される。基板152には、可視光に対する透過性が高い材料を用いることが好ましい。画素電極111R、111G、111Bは可視光を反射する材料を含み、対向電極（共通電極115）は可視光を透過する材料を含む。

[0592]

基板152の基板151側の面には、遮光層117を設けることが好ましい。遮光層117は、隣り合う発光素子の間、接続部140、及び、回路部164などに設けることができる。

[0593]

また、基板152の基板151側の面、または、保護層131上に、カラーフィルタなどの着色層を設けてもよい。発光素子に重ねてカラーフィルタを設けると、画素から射出される光の色純度を高めることができる。

[0594]

着色層は特定の波長域の光を選択的に透過し、他の波長域の光を吸収する有色層である。例えば、赤色の波長域の光を透過する赤色(R)のカラーフィルタ、緑色の波長域の光を透過する緑色(G)のカラーフィルタ、青色の波長域の光を透過する青色(B)のカラーフィルタなどを用いることができる。各着色層には、金属材料、樹脂材料、顔料、染料のうち一つまたは複数を用いることができる。着色層は、印刷法、インクジェット法、フォトリソグラフィ法を用いたエッチング方法などでそれぞれ所望の位置に形成する。

[0595]

また、基板152の外側(基板151とは反対側の面)には各種光学部材を配置することができる。光学部材としては、例えば、偏光板、位相差板、光拡散層(拡散フィルムなど)、反射防止層、及び集光フィルムが挙げられる。また、基板152の外側には、ゴミの付着を抑制する帯電防止膜、汚れを付着しにくくする撥水性の膜、使用に伴う傷の発生を抑制するハードコート膜、衝撃吸収層等の表面保護層を配置してもよい。例えば、表面保護層として、ガラス層またはシリカ層(SiO_x 層)を設けることで、表面汚染及び傷の発生を抑制することができ、好ましい。また、表面保護層としては、DLC(ダイヤモンドライクカーボン)、酸化アルミニウム(AlO_x)、ポリエステル系材料、またはポリカーボネート系材料などを用いてもよい。なお、表面保護層には、可視光に対する透過率が高い材料を用いることが好ましい。また、表面保護層には、硬度が高い材料を用いることが好ましい。

[0596]

基板151及び基板152としては、それぞれ、ガラス、石英、セラミックス、サファイア、樹脂、金属、合金、半導体などを用いることができる。発光素子からの光を取り出す側の基板には、該光を透過する材料を用いる。基板151及び基板152に可撓性を有する材料を用いると、表示装置の可撓性を高め、フレキシブルディスプレイを実現することができる。また、基板151及び基板152の少なくとも一方として偏光板を用いてもよい。

[0597]

基板151及び基板152としては、それぞれ、ポリエチレンテレフタレート(PET)、ポリエチレンナフタレート(PEN)等のポリエステル樹脂、ポリアクリロニトリル樹脂、アクリル樹脂、ポリイミド樹脂、ポリメチルメタクリレート樹脂、ポリカーボネート(PC)樹脂、ポリエーテルスルホン(PES)樹脂、ポリアミド樹脂(ナイロン、アラミド等)、ポリシロキサン樹脂、シクロオレフィン樹脂、ポリスチレン樹脂、ポリアミドイミド樹脂、ポリウレタン樹脂、ポリ塩化ビニル樹脂、ポリ塩化ビニリデン樹脂、ポリプロピレン樹脂、ポリテトラフルオロエチレン(PTFE)樹脂、ABS樹脂、セルロースナノファイバー等を用いることができる。基板151及び基板152の少なくとも一方に、可撓性を有する程度の厚さのガラスを用いてもよい。

[0598]

なお、表示装置に円偏光板を重ねる場合、表示装置が有する基板には、光学等方性の高い基板を用いることが好ましい。光学等方性が高い基板は、複屈折が小さい（複屈折量が小さい、ともいえる）。光学等方性が高いフィルムとしては、トリアセチルセルロース（TAC、セルローストリアセテートともいう）フィルム、シクロオレフィンポリマー（COP）フィルム、シクロオレフィンコポリマー（COC）フィルム、及びアクリルフィルム等が挙げられる。

[0599]

接着層142としては、紫外線硬化型等の光硬化型接着剤、反応硬化型接着剤、熱硬化型接着剤、嫌気型接着剤などの各種硬化型接着剤を用いることができる。これら接着剤としてはエポキシ樹脂、アクリル樹脂、シリコーン樹脂、フェノール樹脂、ポリイミド樹脂、イミド樹脂、PVC（ポリビニルクロライド）樹脂、PVB（ポリビニルブチラル）樹脂、EVA（エチレンビニルアセテート）樹脂等が挙げられる。特に、エポキシ樹脂等の透湿性が低い材料が好ましい。また、二液混合型の樹脂を用いてもよい。また、接着シート等を用いてもよい。

[0600]

接続層242としては、異方性導電フィルム（ACF: Anisotropic Conductive Film）、異方性導電ペースト（ACP: Anisotropic Conductive Paste）などを用いることができる。

[0601]

[表示装置50B]

図22Bに、表示装置50Bの表示部162の断面の一例を示す。表示装置50Bは、各色の副画素に、共通のEL層113を有する発光素子と、着色層（カラーフィルタなど）と、が用いられている点で、表示装置50Aと主に異なる。図22Bに示す構成は、図22Aに示す、FPC172を含む領域、回路部164、表示部162の基板151から絶縁層235までの積層構造、接続部140、及び、端部の構成と、組み合わせることができる。なお、以降の表示装置の説明では、先に説明した表示装置と同様の部分については説明を省略することがある。

[0602]

図22Bに示す表示装置50Bは、発光素子130R、130G、130B、赤色の光を透過する着色層132R、緑色の光を透過する着色層132G、及び、青色の光を透過する着色層132B等を有する。

[0603]

発光素子130Rは、画素電極111Rと、画素電極111R上のEL層113と、EL層113上の共通電極115と、を有する。発光素子130Rの発光は、着色層132Rを介して表示装置50Bの外部に赤色の光として取り出される。

[0604]

発光素子130Gは、画素電極111Gと、画素電極111G上のEL層113と、EL層113上の共通電極115と、を有する。発光素子130Gの発光は、着色層132Gを介して表示装置50Bの外部に緑色の光として取り出される。

[0605]

発光素子130Bは、画素電極111Bと、画素電極111B上のEL層113と、EL層113上の共通電極115と、を有する。発光素子130Bの発光は、着色層132Bを介して表示装置50Bの外部に青色の光として取り出される。

[0606]

発光素子130R、130G、130Bは、EL層113と、共通電極115と、をそれぞれ共有して有する。各色の副画素に共通のEL層113を設ける構成は、各色の副画素にそれぞれ異なるEL層を設ける構成に比べて、作製工程数の削減が可能である。

[0607]

例えば、図22Bに示す発光素子130R、130G、130Bは、白色の光を発する。発光素子130R、130G、130Bが発する白色の光が、着色層132R、132G、132Bを透過することで、所望の色の光を得ることができる。

[0608]

白色の光を発する発光素子は、2つ以上の発光層を含むことが好ましい。2つの発光層を用いて白色発光を得る場合、2つの発光層の発光色が補色の関係となるような発光層を選択する。例えば、第1の発光層の発光色と第2の発光層の発光色を補色の関係になるようにすることで、発光素子全体として白色発光する構成を得ることができる。また、3つ以上の発光層を用いて白色発光を得る場合、3つ以上の発光層の発光色が合わさることで、発光素子全体として白色発光する構成とする。

[0609]

EL層113は、例えば、青色の光を発する発光物質を有する発光層、及び、青色よりも長波長の可視光を発する発光物質を有する発光層を有することが好ましい。EL層113は、例えば、黄色の光を発する発光層、及び、青色の光を発する発光層を有することが好ましい。または、EL層113は、例えば、赤色の光を発する発光層、緑色の光を発する発光層、及び、青色の光を発する発光層を有することが好ましい。

[0610]

白色の光を発する発光素子には、タンデム構造を用いることが好ましい。具体的には、黄色の光を発する発光ユニットと、青色の光を発する発光ユニットとを有する2段タンデム構造、赤色と緑色の光を発する発光ユニットと、青色の光を発する発光ユニットとを有する2段タンデム構造、青色の光を発する発光ユニットと、黄色、黄緑色、または緑色の光を発する発光ユニットと、青色の光を発する発光ユニットとをこの順で有する3段タンデム構造、または、青色の光を発する発光ユニットと、黄色、黄緑色、または緑色の光と、赤色の光とを発する発光ユニットと、青色の光を発する発光ユニットと、をこの順で有する3段タンデム構造などを適用することができる。例えば、発光ユニットの積層数と色の順番としては、陽極側から、B、Yの2段構造、Bと発光ユニットXとの2段構造、B、Y、Bの3段構造、B、X、Bの3段構造が挙げられ、発光ユニットXにおける発光層の積層数と色の順番としては、陽極側から、R、Yの2層構造、R、Gの2層構造、G、Rの2層構造、G、R、Gの3層構造、または、R、G、Rの3層構造などとする事ができる。また、2つの発光層の間に他の層が設けられていてもよい。

[0611]

なお、マイクロキャビティ構造を適用することで、白色の光を発する構成の発光素子は、赤色、緑色、または青色などの特定の波長の光が強められて発光する場合もある。

[0612]

または、例えば、図22Bに示す発光素子130R、130G、130Bは、青色の光を発する。このとき、EL層113は、青色の光を発する発光層を1層以上有する。青色の光を呈する副画素11Bにおいては、発光素子130Bが発する青色の光を取り出すことができる。また、赤色の光を呈す

る副画素11R及び緑色の光を呈する副画素11Gにおいては、発光素子130Rまたは発光素子130Gと、基板152との間に、色変換層を設けることで、発光素子130Rまたは発光素子130Gが発する青色の光をより長波長の光に変換し、赤色または緑色の光を取り出すことができる。さらに、発光素子130R上には、色変換層と基板152との間に着色層132Rを設け、発光素子130G上には、色変換層と基板152との間に着色層132Gを設けることが好ましい。発光素子が発する光の一部は、色変換層で変換されずにそのまま透過してしまうことがある。色変換層を透過した光を、着色層を介して取り出すことで、所望の色の光以外を着色層で吸収し、副画素が呈する光の色純度を高めることができる。

[0613]

[表示装置50C]

図23に示す表示装置50Cは、ボトムエミッション型の表示装置である点で、表示装置50Bと主に相違する。

[0614]

発光素子が発する光は、基板151側に射出される。基板151には、可視光に対する透過性が高い材料を用いることが好ましい。一方、基板152に用いる材料の透光性は問わない。

[0615]

基板151とトランジスタの間には、遮光層117を形成することが好ましい。図23では、基板151上に遮光層117が設けられ、遮光層117上に絶縁層153が設けられ、絶縁層153上にトランジスタ205D、トランジスタ205R（図示しない）、トランジスタ205G、及びトランジスタ205Bなどが設けられている例を示す。また、絶縁層218上に、着色層132R、着色層132G、及び着色層132Bが設けられ、着色層132R、着色層132G、及び着色層132B上に絶縁層235が設けられている。

[0616]

着色層132Rと重なる発光素子130Rは、画素電極111Rと、EL層113と、共通電極115と、を有する。

[0617]

着色層132Gと重なる発光素子130Gは、画素電極111Gと、EL層113と、共通電極115と、を有する。

[0618]

着色層132Bと重なる発光素子130Bは、画素電極111Bと、EL層113と、共通電極115と、を有する。

[0619]

画素電極111R、111G、111Bには、それぞれ、可視光に対する透過性が高い材料を用いる。共通電極115には可視光を反射する材料を用いることが好ましい。ボトムエミッション型の表示装置では、共通電極115に抵抗の低い金属等を用いることができるため、共通電極115の抵抗に起因する電圧降下が生じることを抑制でき、高い表示品位を実現できる。

[0620]

本発明の一態様のトランジスタは微細化が可能であり、占有面積を小さくできるため、ボトムエミッション構造の表示装置において、画素の開口率を高めること、または、画素のサイズを小さくすることができる。

[0621]

[表示装置50D]

図24Aに示す表示装置50Dは、受光素子130Sを有する点で、表示装置50Aと主に相違する。

[0622]

表示装置50Dは、画素に、発光素子と受光素子を有する。表示装置50Dにおいて、発光素子として有機EL素子を用い、受光素子として有機フォトダイオードを用いることが好ましい。有機EL素子及び有機フォトダイオードは、同一基板上に形成することができる。したがって、有機EL素子を用いた表示装置に有機フォトダイオードを内蔵することができる。

[0623]

画素に、発光素子及び受光素子を有する表示装置50Dでは、画素が受光機能を有するため、画像を表示しながら、対象物の接触または近接を検出することができる。したがって、表示部162は、画像表示機能に加えて、撮像機能及びセンシング機能の一方または双方を有する。例えば、表示装置50Dが有する副画素全てで画像を表示するだけでなく、一部の副画素は、光源としての光を呈し、他の一部の副画素で光検出を行い、残りの副画素で画像を表示することもできる。

[0624]

したがって、表示装置50Dと別に受光部及び光源を設けなくてもよく、電子機器の部品点数を削減することができる。例えば、電子機器に設けられる生体認証装置、またはスクロールなどを行うための静電容量方式のタッチパネルなどを別途設ける必要がない。したがって、表示装置50Dを用いることで、製造コストが低減された電子機器を提供することができる。

[0625]

受光素子をイメージセンサに用いる場合、表示装置50Dは、受光素子を用いて、画像を撮像することができる。例えば、イメージセンサを用いて、指紋、掌紋、虹彩、脈形状（静脈形状、動脈形状を含む）、または顔などを用いた個人認証のための撮像を行うことができる。

[0626]

また、受光素子は、タッチセンサ（ダイレクトタッチセンサともいう）または非接触センサ（ホバーセンサ、ホバータッチセンサ、タッチレスセンサともいう）などに用いることができる。タッチセンサは、表示装置と、対象物（指、手、またはペンなど）とが、直接接することで、対象物を検出できる。また、非接触センサは、対象物が表示装置に接触しなくても、当該対象物を検出することができる。

[0627]

受光素子130Sは、絶縁層235上の画素電極111Sと、画素電極111S上の機能層113Sと、機能層113S上の共通電極115と、を有する。機能層113Sには、表示装置50Dの外部から光Linが入射する。

[0628]

画素電極111Sは、絶縁層106、絶縁層218、及び絶縁層235に設けられた開口部を介して、トランジスタ205Sが有する導電層112bと電氣的に接続されている。

[0629]

画素電極111Sの端部は、絶縁層237によって覆われている。

[0630]

共通電極115は、受光素子130S、発光素子130R（図示しない）、発光素子130G、及び、

発光素子130Bに共通して設けられる一続きの膜である。発光素子と受光素子とが共通して有する共通電極115は、接続部140に設けられた導電層123と電氣的に接続される。

[0631]

機能層113Sは、少なくとも活性層（光電変換層ともいう）を有する。活性層は、半導体を含む。当該半導体としては、シリコンなどの無機半導体、及び、有機化合物を含む有機半導体が挙げられる。本実施の形態では、活性層が有する半導体として、有機半導体を用いる例を示す。有機半導体を用いることで、発光層と、活性層と、を同じ方法（例えば、真空蒸着法）で形成することができ、製造装置を共通化できるため好ましい。

[0632]

機能層113Sは、活性層以外の層として、正孔輸送性の高い物質、電子輸送性の高い物質、またはバイポーラ性の物質等を含む層をさらに有していてもよい。また、上記に限られず、正孔注入性の高い物質、正孔ブロック材料、電子注入性の高い物質、または電子ブロック材料などを含む層をさらに有していてもよい。機能層113Sには、例えば、上述の発光素子に用いることができる材料を用いることができる。

[0633]

受光素子には低分子化合物及び高分子化合物のいずれを用いることもでき、無機化合物を含んでいてもよい。受光素子を構成する層は、それぞれ、蒸着法（真空蒸着法を含む）、転写法、印刷法、インクジェット法、塗布法等の方法で形成することができる。

[0634]

図24B及び図24Cに示す表示装置50Dは、基板151と基板152との間に、受光素子を有する層353、回路層355、及び、発光素子を有する層357を有する。

[0635]

層353は、例えば、受光素子130Sを有する。層357は、例えば、発光素子130R、130G、130Bを有する。

[0636]

回路層355は、受光素子を駆動する回路、及び、発光素子を駆動する回路を有する。回路層355は、例えば、トランジスタ205R、205G、205Bを有する。その他、回路層355には、スイッチ、容量、抵抗、配線、及び端子などのうち一つまたは複数設けることができる。

[0637]

図24Bは、受光素子130Sをタッチセンサに用いる例である。図24Bに示すように、層357において発光素子が発した光を、表示装置50Dに接触した指352が反射することで、層353における受光素子はその反射光を検出する。これにより、表示装置50Dに指352が接触したことを検出することができる。

[0638]

図24Cは、受光素子130Sを非接触センサに用いる例である。図24Cに示すように、層357において発光素子が発した光を、表示装置50Dに近接している（つまり、接触していない）指352が反射することで、層353における受光素子はその反射光を検出する。

[0639]

[表示装置50E]

図25Aに示す表示装置50Eは、MML（メタルマスクレス）構造が適用された表示装置の一例で

ある。つまり、表示装置50Eは、ファインメタルマスクを用いずに作製された発光素子を有する。

[0640]

MML構造が適用された表示装置が有する発光素子における島状の発光層は、発光層を一面に成膜した後、フォトリソグラフィ法を用いて加工することで形成される。したがって、これまで実現が困難であった高精細な表示装置または高開口率の表示装置を実現することができる。さらに、発光層を各色で作分けすることができるため、極めて鮮やかでコントラストが高く、表示品位の高い表示装置を実現できる。例えば、表示装置が、青色の光を発する発光素子、緑色の光を発する発光素子、及び赤色の光を発する発光素子の3種類で構成される場合、発光層の成膜、及び、フォトリソグラフィによる加工を3回繰り返すことで、3種類の島状の発光層を形成することができる。

[0641]

MML構造のデバイスは、メタルマスクを用いることなく製造することができるため、メタルマスクの合わせ精度に起因する精細度の上限を超えることができる。また、メタルマスクを用いずにデバイスを作製する場合、メタルマスクの製造に係る設備、及び、メタルマスクの洗浄工程を不要にすることができる。また、フォトリソグラフィによる加工には、トランジスタを作製する際に用いる装置と共通または同様の装置を用いることができるため、MML構造のデバイスを作製するために特別な装置を導入する必要はない。このように、MML構造は、製造コストを低く抑えることが可能となるため、デバイスの大量生産に適している。

[0642]

MML構造が適用された表示装置では、例えば、ペントイル配列などの特殊な画素配列を適用し疑似的に精細度を高める必要がないため、R、G、Bの副画素をそれぞれ一方向に配列させた、いわゆるストライプ配列で、かつ、高精細（例えば500ppi以上、1000ppi以上、2000ppi以上、3000ppi以上、または5000ppi以上）の表示装置を実現することができる。

[0643]

また、発光層上に犠牲層を設けることで、表示装置の作製工程中に発光層が受けるダメージを低減し、発光素子の信頼性を高めることができる。

[0644]

また、エリアマスクを用いた成膜工程と、レジストマスクを用いた加工工程と、を採用することで、比較的簡単なプロセスにて発光素子を作製することができる。

[0645]

なお、基板151から絶縁層235までの積層構造、及び保護層131から基板152までの積層構造は、表示装置50Aと同様のため、説明を省略する。

[0646]

図25Aにおいて、絶縁層235上に、発光素子130R、130G、130Bが設けられている。

[0647]

発光素子130Rは、絶縁層235上の導電層124Rと、導電層124R上の導電層126Rと、導電層126R上の層133Rと、層133R上の共通層114と、共通層114上の共通電極115と、を有する。図25Aに示す発光素子130Rは、赤色の光（R）を発する。層133Rは、赤色の光を発する発光層を有する。発光素子130Rにおいて、層133R、及び、共通層114をまとめてEL層と呼ぶことができる。また、導電層124R及び導電層126Rのうち一方または双方を画素電極と呼ぶことができる。

[0648]

発光素子130Gは、絶縁層235上の導電層124Gと、導電層124G上の導電層126Gと、導電層126G上の層133Gと、層133G上の共通層114と、共通層114上の共通電極115と、を有する。図25Aに示す発光素子130Gは、緑色の光(G)を発する。層133Gは、緑色の光を発する発光層を有する。発光素子130Gにおいて、層133G、及び、共通層114をまとめてEL層と呼ぶことができる。また、導電層124G及び導電層126Gのうち一方または双方を画素電極と呼ぶことができる。

[0649]

発光素子130Bは、絶縁層235上の導電層124Bと、導電層124B上の導電層126Bと、導電層126B上の層133Bと、層133B上の共通層114と、共通層114上の共通電極115と、を有する。図25Aに示す発光素子130Bは、青色の光(B)を発する。層133Bは、青色の光を発する発光層を有する。発光素子130Bにおいて、層133B、及び、共通層114をまとめてEL層と呼ぶことができる。また、導電層124B及び導電層126Bのうち一方または双方を画素電極と呼ぶことができる。

[0650]

本明細書等では、発光素子が有するEL層のうち、発光素子ごとに島状に設けられた層を層133B、層133G、または層133Rと示し、複数の発光素子が共有して有する層を共通層114と示す。なお、本明細書等において、共通層114を含めず、層133R、層133G、及び層133Bを指して、島状のEL層、島状に形成されたEL層などと呼ぶ場合もある。

[0651]

層133R、層133G、及び層133Bは、互いに離隔されている。EL層を発光素子ごとに島状に設けることで、隣接する発光素子間のリーク電流を抑制することができる。これにより、クロストークに起因した意図しない発光を防ぐことができ、コントラストの極めて高い表示装置を実現できる。

[0652]

なお、図25Aでは、層133R、133G、133Bを全て同じ膜厚で示すが、これに限られない。層133R、133G、133Bのそれぞれの膜厚は異なってもよい。

[0653]

導電層124Rは、絶縁層106、絶縁層218、及び絶縁層235に設けられた開口部を介して、トランジスタ205Rが有する導電層112bと電氣的に接続されている。同様に、導電層124Gは、トランジスタ205Gが有する導電層112bと電氣的に接続され、導電層124Bは、トランジスタ205Bが有する導電層112bと電氣的に接続されている。

[0654]

導電層124R、124G、124Bは、絶縁層235に設けられた開口部を覆うように形成される。導電層124R、124G、124Bの凹部には、それぞれ、層128が埋め込まれている。

[0655]

層128は、導電層124R、124G、124Bの凹部を平坦化する機能を有する。導電層124R、124G、124B及び層128上には、導電層124R、124G、124Bと電氣的に接続される導電層126R、126G、126Bが設けられている。導電層124R及び導電層126Rに反射電極として機能する導電層を用いることが好ましい。

[0656]

ここで、層133R、133G、133Bは、それぞれフォトリソグラフィ法により加工することで形成する。そのため、層128を用いず、導電層126R、126G、126Bを設けない場合、導電層124R、124G、124Bの凹部内にも層133R、133G、133Bとなる膜が形成されることとなる。このとき、当該凹部内に位置する膜がエッチングされず、残渣が溜まってしまふ恐れがある。そのため、層128及び導電層126R、126G、126Bによって、層133R、133G、133Bの被形成面を平坦化することが好ましい。

[0657]

また、表示装置50Eでは、層128が設けられる部分が非発光領域となるように、絶縁層125及び絶縁層127によって覆う構成としたが、これに限定されない。後述する表示装置50Fに示すように、層128が設けられる部分を絶縁層125及び絶縁層127で覆わない構成とすることで、導電層124R、124G、124Bの凹部と重なる領域も発光領域として使用でき、画素の開口率を高めることもできる。

[0658]

層128は、絶縁層であってもよく、導電層であってもよい。層128には、各種無機絶縁材料、有機絶縁材料、及び導電材料を適宜用いることができる。特に、層128は、絶縁材料を用いて形成されることが好ましく、有機絶縁材料を用いて形成されることが特に好ましい。層128には、例えば前述の絶縁層237に用いることができる有機絶縁材料を適用することができる。

[0659]

図25Aでは、層128の上面が平坦部を有する例を示すが、層128の形状は、特に限定されない。層128の上面は、凸曲面、凹曲面、及び平面の少なくとも一つを有することができる。

[0660]

また、層128の上面の高さと、導電層124Rの上面の高さと、は、一致または概略一致していてもよく、互いに異なってもよい。例えば、層128の上面の高さは、導電層124Rの上面の高さより低くてもよく、高くてもよい。

[0661]

導電層126Rの端部は、導電層124Rの端部と揃っていてもよく、導電層124Rの端部の側面を覆っていてもよい。導電層124R及び導電層126Rのそれぞれの端部は、テーパ形状を有することが好ましい。具体的には、導電層124R及び導電層126Rのそれぞれの端部はテーパ角が0度より大きく90度未満のテーパ形状を有することが好ましい。画素電極の端部がテーパ形状を有する場合、画素電極の側面に沿って設けられる層133Rは、傾斜部を有する。画素電極の側面をテーパ形状とすることで、画素電極の側面に沿って設けられるEL層の被覆性を良好にすることができる。

[0662]

導電層124G、126G、及び、導電層124B、126Bについては、導電層124R、126Rと同様であるため詳細な説明は省略する。

[0663]

導電層126Rの上面及び側面は、層133Rによって覆われている。同様に、導電層126Gの上面及び側面は、層133Gによって覆われており、導電層126Bの上面及び側面は、層133Bによって覆われている。したがって、導電層126R、126G、126Bが設けられている領域全体を、発光素子130R、130G、130Bの発光領域として用いることができるため、画素の開口率を高めることができる。

[0664]

層133R、層133G、及び層133Bそれぞれの上面の一部及び側面は、絶縁層125、127によって覆われている。層133R、層133G、層133B、及び、絶縁層125、127上に、共通層114が設けられ、共通層114上に共通電極115が設けられている。共通層114及び共通電極115は、それぞれ、複数の発光素子に共通して設けられるひと続きの膜である。

[0665]

図25Aにおいて、導電層126Rと層133Rとの間には、図22A等を示す絶縁層237が設けられていない。つまり、表示装置50Eには、画素電極に接し、かつ、画素電極の上面端部を覆う絶縁層（隔壁、バンク、スペーサなどともいう）が設けられていない。そのため、隣り合う発光素子の間隔を極めて狭くすることができる。したがって、高精細、または、高解像度の表示装置とすることができる。また、当該絶縁層を形成するためのマスクも不要となり、表示装置の製造コストを削減することができる。

[0666]

前述の通り、層133R、層133G、及び層133Bは、それぞれ、発光層を有する。層133R、層133G、及び層133Bは、それぞれ、発光層と、発光層上のキャリア輸送層（電子輸送層または正孔輸送層）と、を有することが好ましい。または、層133R、層133G、及び層133Bは、それぞれ、発光層と、発光層上のキャリアブロック層（正孔ブロック層または電子ブロック層）と、を有することが好ましい。または、層133R、層133G、及び層133Bは、それぞれ、発光層と、発光層上のキャリアブロック層と、キャリアブロック層上のキャリア輸送層と、を有することが好ましい。層133R、層133G、及び層133Bの表面は、表示装置の作製工程中に露出するため、キャリア輸送層及びキャリアブロック層の一方または双方を発光層上に設けることで、発光層が最表面に露出することを抑制し、発光層が受けるダメージを低減することができる。これにより、発光素子の信頼性を高めることができる。

[0667]

共通層114は、例えば電子注入層、または正孔注入層を有する。または、共通層114は、電子輸送層と電子注入層とを積層して有していてもよく、正孔輸送層と正孔注入層とを積層して有していてもよい。

[0668]

なお、層133R、層133G、及び層133Bが発光層と、発光層上のキャリア輸送層と、キャリア輸送層上のキャリア注入層（正孔注入層または電子注入層）と、を有する場合は、共通層114を設けない構成としてもよい。その場合、共通電極115は、層133R、層133G、層133B、絶縁層127、絶縁層125などと接して設けられる。

[0669]

層133R、層133G、及び層133Bのそれぞれの側面は、絶縁層125によって覆われている。絶縁層127は、絶縁層125を介して、層133R、層133G、及び層133Bのそれぞれの側面を覆っている。

[0670]

層133R、層133G、及び層133Bの側面（さらには、上面の一部）が、絶縁層125及び絶縁層127の少なくとも一方によって覆われていることで、共通層114（または共通電極115）が、画素電極、及び、層133R、133G、133Bの側面と接することを抑制し、発光素子のシ

ョートを抑制することができる。これにより、発光素子の信頼性を高めることができる。

[0671]

絶縁層125は、層133R、層133G、及び層133Bのそれぞれの側面と接することが好ましい。絶縁層125が層133R、層133G、及び層133Bと接する構成とすることで、層133R、層133G、及び層133Bの膜剥がれを防止でき、発光素子の信頼性を高めることができる。

[0672]

絶縁層127は、絶縁層125の凹部を充填するように、絶縁層125上に設けられる。絶縁層127は、絶縁層125の側面の少なくとも一部を覆うことが好ましい。

[0673]

絶縁層125及び絶縁層127を設けることで、隣り合う島状の層の間を埋めることができるため、島状の層上に設ける層（例えばキャリア注入層、及び共通電極など）の被形成面の高低差の大きな凹凸を低減し、より平坦にすることができる。したがって、キャリア注入層及び共通電極などの被覆性を高めることができる。

[0674]

共通層114及び共通電極115は、層133R、層133G、層133B、絶縁層125、及び絶縁層127上に設けられる。絶縁層125及び絶縁層127を設ける前の段階では、画素電極及び島状のEL層が設けられる領域と、画素電極及び島状のEL層が設けられない領域（発光素子間の領域）と、に起因する段差が生じている。本発明の一態様の表示装置は、絶縁層125及び絶縁層127を有することで当該段差を平坦化させることができ、共通層114及び共通電極115の被覆性を向上させることができる。したがって、段切れによる接続不良を抑制することができる。また、段差によって共通電極115が局所的に薄膜化して電気抵抗が上昇することを抑制することができる。

[0675]

絶縁層127の上面はより平坦性の高い形状を有することが好ましい。絶縁層127の上面は、平面、凸曲面、及び、凹曲面のうち、少なくとも一つを有していてもよい。例えば、絶縁層127の上面は、曲率半径の大きい凸曲面形状を有することが好ましい。

[0676]

絶縁層125は、無機材料を有する絶縁層とすることができる。絶縁層125には、例えば、酸化絶縁膜、窒化絶縁膜、酸化窒化絶縁膜、及び窒化酸化絶縁膜等の無機絶縁膜を用いることができる。これらの無機絶縁膜の具体例は、前述の通りである。絶縁層125は単層構造であってもよく積層構造であってもよい。特に、酸化アルミニウムは、エッチングにおいて、EL層との選択比が高く、後述する絶縁層127の形成において、EL層を保護する機能を有するため、好ましい。特にALD法により形成した酸化アルミニウム膜、酸化ハフニウム膜、または酸化シリコン膜等の無機絶縁膜を絶縁層125に適用することで、ピンホールが少なく、EL層を保護する機能に優れた絶縁層125を形成することができる。また、絶縁層125は、ALD法により形成した膜と、スパッタリング法により形成した膜と、の積層構造としてもよい。絶縁層125は、例えば、ALD法によって形成された酸化アルミニウム膜と、スパッタリング法によって形成された窒化シリコン膜と、の積層構造であってもよい。

[0677]

絶縁層125は、水及び酸素の少なくとも一方に対するバリア絶縁層としての機能を有することが好ましい。絶縁層125は、水及び酸素の少なくとも一方の拡散を抑制する機能を有することが好まし

い。また、絶縁層125は、水及び酸素の少なくとも一方を捕獲、または固着する（ゲッタリングともいう）機能を有することが好ましい。

[0678]

絶縁層125が、バリア絶縁層としての機能を有することで、外部から各発光素子に拡散しうる不純物（代表的には、水及び酸素の少なくとも一方）の侵入を抑制することが可能な構成となる。当該構成とすることで、信頼性の高い発光素子、さらには、信頼性の高い表示装置を提供することができる。

[0679]

また、絶縁層125は、不純物濃度が低いことが好ましい。これにより、絶縁層125からEL層に不純物が混入し、EL層が劣化することを抑制することができる。また、絶縁層125において、不純物濃度を低くすることで、水及び酸素の少なくとも一方に対するバリア性を高めることができる。例えば、絶縁層125は、水素濃度及び炭素濃度の一方、好ましくは双方が十分に低いことが望ましい。

[0680]

絶縁層125上に設けられる絶縁層127は、隣接する発光素子間に形成された絶縁層125の高低差の大きな凹凸を平坦化する機能を有する。換言すると、絶縁層127を有することで共通電極115を形成する面の平坦性を向上させる効果を奏する。

[0681]

絶縁層127としては、有機材料を有する絶縁層を好適に用いることができる。有機材料としては、感光性の樹脂を用いることが好ましく、例えば、アクリル樹脂を含む感光性の樹脂組成物を用いることが好ましい。なお、本明細書などにおいて、アクリル樹脂とは、ポリメタクリル酸エステル、またはメタクリル樹脂だけを指すものではなく、広義のアクリル系ポリマー全体を指す場合がある。

[0682]

また、絶縁層127として、アクリル樹脂、ポリイミド樹脂、エポキシ樹脂、イミド樹脂、ポリアミド樹脂、ポリイミドアミド樹脂、シリコーン樹脂、シロキサン樹脂、ベンゾシクロブテン系樹脂、フェノール樹脂、及びこれら樹脂の前駆体等を用いてもよい。また、絶縁層127として、ポリビニルアルコール（PVA）、ポリビニルブチラール、ポリビニルピロリドン、ポリエチレングリコール、ポリグリセリン、プルラン、水溶性のセルロース、またはアルコール可溶性のポリアミド樹脂等の有機材料を用いてもよい。また、感光性の樹脂としてはフォトレジストを用いてもよい。感光性の樹脂として、ポジ型の材料及びネガ型の材料のどちらを用いてもよい。

[0683]

絶縁層127には可視光を吸収する材料を用いてもよい。絶縁層127が発光素子からの発光を吸収することで、発光素子から絶縁層127を介して隣接する発光素子に光が漏れること（迷光）を抑制することができる。これにより、表示装置の表示品位を高めることができる。また、表示装置に偏光板を用いなくても、表示品位を高めることができるため、表示装置の軽量化及び薄型化を図ることができる。

[0684]

可視光を吸収する材料としては、黒色などの顔料を含む材料、染料を含む材料、光吸収性を有する樹脂材料（例えばポリイミドなど）、及び、カラーフィルタに用いることのできる樹脂材料（カラーフィルタ材料）が挙げられる。特に、2色、または3色以上のカラーフィルタ材料を積層または混合した樹脂材料を用いると、可視光の遮蔽効果を高めることができるため好ましい。特に3色以上のカラ

ーフィルタ材料を混合させることで、黒色または黒色近傍の樹脂層とすることが可能となる。

[0685]

[表示装置50F]

図25Bに、表示装置50Fの表示部162の断面の一例を示す。表示装置50Fは、各色の副画素に、層133を有する発光素子と、着色層（カラーフィルタなど）と、が用いられている点で、表示装置50Eと主に異なる。図25Bに示す構成は、図25Aに示す、FPC172を含む領域、回路部164、表示部162の基板151から絶縁層235までの積層構造、接続部140、及び、端部の構成と、組み合わせることができる。

[0686]

図25Bに示す表示装置50Fは、発光素子130R、130G、130B、赤色の光を透過する着色層132R、緑色の光を透過する着色層132G、及び、青色の光を透過する着色層132B等を有する。

[0687]

発光素子130Rの発光は、着色層132Rを介して表示装置50Fの外部に赤色の光として取り出される。同様に、発光素子130Gの発光は、着色層132Gを介して表示装置50Fの外部に緑色の光として取り出される。発光素子130Bの発光は、着色層132Bを介して表示装置50Fの外部に青色の光として取り出される。

[0688]

発光素子130R、130G、130Bは、それぞれ、層133を有する。これら3つの層133は、同一の工程、同一の材料で形成される。また、これら3つの層133は、互いに隔離されている。EL層を発光素子ごとに島状に設けることで、隣接する発光素子間のリーク電流を抑制することができる。これにより、クロストークに起因した意図しない発光を防ぐことができ、コントラストの極めて高い表示装置を実現できる。

[0689]

例えば、図25Bに示す発光素子130R、130G、130Bは、白色の光を発する。発光素子130R、130G、130Bが発する白色の光が、着色層132R、132G、132Bを透過することで、所望の色の光を得ることができる。

[0690]

または、例えば、図25Bに示す発光素子130R、130G、130Bは、青色の光を発する。このとき、層133は、青色の光を発する発光層を1層以上有する。青色の光を呈する副画素11Bにおいては、発光素子130Bが発する青色の光を取り出すことができる。また、赤色の光を呈する副画素11R及び緑色の光を呈する副画素11Gにおいては、発光素子130Rまたは発光素子130Gと、基板152との間に、色変換層を設けることで、発光素子130Rまたは発光素子130Gが発する青色の光をより長波長の光に変換し、赤色または緑色の光を取り出すことができる。さらに、発光素子130R上には、色変換層と基板152との間に着色層132Rを設け、発光素子130G上には、色変換層と基板152との間に着色層132Gを設けることが好ましい。色変換層を透過した光を、着色層を介して取り出すことで、所望の色の光以外を着色層で吸収し、副画素が呈する光の色純度を高めることができる。

[0691]

[表示装置50G]

図26に示す表示装置50Gは、ボトムエミッション型の表示装置である点で、表示装置50Fと主に相違する。

[0692]

発光素子が発する光は、基板151側に射出される。基板151には、可視光に対する透過性が高い材料を用いることが好ましい。一方、基板152に用いる材料の透光性は問わない。

[0693]

基板151とトランジスタの間には、遮光層117を形成することが好ましい。図26では、基板151上に遮光層117が設けられ、遮光層117上に絶縁層153が設けられ、絶縁層153上にトランジスタ205D、トランジスタ205R（図示しない）、トランジスタ205G、及びトランジスタ205Bなどが設けられている例を示す。また、絶縁層218上に、着色層132R、着色層132G、及び着色層132Bが設けられ、着色層132R、着色層132G、及び着色層132B上に絶縁層235が設けられている。

[0694]

着色層132Rと重なる発光素子130Rは、導電層124Rと、導電層126Rと、層133と、共通層114と、共通電極115と、を有する。

[0695]

着色層132Gと重なる発光素子130Gは、導電層124Gと、導電層126Gと、層133と、共通層114と、共通電極115と、を有する。

[0696]

着色層132Bと重なる発光素子130Bは、導電層124Bと、導電層126Bと、層133と、共通層114と、共通電極115と、を有する。

[0697]

導電層124R、124G、124B、126R、126G、126Bには、それぞれ、可視光に対する透過性が高い材料を用いる。共通電極115には可視光を反射する材料を用いることが好ましい。ボトムエミッション型の表示装置では、共通電極115に抵抗の低い金属等を用いることができるため、共通電極115の抵抗に起因する電圧降下が生じることを抑制でき、高い表示品位を実現できる。

[0698]

本発明の一態様のトランジスタは微細化が可能であり、占有面積を小さくできるため、ボトムエミッション構造の表示装置において、画素の開口率を高めること、または、画素のサイズを小さくすることができる。

[0699]

[表示装置50H]

図27に示す表示装置50Hは、VAモードの液晶表示装置である。

[0700]

基板151と基板152とは、接着層144によって貼り合わされている。また、基板151、基板152、及び接着層144に囲まれた領域に、液晶262が封止されている。基板152の外側の面には偏光板260aが位置し、基板151の外側の面には、偏光板260bが位置している。また、図示しないが、偏光板260aよりも外側、または偏光板260bよりも外側に、バックライトを設けることができる。

[0701]

基板151には、トランジスタ205D、205R、205G、接続部204、スペーサ224などが設けられている。トランジスタ205Dは、回路部164に設けられるトランジスタであり、トランジスタ205R、205Gは、表示部162に設けられるトランジスタである。トランジスタ205R、205Gが有する導電層112bは、液晶素子60の画素電極として機能する。

[0702]

基板152には、着色層132R、132G、遮光層117、絶縁層225、導電層263などが設けられている。導電層263は、液晶素子60の共通電極として機能する。

[0703]

トランジスタ205D、205R、205Gは、それぞれ、導電層112a、半導体層108、絶縁層106、導電層104、及び導電層112bを有する。導電層112aは、ソース電極及びドレイン電極の一方として機能し、導電層112bは、ソース電極及びドレイン電極の他方として機能する。導電層104は、ゲート電極として機能する。絶縁層106は、その一部がゲート絶縁層として機能する。

[0704]

前述の通り、本実施の形態では、トランジスタ205D、205R、205Gには、OSトランジスタを用いる例を示す。トランジスタ205D、205R、205Gには、本発明の一態様のトランジスタを用いることができる。つまり、表示装置50Hは、表示部162及び回路部164の双方に、本発明の一態様のトランジスタを有する。表示部162に本発明の一態様のトランジスタを用いることで、画素サイズを縮小でき、高精細化を図ることができる。また、回路部164に本発明の一態様のトランジスタを用いることで、回路部164の占有面積を小さくでき、狭額縁化を図ることができる。本発明の一態様のトランジスタについては、先の実施の形態の記載を参照できる。

[0705]

また、トランジスタ205D、205R、205Gは、絶縁層218に覆われている。絶縁層218は、トランジスタ205D、205R、205Gの保護層として機能する。

[0706]

表示部162が有する副画素は、トランジスタと、液晶素子60と、着色層と、を有する。例えば、赤色の光を呈する副画素は、トランジスタ205Rと、液晶素子60と、赤色の光を透過する着色層132Rと、を有する。また、緑色の光を呈する副画素は、トランジスタ205Gと、液晶素子60と、緑色の光を透過する着色層132Gと、を有する。図示しないが、青色の光を呈する副画素は、同様に、トランジスタと、液晶素子60と、青色の光を透過する着色層と、を有する。

[0707]

液晶素子60は、導電層112bと、導電層263と、これらの間に挟持される液晶262とを有する。

[0708]

また、基板151上には、導電層112aと同一面上に位置する導電層264が設けられている。導電層264は、絶縁層110（絶縁層110a、絶縁層110b、及び、絶縁層110c）を介して導電層112bと重なる部分を有する。導電層112bと導電層264と、これらの間の絶縁層110により、保持容量が形成されている。なお、導電層112bと導電層264との間には絶縁層が一以上あればよく、絶縁層110のうちいずれか一または二がエッチングにより除去されていてもよい。

[0709]

基板152側において、着色層132R、132G、遮光層117を覆って絶縁層225が設けられている。絶縁層225は、平坦化膜としての機能を有していてもよい。絶縁層225により、導電層263の表面を概略平坦にできるため、液晶262の配向状態を均一にできる。

[0710]

なお、導電層263、及び、絶縁層218等において、液晶262と接する面には、液晶262の配向を制御するための配向膜が設けられていてもよい(図29A及び図29Bにおける配向膜265参照)。

[0711]

導電層112b及び導電層263は可視光を透過する。表示装置50Hは、透過型の液晶表示装置とすることができる。例えばバックライトを基板152側に配置した場合、偏光板260aにより偏光されたバックライトからの光は、基板152、導電層263、液晶262、導電層112b、絶縁層110、導電層264、及び、基板151を透過し偏光板260bに達する。このとき、導電層112b及び導電層263の間に与える電圧によって液晶262の配向を制御し、光の光学変調を制御することができる。すなわち、偏光板260bを介して射出される光の強度を制御することができる。また入射される光は着色層によって特定の波長領域以外の光が吸収されることにより、取り出される光は例えば赤色を呈する光となる。

[0712]

ここで、偏光板260bとして直線偏光板を用いてもよいが、円偏光板を用いることもできる。円偏光板としては、例えば直線偏光板と1/4波長位相差板を積層したものをを用いることができる。偏光板260bに円偏光板を用いることで、外光反射を抑制することができる。

[0713]

なお、偏光板260bとして円偏光板を用いた場合、偏光板260aにも円偏光板を用いてもよいし、通常の直線偏光板を用いることもできる。偏光板260a、偏光板260bに適用する偏光板の種類に応じて、液晶素子60に用いる液晶素子のセルギャップ、配向、駆動電圧等を調整することで、所望のコントラストが実現できる。

[0714]

導電層263は、接続部140において、基板151側に設けられた導電層166bと接続体223により電氣的に接続されている。導電層166bは、絶縁層110に設けられた開口部を介して、導電層165bと接続されている。これにより、基板151側に配置されるFPCまたはICから導電層263に電位または信号を供給することができる。図27に示す構成では、導電層165bは、導電層112aと同一の材料、同一の工程で形成する例を示し、導電層166bは、導電層112bと同一の材料、同一の工程で形成する例を示す。

[0715]

接続体223としては、例えば導電性の粒子を用いることができる。導電性の粒子としては、樹脂またはシリカなどの粒子の表面を金属材料で被覆したものをを用いることができる。金属材料としてニッケルまたは金を用いると接触抵抗を低減できるため好ましい。またニッケルをさらに金で被覆するなど、2種類以上の金属材料を層状に被覆させた粒子を用いることが好ましい。また接続体223として弾性変形、または塑性変形する材料を用いることが好ましい。このとき導電性の粒子は図27に示すように上下方向に潰れた形状となる場合がある。こうすることで接続体223と、これと電氣的に接続する導電層との接触面積が増大し、接触抵抗が低減できるほか、接続不良などの不具合の発生を

抑制できる。接続体 2 2 3 は接着層 1 4 4 に覆われるように配置することが好ましい。例えば、硬化前の接着層 1 4 4 に接続体 2 2 3 を分散させることが好ましい。

[0716]

基板 1 5 1 の端部に近い領域には、接続部 2 0 4 が設けられている。接続部 2 0 4 では、導電層 1 6 6 a が接続層 2 4 2 を介して FPC 1 7 2 と電気的に接続されている。導電層 1 6 6 a は、絶縁層 1 1 0 に設けられた開口部を介して、導電層 1 6 5 a と接続されている。図 2 7 に示す構成では、導電層 1 6 5 a は、導電層 1 1 2 a と同一の材料、同一の工程で形成する例を示し、導電層 1 6 6 a は、導電層 1 1 2 b と同一の材料、同一の工程で形成する例を示す。

[0717]

[表示装置 5 0 I]

図 2 8 に示す表示装置 5 0 I は、FFS モードの液晶表示装置である。表示装置 5 0 I は、主に、液晶素子 6 0 の構成が表示装置 5 0 H とは異なる。

[0718]

絶縁層 1 1 0 上に、液晶素子 6 0 の共通電極として機能する導電層 2 6 3 が設けられ、導電層 2 6 3 上に、絶縁層 2 6 1 が設けられている。また、絶縁層 2 6 1 上に、トランジスタのソース電極及びドレイン電極の他方としての機能と、液晶素子 6 0 の画素電極としての機能と、を有する導電層 1 1 2 b が設けられている。導電層 1 1 2 b 上には、絶縁層 2 1 8 が設けられている。

[0719]

導電層 1 1 2 b は、平面視において櫛歯状の形状、またはスリットが設けられた形状を有する。また、導電層 2 6 3 は導電層 1 1 2 b と重ねて配置されている。また着色層と重なる領域において、導電層 2 6 3 上に導電層 1 1 2 b が配置されていない部分を有する。

[0720]

導電層 1 1 2 b と導電層 2 6 3 とが絶縁層 2 6 1 を介して積層されることで、容量が形成される。そのため容量素子を別途形成する必要がなく、画素の開口率を高めることができる。

[0721]

なお、液晶素子 6 0 において、導電層 1 1 2 b と導電層 2 6 3 との双方を、櫛歯状の上面形状としてもよい。一方で、表示装置 5 0 I に示すように、液晶素子 6 0 において、導電層 1 1 2 b と導電層 2 6 3 のうち、一方のみを櫛歯状の上面形状とすることで、導電層 1 1 2 b と導電層 2 6 3 とが部分的に重なる構成となる。これにより、導電層 1 1 2 b と導電層 2 6 3 との間の容量を保持容量として用いることができ、容量素子を別途設ける必要がなく、表示装置の開口率を高めることができる。

[0722]

[表示装置 5 0 J]

図 2 9 A に示す表示装置 5 0 J では、絶縁層 1 1 0 b の液晶素子 6 0 と重なる部分がエッチングにより除去されている。表示装置 5 0 J が有する液晶素子 6 0 は、導電層 1 1 2 c、絶縁層 1 1 0 a、絶縁層 1 1 0 c、及び導電層 1 1 2 b がこの順で積層された部分を有する。液晶素子 6 0 と絶縁層 1 1 0 b とを重ねないことにより、光透過率を高められるだけでなく、光源からの光の経路上に位置する界面の数を減らすことができるため、界面反射及び界面散乱の影響が抑制できる。

[0723]

導電層 1 1 2 b は、液晶素子 6 0 の画素電極として機能する。導電層 1 1 2 c は、液晶素子 6 0 の共通電極として機能する。導電層 1 1 2 c は、導電層 1 1 2 b と同一の導電膜により形成されている。

[0724]

なお、絶縁層106及び絶縁層218のいずれか一方、または双方は、液晶素子60と重なる部分がエッチングにより除去されていてもよい。または、絶縁層218は設けなくてもよい。これにより、導電層112b及び導電層112cの電界が液晶262に伝わりやすくなるため、液晶素子60の高速動作が可能となる。さらに、液晶素子60と重なる部分における光透過率が高まるだけでなく、界面反射及び界面散乱の影響を抑制できる。また、絶縁層110a及び絶縁層110cのいずれか一方は、液晶素子60と重なる部分がエッチングにより除去されていてもよい。これによっても、導電層112b及び導電層112cの電界が液晶262に伝わりやすくなる。さらに導電層112b及び導電層112cとの間の容量を大きくできる場合がある。

[0725]

液晶素子60において、導電層112bと導電層112cとの双方を、櫛歯状の上面形状としてもよい。一方で、表示装置50Jに示すように、液晶素子60において、導電層112bと導電層112cのうち、一方のみを櫛歯状の上面形状とすることで、導電層112bと導電層112cとが部分的に重なる構成となる。これにより、導電層112bと導電層112cとの間の容量を保持容量として用いることができ、容量素子を別途設ける必要がなく、表示装置の開口率を高めることができる。

[0726]

[表示装置50K]

図29Bに示す表示装置50Kは、共通電極が画素電極上に設けられている点で、表示装置50Iと異なる。トランジスタ100が有する導電層112bは、液晶素子60において画素電極として機能する。当該導電層112b上に、絶縁層106、及び、絶縁層218が設けられており、絶縁層218上に、導電層263が設けられている。導電層263は、液晶素子60において共通電極として機能する。導電層263は、平面視において、櫛歯状またはスリットが設けられた形状を有する。

[0727]

本実施の形態は、他の実施の形態と適宜組み合わせることができる。

[0728]

(実施の形態5)

本実施の形態では、本発明の一態様の電子機器について、図30乃至図32を用いて説明する。

[0729]

本実施の形態の電子機器は、表示部に本発明の一態様の表示装置を有する。本発明の一態様の表示装置は、高精細化及び高解像度化が容易である。したがって、様々な電子機器の表示部に用いることができる。

[0730]

また、本発明の一態様の半導体装置は、電子機器の表示部以外に適用することもできる。例えば、電子機器の制御部等に、本発明の一態様の半導体装置を用いることで、低消費電力化が可能となり好ましい。

[0731]

電子機器としては、例えば、テレビジョン装置、デスクトップ型もしくはノート型のパーソナルコンピュータ、コンピュータ用などのモニタ、デジタルサイネージ、パチンコ機などの大型ゲーム機などの比較的大きな画面を備える電子機器の他、デジタルカメラ、デジタルビデオカメラ、デジタルフォトフレーム、携帯電話機、携帯型ゲーム機、携帯情報端末、音響再生装置、などが挙げられる。

[0732]

特に、本発明の一態様の表示装置は、精細度を高めることが可能なため、比較的小さな表示部を有する電子機器に好適に用いることができる。このような電子機器としては、例えば、腕時計型及びブレスレット型の情報端末機（ウェアラブル機器）、並びに、ヘッドマウントディスプレイなどのVR向け機器、メガネ型のAR向け機器、及び、MR向け機器など、頭部に装着可能なウェアラブル機器等が挙げられる。

[0733]

本発明の一態様の表示装置は、HD（画素数1280×720）、FHD（画素数1920×1080）、WQHD（画素数2560×1440）、WQXGA（画素数2560×1600）、4K（画素数3840×2160）、8K（画素数7680×4320）といった極めて高い解像度を有していることが好ましい。特に4K、8K、またはそれ以上の解像度とすることが好ましい。また、本発明の一態様の表示装置における画素密度（精細度）は、100ppi以上が好ましく、300ppi以上が好ましく、500ppi以上がより好ましく、1000ppi以上がより好ましく、2000ppi以上がより好ましく、3000ppi以上がより好ましく、5000ppi以上がより好ましく、7000ppi以上がさらに好ましい。このように高い解像度及び高い精細度の一方または双方を有する表示装置を用いることで、臨場感及び奥行き感などをより高めることが可能となる。また、本発明の一態様の表示装置の画面比率（アスペクト比）については、特に限定はない。例えば、表示装置は、1:1（正方形）、4:3、16:9、16:10など様々な画面比率に対応することができる。

[0734]

本実施の形態の電子機器は、センサ（力、変位、位置、速度、加速度、角速度、回転数、距離、光、液、磁気、温度、化学物質、音声、時間、硬度、電場、電流、電圧、電力、放射線、流量、湿度、傾度、振動、においまたは赤外線を検知、検出、または測定する機能を含むもの）を有していてもよい。

[0735]

本実施の形態の電子機器は、様々な機能を有することができる。例えば、様々な情報（静止画、動画、テキスト画像など）を表示部に表示する機能、タッチパネル機能、カレンダー、日付または時刻などを表示する機能、様々なソフトウェア（プログラム）を実行する機能、無線通信機能、記録媒体に記録されているプログラムまたはデータを読み出す機能等を有することができる。

[0736]

図30A乃至図30Fを用いて、頭部に装着可能なウェアラブル機器の一例を説明する。これらウェアラブル機器は、ARのコンテンツを表示する機能、VRのコンテンツを表示する機能、SRのコンテンツを表示する機能、MRのコンテンツを表示する機能のうち少なくとも一つを有する。電子機器が、AR、VR、SR、及びMRなどの少なくとも一つのコンテンツを表示する機能を有することで、使用者の没入感を高めることが可能となる。

[0737]

図30Aに示す電子機器700Aは、一对の表示パネル751と、一对の筐体721と、通信部（図示しない）と、一对の装着部723と、制御部（図示しない）と、撮像部（図示しない）と、一对の光学部材753と、フレーム757と、一对の鼻パッド758と、を有する。

[0738]

表示パネル751には、本発明の一態様の表示装置を適用することができる。したがって極めて精細

度の高い表示が可能な電子機器とすることができる。また、制御部（図示しない）には、本発明の一態様の半導体装置を適用することができる。これにより、電子機器の消費電力を低減することができる。

[0739]

電子機器700Aは、光学部材753の表示領域756に、表示パネル751で表示した画像を投影することができる。光学部材753は透光性を有するため、使用者は光学部材753を通して視認される透過像に重ねて、表示領域に表示された画像を見ることができる。したがって、電子機器700Aは、AR表示が可能な電子機器である。

[0740]

電子機器700Aには、撮像部として、前方を撮像することのできるカメラが設けられていてもよい。また、電子機器700Aは、ジャイロセンサなどの加速度センサを備えることで、使用者の頭部の向きを検知して、その向きに応じた画像を表示領域756に表示することもできる。

[0741]

通信部は無線通信機を有し、当該無線通信機により映像信号等を供給することができる。なお、無線通信機に代えて、または無線通信機に加えて、映像信号及び電源電位が供給されるケーブルを接続可能なコネクタを備えていてもよい。

[0742]

また、電子機器700Aには、バッテリーが設けられており、無線及び有線の一方または双方によって充電することができる。

[0743]

筐体721には、タッチセンサモジュールが設けられていてもよい。タッチセンサモジュールは、筐体721の外側の面がタッチされることを検出する機能を有する。タッチセンサモジュールにより、使用者のタップ操作またはスライド操作などを検出し、様々な処理を実行することができる。例えば、タップ操作によって動画の一時停止または再開などの処理を実行することが可能となり、スライド操作により、早送りまたは早戻しの処理を実行することなどが可能となる。また、2つの筐体721のそれぞれにタッチセンサモジュールを設けることで、操作の幅を広げることができる。

[0744]

タッチセンサモジュールとしては、様々なタッチセンサを適用することができる。例えば、静電容量方式、抵抗膜方式、赤外線方式、電磁誘導方式、表面弾性波方式、光学方式等、種々の方式を採用することができる。特に、静電容量方式または光学方式のセンサを、タッチセンサモジュールに適用することが好ましい。

[0745]

図30Bに示す電子機器800A、及び、図30Cに示す電子機器800Bは、それぞれ、一對の表示部820と、筐体821と、通信部822と、一對の装着部823と、制御部824と、一對の撮像部825と、一對のレンズ832と、を有する。

[0746]

表示部820には、本発明の一態様の表示装置を適用することができる。したがって極めて精細度の高い表示が可能な電子機器とすることができる。これにより、使用者に高い没入感を感じさせることができる。また、制御部824には、本発明の一態様の半導体装置を適用することができる。これにより、電子機器の消費電力を低減することができる。

[0747]

表示部820は、筐体821の内部の、レンズ832を通して視認できる位置に設けられる。また、一对の表示部820に異なる画像を表示させることで、視差を用いた3次元表示を行うこともできる。

[0748]

電子機器800A、及び、電子機器800Bは、それぞれ、VR向けの電子機器ということができる。電子機器800Aまたは電子機器800Bを装着した使用者は、レンズ832を通して、表示部820に表示される画像を視認することができる。

[0749]

電子機器800A、及び、電子機器800Bは、それぞれ、レンズ832及び表示部820が、使用者の目の位置に応じて最適な位置となるように、これらの左右の位置を調整可能な機構を有していることが好ましい。また、レンズ832と表示部820との距離を変えることで、ピントを調整する機構を有していることが好ましい。

[0750]

装着部823により、使用者は電子機器800Aまたは電子機器800Bを頭部に装着することができる。なお、図30Bなどにおいては、メガネのつる（テンプルなどともいう）のような形状として例示しているがこれに限定されない。装着部823は、使用者が装着できればよく、例えば、ヘルメット型またはバンド型の形状としてもよい。

[0751]

撮像部825は、外部の情報を取得する機能を有する。撮像部825が取得したデータは、表示部820に出力することができる。撮像部825には、イメージセンサを用いることができる。また、望遠、広角などの複数の画角に対応可能なように複数のカメラを設けてもよい。

[0752]

なお、ここでは撮像部825を有する例を示したが、対象物の距離を測定することのできる測距センサ（以下、検知部ともよぶ）を設ければよい。すなわち、撮像部825は、検知部の一態様である。検知部としては、例えばイメージセンサ、または、ライダー（LIDAR: Light Detection and Ranging）などの距離画像センサを用いることができる。カメラによって得られた画像と、距離画像センサによって得られた画像とを用いることにより、より多くの情報を取得し、より高精度なジェスチャー操作を可能とすることができる。

[0753]

電子機器800Aは、骨伝導イヤフォンとして機能する振動機構を有していてもよい。例えば、表示部820、筐体821、及び装着部823のいずれか一または複数に、当該振動機構を有する構成を適用することができる。これにより、別途、ヘッドフォン、イヤフォン、またはスピーカなどの音響機器を必要とせず、電子機器800Aを装着しただけで映像と音声を楽しむことができる。

[0754]

電子機器800A、及び、電子機器800Bは、それぞれ、入力端子を有していてもよい。入力端子には映像出力機器等からの映像信号、及び、電子機器内に設けられるバッテリーを充電するための電力等を供給するケーブルを接続することができる。

[0755]

本発明の一態様の電子機器は、イヤフォン750と無線通信を行う機能を有していてもよい。イヤフォン750は、通信部（図示しない）を有し、無線通信機能を有する。イヤフォン750は、無線通

信機能により、電子機器から情報（例えば音声データ）を受信することができる。例えば、図30Aに示す電子機器700Aは、無線通信機能によって、イヤフォン750に情報を送信する機能を有する。

[0756]

また、電子機器がイヤフォン部を有していてもよい。図30Cに示す電子機器800Bは、イヤフォン部827を有する。例えば、イヤフォン部827と制御部824とは、互いに有線接続されている構成とすることができる。イヤフォン部827と制御部824とをつなぐ配線の一部は、筐体821または装着部823の内部に配置されていてもよい。また、イヤフォン部827と装着部823とがマグネットを有していてもよい。これにより、イヤフォン部827を装着部823に磁力によって固定することができ、収納が容易となり好ましい。

[0757]

なお、電子機器は、イヤフォンまたはヘッドフォンなどを接続することができる音声出力端子を有していてもよい。また、電子機器は、音声入力端子及び音声入力機構の一方または双方を有していてもよい。音声入力機構としては、例えば、マイクなどの集音装置を用いることができる。電子機器が音声入力機構を有することで、電子機器に、いわゆるヘッドセットとしての機能を付与してもよい。

[0758]

図30D及び図30Eに、VR向けのゴーグル型の電子機器850Aの斜視図を示す。図30D及び図30Eでは、筐体845内に、それぞれ湾曲した一対の表示装置840（表示装置840__R及び表示装置840__L）を有する例を示している。また、電子機器850Aは、動き検出部841、視線検出部842、演算部843、通信部844、レンズ848、操作ボタン851、装着具854、センサ855、ダイヤル856などを有する。

[0759]

2つの表示装置840を有することで、使用者は片方の目につき1つの表示装置を見ることができる。これにより、視差を用いた3次元表示等を行う際であっても、高い解像度の映像を表示することができる。また、表示装置840は使用者の目を概略中心とした円弧状に湾曲している。これにより、使用者の目から表示装置840の表示面までの距離が一定となるため、使用者はより自然な映像を見ることができる。また、表示装置840に、光の輝度または色度が見る角度によって変化してしまう、いわゆる視野角依存性がある場合であっても、表示装置840の表示面の法線方向に使用者の目が位置する構成にできるため、特に水平方向については実質的にその影響を無視することができるため、より現実感のある映像を表示することができる。

[0760]

図30Eに示すように、レンズ848は、表示装置840と使用者の目の位置との間に位置する。図30Eでは、視度調節のためにレンズの位置を変化させるダイヤル856を有する例を示している。なお、電子機器850Aがオートフォーカス機能を有する場合には、視度調節のためのダイヤル856を有さなくてもよい。

[0761]

図30Fには、1枚の表示装置840を有するゴーグル型の電子機器850Bを示している。このような構成とすることで、部品点数を削減することができる。

[0762]

表示装置840は、左右2つの領域にそれぞれ右目用の画像と、左目用の画像の2つの画像を並べて

表示することができる。これにより、両眼視差を用いた立体映像を表示することができる。なお、表示装置 840 には、視差を用いた 2 つの異なる画像を並べて表示させてもよいし、視差を用いずに 2 つの同じ画像を並べて表示させてもよい。

[0763]

また、表示装置 840 の全域に亘って、両方の目で視認可能な一つの画像を表示してもよい。これにより、視野の両端に亘ってパノラマ映像を表示することが可能となるため、現実感が高まる。

[0764]

表示装置 840 に、本発明の一態様の表示装置を適用することができる。本発明の一態様の表示装置は、極めて精細度が高いため、レンズ 848 を用いて拡大したとしても、使用者に画素が視認されることなく、より現実感の高い映像を表示することができる。

[0765]

図 31A に示す電子機器 6500 は、スマートフォンとして用いることのできる携帯情報端末機である。

[0766]

電子機器 6500 は、筐体 6501、表示部 6502、電源ボタン 6503、ボタン 6504、スピーカ 6505、マイク 6506、カメラ 6507、光源 6508、及び制御装置 6509などを有する。

[0767]

図 31B に示す電子機器 6520 は、タブレット端末として用いることのできる携帯情報端末機である。

[0768]

電子機器 6520 は、筐体 6501、表示部 6502、ボタン 6504、スピーカ 6505、マイク 6506、カメラ 6507、制御装置 6509、及び接続端子 6519などを有する。

[0769]

電子機器 6500 及び電子機器 6520 のそれぞれにおいて、表示部 6502 はタッチパネル機能を備える。また、制御装置 6509 は、例えば、CPU、GPU、及び記憶装置の中から選ばれるいずれか一または複数をも有する。本発明の一態様の半導体装置は、表示部 6502 及び制御装置 6509 の一方または双方に用いることができる。

[0770]

図 31C は、電子機器 6500 または電子機器 6520 が有する筐体 6501 のマイク 6506 側の端部を含む断面概略図である。

[0771]

筐体 6501 の表示面側には透光性を有する保護部材 6510 が設けられ、筐体 6501 と保護部材 6510 に囲まれた空間内に、表示パネル 6511、光学部材 6512、タッチセンサパネル 6513、プリント基板 6517、バッテリー 6518 等が配置されている。

[0772]

保護部材 6510 には、表示パネル 6511、光学部材 6512、及びタッチセンサパネル 6513 が接着層（図示しない）により固定されている。

[0773]

表示部 6502 よりも外側の領域において、表示パネル 6511 の一部が折り返されており、当該折

り返された部分にFPC6515が接続されている。FPC6515には、IC6516が実装されている。FPC6515は、プリント基板6517に設けられた端子に接続されている。

[0774]

表示パネル6511には本発明の一態様のフレキシブルディスプレイを適用することができる。そのため、極めて軽量の電子機器を実現できる。また、表示パネル6511が極めて薄いため、電子機器の厚さを抑えつつ、大容量のバッテリー6518を搭載することもできる。また、表示パネル6511の一部を折り返して、画素部の裏側にFPC6515との接続部を配置することにより、狭額縁の電子機器を実現できる。

[0775]

図31Dにテレビジョン装置の一例を示す。テレビジョン装置7100は、筐体7101に表示部7000が組み込まれている。ここでは、スタンド7103により筐体7101を支持した構成を示している。

[0776]

表示部7000に、本発明の一態様の表示装置を適用することができる。

[0777]

図31Dに示すテレビジョン装置7100の操作は、筐体7101が備える操作スイッチ、及び、別体のリモコン操作機7111により行うことができる。または、表示部7000にタッチセンサを備えていてもよく、指等で表示部7000に触れることでテレビジョン装置7100を操作してもよい。リモコン操作機7111は、当該リモコン操作機7111から出力する情報を表示する表示部を有してもよい。リモコン操作機7111が備える操作キーまたはタッチパネルにより、チャンネル及び音量の操作を行うことができ、表示部7000に表示される映像を操作することができる。

[0778]

なお、テレビジョン装置7100は、受信機及びモデムなどを備えた構成とする。受信機により一般のテレビ放送の受信を行うことができる。また、モデムを介して有線または無線による通信ネットワークに接続することにより、一方向（送信者から受信者）または双方向（送信者と受信者間、あるいは受信者同士など）の情報通信を行うことも可能である。

[0779]

図31Eに、ノート型パーソナルコンピュータの一例を示す。ノート型パーソナルコンピュータ7200は、筐体7211、キーボード7212、ポインティングデバイス7213、外部接続ポート7214、及び、制御装置7215などを有する。筐体7211に、表示部7000が組み込まれている。制御装置7215は、例えば、CPU、GPU、及び記憶装置の中から選ばれるいずれか一または複数を含む。本発明の一態様の半導体装置は、表示部7000及び制御装置7215の一方または双方に用いることができる。

[0780]

図31F及び図31Gに、デジタルサイネージの一例を示す。

[0781]

図31Fに示すデジタルサイネージ7300は、筐体7301、表示部7000、及びスピーカ7303等を有する。さらに、LEDランプ、操作キー（電源スイッチ、または操作スイッチを含む）、接続端子、各種センサ、マイクロフォン等を有することができる。

[0782]

図31Gは円柱状の柱7401に取り付けられたデジタルサイネージ7400である。デジタルサイネージ7400は、柱7401の曲面に沿って設けられた表示部7000を有する。

[0783]

図31F及び図31Gにおいて、表示部7000に、本発明の一態様の表示装置を適用することができる。

[0784]

表示部7000が広いほど、一度に提供できる情報量を増やすことができる。また、表示部7000が広いほど、人の目につきやすく、例えば、広告の宣伝効果を高めることができる。

[0785]

表示部7000にタッチパネルを適用することで、表示部7000に画像または動画を表示するだけでなく、使用者が直感的に操作することができ、好ましい。また、路線情報もしくは交通情報などの情報を提供するための用途に用いる場合には、直感的な操作によりユーザビリティを高めることができる。

[0786]

また、図31F及び図31Gに示すように、デジタルサイネージ7300またはデジタルサイネージ7400は、使用者が所持するスマートフォン等の情報端末機7311または情報端末機7411と無線通信により連携可能であることが好ましい。例えば、表示部7000に表示される広告の情報を、情報端末機7311または情報端末機7411の画面に表示させることができる。また、情報端末機7311または情報端末機7411を操作することで、表示部7000の表示を切り替えることができる。

[0787]

また、デジタルサイネージ7300またはデジタルサイネージ7400に、情報端末機7311または情報端末機7411の画面を操作手段（コントローラ）としたゲームを実行させることもできる。これにより、不特定多数の使用者が同時にゲームに参加し、楽しむことができる。

[0788]

また、本発明の一態様の半導体装置及び表示装置は、移動体である自動車の運転席周辺に適用することができる。

[0789]

図32Aは、自動車の室内におけるフロントガラス周辺を表す図である。図32Aでは、ダッシュボードに取り付けられた表示パネル9001a、表示パネル9001b、及び、表示パネル9001c、並びに、ピラーに取り付けられた表示パネル9001dを示している。

[0790]

表示パネル9001a乃至表示パネル9001cは、ナビゲーション情報、スピードメーター、タコメーター、走行距離、燃料計、ギア状態、エアコンの設定などを表示することで、様々な情報を提供することができる。また、表示パネルに表示される表示項目及びレイアウトなどは、ユーザの好みに合わせて適宜変更することができ、デザイン性を高めることができる。表示パネル9001a乃至表示パネル9001cは、照明装置として用いることもできる。

[0791]

表示パネル9001dには、車体に設けられた撮像手段からの映像を映し出すことによって、ピラーで遮られた視界（死角）を補完することができる。すなわち、自動車の外側に設けられた撮像手段か

らの画像を表示することによって、死角を補い、安全性を高めることができる。また、見えない部分を補完する映像を映すことによって、より自然に違和感なく安全確認を行うことができる。表示パネル9001dは、照明装置として用いることもできる。

[0792]

図32Bは、腕時計型の携帯情報端末9200を示す斜視図である。携帯情報端末9200は、例えばスマートウォッチ（登録商標）として用いることができる。また、表示部9001はその表示面が湾曲して設けられ、湾曲した表示面に沿って表示を行うことができる。また、携帯情報端末9200は、例えば無線通信可能なヘッドセットと相互通信することによって、ハンズフリーで通話することもできる。また、携帯情報端末9200は、接続端子9006により、他の情報端末と相互にデータ伝送を行うこと、及び、充電を行うこともできる。なお、充電動作は無線給電により行ってもよい。

[0793]

図32Bに示す携帯情報端末9200は、筐体9000、表示部9001、スピーカ9003、操作キー9005（電源スイッチ、または操作スイッチを含む）、接続端子9006、センサ9007（力、変位、位置、速度、加速度、角速度、回転数、距離、光、液、磁気、温度、化学物質、音声、時間、硬度、電場、電流、電圧、電力、放射線、流量、湿度、傾度、振動、においまたは赤外線を検知、検出、または測定する機能を含むもの）、マイクロフォン9008、等を有する。

[0794]

図32Cは、携帯情報端末9101を示す斜視図である。携帯情報端末9101は、例えばスマートフォンとして用いることができる。携帯情報端末9101は、筐体9000、表示部9001、及び、操作キー9005等を有する。例えば、携帯情報端末9101は、前述のスピーカ、接続端子、センサ等を有していてもよい。また、携帯情報端末9101は、文字及び画像情報をその複数の面に表示することができる。図32Cでは3つのアイコン9050を表示した例を示している。また、破線の矩形で示す情報9051を表示部9001の他の面に表示することもできる。情報9051の一例としては、電子メール、SNS、電話などの着信の通知、電子メールまたはSNSなどの題名、送信者名、日時、時刻、バッテリーの残量、電波強度などがある。または、情報9051が表示されている位置にはアイコン9050などを表示してもよい。

[0795]

図32Dは、携帯情報端末9102を示す斜視図である。携帯情報端末9102は、筐体9000、及び、表示部9001等を有する。例えば、携帯情報端末9101は、前述のスピーカ、操作キー、接続端子、センサ等を有していてもよい。携帯情報端末9102は、表示部9001の3面以上に情報を表示する機能を有する。ここでは、情報9052、情報9053、情報9054がそれぞれ異なる面に表示されている例を示す。例えば使用者は、洋服の胸ポケットに携帯情報端末9102を収納した状態で、携帯情報端末9102の上方から観察できる位置に表示された情報9053を確認することもできる。使用者は、携帯情報端末9102をポケットから取り出すことなく表示を確認し、例えば電話を受けるか否かを判断できる。

[0796]

図32Eは、折り畳み可能な携帯情報端末9201を示す斜視図である。携帯情報端末9201は、筐体9000aと、筐体9000bと、表示部9001と、操作ボタン9056と、を有している。

[0797]

筐体9000aと筐体9000bと、は、ヒンジ9055により結合されており、ヒンジ9055に

よって、2つ折りが可能となっている。

[0798]

携帯情報端末9201が有する表示部9001は、ヒンジ9055によって連結された2つの筐体（筐体9000a及び筐体9000b）に支持されている。

[0799]

図32F乃至図32Hは、折り畳み可能な携帯情報端末9202を示す斜視図である。また、図32Fは携帯情報端末9202を展開した状態、図32Hは折り畳んだ状態、図32Gは図32Fと図32Hの一方から他方に変化する途中の状態の斜視図である。このように、携帯情報端末9202は、3つ折りが可能である。

[0800]

携帯情報端末9202が有する表示部9001は、ヒンジ9055によって連結された3つの筐体9000に支持されている。

[0801]

携帯情報端末9201及び携帯情報端末9202は、それぞれ、折り畳んだ状態では可搬性に優れ、展開した状態では継ぎ目のない広い表示領域により表示の一覧性に優れる。

[0802]

図32C乃至図32Hにおいて、表示部9001に、本発明の一態様の表示装置を適用することができる。例えば、表示部9001は、曲率半径0.1mm以上150mm以下で曲げることができる。

[0803]

本実施の形態は、他の実施の形態と適宜組み合わせることができる。

[符号の説明]

[0804]

10A：半導体装置、10B：半導体装置、10C：半導体装置、10D：半導体装置、10：半導体装置、11B：副画素、11G：副画素、11R：副画素、50A：表示装置、50B：表示装置、50C：表示装置、50D：表示装置、50E：表示装置、50F：表示装置、50G：表示装置、50H：表示装置、50I：表示装置、50J：表示装置、50K：表示装置、60：液晶素子、100A：トランジスタ、100B：トランジスタ、100C：トランジスタ、100D：トランジスタ、100E：トランジスタ、100F：トランジスタ、100G：トランジスタ、100H：トランジスタ、100I：トランジスタ、100J：トランジスタ、100K：トランジスタ、100L：トランジスタ、100M：トランジスタ、100：トランジスタ、102：基板、104a：導電層、104：導電層、106：絶縁層、107a：導電層、107b：導電層、108a：半導体層、108f：金属酸化物膜、108n：領域、108：半導体層、109：導電層、110a：絶縁層、110af：絶縁膜、110b：絶縁層、110bf：絶縁膜、110c：絶縁層、110cf：絶縁膜、110d：絶縁層、110e：絶縁層、110e1：絶縁層、110s：絶縁層、110：絶縁層、111B：画素電極、111G：画素電極、111R：画素電極、111S：画素電極、111：絶縁層、112a：導電層、112B：導電層、112b：導電層、112c：導電層、112f：導電膜、113B：EL層、113G：EL層、113R：EL層、113S：機能層、113：EL層、114：共通層、115：共通電極、117：遮光層、118a：酸化物層、118b：酸化物層、122a：導電層、122b：導電層、122e：導電層、122f：導電層、123：導電層、124B：導電層、124G：導電層、124R：導電層、125：絶縁層、126B：導電

層、126G：導電層、126R：導電層、127：絶縁層、128：層、130B：発光素子、130G：発光素子、130R：発光素子、130S：受光素子、131：保護層、132B：着色層、132G：着色層、132R：着色層、133B：層、133G：層、133R：層、133：層、140：接続部、141：開口部、142：接着層、143：開口部、144：接着層、146a：開口部、146：開口部、148：開口部、149：金属酸化物層、150：トランジスタ、151：基板、152：基板、153：絶縁層、162：表示部、164：回路部、165a：導電層、165b：導電層、165：導電層、166a：導電層、166b：導電層、166：導電層、172：FPC、173：IC、182a：導電層、182b：導電層、190：容量素子、195：絶縁層、200：トランジスタ、201：画素、204：接続部、205B：トランジスタ、205D：トランジスタ、205G：トランジスタ、205R：トランジスタ、205S：トランジスタ、218：絶縁層、223：接続体、224：スペーサ、225：絶縁層、235：絶縁層、237：絶縁層、242：接続層、250：トランジスタ、252：絶縁層、253a：ドレイン領域、253b：チャンネル形成領域、253c：ソース領域、253：半導体層、254：絶縁層、255：導電層、256：絶縁層、257a：開口部、257b：開口部、258a：導電層、258b：導電層、259：導電層、260a：偏光板、260b：偏光板、261：絶縁層、262：液晶、263：導電層、264：導電層、352：指、353：層、355：回路層、357：層、700A：電子機器、721：筐体、723：装着部、750：イヤフォン、751：表示パネル、753：光学部材、756：表示領域、757：フレーム、758：鼻パッド、800A：電子機器、800B：電子機器、820：表示部、821：筐体、822：通信部、823：装着部、824：制御部、825：撮像部、827：イヤフォン部、832：レンズ、840__L：表示装置、840__R：表示装置、840：表示装置、841：動き検出部、842：視線検出部、843：演算部、844：通信部、845：筐体、848：レンズ、850A：電子機器、850B：電子機器、851：操作ボタン、854：装着具、855：センサ、856：ダイヤル、6500：電子機器、6501：筐体、6502：表示部、6503：電源ボタン、6504：ボタン、6505：スピーカ、6506：マイク、6507：カメラ、6508：光源、6509：制御装置、6510：保護部材、6511：表示パネル、6512：光学部材、6513：タッチセンサパネル、6515：FPC、6516：IC、6517：プリント基板、6518：バッテリー、6519：接続端子、6520：電子機器、7000：表示部、7100：テレビジョン装置、7101：筐体、7103：スタンド、7111：リモコン操作機、7200：ノート型パーソナルコンピュータ、7211：筐体、7212：キーボード、7213：ポインティングデバイス、7214：外部接続ポート、7215：制御装置、7300：デジタルサイネージ、7301：筐体、7303：スピーカ、7311：情報端末機、7400：デジタルサイネージ、7401：柱、7411：情報端末機、9000a：筐体、9000b：筐体、9000：筐体、9001a：表示パネル、9001b：表示パネル、9001c：表示パネル、9001d：表示パネル、9001：表示部、9003：スピーカ、9005：操作キー、9006：接続端子、9007：センサ、9008：マイクロフォン、9050：アイコン、9051：情報、9052：情報、9053：情報、9054：情報、9055：ヒンジ、9056：操作ボタン、9101：携帯情報端末、9102：携帯情報端末、9200：携帯情報端末、9201：携帯情報端末、9202：携帯情報端末

請求の範囲

[請求項1]

半導体層、第1の導電層、第2の導電層、第3の導電層、第1の絶縁層、及び、第2の絶縁層を有し、

前記第1の絶縁層は、前記第1の導電層上に位置し、

前記第2の導電層は、前記第1の絶縁層上に位置し、

前記第1の導電層は、第1の凹部を有し、

前記半導体層は、前記第1の凹部の底面及び側面、前記第1の絶縁層の側面、並びに、前記第2の導電層の側面と接し、

前記第2の絶縁層は、前記半導体層上に位置し、

前記第3の導電層は、前記第2の絶縁層上に位置し、かつ、前記第2の絶縁層を介して前記半導体層と重なり、

前記第1の導電層は、第4の導電層と、前記第4の導電層上の第5の導電層と、を有し、

前記半導体層は、チャンネル形成領域に金属酸化物を有し、

前記第5の導電層は、第1の酸化物導電体を有する、半導体装置。

[請求項2]

半導体層、第1の導電層、第2の導電層、第3の導電層、第1の絶縁層、及び、第2の絶縁層を有し、

前記第1の絶縁層は、前記第1の導電層上に位置し、

前記第2の導電層は、前記第1の絶縁層上に位置し、

前記第1の導電層は、第1の凹部を有し、

前記第1の絶縁層及び前記第2の導電層は、前記第1の凹部と重なる位置に第1の開口部を有し、前記半導体層は、前記第1の凹部の底面及び側面と接し、かつ、前記第1の開口部内で、前記第1の絶縁層の側面、及び前記第2の導電層の側面と接し、

前記第2の絶縁層は、前記第1の開口部内で、前記半導体層の内側に位置し、

前記第3の導電層は、前記第1の開口部内で、前記第2の絶縁層の内側に位置し、かつ、前記第2の絶縁層を介して前記半導体層と重なり、

前記第1の導電層は、第4の導電層と、前記第4の導電層上の第5の導電層と、を有し、

前記半導体層は、金属酸化物を有し、

前記第5の導電層は、第1の酸化物導電体を有する、半導体装置。

[請求項3]

請求項1または2において、

基板を有し、

前記第1の導電層、及び前記第2の絶縁層は、前記基板上に位置し、

前記基板の上面から前記第1の導電層の前記第1の絶縁層と接する上面までの最短距離は、前記基板の上面から前記第2の絶縁層の下面までの最短距離よりも長い、半導体装置。

[請求項4]

請求項1または2において、

基板を有し、

前記第1の導電層、及び前記第3の導電層は、前記基板上に位置し、

前記基板の上面から前記第1の導電層の前記第1の絶縁層と接する上面までの最短距離は、前記基板の上面から前記第3の導電層の下面までの最短距離以上である、半導体装置。

[請求項5]

請求項1または2において、

前記第5の導電層は、前記第4の導電層に達する第2の開口部を有し、

前記半導体層は、前記第4の導電層の上面、及び前記第5の導電層の側面と接する、半導体装置。

[請求項6]

請求項1または2において、

前記第5の導電層は、第2の凹部を有し、

前記半導体層は、前記第2の凹部の底面及び側面と接する、半導体装置。

[請求項7]

請求項1または2において、

前記第4の導電層は、第2の凹部を有し、

前記第5の導電層は、前記第2の凹部に達する第2の開口部を有し、

前記半導体層は、前記第2の凹部の底面及び側面、並びに、前記第5の導電層の側面と接する、半導体装置。

[請求項8]

請求項1または2において、

前記第2の導電層は、第6の導電層と、前記第6の導電層上の第7の導電層と、を有し、

前記第6の導電層は、第2の酸化物導電体を有する、半導体装置。

[請求項9]

請求項1または2において、

前記半導体層は、前記第1の凹部の底面と接する第1の領域と、前記第2の導電層の上面と接する第2の領域と、を有し、

前記第1の領域及び前記第2の領域は、第1の元素を有し、

前記第1の元素は、ホウ素またはリンである、半導体装置。

[請求項10]

請求項1または2において、

第8の導電層を有し、

前記第1の絶縁層は、第1の層と、前記第1の層上の第2の層と、を有し、

前記第8の導電層は、前記第1の層上に位置し、

前記第2の層は、前記第8の導電層の上面及び側面を覆い、

断面視において、前記半導体層は、前記第2の層を介して前記第8の導電層と重なり、かつ、前記第2の絶縁層を介して前記第3の導電層と重なる領域を有する、半導体装置。

[請求項11]

請求項1または2において、

前記第1の絶縁層は、前記第1の導電層上の、窒素とシリコンとを含む第1の層と、前記第1の層上の、酸素とシリコンとを含む第2の層と、前記第2の層上の、窒素とシリコンとを含む第3の層と、を有する、半導体装置。

[請求項12]

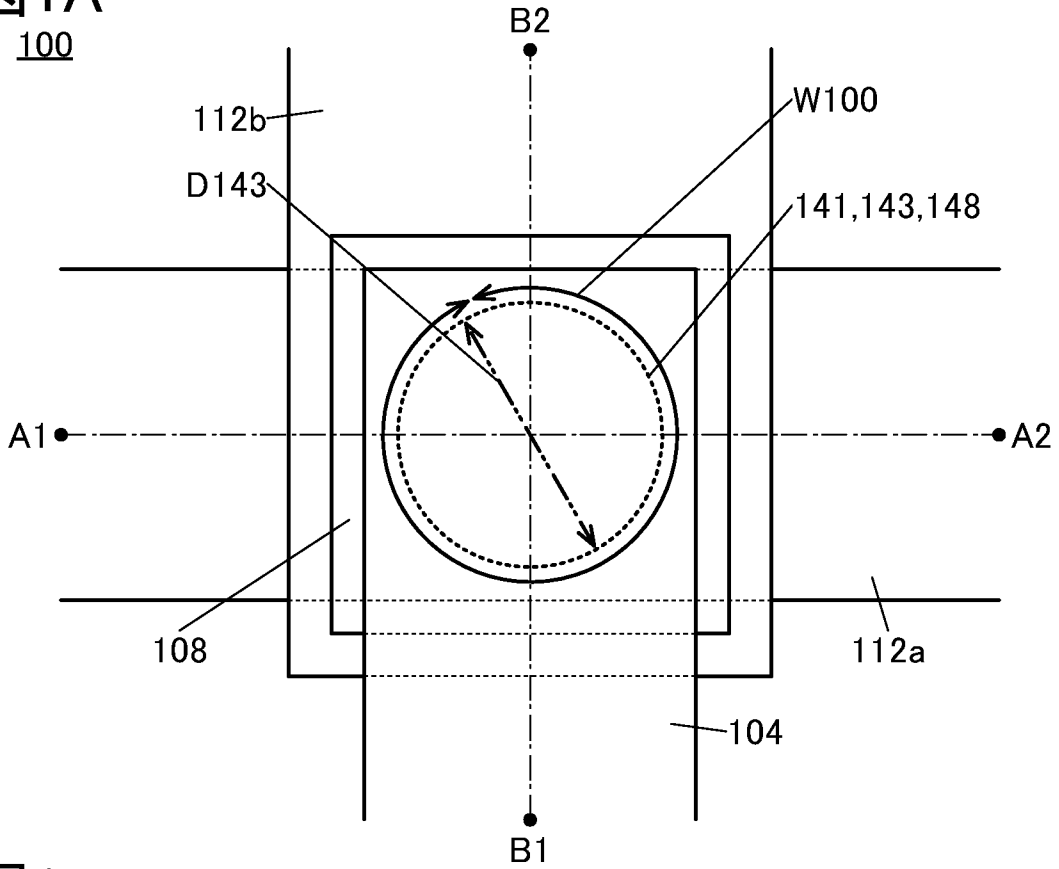
請求項 1 1 において、
前記第 1 の絶縁層は、前記第 3 の層上の第 4 の層を有し、
前記第 4 の層は、前記第 3 の層よりも水素の含有量が多い領域を有する、半導体装置。

[請求項 1 3]

請求項 1 1 において、
第 3 の絶縁層を有し、
前記第 1 の導電層は、前記第 3 の絶縁層上に位置し、
前記第 1 の絶縁層は、前記第 3 の層上の第 4 の層を有し、
前記第 3 の絶縁層は、前記第 1 の層よりも水素の含有量が多い領域を有し、
前記第 4 の層は、前記第 3 の層よりも水素の含有量が多い領域を有する、半導体装置。

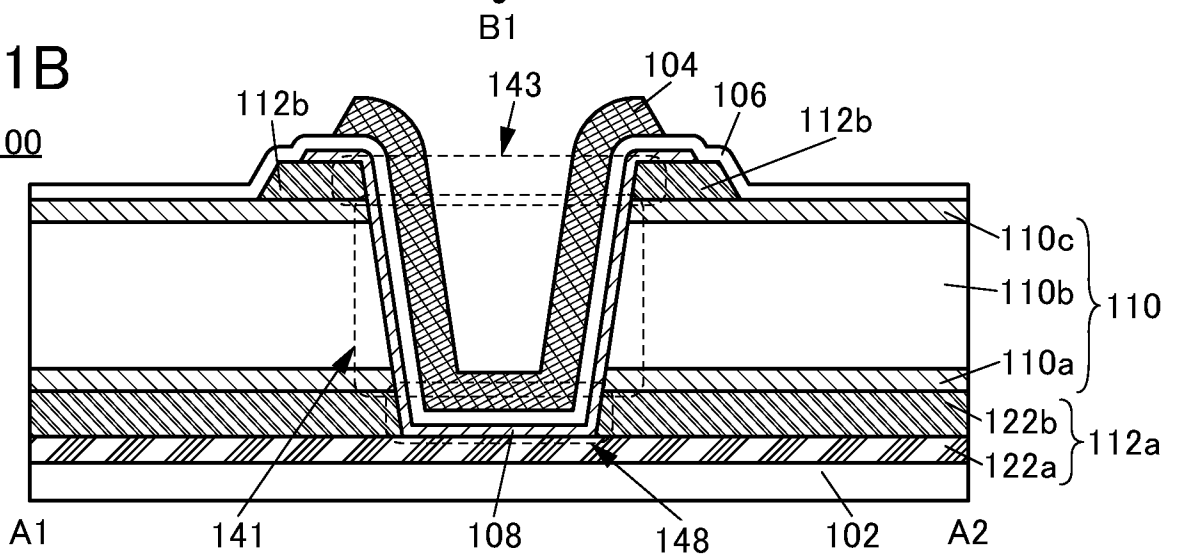
1A

100



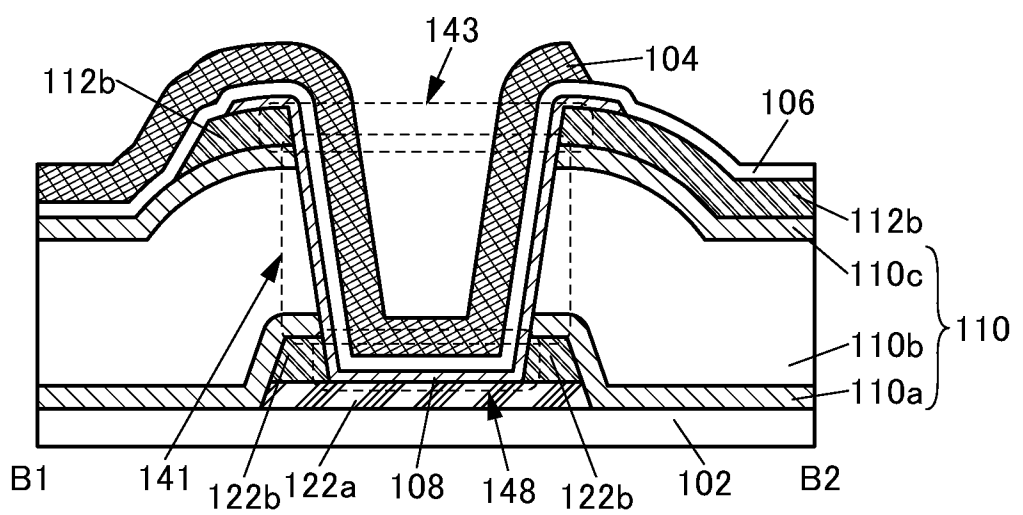
1B

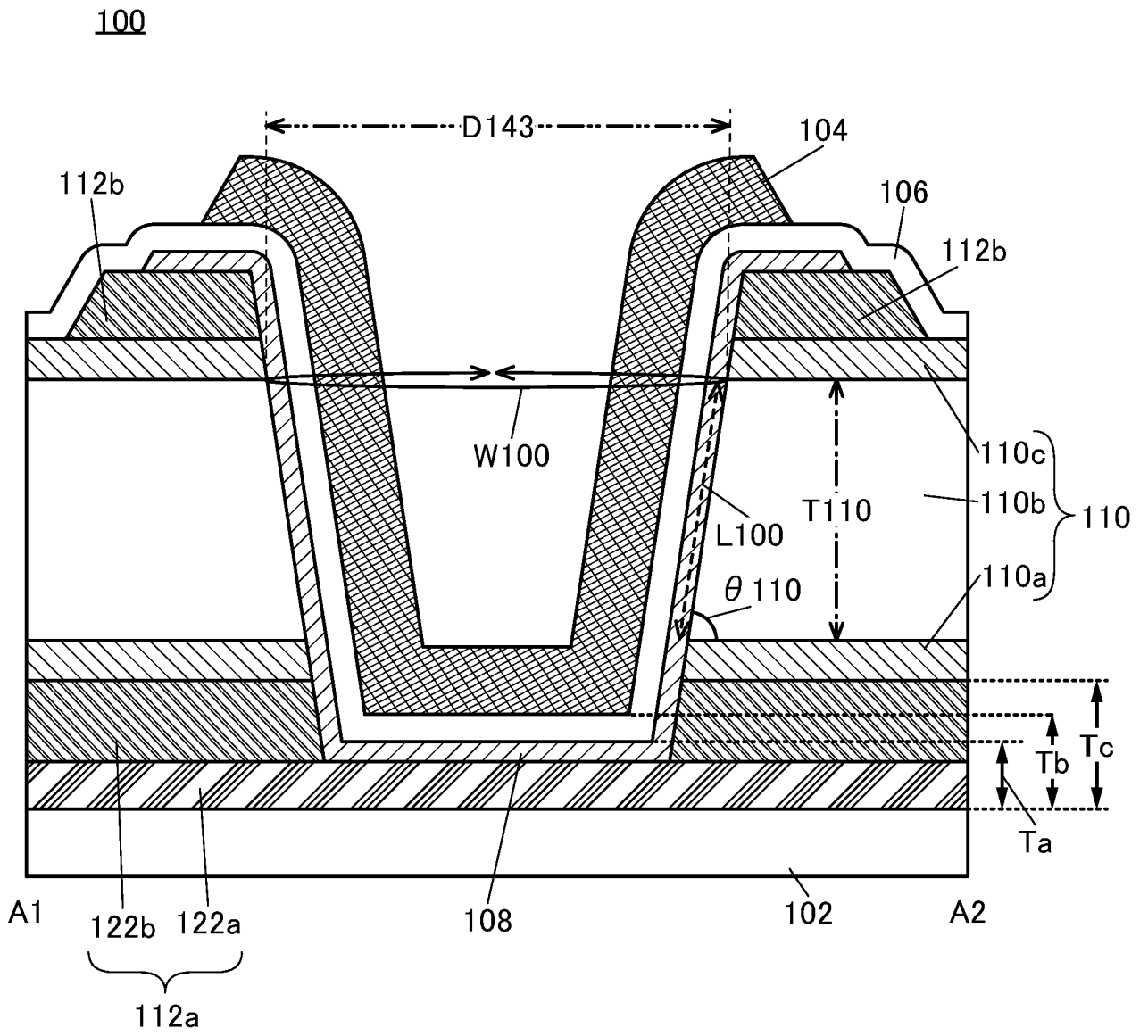
100



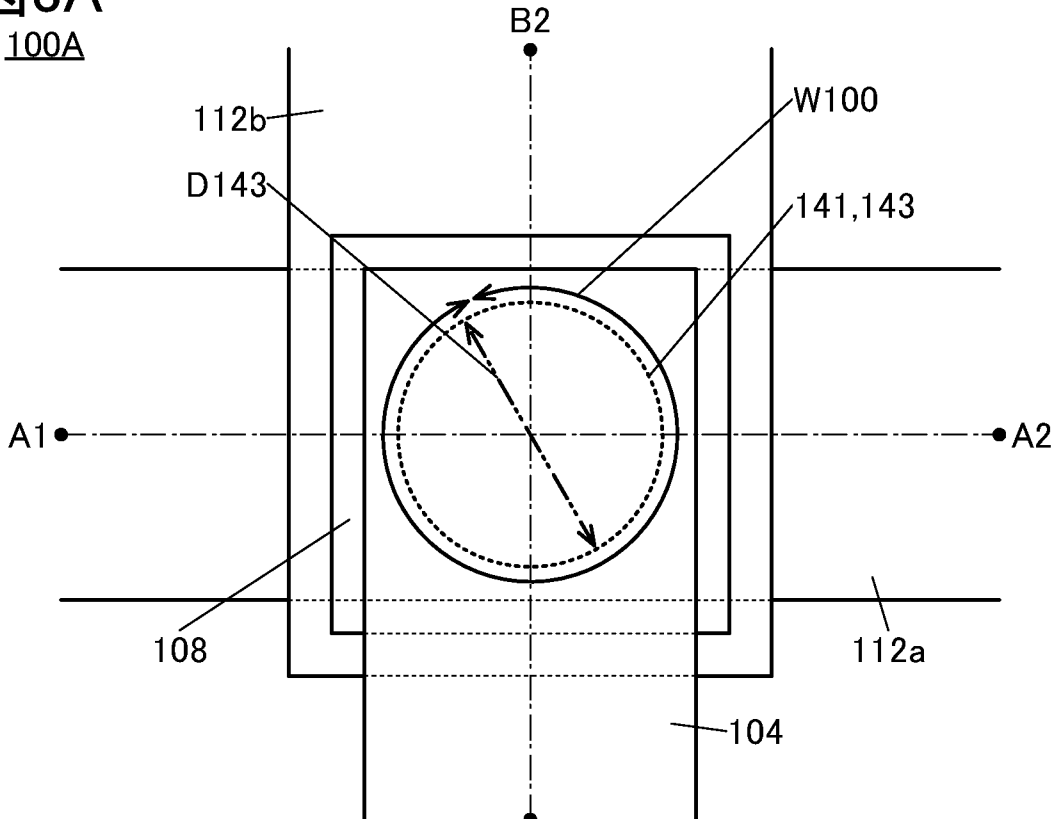
1C

100

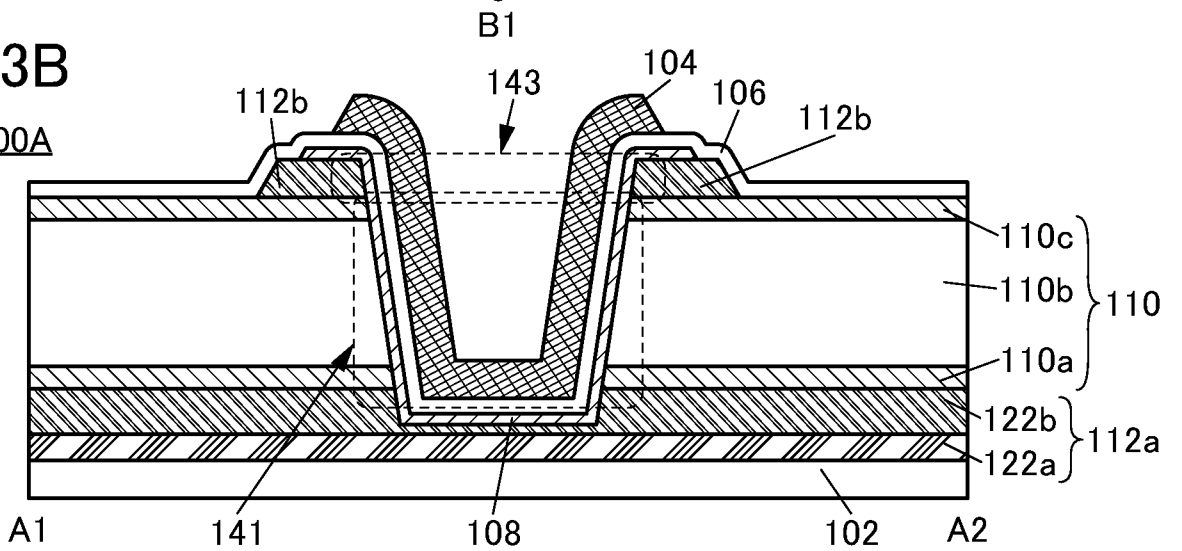




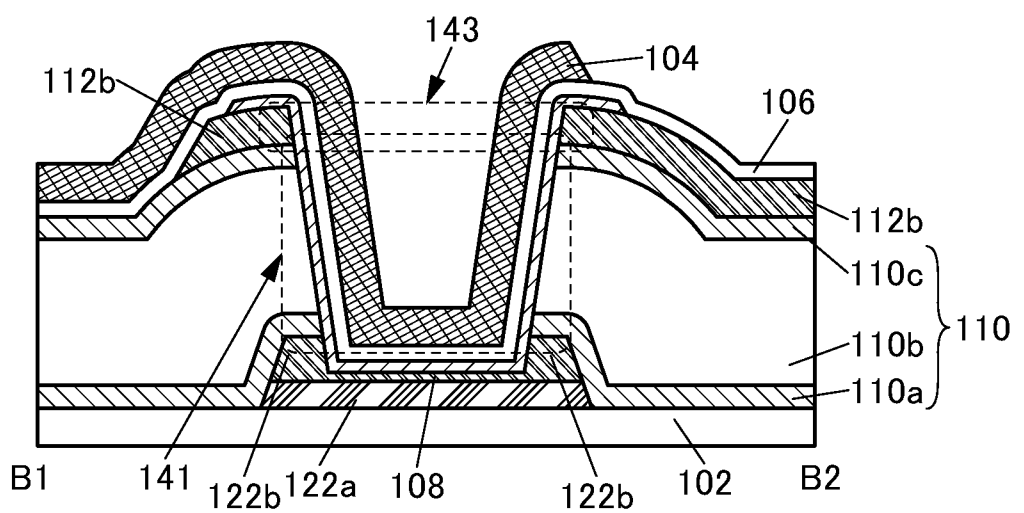
3A
100A



3B
100A



3C
100A



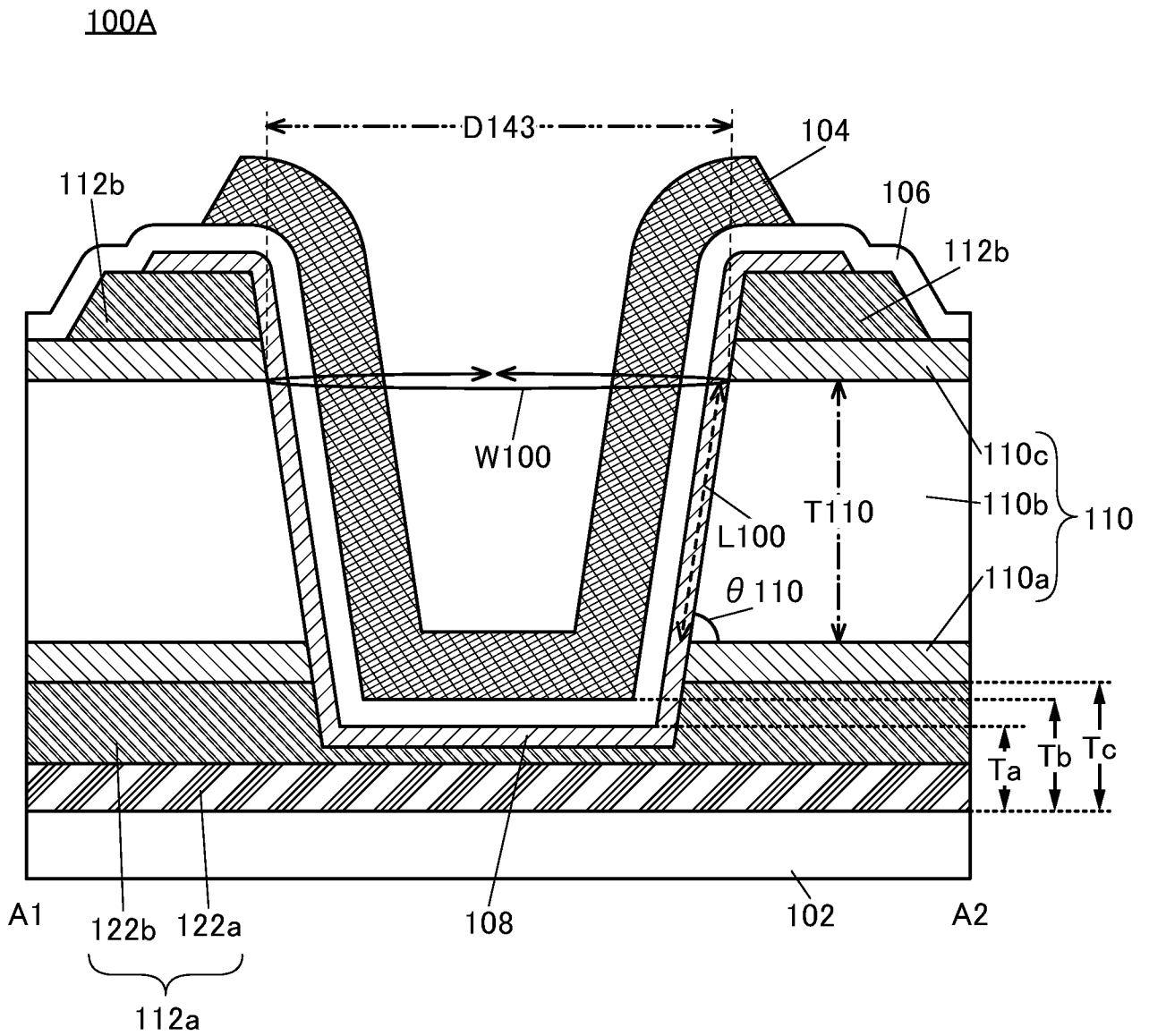


図5A

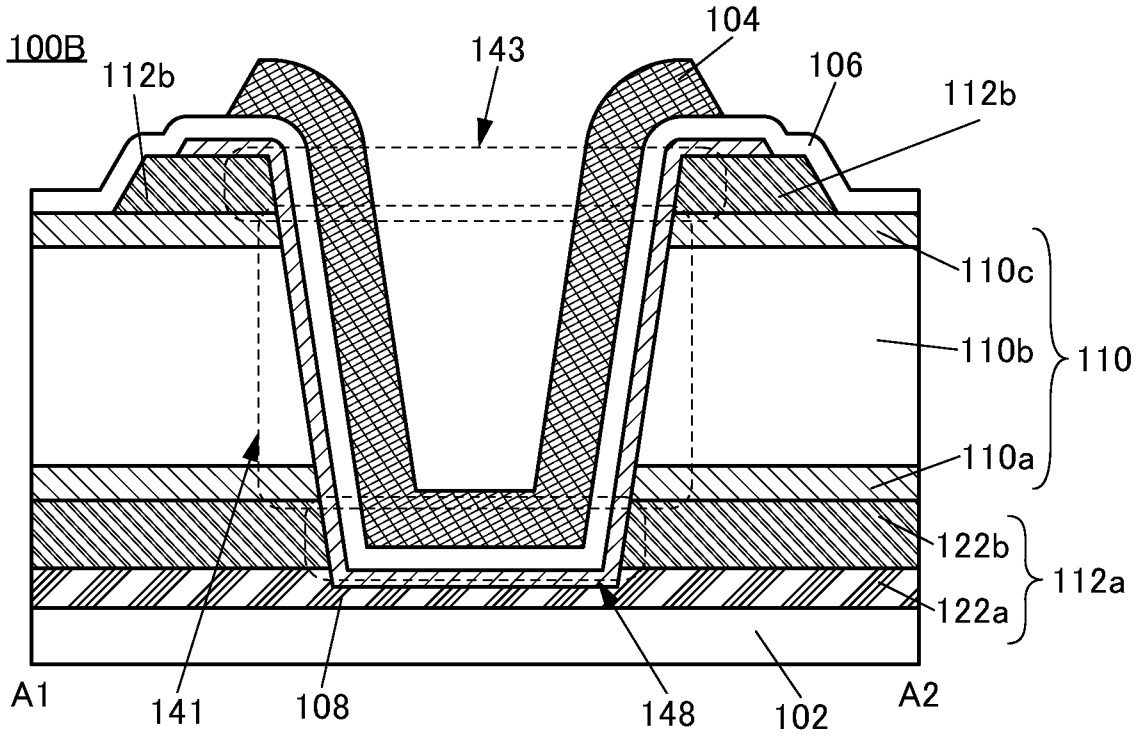
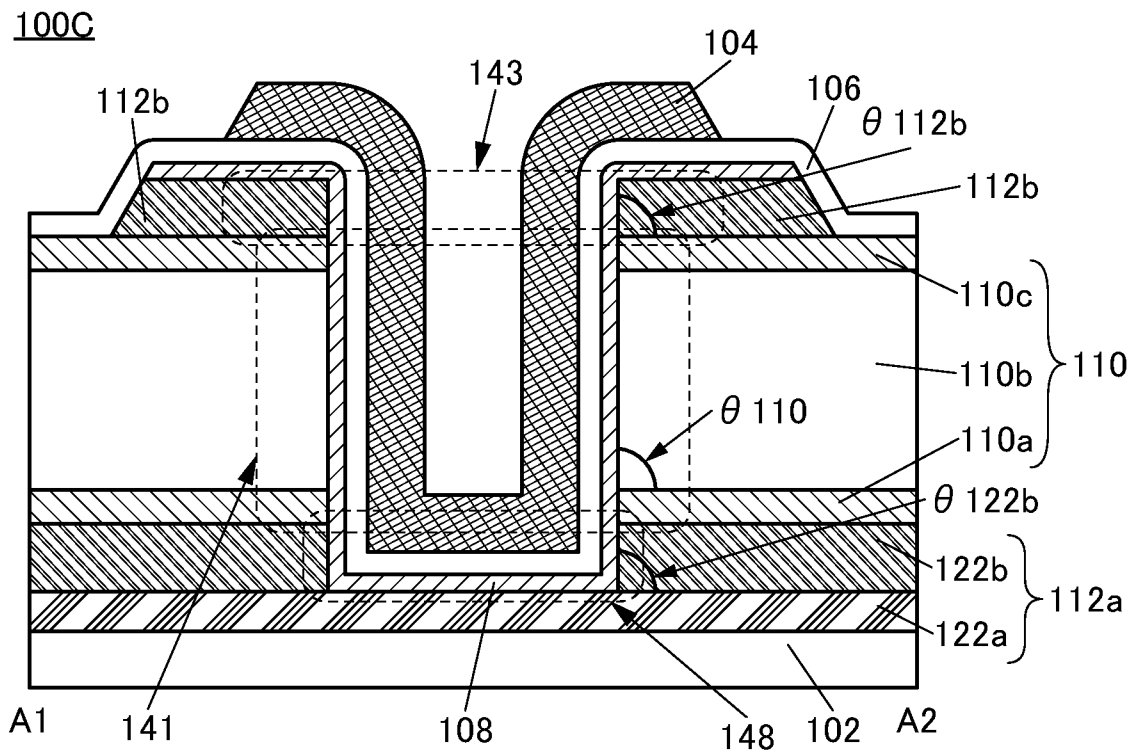


図5B



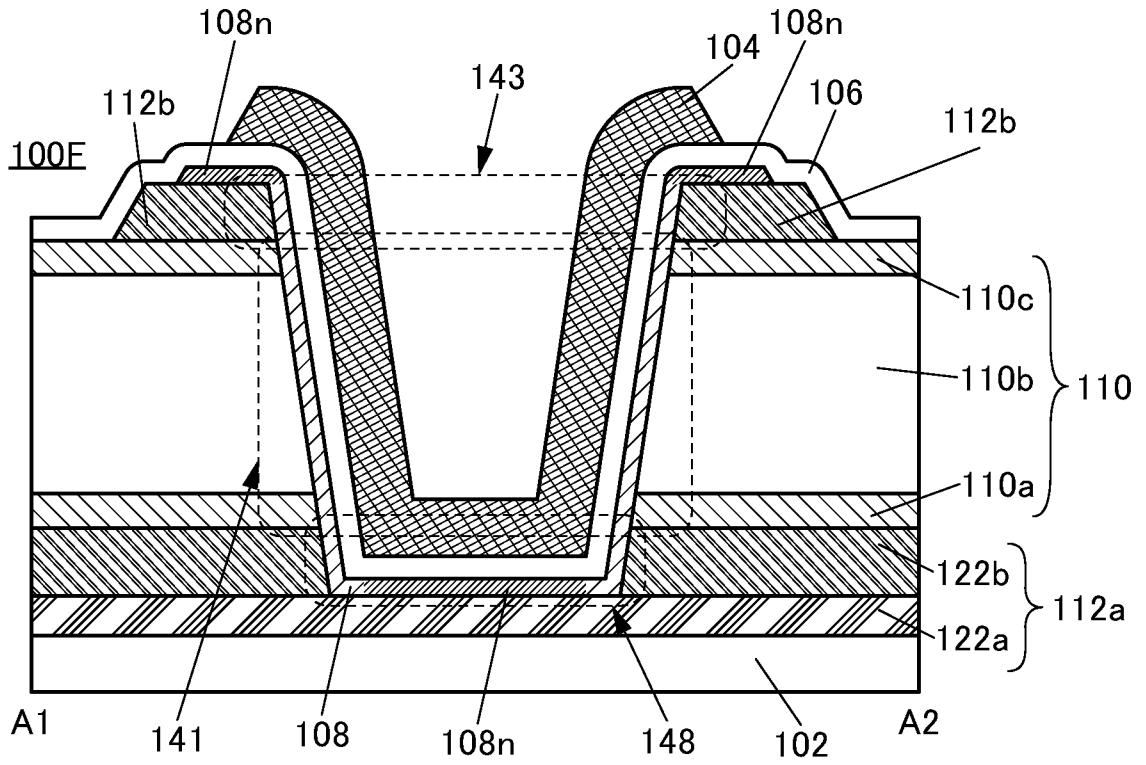


図8A

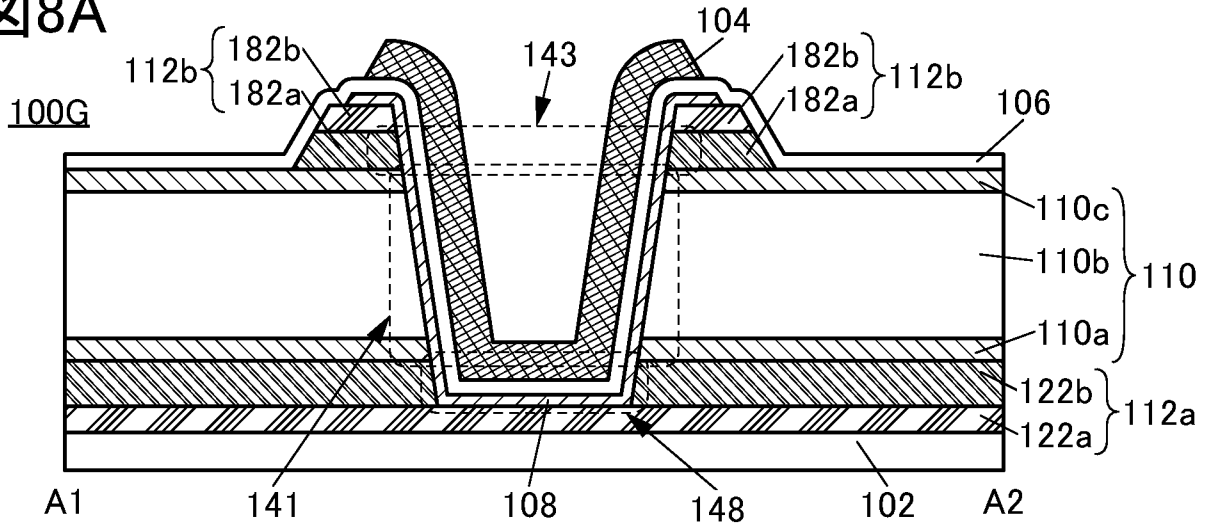


図8B

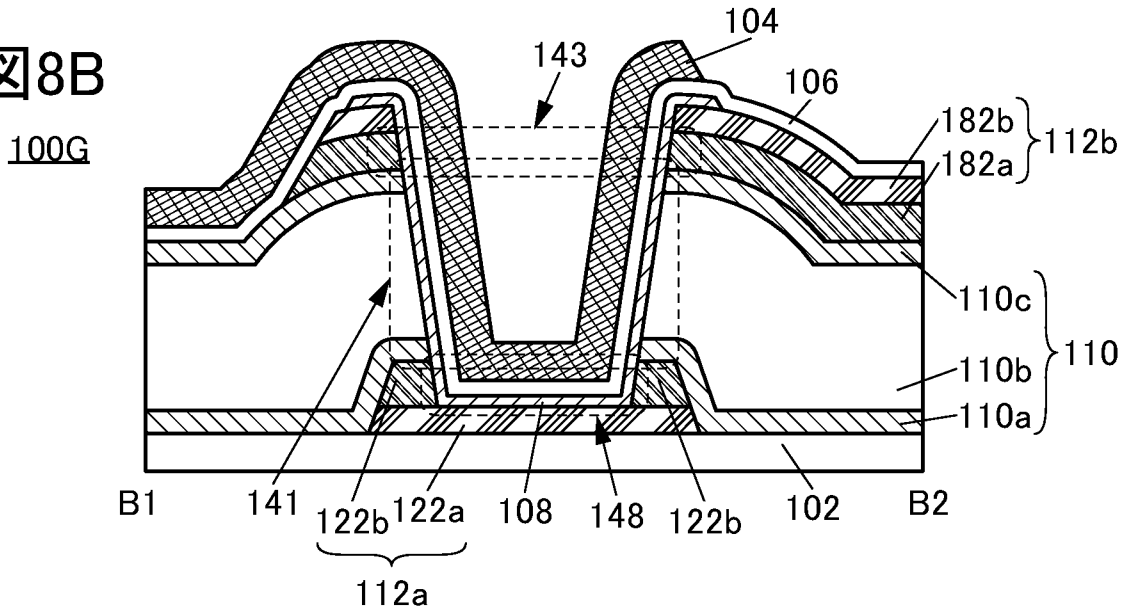


図8C

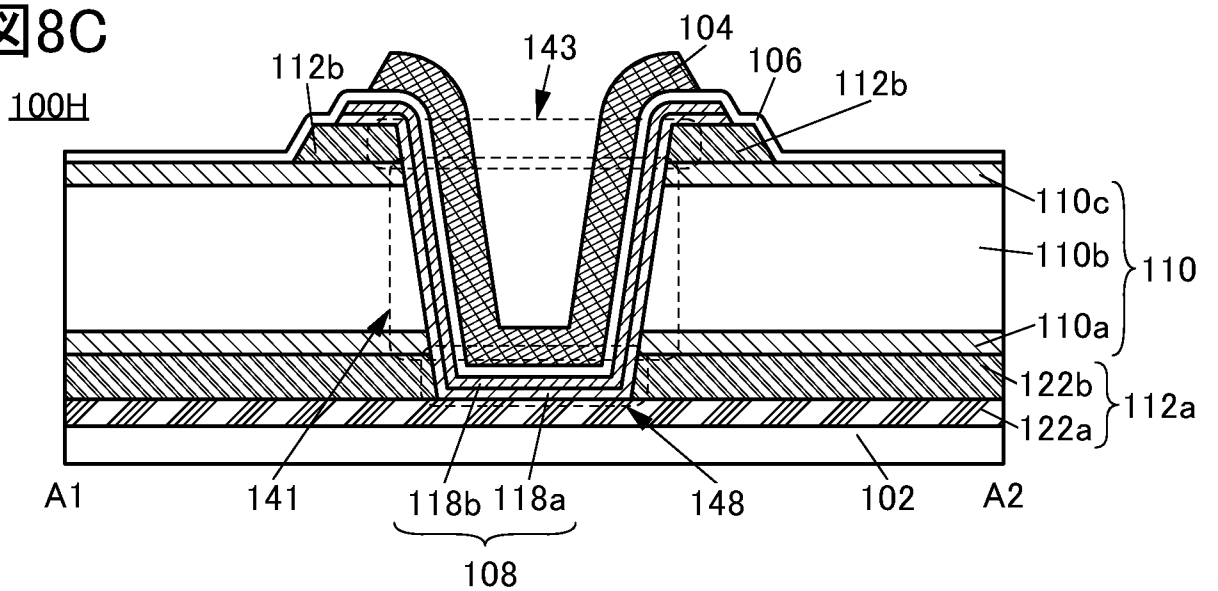


図9A

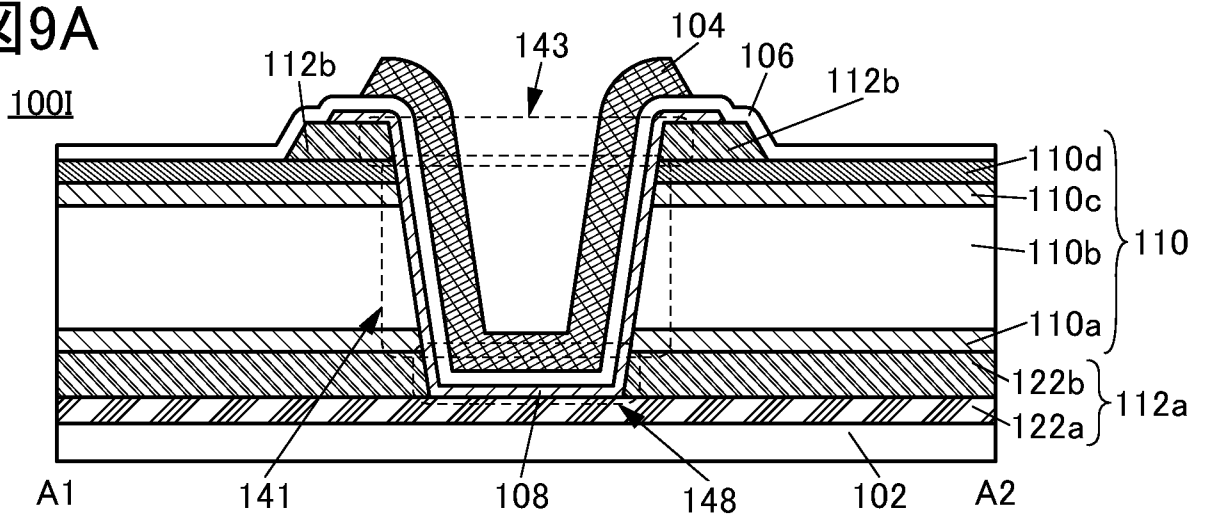
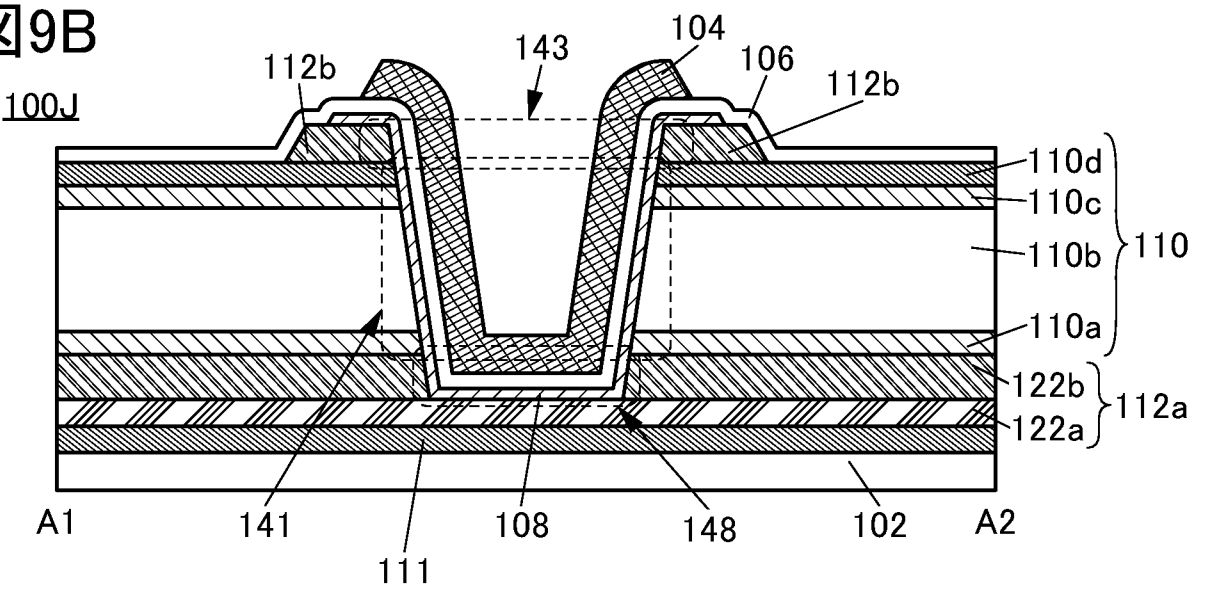
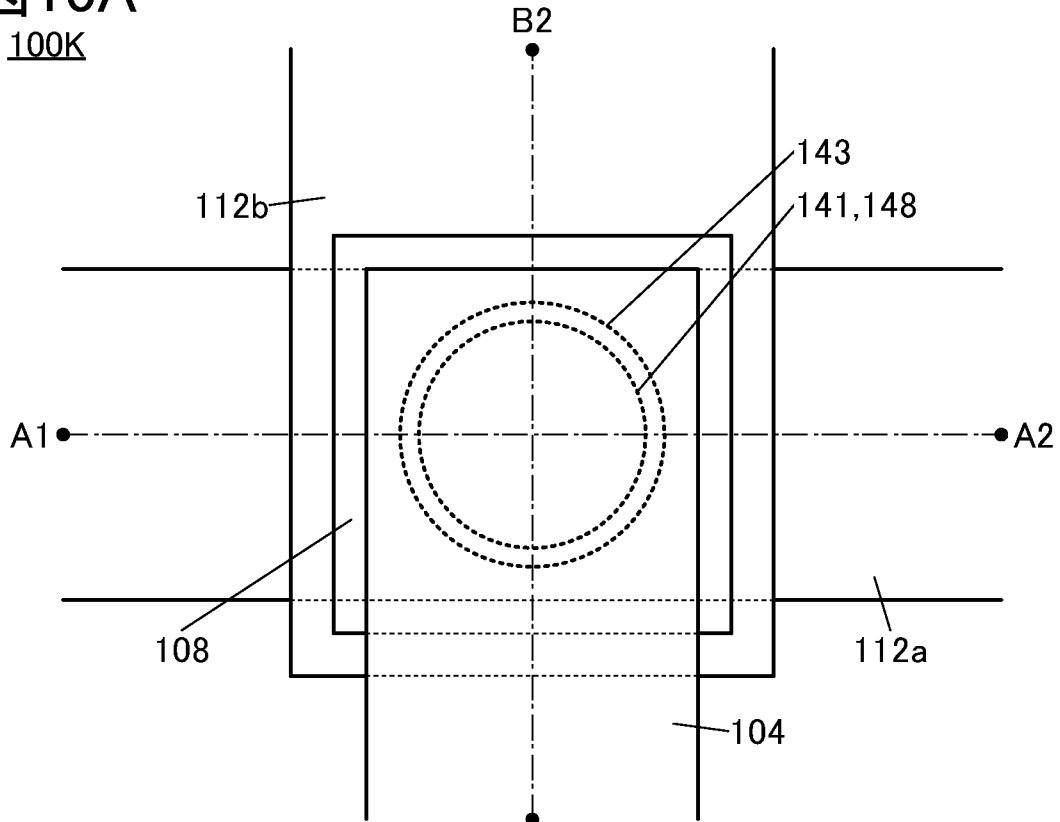


図9B



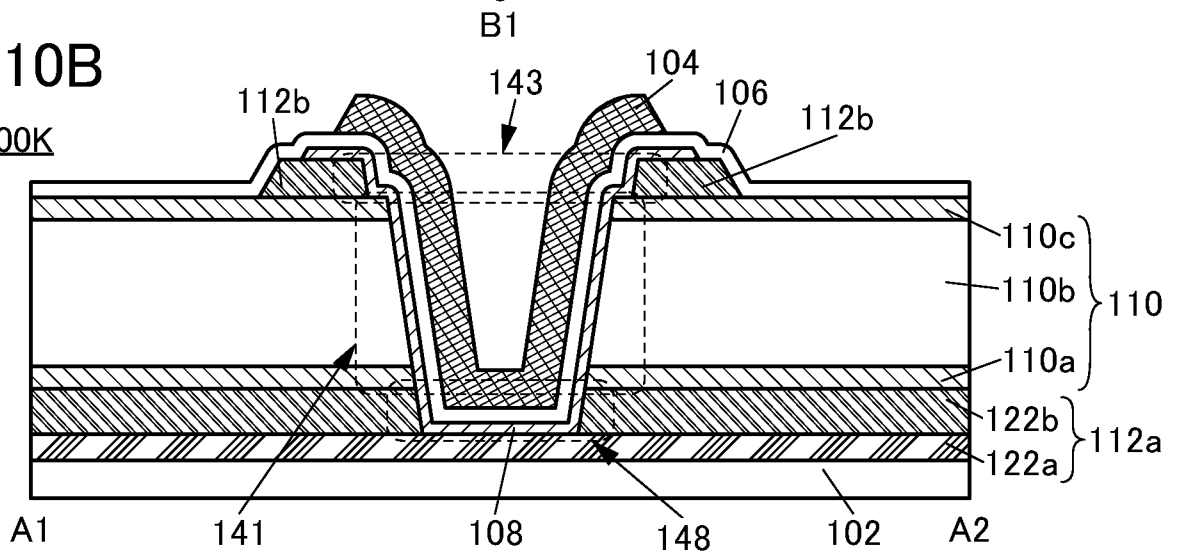
10A

100K



10B

100K



10C

100K

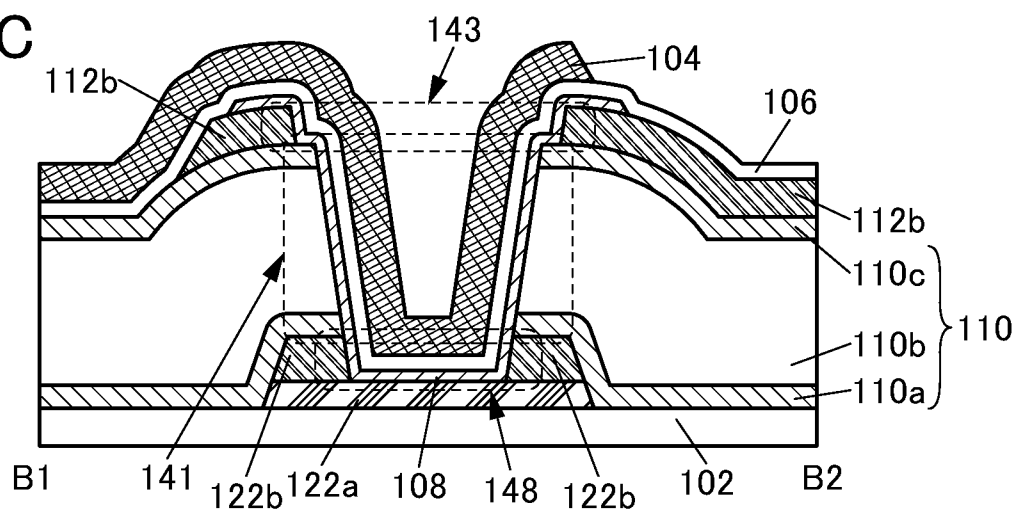


図11A

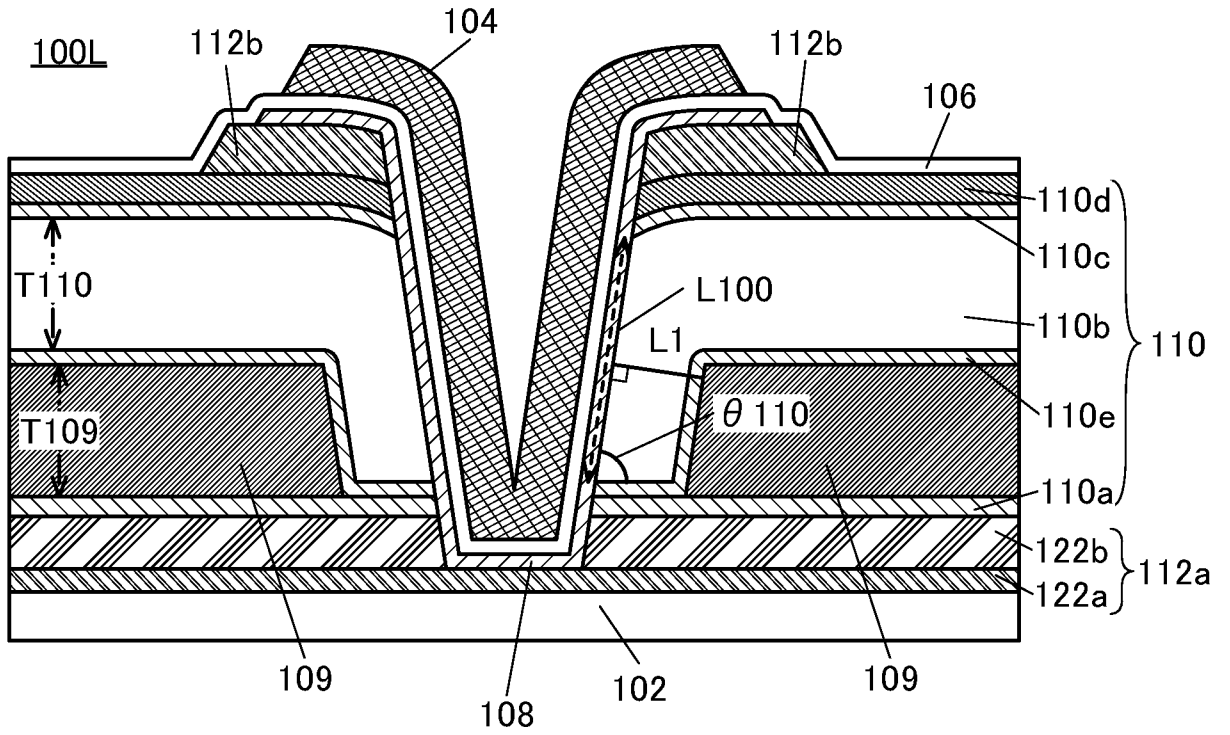


図11B

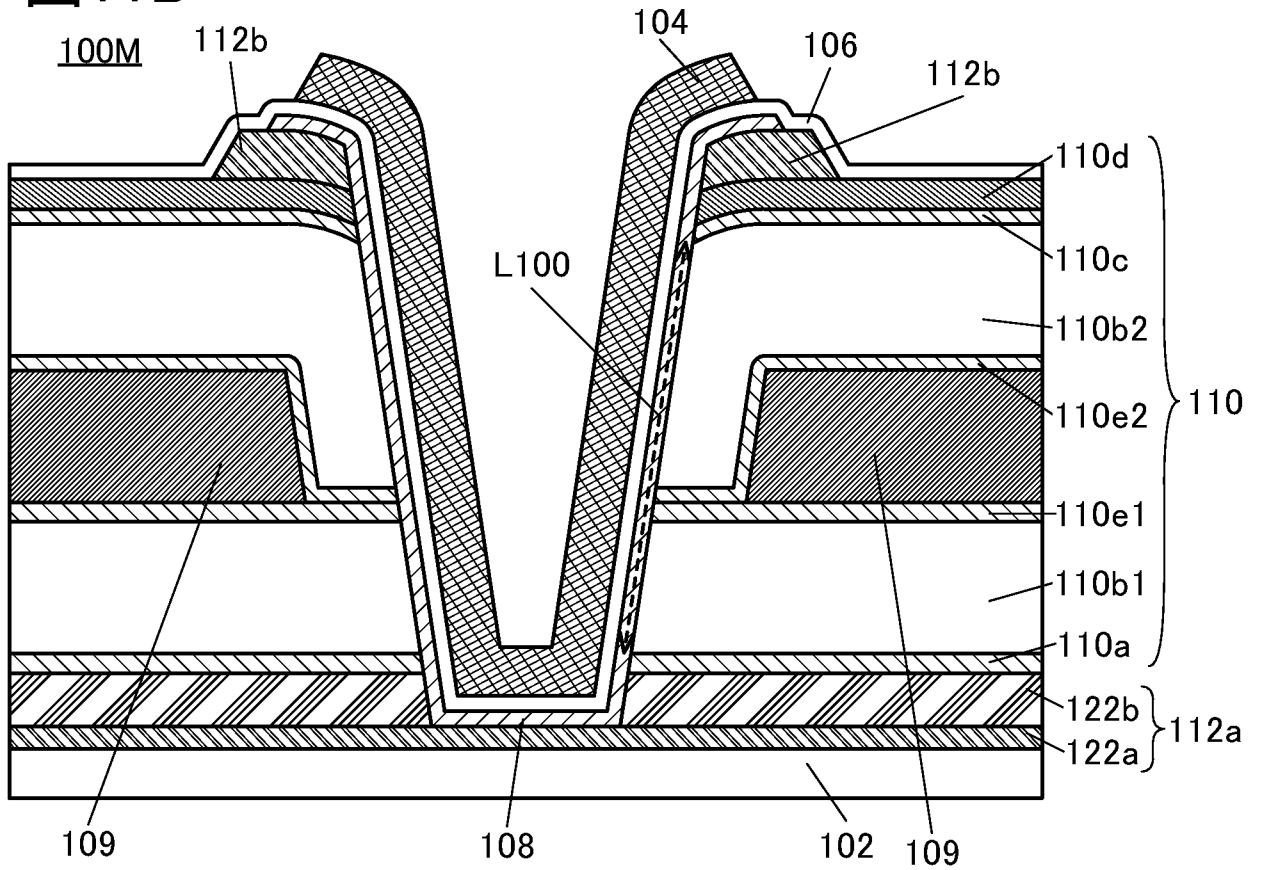


図12A

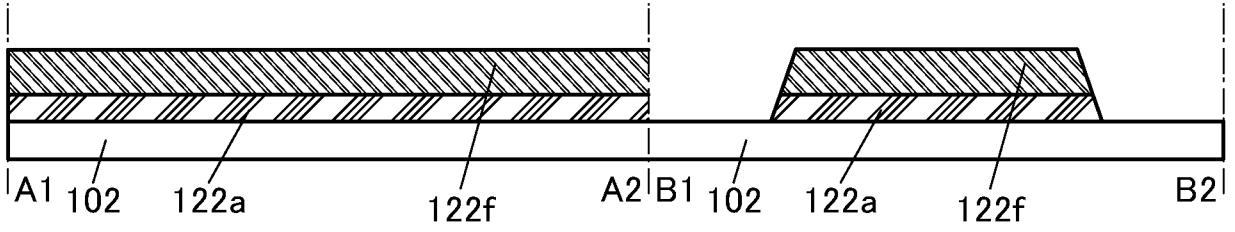


図12B

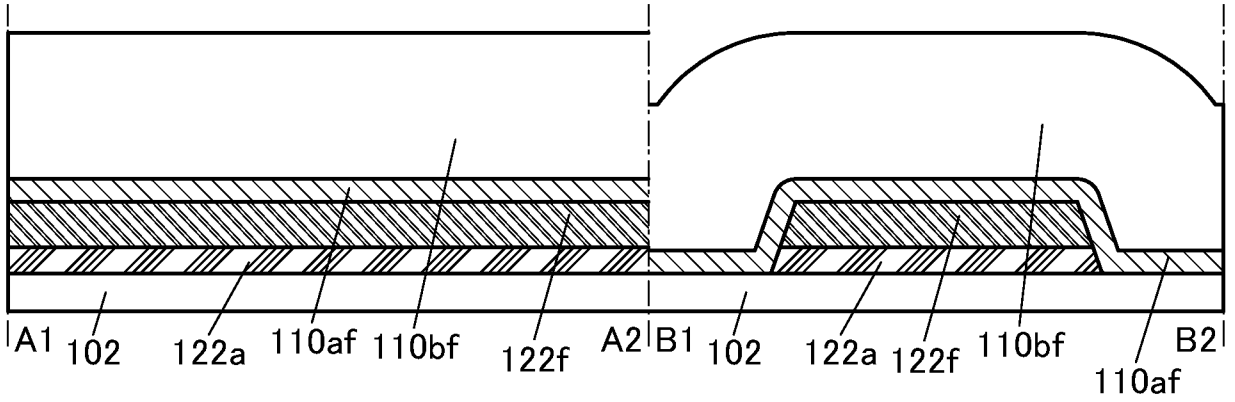


図12C

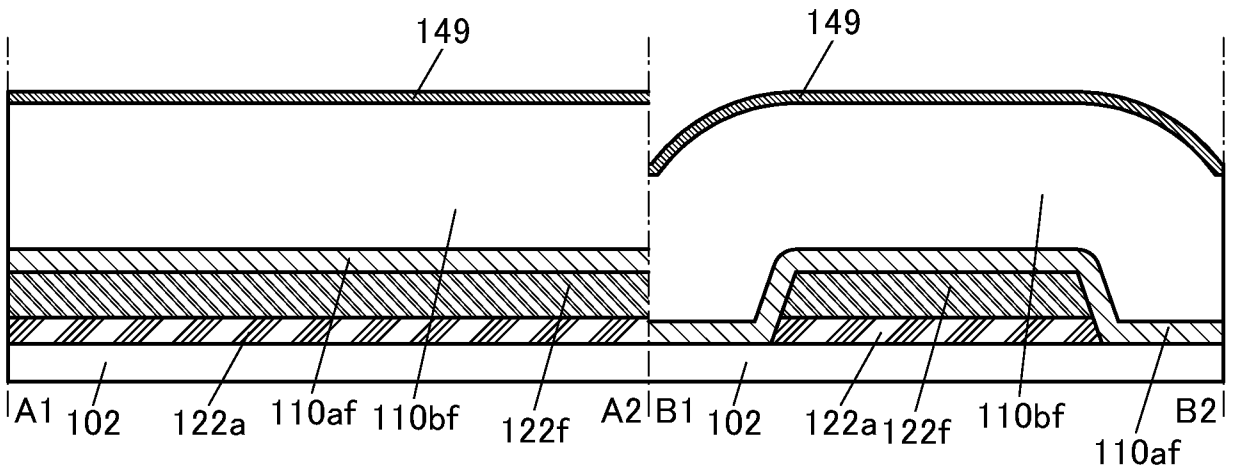


図12D

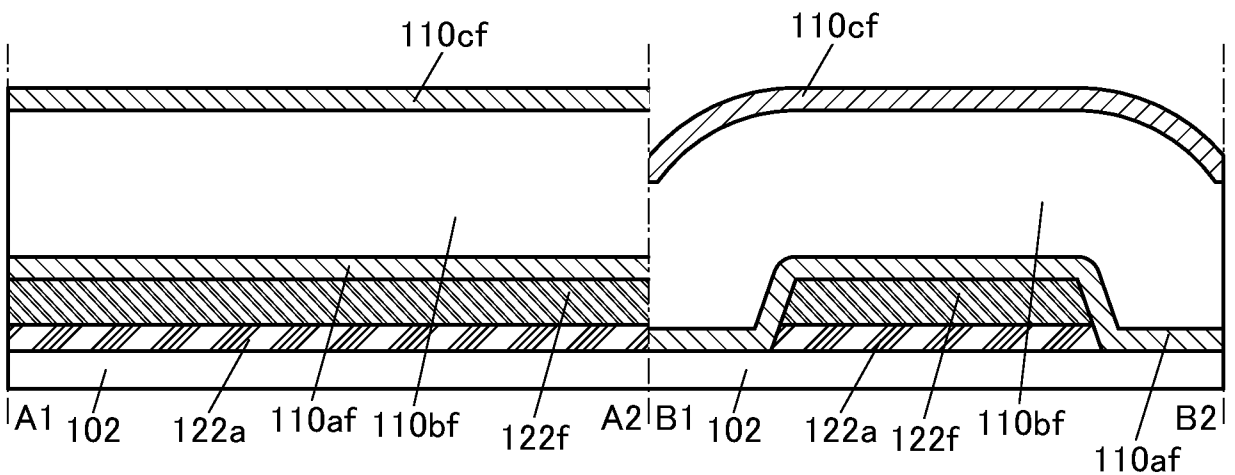


図13A

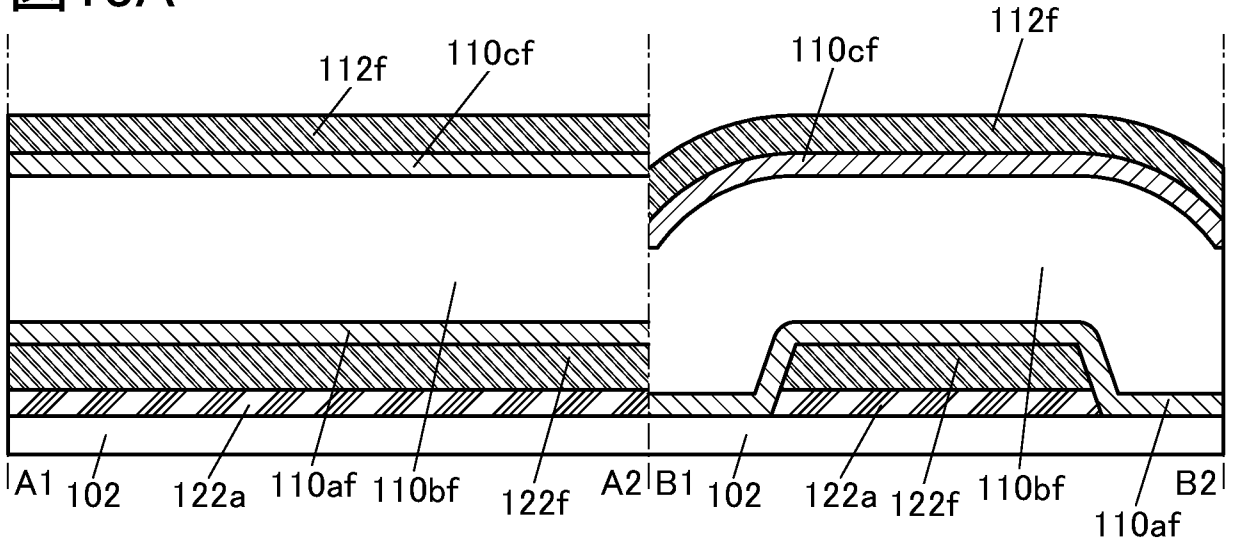


図13B

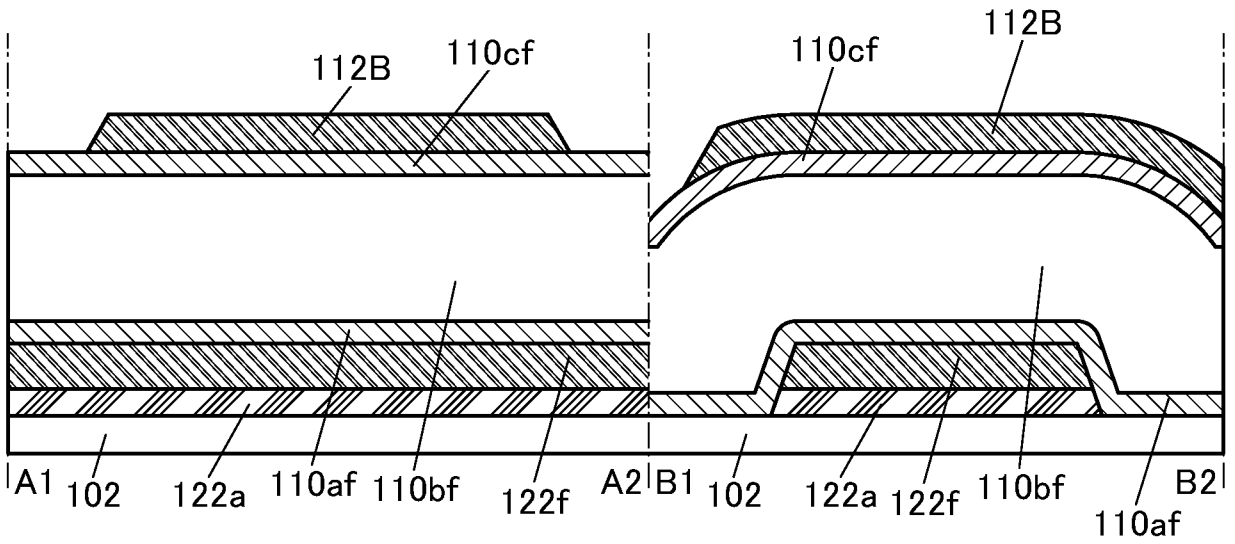


図13C

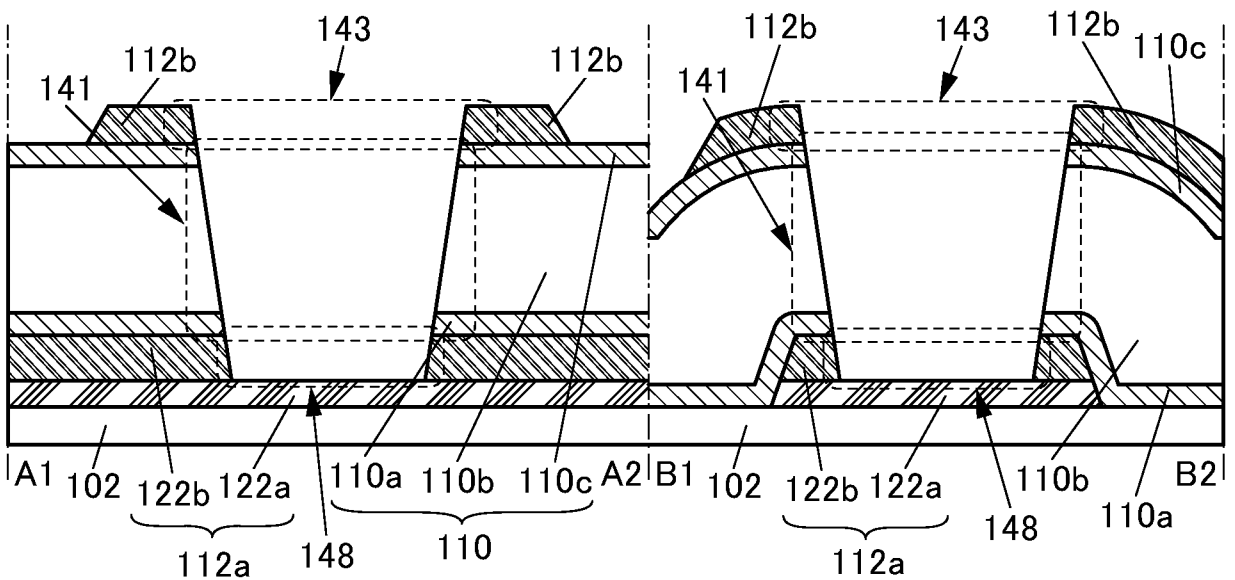


図14A

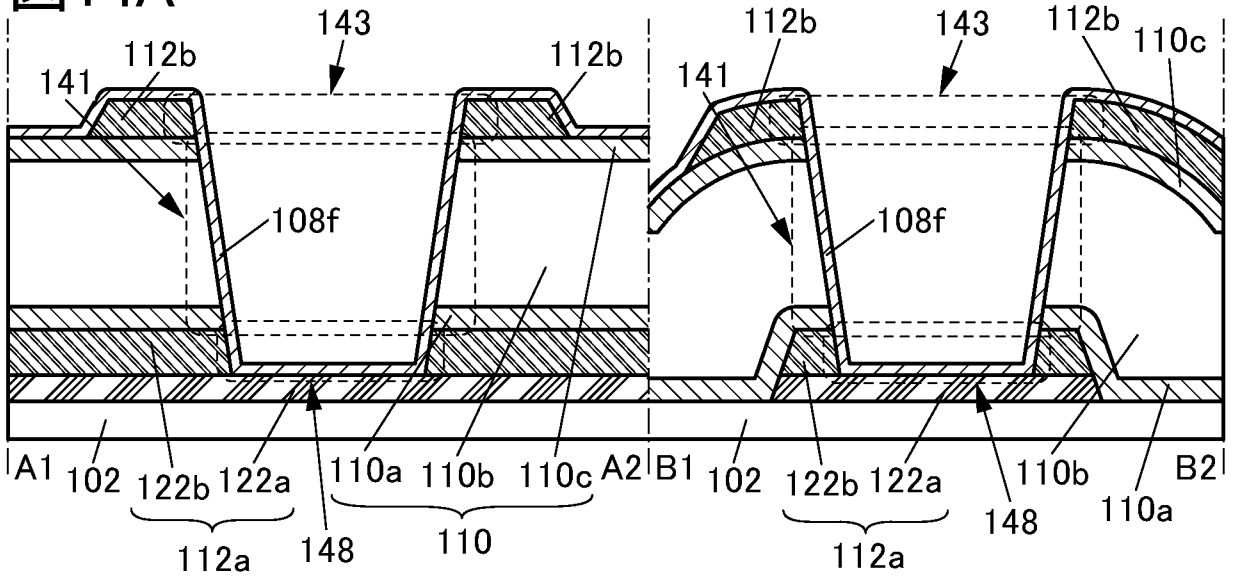


図14B

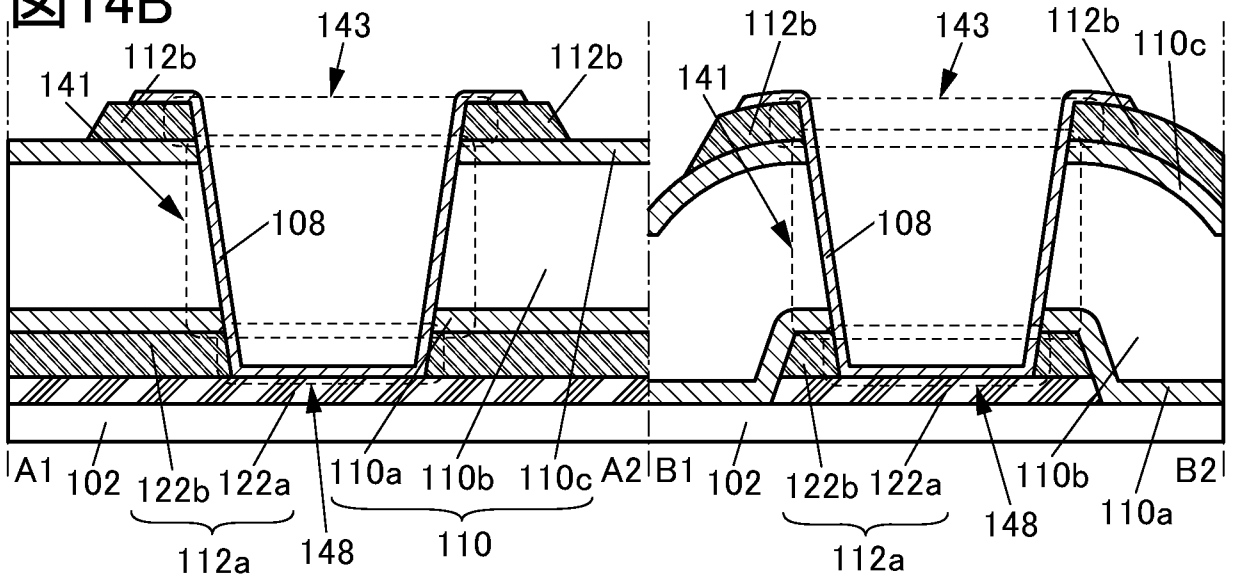


図14C

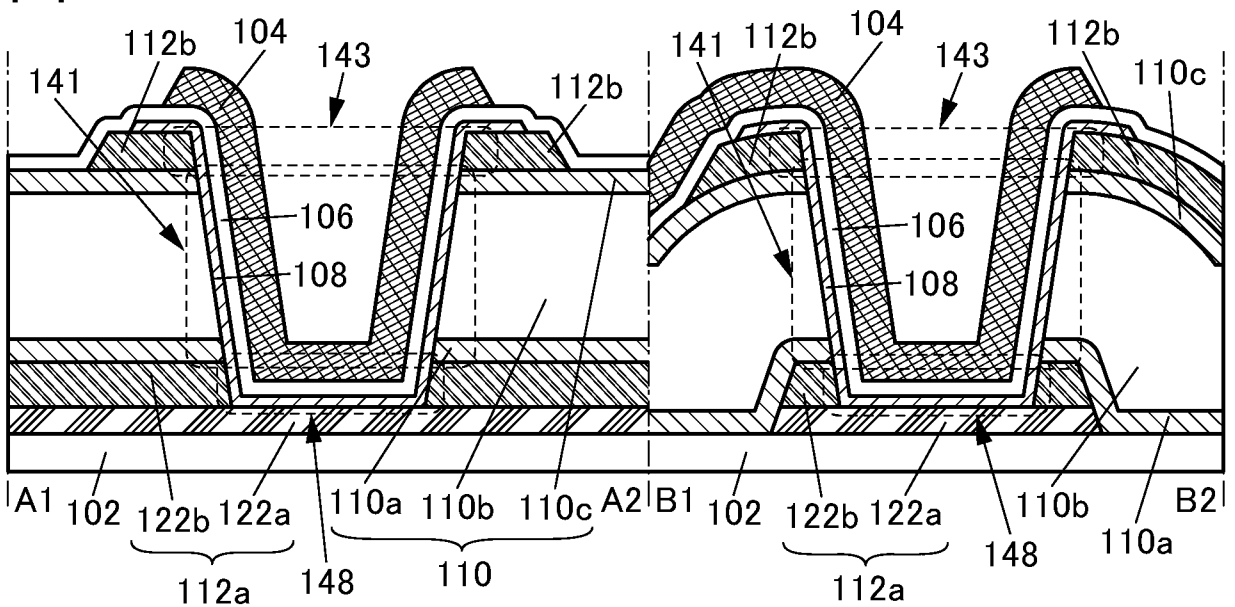


图 15A

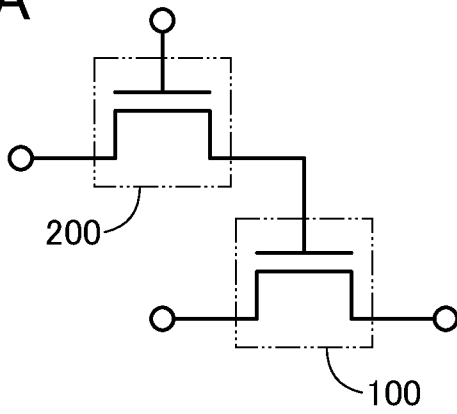


图 15B

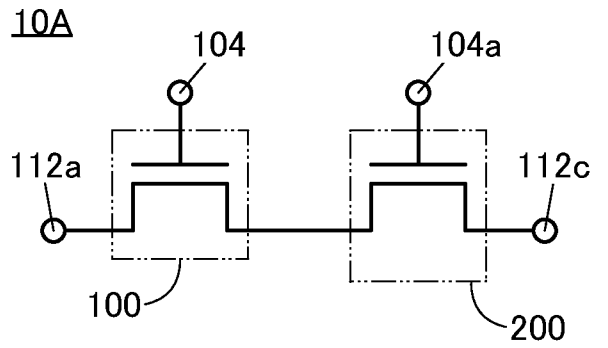


图 15C

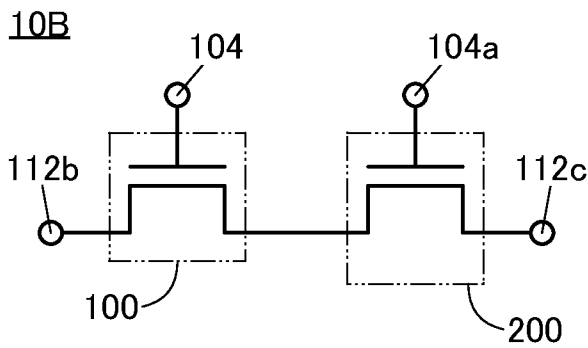


图 15D

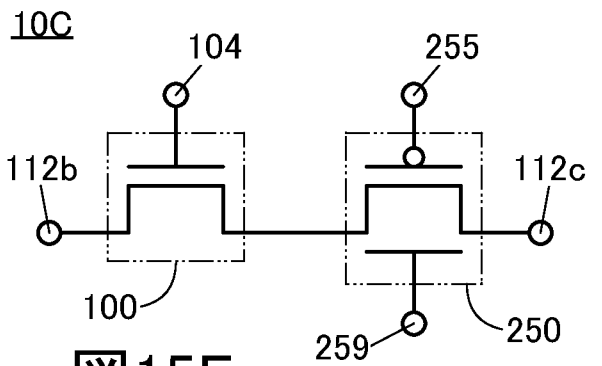


图 15E

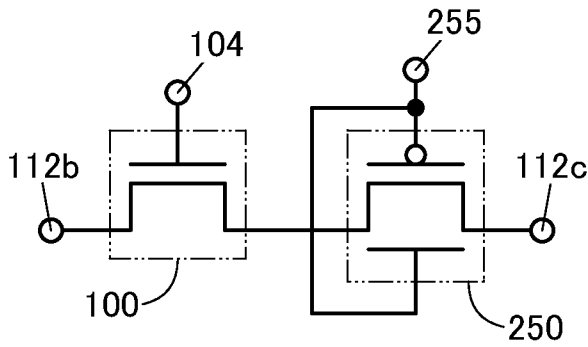


图 15F

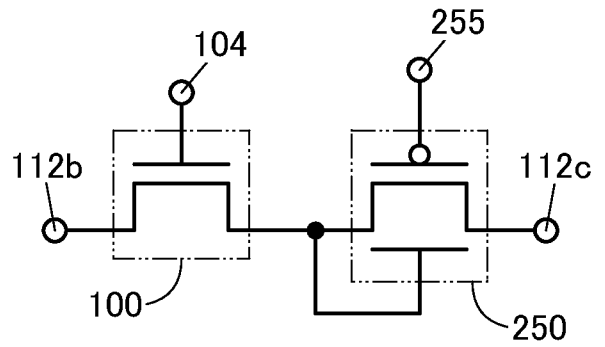


图 15G

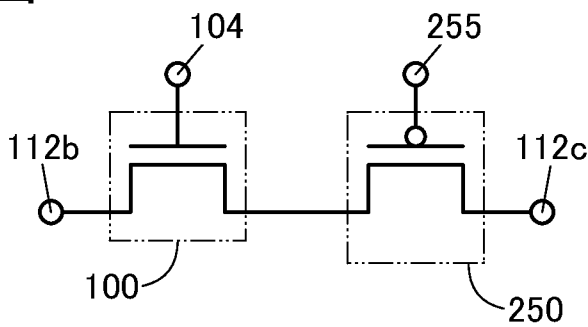


图 15H

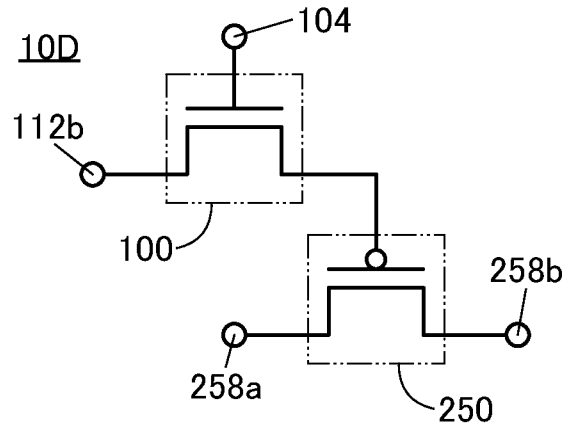


图 15I

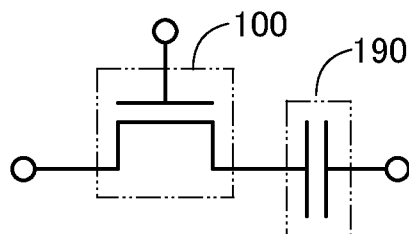


図16A

10

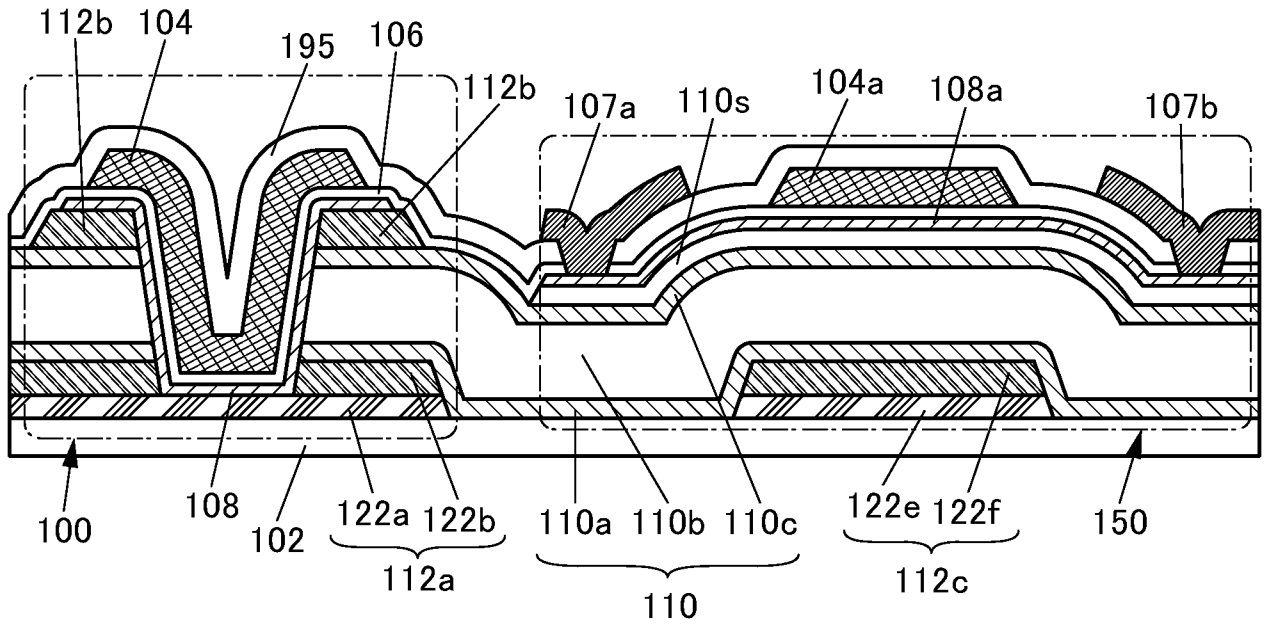


図16B

100

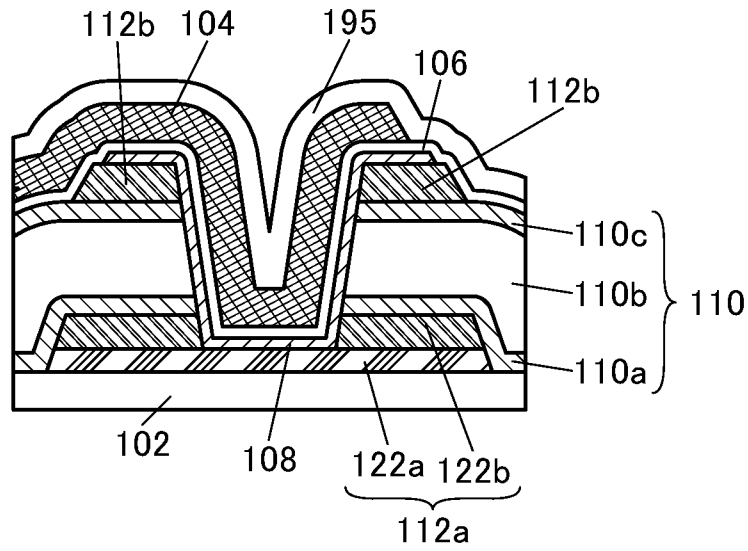


図16C

150

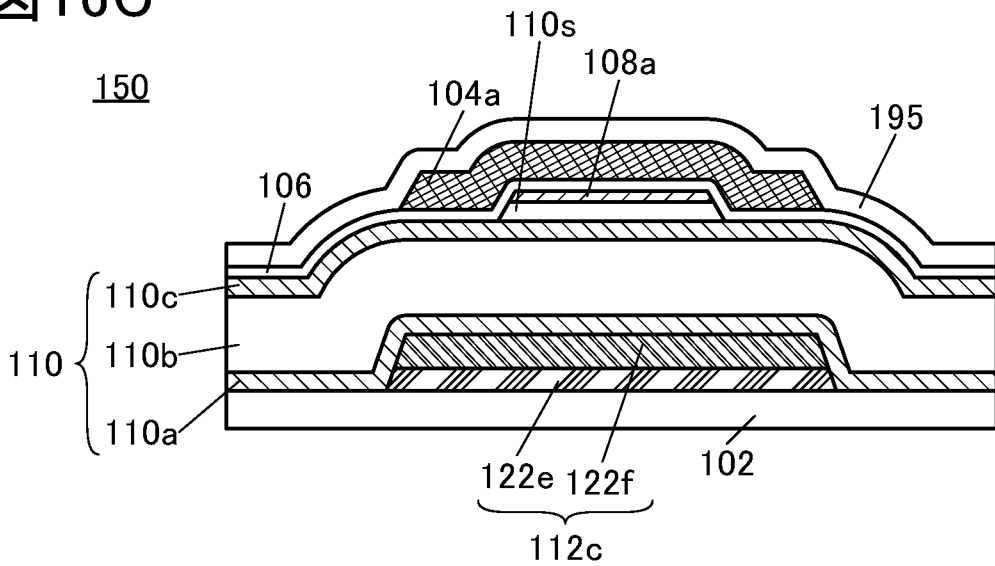


图 17A

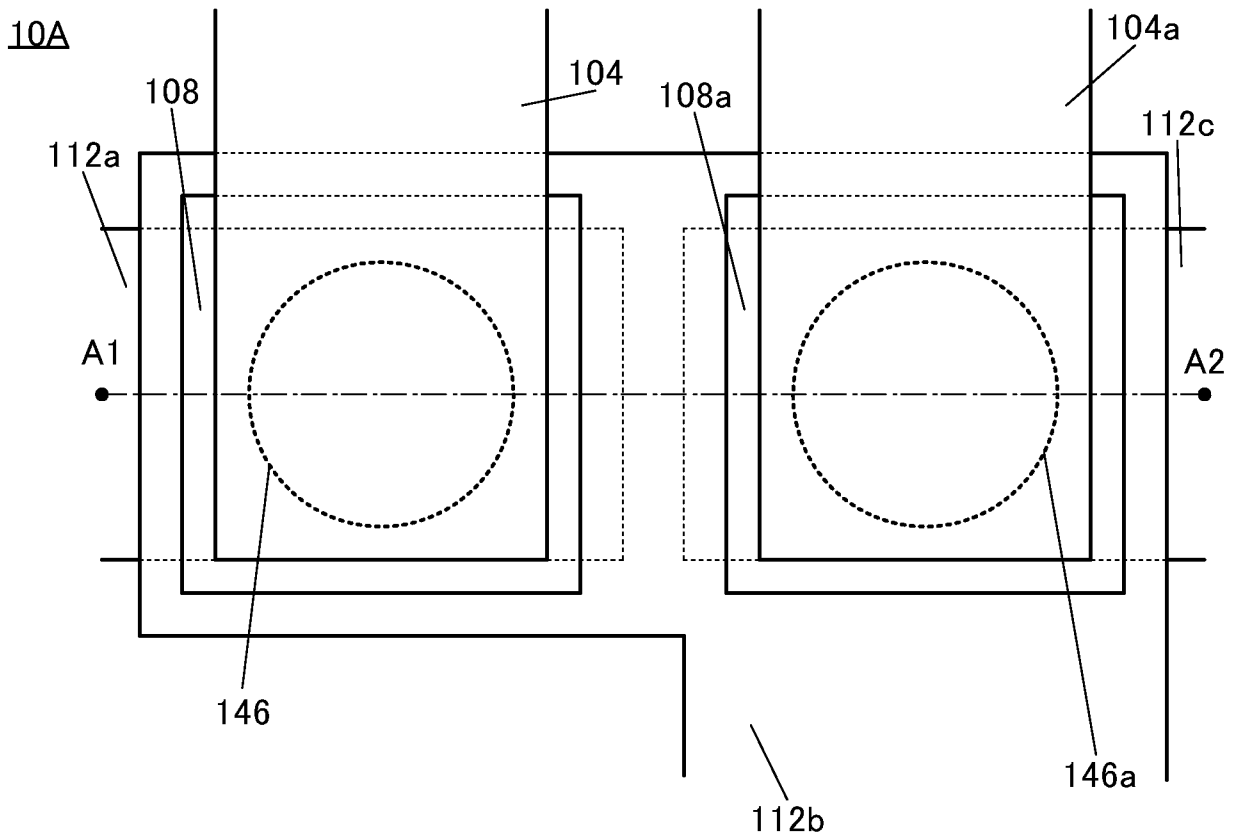
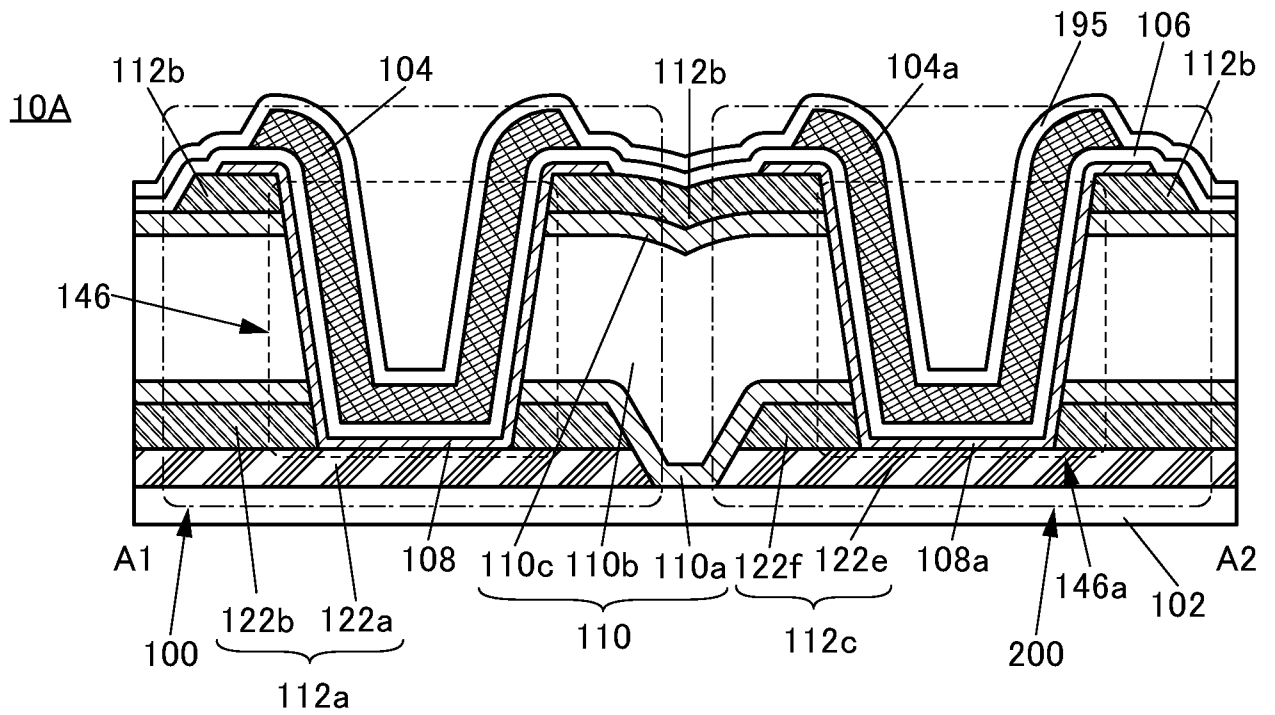
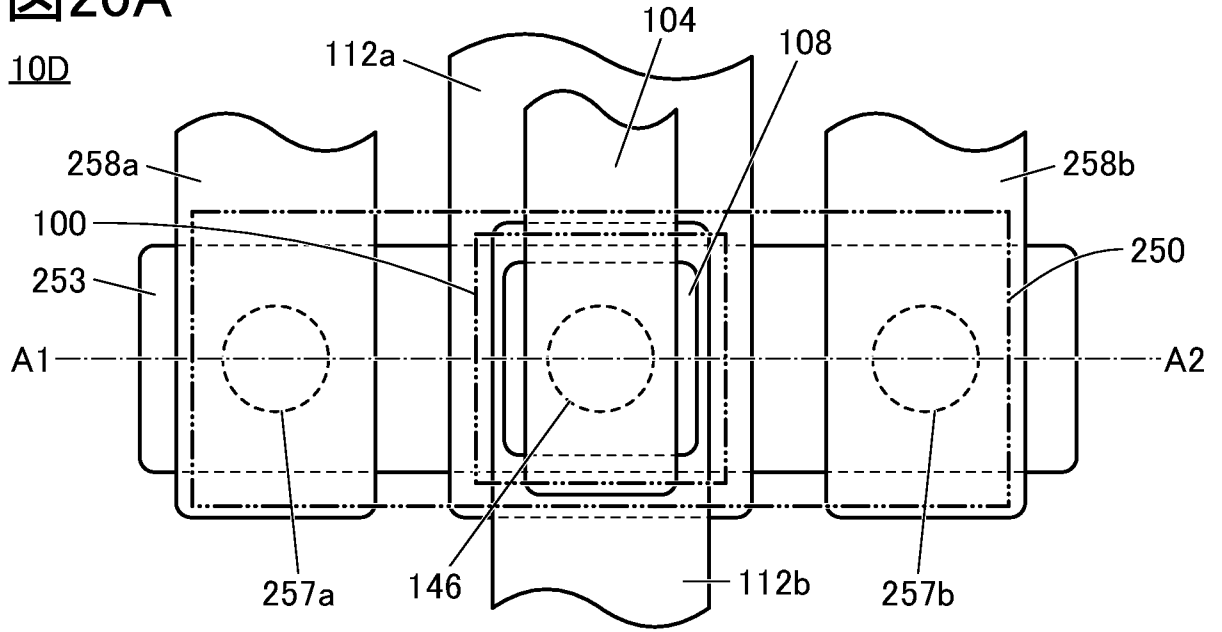


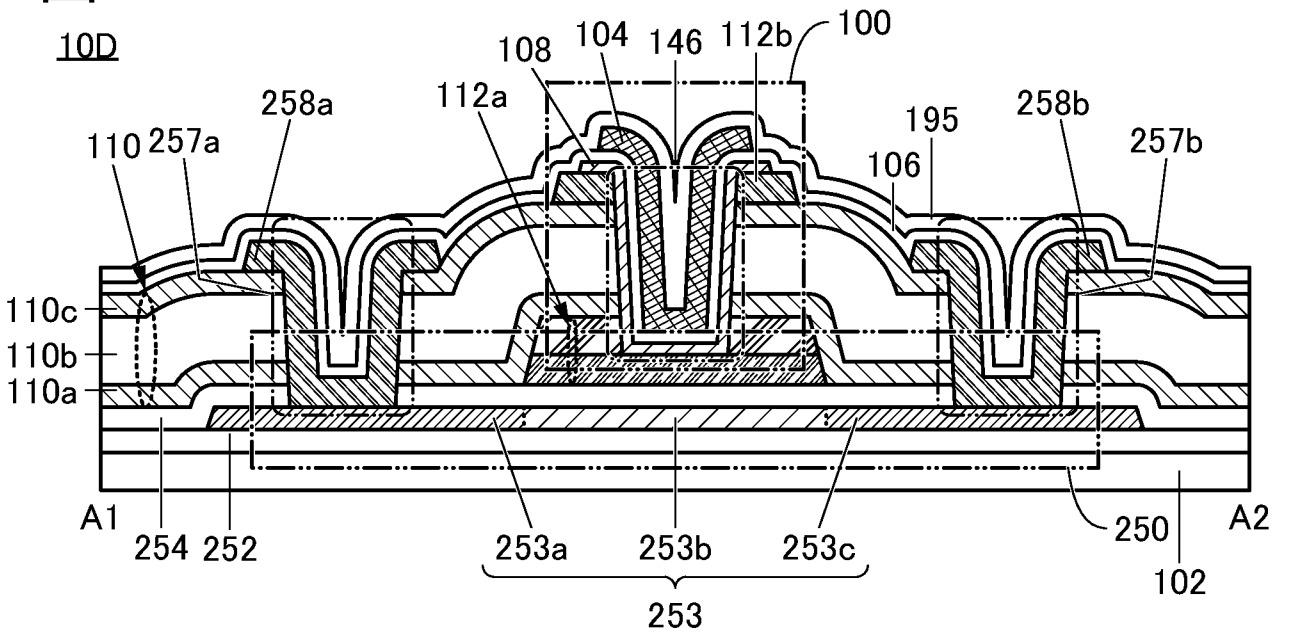
图 17B



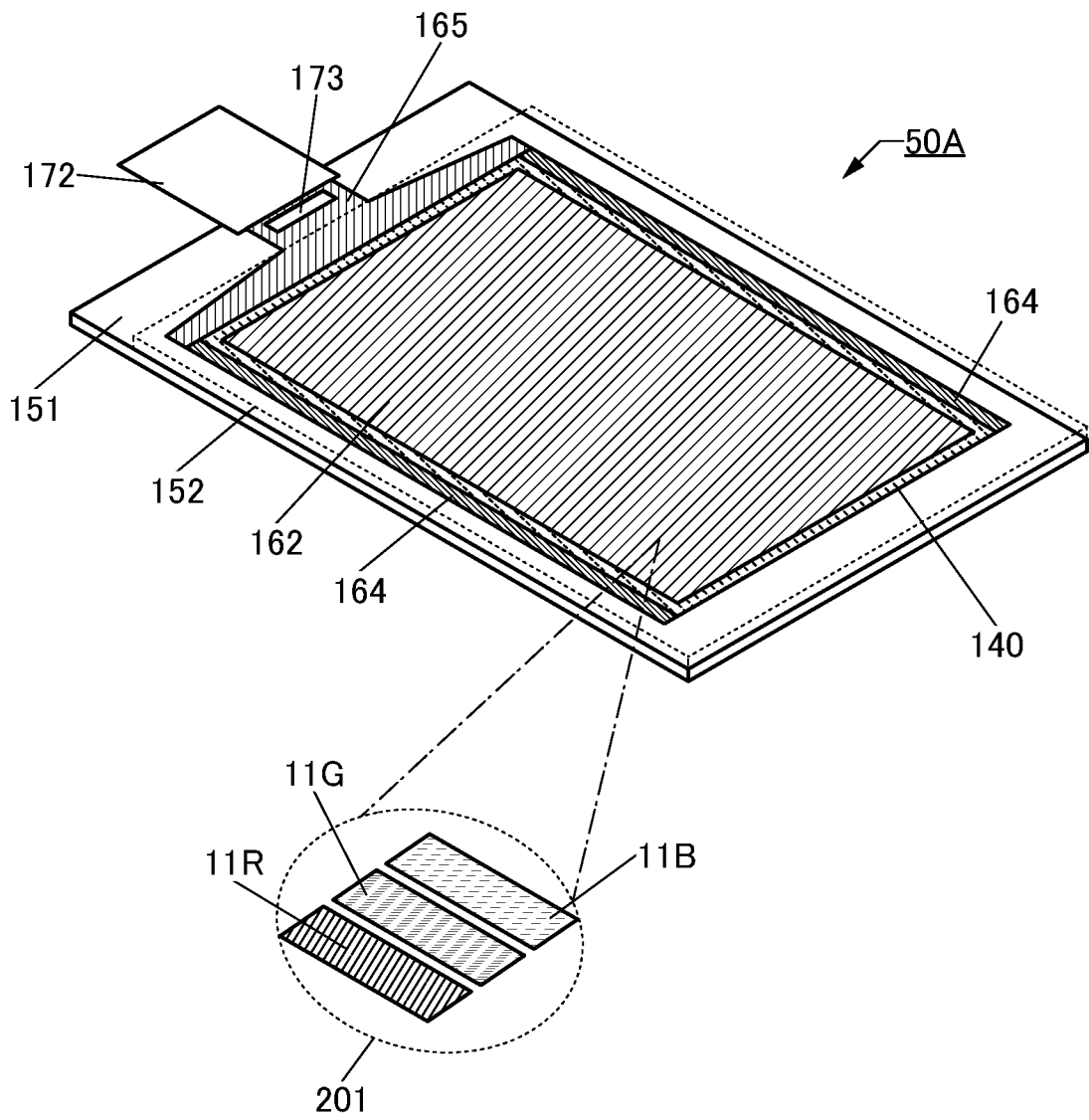
20A

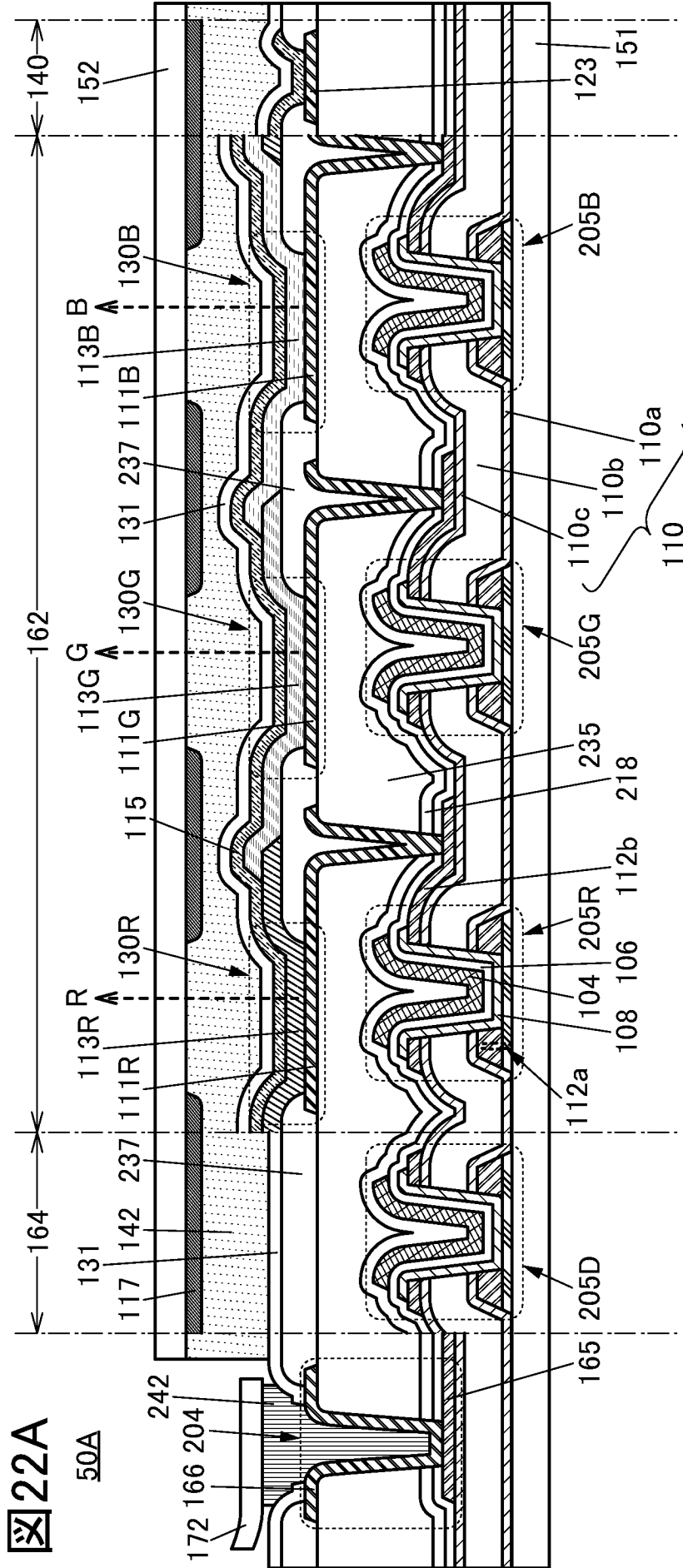


20B



21

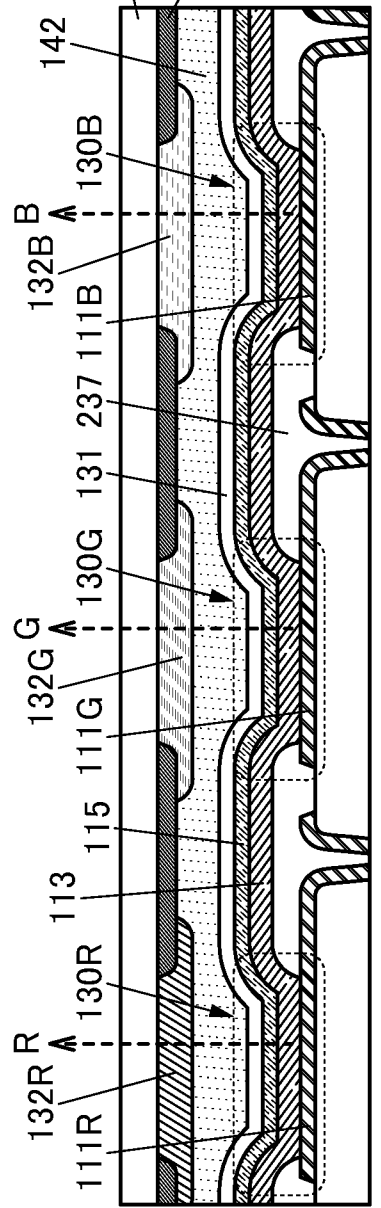




22A

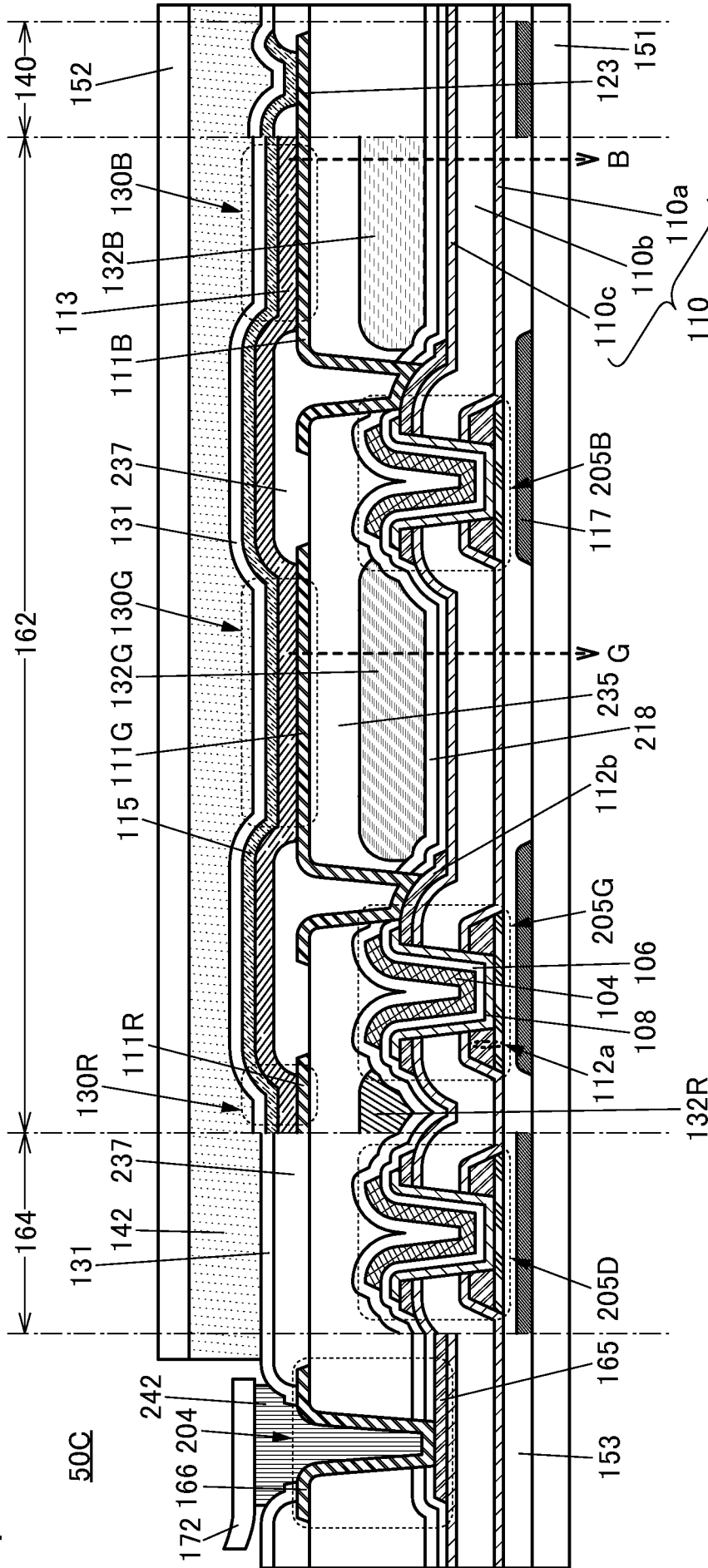
50A

22B



50B

23



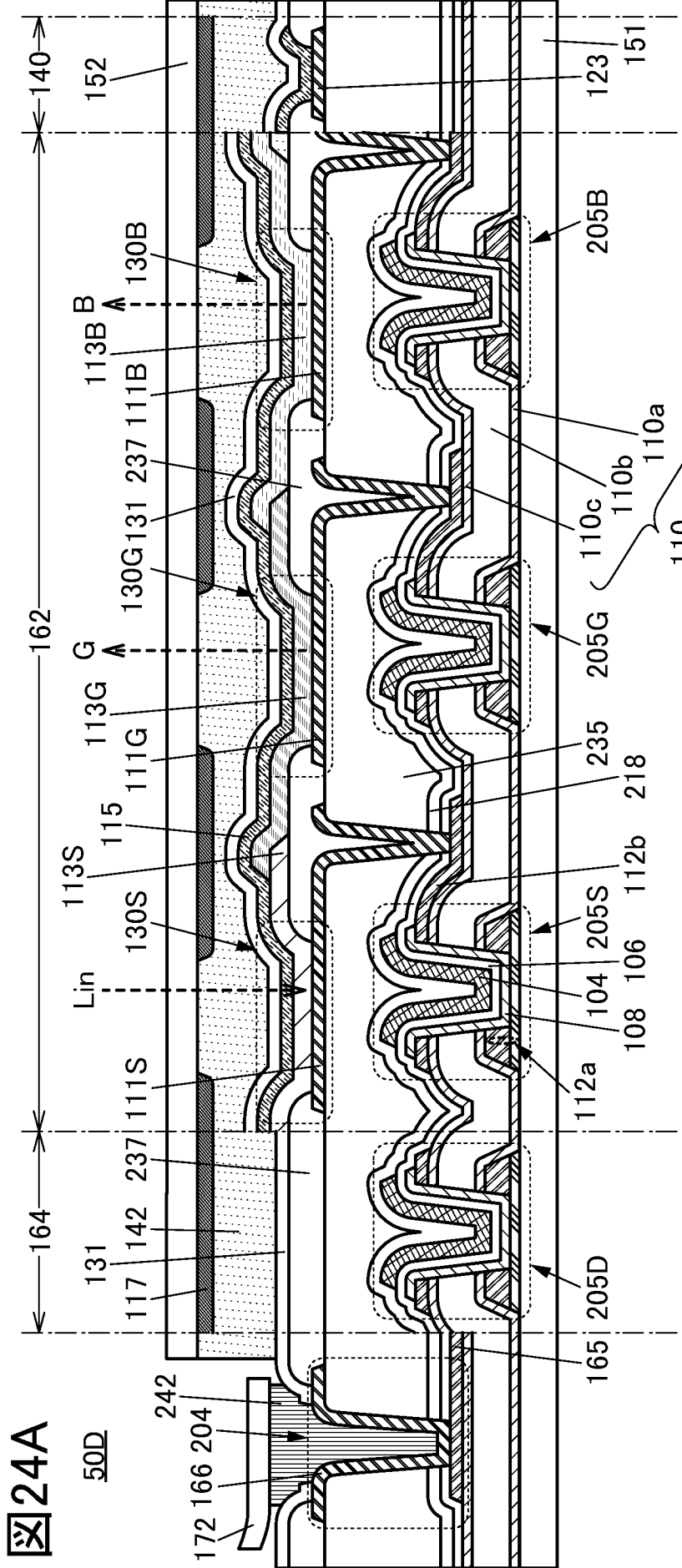


图24A

50D

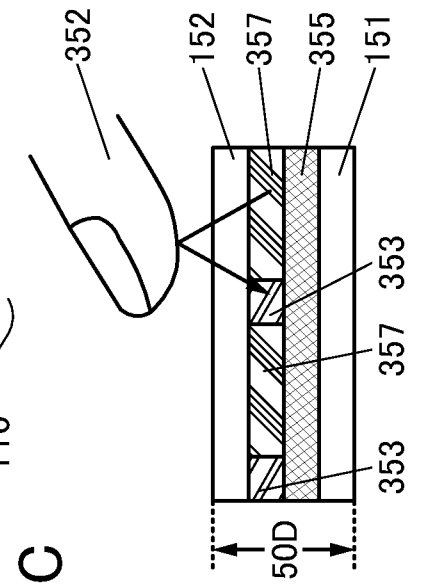


图24C

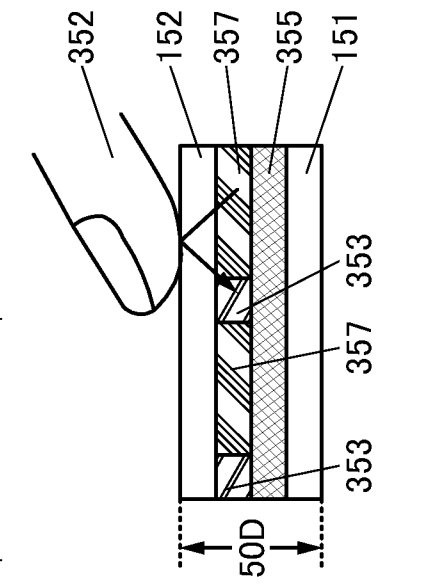
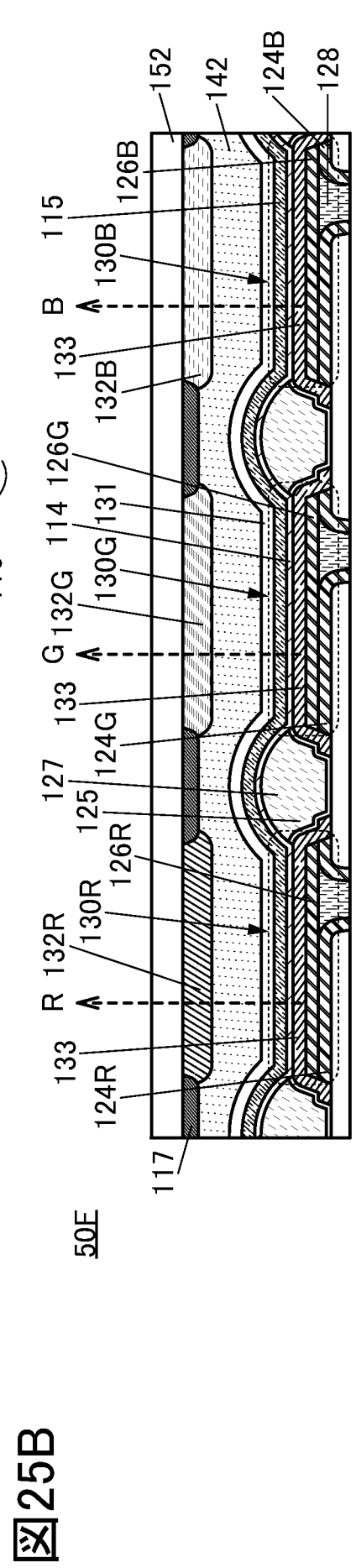
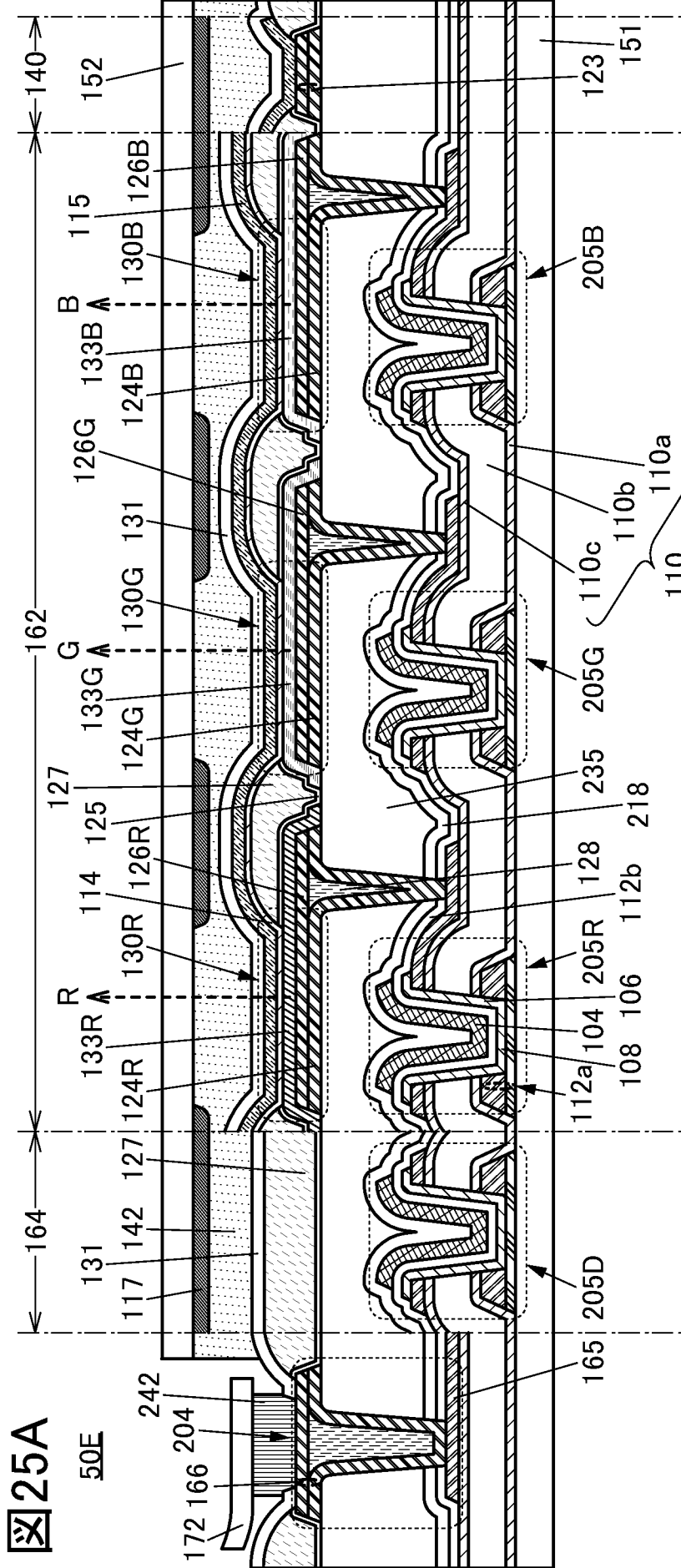


图24B



26

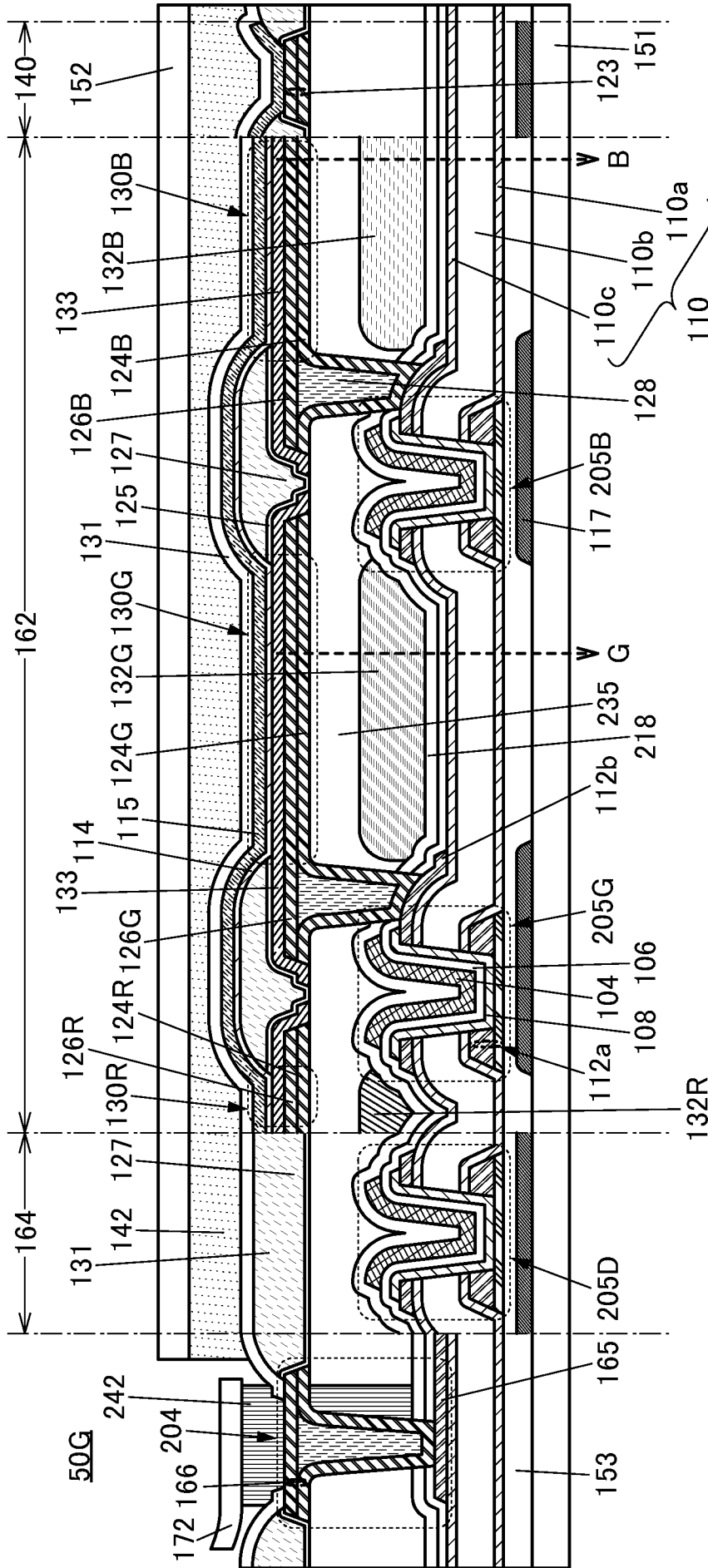


图 27

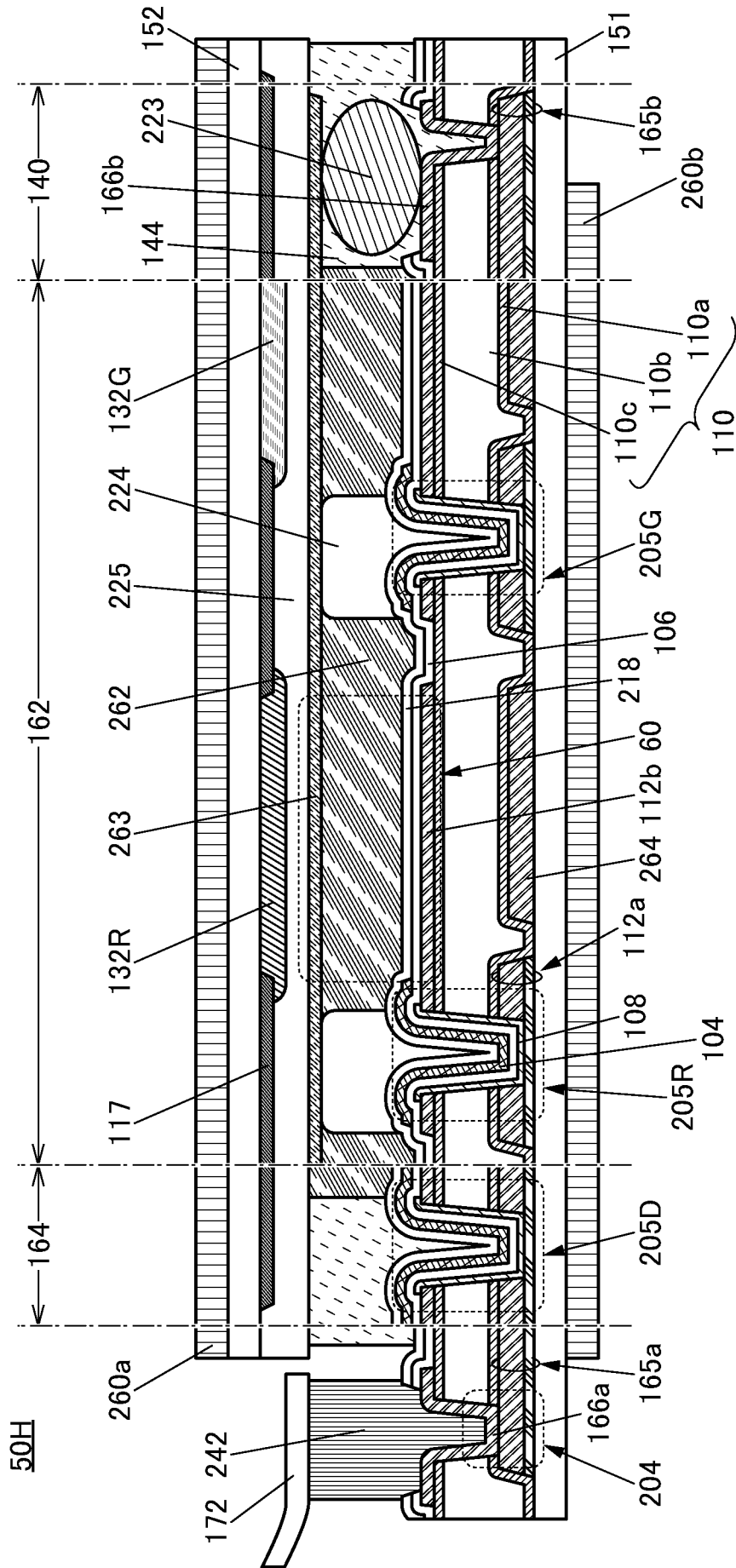


图 28

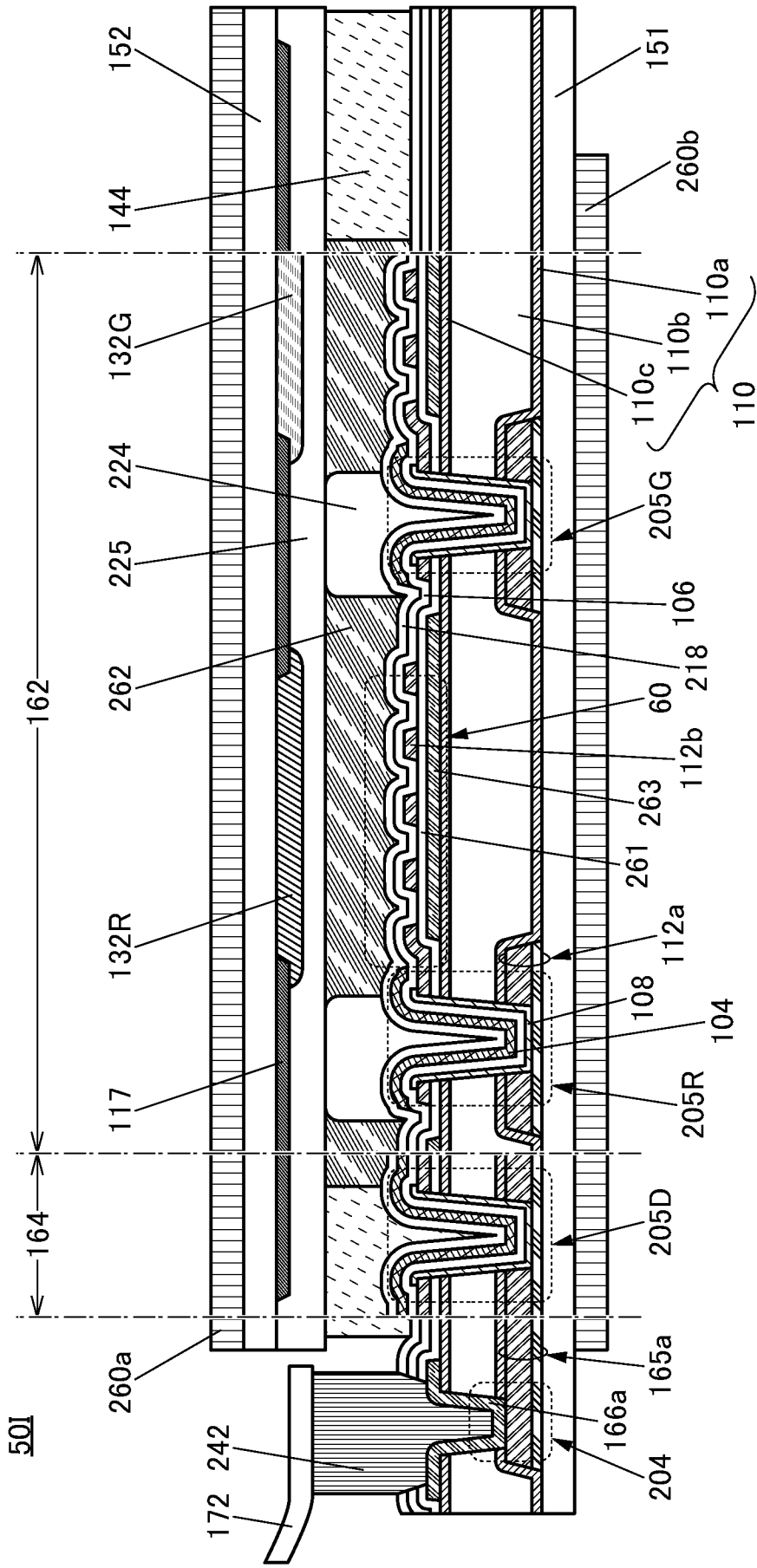


図 29A

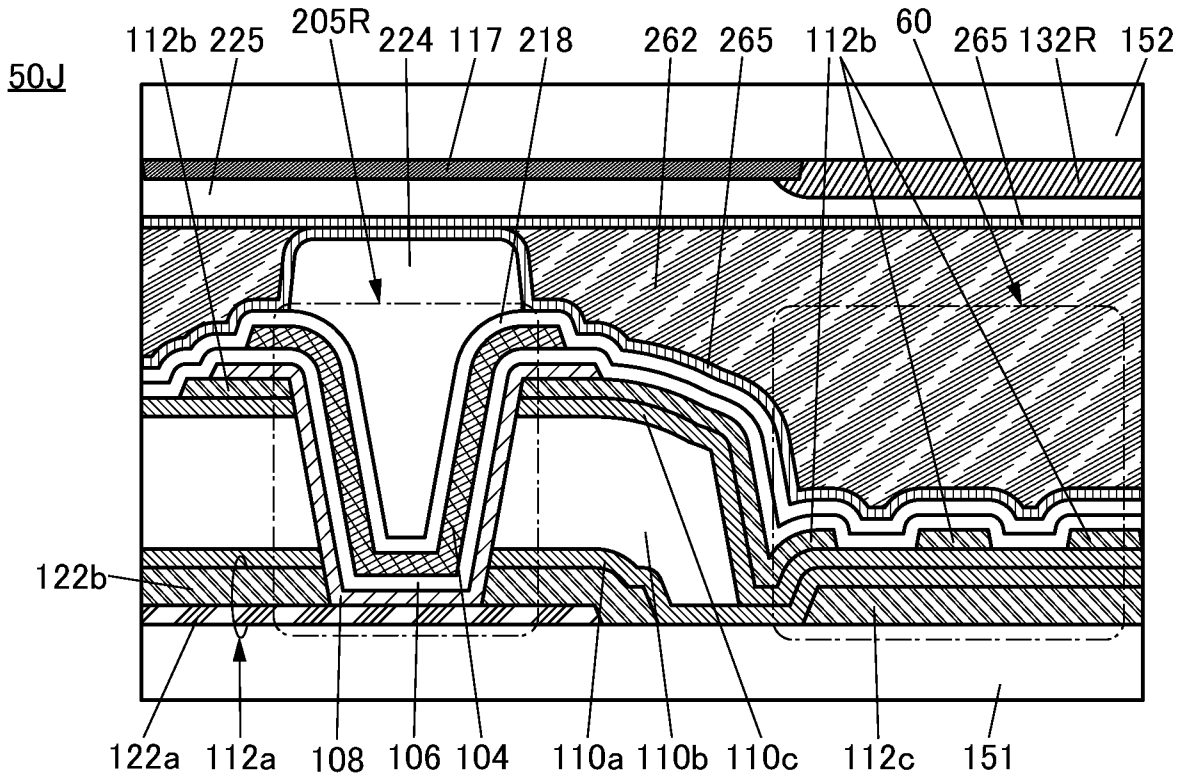
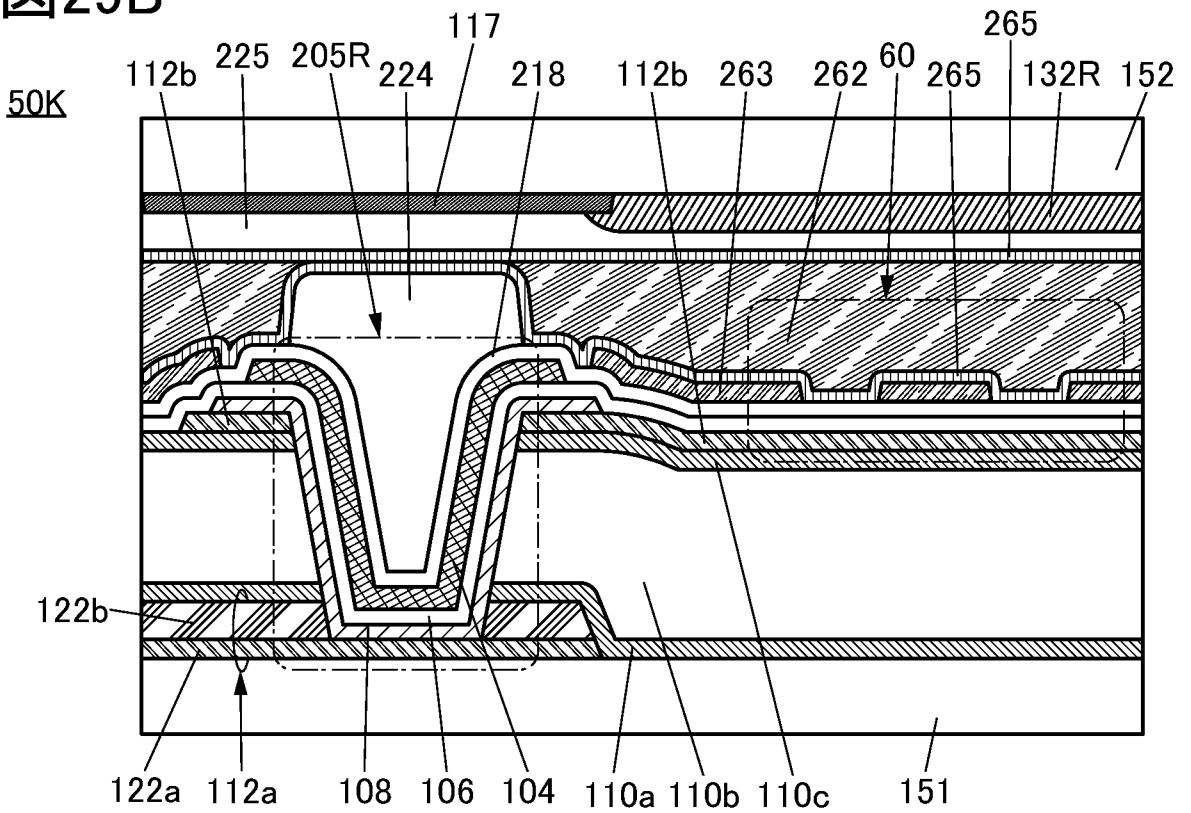
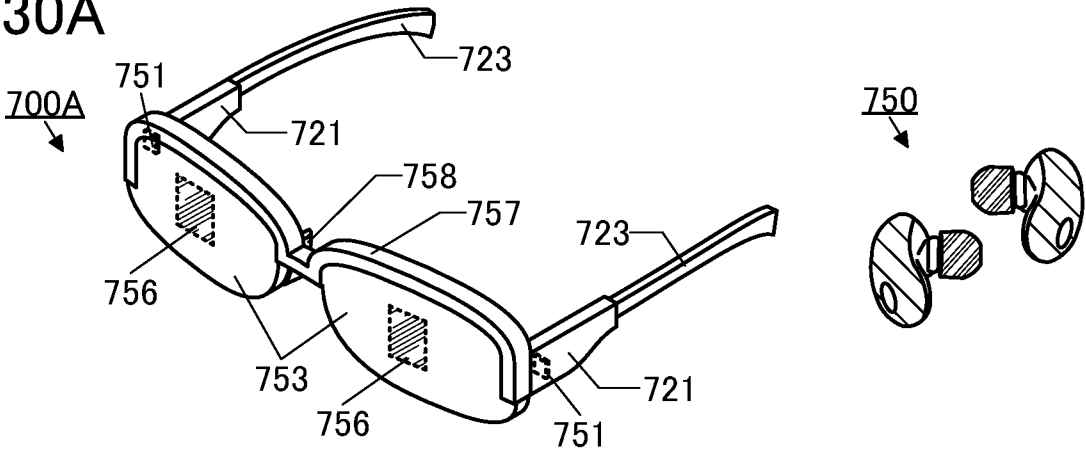


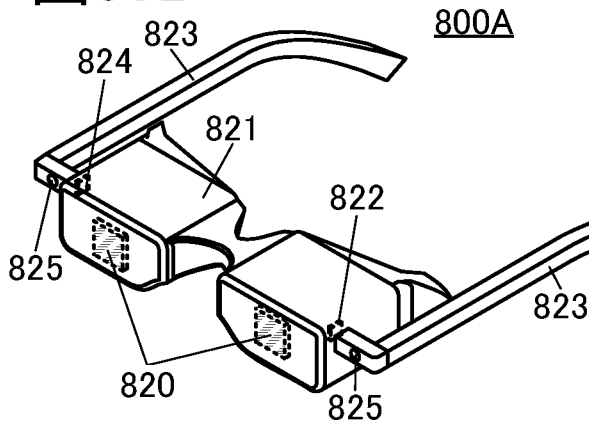
図 29B



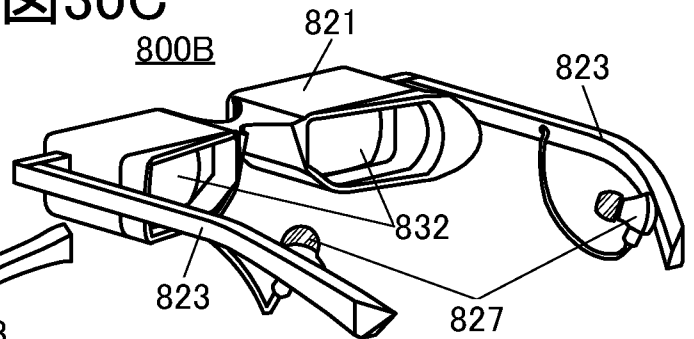
30A



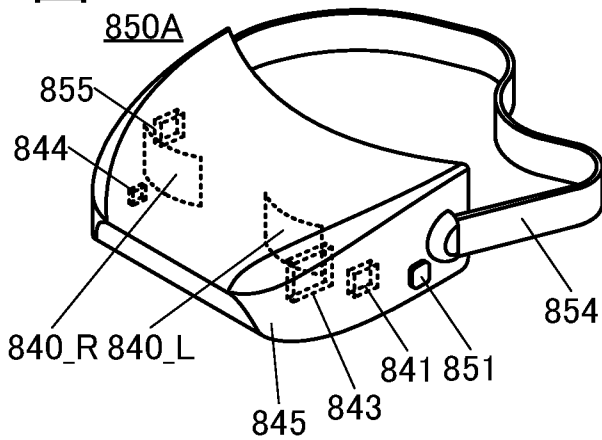
30B



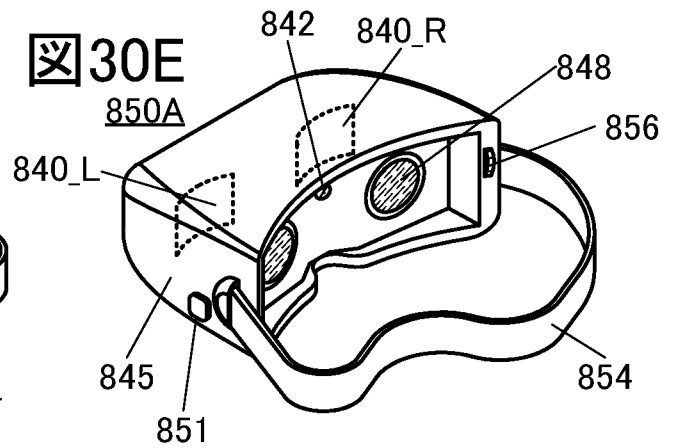
30C



30D



30E



30F

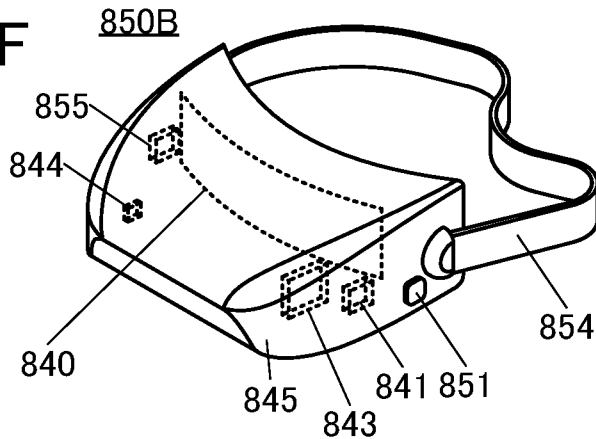


図31A

図31C

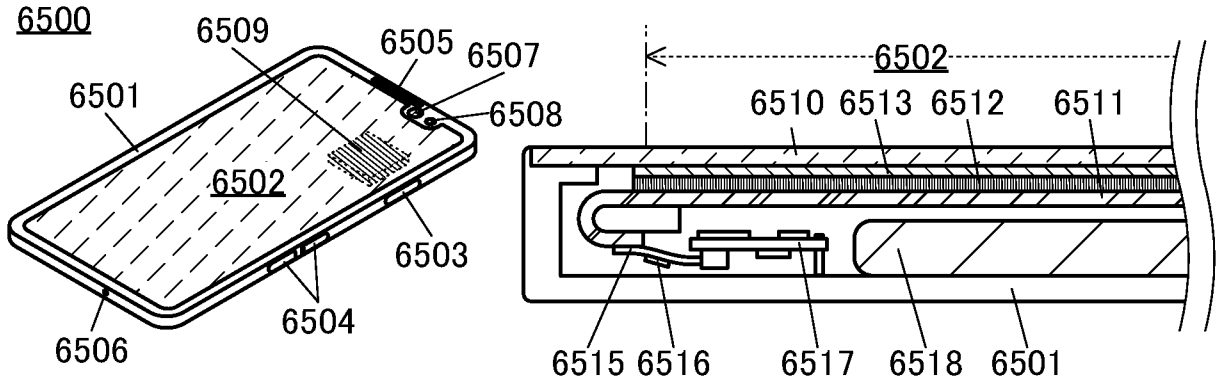


図31B

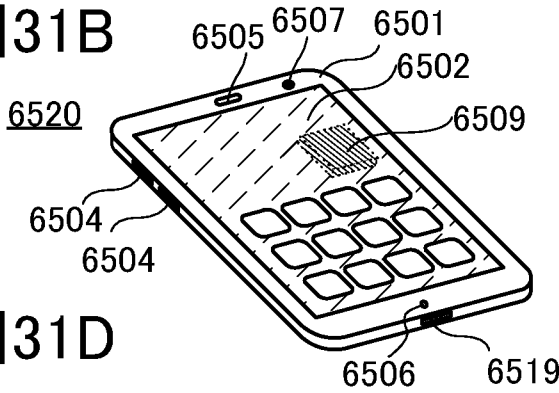


図31D

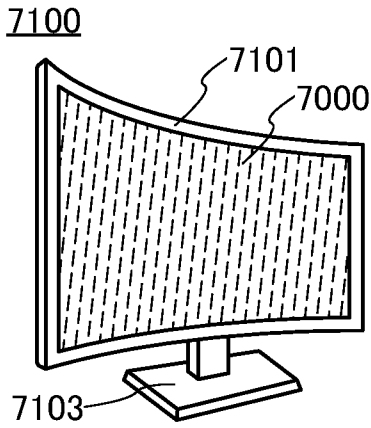


図31E

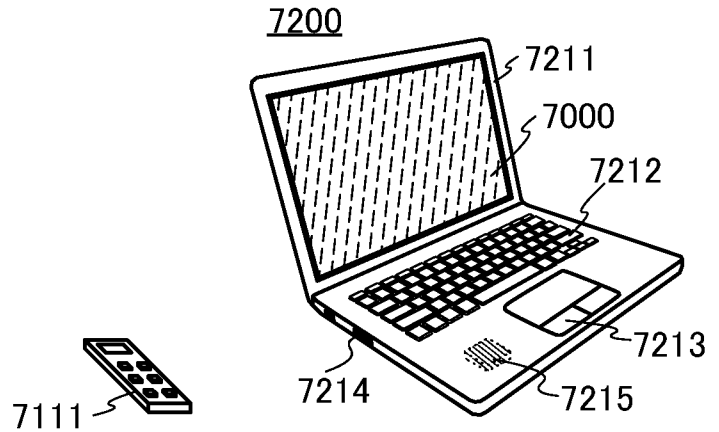


図31F

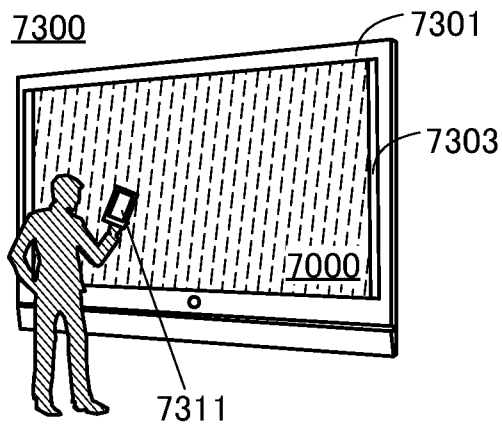


図31G

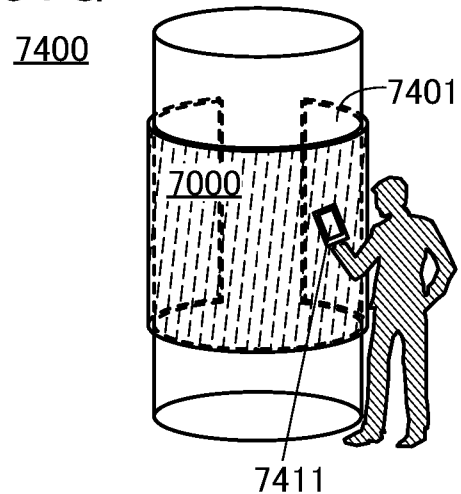


図32A

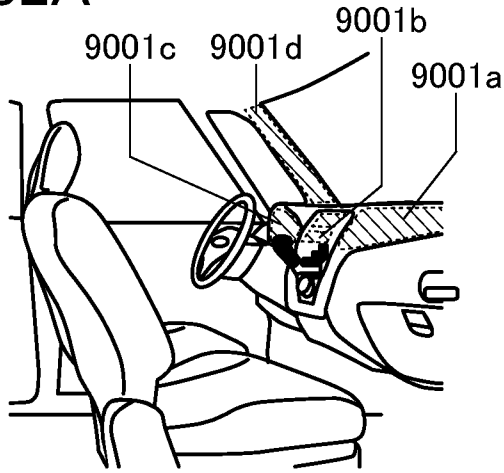


図32B

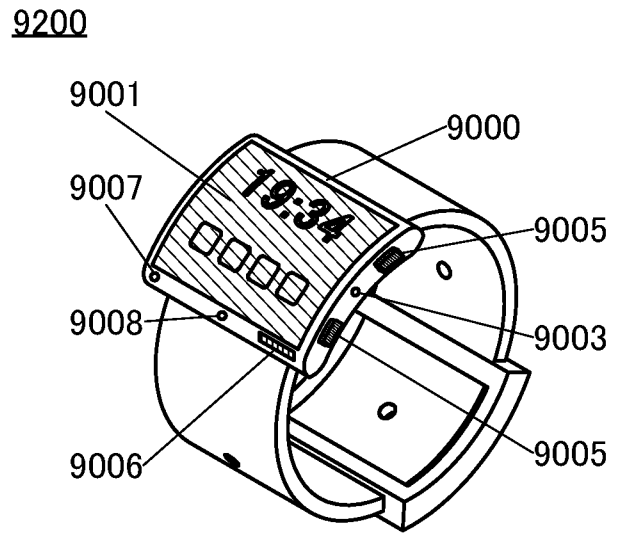


図32C

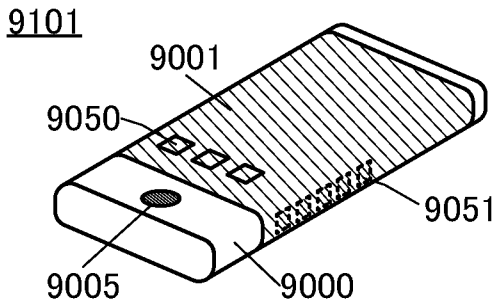


図32F

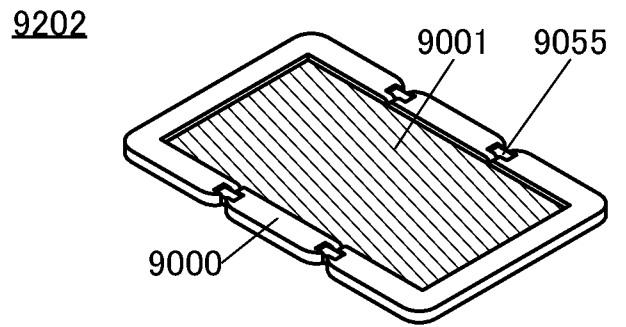


図32D

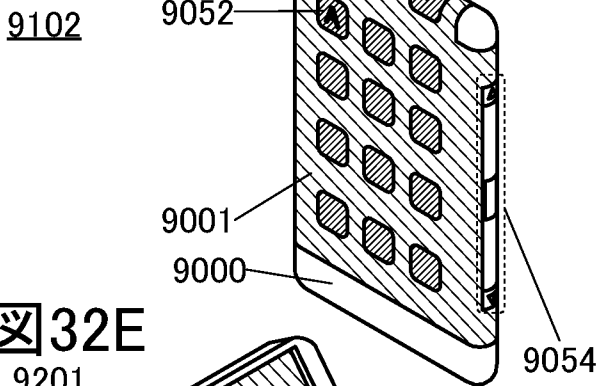


図32G

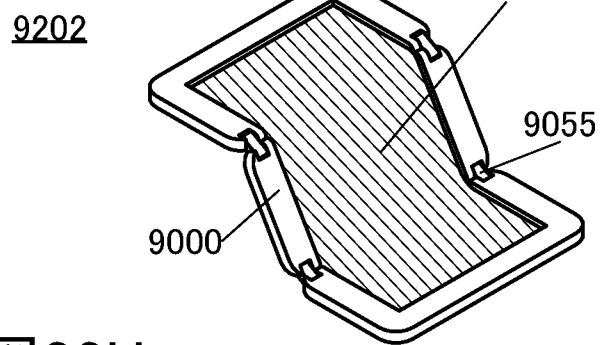


図32E

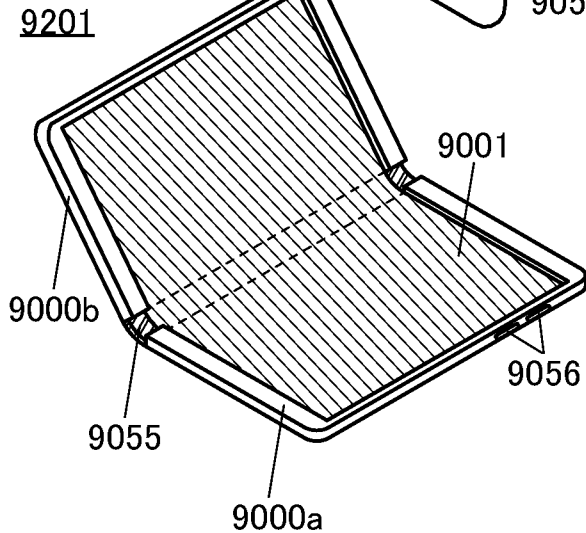
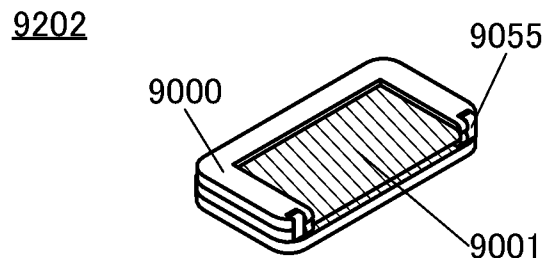


図32H



INTERNATIONAL SEARCH REPORT

International application No.

PCT/IB2024/054614

| A. CLASSIFICATION OF SUBJECT MATTER | | |
|--|---|---|
| <i>H01L 29/786</i> (2006.01)i; <i>G02F 1/1368</i> (2006.01)i; <i>G09F 9/30</i> (2006.01)i; <i>H10K 59/12</i> (2023.01)i FI: H01L29/78 626A; H01L29/78 618B; H01L29/78 616T; H01L29/78 616U; G09F9/30 338; G09F9/30 348A; G02F1/1368; H10K59/12 | | |
| According to International Patent Classification (IPC) or to both national classification and IPC | | |
| B. FIELDS SEARCHED | | |
| Minimum documentation searched (classification system followed by classification symbols) H01L29/786; G02F1/1368; G09F9/30; H10K59/12 | | |
| Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2024 Registered utility model specifications of Japan 1996-2024 Published registered utility model applications of Japan 1994-2024 | | |
| Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) | | |
| C. DOCUMENTS CONSIDERED TO BE RELEVANT | | |
| Category* | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No. |
| Y | JP 2016-149552 A (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 18 August 2016 (2016-08-18) paragraphs [0095], [0105]-[0106], [0110], fig. 7 | 1-4, 6, 8-10 |
| A | paragraphs [0095], [0105]-[0106], [0110], fig. 7 | 5, 7, 11-13 |
| Y | JP 2017-168764 A (JAPAN DISPLAY INC.) 21 September 2017 (2017-09-21) paragraphs [0291]-[0292], fig. 184B | 1-4, 6, 8-10 |
| Y | JP 2022-118178 A (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 12 August 2022 (2022-08-12) paragraphs [0302], [0325], [0332]-[0333], fig. 39 | 9 |
| Y | JP 2022-171784 A (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 11 November 2022 (2022-11-11) paragraph [0120], fig. 3 | 9 |
| <input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex. | | |
| * Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "D" document cited by the applicant in the international application "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family | | |
| Date of the actual completion of the international search 19 July 2024 | | Date of mailing of the international search report 30 July 2024 |
| Name and mailing address of the ISA/JP Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan | | Authorized officer Telephone No. |

INTERNATIONAL SEARCH REPORT

International application No.

PCT/IB2024/054614

| C. DOCUMENTS CONSIDERED TO BE RELEVANT | | |
|--|---|-----------------------|
| Category* | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No. |
| Y | WO 2022/160885 A1 (HUAWEI TECHNOLOGIES CO., LTD.) 04 August 2022 (2022-08-04) fig. 16 | 10 |
| A | JP 2022-159517 A (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 17 October 2022 (2022-10-17) fig. 2 | 1-13 |
| A | JP 2009-535805 A (ORGANICID, INC.) 01 October 2009 (2009-10-01) fig. 6 | 1-13 |
| A | JP 2011-522394 A (ATOMATE CORP.) 28 July 2011 (2011-07-28) fig. 11 | 1-13 |
| A | WO 2016/084732 A1 (SHARP KABUSHIKI KAISHA) 02 June 2016 (2016-06-02) fig. 5 | 1-13 |
| A | JP 3-291973 A (FUJI XEROX CO., LTD.) 24 December 1991 (1991-12-24) fig. 2 | 1-13 |
| A | JP 8-340053 A (SONY CORPORATION) 24 December 1996 (1996-12-24) fig. 9 | 9 |

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/IB2024/054614

| Patent document cited in search report | Publication date (day/month/year) | Patent family member(s) | Publication date (day/month/year) |
|---|--------------------------------------|---|--------------------------------------|
| JP 2016-149552 A | 18 August 2016 | US 2016/0233343 A1 paragraphs [0119], [0129]- [0130], [0135], fig. 7 WO 2016/128859 A1 | |
| JP 2017-168764 A | 21 September 2017 | US 2017/0271375 A1 paragraphs [0615]-[0616], fig. 184B CN 107204362 A | |
| JP 2022-118178 A | 12 August 2022 | US 2019/0006386 A1 paragraphs [0376], [0399], [0406]-[0407], fig. 39 | |
| JP 2022-171784 A | 11 November 2022 | US 2013/0092944 A1 paragraph [0147], fig. 3 KR 10-2013-0040706 A | |
| WO 2022/160885 A1 | 04 August 2022 | JP 2024-504425 A fig. 16 US 2023/0371229 A1 fig. 16 EP 4261907 A1 CN 114792735 A KR 10-2023-0124090 A | |
| JP 2022-159517 A | 17 October 2022 | WO 2018/203181 A1 fig. 2 | |
| JP 2009-535805 A | 01 October 2009 | WO 2007/133283 A1 fig. 6 US 2007/0254402 A1 fig. 6 CN 101449404 A KR 10-2009-0008407 A | |
| JP 2011-522394 A | 28 July 2011 | WO 2009/088882 A2 fig. 11 US 2009/0166686 A1 fig. 11 CN 101933125 A KR 10-2010-0110853 A | |
| WO 2016/084732 A1 | 02 June 2016 | US 2017/0256649 A1 fig. 5 | |
| JP 3-291973 A | 24 December 1991 | (Family: none) | |
| JP 8-340053 A | 24 December 1996 | (Family: none) | |

| | | |
|--|--|----------------|
| A. 発明の属する分野の分類（国際特許分類（IPC）） H01L 29/786(2006.01)i; G02F 1/1368(2006.01)i; G09F 9/30(2006.01)i; H10K 59/12(2023.01)i FI: H01L29/78 626A; H01L29/78 618B; H01L29/78 616T; H01L29/78 616U; G09F9/30 338; G09F9/30 348A; G02F1/1368; H10K59/12 | | |
| B. 調査を行った分野 | | |
| 調査を行った最小限資料（国際特許分類（IPC）） H01L29/786; G02F1/1368; G09F9/30; H10K59/12 | | |
| 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2024年 日本国実用新案登録公報 1996-2024年 日本国登録実用新案公報 1994-2024年 | | |
| 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語） | | |
| C. 関連すると認められる文献 | | |
| 引用文献の カテゴリー* | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示 | 関連する 請求項の番号 |
| Y | JP 2016-149552 A（株式会社半導体エネルギー研究所）18.08.2016（2016-08-18） 段落0095, 0105-0106, 0110, 図7 | 1-4, 6, 8-10 |
| A | 段落0095, 0105-0106, 0110, 図7 | 5, 7, 11-13 |
| Y | JP 2017-168764 A（株式会社ジャパンディスプレイ）21.09.2017（2017-09-21） 段落0291-0292, 図184B | 1-4, 6, 8-10 |
| Y | JP 2022-118178 A（株式会社半導体エネルギー研究所）12.08.2022（2022-08-12） 段落0302, 0325, 0332-0333, 図39 | 9 |
| Y | JP 2022-171784 A（株式会社半導体エネルギー研究所）11.11.2022（2022-11-11） 段落0120, 図3 | 9 |
| Y | WO 2022/160885 A1（HUAWEI TECHNOLOGIES CO., LTD.）04.08.2022（2022-08-04） Fig.16 | 10 |
| A | JP 2022-159517 A（株式会社半導体エネルギー研究所）17.10.2022（2022-10-17） 図2 | 1-13 |
| <input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。 | | |
| * 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技术水準を示すもの “D” 国際出願で出願人が先行技術文献として記載した文献 “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 | “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献 | |
| 国際調査を完了した日 19.07.2024 | 国際調査報告の発送日 30.07.2024 | |
| 名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号 | 権限のある職員（特許庁審査官） 西村 治郎 5F 1164 電話番号 03-3581-1101 内線 3514 | |

| C. 関連すると認められる文献 | | |
|-----------------|--|----------------|
| 引用文献の カテゴリー* | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示 | 関連する 請求項の番号 |
| A | JP 2009-535805 A (オーガニックアイディー インコーポレイテッド) 01.10.2009 (2009 - 10 - 01) 図6 | 1-13 |
| A | JP 2011-522394 A (エータモタ・コーポレイション) 28.07.2011 (2011 - 07 - 28) 図11 | 1-13 |
| A | WO 2016/084732 A1 (シャープ株式会社) 02.06.2016 (2016 - 06 - 02) 図5 | 1-13 |
| A | JP 3-291973 A (富士ゼロックス株式会社) 24.12.1991 (1991 - 12 - 24) 図2 | 1-13 |
| A | JP 8-340053 A (ソニー株式会社) 24.12.1996 (1996 - 12 - 24) 図9 | 9 |

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/IB2024/054614

| 引用文献 | 公表日 | パテントファミリー文献 | 公表日 |
|-------------------|------------|--|-----|
| JP 2016-149552 A | 18.08.2016 | US 2016/0233343 A1 Paragraphs0119,0129-0130, 0135, Fig.7 WO 2016/128859 A1 | |
| JP 2017-168764 A | 21.09.2017 | US 2017/0271375 A1 Paragraphs0615-0616, Fig.184B CN 107204362 A | |
| JP 2022-118178 A | 12.08.2022 | US 2019/0006386 A1 Paragraphs0376,0399, 0406-0407, Fig.39 | |
| JP 2022-171784 A | 11.11.2022 | US 2013/0092944 A1 Paragraph0147, Fig.3 KR 10-2013-0040706 A | |
| WO 2022/160885 A1 | 04.08.2022 | JP 2024-504425 A 図16 US 2023/0371229 A1 Fig.16 EP 4261907 A1 CN 114792735 A KR 10-2023-0124090 A | |
| JP 2022-159517 A | 17.10.2022 | WO 2018/203181 A1 図2 | |
| JP 2009-535805 A | 01.10.2009 | WO 2007/133283 A1 Fig.6 US 2007/0254402 A1 Fig.6 CN 101449404 A KR 10-2009-0008407 A | |
| JP 2011-522394 A | 28.07.2011 | WO 2009/088882 A2 Fig.11 US 2009/0166686 A1 Fig.11 CN 101933125 A KR 10-2010-0110853 A | |
| WO 2016/084732 A1 | 02.06.2016 | US 2017/0256649 A1 Fig.5 | |
| JP 3-291973 A | 24.12.1991 | (ファミリーなし) | |
| JP 8-340053 A | 24.12.1996 | (ファミリーなし) | |