

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成17年3月17日(2005.3.17)

【公開番号】特開2000-286254(P2000-286254A)

【公開日】平成12年10月13日(2000.10.13)

【出願番号】特願平11-93871

【国際特許分類第7版】

H 01 L 21/316

【F I】

H 01 L 21/316

G

【手続補正書】

【提出日】平成16年4月22日(2004.4.22)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

半導体基板の主面に形成されたMISFETの上部に第1絶縁膜を介在して第1層配線が形成され、前記第1層配線の上部に第2絶縁膜を介在して第2層配線が形成された半導体集積回路装置であって、

前記第1絶縁膜および前記第2絶縁膜のそれぞれは、シリコン、酸素および水素からなるポリマーを主成分とする液状物質を塗布することによって形成された絶縁膜を含み、前記第2絶縁膜の比誘電率は、前記第1絶縁膜の比誘電率よりも小さいことを特徴とする半導体集積回路装置。

【請求項2】

請求項1記載の半導体集積回路装置において、前記ポリマーは、水素シルセスキオキサンであることを特徴とする半導体集積回路装置。

【請求項3】

請求項1記載の半導体集積回路装置において、前記第2絶縁膜の水素含有率は、前記第1絶縁膜の水素含有率よりも高いことを特徴とする半導体集積回路装置。

【請求項4】

請求項1記載の半導体集積回路装置において、前記第1絶縁膜の表面は、研磨によって平坦化されていることを特徴とする半導体集積回路装置。

【請求項5】

半導体基板の主面に形成されたMISFETの上部に第1絶縁膜が形成され、前記第1絶縁膜の上部に第1電極と第2電極とそれらの間に介在する誘電体膜とからなる容量素子が形成され、前記容量素子の上部に第2絶縁膜が形成された半導体集積回路装置であって、前記第1絶縁膜および前記第2絶縁膜は、シリコン、酸素および水素からなるポリマーを主成分とする液状物質を塗布することによって形成された絶縁膜を含み、前記第2絶縁膜の水素含有率は、前記第1絶縁膜の水素含有率よりも高いことを特徴とする半導体集積回路装置。

【請求項6】

請求項5記載の半導体集積回路装置において、前記第2絶縁膜の比誘電率は、前記第1絶縁膜の比誘電率よりも小さいことを特徴とする半導体集積回路装置。

【請求項7】

請求項5記載の半導体集積回路装置において、前記容量素子の上部に第1メタル配線およ

び第2メタル配線が形成され、前記第2絶縁膜は、前記第1メタル配線と前記第2メタル配線との間に介在することを特徴とする半導体集積回路装置。

【請求項8】

半導体基板の表面に形成された半導体領域の上部に窒化シリコン膜が形成され、前記窒化シリコン膜の上部に前記窒化シリコン膜とエッティング速度が異なる第1絶縁膜が形成され、前記第1絶縁膜および前記窒化シリコン膜に第1接続孔が形成され、前記第1接続孔の内部に前記半導体領域と電気的に接続された第1導体膜が形成され、前記第1絶縁膜の上部に第2絶縁膜を介在して第2導体膜が形成された半導体集積回路装置であって、

前記第1絶縁膜は、シリコン、酸素および水素からなるポリマーを主成分とする液状物質を塗布することによって形成された絶縁膜を含み、

前記第2絶縁膜は、シリコン、窒素および水素からなるポリマーを主成分とする液状物質を塗布することによって形成された絶縁膜を含むことを特徴とする半導体集積回路装置。

【請求項9】

請求項8記載の半導体集積回路装置において、前記シリコン、酸素および水素からなるポリマーは、水素シルセスキオキサンであり、前記シリコン、窒素および水素からなるポリマーは、シラザンであることを特徴とする半導体集積回路装置。

【請求項10】

半導体基板の正面に形成されたMISFETの上部に窒化シリコン膜が形成され、前記窒化シリコン膜の上部に前記窒化シリコン膜とエッティング速度が異なる第1絶縁膜が形成され、前記第1絶縁膜および前記窒化シリコン膜に第1接続孔が形成され、前記第1接続孔の内部に前記MISFETのソース、ドレインの一方電気的に接続された第1導体膜が形成され、前記第1絶縁膜の上部に前記第1導体膜を介して前記ソース、ドレインの一方電気的に接続された容量素子が形成され、前記容量素子の上部に第2絶縁膜を介在して第1メタル配線が形成された半導体集積回路装置であって、

前記第1絶縁膜および前記第2絶縁膜は、シリコン、酸素および水素からなるポリマーを主成分とする液状物質を塗布することによって形成された絶縁膜を含み、

前記第2絶縁膜の比誘電率は、前記第1絶縁膜の比誘電率よりも小さいことを特徴とする半導体集積回路装置。

【請求項11】

請求項10記載の半導体集積回路装置において、前記第1絶縁膜の表面は、研磨によって平坦化されていることを特徴とする半導体集積回路装置。

【請求項12】

請求項10記載の半導体集積回路装置において、前記容量素子の容量絶縁膜は、ペロブスカイト型または複合ペロブスカイト型の結晶構造を有する高誘電体または強誘電体を主成分とする膜を含むことを特徴とする半導体集積回路装置。

【請求項13】

半導体基板の正面に形成されたMISFETの上部に窒化シリコン膜が形成され、前記窒化シリコン膜の上部に前記窒化シリコン膜とエッティング速度が異なる第1絶縁膜が形成され、前記第1絶縁膜および前記窒化シリコン膜に第1接続孔が形成され、前記第1接続孔の内部に前記MISFETのソース、ドレインの一方電気的に接続された第1導体膜が形成され、前記第1絶縁膜の上部に前記第1導体膜を介して前記ソース、ドレインの一方電気的に接続された容量素子が形成され、前記容量素子の上部に第2絶縁膜を介在して第1メタル配線が形成された半導体集積回路装置であって、

前記第1絶縁膜は、シリコン、酸素および水素からなるポリマーを主成分とする液状物質を塗布することによって形成された絶縁膜を含み、

前記第2絶縁膜は、シリコン、窒素および水素からなるポリマーを主成分とする液状物質を塗布することによって形成された絶縁膜を含み、

前記第2絶縁膜の比誘電率は、前記第1絶縁膜の比誘電率よりも小さいことを特徴とする半導体集積回路装置。

【請求項14】

半導体基板の主面上に形成されたMISFETの上部に第1絶縁膜を介在してビット線が形成され、前記ビット線の上部に第2絶縁膜を介在して容量素子が形成され、前記容量素子の上部に第3絶縁膜を介在して第1メタル配線が形成され、

前記ビット線は、前記第1絶縁膜に形成された第1接続孔を通じて前記MISFETのソース、ドレインの一方に電気的に接続され、前記容量素子は、前記第2絶縁膜に形成された第2接続孔および前記第1絶縁膜に形成された第3接続孔を通じて前記ソース、ドレインの他方に電気的に接続された半導体集積回路装置であって、

前記第1絶縁膜、第2絶縁膜および前記第3絶縁膜のそれぞれは、シリコン、酸素および水素からなるポリマーを主成分とする液状物質を塗布することによって形成された絶縁膜を含み、前記第3絶縁膜の比誘電率は、前記第1絶縁膜および前記第2絶縁膜の比誘電率よりも小さいことを特徴とする半導体集積回路装置。

【請求項15】

請求項14記載の半導体集積回路装置において、前記第1メタル配線の上部に第4絶縁膜を介在して第2メタル配線が形成され、前記第4絶縁膜は、シリコン、酸素および水素からなるポリマーを主成分とする液状物質を塗布することによって形成された絶縁膜を含み、その比誘電率は、前記第1絶縁膜および前記第2絶縁膜の比誘電率よりも小さいことを特徴とする半導体集積回路装置。

【請求項16】

請求項14記載の半導体集積回路装置において、前記第1絶縁膜は、前記MISFETのゲート電極の上面と側面とを覆う窒化シリコン膜と、前記窒化シリコン膜の上部に形成された前記絶縁膜とによって構成され、前記絶縁膜の表面は、研磨によって平坦化されていることを特徴とする半導体集積回路装置。

【請求項17】

以下の工程を含むことを特徴とする半導体集積回路装置の製造方法；

(a) 半導体基板の主面上に窒化シリコン膜を形成した後、前記窒化シリコン膜の上部にシリコン、酸素および水素からなるポリマーを主成分とし、溶媒を含む液状物質を塗布する工程、

(b) 前記液状物質に第1熱処理を施して溶媒を気化させることにより、絶縁膜を形成する工程、

(c) 酸素を含む雰囲気中で前記第1熱処理の温度よりも高い温度で前記絶縁膜に第2熱処理を施す工程、

(d) 前記窒化シリコン膜に対する前記絶縁膜のエッチング速度が大きい条件で前記絶縁膜をエッチングした後、前記窒化シリコン膜をエッチングすることによって、前記絶縁膜および前記窒化シリコン膜に接続孔を形成する工程。

【請求項18】

請求項17記載の半導体集積回路装置の製造方法において、前記ポリマーは、水素シルセスキオキサンであることを特徴とする半導体集積回路装置の製造方法。

【請求項19】

以下の工程を含むことを特徴とする半導体集積回路装置の製造方法；

(a) 半導体基板の主面上にシリコン、酸素および水素からなるポリマーを主成分とし、溶媒を含む液状物質を塗布した後、前記液状物質に第1熱処理を施して溶媒を気化させることにより、第1絶縁膜を形成する工程、

(b) 酸素を含む雰囲気中で前記第1絶縁膜に第2熱処理を施した後、前記第1絶縁膜の表面を化学的および機械的に研磨する工程、

(c) 前記第1絶縁膜の上部に導体膜を形成した後、前記導体膜をエッチングすることによって、導体片を形成する工程、

(d) 前記導体片の上部に第2絶縁膜を形成する工程。

【請求項20】

請求項19記載の半導体集積回路装置の製造方法において、前記第2絶縁膜の比誘電率は、前記第1絶縁膜の比誘電率よりも小さいことを特徴とする半導体集積回路装置の製造

方法。

【請求項 2 1】

請求項 1 9 記載の半導体集積回路装置の製造方法において、前記第 2 絶縁膜の水素含有率は、前記第 1 絶縁膜の水素含有率よりも高いことを特徴とする半導体集積回路装置の製造方法。

【請求項 2 2】

請求項 1 9 記載の半導体集積回路装置の製造方法において、前記第 2 絶縁膜は、前記導体片の上部にシリコン、酸素および水素からなるポリマーを主成分とする液状物質を塗布した後、前記液状物質に第 1 熱処理を施して溶媒を気化させることにより形成されることを特徴とする半導体集積回路装置の製造方法。

【請求項 2 3】

以下の工程を含むことを特徴とする半導体集積回路装置の製造方法；

(a) 半導体基板の主面上に複数の第 1 導体片を形成した後、前記第 1 導体片間のスペースおよび前記第 1 導体片の上部にシリコン、酸素および水素からなるポリマーを主成分とし、溶媒を含む液状物質を塗布する工程、

(b) 前記液状物質に第 1 熱処理を施して溶媒を気化させることにより、絶縁膜を形成した後、酸素を含む雰囲気中で前記絶縁膜に第 2 熱処理を施す工程、

(c) 前記絶縁膜の上部に第 1 電極、容量絶縁膜および第 2 電極からなる容量素子を形成する工程。

【請求項 2 4】

請求項 2 3 記載の半導体集積回路装置の製造方法において、前記第 2 熱処理の温度は、前記第 1 熱処理の温度よりも高いことを特徴とする半導体集積回路装置の製造方法。

【請求項 2 5】

請求項 2 3 記載の半導体集積回路装置の製造方法において、前記第 2 熱処理の温度は、前記容量素子の前記容量絶縁膜を形成する温度以上であることを特徴とする半導体集積回路装置の製造方法。

【請求項 2 6】

請求項 2 3 記載の半導体集積回路装置の製造方法において、前記容量素子の前記容量絶縁膜は、ペロブスカイト型または複合ペロブスカイト型の結晶構造を有する高誘電体または強誘電体を主成分とする膜を含むことを特徴とする半導体集積回路装置の製造方法。

【請求項 2 7】

以下の工程を含むことを特徴とする半導体集積回路装置の製造方法；

(a) 半導体基板の主面上に複数の第 1 導体片を形成した後、前記第 1 導体片間のスペースおよび前記第 1 導体片の上部にシリコン、酸素および水素からなるポリマーを主成分とし、溶媒を含む第 1 液状物質を塗布する工程、

(b) 前記第 1 液状物質に第 1 熱処理を施して溶媒を気化させることにより、第 1 絶縁膜を形成した後、酸素を含む雰囲気中で前記第 1 絶縁膜に第 2 熱処理を施す工程、

(c) 前記第 1 絶縁膜の上部に第 1 電極、容量絶縁膜および第 2 電極からなる容量素子を形成した後、前記容量素子の上部にシリコン、酸素および水素からなるポリマーを主成分とする第 2 液状物質を塗布する工程、

(d) 前記第 2 液状物質に第 3 の熱処理を施して溶媒を気化させることにより、第 2 絶縁膜を形成する工程。

【請求項 2 8】

請求項 2 7 記載の半導体集積回路装置の製造方法において、前記ポリマーは、水素シルセスキオキサンであることを特徴とする半導体集積回路装置の製造方法。

【請求項 2 9】

請求項 2 7 記載の半導体集積回路装置の製造方法において、前記第 2 熱処理の温度は、前記第 1 熱処理の温度および前記第 3 熱処理の温度よりも高いことを特徴とする半導体集積回路装置の製造方法。

【請求項 3 0】

請求項 2_7 記載の半導体集積回路装置の製造方法において、前記第 2 熱処理の温度は、前記容量素子の前記容量絶縁膜を形成する温度以上であることを特徴とする半導体集積回路装置の製造方法。

【請求項 3_1】

請求項 2_7 記載の半導体集積回路装置の製造方法において、前記第 2 絶縁膜の比誘電率は、前記第 1 絶縁膜の比誘電率よりも小さいことを特徴とする半導体集積回路装置の製造方法。

【請求項 3_2】

請求項 2_7 記載の半導体集積回路装置の製造方法において、前記第 1 絶縁膜の上部に前記容量素子を形成する工程は、前記第 1 絶縁膜の上部に CVD 法で第 3 絶縁膜を形成する工程と、前記第 3 絶縁膜に溝を形成する工程と、前記溝の内部に前記容量素子を形成する工程とを含むことを特徴とする半導体集積回路装置の製造方法。

【請求項 3_3】

半導体基板の正面に MISFET を形成した後、前記 MISFET の上部に第 1 絶縁膜を形成する工程と、前記第 1 絶縁膜の上部に第 1 電極、容量絶縁膜および第 2 電極からなる容量素子を形成した後、前記容量素子の上部に第 2 絶縁膜を形成する工程とを含む半導体集積回路装置の製造方法であって、

前記第 1 絶縁膜および前記第 2 絶縁膜のそれぞれは、シリコン、酸素および水素からなるポリマーを主成分とし、溶媒を含む液状物質を主成分とする液状物質を塗布することによって形成された絶縁膜を含み、前記第 2 絶縁膜の比誘電率は、前記第 1 絶縁膜の比誘電率よりも小さいことを特徴とする半導体集積回路装置の製造方法。

【請求項 3_4】

請求項 3_3 記載の半導体集積回路装置の製造方法において、前記第 1 絶縁膜の表面を化学的および機械的に研磨することによって平坦化することを特徴とする半導体集積回路装置の製造方法。

【請求項 3_5】

請求項 3_3 記載の半導体集積回路装置の製造方法において、前記第 2 絶縁膜の水素含有率は、前記第 1 絶縁膜の水素含有率よりも高いことを特徴とする半導体集積回路装置の製造方法。

【請求項 3_6】

請求項 3_3 記載の半導体集積回路装置の製造方法において、前記第 2 絶縁膜の上部に第 1 メタル配線が形成され、第 1 メタル配線の上部に第 3 絶縁膜を介在して第 2 メタル配線が形成され、前記第 3 絶縁膜は、シリコン、酸素および水素からなるポリマーを主成分とし、溶媒を含む液状物質を塗布することによって形成された絶縁膜を含み、その比誘電率は、前記第 1 絶縁膜の比誘電率よりも小さいことを特徴とする半導体集積回路装置の製造方法。

【請求項 3_7】

以下の工程を含むことを特徴とする半導体集積回路装置の製造方法；

(a) 半導体基板の正面に MISFET を形成した後、前記 MISFET の上部にシリコン、酸素および水素からなるポリマーを主成分とし、溶媒を含む第 1 液状物質を塗布する工程、

(b) 前記第 1 液状物質に第 1 热処理を施すことによって第 1 絶縁膜を形成した後、酸素を含む雰囲気中、前記第 1 絶縁膜に前記第 1 热処理よりも高温の第 2 热処理を施す工程、
(c) 前記第 1 絶縁膜の上部に A1 を主成分とするメタル配線を形成した後、前記メタル配線の上部にシリコン、酸素および水素からなるポリマーを主成分とする第 2 液状物質を塗布する工程、

(d) 前記第 2 液状物質に前記第 2 热処理よりも低温の第 3 热処理を施すことによって第 2 絶縁膜を形成する工程。

【請求項 3_8】

請求項 3_7 記載の半導体集積回路装置の製造方法において、前記第 2 絶縁膜の比誘電率は

、前記第1絶縁膜の比誘電率よりも小さいことを特徴とする半導体集積回路装置の製造方法。

【請求項39】

請求項37記載の半導体集積回路装置の製造方法において、前記第3熱処理の温度は、前記メタル配線が劣化する温度よりも低いことを特徴とする半導体集積回路装置の製造方法。

【請求項40】

請求項37記載の半導体集積回路装置の製造方法において、前記(b)工程の後、前記第1絶縁膜の表面を化学的および機械的に研磨することによって平坦化することを特徴とする半導体集積回路装置の製造方法。

【請求項41】

請求項37記載の半導体集積回路装置の製造方法において、

(e)前記(d)工程の後、酸素を含む雰囲気中、前記第2絶縁膜の表面に紫外線を照射する工程、

(f)前記紫外線が照射された前記第2絶縁膜の表面にシリコン、酸素および水素からなるポリマーを主成分とする第3液状物質を塗布する工程、

(g)前記第3液状物質に第4熱処理を施すことによって、前記第2絶縁膜を厚膜化する工程、

をさらに含むことを特徴とする半導体集積回路装置の製造方法。

【請求項42】

以下の工程を含むことを特徴とする半導体集積回路装置の製造方法；

(a)半導体基板の正面にMISFETを形成した後、前記MISFETの上部にシリコン、酸素および水素からなるポリマーを主成分とする第1液状物質を塗布する工程、

(b)前記第1液状物質に第1熱処理を施すことによって第1絶縁膜を形成した後、酸素を含む雰囲気中、前記第1絶縁膜に前記第1熱処理よりも高温の第2熱処理を施す工程、

(c)前記第1絶縁膜の上部に容量素子を形成した後、前記容量素子の上部にシリコン、酸素および水素からなるポリマーを主成分とする第2液状物質を塗布する工程、

(d)前記第2液状物質に前記第2熱処理よりも低温の第3熱処理を施すことによって第2絶縁膜を形成する工程。

【請求項43】

請求項42記載の半導体集積回路装置の製造方法において、前記第3熱処理の温度は、前記容量素子の容量絶縁膜が劣化する温度よりも低いことを特徴とする半導体集積回路装置の製造方法。

【請求項44】

以下の工程を含むことを特徴とする半導体集積回路装置の製造方法；

(a)半導体基板の正面の素子分離領域に溝を形成した後、前記溝の内部を含む前記半導体基板上にシリコン、酸素および水素からなるポリマーを主成分とする液状物質を塗布する工程、

(b)前記液状物質に第1熱処理を施すことによって絶縁膜を形成した後、酸素を含む雰囲気中、前記絶縁膜に前記第1熱処理よりも高温の第2熱処理を施す工程、

(c)前記第2熱処理が施された前記絶縁膜を化学的および機械的に研磨し、前記絶縁膜を前記溝の内部に残すことによって、前記半導体基板の正面に素子分離溝を形成する工程。

【請求項45】

請求項44記載の半導体集積回路装置の製造方法において、前記ポリマーは、水素シルセスキオキサンであることを特徴とする半導体集積回路装置の製造方法。