

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2007-502402

(P2007-502402A)

(43) 公表日 平成19年2月8日(2007.2.8)

(51) Int. Cl.	F I	テーマコード (参考)
GO 1 R 31/28 (2006.01)	GO 1 R 31/28 M	2 G 1 3 2
HO 1 L 21/66 (2006.01)	HO 1 L 21/66 B	4 M 1 0 6

審査請求 未請求 予備審査請求 未請求 (全 16 頁)

(21) 出願番号 特願2006-523111 (P2006-523111)
 (86) (22) 出願日 平成16年8月14日 (2004. 8. 14)
 (85) 翻訳文提出日 平成17年12月27日 (2005. 12. 27)
 (86) 国際出願番号 PCT/IB2004/051461
 (87) 国際公開番号 W02005/017542
 (87) 国際公開日 平成17年2月24日 (2005. 2. 24)
 (31) 優先権主張番号 60/495, 152
 (32) 優先日 平成15年8月14日 (2003. 8. 14)
 (33) 優先権主張国 米国 (US)

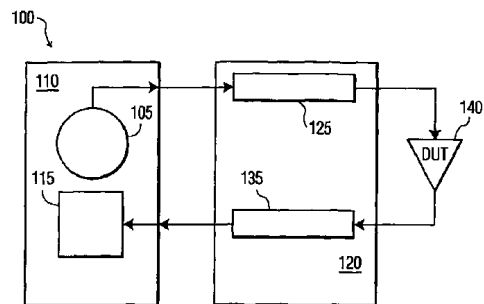
(71) 出願人 590000248
 コーニンクレッカ フィリップス エレクトロニクス エヌ ヴィ
 Koninklijke Philips Electronics N. V.
 オランダ国 5621 ペーアー アインドーフェン フルーネヴァウツウェッハ 1
 Groenewoudseweg 1, 5621 BA Eindhoven, The Netherlands
 (74) 代理人 100087789
 弁理士 津軽 進
 (74) 代理人 100114753
 弁理士 宮崎 昭彦

最終頁に続く

(54) 【発明の名称】 ゴールデンサンプルによるテスト及びテストボードの較正

(57) 【要約】

自動試験機器 (A T E) における試験の実施において、 R F (無線周波数) 電力を正確に生成する及び測定することは、難題である。例示的な一実施例においては、増幅器 (1 4 0) の入力及び出力特性を測定するのに使用される試験装置 (1 0 0) において、試験プログラムパラメータを決定する方法が提供される。前記方法 (2 0 0) は、前記試験装置の電源から増幅器 (2 2 0) の入力までの入力損失を計算するステップと、入力損失補正係数を規定するステップとを有する。前記増幅器 (2 2 0) の出力から前記試験装置の電力計までの出力損失が計算され、出力損失補正係数が規定される。前記入力損失補正係数 (2 3 0) を使用して、実際の入力電力レベルが決定され、前記出力損失補正係数 (2 3 0) を使用して、実際の出カレベルが決定される。



【特許請求の範囲】

【請求項 1】

増幅器の入力及び出力特性を測定するのに使用される試験装置において、試験プログラムパラメータを決定する方法であって、前記試験装置の電源から前記増幅器の入力までの入力損失を計算するステップと、入力損失補正係数を規定するステップと、前記増幅器の出力から前記試験装置の前記電力計までの出力損失を計算するステップと、出力損失補正係数を規定するステップと、前記入力損失補正係数を使用して実際の入力電力レベルを決定するステップと、前記出力損失補正係数を使用して実際の出力レベルを決定するステップとを有する方法。

【請求項 2】

前記入力損失補正係数と前記出力損失補正係数との関数として、入力電力、出力電力、利得、効率、検出器エラー、線形性及び雑音指数のうち少なくとも1つを含むRF試験を較正するステップを更に有する、請求項1に記載の方法。

【請求項 3】

A TEプログラムに較正係数を挿入する方法であって、a) ラボ利得とラボ入力電力とラボ出力電力とを含むパラメータを少なくとも1つのゴールデンサンプルから得るステップと、b) 前記ゴールデンサンプルからのパラメータをA TE試験プログラムにプログラムするステップと、c) 前記ゴールデンサンプルに関してA TEにおける測定値を得て、該測定値をルックアップテーブルに分類するステップと、d) 少なくとも1つの小さい入力信号値に関して小さい入力信号における補正されていない利得を計算するステップと、e) 第1入力損失と第1出力損失との第1総和を決定し、該第1総和から第1利得変化を決定するステップと、f) 第1初期出力損失を規定するステップと、g) 前記第1利得変化と前記第1初期出力損失との差分から初期入力損失を計算するステップと、h) 前記A TEの電力レベルを入力電力ラボと初期入力損失との総和に設定するステップと、i) 前記A TEにおける、入力電力に対応する出力電力を測定するステップと、j) 前記A TEにおける出力電力と初期出力損失との総和である補正された出力電力を計算するステップとを有する方法。

【請求項 4】

k) 補正された値を入力電力及び出力電力に関して前記A TE試験プログラムに挿入するか又は他の初期出力損失を規定し、ステップg)ないしj)を再び実施するかを決定する、前記補正された出力電力とラボ出力電力との間の相関関係の程度を決定するステップを更に有する、請求項3に記載の方法。

【請求項 5】

増幅器の入力及び出力特性を測定するための試験プログラムのパラメータを較正するシステムであって、前記試験装置の電源から前記増幅器の入力までの入力損失を計算し、入力損失補正係数を規定する手段と、前記増幅器の出力から前記試験装置の電力計までの出力損失を計算し、出力損失補正係数を規定する手段と、前記入力損失補正係数を使用して実際の入力電力レベルを決定する手段と、前記出力損失補正係数を使用して実際の出力レベルを決定する手段とを有するシステム。

【請求項 6】

前記入力損失補正係数と前記出力損失補正係数とを使用して、出力電力、利得、効率、検出器エラー、線形性及び雑音指数の少なくとも1つを含んでいるRF試験を較正する手段を更に有する、請求項5に記載のシステム。

【請求項 7】

増幅器の入力及び出力特性の測定において使用される、複数のコンピュータ命令を含む機械読み取り可能な媒体であって、前記コンピュータ命令は、前記試験装置の電源から前記増幅器の入力までの入力損失を計算するステップと、入力損失補正係数を規定するステップと、前記増幅器の出力から前記試験装置の電力計までの出力損失を計算するステップと、出力損失補正係数を規定するステップと、前記入力損失補正係数を使用して、実際の入力電力レベルを決定するステップと、前記出力損失補正係数を使用して、実際の出力電

10

20

30

40

50

カレベルを決定するステップと、出力電力、利得、効率、検出器エラー、線形性及び雑音指数のうち少なくとも1つを含むRF試験を、前記入力損失補正係数と前記出力損失補正係数との関数として較正するステップと、前記RF試験の較正が完了したことをユーザに示すステップとを有する、機械読み取り可能な媒体。

【請求項8】

増幅器の入力及び出力特性の測定において使用される、複数のコンピュータ命令を含む機械読み取り可能な媒体であって、前記コンピュータ命令は、較正係数をATEプログラムに挿入するステップを有しており、該ステップは、a)少なくとも1つのゴールドサンプルから、ラボ利得、ラボ入力電力及びラボ出力電力を含むパラメータを得るステップと、b)前記ゴールドサンプルからのパラメータをATE試験プログラムにプログラムするステップと、c)前記ゴールドサンプルに関してATEにおける測定値を得て、該測定値をルックアップテーブルに分類するステップと、d)少なくとも1つの小さい入力信号値に関して小さい入力信号における補正されていない利得を計算するステップと、e)第1入力損失と第1出力損失との第1総和を決定し、該第1総和から第1利得変化を決定するステップと、f)第1初期出力損失を規定するステップと、g)前記第1利得変化と前記第1初期出力損失との差分から初期入力損失を計算するステップと、h)前記ATEの電力レベルを、入力電力ラボと初期入力損失との総和に設定するステップと、i)入力電力に対応している出力電力を前記ATEにおいて測定するステップと、j)補正された出力電力を計算するステップであって、該補正された出力電力は、前記ATEにおける出力電力と初期出力損失との総和であるステップと、k)入力電力及び出力電力に関して前記ATE試験プログラムに補正された値を挿入するか、又は他の初期出力損失を規定し、ステップg)ないしj)を再び実施するかを決定する、前記補正された出力電力とラボ出力電力との間の相関関係の程度を決定するステップとを有している、機械読み取り可能な媒体。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、電子機器の製造に関する。より詳細には、本発明は、電子デバイスを検査するのに使用される試験装置の較正に関する。

【背景技術】

【0002】

電子機器産業は、より小さい面積で高機能デバイスを実現するために半導体技術の進歩に頼り続けている。多くの用途の場合、高機能デバイスを実現するには、多数の電子デバイスを単一のシリコンウェハに集積することが必要である。前記シリコンウェハの所与の面積当たりの電子デバイスの数が増加するほど、製造工程は難しくなる。

【0003】

多数の分野における様々な用途を有する多種類の半導体デバイスが、製造されている。このようなシリコンベースの半導体デバイスは、しばしば、例えば、pチャネル型MOS(PMOS)、nチャネル型MOS(NMOS)及び相補型MOS(CMOS)トランジスタのような金属酸化物半導体(MOS)トランジスタと、バイポーラトランジスタと、BiCMOSTランジスタとを含んでいる。

【0004】

このような半導体デバイスの各々は、一般に、半導体基板を含んでおり、該半導体基板上に複数の能動デバイスが形成されている。所与の能動デバイスの詳細な構造は、デバイスの種類の間で異なり得る。例えば、MOSトランジスタにおいて、能動デバイスは、一般に、ソース及びドレイン領域と、該ソース領域と該ドレイン領域との間の電流を調整するゲート電極とを含んでいる。

【0005】

典型的な集積回路(IC)デバイスにおいて、トランジスタと他の構成要素とは、所望の機能を達成するように一緒に設けられている。前記所望の機能は、マイクロプロセッサ

、マイクロコントローラ、デジタル信号処理（DSP）、アナログ増幅器及び無線周波数（RF）デバイス等を含むが、これらに限定されるものではない。

【0006】

前記デバイスが、これらの選択された用途において使用されることができる前に、機能性を検査することが必要である。自動試験機器（ATE）は、デバイスが所定の仕様（例えば、タイミング仕様）を満たしているかどうかを判定するように、該電子デバイスの性能を効率的に評価するのにしばしば使用されている。各デバイスに関して、前記ATEは、前記デバイスが動作中にどれだけ速く機能しているかを表わす入力ピンと出力との間の遅延の測定値を得るように該デバイスを試験することができる。

【0007】

例示的な工程において、ウェハ製作の一連の製造ステップを経た後、前記ICデバイスは、ウェハプローブで試験されることができる。前記ウェハプローブ（又は他の適切なコンタクト）は、ハードウェアインターフェースを介してダイを自動試験機器（ATE）に接続する。不合格のダイは、インクドットによってマークされる。この後、ウェハは鋸で切り離され、良好なダイは、パッケージングのために解析（parsed out）される。これらのパッケージされたダイは、次いで、ATEによって試験される。要件を満たしているパッケージされたダイが収集され、これらの最終的な用途に送り出される。

【0008】

ICデバイスの試験において、前記ATEは較正手順を経ることができる。通常の手順では、前記ATEの装置は周期的に（例えば週ごとに）較正される。ユーザは、この目的のために特に適応化されている（しばしば前記ATEの製造者から供給される）較正ボードを測定する機器を、設定及び調整する。この較正手順は、通常、前記ATEによって提供される。前記較正は、標準の長さの遅延線を介したテストハードウェア内の遅延の時間計測（timing）、精密なインピーダンス負荷を介した電圧及び電流の測定、電圧及び電流源の測定、並びにリレーの機能試験等を含み得るが、これらに限定されるものではない。較正は、ユーザに、測定におけるドリフトと該試験装置が必要とし得る他のメンテナンスとを知らせるために定期的に行われる。

【0009】

Ahmedらの米国特許第5,256,964号は、試験システムの精度を検査する装置及び方法に関する。より詳細には、好適実施例において、この発明は、試験システムの評価と、テストの較正の工程の向上と、試験システム間のトラッキングとに関する。

【0010】

Gregory, Jrらの米国特許第5,262,716号は、一般にはボードテストに関し、より詳細には、改善されたテスト較正技術に関する。

【0011】

Beckerらの米国特許第5,929,628号は、一般には自動試験機器に関し、より詳細には、被試験電子デバイスによって生じる信号を正確に測定するための、振幅較正フィーチャを有する自動試験機器に関する。

【0012】

Hitchcockらの米国特許第6,032,107号は、試験機器の較正に関する。この発明は、概ね、試験機器の少なくとも1つのチャンネルにおいて較正するための電気識別子（electrical identification）を有する基準電子デバイスの使用に向けられている。

【0013】

Naylorらの米国特許第6,480,013 B1号は、AC信号を無線周波数（RF）領域において受信又は供給するように設計されている入力及び出力を有する所謂RF集積回路の電氣的試験に関する。この発明は、より詳細には、ウェハが個々の構成要素にスライスされる前の、シリコンウェハ上に存在するRF集積回路の電氣的試験に関する。この参考文献及び上述で引用した文献は、全体的に参考により、本明細書に組み込まれている。

10

20

30

40

50

【発明の開示】

【課題を解決するための手段】

【0014】

本発明の実施例によれば、増幅器の入力及び出力特性を測定するのに使用される試験装置と、試験プログラムパラメータを決定する方法とが提供される。前記方法は、前記試験装置の電源から前記増幅器の入力までの入力損失を計算するステップと、入力損失補正係数を規定するステップとを有する。前記増幅器の出力から前記試験装置の電力計までの出力損失が計算され、出力損失補正係数が規定される。前記入力損失補正係数を使用して、ユーザは、実際の入力レベルを決定し、前記試験装置に設定することができる。前記出力補正係数を使用して、ユーザは、測定されるべき実際の出力電力レベルを決定することができる。この実施例のフィーチャは、RF試験が、前記入力損失補正係数及び前記出力損失補正係数の関数として較正されることができることである。前記RF試験は、出力電力、利得、効率、検出器エラー、線形性及び雑音指数のうち少なくとも1つを含んでいる。

10

【0015】

本発明の他の実施例によれば、較正係数をATEプログラムに挿入する方法が提供される。前記方法は、少なくとも1つのゴールドサンプルからパラメータを得るステップを有しており、該パラメータとは、ラボ利得 (lab gain)、ラボ入力電力及びラボ出力電力である。前記ゴールドサンプルからの前記パラメータが、ATE試験プログラムにプログラムされる。前記ATEに関する測定値が前記ゴールドサンプルから得られ、ルックアップテーブル内に分類される。少なくとも1つの小さい入力信号の値に関しての小さい入力信号における補正されていない利得が、計算される。第1利得変化が、第1入力損失と第1出力損失との第1の和から決定される。第1初期出力損失が規定される。初期入力損失は、前記第1利得変化と第1初期出力損失との差から計算される。当該ATEの電力レベルは、入力電力ラボと初期入力損失との和に設定される。前記ATEにおける出力電力が測定される (該出力電力は入力電力に対応する)。補正された出力電力が計算される (前記補正された出力電力は、当該ATEにおける出力電力と前記初期出力損失との和である)。この実施例のフィーチャは、前記補正された出力電力とラボ出力電力との間の相関関係の程度の決定を更に含む。前記相関関係の程度は、入力電力及び出力電力に対する補正された値がATE試験プログラムに挿入されるか、又は他の初期出力損失が規定され、工程が繰り返されるかを決定する。

20

30

【0016】

増幅器の入力及び出力特性の測定において使用される本発明の更に他の実施例によれば、機械読み取り可能な媒体が、複数のコンピュータ命令を含んでいる。前記コンピュータ命令は、前記試験装置の電源から前記増幅器の入力までの入力損失を計算するステップと、入力損失補正係数を規定するステップと、前記増幅器の出力から前記試験装置の電力計までの出力損失を計算するステップと、出力損失補正係数を規定するステップとを含む。前記入力損失補正係数を使用して、実際の入力出力レベルが決定され、前記出力損失補正係数を使用して、実際の出力電力レベルが決定される。前記入力損失補正係数と前記出力損失補正係数との関数として、RF試験が較正される。前記RF試験は、出力電力、入力電力、利得、効率、検出器エラー、線形性及び雑音指数のうち少なくとも1つを含んでいる。前記コンピュータ命令は、ユーザに、RF試験の較正が完了したことを示す。

40

【発明を実施するための最良の形態】

【0017】

本発明の上述の概要は、本発明の、各々の開示された実施例 (又は全ての見地) を表わしているわけではない。他の見地及び例示的な実施例が、添付図面及び以下の詳細な記載において与えられる。

【0018】

本発明は、添付図面と関連付けられている本発明の様々な実施例の以下の詳細な説明を考慮において、より完全に理解されることができる。

50

【0019】

本発明は、増幅器回路の当該試験のためのロードボード及び試験装置の較正に便利であることが分かっている。本発明は、アナログ回路を試験する特定用途を有しているが、提示される技術は、デバイスの他の仲間にも利用可能である。

【0020】

RF電力の生成及び測定において、ユーザは、テストの精度の獲得及び維持に直面する。ある組の試験装置に対して、所与のテストに関して得られる結果は、許容可能なものであり得る。しかしながら、他のテストに関する同じ組の装置の再試験は、異なる結果を生じる。試験ハードウェアボードとは、前記試験装置と実際のチップとの間のインターフェースである。

10

【0021】

図1を参照されたい。CSテスト装置110とロードボード120との例示的なセットアップ100は、損失がどこで生じ得るかを示している。ロードボード120は、被試験デバイス140(DUT)が試験される場合にボードからボードまで変化する入力損失125と出力損失135とを有する。高い電力は入力損失125を克服するので、電源105は、DUT140において測定される電力よりも高い電力を駆動しなければならない。同様に、DUT140の出力電力は出力損失135を介して減衰されるので、電力計115は、DUT140の出力電力の低い値を測定する。これらの損失が、考慮に入れられなければならない。

【0022】

前記デバイスの試験の間、試験ハードウェアの損失が測定され、考慮に入れることができる場合でさえも、前記テストの精度は、難題のままである。前記入力又は出力における軽微な反射でさえも、該入力又は出力における0.5dBの得られる測定値に差を生じさせる。前記反射は、当該テストと、試験ソケットを含むハンドラ(handler)との間の長い相互接続ケーブルのために、互いに速く追従(follow)する。前記長い相互接続ケーブルは、しばしば、パッケージ取り扱い機器の機械的制約によって必要とされている。例えば、2.5GHz動作領域における周波数の50MHzの変化は、付加的に0.5dBだけ前記損失を変化させ得る。従って、多くのサンプルが測定され、補正係数の平均が求められる。この較正は、周波数領域全体に渡って実施される。

20

【0023】

本発明の一実施例による特定の用途において、電力増幅器(フィリップスセミコンダクタ株式会社製SA2411)が、試験される。SA2411のゴールドンサンプルが試験される。「ゴールドンサンプル」なる語は、模範的な態様において動作している際に予め試験されたデバイス(即ち、成功裏に試験された基準サンプル)を称している。絶対入力損失及び出力損失が決定される。これら2つのパラメータは、ソース電力とDUTにおいて測定された電力とを補償するように、ATE試験プログラム全体を通して使用される。精度は、観測された前記入力及び出力損失を較正する及び平均するように、十分な最低限の数のゴールドンサンプルを使用して確実にされることが出来る。ATE試験プログラム内の反復ループによって、前記入力及び出力損失係数が、微調整される。

30

【0024】

図2を参照されたい。前記SA2411の最終試験プログラムは、フロー200に従っている。ゴールドンサンプル210は、試験ハードウェアインターフェースにプラグ接続される。当該試験プログラムのこの部分は、前記試験ハードウェアインターフェースに関連する損失220と、ATE自体の内部における未知の損失とを判定する。この較正の結果は、2つの補正係数である。一方は前記入力損失に関し、他方は前記出力損失に関する。これらの補正係数220は、最終試験プログラム230内に挿入される。前記補正係数は、予め前記入力電力を調整するのに使用される、又は測定の後、前記出力電力を調整するのに使用される。利得、効率及び検出器精度のような他の試験は、補正された前記入力電力及び前記出力電力に基づく。前記補正された係数が挿入され、ユーザはデバイスに対する試験を実施し240、この結果、飽和によって入力と出力損失との間を区別すること

40

50

ができる。

【0025】

前記SA2411の場合、出力電力(P_{out})、利得、効率(E_{ff})及び検出器エラー(Det_err)のRF試験が実施される。これら4つの試験が較正される。これらのパラメータ間の関係の分析によると、 P_{in} 及び P_{out} に対する2つの前記補正係数は、前記4つの試験をカバーするのに十分である。測定されることができ他のパラメータは、雑音指数、IP3、IP5及びIPC等を含んでいるが、これらに限定されるものではない。更なる情報に関しては、Paul R. Gray及びRobert G. Meyerによる「集積回路の分析及び設計 第1版」という題名の文献の第9ないし11章を参照することができる。この文献は、全体的に参考により、本明細書に含まれている。

10

【0026】

図3を参照されたい。CSテストにおける、4つのRF試験の関係300が示されている。前記CSテストは、電源電力(P_{source})305を供給するように設定されている。当該SA2411の入力に到達するものは、電力レベル P_{in} 315である。この差分が、前記補正係数「入力損失」325である。実際の入力電力 P_{in} 315は、前記CSテストによって設定されている電力レベル P_{source} 305よりも小さい。

【0027】

DUTから出てくる実際の出力電力「 P_{out} 」310は、該出力電力が、CSテストの電力測定入力($P_{measure}$)320に到達する前に、減衰される。前記CSテストは、当該SA2411によって実際に供給されるものよりも低い電力レベルを測定して

20

【0028】

当該SA2411の利得は、前記実際の入力電力315「 P_{in} 」と実際の出力電力310「 P_{out} 」とに基づく関数である。利得340を所定の入力電力レベルで測定することは、CSテストによって設定されている前記電力レベル P_{source} が、入力損失325だけ増加されなければならない、測定される出力電力 $P_{measure}$ 320が、前記出力損失に関して補正されなければならないことを意味する。利得340は、「 P_{out} 」と「 P_{in} 」との間の差分である。どちらの値も「 P_{source} 」及び「 $P_{measure}$ 」ではない。

【0029】

効率345は、RF出力電力と、該RF出力電力における直流電流と、該RF出力電力における直流供給電圧との関数350である。この式は、 $E_{ff} = P_{out} [W] / (I_{dc} * V_{dc}) * 100\%$ である。実際の出力電力「 P_{out} 」は、単位[dBm]から[W]に変換されなくてはならないことに留意されたい。直流電流及び直流電圧は、補正係数を必要としない。これらの値は、0Hzにおいて正確に測定される。前記式における唯一のRFパラメータは、「 P_{out} 」である。これは、実際の出力電力である。再び「 P_{out} 」は、前記出力損失によって測定された出力電力「 $P_{measure}$ 」を補正することによって計算されることができる。

30

【0030】

検出器エラー360は、RF出力電力と、直流検出器電圧と、結合係数n及びkとの関数である。前記結合係数n及びkは、デバイスの設計によって決定される。

40

【0031】

発見された前記入力及び出力損失を較正する及び平均するために、当該デバイスの十分最低限の数のゴールドンサンプルが試験される。異常値からのデータは、破棄される。目的は、再現可能な結果を有することである。当該SA2411は例として使用されているが、本発明によって概略を示されている技術は、ユーザが既知の態様で前記出力を飽和させることができるいかなるデバイスにも利用されることができる。

【0032】

図4を参照されたい。プロット400は、X軸上に、入力電力410対出力電力と、入力電力対利得420とを示している。理想的な場合の入力電力対出力電力405と入力電

50

力対利得 4 2 5 とが、破線で示されている。前記利得は、 -20 dBm のあたりでは平坦である。前記入力電力が実際に -25 dBm 又は -15 dBm であるかどうかは、ユーザは同じ利得値を読んでいるため、関係ない。

【0033】

前記利得は、2つの絶対出力 P_{out} 及び P_{in} の組み合わせであるので、2つの補正が存在し得る。一方は前記入力電力の補正であり、他方は前記出力電力の補正である。従って、前記利得の測定は、入力及び出力損失の組み合わせのみを与える。前記利得の測定によって、入力損失又は出力損失の間を区別する仕方は存在しない。しかしながら、ユーザが、前記入力損失又は前記出力損失を知っている場合、彼又は彼女は、上述の測定によって他方を計算することができる。

10

【0034】

前記出力損失は、測定されることができる。上述の図において、理想的な場合、前記出力電力は、 22.5 dBm において強く飽和していることは明らかである。前記入力電力が $+10\text{ dBm}$ 又は $+14\text{ dBm}$ であるかどうかは、前記出力電力が常に $+22.5\text{ dBm}$ であるので、関係ない。この飽和した出力電力を測定し、次いで、該出力電力を前記既知の値と比較すると、前記出力損失が得られる。前記入力損失は、(-20 dBm における)先行の測定と、この測定とを使用して計算されることができる。

【0035】

不運にも、前記飽和は、当該例のSA2411の場合、強い飽和ではない。入力電力が 1 dB 増加するごとに、前記出力電力は、約 0.3 dB だけ増加する。従って、前記入力電力が 1 dB だけ離れている(off)場合、前記出力電力は 0.3 dB だけ離れ、従って前記出力補正は 0.3 dB だけ誤っており、前記入力補正は 0.3 dB だけ誤っている。前記初期入力補正と、新しく発見された入力補正とを知ることにより、新しい入力電力が規定されることができる。前記出力損失の測定を繰り返すことで、より正確な補正が得られる。前記補正が、前記入力電力に対して依然として(例えば、 0.3 dB)離れている場合、前記出力損失測定を繰り返し続ける。

20

【0036】

図5を参照されたい。本発明による例示的な実施例において、ゴールデンサンプルが、 -20 dBm の入力に設定されたベンチ(bench)において測定され 505 、 15.3 dB の利得を有している。 $+12.5\text{ dBm}$ の実際の入力電力において、前記実際の入力電力は $+22.7\text{ dBm}$ である。これらの得られたデータは、後に較正されるATE試験プログラムにプログラムされる 510 。パラメータ、即ちラボ利得、ラボ入力電力及びラボ出力電力は、 505 で得られたものであり、デバイスの測定における非常に高い精度を達成するための精密な試験セットアップから得られる。試験ボード、ケーブル及びATE電子機器からの損失及び他の効果は、前記測定から取り除かれ、この結果、ユーザは、被試験デバイス(DUT)のパラメータ自体のみを観測する。

30

【0037】

様々なテスト入力電力レベルにおいて、デバイスの出力が、前記テストに関して測定される 515 。 P_{in} 及び P_{out} は、ルックアップテーブル内に位置される。表1を参照されたい。

40

【0038】

【表 1】

表 1. 出力電力補正のためのデータの例		
テストの入力電力 (P_{in})	テストの出力電力 (P_{out})	テストソフトウェアに プログラムされるデータ
-20.0	-17.48	Pin_lab = 12.5dBm
12.0	11.07	Gain_lab = 15.3dB
12.5	11.18	Pout_lab = 22.7dBm
13.0	11.18	
13.5	11.49	
14.0	11.63	
14.5	11.75	
15.0	11.87	
15.5	11.98	
16.0	12.06	
16.5	12.15	
17.0	12.21	
17.5	12.26	
18.0	12.33	
18.5	12.40	
19.0	12.48	

10

20

【 0 0 3 9 】

ステップ 1 : 小さい入力信号 (- 2 0 d B m) において補正されていない利得 (Gain_u
ncorrected) を計算する 5 2 0。これを、ラボにおいて測定された利得 (Gain_lab) から
減算する。この数 (Data_gain) が、入力及び出力損失の和を表わしている 5 2 5。

【 数 1 】

$$\text{Gain_uncorrected} = (-17.48) - (-20) = 2.52\text{dB} \quad (1.1)$$

$$\text{Gain_lab} = 15.3\text{dB} \quad (1.2)$$

$$\text{Delta_gain} = \text{Gain_lab} - \text{Gain_uncorrected} = \text{Input loss} + \text{Output loss} \quad (1.3)$$

$$\text{Delta_gain} = 15.3 - 2.52 = 12.78\text{dB} = \text{Input loss} + \text{Output Loss} \quad (1.4)$$

30

【 0 0 4 0 】

ステップ 2 : 第 1 初期出力損失を + 1 0 d B に規定する 5 3 0 (これは略正しいが、こ
の数は、より正確な較正を得るために後に変更される)。初期入力損失を計算する 5 4 0
。CS テスタの電力レベルを、1 2 . 5 d B m + 入力損失に設定する 5 4 5。出力電力を
測定する 5 5 0。補正された出力電力を決定し 5 5 5、出力電力が、ラボから期待されて
いた値に近いかどうかを照合する 5 6 0。

【 数 2 】

$$\text{Output loss_initial} = 10\text{dB} \quad (2.1)$$

$$\text{Input loss_initial} = \text{Delta_gain} - \text{Output loss_initial} = 12.78 - 10 = 2.78\text{dB} \quad (2.2)$$

$$\text{Power_CS_tester} = 12.5\text{dB} + \text{Input loss_initial} = 12.5 + 2.78 = 15.28\text{dB} \quad (2.3)$$

$$\text{Power_CS_measured} = (\text{look up table at } 15.0\text{dBm}) = 11.87\text{dBm} \quad (2.4)$$

$$\begin{aligned} \text{Power_out_corrected} &= \text{Power_CS_measured} + \text{Output loss_initial} \\ &= 11.87 + 10 \\ &= 21.87\text{dBm}. \end{aligned} \quad (2.5)$$

40

【 0 0 4 1 】

50

補正された出力電力 5 5 5 は、2 2 . 7 d B の期待されていた値から略 1 d B だけ離れている。前記出力損失は、推定中である。前記初期出力損失は、前記の差分だけ増加されなければならない。ステップ 2 を繰り返し、これをステップ 3 とする。

【 0 0 4 2 】

ステップ 3 : 初期出力損失を、ステップ 2 において分かった値に設定する 5 3 5 : ステップ 2 における測定を繰り返す。

【 数 3 】

$$\text{Output-loss-initial} = \text{Pout_lab} - \text{PowerCS_measured} = 22.7 - 11.87 = 10.8\text{dB} \quad (3.1)$$

$$\text{Input_loss_initial} = \text{Delta_gain} - \text{Outputloss_initial} = 12.78 - 10.8 = 1.98\text{dB} \quad (3.2)$$

$$\text{Power_CS_tester} = 12.5\text{dB} + \text{Inputloss_initial} = 12.5 + 1.98 = 14.5\text{dBm} \quad (3.3)$$

$$\text{Power-CS-measured} = (\text{look up table at } +1 \text{ 4.5dBm}) = 11.75\text{dBm} \quad (3.4)$$

$$\text{Power_out corrected} = \text{Power_CS_measured} + \text{Outputloss_initial} = 11.75 + 10.8 = 22.5\text{dBm}. \quad (3.5)$$

10

【 0 0 4 3 】

前記補正された出力電力は、ここで、前記 2 2 . 7 d B m の期待されていた値から 0 . 2 d B だけ離れている。前記テストは、より正確な入力電力を見出すために、このステップを繰り返すことができる。前記出力損失、従って前記入力損失は、所定の値に収束する。これは、当該プログラムにおいて、更に先で使用される値 5 6 5 である。

【 0 0 4 4 】

前記精度を向上させるために、前記較正の手順は、複数のゴールデンサンプルに関して繰り返されても良い。平均の出力損失及び入力損失が計算されることができる。サンプルからサンプルへの変化が、平均される。例えば、互いに短期間において試験される 1 0 個のサンプルに対するテストの反復率は、十分なものであるように示されている。

20

【 0 0 4 5 】

他の実施例において、本発明によれば、前記補正係数を設定するための所与の電力レベルにおける小さい信号利得の 1 つの値を使用するというよりも、ユーザは、3 つ以上の電力レベルにおいて小さい信号利得を測定することができる。例えば、- 2 5 d B 、 - 2 0 d B 及び - 1 5 d B の小さい信号入力電力レベルは、前記サンプルのデバイスに利用されることができる。前記利得は、全ての場合において同じものに関するものでなくてはならない。様々な信号レベルにおける前記出力の測定と電源の電力レベルとの不正確さは低減される。従って、より正確な較正が得られる。前記ユーザは、スループット要件及び機器等のような生産コストの点から必要とされる精度を向上させる値を決定しなければならない。

30

【 0 0 4 6 】

本明細書に概要を示された手順は、A T E 又は他の等価なもののような、コンピュータシステムに記憶されることができる。例えば、ワークステーションを介するユーザインターフェイスは、ユーザが、当該 A T E と通信することを可能にする。前記 A T E は、しばしば、デバイス試験の必要性のために再書き込みされることができる特定のプログラミング言語を有する。前記のようなコンピュータシステムは、磁気ディスク、光ディスク及びメモリのような記憶媒体を含む。例示的な実施例において、当該較正の手順は、クライアントがアクセス可能なリモートホストサーバ上に常駐されることもできる。これらのサーバ/クライアントシステムは、組織のイントラネットの一部であっても良く、インターネット上で利用可能なものであっても良い。

40

【 0 0 4 7 】

他の実施例において、前記ベンチのセットアップ自体は、ネットワークを介して、前記較正の手順が利用される当該 A T E にリンクされても良い。これらのリンクは、ワイヤー、光ファイバ又はワイヤレス等を含み得る。

【 0 0 4 8 】

本発明は、幾つかの特定の例示的な実施例を参照して記載されているが、当業者であれば、多くの変形が、添付請求項に記載されている本発明の精神及び範囲から逸脱すること

50

なく作ることができることを認識するであろう。

【図面の簡単な説明】

【0049】

【図1】電力増幅器の試験において生じ得る損失を示している。

【図2】本発明の実施例による校正手順の概要を示している。

【図3】本発明の実施例による補正係数の導出及びRF試験を示している。

【図4】例示的なデバイスに対する出力電力/利得対入力電力の曲線を示している。

【図5】本発明の実施例による校正手順の概要を示している。

【図1】

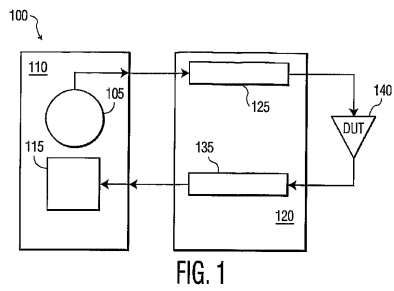


FIG. 1

【図2】

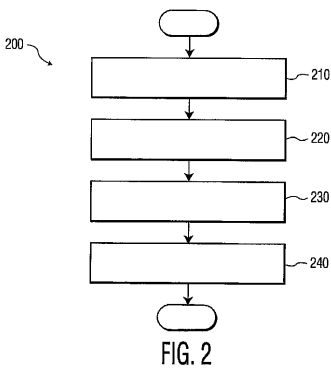


FIG. 2

【図3】

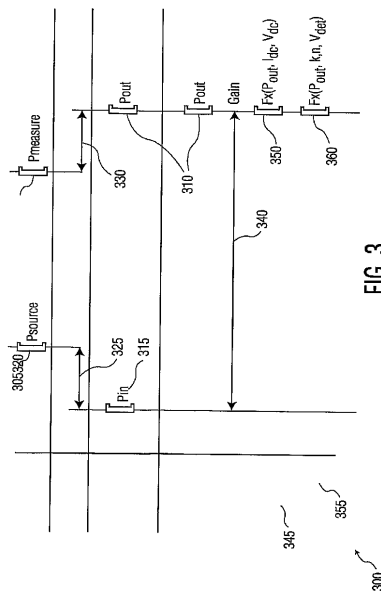


FIG. 3

【 図 4 】

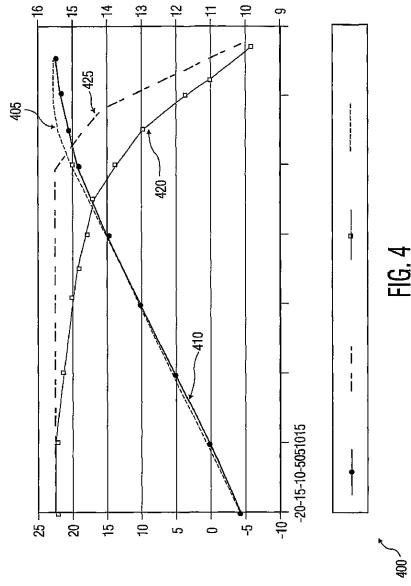


FIG. 4

【 図 5 】

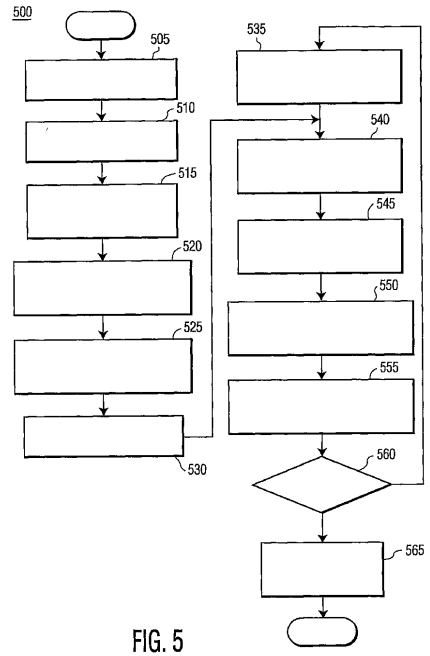


FIG. 5

【 国際調査報告 】

INTERNATIONAL SEARCH REPORT		International Application No PCT/IB2004/051461
A. CLASSIFICATION OF SUBJECT MATTER IPC 7 G01R31/28 G01R35/00		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) IPC 7 G01R H03F		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used) EPO-Internal, PAJ, WPI Data		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 6 223 056 B1 (APPEL MARK J) 24 April 2001 (2001-04-24) abstract; figure 4	1-8
A	US 4 246 535 A (HUANG ET AL) 20 January 1981 (1981-01-20) abstract	1-8
A	EP 1 047 185 A (SECURICOR WIRELESS TECHNOLOGY) 25 October 2000 (2000-10-25) abstract	1-8
A	PATENT ABSTRACTS OF JAPAN vol. 2002, no. 06, 4 June 2002 (2002-06-04) & JP 2002 040068 A (NEC CORP), 6 February 2002 (2002-02-06) abstract	1-8
----- -/--		
<input checked="" type="checkbox"/> Further documents are listed in the continuation of box C.		<input checked="" type="checkbox"/> Patent family members are listed in annex.
* Special categories of cited documents:		
A document defining the general state of the art which is not considered to be of particular relevance		*T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
E earlier document but published on or after the international filing date		*X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
L document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)		*Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.
O document referring to an oral disclosure, use, exhibition or other means		*B* document member of the same patent family
P document published prior to the international filing date but later than the priority date claimed		
Date of the actual completion of the international search 3 May 2005	Date of mailing of the international search report 11/05/2005	
Name and mailing address of the ISA European Patent Office, P.B. 5816 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax: (+31-70) 340-3016	Authorized officer Vytlačilová, L	

INTERNATIONAL SEARCH REPORT

International Application No
PCT/IB2004/051461

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 5 748 037 A (ROZENTAL ET AL) 5 May 1998 (1998-05-05) abstract -----	1-8

INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No

PCT/IB2004/051461

Patent document cited in search report		Publication date	Patent family member(s)	Publication date
US 6223056	B1	24-04-2001	CN 1228004 A ,C GB 2332997 A ,B JP 3012230 B2 JP 11289577 A	08-09-1999 07-07-1999 21-02-2000 19-10-1999
US 4246535	A	20-01-1981	NONE	
EP 1047185	A	25-10-2000	GB 2349528 A EP 1047185 A2 US 6429736 B1	01-11-2000 25-10-2000 06-08-2002
JP 2002040068	A	06-02-2002	NONE	
US 5748037	A	05-05-1998	GB 2287371 A AU 1717095 A WO 9524766 A1	13-09-1995 25-09-1995 14-09-1995

フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW

(74)代理人 100122769

弁理士 笛田 秀仙

(72)発明者 ヴィッセル ヘンドリック

アメリカ合衆国 カリフォルニア州 95131-1706 サン ホセ エム/エス-エスジェ
イ41 1109 マッケイ ドライブ

(72)発明者 スペイン シェリー

アメリカ合衆国 ニューヨーク州 10510-8001 プリアクリフ メイナー ピーオー
ボックス 3001

Fターム(参考) 2G132 AA00 AA12 AD01 AE18 AE23 AL15

4M106 AA01 BA01 BA14 CA09 CA70 DJ12 DJ19 DJ20 DJ38