

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5486610号  
(P5486610)

(45) 発行日 平成26年5月7日(2014.5.7)

(24) 登録日 平成26年2月28日(2014.2.28)

| (51) Int. Cl.           | F I             |
|-------------------------|-----------------|
| HO 1 L 29/812 (2006.01) | HO 1 L 29/80 H  |
| HO 1 L 29/778 (2006.01) | HO 1 L 21/02 B  |
| HO 1 L 21/338 (2006.01) | HO 1 L 21/314 A |
| HO 1 L 21/02 (2006.01)  |                 |
| HO 1 L 21/314 (2006.01) |                 |

請求項の数 25 (全 15 頁)

|               |                               |           |                     |
|---------------|-------------------------------|-----------|---------------------|
| (21) 出願番号     | 特願2011-542361 (P2011-542361)  | (73) 特許権者 | 503455363           |
| (86) (22) 出願日 | 平成21年12月16日 (2009.12.16)      |           | レイセオン カンパニー         |
| (65) 公表番号     | 特表2012-513675 (P2012-513675A) |           | アメリカ合衆国 マサチューセッツ州 O |
| (43) 公表日      | 平成24年6月14日 (2012.6.14)        |           | 2451 ウォルサム ウィンター スト |
| (86) 国際出願番号   | PCT/US2009/068180             |           | リート 870             |
| (87) 国際公開番号   | W02010/075125                 | (74) 代理人  | 100140109           |
| (87) 国際公開日    | 平成22年7月1日 (2010.7.1)          |           | 弁理士 小野 新次郎          |
| 審査請求日         | 平成23年8月19日 (2011.8.19)        | (74) 代理人  | 100075270           |
| (31) 優先権主張番号  | 12/341, 115                   |           | 弁理士 小林 泰            |
| (32) 優先日      | 平成20年12月22日 (2008.12.22)      | (74) 代理人  | 100080137           |
| (33) 優先権主張国   | 米国 (US)                       |           | 弁理士 千葉 昭男           |
|               |                               | (74) 代理人  | 100096013           |
|               |                               |           | 弁理士 富田 博行           |
|               |                               | (74) 代理人  | 100153028           |
|               |                               |           | 弁理士 上田 忠            |

最終頁に続く

(54) 【発明の名称】 ダイヤモンド層を有する窒化ガリウム・デバイスの製造

(57) 【特許請求の範囲】

【請求項 1】

窒化ガリウム (GaN) 層と、  
前記 GaN 層上に配置された第 1 ダイヤモンド層と、  
前記 GaN 層および前記第 1 ダイヤモンド層と接触して配置されたゲート構造と、  
を備えているデバイスを製造するステップを含み、  
該製造するステップが、  
前記 GaN 層の第 1 表面上に第 1 ダイヤモンド層を堆積させること、及び  
前記 GaN 層の第 1 表面とは反対側となる、前記 GaN 層の第 2 表面上に第 2 ダイヤ  
モンド層を堆積させ、且つ、該第 2 ダイヤモンド層に第 3 ダイヤモンド層を堆積させて、  
前記第 2 ダイヤモンド層および前記第 3 ダイヤモンド層を前記第 2 表面上に付着させるこ  
と、を含む、  
方法。

【請求項 2】

請求項 1 記載の方法において、前記堆積することが、マイクロ波プラズマ化学蒸着 (CVD) を用いて、前記 GaN 層上に前記ダイヤモンド層を堆積させることを含む、方法。

【請求項 3】

請求項 1 記載の方法において、前記堆積させることが、1,000 オングストロームよりも大きいダイヤモンド層を堆積させることを含む、方法。

【請求項 4】

請求項 1 記載の方法において、前記第 3 ダイヤモンド層の第 2 熱伝導率は、前記第 2 ダイヤモンド層の第 1 熱伝導率よりも高い、方法。

【請求項 5】

請求項 1 記載の方法において、前記 GaN 層を備えるデバイス製造するステップが、非ドーパド GaN、ドーパド GaN、または他の元素と組み合わせた GaN の内少なくとも 1 つを備えている GaN 層を備えているデバイスを製造するステップを含む、方法。

【請求項 6】

請求項 1 記載の方法において、デバイスを製造するステップが、高周波デバイス、高電子移動度トランジスタ (HEMT)、またはマイクロ波デバイスの内 1 つを製造することを含む、方法。

10

【請求項 7】

窒化ガリウム (GaN) の第 1 表面上にダイヤモンド層を配置するステップと、  
前記ダイヤモンド層の一部を除去して、前記 GaN の第 1 表面を露出させるステップと、  
前記 GaN の第 1 表面および前記ダイヤモンド層に接触するゲート構造を形成するステップと、  
前記 GaN の第 1 表面の反対側となる、前記 GaN の第 2 表面に第 2 ダイヤモンド層を付着させるステップと、  
を備えている、方法。

【請求項 8】

請求項 7 記載の方法であって、更に、高周波デバイス、高電子移動度トランジスタ (HEMT)、またはマイクロ波デバイスの内少なくとも 1 つを、前記ダイヤモンド / GaN 構造から製造するステップを備えている、方法。

20

【請求項 9】

請求項 7 記載の方法において、前記ダイヤモンド層の一部を除去して前記 GaN の第 1 表面を露出させるステップが、酸素プラズマを用いて前記ダイヤモンド層の一部を除去することを含む、方法。

【請求項 10】

請求項 7 記載の方法において、ダイヤモンド層を配置するステップが、ダイヤモンド層を堆積させることを含む、方法。

30

【請求項 11】

請求項 10 記載の方法であって、更に、前記ダイヤモンド層を堆積させる前に、ナノダイヤモンド粒子を含む溶液内に浸漬した GaN に超音波を付するステップを含む、方法。

【請求項 12】

請求項 7 記載の方法であって、  
第 1 基板上に GaN を成長させるステップと、  
前記 GaN 上に材料層を堆積させるステップと、  
前記第 1 基板を除去するステップと、  
を備えている、方法。

40

【請求項 13】

請求項 12 記載の方法において、第 1 基板上に GaN を成長させるステップが、シリコン・カーバイド、シリコン、またはサファイアの内 1 つに GaN を成長させることを含む、方法。

【請求項 14】

請求項 12 記載の方法において、前記 GaN 上に材料層を堆積させるステップが、シリコン層またはガラス層の内 1 つを堆積させることを含む、方法。

【請求項 15】

請求項 12 記載の方法であって、更に、ダイヤモンド / GaN 構造を形成するために、前記材料層を除去するステップを備えている、方法。

50

## 【請求項 16】

窒化ガリウム（GaN）層と、  
 前記GaN層上に配置された第1ダイヤモンド層と、  
 前記GaN層および前記第1ダイヤモンド層と接触して配置されたゲート構造と、  
 第1熱伝導率を有し、前記GaN層の第2表面上に堆積された第2ダイヤモンド層と、  
 前記第2ダイヤモンド層上に堆積された第3ダイヤモンド層と、を備えており、  
 前記ゲート構造および前記第1ダイヤモンド層が、前記GaNの第2表面とは反対側となる、前記GaN層の第1表面上に堆積される、デバイス。

## 【請求項 17】

請求項16記載のデバイスにおいて、前記第3ダイヤモンド層が、前記第1熱伝導率よりも高い第2熱伝導率を有する、デバイス。

10

## 【請求項 18】

請求項16記載のデバイスであって、更に、前記第2ダイヤモンド層と前記GaN層との間に堆積された中間層を備えている、デバイス。

## 【請求項 19】

請求項16記載のデバイスにおいて、前記第2ダイヤモンド層が2ミルよりも大きく、前記第1ダイヤモンド層が1ミル未満である、デバイス。

## 【請求項 20】

請求項16記載のデバイスにおいて、前記デバイスが、高周波デバイス、高電子移動度トランジスタ（HEMT）、またはマイクロ波デバイスの内の1つである、デバイス。

20

## 【請求項 21】

請求項16記載のデバイスにおいて、前記GaN層が、非ドーブGaN、ドーブGaN、または他の元素と組み合わせたGaNの内少なくとも1つを含む、デバイス。

## 【請求項 22】

窒化ガリウム（GaN）層と、  
 前記GaN層上に配置された第1ダイヤモンド層と、  
 前記GaN層および前記第1ダイヤモンド層と接触して配置されたゲート構造と、  
 第1熱伝導率を有し、前記GaN層の第2表面上に堆積された第2ダイヤモンド層と、  
 前記第2ダイヤモンド層と前記GaN層との間に堆積された中間層と、  
 前記第2ダイヤモンド層上に堆積された第3ダイヤモンド層と、  
 を備えており、  
 前記ゲートおよび前記第1ダイヤモンド層が、前記GaNの第2表面とは反対側となる、前記GaN層の第1表面上に堆積され、  
 前記GaN層が、非ドーブGaN、ドーブGaN、または他の元素と組み合わせたGaNの内少なくとも1つを含む、デバイス。

30

## 【請求項 23】

請求項22記載のデバイスにおいて、前記第3ダイヤモンド層が、前記第1熱伝導率よりも高い第2熱伝導率を有する、デバイス。

## 【請求項 24】

請求項22記載のデバイスにおいて、前記第2ダイヤモンド層が2ミルよりも大きく、前記第1ダイヤモンド層が1ミル未満である、デバイス。

40

## 【請求項 25】

請求項22記載のデバイスにおいて、前記デバイスが、高周波デバイス、高電子移動度トランジスタ（HEMT）、またはマイクロ波デバイスの内の1つである、デバイス。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

窒化ガリウム（GaN）は、その電気的および物理的特性のために、マイクロ波デバイスのような高周波（HF）デバイスに非常に適するものになっている。HFデバイスは、大量の熱を発生するので、デバイスの障害を回避するために、当該HFデバイスに熱拡

50

散部(heat spreader)を付着させる必要がある。このような熱拡散部の1つにダイヤモンドがある。GaN層上で用いられるダイヤモンドを形成するために、ホット・フィラメント化学蒸着(CVD:chemical vapor deposition)プロセスが用いられている。一般に、これらのダイヤモンド層は直接GaN層上に堆積されるのではなく、何らかの他の材料(例えば、シリコン、シリコン・カーバイド等)の上に堆積され、この材料が最終的にGaN層と共に処理される。

【発明の概要】

【発明が解決しようとする課題】

【0002】

一態様における方法は、デバイスを製造するステップを含む。このデバイスは、窒化ガリウム(GaN)層と、この窒化ガリウム層上に配置されたダイヤモンド層と、GaN層およびダイヤモンド層と接触して配置されたゲート構造とを含む。

10

【0003】

他の態様におけるデバイスは、窒化ガリウム(GaN)層と、GaN層上に配置されたダイヤモンド層と、GaN層およびダイヤモンド層と接触して配置されたゲート構造とを含む。

【0004】

更に別の態様における方法は、窒化ガリウム(GaN)の第1表面上にダイヤモンド層を配置するステップと、ダイヤモンド層の一部を除去して、GaNの第1表面を露出させるステップと、GaNの第1表面およびダイヤモンド層に接触するゲート構造を形成する

20

ステップとを含む。

【図面の簡単な説明】

【0005】

【図1A】図1Aは、第1ダイヤモンド層および第2ダイヤモンド層を有する窒化ガリウム(GaN)層の一例の図である。

【図1B】図1Bは、第1ダイヤモンド層および第2ダイヤモンド層を有するGaN層の別の例の図である。

【図2】図2は、第1ダイヤモンド層および第2ダイヤモンド層を有するGaN層を製造するプロセスの一例のフローチャートである。

30

【図3A】図3Aは、図2のプロセスに対応する図である。

【図3B】図3Bは、図2のプロセスに対応する図である。

【図3C】図3Cは、図2のプロセスに対応する図である。

【図3D】図3Dは、図2のプロセスに対応する図である。

【図4】図4は、第1ダイヤモンド層および第2ダイヤモンド層を有するGaN層を製造するプロセスの別の例のフローチャートである。

【図5A】図5Aは、図4のプロセスに対応する図である。

【図5B】図5Bは、図4のプロセスに対応する図である。

【図5C】図5Cは、図4のプロセスに対応する図である。

【図5D】図5Dは、図4のプロセスに対応する図である。

【図5E】図5Eは、図4のプロセスに対応する図である。

40

【図5F】図5Fは、図4のプロセスに対応する図である。

【図5G】図5Gは、図4のプロセスに対応する図である。

【図5H】図5Hは、図4のプロセスに対応する図である。

【図6】図6は、他の表面にダイヤモンドを堆積させるプロセスの一例のフローチャートである。

【図7A】図7Aは、図6のプロセスに対応する図である。

【図7B】図7Bは、図6のプロセスに対応する図である。

【図7C】図7Cは、図6のプロセスに対応する図である。

【図7D】図7Dは、図6のプロセスに対応する図である。

【図7E】図7Eは、図6のプロセスに対応する図である。

50

【図 7 F】図 7 F は、図 6 のプロセスに対応する図である。

【図 8】図 8 は、他の表面にダイヤモンドを堆積させるプロセスの他の例のフローチャートである。

【図 9 A】図 9 A は、図 6 のプロセスに対応する図である。

【図 9 B】図 9 B は、図 6 のプロセスに対応する図である。

【図 9 C】図 9 C は、図 6 のプロセスに対応する図である。

【図 9 D】図 9 D は、図 6 のプロセスに対応する図である。

【図 1 0】図 1 0 は、ダイヤモンド層を有するデバイスの一例である。

【図 1 1】図 1 1 は、ダイヤモンド層を有するデバイスの別の例である。

【図 1 2】図 1 2 は、ダイヤモンド・コーティングによる熱挙動を表すグラフである。

10

【発明を実施するための形態】

【0006】

ホット・フィラメント化学蒸着 (CVD) プロセスは、窒化ガリウム (GaN) 層上で用いられる 1 ミル未満のダイヤモンド層を形成するために用いられてきた。熱拡散部として有効であるためには、ダイヤモンド層は 2 ミルよりも大きくなければならない。更に、ホット・フィラメント CVD プロセスは、それ自体の本質により、黒っぽい色のダイヤモンドを生成する。これは、例えば、タングステンのような、ホット・フィラメント CVD プロセスにおいて用いられる材料が混入されたためである。一般に、これらの「汚れた」ダイヤモンド層が生成されると、純粋なダイヤモンドよりも熱伝導率が低くなる。一般に、ホット・フィラメント CVD プロセスを用いたダイヤモンド層の熱伝導率は、約 800

20

から 1000 ワット/メートル・ケルビン (W/m-K) である。

【0007】

マイクロ波プラズマ CVD プロセスは、ホット・フィラメント CVD プロセスよりも遙かに厚い 4 ミルのオーダーのダイヤモンド層を、遙かに速い速度で生産することが知られている。更に、このダイヤモンド層は、ホット・フィラメント CVD プロセスよりも純粋であり、1500 W/m-K よりも大きな熱伝導率を有するダイヤモンド層を生産する。一例では、マイクロ波プラズマ CVD プロセスを用いて生産されたダイヤモンドの熱伝導率は、ホット・フィラメント・プロセスを用いて生産されたダイヤモンドの熱伝導率の 2 倍となる。しかしながら、マイクロ波プラズマ CVD プロセスを含む CVD プロセスは、GaN 上への直接堆積に関しては比較的知られていない。例えば、ホット・フィラメント CVD を用いたダイヤモンドの堆積は、通例、何らかの他の材料 (例えば、シリコン、シリコン・カーバイド等) の上に行われ、この他の材料が最終的に GaN 層と共に処理される。マイクロ波プラズマ CVD プロセスを用いた GaN 上へのダイヤモンドの直接堆積は比較的知られていないので、GaN 上に直接ダイヤモンドを堆積させるためのプロセスを信頼性高くそして首尾良く開発し検査するコストは非常に高くなる。GaN 上に直接ダイヤモンドを堆積させるプロセスを開発するコストや出費を迂回する 1 つの方法は、マイクロ波プラズマ CVD プロセスを用いたダイヤモンドを、例えば、ホット・フィラメント CVD を用いて製造された劣等ダイヤモンド層 (inferior diamond layer) 上に堆積させることである。

30

【0008】

本明細書において用いる場合、GaN 層は、純粋の GaN、ドーブ GaN (doped GaN)、または他の元素と組み合わせられた GaN (例えば、AlGaN)、あるいはそのあらゆる組み合わせを含むことができる。シリコン基板は、純粋なシリコン、ドーブ・シリコン、二酸化シリコン、シリコン・カーバイド、またはシリコンと他の元素とのあらゆる組み合わせ、ならびにそのあらゆる組み合わせを含むことができる。

40

【0009】

図 1 A および図 1 B を参照すると、一例において、デバイス (例えば、高周波デバイス、高電子移動度トランジスタ (HEMT)、マイクロ波デバイス等) を形成する際に用いるための構造 1 0 は、第 2 ダイヤモンド層 1 2、第 2 ダイヤモンド層に隣接する第 1 ダイヤモンド層 1 4、そして第 1 ダイヤモンド層に隣接する GaN 層 1 6 を含む。この構成で

50

は、GaN層16によって生成された熱が、第1および第2ダイヤモンド層12、14によって形成された熱拡散部を通過する。他の例では、デバイス（例えば、高周波デバイス、HEMTトランジスタ、マイクロ波デバイス等）を形成するために用いられる構造20は、構造10と同様であるが、第1ダイヤモンド層とGaN層16との間に中間層22を含む。この中間層22が必要なのは、GaN上へのダイヤモンドの直接製造が容易なプロセスではなく、予測可能性や一貫性が遙かに低いからである。中間層22は、単に第1ダイヤモンド層14をGaN層に保持する接着性のあるものでよく、またはダイヤモンドを容易に堆積させることができるシリコン型構造であってもよい。場合によっては、中間層22がダイヤモンド層12、14よりも低い熱伝導率を有するために、中間層22がより多くの熱を保持することもある。即ち、別の言い方をすれば、GaN層16からの熱移転が中間層22によって妨げられることになる。つまり、中間層22を最小に抑えること、または構造10内に中間層を全く有さないことが好ましい。

10

#### 【0010】

図2および図3Aから図3Dを参照すると、第1ダイヤモンド層および第2ダイヤモンド層を有するGaN層を製造するプロセスの1つが、プロセス100である。第1ダイヤモンド層14（例えば、厚さが5から20ミクロンの層）を絶縁物上シリコン(SOI)基板122(102)(図3A)上に堆積させるために、ホット・フィラメントCVDプロセスが用いられる。絶縁体(図示せず)(例えば、二酸化シリコン)が、SOI基板122から除去されて、シリコン基板122'、例えば、(104)(図3B)を残す。第2ダイヤモンド層12を第1ダイヤモンド層14(108)(図3C)上に堆積させるために、マイクロ波プラズマCVDが用いられる。残留するSOI基板、つまり、シリコン基板122(112)(図3D)上にGaNを成長させる。

20

#### 【0011】

図4および図5Aから図5Hを参照すると、第1ダイヤモンド層および第2ダイヤモンド層を有するGaN層を製造する他のプロセスは、プロセス200である。第1基板230(202)(図5A)上に、GaN16を成長させる。一例では、第1基板は、シリコン・カーバイド、シリコン、またはサファイアとするとよい。シリコン層232(例えば、シリコン、シリコン・カーバイド等)を、GaN(204)(図5B)上に堆積させる。一例では、接着剤を用いて、シリコン層232をGaN16に付着させる。他の例では、GaN16上にシリコン層232を成長させる。他の例では、ガラスのような他の材料を、シリコン層232の代わりに用いることもできる。例えば、エッチングによって、第1基板230を除去し(208)、GaN/シリコン構造250(図5C)を残す。ダイヤモンドの第1層14を第2基板234(212)(図5D)上に堆積させるために、ホット・フィラメントCVDを用いる。例えば、第2基板234は、厚さが500ミクロンのシリコン基板500である。第1ダイヤモンド層14(218)(図5E)上に第2ダイヤモンド層12を堆積させるために、マイクロ波プラズマCVDプロセスを用いる。例えば、エッチングによって(図5F)、第2基板234を除去する(218)。第1および第2ダイヤモンド層12、14を、GaN/シリコン構造250(224)(図5G)に付着させる。例えば、接着剤を用いて、第1ダイヤモンド層14をGaN16に付着させる。例えば、エッチングによって(図5H)、シリコン層232を除去する(228)

30

40

#### 【0012】

図6および図7Aから図7Fを参照すると、ダイヤモンド層を有するGaN層を製造する更に別のプロセスは、プロセス300である。プロセス300は、第3ダイヤモンド層316を、第1および第2ダイヤモンド層14、12を有する第2GaN面304(例えば、下面)(図7F)とは逆側の第1GaN面302(例えば、上面)(図7F)上に堆積させることを除いて、プロセス200と同様である。例えば、処理ブロック202、204、および208は、プロセス200におけるものと同様に行われる。特に、第1基板230(202)(図7A)上にGaN16を成長させ、GaN16(204)(図7B)上にシリコン層232を堆積させ、例えば、エッチングによって第1基板230を除

50

去し(208)、GaN/シリコン構造250(図7C)を残す。

【0013】

シリコン/GaN構造250を溶液中に浸漬して、超音波を付す(302)。堆積(例えば、処理ブロック314)の前に表面を処理することによって、堆積中にダイヤモンド層316がGaN16上に形成される可能性(chance)が高くなる。一例では、この溶液は、ダイヤモンド粒子(例えば、ナノ-ダイヤモンド粒子( $10^{-9}$  m))を含むイソプロピル・アルコール溶液である。

【0014】

シリコン/GaN構造250(314)(図7D)上に、第3ダイヤモンド層316を堆積させる。例えば、約600°Cから約650°Cの温度で、第3ダイヤモンド層316をGaN250に堆積させるために、マイクロ波プラズマCVDプロセスを用いる。例えば、エッチング(図7E)によって、シリコン層232を除去する(228)。

10

【0015】

プロセス・ブロック212、214、および218を用いて形成した第1および第2ダイヤモンド層14、12を、残りのGaN/ダイヤモンド構造に付着させて、ダイヤモンド/GaN/ダイヤモンド/ダイヤモンド構造360(334)(図7F)を形成する。例えば、接着剤を用いて、第1ダイヤモンド層14をGaN16に付着させる。第3ダイヤモンド層316が堆積されている第1面302とは逆側の第2面304に、第1ダイヤモンド層14を付着させる。ダイヤモンド層12、14からは逆側の表面にダイヤモンド層316を堆積させることによって、ダイヤモンド/GaN/ダイヤモンド/ダイヤモンド構造360から形成されたデバイスから、熱を一層効果的に排除する。

20

【0016】

図8および図9Aから図9Dを参照すると、ダイヤモンド層を有するGaNを製造する更に別のプロセスは、プロセス370である。シリコン・カーバイド/GaN構造380(図9A)は、GaN層16と、当該GaN16の第2面に堆積されているシリコン・カーバイド層382とを含む。シリコン・カーバイド/GaN構造380を、ナノ-ダイヤモンド粒子を有するイソプロピル・アルコール溶液(例えば、処理ブロック312において用いた溶液)に浸漬し、超音波を付す(372)。GaN16(図9B)上に第3ダイヤモンド層316を堆積させる(374)。例えば、エッチングによってシリコン・カーバイド層382を除去する(376)(図9C)。例えば、処理ブロック212、214、および218を用いて、第1および第2ダイヤモンド層14、12を形成する。第1および第2ダイヤモンド層14、12をGaN/ダイヤモンド350に付着させて、ダイヤモンド/GaN/ダイヤモンド/ダイヤモンド構造360を形成する(334)(図9D)。

30

【0017】

図10を参照すると、高周波デバイス、高電子移動度トランジスタ(HEMT)、マイクロ波デバイス等のようなデバイスを製造するために、ダイヤモンド/GaN/ダイヤモンド/ダイヤモンド構造360を用いることができる。例えば、ダイヤモンド層316を直接デバイス内に一体化し、熱を除去するためだけでなく、例えば、容量に用いられる誘電体として機能するために用いることができる。例えば、ダイヤモンドの誘電率は約5.7であり、GaNデバイスにおいて広く一般に用いられている窒化シリコンの誘電率である約7に近い。しかしながら、ダイヤモンド・フィルムは、窒化シリコン・フィルムよりも熱伝導率が高い。場合によっては、ダイヤモンド層316の一部を除去し(例えば、酸素プラズマを用いる)、GaN16の表面302を露出させることもある。

40

【0018】

一例では、デバイス400(例えば、HEMTデバイス)は、ソース404、ドレイン406、およびゲート408(例えば、T-ゲート)を含み、これらはメタライゼーション工程において、GaN層16の面302上に堆積される。ゲート408は、ダイヤモンド層の一部を除去することによってGaNを露出させた後に、ダイヤモンド層316内に形成される。この例では、ダイヤモンド層316の一部を除去することによって、ダイア

50

モンド層を、各々幅Wを有する、2つのダイヤモンド層316a、316bに分割する。この構成では、ダイヤモンド層316a、316bは、誘電体層および熱拡散部として機能することができ、ゲート408から熱を除去する。場合によっては、ダイヤモンド層316a、316bの幅が等しくなくてもよい場合もある。一例では、ゲート408の一部がダイヤモンド層316a、316bと隣り合ってこれらと接触しており、ゲート408の他の部分が、ゲートとダイヤモンド層316a、316bとの間にギャップ410a、410b（例えば、空気ギャップ）を形成する。一例では、ゲート408、ギャップ410a、410b、ダイヤモンド層316a、316bが、容量構造を形成する。尚、当業者であれば、これらのギャップ410a、410bを形成するための様々な方法を知っているであろう。例えば、ゲート408を形成するメタライゼーションの前に、ダイヤモンド層316の表面に、材料（例えば、フォトレジスト）があってもよい。ゲート408を形成した後、この材料を除去して、ギャップ410a、410bを形成する。他の例では、デバイス400はギャップ410a、410bを含まないので、ゲート408が直接ダイヤモンド層316a、316bの表面上にある。更に別の例では、他の材料がギャップ410a、410bを充填してもよい。この材料は、容量に寄与してもしなくてもよい。

【0019】

図11および図12を参照すると、デバイス400'はデバイス400と同様であり、GaN層16が、AlGaN層412および純粋なGaN層416を含む。AlGaN412以外のGaN型材料をGaN層416に追加してもよい。また、GaN層416を、ドーピングGaNまたは他のGaN型材料と置き換えてもよい。第3ダイヤモンド層316a、316bは、熱をゲートから拡散させることによって、ゲート408における温度を大幅に低下させるために用いられる。グラフ500は、デバイス400'を用いた熱の効果を、ダイヤモンド層316aまたは316bの幅Wの関数として表す。ゲート408とソース404との間の距離Dは、1.875ミクロンであり、ダイヤモンド層316a、316b間の距離Gは、0.25ミクロンである。曲線502は、0.05ミクロンのダイヤモンド層を表し、曲線504は、0.25ミクロンのダイヤモンド層を表す。0.25ミクロンのダイヤモンド・コーティングによって、ダイヤモンド層316a、316bを有さない場合よりも、出力電力の20%増大が可能となり、熱抵抗を15%（5W/mmにおいて $> 25^{\circ}\text{C}$ ）低減できる。0.05ミクロンのダイヤモンド・コーティングによって、ダイヤモンド層316a、316bを有さない場合よりも、熱抵抗を10%（5W/mmにおいて $> 25^{\circ}\text{C}$ ）低減できる。

【0020】

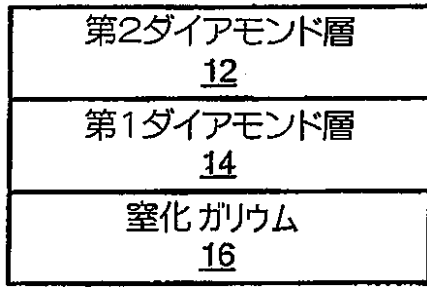
本明細書において説明したプロセスは、本明細書において説明した特定の実施形態に限定されるのではない。例えば、プロセスは、図2、図4、図6、および図8におけるプロセス工程の特定の処理順序に限定されるのではない。逆に、図2、図4、図6、および図8の処理工程は、そのいずれでも、以上に明記した結果を達成するために必要に応じて、並び替えること、組み合わせるまたは除去すること、並列または直列に実行することができる。

【0021】

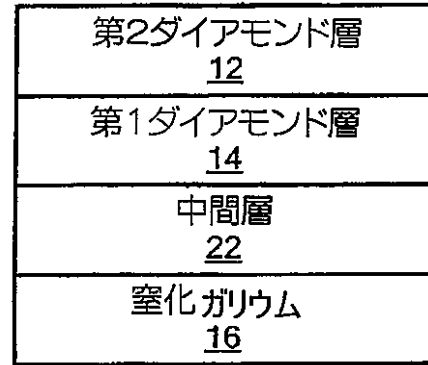
以上、一定の構成要素を所与の順序で有する例示的な生産物を有する特定の実施形態と結びつけて本発明について示し説明したが、本発明の範囲内で、構成要素の数がそれよりも多いまたは少ない他の実施形態、異なるタイプの構成要素を有する他の実施形態、そして種々の構成で結合されている実施形態も考えられることは言うまでもない。このような実施形態は、当業者には容易に明らかとなるであろう。本明細書において具体的に記載していない他の実施形態も、以下の特許請求の範囲に該当するものとする。



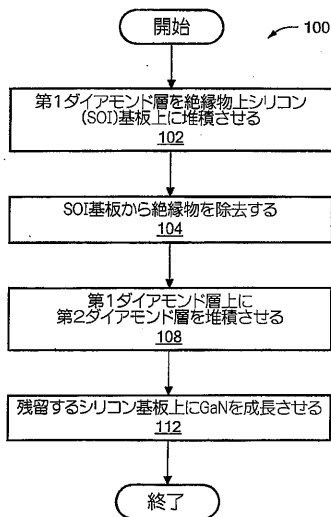
【図1A】



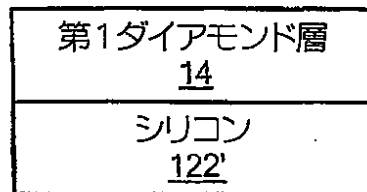
【図1B】



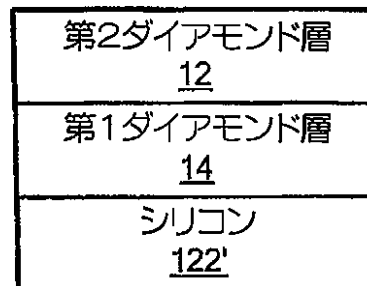
【図2】



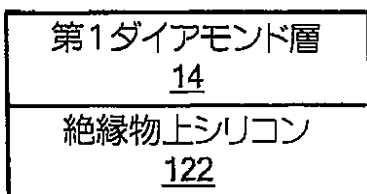
【図3B】



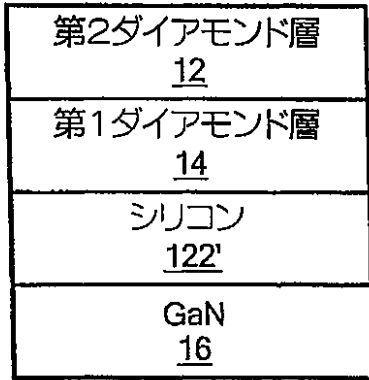
【図3C】



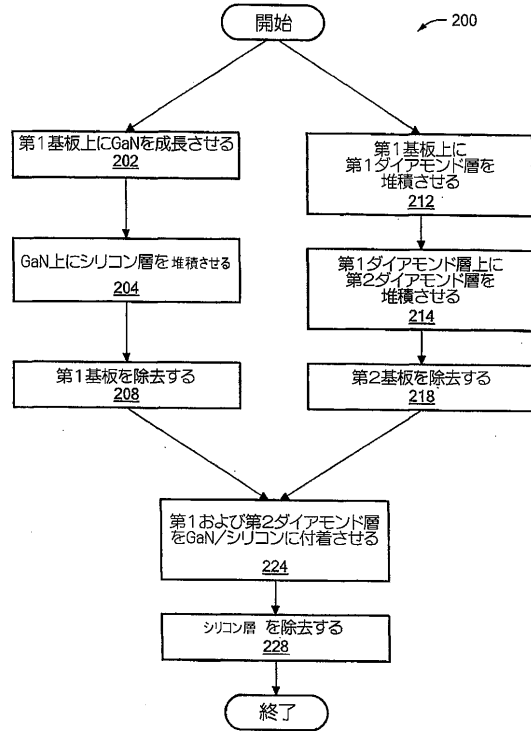
【図3A】



【図3D】



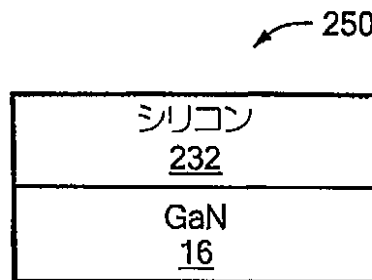
【図4】



【図5A】



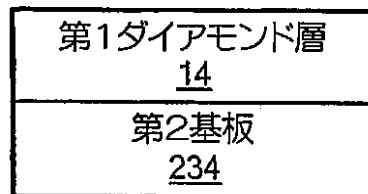
【図5C】



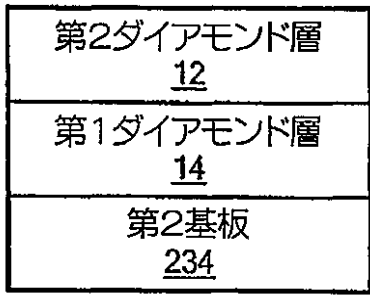
【図5B】



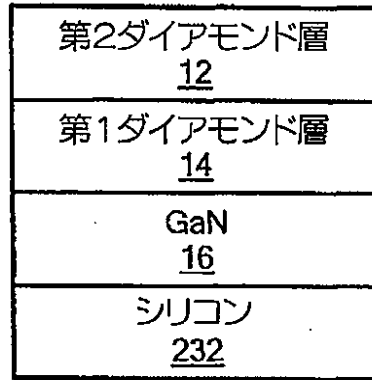
【図5D】



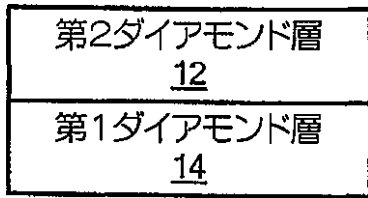
【図5E】



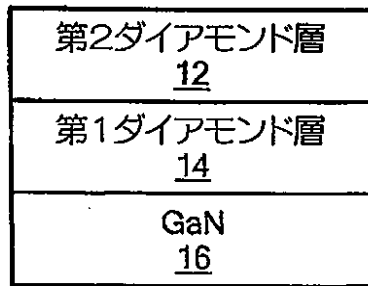
【図5G】



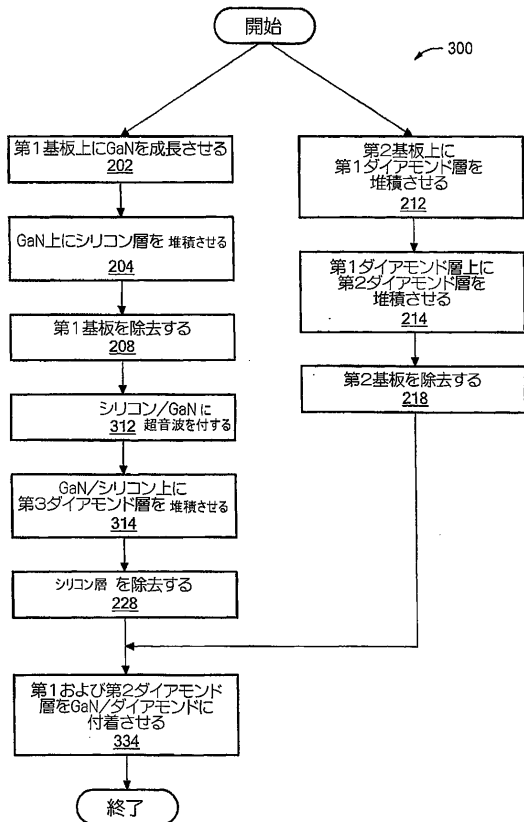
【図5F】



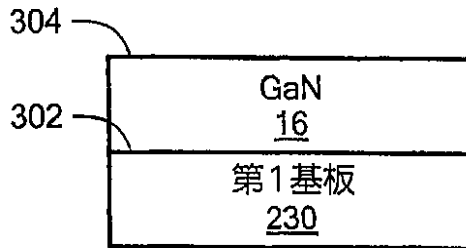
【図5H】



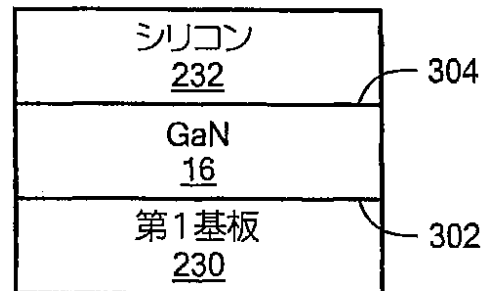
【図6】



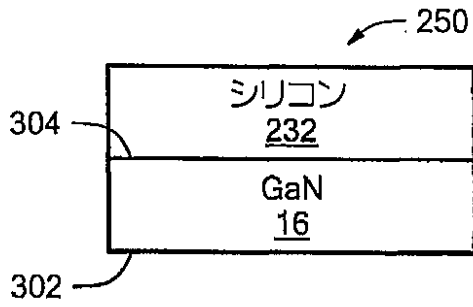
【図7A】



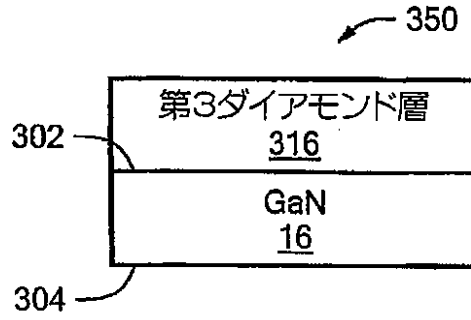
【図7B】



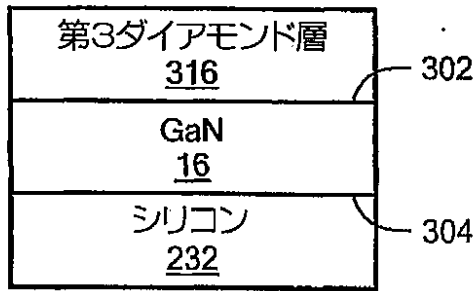
【図7C】



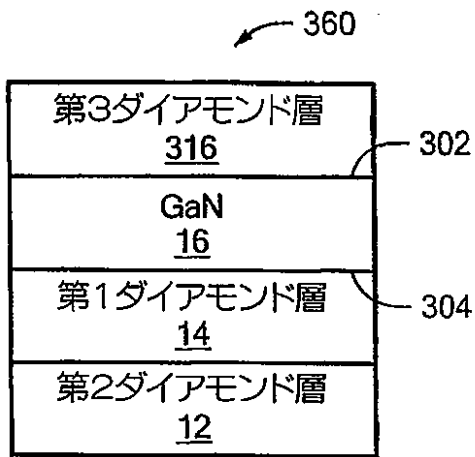
【図7E】



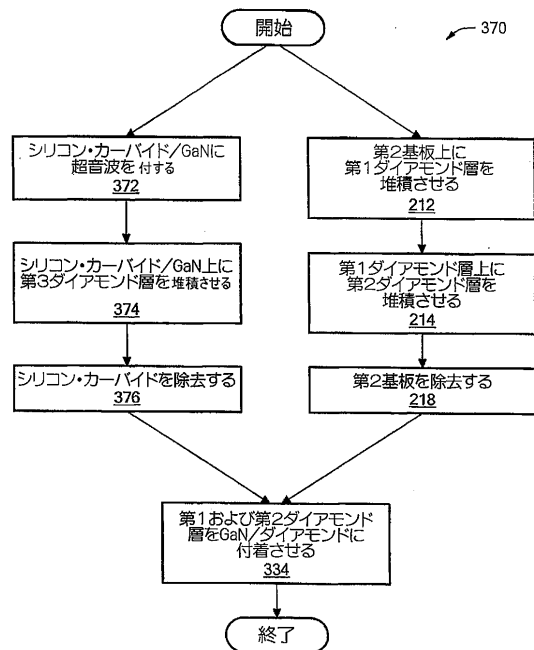
【図7D】



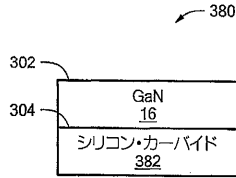
【図7F】



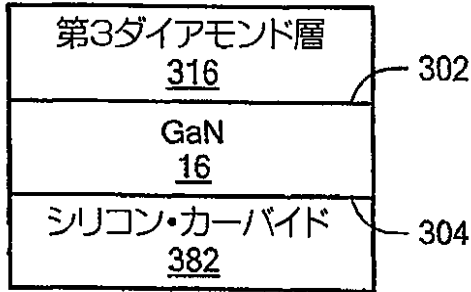
【図8】



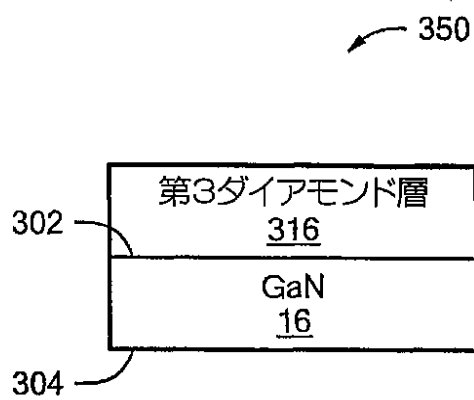
【図9A】



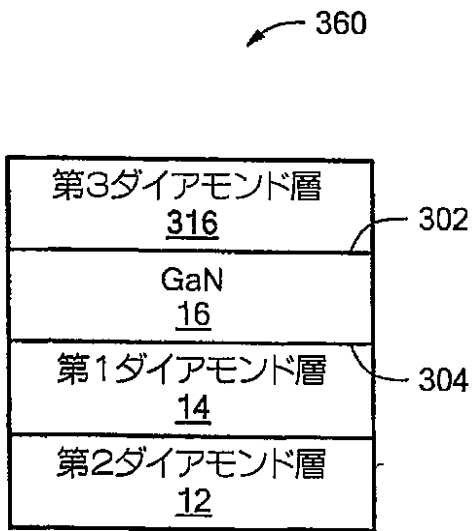
【図9B】



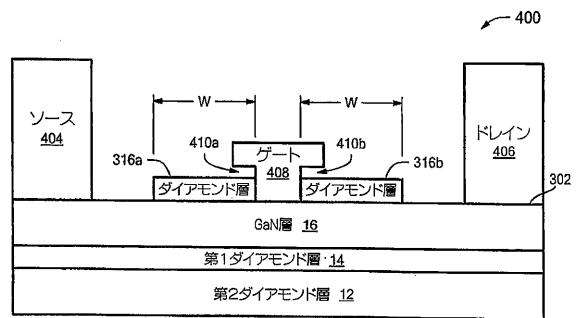
【図9C】



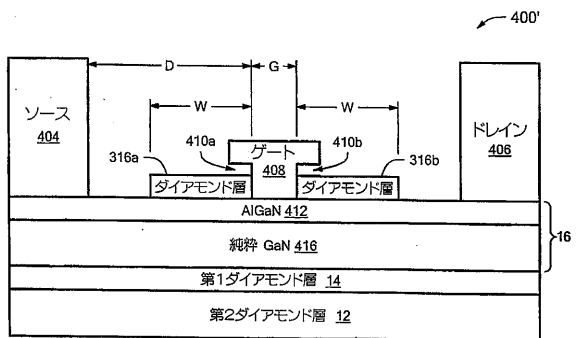
【図9D】



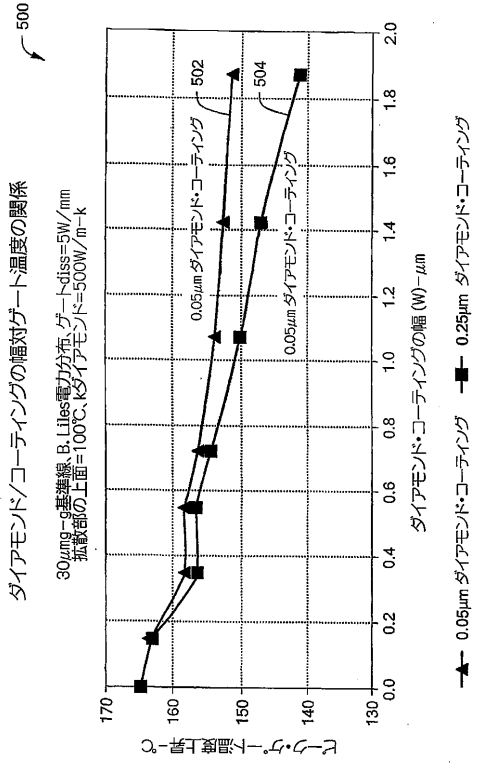
【図10】



【図11】



【 図 1 2 】



## フロントページの続き

- (72)発明者 コレンスタイン,ラルフ  
アメリカ合衆国マサチューセッツ州01702, フレーミングハム, シングルタリー・レーン 3  
75
- (72)発明者 バーンスタイン, スティーブン・ディー  
アメリカ合衆国マサチューセッツ州02135, ブライトン, ダスティン・ストリート 42
- (72)発明者 ペレイラ, スティーブン・ジェイ  
アメリカ合衆国マサチューセッツ州01747-1833, ホープデール, バルー・ロード 11

審査官 小田 浩

- (56)参考文献 特開2003-086608(JP, A)  
特開2004-103833(JP, A)  
特開平07-321317(JP, A)  
特開2006-010357(JP, A)  
特開2005-210105(JP, A)

## (58)調査した分野(Int.Cl., DB名)

H01L 21/338  
H01L 21/02  
H01L 21/314  
H01L 29/778  
H01L 29/812