

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2012 年 10 月 4 日(04.10.2012)



(10) 国際公開番号

WO 2012/133593 A1

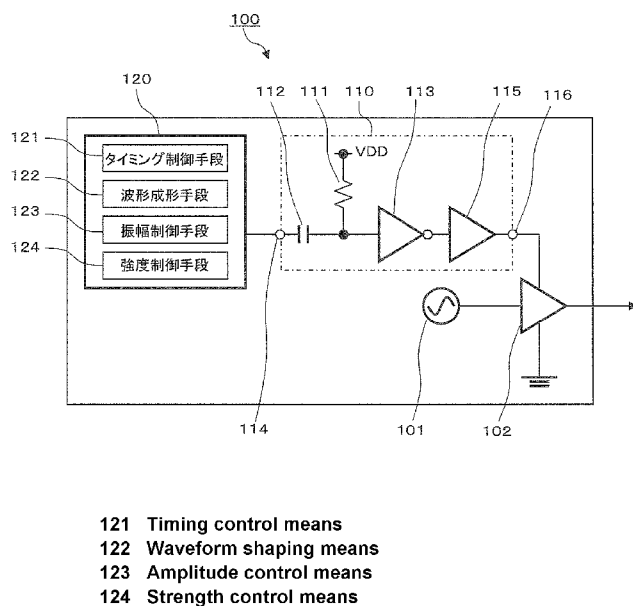
- (51) 国際特許分類:
H03K 5/003 (2006.01) H03K 4/92 (2006.01)
G01S 7/282 (2006.01)
- (21) 国際出願番号: PCT/JP2012/058262
- (22) 国際出願日: 2012 年 3 月 28 日(28.03.2012)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2011-070480 2011 年 3 月 28 日(28.03.2011) JP
- (71) 出願人 (米国を除く全ての指定国について): 古河電気工業株式会社(FURUKAWA ELECTRIC CO., LTD.) [JP/JP]; 〒1008322 東京都千代田区丸の内 2 丁目 2 番 3 号 Tokyo (JP). 古河 A S 株式会社(Furukawa Automotive Systems Inc.) [JP/JP]; 〒5220242 滋賀県犬上郡甲良町尼子 1 0 0 0 番地 Shiga (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 平山 裕樹 (HIRAYAMA, Hiroki) [JP/JP]; 〒1008322 東京都千代田区丸の内 2 丁目 2 番 3 号 古河電気工業株式会社内 Tokyo (JP).
- (74) 代理人: 松下 亮 (MATSUSHITA, Makoto); 〒2220033 神奈川県横浜市港北区新横浜 2 - 5 - 1 9 アプリ新横浜ビル 5 階 Kanagawa (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

[続葉有]

(54) Title: PULSE GENERATION DEVICE

(54) 発明の名称: パルス生成装置

[図1]



(57) Abstract: Provided is a pulse generation device which generates a pulse signal with a suitable waveform and achieves high isolation when not outputting a pulse signal. The pulse generation device (100), by means of an amplifier (102), amplifies a high frequency signal outputted from a high frequency oscillator (101) and outputs the result. The amplifier (102) amplifies and outputs the high frequency signal from the high frequency oscillator (101) only while drive power is being fed from a drive circuit (110). A waveform control unit (120) is used to control the waveform of the drive power fed from the drive circuit (110) to the amplifier (102) such that the high frequency signal amplified by the amplifier (102) becomes an ultrawideband pulse signal.

(57) 要約: 好適な波形のパルス信号を生成するとともに、パルス信号を出力しないときには高いアイソレーションを実現するパルス生成装置を提供する。パルス生成装置 100 は、高周波発振器 101 から出力される高周波信号を増幅器 102 で増幅して出力している。増幅器 102 は、ドライブ回路 110 からその駆動電力が供給される間だけ高周波発振器 101 から的高周波信号を増幅して出力する。増幅器 102 で増幅された高周波信号が超広帯域なパルス信号となるように、ドライブ回路 110 から増幅器 102 に供給する

駆動電力の波形を波形制御部 120 を用いて制御している。



添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称：パルス生成装置

技術分野

[0001] 本発明は、パルス信号を生成するパルス生成装置に関し、特にパルス信号を好適な波形に成形できるパルス生成装置に関するものである。

背景技術

[0002] 高周波の超広帯域なパルス信号を用いて対象物までの距離・角度等を測定するUWB (Ultra Wide Band) レーダでは、例えばパルス幅が1 ns程度のパルス信号を生成して送受信信号に用いている。UWBレーダで対象物を高精度に測定するためには、高品質な波形のパルス信号を生成することが重要となる。パルス信号の高品質な波形として、例えばできるだけ矩形に近い形状に成形されることが要求される。また、UWBレーダの測定性能を高めるためには、パルス信号が出力されない期間にノイズ信号等の不要波が出力されるのをできるだけ低減することが要求される。

[0003] UWBレーダでは、高周波帯で超広帯域なパルス信号を用いることから、UWBの電波規格として電力スペクトル密度 (dBm/MHz) に対して図4 (a) の符号90で示すような上限が課されている。このような上限を超えないようにするために、パルス信号の波形や出力強度を適切に調整することが要求される。

[0004] 超広帯域なパルス信号を生成する方法として、従来より、発振器から出力される高周波信号を用いてベースバンドのパルス信号をアップコンバートする方法が知られている (例えば特許文献1)。従来の超広帯域パルス生成装置の一例を、図5を用いて説明する。従来のパルス生成装置900は、所定周波数の高周波信号を発信する高周波発振器901と、高周波発振器901から出力される高周波信号を増幅する増幅器902と、所定パルス幅のベースバンドのパルス信号を出力するベースバンドパルス発生部903と、増幅器902で増幅された高周波信号とベースバンドパルス発生部903から出

力されたパルス信号を入力して混合するミキサ904とを備えている。

[0005] ミキサ904は、ベースバンドパルス発生部903から入力したパルス信号を増幅器902から入力した高周波信号でアップコンバートし、これを高周波パルス信号として出力する。ベースバンドパルス発生部903から出力されるパルス信号を矩形状に成形しておくことで、ミキサ904からは超広帯域なパルス信号が出力される。高周波発振器901、増幅器902、及びミキサ904は常時動作しており、ベースバンドパルス発生部903からパルス信号を入力したときだけ超広帯域な高周波パルス信号を出力する。

先行技術文献

特許文献

[0006] 特許文献1：特開2009-222457号公報

発明の概要

発明が解決しようとする課題

[0007] しかしながら、図5に示すような構成の従来のパルス生成装置では、ベースバンドパルス発生部からミキサにパルス信号が入力されないときも高周波発振器、増幅器、ミキサ等を動作させておく必要があることから、高周波発振器からの信号がノイズ信号としてミキサから漏出してしまうといった問題がある。ミキサは、図6に模式的に示すように、漏出信号に対するアイソレーション性能として高々20dB程度しか有していない。そのため、このパルス生成装置を用いたレーダでは、図4(b)に例示するように、受信信号に比較的高いレベルの漏出信号(図4(b)に符号91で示す)が重畳されてしまう。電力スペクトル密度(dBm/MHz)に対する制限を守るためには、図4(b)に示すように送信信号の電力を低減させる必要が生じてしまう。その結果、探知可能な距離が短くなってしまったといった問題がある。

[0008] 本発明は、上記課題に鑑みてなされたものであり、好適な波形のパルス信号を生成するとともに、パルス信号を出力しないときには高いアイソレーションを実現するパルス生成装置を提供することを目的とする。

課題を解決するための手段

- [0009] 上記課題を解決するため、本発明のパルス生成装置の第1の態様は、高周波発振器から出力される高周波信号を増幅器で増幅して高周波パルス信号を出力するパルス生成装置であって、一端が電圧電源に接続された抵抗と、一端が入力端に接続され他端が前記抵抗の他端に接続されたコンデンサと、一端が前記抵抗の他端に接続されたN O T論理型のトランジスタと、一端が前記トランジスタに接続され他端が出力端に接続された電流増幅器と、を有して前記出力端に接続された前記増幅器に駆動電力を供給するドライブ回路と、前記駆動電力が所定の波形に成形されて前記ドライブ回路から出力されるように前記入力端に制御信号を出力する波形制御部と、を備え、前記トランジスタは、前記コンデンサを介して前記制御信号を入力し、これが所定のしきい値より低いときに前記電流増幅器をオンにし、それ以外のときはオフに制御していることを特徴とする。
- [0010] 本発明のパルス生成装置の他の態様は、前記しきい値は、前記電圧電源から前記抵抗を介して設定される電圧バイアスと、前記コンデンサから入力した前記制御信号の最小値との間で、かつ前記制御信号に伴う不要な電圧振動の最小値よりも低く設定されていることを特徴とする。
- [0011] 本発明のパルス生成装置の他の態様は、前記波形制御部は、前記駆動電力の立上り／立下りのタイミングを高精度に制御するタイミング制御手段と、前記駆動電力の立上り速度／立下り速度を制御して波形をパルス状に成形する波形成形手段と、前記駆動電力の高さを制御する振幅制御手段と、電流により前記駆動電力の強度を制御する強度制御手段と、を有することを特徴とする。
- [0012] 本発明のパルス生成装置の他の態様は、前記波形制御部は、P L D (Programmable Logic Device) のS e r D e s (Serializer/Deserializer) を用いて構成されていることを特徴とする。
- [0013] 本発明のパルス生成装置の他の態様は、前記波形制御部は、F P G A (Field Programmable Gate Array) のS e r D e s を用いて構成されていることを

特徴とする。

[0014] 本発明のパルス生成装置の他の態様は、前記波形制御部は、前記波形形成手段として前記FPGAのエンファシス機能が有する多段階のプリエンファシスを用いることを特徴とする。

[0015] 本発明のパルス生成装置の他の態様は、前記波形制御部は、前記波形形成手段として前記多段階のプリエンファシスの最大値を選択し、前記強度制御手段として前記多段階の電流強度の最大値を選択することを特徴とする。

発明の効果

[0016] 本発明によれば、好適な波形のパルス信号を生成するとともに、パルス信号を出力しないときには高いアイソレーションを実現するパルス生成装置を提供することができる。

図面の簡単な説明

[0017] [図1]本発明の第1実施形態に係るパルス生成装置の構成を示すブロック図である。

[図2]第1実施形態のパルス生成装置で生成される超広帯域な高周波パルス信号の一例を示す時間波形図である。

[図3]第1実施形態のパルス生成装置のドライブ回路及び波動制御部から出力される信号波形の一例を示す時間波形図である。

[図4]UWBパルス信号の電力スペクトル密度に課された制限を模式的に示す図である。

[図5]従来の超広帯域パルス信号生成装置の一例を示すブロック図である。

[図6]従来の超広帯域パルス信号生成装置のミキサから出力される信号の時間波形図である。

[図7]コンデンサを介して波形制御部から入力される制御信号の波形を模式的に示す時間波形図である。

発明を実施するための形態

[0018] 本発明の好ましい実施の形態におけるパルス生成装置について、図面を参照して詳細に説明する。同一機能を有する各構成部については、図示及び説

明簡略化のため、同一符号を付して示す。

[0019] (第1実施形態)

本発明の第1の実施の形態に係るパルス生成装置を、図1を用いて以下に説明する。図1は、本実施形態のパルス生成装置100の構成を示すブロック図である。図1において、パルス生成装置100は、高周波発振器101から出力される高周波信号を増幅器102で増幅して出力している。増幅器102は、ドライブ回路110からその駆動電力が供給される間だけ高周波発振器101からの高周波信号を増幅して出力する。増幅器102で増幅された高周波信号が超広帯域なパルス信号となるように、本実施形態のパルス生成装置100では、ドライブ回路110から増幅器102に供給する駆動電力の波形を、波形制御部120を用いて制御している。なお、増幅器102は1段に限定されず、2段以上直列に接続した構成とすることができる。

[0020] ドライブ回路110は、一端が電圧VDDの電源に接続された抵抗（プルアップ抵抗）111と、一端が入力端114に接続され他端が抵抗111の他端に接続されたコンデンサ112と、コンデンサ112に並列に一端が抵抗111の他端に接続されたNOT論理型のトランジスタ113と、一端がトランジスタ113に接続され他端が出力端116に接続された電流増幅器115と、を備えている。入力端114は波形制御部120に接続されて所定の制御信号を入力し、出力端116は増幅器102に接続されてその駆動電力を供給する。電流増幅器115は、トランジスタ113から出力される電流を増幅して増幅器102の駆動に必要な電力を供給する。

[0021] 波形制御部120は、ドライブ回路110から出力される駆動電力の波形を成形する手段として、駆動電力の立上り／立下りのタイミングを高精度に制御するタイミング制御手段121と、駆動電力の立上り速度／立下り速度を制御して波形をパルス状に成形する波形成形手段122と、駆動電圧の高さを制御する振幅制御手段123と、電流により駆動電力の強度を制御する強度制御手段124と、を有している。

[0022] 増幅器102を駆動させるには、2～3V程度の駆動電圧と60mA程度の

駆動電流が必要である。また、増幅器 102 から高周波の超広帯域なパルス信号を出力させるには、増幅器 102 を駆動させるのに必要な上記の駆動電圧を所定のタイミングで高速に立上げたり立下げたりする等、駆動電圧の波形を高周波帯域で制御する必要がある。高周波帯域における駆動電圧の波形成形には、例えば F P G A (Field Programmable Gate Array) の S e r D e s (Serializer/Deserializer) を用いることができる。

[0023] しかしながら、F P G A の S e r D e s から出力される信号は、振幅が 350 m V 程度であり、増幅器 102 を駆動させるのに必要な電圧に比べて低い。また、S e r D e s の出力信号は、オーバーシュートやアンダーシュートを伴うとともに、信号出力後にリングングが発生するといった問題もある。そのため、F P G A を用いて増幅器 102 を直接オン／オフ制御することは難しい。そこで、本実施形態のパルス生成装置 100 では、増幅器 102 に対し好適な波形の駆動電力（駆動電圧及び駆動電流）を供給するために、ドライブ回路 110 を設けている。そして、ドライブ回路 110 から出力される駆動電力を、波形制御部 120 を用いて制御する構成としている。波形制御部 120 には、上記説明の F P G A の S e r D e s を用いることができる。

[0024] 本実施形態のパルス生成装置 100 は、例えば図 2 に示すような超広帯域な高周波パルス信号を生成して出力するように構成されている。図 2 では、パルス信号 10 のパルス高さを V_p 、パルス幅を T_w 、立上り時間及び立下り時間をそれぞれ T_u 、 T_d 、としている。超広帯域な高周波パルス信号として、例えばパルス高さ $V_p = 2 \sim 3 \text{ V}$ 、パルス幅 $T_w = 1 \text{ ns} \pm 150 \text{ ps}$ 、立上り時間 $T_u = \text{立下り時間 } T_d \leq 200 \text{ ps}$ となるように波形が成形される。ここで、パルス幅 T_w は、パルス高さ V_p の $1/2$ における時間幅としている。このようなパルス信号 10 が増幅器 102 から出力されるように、波形制御部 120 がドライブ回路 110 から出力される駆動電力を制御する。

[0025] 波形制御部 120 は、タイミング制御手段 121 を用いて所定のタイミングで駆動電力の出力を開始／停止させることができる。また、波形成形手段

122を用いて駆動電力の立上り速度／立下り速度を制御することができ、高周波パルス信号10の立上り時間 T_u ／立下り時間 T_d を例えば200ps以下とすることができる。高周波パルス信号10のパルス高さ V_p は、振幅制御手段123を用いて制御することができる。さらに、高周波パルス信号10の強度を、強度制御手段124を用いて制御することができる。強度制御手段124は、ドライブ回路110への電流を制御することで、ドライブ回路110から出力される駆動電力の強度を制御することができる。

[0026] 波形制御部120からドライブ回路110に出力される制御信号、及び該制御信号に従ってドライブ回路110から増幅器102に出力される駆動電圧、の一例を図3に示す。同図において、符号21は増幅器102に出力される駆動電圧を示し、符号22はドライブ回路110に出力される制御信号の電圧を示す。波形制御部120からドライブ回路110には、電圧が120～300mV、電流が24mA程度の制御信号が出力される。波形制御部120としてFPGAを用いたときは、強度制御手段124で最大の設定値を用いることにより、電流を24mAとすることができる。強度制御手段124で最大の設定値を用いると、リングングが増えるといった問題が生じる。本実施形態では、トランジスタ113を用いることでリングングを低減することが可能となっている。また、ドライブ回路110から増幅器102には、電圧が2～3V、電流が60mA程度の駆動電力が出力される。

[0027] 図3において、時刻 T_1 の時点で波形制御部120から出力される制御信号22が急速に低下してしきい値 V_t に達すると、駆動電圧21が立ち上がって増幅器102への電力供給を開始する。その後、時刻 T_2 において制御信号22が再びしきい値 V_t まで上昇すると、駆動電圧21が急速に立ち下がって増幅器102への電力供給が遮断されている。これにより、時刻 T_1 と T_2 との間で略矩形状に形成されたパルス波の駆動電圧21が、ドライブ回路110から増幅器102に供給される。

[0028] 本実施形態のパルス生成装置100では、波形制御部120から出力される制御信号22に従って、ドライブ回路110が図3に示すような駆動電圧2

1を増幅器102に供給するように構成されている。ドライブ回路110は、増幅器102に駆動電圧21を供給する電流増幅器115に対し、NOT論理型のトランジスタ113を用いてその駆動電力を入／切させるように構成されている。

[0029] トランジスタ113は、入力信号を所定のしきい値(V_t とする)と比較して”H”(High)または”L”(Low)の信号を出力するコンパレータとして動作する。トランジスタ113の出力信号が”H”のときに、電流増幅器115に駆動電力が供給される。トランジスタ113には、一端が電圧VDDの電源に接続された抵抗111が接続されており、これから所定の電圧バイアス(DCバイアスVDCとする)が印加されている。DCバイアスVDCは、トランジスタ113を駆動させるのに必要な電圧600mV程度に設定されている。トランジスタ113をNOT論理型として用いるために、入力信号を反転入力側に入力しており、入力信号の電圧がしきい値 V_t より低いときにトランジスタ113から”H”の信号が出力される。そこで、通常はトランジスタ113から”L”の信号が出力されるように、しきい値 V_t がDCバイアスVDCより低く設定されている。

[0030] 波形制御部120からドライブ回路110に図3に示すような制御信号22が入力されると、制御信号22の交流成分がコンデンサ112を通過して入力され、DCバイアスVDCに加算される。この加算された信号(V_{BE} とする)を、模式的に図7(a)に示す。図7(a)に示す信号は、図7(b)に示す様なパルス長が一定(デューティ比が1:1)の信号を、波形制御部120において波形成形したものである。波形制御部120では、DCバイアスVDCを超えるパルスの振幅をできるだけ小さくするとともに、DCバイアスVDCを基準としてその上下に振動する信号の面積が等しくなるように波形成形される。その結果、波形制御部120からは、図7(a)に例示するように、DCバイアスVDCを超える電圧が大幅に低下するとともにその期間が長くなってデューティ比が大幅に高い信号が出力される。デューティ比は、例えば1:100以上となるようにするのが好ましい。デュー

ティ比の1が、下側に凸のパルス信号に対応する。

[0031] 図7(a)に例示するようなデューティ比が大幅に高い信号をトランジスタ113に入力する場合、DCバイアスVDCより下側に凸のパルス信号の振幅が大きいことから、トランジスタ113のしきい値 V_t を、DCバイアスVDCと下側に凸のパルス信号の電圧との間に設定するのが容易である。これにより、下側に凸のパルス信号がしきい値 V_t より低くなったときにトランジスタ113から”H”の信号が出力され、パルス信号が再び閾値 V_t より高くなるとトランジスタ113から”L”の信号が出力される。

[0032] 波形制御部120において、デューティ比を大きくして下側に凸のパルス信号の振幅を大きくすることにより、リングング等による不要な振動との間で、振幅の大きさに大きな差ができる。これにより、本実施形態のドライブ回路110では、トランジスタ113のしきい値 V_t を両者の間に容易に設定することができる。

[0033] トランジスタ113のしきい値 V_t を、リングング等による不要な振動でトランジスタ113から”H”の信号が出力されないように設定することで、波形制御部120からの制御信号のリングング等の影響を除去することができる。その結果、増幅器102に供給される駆動電圧21は、図3に例示するように、時刻T1とT2との間でパルス状に形成されるとともに、リングング等の影響を十分に低減することができる。

[0034] 波形制御部120としてFPGAを用いたときは、FPGAが有するエンファシス機能を用いて高速に立ち上がる制御信号22をドライブ回路110に出力させることができる。FPGAでは、波形成形手段122として16段階のプリエンファシスを設定することができ、強度制御手段124として8段階の電流強度を設定することが可能となっている。波形成形手段122及び強度制御手段124ともそれぞれの最大値を設定することで、ドライブ回路110は図3に示すような制御信号22を出力することができる。FPGAに代えて、PLD (Programmable Logic Device) のSeriesを用いて波形制御部120を構成することも可能である。

- [0035] 上記説明のように、増幅器 102 を駆動させるには、電圧 2 ～ 3 V、電流 60 mA 程度の駆動電力をドライブ回路 110 から供給する必要がある。これに対し、電圧 VDD の電源から抵抗 111 を介してトランジスタ 113 に印加される DC バイアス VDC は、600 mV 程度である。そこで、電流増幅器 115 において、トランジスタ 113 から出力される信号”H”の電流を 60 mA 程度に増幅するとともに、電圧も 2 ～ 3 V に増幅している。あるいは、電圧をトランジスタ 113 で増幅させるようにしてもよい。
- [0036] 本実施形態のパルス生成装置 100 によれば、波形制御部 120 において制御信号のデューティ比を大幅に高くするとともに、これをトランジスタ 113 に入力することで増幅器 102 に供給する駆動電力を確実に入／切制御することが可能となっている。その結果、高周波パルス信号を出力しないときの増幅器 102 のアイソレーションを大幅に高めることができる。
- [0037] 上記のように、本実施形態のパルス生成装置 100 では、波形制御部 120 でドライブ回路 110 を制御する構成とすることで、増幅器 102 から好適な広帯域高周波パルス信号 10 を出力させることが可能となる。すなわち、増幅器 102 に供給する駆動電力として、波形制御部 120 からの制御により、要求されるパルス高さ及び強度をドライブ回路 110 で実現させることができる。本実施形態のパルス生成装置 100 によれば、好適な波形の高周波パルス信号を生成するとともに、パルス信号を出力しないときには高いアイソレーションを実現することが可能となる。
- [0038] なお、本実施の形態における記述は、本発明に係るパルス生成装置の一例を示すものであり、これに限定されるものではない。本実施の形態におけるパルス生成装置の細部構成及び詳細な動作などに関しては、本発明の趣旨を逸脱しない範囲で適宜変更可能である。

符号の説明

- [0039] 100 パルス生成装置
101 高周波発振器
102 増幅器

- 1 1 0 ドライブ回路
- 1 1 1 抵抗
- 1 1 2 コンデンサ
- 1 1 3 トランジスタ
- 1 1 4 入力端
- 1 1 5 電流増幅器
- 1 1 6 出力端
- 1 2 0 波形制御部
- 1 2 1 タイミング制御手段
- 1 2 2 波形成形手段
- 1 2 3 振幅制御手段
- 1 2 4 強度制御手段

請求の範囲

- [請求項1] 高周波発振器から出力される高周波信号を増幅器で増幅して高周波パルス信号を出力するパルス生成装置であって、
- 一端が電圧電源に接続された抵抗と、一端が入力端に接続され他端が前記抵抗の他端に接続されたコンデンサと、一端が前記抵抗の他端に接続されたN O T論理型のトランジスタと、一端が前記トランジスタに接続され他端が出力端に接続された電流増幅器と、を有して前記出力端に接続された前記増幅器に駆動電力を供給するドライブ回路と、
- 前記駆動電力が所定の波形に成形されて前記ドライブ回路から出力されるように前記入力端に制御信号を出力する波形制御部と、を備え、
- 前記トランジスタは、前記コンデンサを介して前記制御信号を入力し、これが所定のしきい値より低いときに前記電流増幅器をオンにし、それ以外のときはオフに制御している
- ことを特徴とするパルス生成装置。
- [請求項2] 前記しきい値は、前記電圧電源から前記抵抗を介して設定される電圧バイアスと、前記コンデンサから入力した前記制御信号の最小値との間で、かつ前記制御信号に伴う不要な電圧振動の最小値よりも低く設定されている
- ことを特徴とする請求項1に記載のパルス生成装置。
- [請求項3] 前記波形制御部は、
- 前記駆動電力の立上り／立下りのタイミングを高精度に制御するタイミング制御手段と、
- 前記駆動電力の立上り速度／立下り速度を制御して波形をパルス状に成形する波形成形手段と、
- 前記駆動電力の高さを制御する振幅制御手段と、
- 電流により前記駆動電力の強度を制御する強度制御手段と、を有す

る

ことを特徴とする請求項 1 または 2 に記載のパルス生成装置。

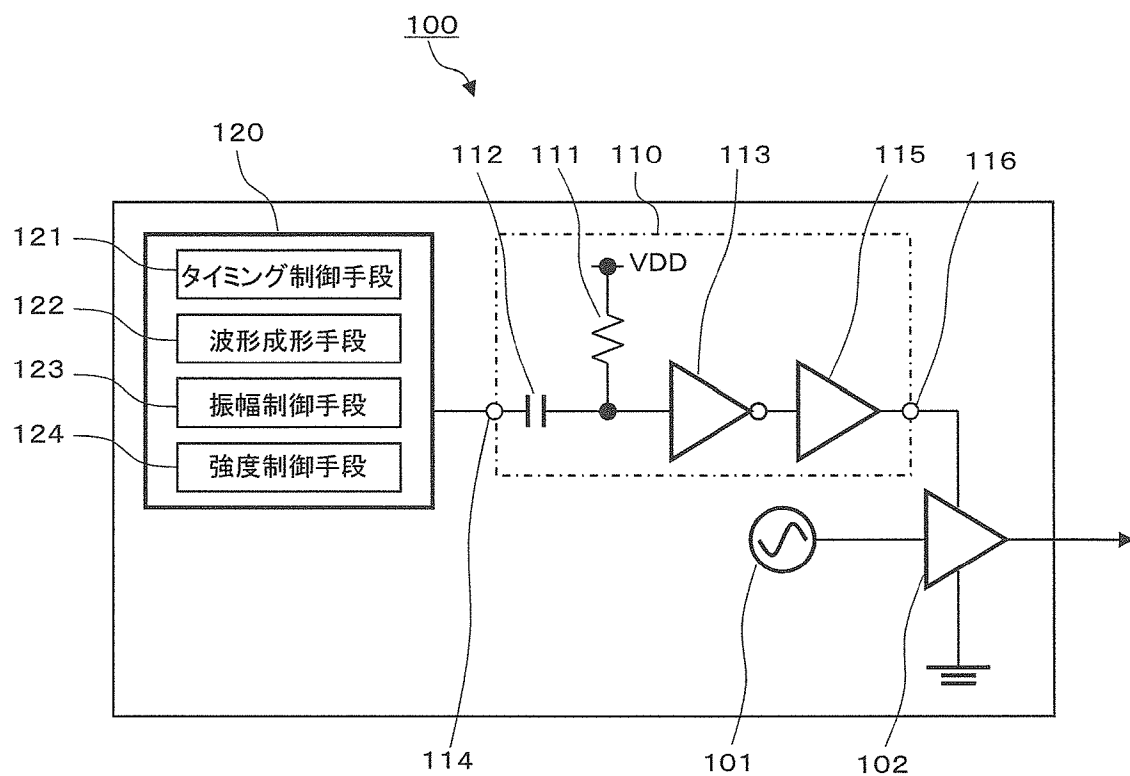
[請求項4] 前記波形制御部は、P L D (Programmable Logic Device) の S e r D e s (Serializer/Deserializer) を用いて構成されていることを特徴とする請求項 3 に記載のパルス生成装置。

[請求項5] 前記波形制御部は、F P G A (Field Programmable Gate Array) の S e r D e s を用いて構成されていることを特徴とする請求項 3 に記載のパルス生成装置。

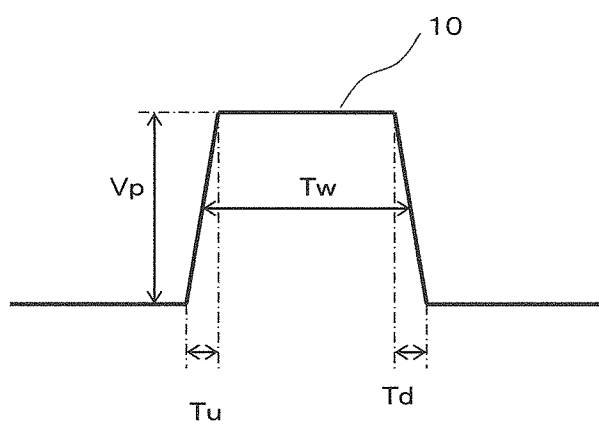
[請求項6] 前記波形制御部は、前記波形成形手段として前記 F P G A のエンファシス機能が有する多段階のプリエンファシスを用いることを特徴とする請求項 5 に記載のパルス生成装置。

[請求項7] 前記波形制御部は、前記波形成形手段として前記多段階のプリエンファシスの最大値を選択し、前記強度制御手段として前記多段階の電流強度の最大値を選択することを特徴とする請求項 6 に記載のパルス生成装置。

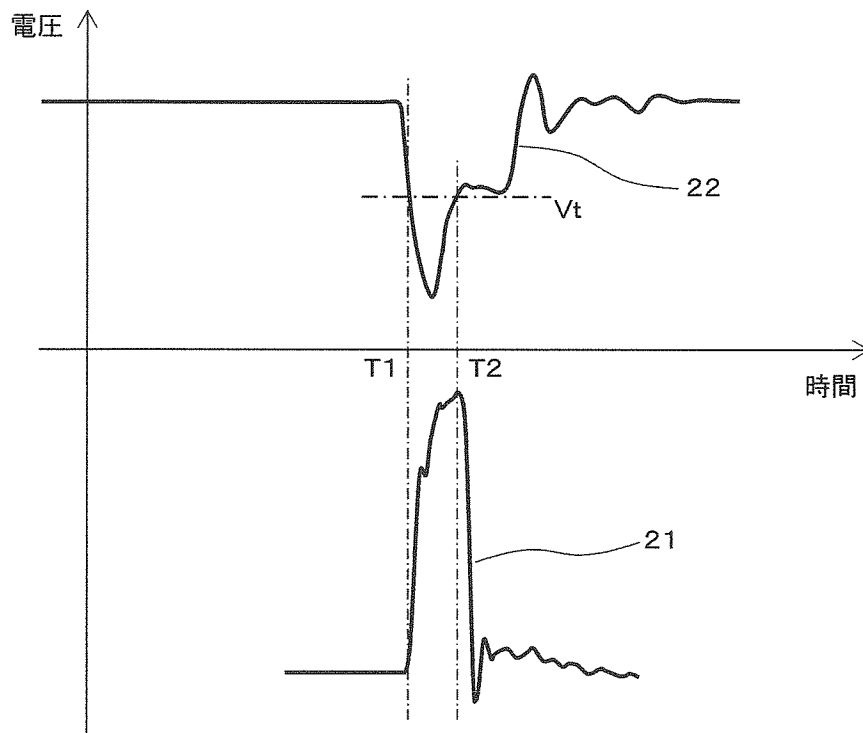
[図1]



[図2]

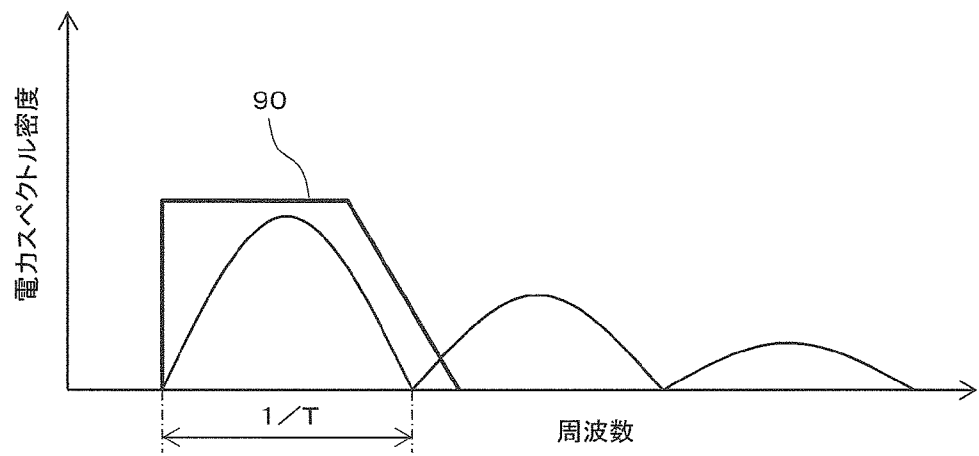


[図3]

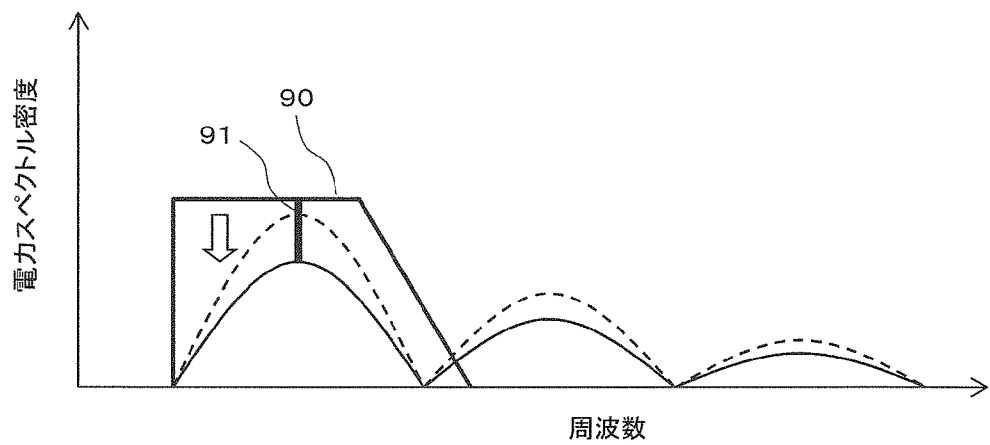


[図4]

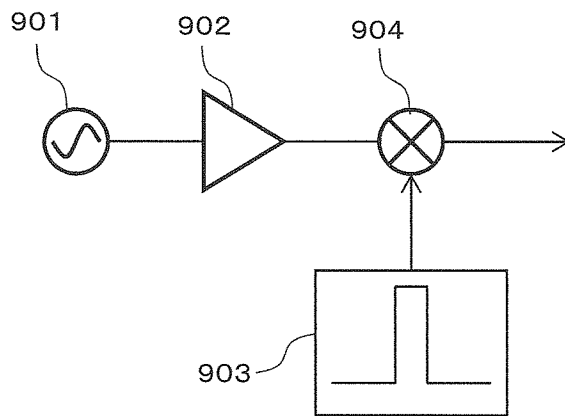
(a)



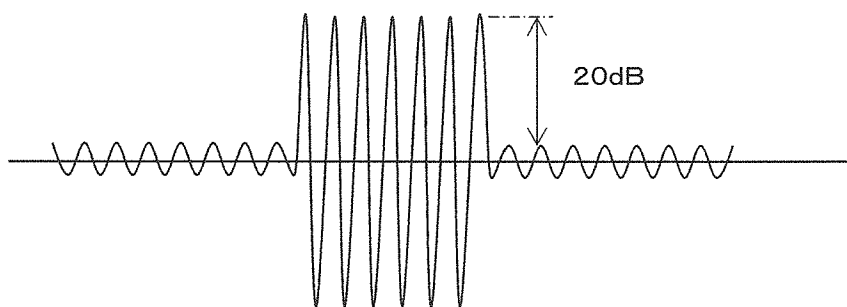
(b)



[図5]

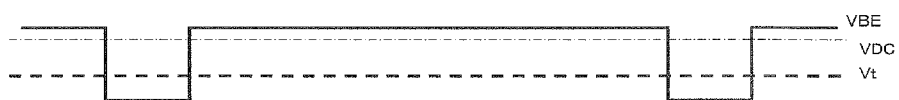


[図6]



[図7]

(a)



(b)



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/058262

A. CLASSIFICATION OF SUBJECT MATTER

H03K5/003(2006.01)i, G01S7/282(2006.01)i, H03K4/92(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H03K5/003, G01S7/282, H03K4/92

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2012
Kokai Jitsuyo Shinan Koho	1971-2012	Toroku Jitsuyo Shinan Koho	1994-2012

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2007-174087 A (Matsushita Electric Industrial Co., Ltd.), 05 July 2007 (05.07.2007), entire text; fig. 4, 7 (Family: none)	1-7
Y	JP 2007-174028 A (Samsung Electronics Co., Ltd.), 05 July 2007 (05.07.2007), entire text; fig. 7 (Family: none)	1-7
Y	JP 2009-222457 A (The Furukawa Electric Co., Ltd.), 01 October 2009 (01.10.2009), entire text; fig. 1 (Family: none)	1-7



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
11 April, 2012 (11.04.12)

Date of mailing of the international search report
24 April, 2012 (24.04.12)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H03K5/003(2006.01)i, G01S7/282(2006.01)i, H03K4/92(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H03K5/003, G01S7/282, H03K4/92

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 2 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 2 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 2 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	J P 2 0 0 7 - 1 7 4 0 8 7 A (松下電器産業株式会社) 2 0 0 7 . 0 7 . 0 5、全文、図4及び図7 (ファミリーなし)	1 - 7
Y	J P 2 0 0 7 - 1 7 4 0 2 8 A (三星電子株式会社) 2 0 0 7 . 0 7 . 0 5、全文、図7 (ファミリーなし)	1 - 7
Y	J P 2 0 0 9 - 2 2 2 4 5 7 A (古河電気工業株式会社) 2 0 0 9 . 1 0 . 0 1、全文、図1 (ファミリーなし)	1 - 7

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

1 1 . 0 4 . 2 0 1 2

国際調査報告の発送日

2 4 . 0 4 . 2 0 1 2

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

石田 勝

5 X

3 5 7 2

電話番号 03-3581-1101 内線 3596