(19) **Bundesrepublik Deutschland**
Deutsches Patent- und Markenamt

(10) **DE 695 33 713 T2** 2005.10.27

(12) # Übersetzung der europäischen Patentschrift

(97) **EP 0 717 444 B1**
(21) Deutsches Aktenzeichen: **695 33 713.0**
(96) Europäisches Aktenzeichen: **95 306 383.1**
(96) Europäischer Anmeldetag: **12.09.1995**
(97) Erstveröffentlichung durch das EPA: **19.06.1996**
(97) Veröffentlichungstag der Patenterteilung beim EPA: **03.11.2004**
(47) Veröffentlichungstag im Patentblatt: **27.10.2005**

(51) Int Cl.[7]: **H01L 27/112**

(30) Unionspriorität:
311216 **23.09.1994** **US**

(84) Benannte Vertragsstaaten:
AT, BE, DE, DK, ES, FR, GB, GR, IE, IT, LU, NL, PT, SE

(73) Patentinhaber:
Advanced Micro Devices, Inc., Sunnyvale, Calif., US

(72) Erfinder:
Ray, S. Doug, Austin, Texas 78739, US

(74) Vertreter:
Grünecker, Kinkeldey, Stockmair & Schwanhäusser, 80538 München

(54) Bezeichnung: **Programmierung eines logischen Pegels innerhalb einer integrierten Schaltung**

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patent- und Markenamt inhaltlich nicht geprüft.

Beschreibung

[0001] Diese Erfindung betrifft ein Verfahren zur Identifizierung eines Maskensatzes, der bei der Herstellung einer integrierten Schaltung verwendet wird.

[0002] Eine Maske ist ein gut bekanntes Werkzeug zum Anordnen eines strukturierten Bildes auf einem Halbleitersubstrat. Eine Maske kann das Bild auf eine gesamte Scheibe oder auf eine weitere Maske in einer einzelnen Belichtung übertragen. Im hierin definierten Sinne schließt der Begriff "Maske" den bekannten Begriff "Retikel" mit ein. Anstatt ein Bild einer gesamten Scheibe in einem einzelnen Belichtungsvorgang zu übertragen, kann ein Retikel verwendet werden, um das Übertragen schrittweise durch Wiederholung von Einzelbildern zu bewerkstelligen. In jedem Falle beinhaltet die Übertragung mit Masken oder die Übertragung mit Retikel im Weiteren Sinne das Übertragen eines strukturierten Bildes von der Maske (die so definiert ist, um ein Retikel mit einzuschließen) auf die Scheibe in einer Reihe von fotolithografischen Schritten.

[0003] Eine Maske wird aus Glas oder einem glasähnlichen (d. h. Quarz) Ausgangsmaterial hergestellt. Auf das Glasmaterial wird eine Beschichtung aus Chrom aufgetragen. Das Chrom wird dann an ausgewählten Gebieten freigelegt und geätzt, um ein Muster über die Maske hinweg zu bilden. Das Muster besteht aus Bereichen lichtdurchlässiger und undurchlässiger Gebiete, wobei die undurchlässigen Gebiete für Strahlung undurchlässig sind.

[0004] Um eine integrierte Schaltung auf einem Halbleitersubstrat herzustellen, sind mehrere Masken erforderlich. Jede Maske wird verwendet, um eine Schicht auf dem Substrat zu strukturieren und es sind aufeinanderfolgende Schichten erforderlich, um eine integrierte Schaltung herzustellen. Bei der Herstellung integrierter CMOS-Schaltungen werden beispielsweise mehr als zehn (und manchmal mehr als fünfzehn) Maskenschichten benötigt. Das Muster auf jeder Maske wird in einer geeigneten Sequenz auf die obere Fläche des Halbleitersubstrats übertragen. Daher bestimmt die Maske das Ergebnis (Struktur und Funktion) der resultierenden integrierten Schaltung. Eine Änderung in dem Muster einer oder mehrerer Masken verursacht eine entsprechende Änderung in dem Schaltungsaufbau.

[0005] Während der Entwicklung einer integrierten Schaltung ist es häufig notwendig, eine oder mehrere Masken zu ändern bzw. revidieren, um das Leistungsverhalten in der integrierten Schaltung zu verbessern. Bei großflächigen integrierten Schaltungen oder bei Schaltungen, die eine hohe Schaltungsdichte und eine komplexe Funktion aufweisen, kann die Anzahl der Maskenänderungen im Allgemeinen groß sein. Beispielsweise können bei einer integrierten Mikroprozessorschaltung ein Dutzend oder mehr Änderungen erforderlich sein, die mögliche Änderungen an einem halben Dutzend oder mehr Schichten für jede Änderung bzw. Revision nach sich ziehen. Das Nachvollziehen der Änderungen jeder Schicht und der damit verknüpften Anzahl der Revisionen für ein spezielles integriertes Schaltungsprodukt kann relativ aufwändig sein. Viele Hersteller kennzeichnen Maskenänderungen bzw. Revisionen durch das Ändern der Bezeichnung auf der Maske, die geändert wird. Die Bezeichnung bzw. der Bezeichner wird daher auf das Substrat strukturiert, um eine visuelle Inspektion durch den Endanwender zu ermöglichen. Der Anwender kann daher die resultierende Scheibe inspizieren und die Nummer der speziellen Maskenrevision, die verwendet wurde, bestimmen. Beispielsweise besitzt eine Scheibe, die die zweite Revision des n-Potenzialtopfs, die dritte Revision an dem Polysilizium, die vierte Revision der ersten Metallschicht und die fünfte Revision an der zweiten Metallschicht verkörpert, an ihrer oberen Fläche jene Revisionsnummern, die von der Maske aus für die visuelle Inspektion durch den Hersteller eingeätzt wurden. Der Hersteller kann dann die Scheibe schneiden und jeden Chip in ein Gehäuse entsprechend den markierten Revisionsnummern einbringen.

[0006] Häufig ist das, was ein Bauelement mit geringer Arbeitsgeschwindigkeit von einem Bauelement mit hoher Arbeitsgeschwindigkeit unterscheidet, eine Revision an einer oder mehreren Maskenschichten. Obwohl ein Hersteller das Funktionsverhalten eines Bauelements auf der Grundlage der Deskriptoren bestimmen kann, die auf der Scheibenoberfläche eingeätzt sind, gilt dies für Kunden oder Endanwender nicht. Nachdem der Hersteller das Produkt entsprechend den Maskenschichtenrevisionen sortiert hat und den Chip in hermetisch versiegelte Gehäuse eingebracht hat, enthalten die Chips unter Umständen die Deskriptoren nicht mehr, wenn diese beispielsweise in den Schneidebereichen oder Testbereichen auf einer Scheibe angeordnet sind. Noch entscheidender ist, dass wenn die Chips im Gehäuse sind, eine Inspektion der Maskenschichtrevision ein Öffnen des Gehäuses erfordert, so dass der Anwender den Deskriptor betrachten kann, wenn die Deskriptoren auf dem Chip oder den geänderten (revidierten) Schaltungsbereich angeordnet sind. Wenn das Gehäuse geöffnet ist, kann es für gewöhnlich nicht mehr in hermetisch dichter Weise geschlossen werden. Daher muss der Chip dieses Gehäuses weggeworfen werden. Die visuelle Inspektion eines Chips im Gehäuse ist nicht nur zerstörend für den Chip (d. h. eine Wiederbenutzung des Chips ist ausgeschlossen), sondern ist auch arbeits- und zeitaufwendig. Die visuelle Inspektion erfordert Anlagen zum Öffnen des Gehäuses sowie ein optisches Vergrößerungsgerät.

[0007] Die visuelle Inspektion, insbesondere die vi-

suelle Inspektion nach dem Einbau in ein Gehäuse, führt zu zahlreichen Problemen für den Endanwender. Wenn eine integrierte Schaltung verkauft wird, die eine spezielle Anwendung auf der Grundlage eines Satzes an Maskenschichten aufweist, und wenn eine andere Anwendung erreicht werden kann, wenn eine Revision an der Maskenschicht verwendet wird, dann wäre es vorteilhaft für einen Endanwender, Kenntnis von den diversen Anwendungen und den damit verknüpften Maskenschichtenrevisionen zu haben. Beispielsweise kann es notwendig sein, diverse Arbeitsgeschwindigkeiten eines integrierten Schaltungsbauelements mittels Revisionen an Maskenschichten zu kennzeichnen. Es könnte eine aktualisierte Maskenschicht verwendet werden, um eine Geschwindigkeitsstufe eines Bauelements herzustellen, die zuvor nicht verfügbar war. Somit können Bauelementgeschwindigkeitsmodi bei diversen mehreren Taktgeschwindigkeiten maskenprogrammierbar sein, indem eine Aktivierungs-/Deaktivierungsauswahl intern oder extern von dem Bauelement getroffen wird.

[0008] Wenn der Anwender beispielsweise nicht in der Lage ist, ein Systemverhalten aufgrund der Ungeeignetheit einer integrierten Schaltung im Gehäuse zu erreichen, könnte der Anwender wünschen, zu wissen, wie diese integrierte Schaltung zu modifizieren wäre, um ein geeignetes Systemverhalten zu erreichen. In diesem Falle wäre es für den Anwender vorteilhaft, den Hersteller der integrierten Schaltung zu kontaktieren und das aufgetretene Problem zu erläutern. Wenn die visuelle Inspektion die einzige Messtechnik zum Bestimmen der Maskenrevision dieser integrierten Schaltung ist, dann besitzt der Hersteller nur eine geringe Möglichkeit, das Problem für diese spezielle integrierte Schaltung zu lösen. Wenn die integrierte Schaltung aus Geschwindigkeitsgründen nicht geeignet ist, kann der Hersteller nicht bestimmen, ob die von dem Anwender gekaufte integrierte Schaltung aus der Palette mit höherer Geschwindigkeit oder mit geringerer Geschwindigkeit stammt. Der Hersteller kann daher nicht empfehlen, die integrierte Schaltung durch eine mit höherer Geschwindigkeit (unterschiedliche Maskensatzrevision) auszutauschen.

[0009] Sowohl aus der Sicht des Anwenders als auch aus der des Herstellers wäre eine zerstörungsfreie Identifizierung einer integrierten Schaltung nach dem Kaufen (Chip im Gehäuse, der in das System des Anwenders eingebaut ist) äußerst wünschenswert. Die Fähigkeit einer zerstörungsfreien elektrischen Auslese des Maskensatzes an einem Gehäuseausgangsstift, der zur Herstellung der integrierten Schaltung verwendet wurde, wäre vorteilhaft. Ferner muss das Auslesen eine unbegrenzte Anzahl an Maskenschichten sowie eine unbegrenzte Anzahl an Maskenschichtenrevisionen miteinschließen.

[0010] US-A-4,055,802 offenbart ein Bauelement zum Speichern einer einzigartigen binären Codierung, die ein spezielles Schaltungsmuster kennzeichnet (ein Speicherformat in dem Matrixarray einer ROM-Einheit), das lithografisch in einem integrierten Schaltungschip während der Herstellung einer Halbleiterscheibe erstellt wurde.

[0011] US-A-4,343,877 offenbart ein System für die Herstellung integrierter Schaltungsfotomasken, wobei die vier benachbarten Ecken jedes Schaltungsmusters auf jeder Fotomaske und jeder Scheibenchipbereich als Positionen für entsprechende Informationen vorgesehen sind.

[0012] Die zuvor dargelegten Probleme werden größtenteils durch das Verfahren gemäß der vorliegenden Erfindung gelöst. Das erfindungsgemäße Verfahren ist durch die angefügten Patentansprüche definiert. Das erfindungsgemäße Verfahren ist geeignet für ein Maskenidentifizierungssystem, in welchem ein Bauelement verwendet wird, das in einem Bereich einer integrierten Schaltung enthalten ist. Das Bauelement kann über einen Stift, der sich aus dem integrierten Schaltungsgehäuse erstreckt, kontaktiert werden. Somit kann eine Maskenschicht- bzw. Maskenebenenrevision für die Schaltung im Gehäuse bestimmt werden, indem der Stift elektrisch kontaktiert und der Bauelementstatus ausgelesen wird. Das Bauelement speichert eine einzigartige binäre Codierung entsprechend den Maskenschichten bzw. Maskenebenen, die bei der Herstellung der integrierten Schaltung verwendet wurden. Wie die integrierte Schaltung wird jede Schicht des Bauelements programmiert, sobald Änderungen an dieser Maskenschicht vorgenommen werden. Wenn eine Maskenschicht geändert wird, wodurch eine Revision angezeigt wird, wird auch das Bauelementmuster auf dieser Maske geändert. Änderungen an dem Bauelementmuster entsprechen einem programmierten binären Wert, der auf der integrierten Schaltung gespeichert ist.

[0013] Eine integrierte Schaltung kann mehrer Bauelemente enthalten. Jedes Bauelement erzeugt einen programmierten Logikpegel entsprechend zu den Revisionen an einer oder mehreren Maskenschichten. Bauelemente sind der Reihe nach mit diskreten Bitpositionen in einem Speicherregister gekoppelt. Nachfolgende Revisionen an einer oder mehreren Maskenschichten beeinflussen den Wert, der dem Speicherregister zugeführt wird. Der Revisionspegel kann dann aus dem binären Wert decodiert werden, der in dem Speicherregister vorhanden ist. Die Revision eins kann als Bitmuster 01, die Revision zwei als 10, die Revision drei als 11, etc. codiert werden. Es kann eine nicht begrenzte Anzahl an Bitpositionen geben, die eine nicht begrenzte Anzahl von Revisionen kennzeichnen. Ferner kann jedes Bauelement eine nicht begrenzte Anzahl programmierba-

rer Schaltungen enthalten, die in Reihe miteinander verschaltet sind. Jede programmierbare Schaltung repräsentiert eine Schicht auf der integrierten Schaltung und wird durch eine unterscheidbare Maskenschicht gebildet. Somit kann eine nicht begrenzte Anzahl von Maskenschichten revidiert und hinsichtlich jeder Revision überwacht werden und, wie zuvor dargelegt ist, es kann eine nicht begrenzte Anzahl an Revisionen identifiziert werden.

[0014] Das erfindungsgemäße Verfahren ist geeignet für ein Bauelement, das einen festgelegten Logikpegel an einem Eingang des Bauelements empfängt und das einen programmierten Logikpegel an einem Ausgang des Bauelements entsprechend einer Änderung einer oder mehrerer Maskenschichten erzeugt, um das Bauelement durch Lithografie zu bilden. Das Bauelement wird aus einer ersten Maskenschicht mit undurchlässigen Elementen, die in einem Muster über die erste Maskenschicht hinweg angeordnet sind, gebildet. Ein Teil der undurchlässigen Elemente sind innerhalb einer ersten schichtprogrammierbaren Zelle eingeschlossen. Es kann auch eine zweite Maskenschicht verwendet werden, die in einem Muster über die zweite Maskenschicht hinweg angeordnete undurchlässige Element aufweist. Ein Bereich der zweiten Maskenschicht ist in einer zweiten schicht-programmierbaren Zelle enthalten. Die undurchlässigen Elemente in der ersten und der zweiten Schicht können zusammen mit den entsprechenden undurchlässigen Elemente in der ersten und der zweiten schicht-programmierbaren Zelle gemäß normaler Maskenschichtrevisionstechniken rekonfiguriert werden. Ein Bauelement wird in einem Bereich eines Halbleitersubstrats ausgebildet, das für das optische Aufnehmen der undurchlässigen Elemente in der ersten und der zweiten schicht-programmierbaren Zelle ausgebildet ist. Das Bauelement ist elektrisch so angeschlossen, um einen ersten festgelegten Logikpegel aufzunehmen und um auf der Grundlage der rekonfigurierten und durchlässiger Elemente einen programmierten Logikpegel zu erzeugen.

[0015] Das Bauelement umfasst eine erste schicht-programmierbare Schaltung und eine zweite schicht-programmierbare Schaltung, die in Reihe zwischen dem festgelegten Logikpegel und dem programmierten Logikpegel angeschlossen sind. Die erste schicht-programmierbare Schaltung umfasst leitende Pfade, die lithografisch aus der ersten schichtprogrammierbaren Zelle hergestellt sind. Die zweite schicht-programmierbare Schaltung umfasst leitende Pfade, die lithografischen aus der zweiten schicht-programmierbaren Zelle gebildet sind. Ein Logikwert des programmierten Logikpegels ist unähnlich zu einem Wert des fixierten Logikpegels in Zeiten, in denen eine einzelne Schicht undurchlässige Elemente innerhalb der ersten oder der zweiten Schicht rekonfiguriert wird.

[0016] Das Bauelement kann ferner eine dritte Maskenschicht aufweisen, die undurchlässige Elemente besitzt, die als Muster über die dritte Maskenschicht hinweg angeordnet sind. Ein Teil der undurchlässigen Elemente ist in einer dritten schicht-programmierbaren Zelle enthalten. Die undurchlässigen Elemente in der dritten Schicht können zusammen mit den undurchlässigen Elementen in der dritten schicht-programmierbaren Zelle gemäß normaler Maskenschichtrevisionstechniken rekonfiguriert werden. Ein Logikwert des programmierbaren Logikpegels ist unähnlich zu einem logischen Wert des festgelegten Logikpegels während Zeiten, in denen eine ungerade Anzahl von Schichten undurchlässiger Elemente in der ersten, der zweiten und der dritten Schicht rekonfiguriert wird.

[0017] Das erfindungsgemäße Verfahren ist geeignet für ein System, das in einer integrierten Schaltung für ein zerstörungsfreies Auslesen einer Maskenschichtrevision eingebaut ist, die zum Herstellen der integrierten Schaltung verwendet wurde. Das System umfasst mehrere Bauelemente, die in einem Bereich eines Halbleitersubstrats ausgebildet sind.

[0018] Jedes der mehreren Bauelemente umfasst mehrere in Reihe geschaltete programmierbare Schaltungen und jede programmierbare Schaltung ist in einer anderen Schicht aus mehreren Schichten angeordnet, die lithografisch auf dem Halbleitersubstrat ausgebildet wurden. Jedes der mehreren Bauelemente ist so angeschlossen, um einen festgelegten Logikpegel zu empfangen und einen programmierten Logikpegel zu erzeugen. Ein logischer Wert des programmierten Logikpegels ist unähnlich zu einem Logikwert des festgelegten Logikpegels während Zeiten, in denen eine ungerade Anzahl der mehreren in Reihe geschalteten programmierbaren Schaltungen entsprechend den Revisionen der Schichten rekonfiguriert werden. Ein parallel beschreibbares Register ist in dem System enthalten und ist so angeschlossen, um die mehreren Bauelemente aufzunehmen und bei Empfang eines Taktsignaleingangssignals eine Revisionscodierung entsprechend einer Revision der Schichten auszulesen. Das System umfasst ferner ein integriertes Schaltungsgehäuse zum hermetischen Einschließen der integrierten Schaltung. Das integrierte Schaltungsgehäuse umfasst einen Stift, der aus dem Gehäuse herausragt und elektrisch so angeschlossen ist, um die Revisionscodierung zu empfangen. Die Revisionscodierung umfasst eine binäre Codierung mit mehreren Bits. Jedes Bit entspricht dem programmierten Logikpegel jedes entsprechenden Bauelements. Der logische Wert des festgelegten Logikpegels ist im Wesentlichen gleich einem Massepotenzial und der programmierte Logikpegel ist im Wesentlichen gleich dem Massepotenzial oder einem Stromversorgungspotenzial. Das Stromversorgungspotenzial liegt bei einem Spannungswert, der über dem Massepotenzial liegt.

[0019] In den begleitenden Zeichnungen stellen beispielhaft dar:

[0020] Fig. 1 eine Blockansicht eines Bauelements zum Programmieren eines Logikpegels gemäß der vorliegenden Erfindung;

[0021] Fig. 2a eine Draufsicht der Schaltungsanordnung einer ersten schichtprogrammierbaren Schaltung, die in einem unprogrammierten Zustand gezeigt ist, gemäß der vorliegenden Erfindung;

[0022] Fig. 2b eine Draufsicht der Schaltungskonfiguration der ersten schichtprogrammierbaren Schaltung gemäß der vorliegenden Erfindung, die in einem programmierten Zustand gezeigt ist;

[0023] Fig. 2c eine Draufsicht der Schaltungskonfiguration von Änderungen an (oder der Rekonfigurierung des) unprogrammierten und programmierten Zustands der Fig. 2a und Fig. 2b;

[0024] Fig. 3a eine Draufsicht der Schaltungskonfiguration einer zweiten schichtprogrammierbaren Schaltung gemäß der vorliegenden Erfindung, die in einem unprogrammierten Zustand gezeigt ist;

[0025] Fig. 3b eine Draufsicht der Schaltungskonfiguration der zweiten schichtprogrammierbaren Schaltung gemäß der vorliegenden Erfindung, die in einem programmierten Zustand gezeigt ist;

[0026] Fig. 3c eine Draufsicht der Schaltungskonfiguration der Änderungen an (oder Rekonfigurierung) dem unprogrammierten und programmierten Zustand der Fig. 3a und Fig. 3b;

[0027] Fig. 4 eine Blockansicht mehrerer Bauelemente aus Fig. 1, die parallel an ein Speicherbauelement angeschlossen sind, das seriell ausgelesen werden kann, gemäß der vorliegenden Erfindung;

[0028] Fig. 5–Fig. 7 Maskenschichtrevisionen an ausgewählten Maskenschichten und die resultierenden Revisionen in binärer Reihenfolge an entsprechenden programmierbaren Zellenplätzen gemäß der vorliegenden Erfindung;

[0029] Fig. 8 eine Wahrheitstabelle einer programmierbaren Schaltungsfunktion gemäß der vorliegenden Erfindung, wobei eine Exklusiv-Oder-Logik gezeigt ist;

[0030] Fig. 9 eine Wahrheitstabelle der Bauelementfunktion mit drei beispielhaften Schichten programmierbarer Schaltungen gemäß der vorliegenden Erfindung; und

[0031] Fig. 10 eine Revisionsaufzeichnungsnachschlagtabelle, die eine Revisionscodierungsauslesung aus mehreren Bauelementen mit den beispielhaften drei Bitplätzen zeigen, wobei die Revisionsbeschreibung zu jeder Revision zugeordnet ist.

[0032] Obwohl die Erfindung diversen Modifizierungen und alternativen Formen unterworfen sein kann, sind hierin jedoch spezielle Ausführungsformen beispielhaft in den Zeichnungen gezeigt und im Weiteren detailliert beschrieben. Es sollte jedoch selbstverständlich sein, dass die Zeichnungen und die detaillierte Beschreibung nicht beabsichtigen, die Erfindung auf die speziellen offenbarten Formen einzuschränken, sondern die Erfindung soll vielmehr alle Modifizierungen, Äquivalente und Alternativen, die im Schutzbereich der angefügten Patentansprüche liegen, abdecken.

[0033] In Fig. 1 ist ein Bauelement **10** der vorliegenden Erfindung gezeigt. Das Bauelement **10** umfasst eine Anzahl n in Reihe geschalteter programmierbarer Schaltungen **12**. Jede programmierbare Schaltung **12** ist aus einer unterschiedlichen Schicht auf einem Halbleitersubstrat gebildet. Eine programmierbare Schaltung **12a** ist daher auf einer von der programmierbaren Schaltung **12b**, der programmierbaren Schaltung **12c** und der programmierbaren Schaltung **12d** separaten Schicht ausgebildet. Wie gezeigt, können die programmierbaren Schaltungen **12** eine beliebige Anzahl an Schichten aufnehmen, die bei der Herstellung einer integrierten Schaltung verwendet werden. Die integrierte Schaltung kann daher auf einer beliebigen Herstellungstechnologie, einschließlich MOS (NMOS und CMOS) sowie bipolar, ECL, auf einem Siliziumsubstrat oder GaAs basieren. Jede programmierbare Schaltung **12** ist angeschlossen, um Eingangssignale (carry-in) CI und einen CI-quer zu empfangen. Abhängig davon, wie die programmierbare Schaltung **12** konfiguriert ist (d. h. "programmiert"), erzeugt die entsprechende programmierbare Schaltung diverse Logikpegel an den Ausgangsknotenpunkten (carry-out), die als CO und CO quer bezeichnet sind. Die programmierbaren Schaltungen sind in Reihe geschaltet, derart, dass CO und CO quer mit CI und CI quer verbunden sind, wie dies gezeigt ist. Der Ausgang der ersten schicht-programmierbaren Schaltung **12a** ist mit dem Eingang der zweiten schicht-programmierbaren Schaltung **12b** verbunden, und der Ausgang der zweiten schicht-programmierbaren Schaltung **12b** ist mit dem Eingang der dritten schicht-programmierbaren Schaltung **12c** verbunden. Der Eingang der ersten schicht-programmierbaren Schaltung **12a** ist festgelegt, wobei CI, mit Masse und CI, quer mit VDD verbunden ist. Bei festgelegtem Logikpegel an dem Eingang zu der ersten schicht-programmierbaren Schaltung **12a** und bei einer vorgegebenen Reihenschaltung der programmierbaren Schaltung **12a** bis zu der n-ten schicht-programmierbaren Schaltung **12d** wird der Ausgang der n-ten schicht-programmierbaren Schaltung **12d** auf einen programmierten

Logikpegel CO_N festgelegt.

[0034] In den Fig. 2a–Fig. 2c ist eine Draufsicht einer Schaltungskonfiguration einer programmierbaren Schaltung, etwa der programmierbaren Schaltung **12a** oder **12b** oder **12c** oder **12d** gezeigt. Fig. 2a zeigt eine "unprogrammierte" programmierbare Schaltung **14**. Die Schaltung **14** enthält leitende Pfade bzw. Verbindungen **16**, die sich zwischen CI nach CO und von CI quer nach CO quer erstrecken, wobei die leitenden Verbindungen **16** durch konfigurierbare Verbindungen **18** verbunden sind, die an unprogrammierten Stellen der Schaltung **14** angeordnet sind. Die konfigurierbaren Verbindungen **18** sowie Bereiche, die unmittelbar die Kontakte **20** umgeben, sind auf separaten Schichten im Vergleich zu den Verbindungen **16** angeordnet. Der Unterschied zwischen den Schichten ist durch eine positive 45°-Schraffierung für die Verbindungen **16** und durch eine negative 45°-Schraffierung für die konfigurierbaren Verbindungen **18** dargestellt. Wie angemerkt sind die konfigurierbaren Verbindungen **18** und die Verbindungen **16** voneinander beabstandet und sind übereinander in Gebieten angeordnet, die unmittelbar die Kontakte **20** umgeben.

[0035] Fig. 2b zeigt eine programmierte programmierbare Schaltung **22**. Anstelle der konfigurierbaren Verbindungen, die an den in Fig. 2a gezeigten Stellen angeordnet sind, sind konfigurierbare Verbindungen **24** der Fig. 2b in der gezeigten Weise so angeordnet, um eine elektrische Verbindung zwischen CI und CO quer und zwischen CI quer und CO herzustellen. Die konfigurierbaren Verbindungen **24** erstrecken sich als ein C-förmiges Segment und als gerades Segment unter (oder über) den Verbindungen **16** und sind an den Kontaktgebieten **20** angeschlossen. Wie in Fig. 2c gezeigt ist, wird eine Programmierkonfiguration der programmierbaren Schaltung **12** erreicht, indem Leitungsbereiche von den konfigurierbaren Verbindungen **18** entfernt und Leitungsbereiche an Stellen der konfigurierbaren Verbindungen **24** hergestellt werden. Aus den Zeichnungen der

[0036] Fig. 2a–Fig. 2c kann man erkennen, dass die Programmierbarkeit der programmierbaren Schaltung **12** sich fortsetzt, indem leitende Elemente auf einer einzelnen Schicht, d. h. die Schicht, die mit einer negativen 45°-Schraffur gekennzeichnet ist, rekonfiguriert werden. Da die Programmierbarkeit auf einer einzelnen Schicht erreicht wird, ist die programmierbare Schaltung auf ein Gebiet eingeschränkt (entweder das erste schichtpro-grammierbare Schaltungsgebiet **12a**, das zweite schicht-programmierbare Schaltungsgebiet **12b**, das dritte schicht-programmierbare Schaltungsgebiet **12c** oder die n-te schicht-programmierbare Schaltung **12d**). Jede programmierbare Schaltung **12a**–**12d** kann entsprechend den Rekonfigurierungstechniken, die in den Fig. 2a–Fig. 2c gezeigt sind, programmiert werden, um damit die Programmierbarkeit auf einer einzelnen Schicht für jede programmierbare Schaltung **12a**, **12b**, **12c** oder **12d** zu gewährleisten.

[0037] In den Fig. 3a–Fig. 3c kann die Schichtprogrammierbarkeit in einer zu der oberen Fläche der Substrattopografie senkrechten Orientierung erreicht werden. Anstelle der Rekonfigurierung, die auf leitenden Schichten stattfindet, die sich parallel zu der oberen Topografie erstrecken, wie dies in den Fig. 2a–Fig. 2c gezeigt ist, kann die Programmierbarkeit durch Rekonfigurierung der leitenden Schichten, die sich senkrecht zu der oberen Topografie erstrecken, durch das Vorhandensein oder das Fehlen von Kontaktgebieten erreicht werden (wie in den Fig. 3a–Fig. 3c gezeigt ist). Somit ist die "Schicht"-Programmierbarkeit hierin im Weiteren als eine leitende Schicht definiert, die sich im Wesentlichen parallel oder senkrecht zu der Substratoberfläche erstreckt und die ein leitendes Gebiet enthält, das so geändert werden kann, um eine erneute Verbindung oder eine geänderte Verbindung zwischen den Eingängen CI und CI quer zu den Ausgängen CO und CO quer bereitzustellen.

[0038] Fig. 3a zeigt eine Draufsicht einer Schaltungskonfiguration einer unprogrammierten programmierbaren Schaltung **26**. Wie die Schaltungen **14** und **22**, die in den Fig. 2a und Fig. 2b gezeigt sind, enthält die Schaltung **26** Verbindungen **16** sowie konfigurierbare Verbindungen **18** und **24**. Die Schaltung **26** umfasst ferner Kontakte **20**, die zwischen fast allen Überlappgebieten zwischen leitenden Elemente angeordnet sind. Die Kontakte **20** fehlen bei Überlappgebieten **28**, um einen unprogrammierten Zustand der Verbindung zwischen dem Eingang CI und dem Ausgang CO und zwischen dem Eingang CI quer und dem Ausgang CO quer zu gewährleisten.

[0039] Fig. 3b zeigt eine programmierte programmierbare Schaltung **30**. Die Schaltung **30** ist identisch zu der Schaltung **26** mit der Ausnahme, dass eine Änderung der Position der Kontakte von dem Gebiet **32** aus Fig. 3a zu dem Gebiet **28** aus Fig. 3b vorhanden ist. Eine Verlagerung der Kontakte von den Gebieten **32** zu den Gebieten **28** ist deutlicher in **Fig.** 3 gezeigt, und wird angewendet, um die Programmierbarkeit der Schaltung **30** zu erreichen. Das Fehlen von Kontakten an Positionen **32** und das Vorhandensein von Kontakten **20** an Gebieten **28** liefert eine elektrische Verbindung zwischen dem Eingang CI und dem Ausgang CO quer und eine Verbindung zwischen dem Eingang CI quer und dem Ausgang CO.

[0040] Aus der vorhergehenden Beschreibung der Fig. 2a–Fig. 3c ergibt sich, dass das "Programmieren" der programmierbaren Schaltungen **12a**–**12c** durch die Rekonfigurierung leitender Schichten von einer Stelle zu einer anderen Stelle erreicht wird. Ferner erlaubt eine Rekonfigurierung der Schaltungen

12a–**12d** eine inverse Verbindung von Eingangsanschlüssen mit Ausgangsanschlüssen im Vergleich zu dem unprogrammierten Zustand. Ferner kann eine Programmierung jeder programmierbaren Schaltung erreicht werden, indem lediglich eine einzelne Maskenschicht modifiziert wird, die zur Herstellung der leitenden Elemente verwendet wird. Daher kann eine Änderung oder Revision einer Maskenschicht auch als eine Änderung oder Revision an einer programmierbaren Zelle innerhalb dieser Masken enthalten sein, die zur Herstellung einer entsprechenden programmierbaren Schaltung **12** auf dem Substrat der integrierten Schaltung verwendet werden. Revisionen einer einzelnen Maske oder mehrerer Masken, die zur Herstellung einer einzigartigen Version eines entsprechenden integrierten Schaltungsprodukts angewendet werden, können durch eine Änderung in der Logik zwischen den Eingangs- und Ausgangsanschlüssen der entsprechenden programmierbaren Schaltungen **12a**–**12d** erkannt werden.

[0041] In Fig. 4 ist ein System **34** dargestellt, das zur Überwachung der Maskenschichtrevisionen und für ein zerstörungsfreies Auslesen dieser Revisionen verwendet wird. Jeder Satz aus Maskenschichtrevisionen, die zur Herstellung eines einzigartigen Produkts verwendet werden, ist durch eine einzigartige Revisionscodierung (REV. CODE) gekennzeichnet, die von dem System **34** ausgegeben wird. Das System **34** umfasst mehrere Bauelemente **10**, die parallel mit einem Speicherbauelement **36** verbunden sind. Ein geeignetes Speicherbauelement **36** umfasst ein parallel beschreibbares Register. Wie gezeigt umfasst jedes Bauelement **10** in Reihe geschaltete programmierbare Schaltungen **12**, wobei die erste schicht-programmierbare Schaltung mit einem festgelegten Logikpegel verbunden ist und die letzte schicht-programmierbare Schaltung ausgebildet ist, einen programmierbaren Logikpegel CO_N auszugeben. Der programmierbare Logikpegel CO_N ist durch einen Logikwert von "1" oder "0" repräsentiert. Ein Logikwert 1 liegt bei einer höheren Spannung als der Logikwert 0 und vorzugsweise liegt der Logikwert 1 bei oder in der Nähe der Spannung VDD, während der Logikwert 0 bei oder in der Nähe des Massepotenzials liegt.

[0042] Gemäß einer bevorzugten Ausführungsform wird die erste Revision aus Maskenschichten, die zum Erreichen einer ersten Version eines integrierten Schaltungsprodukts verwendet wird, vollständig durch die programmierbaren Schaltungen des Bauelements **10a** vermittelt und ist durch einen programmierten Logikpegel CO_N des Bits 0 repräsentiert. Die zweite Revision wird vollständig durch die programmierten Schaltungen des Bauelements **10b** vermittelt und ist als programmierter Logikpegel CO_N des Bits 1 repräsentiert. Die dritte Revision der Maskenschichten wird vollständig innerhalb der programmierten Schaltungen der Bauelemente **10a** und **10b** vermittelt und ist durch die Bits 0 und 1 repräsentiert. Die vierte Maskenschichtrevision wird vollständig durch die programmierten Schaltungen des Bauelements **10c** vermittelt und ist durch Bit 2 repräsentiert.

[0043] Jede Revision von Maskenschichten, die für das unmittelbar zuvor beschriebene Muster kennzeichnend ist, ist als binäre Zahl gekennzeichnet und nachfolgenden Revisionen werden nachfolgende binäre Zahlen, die größer als die letzte binäre Zahl sind, zugewiesen. Somit wird die erste Revision als eine 0001-Revisionscodierung, die nächste Revision als 0010, die dritte Revision als 0011, die vierte Revision als 0100, usw. dargestellt. Die binäre Zahl der Revisionscodierung (REV. CODE), die von dem Speicherbauelement **36** ausgegeben wird, ist daher repräsentativ für die spezielle Revision der Maskenschichten, die zur Herstellung der integrierten Schaltung verwendet wird, die die Bauelemente **10a**–**10d** enthält. Aus der Zeichnung der Fig. 4 geht hervor, dass es zahlreiche (unbegrenzt viele) Schichten programmierbarer Schaltungen für jedes Bauelement **10** geben kann und dass es zahlreiche (eine unbegrenzte) Zahl an Bauelementen geben kann. Das Speicherbauelement **36** ist so ausgebildet, um einen einzigartigen Logikwert für jede Bitstelle, die repräsentativ für einen unprogrammierten oder programmierten Zustand von programmierbaren Schaltungen innerhalb jedes Bauelements **10** ist, zu empfangen, und es ist ferner so ausgebildet, dass die Bitpositionen parallel in das Bauelement **36** eingeladen und daraus als eine Revisionscodierung mit binären Logikwerten gelesen werden kann. Das Auslesen aus dem Speicherbauelement **36** wird mittels eines Takteingangssignals (CLK) bewerkstelligt, das während eines Taktzyklus des CLK auftritt.

[0044] Wie in den Fig. 5–Fig. 7 und in Verbindung mit Fig. 4 gezeigt ist, sind die Revisionen der Maskenschichten **38** kennzeichnend für Änderungen an speziellen Stellen der programmierten Schaltungen **12** aus Fig. 4, um einen Logikpegel CO_N im programmierten Status für jede Maskensatzrevision zu erreichen. Änderungen zeigen sich durch eine Rekonfigurierung undurchlässiger Elemente, die erforderlich sind, um Revisionen in binärer Ordnung an den Bitstellen 0 bis n zu erhalten.

[0045] In Fig. 5 ist eine erste Revision von Maskenschichten, die zum Erzeugen einer Version eines integrierten Schaltungsprodukts erforderlich ist, das als "Rev. A" bezeichnet ist, dargestellt. Die erste Revision wird an Maskenschichten **38a**, **38c** und **38n** (Maskenschichten **1**, **3** und n) ausgeführt, während alle anderen Schichten unverändert bleiben. Die Revisionen an den undurchlässigen Elementen sind an den Maskenschichten **38a**, **38c** und **38n** durch eine Änderung an jenen Elementen gezeigt, die an den Positionen **40a**, **40c** und **40n** dargestellt sind. Das Muster auf der Maskenschicht **38b** wird an einer Position

40b nicht geändert und daher bleibt die zweite schicht-programmierbare Zelle **42b** ungeändert. Da jedoch die Schichten **1**, **3** und n an den Stellen **40a**, **40c** und **40n** geändert sind, werden die erste schicht-programmierbare Zelle **42a**, die dritte schicht-programmierbare Zelle **42c** und die n-te schicht-programmierbare Zelle **42d** an speziellen Positionen geändert, die mit einem "X" markiert sind. Änderungen an den Maskenschichten und insbesondere Änderungen an den Positionen innerhalb der programmierbaren Zellen **42a**–**42d** spiegeln sich in der integrierten Schaltung der Scheibe **44** an speziellen Positionen innerhalb der programmierbaren Schaltungen **12**, die darin ausgebildet sind, wider. Die programmierten Schaltungen **12** sind auf der Scheibe **44** als ein "X" enthaltend dargestellt, die an speziellen Positionen angeordnet sind, die spezielle Maskenschichtänderungen kennzeichnen. Die programmierte programmierbare Schaltung **12** ist so dargestellt, dass diese eine einzigartige Scheibe **44**, die als "Rev. A" bezeichnet ist, hervorbringt, wobei die Scheibenmodifizierung/Programmierung an einer Position stattfindet, die speziell den Bit 0-Positionen innerhalb des Bauelements **10a** entspricht. Das Bit 0 bezeichnet einen programmierten Logikpegel, der die spezielle Revision an den Maskenschichten **1**, **3** und n repräsentiert, wie in Fig. 5 gezeigt ist. Die verbleibenden Bauelemente **10b**–**10d** sind nicht geändert und sind reserviert für nachfolgende Revisionen, wie sie etwa in den Fig. 6 und Fig. 7 gezeigt sind.

[0046] In Fig. 6 ist eine zweite Revision gezeigt, die als "Rev. B" bezeichnet ist und die möglicherweise auf die Rev. A folgt. Insbesondere zeigt Fig. 6 Revisionen an der ersten Maskenschicht an Positionen **40a**, Revisionen an der dritten Maskenschicht an Positionen **40c** und Revisionen an der n-ten Schicht an Positionen **40n**. Die Revisionen zeigen sich auch in den Positionen der programmierbaren Zelle **42a**, **42c** und **42d**. Aus den Zeichnungen der Fig. 5 und Fig. 6 geht hervor, dass, obwohl die gleichen Maskenschichten geändert werden können, eine unterschiedliche Revisionscodierung die Folge ist, da die Revisionen an unterschiedlichen binären Positionen wiedergegeben werden (d. h. durch Bit 0 im Vergleich zu Bit 1). Änderungen an speziellen Positionen, die sich von den Positionen aus Fig. 5 unterscheiden, führen zu Modifizierungen an der Scheibe **44** und insbesondere an der programmierbaren Schaltung **12**, wie dies durch ein "X"-Kennzeichen aus Fig. 6 bezeichnet ist. Das "X"-Kennzeichen aus Fig. 6 wird an der Bit 1-Position des Bauelements **10b** ausgegeben anstelle der Bit 0-Position des Bauelements **10a**. Die Bit 1-Position kennzeichnet die zweite Revision, wobei eine konventionelle Bitcodierungszählweise angewendet wird. Die zweite Bitposition empfängt, wie die erste Bitposition, einen Logikwert aus 1 oder 0, der eine ungerade Anzahl an Maskenschichten bezeichnet, die programmiert werden. Genauer gesagt, ein Logikpegel null bezeichnet die Programmierung einer geraden Anzahl programmierbarer Schaltungen **12** oder keine Programmierung (Änderung) einer programmierbaren Schaltung **12** innerhalb des Bauelements **10**. Da drei programmierbare Schaltungen **12** in Rev. A und Rev. B geändert werden, erscheint eine logische 1 für die Bit 0-Position bzw. die Bit 1-Position. Wie aus einem Vergleich der Fig. 5 und Fig. 6 hervorgeht, wird eine unähnliche und unterscheidbare binäre Codierung als eine Revisionscodierung von der Speicherstelle **36** ausgelesen, selbst wenn die gleichen Schichten in einer nachfolgenden Revision geändert werden.

[0047] In Fig. 7 ist eine dritte Revision an einer zweiten Maskenschicht **38b** gezeigt. Die Revision an der Stelle **40b** zeigt sich als eine Revision an der programmierbaren Zelle **42b**. Änderungen an der programmierbaren Zelle **42b** werden auf die Scheibe **44** in der programmierbaren Schaltung **12** strukturiert. Insbesondere werden Änderungen an der programmierbaren Schaltung **12** aus Fig. 7, die kennzeichnend für die dritte Revision (Rev. C) ist, an binären Positionen des Bits 0 und des Bits 1 angeordnet, um eine dritte Revision, die in binärer Weise gemessen wird, anzuzeigen. Somit zeigen Fig. 5–Fig. 7 ein Erkennungsschema, um jeden Maskenschichtensatz und die Revisionen an diesen Maskenschichten als einzigartige binäre Codierung darzustellen, wobei jede Revision des Maskenschichtsatzes eine unähnliche und damit einzigartige binäre Codierung (die als Revisionscodierung bezeichnet ist) repräsentiert.

[0048] In Fig. 8 ist eine Wahrheitstabelle für das Verhalten der programmierbaren Schaltung **12** gezeigt. Wenn eine programmierbare Schaltung unprogrammiert ist und ähnlich ist zu den Ausführungsformen, wie sie in Fig. 2a und Fig. 3a dargestellt sind, dann werden CI und CI quer durch CO und CO quer durchgeschleift, wie dies durch die Leitungen **46** und **48** der Fig. 8 gezeigt ist. Wenn die programmierbare Schaltung **12** programmiert ist, ähnlich zu den Ausführungsformen, die in den Fig. 2b und Fig. 3b gezeigt sind, dann sind CI und CI quer invers mit den Ausgängen CO quer und CO verbunden, wie dies durch die Linien **50** und **52** aus Fig. 8 gezeigt ist.

[0049] In Fig. 9 ist eine Wahrheitstabelle des Verhaltens des Bauelements **10** gezeigt. Die durch die Schicht **1** programmierbare Schaltung **12a**, die durch die Schicht **2** programmierbare Schaltung **12b** und die durch die Schicht **3** programmierbare Schaltung **12c** sind auf einen Wert "1" programmiert, wie dies gezeigt ist. Wenn die Schaltungen **12a**, **12b** und **12c** nicht programmiert sind, oder unprogrammiert sind, dann wird ein Wert "0" gezeigt. In der beispielhaften Ausführungsform aus Fig. 9 werden drei in Reihe geschaltete programmierbare Schaltungen verwendet; es ist jedoch selbstverständlich, dass weniger als drei oder mehr als drei programmierbare Schaltungen in Reihe miteinander verbunden werden können, wie

dies in Fig. 1 und Fig. 4 gezeigt ist. Der Einfachheit halber zeigt Fig. 9 den Logikwert lediglich dreier programmierter Logikpegel mit einem kumulativ programmierten Logikpegel CO_3. Insbesondere sind die programmierten Werte für jede Schicht zueinander entsprechend einer Exklusiv-Oder-Anordnung verknüpft, um einen logischen Ausgangswert zu erzeugen. Ähnlich zu der Exklusiv-Oder-Funktion aus Fig. 9 ist der programmierte Wert aus Fig. 8 exklusiv-oder-verknüpft mit einem Eingangswert, um einen entsprechenden Ausgangswert zu erzeugen. Die Exklusiv-oder-Funktion ermöglicht, dass Änderungen an einer oder mehreren Maskenschichten auf einen einzelnen Logikwert reduziert werden.

[0050] Es ist wichtig zu verstehen, dass ein programmierter Ausgang einer ist, der einen logischen Wert von "1" bei CO_N kennzeichnet. Wenn keine der Maskenschichten geändert wird, dann bleibt der Logikwert auf einem logischen "0"-Pegel. Wenn jedoch eine Maskenschicht geändert wird, wird der Ausgang dieser Maskenschicht exklusiv-oder-verknüpft mit den nicht geänderten Ausgängen der anderen Schichten, um einen hochpegeligen Logikwert bei CO_N zu repräsentieren. Wenn zwei oder eine gerade Anzahl von Masken geändert werden, so muss eine zusätzliche nicht geänderte Maske innerhalb der programmierbaren Zelle **42** so modifiziert werden, um einen hochpegeligen Logikwert für die programmierte Logik CO_N zu erzeugen. Wenn ein hochpegeliger Logikwert bei dem programmierten Logikpegel nicht angetroffen wird, können somit der Anwender oder der Hersteller einen Programmzustand für diese einzigartige Revision nicht festlegen und man muss annehmen, dass keine Maskenschichten revidiert wurden. Wenn somit eine gerade Anzahl an Masken revidiert wurde, dann müssen eine oder mehrere Masken (ungeänderte Maske in dem programmierten Zellenbereich) geändert werden, um den erforderlichen programmierten hochpegeligen Ausgangswert zu erzeugen. Wenn eine ungeradzahlige Anzahl an Masken für einen gegebenen Maskensatz geändert wird, so müssen keine zusätzliche Masken an den programmierten Zellenpositionen geändert werden, um einen programmierten Ausgang zu erzeugen. Somit kann eine Änderung oder Revision an einer oder mehreren Maskenschichten in einfacher effizienter Weise auf einen einzelnen Logikwert bei dem programmierten Logikpegel CO_N beschränkt werden.

[0051] Gemäß Fig. 10 kann eine Revisionscodierung, die von dem Speicherbauelement **36** aus Fig. 4 gewonnen wird, in einfacher und effizienter Weise mit einer einzigartigen Revision für jede einzigartige Binärcodierungsdarstellung identifiziert werden. Insbesondere wird die erste Revision als ein binärer Wert eins (d. h. 001) repräsentiert. Die zweite Revision wird als ein binärer Wert zwei (d. h. 010) repräsentiert. Weitere Revisionen nehmen nachfolgende Binärwerte an und jeder binäre Wert entspricht einer aufgezeichneten Herstellungsrevision oder Beschreibung dieser speziellen Revision. Es ist wichtig zu wissen, dass die Revisionscodierung, die in Fig. 10 gezeigt ist, lediglich beispielhaft für drei binäre Logikwerte ist und dass gewiss mehr als drei oder weniger als drei verwendet werden können.

[0052] Wenn ein Anwender eine spezielle Version eines Produkts, das in seinem System verwendet wird, bestimmen muss, so kann schnell und rasch die Revisionscodierung aus der Stiftposition, die mit dem funktionsfähigen Speicherbauelement **36** verbunden ist, ausgelesen werden. Durch Takten des Speicherbauelements **36** und durch Auslesen der geeigneten Revisionscodierung wird ein binärer Wert angezeigt. Der Anwender kann den Hersteller mit der Revisionscodierung befragen und der Hersteller kann die Revisionscodierung in einer Revisionscodierungsaufzeichnung ähnlich zu jener, die in Fig. 9 gezeigt ist, nachschlagen, um eine spezielle Version für das von dem Anwender eingebaute Bauelement zu bestimmen. Wenn die Revisionscodierung die Maskensatzrevision Rev. B anzeigt und Rev. B lediglich ein Bauelement mit geringerer Geschwindigkeit im Vergleich zu jenem der Rev. C ist, dann kann der Hersteller das Rev. B-Teil des Anwenders austauschen und diesen mit einem Rev. C-Teil beliefern, um die Geschwindigkeitsprobleme zu lösen, die der Anwender gegenwärtig antrifft.

[0053] Der Fachmann im Besitze der Lehre der vorliegenden Offenbarung erkennt, dass diese Erfindung zur Verwendung mit einer Vielzahl von integrierten Schaltungstypen anwendbar ist, die in einem integrierten Schaltungsgehäuse eingebaut sind. Die Revisionscodierung kann in einfacher Weise ausgelesen werden, ohne dass das Gehäuse geöffnet wird, und die Revisionscodierung kann mit einer Aufzeichnung des speziellen Produkts in Korrelation gesetzt werden, das in diesem Gehäuse angeordnet ist. Ferner ist es auch selbstverständlich, dass die hierin gezeigte und beschriebene Form der Erfindung als die gegenwärtig bevorzugten Ausführungsformen zu betrachten sind.

Patentansprüche

1. Verfahren zum Bestimmen einer Revision von Maskenschichten, die zum Herstellen einer integrierten Schaltung verwendet wird, wobei die integrierte Schaltung ein Bauelement (**10**) aufweist, das eine einzigartige binäre Kodierung speichert, die die Maskenschichten (**38**) kennzeichnet, die zur Herstellung der integrierten Schaltung verwendet werden, wobei das Verfahren der Schritte umfasst:
Bereitstellen mehrerer Maskenschichten (**38**), wobei jede Maskenschicht undurchlässige Elemente aufweist, die als Muster über die Maskenschicht hinweg angeordnet sind; wobei ein Bere
ich der undurchlässigen Elemente auf jeder Masken-

schicht in einer programmierbaren Zelle (**42**) enthalten ist und wobei das Verfahren ferner umfasst:
lithographisches Herstellen einer programmierbaren Schaltung an entsprechenden Schichten innerhalb der integrierten Schaltung (**44**) aus der programmierbaren Zelle jeder Maskenschicht;
elektrisches Verbinden der programmierbaren Schaltung in einer Schicht mit einer weiteren programmierbaren Schaltung in einer weiteren Schicht, um ein in Reihe verbundenes Bauelement (**12**) zu bilden;
Bilden einer Revision von Maskenschichten durch Umstrukturieren undurchlässiger Elemente auf einer der mehreren Maskenschichten (**38**) und in einer entsprechenden Zelle der programmierbaren Zellen (**42**);
Anlegen eines festgelegten Spannungslogikpegels an einen Eingang des in Reihe verbundenen Bauelements und Erzeugen eines programmierten Spannungslogikpegels an dem Ausgang des in Reihe verbundenen Bauelements auf der Grundlage der umstrukturierten undurchlässigen Elemente; und
Auslesen des programmierten Spannungslogikpegels entsprechend der Revision von Maskenschichten.

2. Verfahren nach Anspruch 1, wobei der Schritt des lithographischen Herstellens umfasst:
Belichten einer integrierten Schaltung mit einer der mehreren Maskenschichten, die die programmiere Zelle enthalten, und anschließend Belichten der integrierten Schaltung mit anderen der mehreren Maskenschichten, die entsprechende andere programmierbare Zellen enthalten.

3. Verfahren nach Anspruch 1 oder 2, wobei die programmierbare Schaltung in einer Schicht elektrisch mit der weiteren programmierbaren Schaltung in einer anderen Schicht mittels lithographischen Herstellen eines Leiters verbunden wird, während die programmierbare Schaltung lithographisch hergestellt wird.

4. Verfahren nach einem der Ansprüche 1 bis 3, wobei der programmierte Logikpegel aus einem Speicherregister ausgelesen wird, das auf der integrierten Schaltung ausgebildet ist.

Es folgen 7 Blatt Zeichnungen

Anhängende Zeichnungen

EP 95 306 383.1

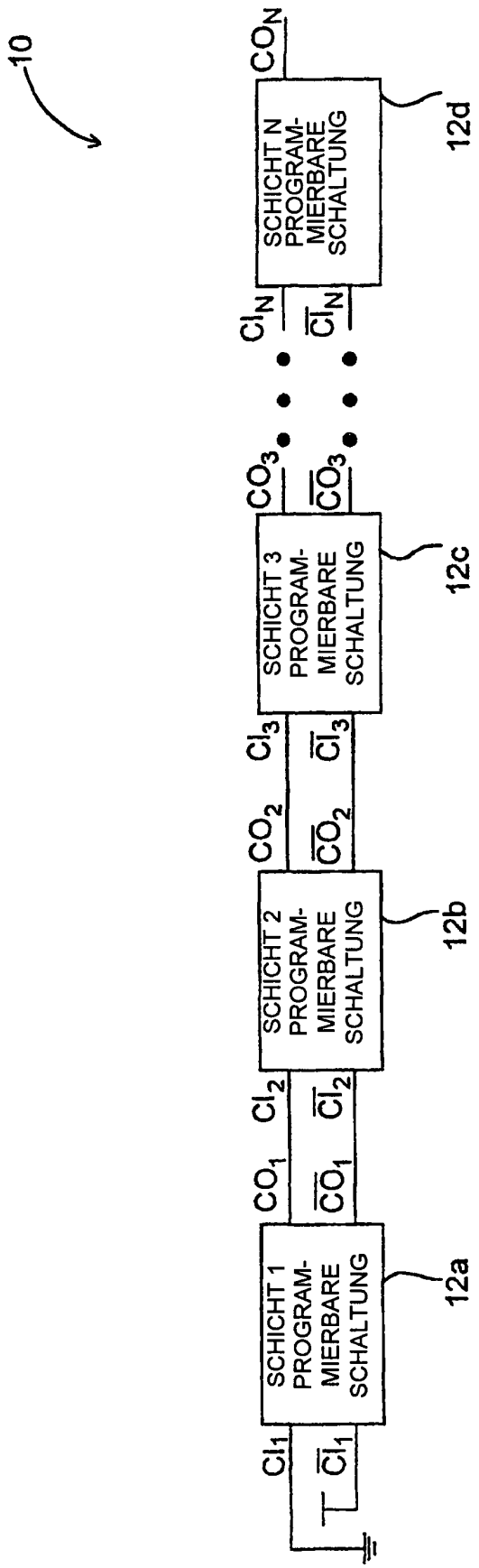


Fig. 1

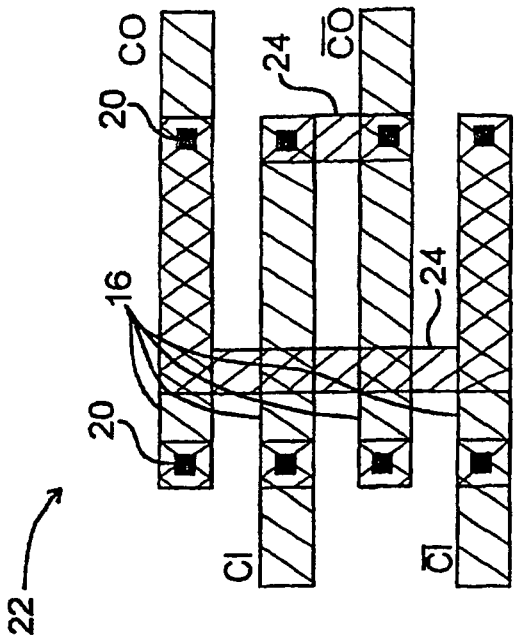


Fig. 2B

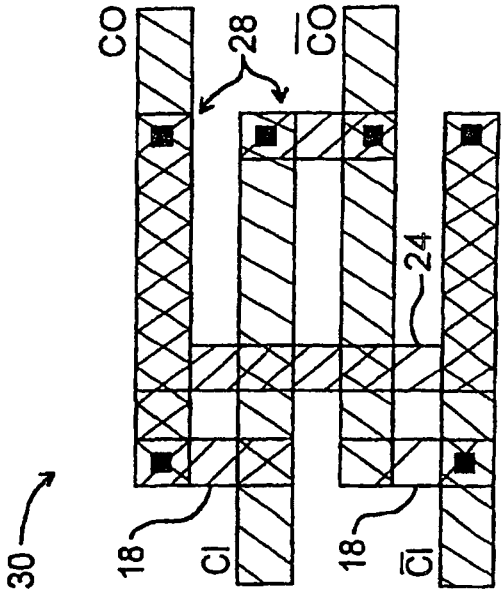


Fig. 3B

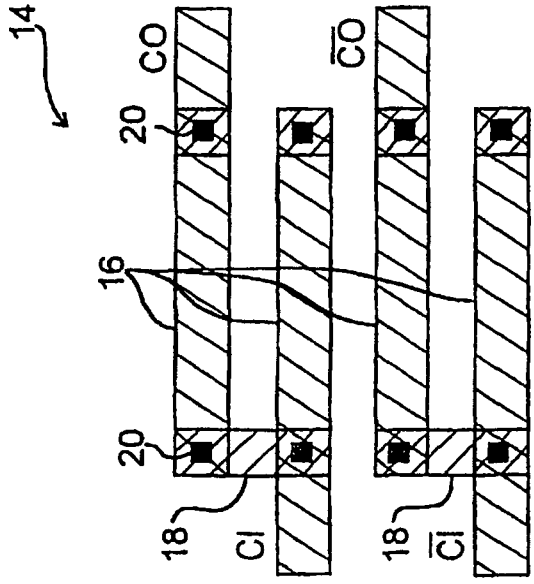


Fig. 2A

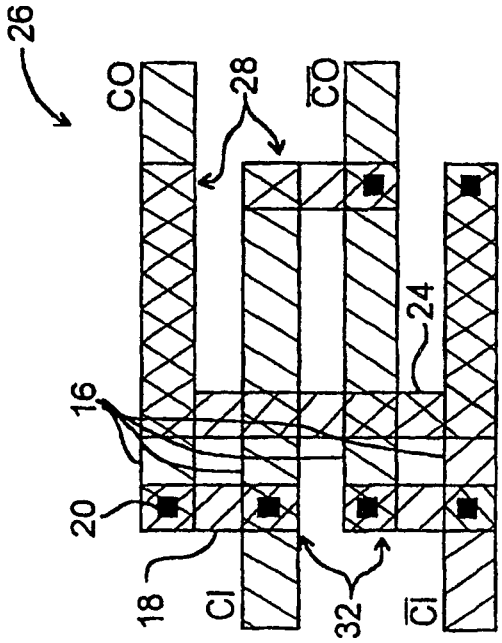


Fig. 3A

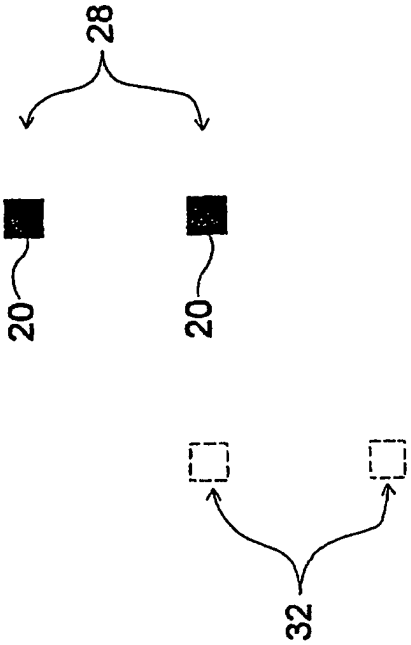


Fig. 3C

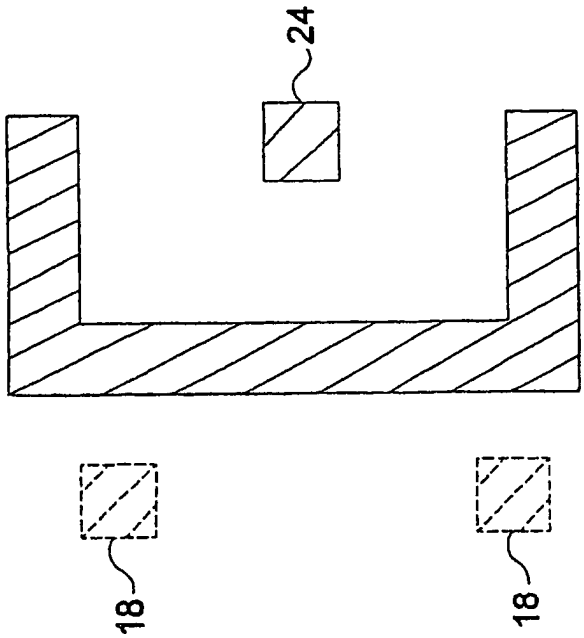


Fig. 2C

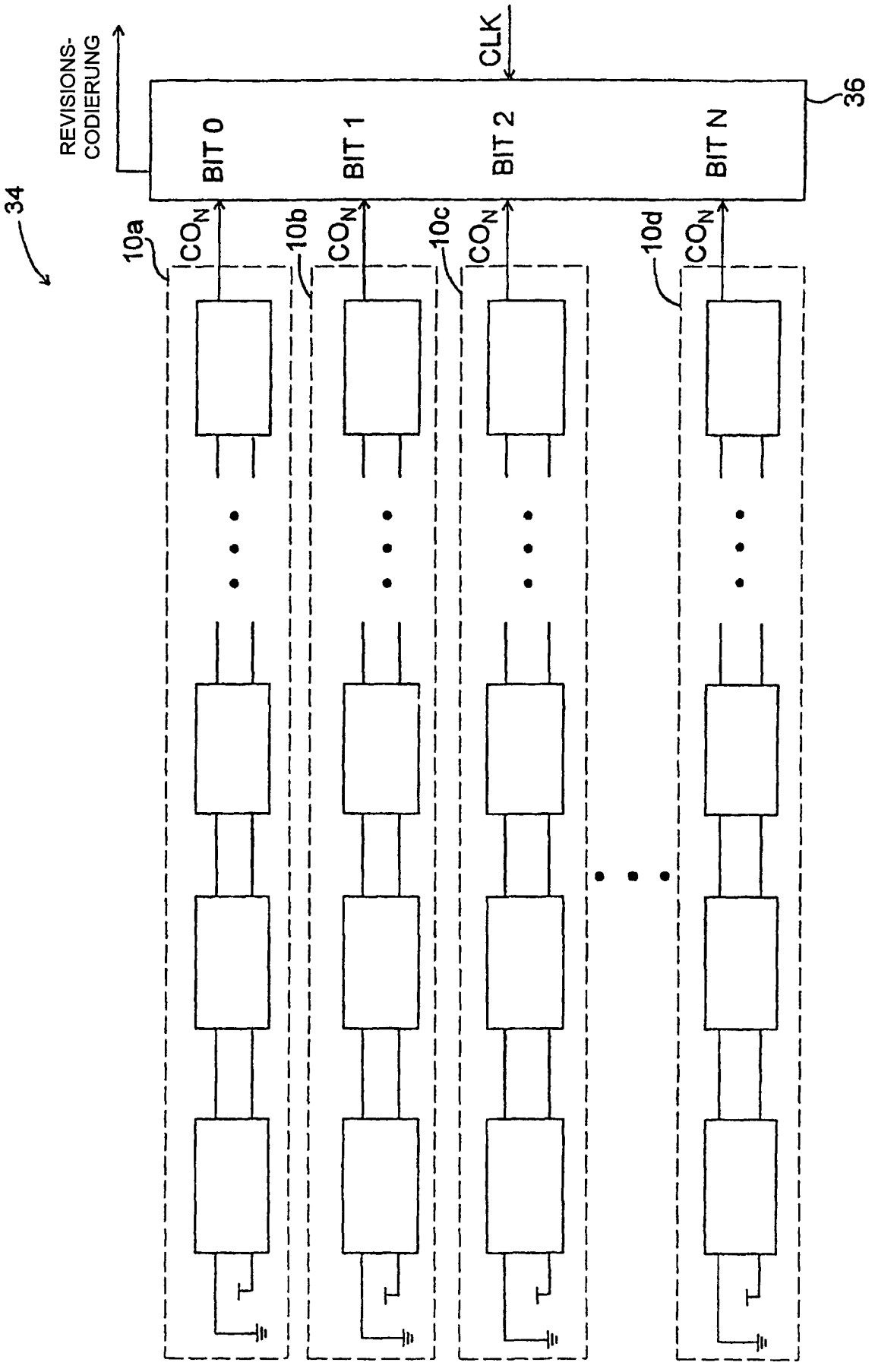

34
REVISIONS-
CODIERUNG
CLK
36
BIT 0
BIT 1
BIT 2
BIT N
10a
10b
10c
10d
CON
CON
CON
CON

Fig. 4

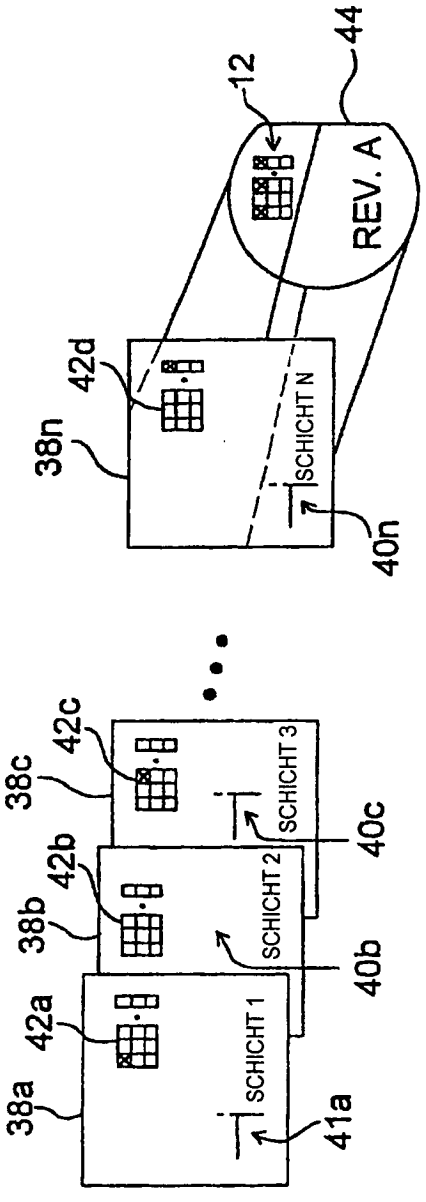

38a
42a
SCHICHT 1
41a
38b
42b
SCHICHT 2
40b
38c
42c
SCHICHT 3
40c
38n
42d
SCHICHT N
40n
12
44
REV. A

Fig. 5

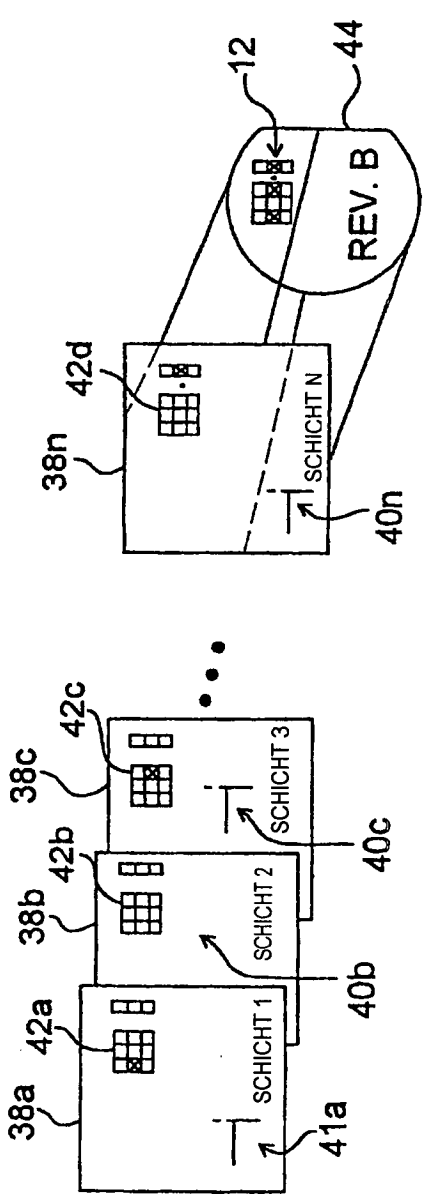

38a
42a
SCHICHT 1
41a
38b
42b
SCHICHT 2
40b
38c
42c
SCHICHT 3
40c
38n
42d
SCHICHT N
40n
12
44
REV. B

Fig. 6

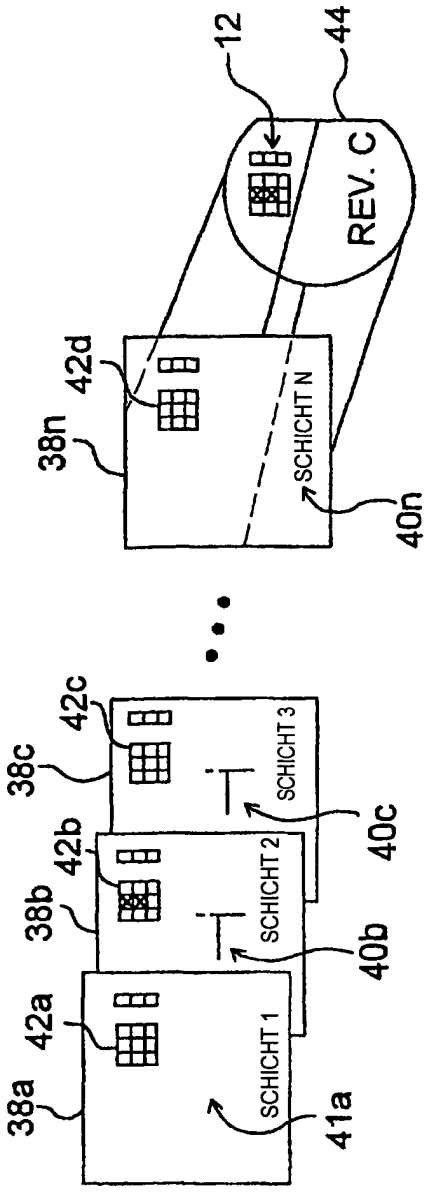

12
44
REV. C
42d
38n
SCHICHT N
40n
42c
38c
SCHICHT 3
40c
42b
38b
SCHICHT 2
40b
42a
38a
SCHICHT 1
41a

Fig. 7

PROGRAM-MIERTER WERT	CI	$\overline{CI}$	CO	$\overline{CO}$	
0	0	1	0	1	← 46
0	1	0	1	0	← 48
1	0	1	1	0	← 50
1	1	0	0	1	← 52

Fig. 8

PROGRAM MIERTER WERT SCHICHT 1	PROGRAM-MIERTER WERT SCHICHT 2	PROGRAM-MIERTER WERT SCHICHT 3	CO_3
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	1

Fig. 9

REVISIONSAUFZEICHNUNG	
REVISIONS-CODIERUNG	BESCHREIBUNG
0 0 1	REV. A
0 1 0	REV. B
0 1 1	REV. C
• • •	
1 1 1	REV. G

Fig. 10