



(19)  
Bundesrepublik Deutschland  
Deutsches Patent- und Markenamt

(10) **DE 600 09 947 T2 2005.04.07**

(12) **Übersetzung der europäischen Patentschrift**

(97) **EP 1 232 063 B1**

(51) Int Cl.<sup>7</sup>: **B41J 2/16**

(21) Deutsches Aktenzeichen: **600 09 947.4**

(86) PCT-Aktenzeichen: **PCT/IT00/00463**

(96) Europäisches Aktenzeichen: **00 981 628.1**

(87) PCT-Veröffentlichungs-Nr.: **WO 01/036203**

(86) PCT-Anmeldetag: **14.11.2000**

(87) Veröffentlichungstag  
der PCT-Anmeldung: **25.05.2001**

(97) Erstveröffentlichung durch das EPA: **21.08.2002**

(97) Veröffentlichungstag  
der Patenterteilung beim EPA: **14.04.2004**

(47) Veröffentlichungstag im Patentblatt: **07.04.2005**

(30) Unionspriorität:

**TO990987 15.11.1999 IT**

(73) Patentinhaber:

**Olivetti Tecnost, S.p.A., Ivrea, Turin, IT**

(74) Vertreter:

**Hansmann & Vogeser, 81369 München**

(84) Benannte Vertragsstaaten:

**AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT,  
LI, LU, MC, NL, PT, SE, TR**

(72) Erfinder:

**CONTA, Renato, 10015 Ivrea, IT; PIANO, Mara,  
10015 Ivrea, IT**

(54) Bezeichnung: **MONOLITHISCHER DRUCKKOPF MIT EINGEBAUTEM ÄQUIPOTENTIALEM NETZWERK UND HERSTELLUNGSVERFAHREN**

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patent- und Markenamt inhaltlich nicht geprüft.

**Beschreibung**

## Technisches Gebiet

**[0001]** Diese Erfindung bezieht sich auf einen Druckkopf, der in einer Vorrichtung zur Erstellung von Schwarz- und Farbbildern durch aufeinander folgende Abtastvorgänge auf einem Printmedium, üblicherweise, jedoch nicht ausschließlich, in Form eines Blattes Papier, mittels thermischer Tintenstrahldruckertechnik verwendet wird, und insbesondere auf die Betätigungsanordnung des Kopfes sowie das zugehörige Herstellungsverfahren.

**[0002]** Genauer gesagt ist der Gegenstand der Erfindung ein thermischer Tintenstrahl-Druckkopf, der eine monolithische Betätigungsanordnung gemäß dem Oberbegriff des Anspruchs 1 umfasst. Weiterhin bezieht sich diese Erfindung auf einen Wafer mit mehreren Chip-Rohlingen zur Ausbildung eines Teiles einer monolithischen Betätigungsanordnung für einen Tintenstrahl gemäß dem Oberbegriff des Anspruchs 11 sowie auf das Verfahren zur Herstellung einer monolithischen Betätigungsanordnung für einen Tintenstrahl-Druckkopf gemäß dem Oberbegriff des Anspruchs 14.

## Stand der Technik

**[0003]** Fig. 1 stellt einen Tintenstrahl-Farbdrucker dar, bei dem die Hauptbestandteile wie folgt bezeichnet sind: ein ortsfester Aufbau **41**, ein Abtastschlitten **42**, ein Codeumsetzer **44** und, als Beispiel, Druckköpfe **40**, wobei es sich um verschiedene Anzahlen von Einfarb-Druckköpfen oder Farb-Druckköpfen handeln kann.

**[0004]** Bei dem Drucker kann es sich um ein stand-alone-Produkt oder um einen Teil eines Fotokopierers, eines Plotters, eines Faxgeräts, einer Maschine zur Reproduktion von Fotografien oder Ähnlichem handeln. Das Drucken erfolgt auf einem körperlichen Medium **46**, üblicherweise einem Blatt Papier, einer Plastikfolie, Stoff oder Ähnlichem.

**[0005]** Weiterhin sind in Fig. 1 die Bezugsachsen dargestellt:

**[0006]** Die x-Achse verläuft horizontal, d. h. parallel zu der Abtastrichtung des Schlittens **42**; die y-Achse verläuft vertikal, d. h. parallel zu der Bewegungsrichtung des Mediums **46**; die z-Achse steht senkrecht zur x- und zur y-Achse, d. h. im wesentlichen parallel zur Emissionsrichtung der Tintentröpfchen.

**[0007]** Der Aufbau und die allgemeine Funktionsweise von Druckköpfen nach der thermischen Technologie und insbesondere nach der „top-shooter“-Art, d. h. diejenigen, die die Tintentröpfchen in einer Richtung senkrecht zur Betätigungsanordnung abgeben,

sind bereits in den Fachkreisen hinreichend bekannt und werden demzufolge hier nicht detailliert beschrieben. Vielmehr beschäftigt sich diese Beschreibung umfassender nur mit wenigen Merkmalen der Köpfe und des Herstellungsverfahrens, die zum Verständnis diese Erfindung von Bedeutung sind.

**[0008]** Der gegenwärtige technische Trend bei Tintenstrahl-Druckköpfen besteht darin, eine hohe Anzahl von Düsen pro Kopf ( $> 300$ ), eine Auflösung von mehr als 600 dpi (dpi = Punkte pro Inch), eine hohe Arbeitsfrequenz ( $\geq 10$  kHz) sowie Tröpfchen zu erreichen, die kleiner ( $\leq 10$  pl) sind als die mit früheren Methoden hergestellten.

**[0009]** Derartige Anforderungen sind insbesondere bei der Herstellung von Farb-Druckköpfen wichtig und machen es notwendig, Betätiger und hydraulische Schaltkreise mit zunehmend geringeren Abmessungen, höheren Präzisionsgraden und kleineren Toleranzen beim Zusammenbau herzustellen. Auch verstärken sie Probleme, die durch die unterschiedlichen thermischen Ausdehnungskoeffizienten der verschiedenen Materialien des Kopfes hervorgerufen werden.

**[0010]** Weiterhin benötigen die Köpfe eine hohe Zuverlässigkeit, insbesondere wenn Vorkehrungen für austauschbare Tintenpatronen getroffen werden: die Brauchbarkeitsdauer derartige Köpfe, auch als halb-ortsfeste Nachfüll-Köpfe bekannt, liegt tatsächlich nahe der Lebensdauer des Druckers.

**[0011]** Daraus ergibt sich die Notwendigkeit, vollintegrierte monolithische Köpfe zu entwickeln und herzustellen, bei denen die Tintenkanäle, die Mikroelektronik zur Auswahl, die Widerstände und die Düsen in den Wafer integriert sind.

**[0012]** Ein monolithischer Kopf mit einer Betätigungsanordnung gemäß dem Oberbegriff des Anspruchs 1 ist aus der Druckschrift US-A-5 877 791 bekannt. Der Kopf umfasst eine Schichtanordnung mit einer Schutzschicht **28**, einer metallischen Schutzschicht **29** über den aktiven Widerständen **25** sowie eine Metallstruktur **36** mit elektrolytischem Überzug, die die Düsen **41** bildet und sich über das Substrat **21** erstreckt. Die Schichtanordnung wird durch den Haupttintenkanal bzw. die Nut **38** zur Hauptzufuhr von Tinte unterbrochen und die Mikrokammern **40** erstrecken sich lateral hinsichtlich der Widerstände. Die Tintenkanäle **39** zwischen der Nut **38** und den Mikrokammern **40** werden in dem Bereich des Substrats, der frei von der Schichtanordnung ist, direkt durch die Metallstruktur **36** gebildet.

**[0013]** In der italienischen Patentanmeldung Nr. TO 99 A 000610 „Monolithischer Druckkopf und zugehöriges Herstellungsverfahren“ wird ein monolithischer Tintenstrahl-Druckkopf mit einem Betätiger **50** be-

schrieben, vgl. **Fig. 2**, der einen Chip-Rohling **61** und eine Struktur **75** umfasst, wobei letztere zwei Düsenreihen **56** aufweist. Der Chip-Rohling **61** aus einem Halbleitermaterial (üblicherweise Silizium) weist eine Mikroelektronik **62** sowie Lötflächen **77** auf, wodurch eine elektrische Verbindung der Mikroelektronik **62** an die Schaltkreise zur Druckersteuerung ermöglicht wird. Die Mikrohydraulik **63** gehört teilweise zu der Struktur **75** und teilweise zu dem Chip-Rohling **61**.

**[0014]** In der Technologie, auf die sich diese Patentanmeldung bezieht, haben die Düsen **56** einen Durchmesser  $D$  zwischen 10 und 60  $\mu\text{m}$ , während ihre Zentren üblicherweise in einem regelmäßigen Abstand  $A$  von 1/300 oder 1/600 Inch (84,6  $\mu\text{m}$  bzw. 42,3  $\mu\text{m}$ ) voneinander beabstandet sind. Üblicherweise, jedoch nicht immer, sind die Düsen **56** in zwei parallel zur  $y$ -Achse verlaufenden Reihen angeordnet, die zueinander um einen Abstand  $B = A/2$  versetzt sind, um die Auflösung des Bildes in der zur  $y$ -Achse parallelen Richtung zu verdoppeln. Folglich nähert sich die Auflösung an 1/600 oder 1/1200 Inch (42,3  $\mu\text{m}$  bzw. 21,2  $\mu\text{m}$ ) an. Die bereits in **Fig. 1** definierten  $x$ -,  $y$ - und  $z$ -Achsen sind auch in **Fig. 2** dargestellt.

**[0015]** **Fig. 3** stellt den zur  $z$ - $x$ -Ebene parallelen Schnitt **AA** sowie den zur  $x$ - $y$ -Ebene parallelen Schnitt **BB** derselben Betätigungsanordnung **50** dar, wobei Folgendes gezeigt wird:

- mehrere Düsen **56**, die in zwei zur  $y$ -Achse parallelen Reihen angeordnet sind;
- mehrere Kammern **57**, die in zwei zur  $y$ -Achse parallelen Reihen angeordnet sind;
- eine Nut **45**, die ihre größere Ausdehnung parallel zur  $y$ -Achse und entsprechend der Reihen der Düsen **56** hat.

**[0016]** Vergrößerte Ansichten derselben Schnitte sind in **Fig. 4** dargestellt, die folgende Bauteile umfasst:

- die Struktur **75** aus einer Schicht aus beispielsweise Polyamid oder Epoxydharz mit einer Dicke von vorzugsweise zwischen 30 und 50  $\mu\text{m}$  und weiterhin aufweisend
- eine der mehreren Düsen **56**;
- eine der mehreren Kammern **57**; sowie
- Leitungen **53**.

**[0017]** Ebenfalls in dieser Figur dargestellt sind:

- ein Substrat **140** aus P-Silizium;
- die Nut **54** mit zwei parallelen Wänden **126**;
- ein Plättchen **64**, das als nicht einschränkendes Beispiel aus den folgenden Schichten besteht:
- eine eindiffundierte „N-well“-Schicht **36** aus Silizium;
- eine isolierende LOCOS-Schicht **35** aus  $\text{SiO}_2$ ;
- ein Widerstand **27** aus Tantal/Aluminium mit einer Dicke zwischen 800 und 1200 Å;
- eine Schicht **34** aus polykristallinem Silizium;

- eine Zwischenschicht **33** aus BPSG;
- eine Zwischenschicht **32**, bestehend aus einer Schicht aus  $\text{SiO}_2$ ;
- ein „zweites Metall“ **31**;
- eine Schicht **30** aus  $\text{Si}_3\text{N}_4$  und aus SiC zum Schutz der Widerstände;
- Kanäle **67**; und
- eine leitende Schicht **26**, die aus einer mit einer Goldschicht beschichteten und in Abschnitte **26A**, in der Figur durch die gestrichelten Linien dargestellt, unterteilten Schicht aus Tantal besteht, die den Boden jeder Kammer **57** vollständig bedeckt.

**[0018]** Die Mikrohydraulik **63** eines Betätigers **50** kann nun als die aus den Düsen **56**, den Kammern **57**, den Leitungen **53** und den Kanälen **67** bestehende Gesamtheit definiert werden und dient dazu, die in der Nut **45** und in einem in den Figuren nicht dargestellten Tank enthaltene Tinte **142** den Düsen **56** zuzuführen.

**[0019]** Ein weiterer Betätiger **50** ist in **Fig. 5** dargestellt, jedoch dieses Mal in einem Schnitt parallel zur  $z$ -Ebene, entsprechend einem in **Fig. 6** vergrößert dargestellten Schnitt **DD**. Die Nut **45** und das Plättchen **64** sind in ihrer Längsrichtung, d. h. parallel zur  $y$ -Achse geschnitten dargestellt. Entlang dieses Schnitts sind zwei Durchführungskontakte **123** erkennbar, die den elektrischen Kontakt zwischen der leitenden Schicht **26** und der N-well-Schicht **36** herstellen. An jedem Durchführungskontakt **123** sind die isolierenden Schichten **30**, **32** und **33** sowie die Schicht **34** aus polykristallinem Silizium herausgenommen, während ein N+-Kontakt **37** und ein „Metall“ **25** aus Aluminium/Kupfer aufgebaut wurden. Die Folge der Schichten **26**, **25**, **27** und **36**, jeweils miteinander dicht kontaktiert und alle aus elektrisch leitenden Materialien hergestellt, gewährleistet eine elektrische Kontinuität zwischen der leitenden Schicht **26** und der N-well-Schicht **36**.

**[0020]** Das Herstellungsverfahren des Betätigers **50** für den monolithischen Tintenstrahl-Druckkopf wird nun kurz beschrieben. Dieses Verfahren umfasst anfänglich die Herstellung eines „Wafers“ **60**, wie in **Fig. 7** dargestellt, der aus mehreren Chip-Rohlingen **61** besteht, von denen jeder einen zur Aufnahme der Mikroelektronik **62** geeigneten Bereich **62'** sowie einen zur Aufnahme der Mikrohydraulik **63** geeigneten Bereich **63'** umfasst.

**[0021]** In einem ersten Teil des Verfahrens, bei dem alle Chip-Rohlinge **61** noch im Wafer **60** miteinander verbunden sind, werden unter Verwendung derselben Verfahrensschritte und derselben Masken die gesamte Mikroelektronik **62** hergestellt und vollendet und gleichzeitig die Mikrohydraulik **63** jedes Chip-Rohlings **61** teilweise hergestellt.

**[0022]** In einem zweiten Teil des Verfahrens werden

auf jedem der in dem Wafer **60** immer noch miteinander verbundenen Chip-Rohlingen **61** die Strukturen **75** hergestellt und die Mikrohydrauliken **63** werden durch Arbeitsgänge fertig gestellt, die mit dem ersten Teil des Verfahrens verträglich sind. Am Ende des Verfahrens werden die Chip-Rohlinge **61** mittels einer Diamant-Scheibe voneinander getrennt, wobei die aus einem Chip-Rohling **61** und einer Struktur **75** bestehende Gesamtheit dann den Betätiger **50** bildet (Fig. 8).

**[0023]** Die beiden Teile des Herstellungsverfahrens für den monolithischen Kopf sind detailliert in der italienischen Patentanmeldung Nr. TO 99 A 000610 beschrieben. Die den zweiten Teil des Verfahrens betreffende, folgende zusammenfassende Beschreibung enthält lediglich die zum Verständnis der Erfindung benötigten Informationen und nimmt Bezug auf das Flussdiagramm aus Fig. 9.

**[0024]** Im Verfahrensschritt **100** ist der Wafer **60** in dem Zustand verfügbar, wie er am Ende des ersten Teils des Verfahrens vorliegt, in den Bereichen **62** der Mikroelektroniken fertig gestellt, durch die Schutzschicht **30** aus  $\text{Si}_3\text{N}_4$  und  $\text{SiC}$ , auf der die leitende Schicht **26** abgeschieden wurde, geschützt und bereit für die weiteren Arbeitsgänge auf den Bereichen **63** der Mikrohydrauliken.

**[0025]** Im Verfahrensschritt **101** beginnt das Ätzen der Nut **45** mittels dem mit ICP („Inductively Coupled Plasma“) bezeichneten „Trocken“-Verfahren, das dem Fachmann bekannt ist. Der in diesem Schritt erzeugte Teil der Nut **45** weist nur die Wände **126** auf, die im Wesentlichen parallel zur y-z-Ebene sind (Fig. 4 und 6).

**[0026]** Im Verfahrensschritt **102** wird das Ätzen der Nut **45** mittels eines „Nass“-Verfahrens, beispielsweise unter Verwendung eines Bads aus KOH (Kaliumhydroxid) oder TMAH (Tetramethylammoniumhydroxid), auf dem Fachmann bekannte Weise vollendet. Das Ätzen der Nut **45** schreitet gemäß der durch die kristallographischen Achsen des Siliziums bestimmten geometrischen Ebenen fort, so dass dadurch, wie in den Fig. 4 und 6 dargestellt, ein Winkel von  $\alpha = 54,6^\circ$  gebildet wird.

**[0027]** Das Ätzen wird durch ein dem Fachmann bekanntes, „elektrochemisches Ätzende“ bezeichnetes Verfahren automatisch beendet, wenn die N-well-Schicht **36** erreicht wird.

**[0028]** Nach diesem Arbeitsgang ist die Nut **45** von dem Plättchen **64** begrenzt, wie in dem Schnitt AA in Fig. 4 und dem Schnitt DD in Fig. 6 ersichtlich wird.

**[0029]** Im Schritt **103** werden durch ein dem Fachmann bekanntes Trockenätz-Verfahren die in Fig. 4 dargestellten Kanäle **67** erzeugt, die einen Durch-

messer von vorzugsweise zwischen 5 und 20  $\mu\text{m}$  aufweisen.

**[0030]** Im Schritt **104** findet eine elektrolytische Abscheidung der metallischen Opferschicht **54** statt.

**[0031]** Im Schritt **105** wird auf der oberen Seite des Chip-Rohlings **61**, die die Opferschichten aufweist, eine strukturelle Schicht aufgebracht, die vorzugsweise eine Dicke zwischen 15 und 60  $\mu\text{m}$  hat und aus einem negativen Epoxid oder aus einem Photoresist der Polyamid-Art besteht.

**[0032]** Im Schritt **106** werden auf der strukturellen Schicht die Düsen **56** mittels beispielsweise Laserbohren geöffnet und in den Lötflächen **77** und den Sockeln der Chip-Rohlinge entsprechenden Bereichen von dem Photoresist befreit. Somit ist die Struktur **75** alles, was von der strukturellen Schicht übrig bleibt.

**[0033]** Fig. 10 zeigt einen zur z-x-Ebene parallelen Schnitt CC des Betätigers **50**, wie er in dieser Phase des Verfahrens vorliegt.

**[0034]** Im Schritt **107** wird die Struktur **75** zum vollständigen Polymerisieren ausgeheizt.

**[0035]** Im Schritt **110** wird die Opferschicht **54** durch einen elektrolytischen Vorgang entfernt. Der auf diese Weise von der Opferschicht **54** zurückgelassene Hohlraum bildet dann die Leitungen **53** und die Kammer **57**, wie bereits in Fig. 4 dargestellt, deren Form exakt die Opferschicht **54** widerspiegelt.

**[0036]** Das in den Schritten **104** bis **110** beschriebene Verfahren ist dem Fachmann wohlbekannt und gehört den mit der Abkürzung MEMS/3D (MEMS: Micro Electro Mechanical System) bezeichneten Verfahren an.

**[0037]** Im Schritt **111** wird auf der Schutzschicht **30** aus  $\text{Si}_3\text{N}_4$  und  $\text{SiC}$  entsprechend der Lötflächen **77** geätzt.

**[0038]** Im Schritt **112** wird der Wafer unter Verwendung einer in den Figuren nicht dargestellten Diamant-Scheibe in die einzelnen Chip-Rohlinge **61** zerschnitten.

**[0039]** Schließlich werden im Schritt **113** die folgenden, dem Fachmann bekannten Arbeitsgänge durchgeführt:

- Löten eines Flachkabels an den Chip-Rohling **61** durch ein Automatisches-Band-Bonding-Verfahren (TAB-Verfahren), um eine Bauteilgruppe auszubilden;
- Befestigen der Bauteilgruppe am Gehäuse des Kopfes **40**;
- Füllen mit Tinte **142**;

– Testen des fertig gestellten Kopfes **40**.

**[0040]** In **Fig. 9** sind insbesondere die folgenden Schritte durch Fettdruck hervorgehoben: Der Schritt **102** des Nassätzens der schrägen Wände der Nut **45** mit einem elektrochemischen Ätzen; der Schritt **104** der elektrolytischen Abscheidung der Opferschicht **54**; und der Schritt **110** des elektrolytischen Entfernens der Opferschicht **54**.

**[0041]** Entsprechend dieser Schritte werden die Arbeitsvorgänge in Form von elektrochemischen Prozessen durchgeführt, bei denen spezifische Schichten, die zu allen Chip-Rohlingen **61** des Wafers **60** und, falls vorhanden, zu allen Bereichen, in die die Chip-Rohlinge **61** unterteilt sind, gehören, auf dasselbe elektrische Potential gelegt werden müssen.

**[0042]** Nach dem Stand der Technik kann dies auf eine Weise erfolgen, die schematisch in **Fig. 11** dargestellt ist, in der Folgendes zu sehen ist:

- ein im Schnitt dargestellter Wafer **60**, der in ein Elektrolyt **82** herkömmlicher Art getaucht wird;
- zu allen Chip-Rohlingen **61** und, falls vorhanden, zu den verschiedenen Bereichen aller Chip-Rohlinge **61** gehörende Kontaktbereiche **121**;
- eine Gegenelektrode **81**;
- eine Haltevorrichtung **71'** mit mehreren Punktkontakten **66**;
- ein Spannungsgenerator **E** mit einem ersten Pol, der an die Punktkontakte **66** angeschlossen ist und durch eine Umhüllung **24** von dem Elektrolyt **82** isoliert ist, und einem zweiten Pol, der an die Gegenelektrode **81** angeschlossen ist;
- zweiköpfige Pfeile **84**, die die Bewegungsrichtung der Ionen während der Abscheidung bzw. dem Entfernen darstellen;
- Bereiche **86** zur Abscheidung bzw. zum Entfernen von Ionen; und
- Übergangsbereiche **87** der Ionen.

**[0043]** Jeder Punkt **66** steht in elektrischem Kontakt mit einem der Kontaktbereiche **121** und befindet sich in einem trockenen Volumen **85'**, das durch eine Dichtung **83'** von dem Elektrolyt **82** getrennt gehalten wird und im Schnitt dargestellt ist. Die Kontaktbereiche **121** sind demzufolge an ein und dasselbe Potential angeschlossen.

**[0044]** Die Topologie der verschiedenen Schichten und das Design der entsprechenden Masken sind höchst komplex: was in dieser Erfindung vorgeschlagen wird, ist eine Anordnung der äquipotentialen Verbindungen, die die Topologie der Schichten und das Design der Masken erheblich vereinfacht, nur einen einzigen Kontaktbereich **121**, einen einzigen Punktkontakt **66**, ein einziges trockenes Volumen **85** sowie eine einzige Dichtung **83** benötigt und die Verwendung einer vereinfachten Haltevorrichtung **71** ermög-

licht, wie in **Fig. 12** schematisch dargestellt.

**[0045]** In dem Druckkopf aus der US-A-5 877 791 wird die Nut **38** durch ein vorbereitendes Ausbilden eines N-Typ-Films **24** auf dem Substrat **21**, dem Abscheiden einer leitenden Mischschicht **27** auf dem Film **24** und dem Abscheiden des Schutzfilms **29** auf der Schicht **27** und den Widerständen **25**, gefolgt von einem Ätzen des Films **29** auf dem für die Nut **38** vorgesehenen Bereich erzeugt. Daraufhin wird ein Keimmetall **34** auf die Schichten **27** und **29** eingebracht, ein Opfermuster **35** auf dem Metall **34** ausgebildet und die Metallstruktur **36** zur Ausbildung der Düsen **41** elektrolytisch auf dem Muster **35** und dem Metall **34** abgeschieden. Anschließend wird die Struktur einen elektrolytischen Arbeitsgang unterzogen, bei dem die elektrolytisch aufgebrachte Struktur **36** und ihre Verbindung mit dem Substrat **21** durch das Metall **34** und den N-Typ-Film **24** als Elektrode verwendet werden. Dieser Vorgang führt zur Ausbildung der Nut **38** in dem Substrat **21** und zum Entfernen des N-Typ-Films **24** und der Opferschicht **35** beim Ausbilden des Tinten-Kanals **39** zwischen der Nut **38** und den Mikroammern **40**. Der N-Typ-Film **24** ist folglich in dem fertigen Druckkopf nicht vorhanden.

#### Offenbarung der Erfindung

**[0046]** Der Zweck dieser Erfindung besteht in der Erzeugung von bei jedem elektrochemischen Prozess benötigten Äquipotentialflächen auf den Chip-Rohlingen **61**, die die Verwendung eines einzigen Kontaktbereichs **121**, eines einzigen Punktkontakt **66** und einer vereinfachten Haltevorrichtung **71** ermöglicht.

**[0047]** Eine weitere Aufgabe besteht darin, den Kontaktbereich **121** am Rand des Wafers anzuordnen, um die gesamte nutzbare Oberfläche des Wafers freizulassen.

**[0048]** Eine andere Aufgabe besteht darin, die Topologie der Äquipotentialflächen zu vereinfachen.

**[0049]** Noch eine andere Aufgabe besteht darin, auf allen Chip-Rohlingen **61** eine einzige Äquipotentialfläche zu erzeugen, die in den drei Arbeitsgängen **102**, **104** und **110** verwendet werden kann.

**[0050]** Noch eine weitere Aufgabe besteht darin, das Design der den Schichten entsprechenden Masken zu vereinfachen.

**[0051]** Eine weitere Aufgabe besteht darin, die Oberfläche derart herzustellen, dass sie beim Durchgang der für die elektrochemischen Prozesse **102**, **104** und **110** benötigten Ströme im Wesentlichen äquipotential bleibt.

**[0052]** Schließlich ist es noch eine weitere Aufgabe, zwei oder mehr Oberflächen, die zu zwei verschiedenen Schichten gehören, an verschiedenen Punkten auf demselben Chip-Rohling **61** derart miteinander zu verbinden, dass der sie während der elektrochemischen Prozesse durchfließende Strom eine Vielzahl paralleler Pfade findet und somit einen niedrigeren Widerstand erfährt, wodurch eine höhere Äquipotentialität zwischen den zwei oder mehr Oberflächen gewährleistet wird.

**[0053]** Erfindungsgemäß werden diese Aufgaben durch einen thermischen Tintenstrahl-Druckkopf mit einer monolithischen Betätigungsanordnung und einem Wafer als Teil einer Betätigungsanordnung für einen Tintenstrahl mit den in den Ansprüchen 1 bis 13 dargestellten Merkmalen gelöst. Diese Aufgaben werden auch durch das Verfahren zur Herstellung einer Betätigungsanordnung für einen Tintenstrahl gemäß den Merkmalen der Ansprüche 14 bis 20 gelöst.

**[0054]** Weitere Eigenschaften und Vorteile der Erfindung werden durch die folgende Beschreibung einer bevorzugten Ausführungsform, die ausschließlich als illustrierendes und nicht-beschränkendes Beispiel verstanden werden soll, und unter Bezugnahme auf die begleitenden Figuren ersichtlich.

#### Figurenliste

**[0055]** Es zeigen:

**[0056]** **Fig. 1** die axonometrische Projektion eines Tintenstrahldruckers;

**[0057]** **Fig. 2** eine Axionometrie einer gemäß der italienischen Patentanmeldung Nr. TO 99 A 000610 hergestellten Betätigungsanordnung mit einem Schnitt und einer Ausschnittvergrößerung;

**[0058]** **Fig. 3** zwei Chip-Rohlinge mit Darstellung der Schnitte AA und BB;

**[0059]** **Fig. 4** eine Vergrößerung der in **Fig. 3** dargestellten Schnitte AA und BB;

**[0060]** **Fig. 5** einen entsprechend dem Schnitt DD in Längsrichtung geschnittenen Chip-Rohling;

**[0061]** **Fig. 6** eine Vergrößerung des in **Fig. 5** dargestellten Schnitts DD;

**[0062]** **Fig. 7** einen Wafer aus Halbleitermaterial, der noch nicht voneinander getrennte Chip-Rohlinge enthält;

**[0063]** **Fig. 8** den Wafer aus Halbleitermaterial, wobei die Chip-Rohlinge voneinander getrennt wurden;

**[0064]** **Fig. 9** den Ablauf des Herstellungsverfahrens

der Betätigungsanordnung aus **Fig. 2**;

**[0065]** **Fig. 10** einen entsprechend dem Schnitt CC in Querrichtung geschnittenen Chip-Rohling sowie eine Vergrößerung desselben Schnitts, in dem eine Opferschicht dargestellt wird;

**[0066]** **Fig. 11** eine mit mehreren äquipotentialen Punktkontakten ausgestattete Haltevorrichtung, wie sie nach dem Stand der Technik benötigt wird;

**[0067]** **Fig. 12** eine erfindungsgemäße, vereinfachte Haltevorrichtung mit einem einzigen äquipotentialen Punkt;

**[0068]** **Fig. 13** die Vorrichtung zum Nassätzen der Nut;

**[0069]** **Fig. 14** die Topologie der erfindungsgemäßen äquipotentialen Elektrode auf zwei benachbarten Chip-Rohlingen;

**[0070]** **Fig. 15** die Topologie der erfindungsgemäßen äquipotentialen Elektrode auf allen Chip-Rohlingen des Wafers;

**[0071]** **Fig. 16** die Vorrichtung zur elektrolytischen Abscheidung der Opferschicht;

**[0072]** **Fig. 17** die Vorrichtung zum Entfernen der Opferschicht;

**[0073]** **Fig. 18** zwei Chip-Rohlinge eines Farb-Kopfes mit Darstellung des Schnitts EE;

**[0074]** **Fig. 19** den gemäß dem Schnitt FF in Querrichtung geschnittenen Chip-Rohling des Farbkopfes;

**[0075]** **Fig. 20** den gemäß dem Schnitt GG in Längsrichtung geschnittenen Chip-Rohling des Farbkopfes;

**[0076]** **Fig. 21** den Ablauf des Herstellungsverfahrens der Betätigungsanordnung des Farbkopfes aus **Fig. 19**;

**[0077]** **Fig. 22** die Vorrichtung zum Nassätzen der Nut des Farbkopfes;

**[0078]** **Fig. 23** die Topologie der erfindungsgemäßen äquipotentialen Elektrode des Farbkopfes auf zwei benachbarten Chip-Rohlingen;

**[0079]** **Fig. 24** die Topologie der erfindungsgemäßen äquipotentialen Elektrode des Farbkopfes auf allen Chip-Rohlingen des Wafers;

**[0080]** **Fig. 25** einen Querschnitt eines unter Verwendung der N-MOS-Technologie hergestellten

Chip-Rohlings;

**[0081]** Fig. 26 den Ablauf des ersten Teils des Herstellungsverfahrens des in Fig. 25 dargestellten N-MOS-Chip-Rohlings.

Beschreibung der bevorzugten Ausführungsform

**[0082]** Das erfindungsgemäße Herstellungsverfahren der Betätigungsanordnung **50** für den Einfarbo- oder Farb-Tintenstrahl-Druckkopf **40** umfasst einen ersten Teil, in dem ein Wafer **60**, wie in Fig. 8 dargestellt, hergestellt wird, der aus den Chip-Rohlingen **61** besteht, auf denen während des ersten Teiles die Mikroelektronik **62** hergestellt und fertig gestellt wird und gleichzeitig unter Verwendung derselben Arbeitsgänge und derselben Masken die Mikrohydraulik **63** teilweise hergestellt wird.

**[0083]** In einem zweiten Teil des Verfahrens werden die Mikrohydrauliken **163** fertig gestellt.

**[0084]** Der erste Teil des Verfahrens ist in der bereits zitierten italienischen Patentanmeldung Nr. TO 99 A 000610 detailliert beschrieben und wird hier nicht wiederholt, da dies zum Verständnis der Erfindung nicht notwendig ist.

**[0085]** Die Hauptschritte hinsichtlich des zweiten Teiles des Verfahrens sind in dem bereits beschriebenen Flussdiagramm aus Fig. 9 dargestellt. Die Schritte **102**, **104** und **110**, während derer elektrochemische Prozesse durchgeführt werden, werden nun noch einmal detaillierter untersucht.

**[0086]** Fig. 13 ist eine Darstellung einer Vorrichtung für das im Schritt **102** durchgeführte Nassätzen der Nut **45** mit einem elektrochemischen Ätzen. In dieser Fig. wird Folgendes dargestellt:

- ein der Ebene DD entsprechender Schnitt eines Chip-Rohlings **61** während des Nassätzens. Bei diesem Arbeitsschritt sind alle Chip-Rohlinge **61** in dem Wafer **60** miteinander verbunden, wobei die Fig. jedoch aus Gründen der Klarheit nur einen Teil eines einzigen Chip-Rohlings darstellt;
- eine elektrolytisches Bad **72** zum Nassätzen, beispielsweise aus KOH oder TMAH;
- einen Gleichspannungsgenerator **W**;
- eine Gegenelektrode **120** aus einem leitenden, gegenüber dem chemischen Korrosionsangriff durch das elektrolytische Bad resistenten Material wie beispielsweise Platin.

**[0087]** Weiterhin sind entlang des Schnitts DD dargestellt:

- das Substrat **140** aus P-Silizium;
- die in das Substrat **140** eingebrachte Nut **45'**, die, da sie in dieser Phase des Verfahrens noch nicht fertig gestellt ist, von der fertig gestellten Nut **45** durch das mit einem einzelnen Anführungs-

strich versehene Bezugszeichen unterschieden wird;

- die eindiffundierte N-well-Schicht **36** aus Silizium, die bei diesem Arbeitsgang zum Stoppen des Nassätzens („elektrochemisches Ätzen“) dient, wenn die Nut **45** fertig gestellt ist;
- die leitende Schicht **26**, die aus einer von einer Goldschicht mit einer Dicke von vorzugsweise zwischen 100 und 500 Å überzogenen Tantal-schicht mit einer Dicke von vorzugsweise zwischen 0,4 und 0,6 µm besteht und die einen durch den Beitrag der Tantalschicht zusammen mit der Goldschicht bedingten spezifischen elektrischen Widerstand in der Größenordnung von 1 Ω/□ aufweist; und
- die Durchführungskontakte **123**, die den elektrischen Kontakt zwischen der leitenden Schicht **26** und der N-well-Schicht **36** herstellen.

**[0088]** Die unvollendete Nut **45'** weist zwei parallele Wände **126** auf, die durch das Trockenätzen im vorangehenden Schritt **101** erzeugt wurden. Im gegenwärtigen Schritt **102** wird das Ätzen der Nut **45'** durch ein „Nass“-Verfahren unter Verwendung des elektrolytischen Bads **72** fortgesetzt. Das Nassätzen der Nut **45'** schreitet in der durch die Pfeile **76** angezeigten Richtung durch das Substrat **140** entsprechend der durch die kristallographischen Achsen des Siliziums definierten geometrischen Ebenen fort und bildet deshalb einen Winkel  $\alpha = 54,7^\circ$ .

**[0089]** Während dieses Vorgangs ist die N-well-Schicht **36** von der Spannung **W**, deren Wert von den Parameterwerten des Elektrolyts **72** abhängt, mit einer positiven Polarität elektrisch polarisiert während die Gegenelektrode **120** negativ polarisiert ist. Die Trennfläche zwischen der N-well-Schicht **36** und dem Substrat **140** aus P-Silizium stellt einen invertiert polarisierten Übergang dar, der den Stromfluss stoppt: auf diese Weise schreitet das Ätzen wie ein normales chemisches Ätzen fort. Wenn das Ätzen die Trennfläche erreicht, zerstört es den Übergang und ermöglicht einen Stromfluss von der N-well-Schicht **36** zur Gegenelektrode **120**. Dieser Strom erzeugt durch einen elektrochemischen Effekt eine Schicht aus isolierendem Oxid SiO<sub>2</sub>, die gegenüber einem Korrosionsangriff des Elektrolyts **72** resistent ist und den Ätzvorgang stoppt.

**[0090]** Dieses Verfahren des elektrochemischen Ätzens verwendet eine dritte und manchmal eine vierte Hilfselektrode, die in den Zeichnungen nicht dargestellt sind, da sie für das Verständnis der Erfindung nicht notwendig sind, und ist dem Fachmann bekannt, da es beispielsweise in dem Artikel „Study of Electrochemical Etch-Stop for High-Precision Thickness Control of Silicon Membranes“, veröffentlicht in IEEE Transactions on Electron Devices, Vol. 36, Nr. 4, April 1989 beschrieben wurde.

[0091] Der Schritt **102** dauert zeitlich an, bis alle auf dem Wafer **60** befindlichen Oberflächen der N-well-Schicht **36** zweifelsfrei derart von dem Ätzen erreicht wurden, dass die Nut **45** auf allen Chip-Rohlingen **61** korrekt fertig gestellt wird.

[0092] Gemäß dem Stand der Technik wird ein Anlegen der positiven Spannung W an alle Bereiche aller N-well-Schichten **36** aller Chip-Rohlinge **61** erreicht, indem die Kontaktbereiche **121** auf jedem der Chip-Rohlinge **61** und, falls vorhanden, auf verschiedenen, zu einem einzelnen Chip-Rohling **61** gehörenden Bereichen ausgebildet werden und die Bereiche **121** mit den zu der Haltevorrichtung **71'** gehörenden und mit einem einzigen Potential verbundenen Punktkontakten **66** kontaktiert werden, wie bereits in Fig. 11 dargestellt wurde.

[0093] Erfindungsgemäß wird das Erzeugen der äquipotentialen Verbindungen sehr vereinfacht, indem die leitende Schicht **26**, die in jedem Fall bereits benötigt wird, da sie die Aufgabe übernimmt, eine auf der schnellen Bildung von Dampfblasen beruhende Kavitation auf dem Widerstand **27** zu vermeiden und die an dem Widerstand **27** anliegende Temperatur auszugleichen, als Leiter verwendet wird. Die Schicht **26** wird mit einer in den Figuren nicht dargestellten Maske geätzt und wird entsprechend der durch die gepunktete Fläche in Fig. 14 angezeigten Geometrie hergestellt. Sie übernimmt weiterhin die oben genannten Funktionen und bildet darüber hinaus ein vermaschtes Netz, das beim Verbinden mit der positiven Elektrode des Spannungsgenerators W eine Äquipotentialfläche darstellt.

[0094] Dies ermöglicht es, die Äquipotentialfläche unter Verwendung der vereinfachten Haltevorrichtung **71**, eines einzigen Punktkontakts **66** und eines einzigen Kontaktbereichs **121** zu erzeugen, ohne weitere Verfahrensschritte hinzufügen zu müssen und unter Verwendung einer ohne zusätzliche Kosten an die neue Geometrie angepassten Maske.

[0095] In Fig. 14 werden weiterhin durch die gestrichelte Linie die Geometrie der darunter liegenden N-well-Schicht **36** sowie die Durchführungskontakte **123** dargestellt, die die N-well-Schicht **36** elektrisch mit zwei an den Enden des Chip-Rohlings gelegenen Punkten der leitenden Schicht **26** verbinden. Weiterhin sind die Bereiche **26A** dargestellt, die zur Schicht **26** gehören und von denen jeder vollständig den Boden einer entsprechenden Kammer **57** bedeckt.

[0096] In Fig. 15 ist der gesamte Wafer **60** dargestellt, auf dem alle Chip-Rohlinge **61** angeordnet sind. Die leitende Schicht **26**, die über alle Chip-Rohlinge **61** eine einzige Äquipotentialfläche bildet, ist in der Figur durch die gepunktete Fläche dargestellt und enthält die Kontaktfläche **121**, die am Rand des Wafers **60** angeordnet ist, um die nutzbare Fläche des

Wafers **60** freizulassen.

[0097] Um die Stromverteilung zu optimieren, können mehr als eine Kontaktfläche vorhanden sein.

[0098] Im Schritt **104** des Flussdiagramms aus Fig. 9 wird mittels der in Fig. 16 dargestellten Vorrichtung eine elektrolytische Abscheidung der Opferschicht **54** durchgeführt. Als nicht-einschränkendes Beispiel besteht die Opferschicht **54** aus Kupfer. In Fig. 16 ist Folgendes dargestellt:

- ein der Ebene CC entsprechender Schnitt eines Chip-Rohlings **61** während des Vorgangs der elektrolytischen Abscheidung. In dieser Phase des Verfahrens sind alle Chip-Rohlinge **61** noch in dem Wafer **60** miteinander verbunden, wobei die Figur jedoch aus Gründen der Klarheit nur einen Teil eines einzigen Chip-Rohlings darstellt;
- ein elektrolytisches Bad **73** zur elektrolytischen Abscheidung, beispielsweise bestehend aus Kupfersulfat-Pentahydrat;
- ein Gleichspannungsgenerator U; und
- eine Anode **80**, beispielsweise bestehend aus elektrolytischem Kupfer;

[0099] Weiterhin zeigt der Schnitt CC:

- das Substrat **140** aus P-Silizium;
- die eindiffundierte N-well-Schicht **36** aus Silizium;
- die nach unten bis zum Erreichen der Schicht **36** fertig gestellte Nut **45**;
- das Plättchen **64**;
- die Kanäle **67**;
- die leitende Schicht **26** aus einer mit einer Goldschicht überzogenen Tantalschicht;
- eine Photoresistschicht **124** mit einer Dicke von vorzugsweise zwischen 5 und 25 µm;
- ein in die Photoresistschicht **124** eingebrachtes Fenster **125**; und
- die im Aufbau befindliche Opferschicht **54'**, die, da sie in dieser Phase des Verfahrens noch nicht fertig gestellt ist, von der fertig gestellten Opferschicht **54** durch das mit einem einzelnen Anführungsstrich versehene Bezugszeichen unterschieden wird.

[0100] Das Kupfer wird nur entsprechend des Fensters **125** abgeschieden, da dieses mit der Schicht **26** in Verbindung steht, die eine einzige leitende, mit dem negativen Pol des Gleichspannungsgenerators U, dessen Wert von den Parametern des elektrolytischen Bads **73** abhängt, elektrisch verbundene Äquipotentialfläche bildet, während alle übrigen Oberflächen von der Photoresistschicht **124** bedeckt sind.

[0101] Durch die Übernahme der bereits für die Schicht **26** beschriebenen Geometrie erhält man ohne dass weitere Verfahrensschritte hinzugefügt werden müssen und ohne zusätzliche Kosten auf allen Bereichen jedes Chip-Rohlings **61** und auf allen

zu dem Wafer **60** gehörenden Chip-Rohlingen **61** eine Äquipotentialfläche unter Verwendung der vereinfachten Haltevorrichtung **71**, eines einzigen Punktkontakts **66** und eines einzigen Kontaktbereichs **121** auf der Oberfläche des Wafers **60**.

**[0102]** Im Rahmen einer vorher stattfindenden chemischen Aktivierung der Goldoberfläche auf der Schicht **26** kann eine gleichmäßige Abscheidung des Kupfers über der gesamten Oberfläche des Bodens des Fensters **52** und gleichzeitig auf allen zu dem Wafer **60** gehörenden Chip-Rohlingen **61** erreicht werden. Die Pfeile **74** geben grob die Bewegungsrichtung der Kupferionen wieder.

**[0103]** Die Zusammensetzung des elektrolytischen Bads und der relativen Additive werden so ausgewählt, dass ein horizontaler Zunahmefaktor, d.h. parallel zur x-y-Ebene, erreicht wird, der dem vertikalen Zunahmefaktor, d.h. parallel zur z-Achse im Wesentlichen derart entspricht, dass nach einer im wesentlichen der Dicke der Photoresistschicht **51** entsprechenden vertikalen Zunahme die über den Kanälen **67** liegende Fläche vollständig mit dem Kupfer überzogen ist. Die Oberfläche des entsprechend den Kanälen **67** abgeschiedenen Kupfers wird nur teilweise geebnet; eine umso bessere Ebenheit kann erreicht werden, je größer die Dicke des verwendeten Kupfers ist.

**[0104]** Die Opferschicht **54** kann unter Verwendung eines anderen Metalls als Kupfer hergestellt werden, beispielsweise Nickel oder Gold. In diesem Fall könnte das elektrolytische Bad beispielsweise Nickelsulfat-Tetrahydrat zum Abscheiden von Nickel oder Nicht-Zyanid-Reingold (Neutronex 309) zum Abscheiden von Gold enthalten.

**[0105]** Das Verfahren der elektrolytischen Abscheidung wie zuvor beschrieben wird den Verfahren der chemischen Abscheidung, üblicherweise als „electroless“ bezeichnet, vorgezogen, da es eine höhere Abscheidungsrate, eine größere Einheitlichkeit der Abscheidung sowie die Möglichkeit der Herstellung von Dicken von mehreren zehn µm anstelle von nur wenigen µm bietet und darüber hinaus einfacher gesteuert werden kann.

**[0106]** Im Schritt **110** wird die Opferschicht **54** durch die in **Fig. 17** dargestellte Vorrichtung entfernt, wobei Folgendes gezeigt ist:

- ein der Ebene CC entsprechender Schnitt eines Chip-Rohlings **61** während dieses Entfernungsvorgangs. In dieser Phase des Verfahrens sind alle Chip-Rohlinge **61** noch in dem Wafer **60** miteinander verbunden, wobei die Figur jedoch aus Gründen der Klarheit nur einen Teil eines einzigen Chip-Rohlings darstellt;
- ein elektrolytisches Bad **55** für den Entfernungsvorgang, beispielsweise bestehend aus einer Lö-

sung aus HCl und HNO<sub>3</sub> in destilliertem Wasser im Verhältnis 1:1:3, der ein oberflächenaktiver Wirkstoff, beispielsweise das von 3M hergestellte FC **93**, zugesetzt ist;

- ein Gleichspannungsgenerator V; und
- eine Gegenelektrode **65**, aus einem leitenden Material, das gegenüber dem Korrosionsangriff des elektrolytischen Bads resistent ist, beispielsweise Platin.

**[0107]** Weiterhin zeigt der Schnitt CC:

- das Substrat **140** aus P-Silizium;
- das Plättchen **64**;
- die Nut **45**;
- die Kanäle **67**;
- die leitende Schicht **26**;
- die Struktur **75**;
- eine in der Struktur **75** hergestellte Düse **56**; und
- die vollständige Opferschicht **54**, beispielsweise bestehend aus Kupfer.

**[0108]** Die Struktur **75** und die Düsen **56** werden nun durch Plasma-Ätzen in einer Mischung aus Sauerstoff und CF<sub>4</sub> gereinigt, wobei die organischen Rückstände verbrannt werden und das Kupfer der Opferschicht **54** chemisch vorbereitet wird, um seiner Entfernung Vorschub zu leisten.

**[0109]** Die Opferschicht **54** wird mittels eines elektrochemischen Angriffs durch das Elektrolyt **55** entfernt, wobei dessen Erneuerung durch die Kanäle **67** sowie die Düsen **56** und falls nötig durch ein Umwälzen mittels Ultraschall oder einer Einspritzdüse vorangetrieben wird. Der positive Pol des Gleichspannungsgenerators V, dessen Wert von den Parametern des elektrolytischen Bads **55** abhängt, ist mit der leitenden Schicht **26** verbunden, die, wie bereits beschrieben, eine einzige leitende Äquipotentialfläche bildet.

**[0110]** Die Opferschicht **54** steht in elektrischem Kontakt mit der Schicht **26**: der zwischen der Opferschicht **54** und der Gegenelektrode **65** fließende Strom führt zu einer intensiven elektrolytischen Korrosion des die Opferschicht **54** bildenden Kupfers. Der Pfeil **52** zeigt grob die Bewegungsrichtung der Kupferionen an. Jegliche Rückstände von Kupfer, die während der elektrochemischen Korrosion von der Schicht **26** elektrisch isoliert bleiben, werden in jedem Fall durch die Düse **56** und die Kanäle **67** durch ein zusätzliches Eintauchen in das Bad **55** chemisch entfernt.

**[0111]** Durch die Übernahme der bereits für die Schicht **26** beschriebenen Geometrie erhält man ohne dass weitere Verfahrensschritte hinzugefügt werden müssen und ohne zusätzliche Kosten auf allen Opferschichten **54** jedes Chip-Rohlings **61** und auf allen zu dem Wafer **60** gehörenden Chip-Rohlingen **61** eine Äquipotentialfläche, die eine Verwen-

derung der vereinfachten Haltevorrichtung **71**, eines einzigen Punktkontakts **66** und eines einzigen Kontaktbereichs **121** am Rand des Wafers **60** ermöglicht.

**[0112]** Ist die Opferschicht **54** vollständig entfernt, so bleiben die Leitungen **53** und die Kammer **57** über, die ihrer Form nach exakt identisch zur Opferschicht **54** sind, wie in den **Fig. 2, 3 und 4** ersichtlich ist. Während des Entfernens der Opferschicht **54** wird der Wafer **60** teilweise durch die Struktur **75**, und dort, wo diese fehlt, durch die Schutzschicht **30** aus  $\text{Si}_3\text{N}_4$  und SiC geschützt.

#### Zweite Ausführungsform

**[0113]** Das Prinzip der Erfindung kann auch bei der Herstellung eines Kopfes für Farbdruck, kurz gesagt eines Farbkopfes, angewendet werden, der drei oder mehr einfarbige Tinten verwendet, um ein weites Spektrum an wahrnehmbaren Farben zu erzeugen.

**[0114]** Um die Herstellung eines Farbkopfes zu beschreiben, kann, ohne dass dies eine Einschränkung darstellt, auf das Verfahren Bezug genommen werden, das bei der bevorzugten Ausführungsform eines Einfarben-Kopfes verwendet wird. **Fig. 18** zeigt eine axonometrische Ansicht und einen der Ebene EE entsprechenden teilweisen Schnitt einer Betätigungsanordnung **150** eines Farbkopfes, der beispielsweise und nicht ausschließlich drei Tinten der Grundfarben Zyan, Magenta und Gelb verwendet. Die Erfindung kann jedoch auch auf Köpfe angewendet werden, die eine davon verschiedene Anzahl von Farbtinten verwenden, wie in der folgenden, nichteinschränkenden Liste:

- zwei Tinten (beispielsweise Schwarz für Grafik und Schwarz für Text);
- vier Tinten (beispielsweise Gelb, Magenta, Zyan und Schwarz für Grafik)
- fünf Tinten (beispielsweise Gelb, Magenta, Zyan und Schwarz für Grafik sowie Schwarz für Text);
- sechs Tinten (beispielsweise drei kräftige Farben und drei blasser Farben).

**[0115]** Die schwarze Tinte für Grafik ist mit den Farbtinten kompatibel und kann folglich über farbige Flächen aufgebracht werden, um beispielsweise die Töne und Schattierungen zu verbessern, während die schwarze Tinte für Text mit den Farbtinten nicht kompatibel ist und demzufolge auf Flächen ohne Farben verwendet werden muss, um beispielsweise einen Text mit einer Schärfe zu drucken, die größer ist als die, die durch die schwarze Tinte für Grafik gewährleistet wird.

**[0116]** Die Betätigungsanordnung **150** umfasst:

- einen Farb-Chip-Rohling **161**;
- eine Farb-Struktur **175**;
- drei Düsendruppen **56C, 56M und 56Y**, die jeweils dazu angeordnet sind, in dem in der Figur

dargestellten, nicht-einschränkenden Beispiel Tröpfchen der Farbtinte Zyan bzw. Magenta oder Gelb abzugeben. Die Düsen jeder Gruppe sind in zwei zur y-Achse parallelen Reihen angeordnet; und

– eine Farb-Mikrohydraulik **163**, die teilweise der Struktur **175** und teilweise dem Chip-Rohling **161** angehört.

**[0117]** **Fig. 19** stellt einen der Ebene FF entsprechenden Querschnitt der Betätigungsanordnung **150** des Farbkopfes dar, während **Fig. 20** einen der Ebene GG entsprechenden Längsschnitt derselben Anordnung **150** darstellt. In dem Schnitt GG sind drei Nuten **45C, 45M und 45Y** zu sehen, welche die drei Plättchen **64C, 64M und 64Y** begrenzen und jeweils Tinte in den drei Farben Zyan, Magenta und Gelb führen.

**[0118]** Der erste Teil des Herstellungsverfahrens des Farbkopfes entspricht dem in der zuvor zitierten italienischen Patentanmeldung Nr. TO 99 A 000610 und wird hier nicht noch einmal dargestellt. Der zweite Teil des Verfahrens ist ähnlich zu dem im Zusammenhang mit der bevorzugten Ausführungsform dieser Erfindung beschriebenen und ist in dem Flussdiagramm von **Fig. 21** dargestellt, das dem aus **Fig. 9** ähnelt. Die Schritte, die zu denen in **Fig. 9** identisch sind, werden hier nicht beschrieben, während die sich unterscheidenden Schritte, das heißt die Schritte **181, 182, 184 und 190**, die in der Figur durch Fettdruck hervorgehoben sind, beschrieben werden.

**[0119]** Im Schritt **181** beginnt das Ätzen der Nuten **45C, 45M und 45Y** unter Verwendung des dem Fachmann bekannten ICP-Trockenverfahrens. Der in diesem Schritt erzeugte Teil der Nuten **45C, 45M und 45Y** weist die im Wesentlichen zur z-Achse parallelen Wände **126** auf.

**[0120]** Im Schritt **182** wird das Ätzen der Nuten **45C, 45M und 45Y** mittels eines „Nass“-Verfahrens unter Verwendung eines elektrolytischen Bads **72**, beispielsweise aus KOH oder TMAH vollendet, wie in **Fig. 22** dargestellt, in der Folgendes gezeigt wird:

- ein der Ebene GG entsprechender Schnitt eines Chip-Rohlings **161** während des Nassätzens. In dieser Phase des Verfahrens sind alle Chip-Rohlinge **161** in dem Wafer **160** miteinander verbunden, wobei die Figur jedoch aus Gründen der Klarheit nur einen Teil eines einzigen Chip-Rohlings darstellt;
- ein elektrolytisches Bad **72** zum Nassätzen, beispielsweise bestehend aus KOH oder TMAH;
- ein Gleichspannungsgenerator W;
- eine Gegenelektrode **120** aus einem leitenden, gegenüber dem chemischen Korrosionsangriff durch das elektrolytische Bad resistentem Material.

[0121] Weiterhin sind in dem Schnitt GG dargestellt:

- das Substrat **140** aus P-Silizium;
- die in das Substrat **140** eingebrachten Nuten **45'C**, **45'M** und **45'Y**, die, da sie in dieser Phase des Verfahrens noch nicht fertig gestellt sind, von den fertig gestellten Nuten durch das mit einem einzelnen Anführungsstrich versehene Bezugszeichen unterschieden werden;
- die eindiffundierte Schicht **36** aus N-well-Silizium, die bei diesem Arbeitsgang zum Veranlassen eines elektrochemischen Ätzendes des Nassätzens verwendet wird, wenn die Nuten **45C**, **45M** und **45Y** fertig gestellt sind;
- die leitende Schicht **26**, und
- die Durchführungskontakte **123**, die den elektrischen Kontakt zwischen der leitenden Schicht **26** und der N-well-Schicht **36** herstellen.

[0122] Das Nassätzen der Nuten **45'C**, **45'M** und **45'Y** schreitet in der durch die Pfeile **76** angezeigten Richtung durch das Substrat **140** entsprechend der durch die kristallographischen Achsen des Siliziums definierten geometrischen Ebenen fort und bildet folglich einen Winkel  $\alpha = 54,7^\circ$ . Das Nassätzen wird beim Erreichen der N-well-Schicht **36** durch das bereits im Zusammenhang mit dem Schritt **102** beschriebene Verfahren des „elektrochemischen Ätzendes“ automatisch beendet.

[0123] Am Ende des Schrittes **182** werden die Nuten **45C**, **45M** und **45Y** von den drei Plättchen **64C**, **64M** und **64Y** begrenzt, wie in **Fig. 20** dargestellt.

[0124] Die Schicht **26** wird entsprechend der durch die schattierte Fläche in **Fig. 23** angegebenen Geometrie erzeugt: somit wird ein vermaschtes Netz gebildet, das beim Verbinden mit der positiven Elektrode des Spannungsgenerators **W** eine Äquipotentialfläche darstellt.

[0125] Dies ermöglicht es, die Äquipotentialfläche unter Verwendung der vereinfachten Haltevorrichtung **71**, eines einzigen Punktkontakts **66** und eines einzigen Kontaktbereichs **121** herzustellen, ohne dem Verfahren weitere Verfahrensschritte hinzufügen zu müssen und unter Verwendung einer ohne zusätzliche Kosten an die neue, von dem Betätiger für einen Farbkopf benötigten Geometrie angepassten Maske.

[0126] In **Fig. 22** werden weiterhin durch die gestrichelte Linie die Geometrie der darunter liegenden N-well-Schicht **36** sowie die Durchführungskontakte **123** dargestellt, die die N-well-Schicht **36** elektrisch mit zwei an den Enden jedes Chip-Rohlings gelegenen Punkten der leitenden Schicht **26** verbinden. Weiterhin sind die Bereiche **26A** dargestellt, die zur Schicht **26** gehören und von denen jeder vollständig den Boden einer entsprechenden Kammer **57** bedeckt.

[0127] In **Fig. 24** ist der gesamte Wafer **160** dargestellt, auf dem alle Chip-Rohlinge **161** angeordnet sind. Die leitende Schicht **26**, die über alle Chip-Rohlinge **61** eine einzige Äquipotentialfläche bildet ist, in der Figur durch die gepunktete Fläche dargestellt.

[0128] Im Schritt **184** wird mittels der bereits in **Fig. 16** dargestellten Vorrichtung auf dieselbe Weise, wie bereits hinsichtlich des Schritts **104** beschrieben, eine elektrolytische Abscheidung der metallischen Opferschichten **54** durchgeführt. Durch die Übernahme der in **Fig. 24** dargestellten Geometrie der Schicht **26** erhält man ohne dass weitere Verfahrensschritte hinzugefügt werden müssen und ohne zusätzliche Kosten auf allen Bereichen jedes Chip-Rohlings **161** und auf allen zu dem Wafer **160** gehörenden Chip-Rohlingen **161** eine Äquipotentialfläche unter Verwendung der vereinfachten Haltevorrichtung **71**, eines einzigen Punktkontakts **66** und eines einzigen Kontaktbereichs **121**.

[0129] Im Schritt **190** wird die Opferschicht **54** gemäß dem bereits im Schritt **110** beschriebenen elektrolytischen Verfahren entfernt, das unter Verwendung der bereits in **Fig. 17** dargestellten Vorrichtung durchgeführt wird. Der von der Opferschicht **54** auf diese Weise freigelassene Hohlraum bildet dann die Leitungen **53** und die Kammer **57**, die zu denen des Betätigers des Einfarben-Kopfes identisch sind, bereits in **Fig. 2, 3** und **4** dargestellt sind und deren Form exakt die Opferschicht **54** widerspiegelt.

[0130] Der positive Pol des Gleichspannungsgenerators **V**, dessen Wert von den Parametern des elektrolytischen Bads **55** abhängt, ist mit der leitenden Schicht **26** verbunden, die unter Verwendung der vereinfachten Haltevorrichtung **71**, eines einzigen Punktkontakts **66** und eines einzigen Kontaktbereichs **121** und ohne dass weitere Schritte zu dem Verfahren hinzugefügt werden müssen oder weitere Kosten entstehen würden eine einzige leitende Äquipotentialfläche bildet, mit der alle Opferschichten **54** jedes Bereich auf jedem Chip-Rohling **161** und auf allen zu dem Wafer **160** gehörenden Chip-Rohlingen **161** verbunden sind.

### Dritte Ausführungsform

[0131] Das Prinzip der Erfindung kann auch zur Herstellung eines Betätigers eines Einfarben- oder Farbdrukopf angewendet werden, der einen Chip umfasst, der anstelle durch die in der bevorzugten Ausführungsform und der bereits erwähnten italienischen Patentanmeldung Nr. TO 99 A 000610 verwendeten C-MOS oder LD-MOS-Technologie durch N-MOS-Technologie hergestellt wurde. **Fig. 25** stellt schematisch eine Schnittansicht eines Chip-Rohlings **261** dar, der entsprechend der N-MOS-Technologie hergestellt wurde, wobei Folgendes gezeigt wird:

- das Substrat **140** aus P-Silizium;

- die Struktur **75**;
- eine der Düsen **56**;
- eine der Kammern **57**;
- die Leitungen **53**;
- die Nut **45**;
- die eindiffundierte Schicht aus N-well-Silizium, die für die N-MOS-Technologie nicht benötigt wird, jedoch speziell erzeugt wird, um die Funktion des elektrochemischen Ätzendes durchzuführen;
- die isolierende LOCOS-Schicht aus  $\text{SiO}_2$ ;
- der Tantal/Aluminium-Widerstand **27**;
- eine Tantal/Aluminium-Haftschrift **27A** mit einer Dicke zwischen 800 und 1200 Å;
- die Schicht **34** aus polykristallinem Silizium;
- die Diffusionen **38** aus N+-Silizium, die die Source und den Drain des den Widerstand **27** betreibenden N-MOS-Transistor bilden;
- die Zwischenschicht **33** aus BPSG;
- das Metall **25** aus Aluminium/Kupfer;
- die Schicht **30** aus  $\text{Si}_3\text{N}_4$  und SiC zum Schutz der Widerstände;
- die Kanäle **67**; und
- die leitende Schicht **26**, die aus einer mit einer Goldschicht überzogenen Tantalschicht besteht.

**[0132]** Er wird angemerkt, dass in der N-MOS-Technologie im Unterschied zur C-MOS- und LD-MOS-Technologie die Erzeugung einer N-well-Schicht **36** nicht notwendig ist. Allerdings wird in dieser Erfindung die N-well-Schicht **36** dazu benötigt, die Funktion des elektrochemischen Ätzendes durchzuführen: sie kann, wie in **Fig. 25** dargestellt, im Herstellungsverfahren des Chip-Rohlings **261** mittels N-MOS-Technologie speziell erzeugt werden.

**[0133]** Das Flussdiagramm in **Fig. 26** zeigt kurz die Schritte des dem Fachmann bekannten ersten Teils des Herstellungsverfahrens des Chip-Rohlings **261** unter Verwendung der N-MOS-Technologie:

- Im Schritt **201** wird das Substrat **140** aus P-Silizium bereitgestellt.
- Im Schritt **202** wird die Implantation und die Diffusion des Phosphors durchgeführt, um unter Verwendung einer ersten Maske, die in keiner Figur dargestellt ist, da dies zum Verständnis dieser Erfindung nicht benötigt wird, ausschließlich auf dem Bereich der Mikrohydrauliken die N-well-Schicht **136** zu erzeugen.
- Im Schritt **203** wird in der oberen Schicht und der unteren Schicht **165** des Wafers eine LPCVD-Abscheidung des  $\text{Si}_3\text{N}_4$  durchgeführt.
- Im Schritt **204** wird auf der oberen Schicht des  $\text{Si}_3\text{N}_4$  mittels einer zweiten, in den Figuren nicht dargestellten Maske ein Nassätzen durchgeführt.
- Im Schritt **205** wird die Feldoxid-Schicht **135** aufgebaut (LOCOS).
- Im Schritt **206** wird das Gate-Oxid aufgebaut.
- Im Schritt **207** wird eine LPCVD-Abscheidung der Gatterelektroden **34** aus polykristallinem Silizium durchgeführt.

zium durchgeführt.

- Im Schritt **210** wird das polykristalline Silizium zur Ausbildung der Gatterelektroden **34** mittels einer dritten Maske geätzt.
- Im Schritt **211** findet eine Vorabscheidung des Phosphors für die Source und den Drain statt.
- Im Schritt **212** wird das polykristalline Silizium auf den Substratkontakten mittels einer vierten Maske geätzt.
- Im Schritt **213** wird eine LPCVD-Abscheidung der Zwischenschicht **33** aus BPSG durchgeführt.
- Im Schritt **214** werden die Source-Drain- und Substratkontakte auf dem BPSG-Film mittels einer fünften Maske geöffnet.
- Im Schritt **215** werden die Widerstände **27** enthaltende Schicht **27A** aus Tantal/Aluminium sowie das die Leiter bildende Metall **25** aus Aluminium/Kupfer abgeschieden.
- Im Schritt **216** wird auf der Tantal/Aluminium-Schicht Photolithografie durchgeführt und das Metall **25** mittels einer sechsten Maske geätzt.
- Im Schritt **217** wird die Schutzschicht **30** aus  $\text{Si}_3\text{N}_4$  und SiC abgeschieden.
- Im Schritt **220** wird die leitende Schicht **26** aus Tantal und Gold abgeschieden.
- Im Schritt **221** werden auf der leitenden Schicht **26** aus Tantal und Gold Photolithografie und mittels einer siebenten Maske Ätzen durchgeführt.

**[0134]** Der zweite Teil des Herstellungsverfahrens des Chip-Rohlings **261** gemäß der N-MOS-Technologie ist identisch zum zweiten Teil des Herstellungsverfahrens des Chip-Rohlings **61**, der gemäß der C-MOS- und LD-MOS-Technologie hergestellt wurde, und wurde bereits im Zusammenhang mit der bevorzugten Ausführungsform beschrieben.

**[0135]** Kurz gesagt können, unberührt des Prinzips dieser Erfindung, die Konstruktionsdetails und die Ausführungsformen gegenüber dem Beschriebenen und Dargestellten vielfältig variiert werden, ohne vom Rahmen der Erfindung abzuweichen.

## Patentansprüche

1. Thermischer Tintenstrahl-Druckkopf (**40**) zur Emission von Tintentröpfchen durch mehrere Düsen (**56**) auf ein Printmedium (**46**), umfassend eine monolithische Betätigungsanordnung (**50**), die einen Chip-Rohling (**61**) mit einer Nut (**45**) und einem aus einer Schichtanordnung bestehenden Plättchen (**64**) aufweist, wobei wenigstens eine zu der Schichtanordnung des Plättchens (**64**) gehörende leitende Schicht (**26**) aus einem elektrisch leitenden Material besteht und ein einziges, durch den Chip-Rohling (**61**) verbundenes Netzwerk bildet und das Plättchen (**64**) weiterhin eine Schicht (**36**) aus N-well-Silizium umfasst, wobei die Schicht (**36**) aus N-well-Silizium mit der leitenden Schicht (**26**) durch wenigstens einen Durchführungskontakt (**123**) elektrisch verbun-

den ist.

2. Druckkopf nach Anspruch 1, dadurch gekennzeichnet, dass die leitende Schicht (26) aus einer Tantal-Schicht besteht, die mit einer Gold-Schicht bedeckt ist.

3. Druckkopf nach Anspruch 2, dadurch gekennzeichnet, dass die zu der leitenden Schicht (26) gehörende Tantal-Schicht zwischen 0,4 und 0,6 µm dick ist.

4. Druckkopf nach Anspruch 2, dadurch gekennzeichnet, dass die zu der leitenden Schicht (26) gehörende Gold-Schicht zwischen 100 und 200 Å dick ist.

5. Druckkopf nach Anspruch 1, dadurch gekennzeichnet, dass die Schicht (36) aus N-Well-Silizium in Segmente unterteilt ist und jedes der Segmente der Schicht (36) aus N-Well-Silizium durch wenigstens einen Durchführungskontakt (123) elektrisch mit der leitenden Schicht (26) verbunden ist.

6. Druckkopf nach Anspruch 1 dadurch gekennzeichnet, dass der Chip-Rohling (61) mehr als eine Nut (45) umfasst.

7. Druckkopf nach Anspruch 6, dadurch gekennzeichnet, dass der Chip-Rohling (61) drei Nuten (45C, 45Y, 45M) umfasst.

8. Druckkopf nach Anspruch 7, dadurch gekennzeichnet, dass die Nuten (45C, 45Y, 45M) mit drei Behältern in Flüssigkeitskontakt stehen, die Cyan-Tinte, Gelb-Tinte und Magenta-Tinte enthalten.

9. Druckkopf nach Anspruch 7, dadurch gekennzeichnet, dass die Nuten (45C, 45Y, 45M) entsprechend drei Plättchen (64C, 64Y, 64M) abgrenzen, von denen jedes eine Gruppe von Düsen (56) aufweist.

10. Druckkopf nach Anspruch 1, dadurch gekennzeichnet, dass der Chip-Rohling (61) durch C-MOS- und LD-MOS-Technologie oder durch N-MOS-Technologie gefertigt wird.

11. Wafer (60) aus Halbleitermaterial mit mehreren Chip-Rohlingen (61), wobei jeder Chip-Rohling (61) dazu geeignet ist, einen Teil einer monolithischen Betätigungsanordnung (50) für einen Tintenstrahl-Druckkopf (40) zu bilden und jeder Chip-Rohling (61) auch ein aus mehreren Schichten bestehendes, dünnes Plättchen (64) aufweist, wobei wenigstens eine zu der Schichtanordnung des Plättchens (64) gehörende, leitende Schicht (26) aus elektrisch leitendem Material besteht und ein einziges, auf der Innenseite jedes Chip-Rohlings (61) und zwischen wenigstens zwei verschiedenen Chip-Rohlingen (61)

verbundenes Netzwerk bildet und wobei das Plättchen (64) auch eine Schicht (36) aus N-Well-Silizium umfasst und die Schicht (36) aus N-Well-Silizium durch wenigstens einen Durchleitungskontakt (123) mit der leitenden Schicht (26) elektrisch verbunden ist.

12. Wafer (60) nach Anspruch 11, dadurch gekennzeichnet, dass wenigstens eine zu der Schichtanordnung des Plättchens (64) gehörende, leitende Schicht (26) aus elektrisch leitendem Material besteht und ein einziges, auf der Innenseite jedes Chip-Rohlings (61) und zwischen allen zu dem Wafer (60) gehörenden Chip-Rohlingen (61) verbundenes Netzwerk bildet.

13. Wafer (60) nach Anspruch 11, dadurch gekennzeichnet, dass die Chip-Rohlinge (61) durch C-MOS- und LD-MOS-Technologie oder durch N-MOS-Technologie gefertigt werden.

14. Verfahren zur Herstellung einer monolithischen Betätigungsanordnung (50) für einen Tintenstrahl-Druckkopf (40), wobei die monolithische Betätigungsanordnung (50) einen Chip-Rohling (61) aufweist, umfassend die Schritte:

- Anordnen (100) eines Wafers (60) mit mehreren Chip-Rohlingen (61) aus Halbleitermaterial, wobei von diesen wiederum jeder ein Substrat (140) aus P-Silizium und mehrere Schichten umfasst;
  - Ätzen (101) eines ersten Teiles einer Nut (45) in dem Substrat (140) jedes Chip-Rohlings (61);
  - Ätzen (102) eines zweiten Teiles der Nut (45), so dass in jedem Chip-Rohling (61) ein aus den mehreren Schichten bestehendes Plättchen (64) erzeugt wird;
  - Abscheiden (104) mehrerer Opferschichten (54) auf jedem der Plättchen (64);
  - Aufbringen (105) einer strukturellen Schicht (55) auf jedem der Plättchen (64) derart, dass die strukturelle Schicht (55) die mehreren Opferschichten (54) bedeckt;
  - (110) Entfernen der mehreren Opferschichten (54) auf eine Weise, dass man mehrere Kammern (57) und mehrere Leitungen (53) erhält;
- wobei das Ätzen (102) eines zweiten Teils der Nut (45), das Abscheiden (104) mehrerer Opferschichten (54) auf jedem Chip-Rohling (61) und das Entfernen (110) der mehreren Opferschichten (54) auf jedem Chip-Rohling (61) durch elektrochemische Prozesse durchgeführt werden, bei denen eine aus einem elektrisch leitenden Material bestehende, leitende Schicht (26), die ein einziges, auf der Innenseite jedes Chip-Rohlings (61) verbundenes Netzwerk bildet, als Elektrode verwendet wird, und das Plättchen (64) weiterhin eine Schicht (36) aus N-Well-Silizium umfasst, wobei die Schicht (36) aus N-Well-Silizium durch wenigstens einen Durchführungskontakt (123) mit der leitenden Schicht (26) elektrisch verbunden ist.

15. Verfahren nach Anspruch 14, dadurch gekennzeichnet, dass die leitende Schicht **(26)** ein einziges, zwischen wenigstens zwei verschiedenen Chip-Rohlingen **(61)** verbundenes Netzwerk bildet.

16. Verfahren nach Anspruch 14, dadurch gekennzeichnet, dass das Ätzen **(101)** eines ersten Teiles einer Nut **(45)** in dem Substrat **(140)** jedes Chip-Rohlings **(61)** durch ein Trockenverfahren durchgeführt wird.

17. Verfahren nach Anspruch 14, dadurch gekennzeichnet, dass die Schritte des Ätzens **(101)** eines ersten Teiles der Nut **(45)** mittels eines Trockenverfahrens und des Ätzens **(102)** eines zweiten Teils der Nut **(45)** mittels eines Nassverfahrens ersetzt werden durch die Schritte des Ätzens **(161)** eines ersten Teiles von drei Nuten **(45C, 45Y, 45M)**, oder einer anderen Anzahl von Nuten, mittels eines Trockenverfahrens und des Ätzens **(162)** eines zweiten Teils der drei Nuten **(45C, 45Y, 45M)**, oder einer anderen Anzahl von Nuten, mittels eines Nassverfahrens.

18. Verfahren nach Anspruch 14, dadurch gekennzeichnet, dass der Chip-Rohling **(61)** durch C-MOS- und LD-MOS-Technologie oder durch N-MOS-Technologie gefertigt wird.

19. Verfahren nach Anspruch 14, dadurch gekennzeichnet, dass die leitende Schicht **(26)** eine elektrische Betriebsspannung (U, V, W) durch wenigstens einen Punktkontakt **(66)** annimmt.

20. Verfahren nach Anspruch 19, dadurch gekennzeichnet, dass wenigstens ein Punktkontakt **(66)** mit der leitenden Schicht **(26)** an einer am Rand des Wafers **(60)** angeordneten Stelle in Kontakt steht.

Es folgen 21 Blatt Zeichnungen

Fig. 1

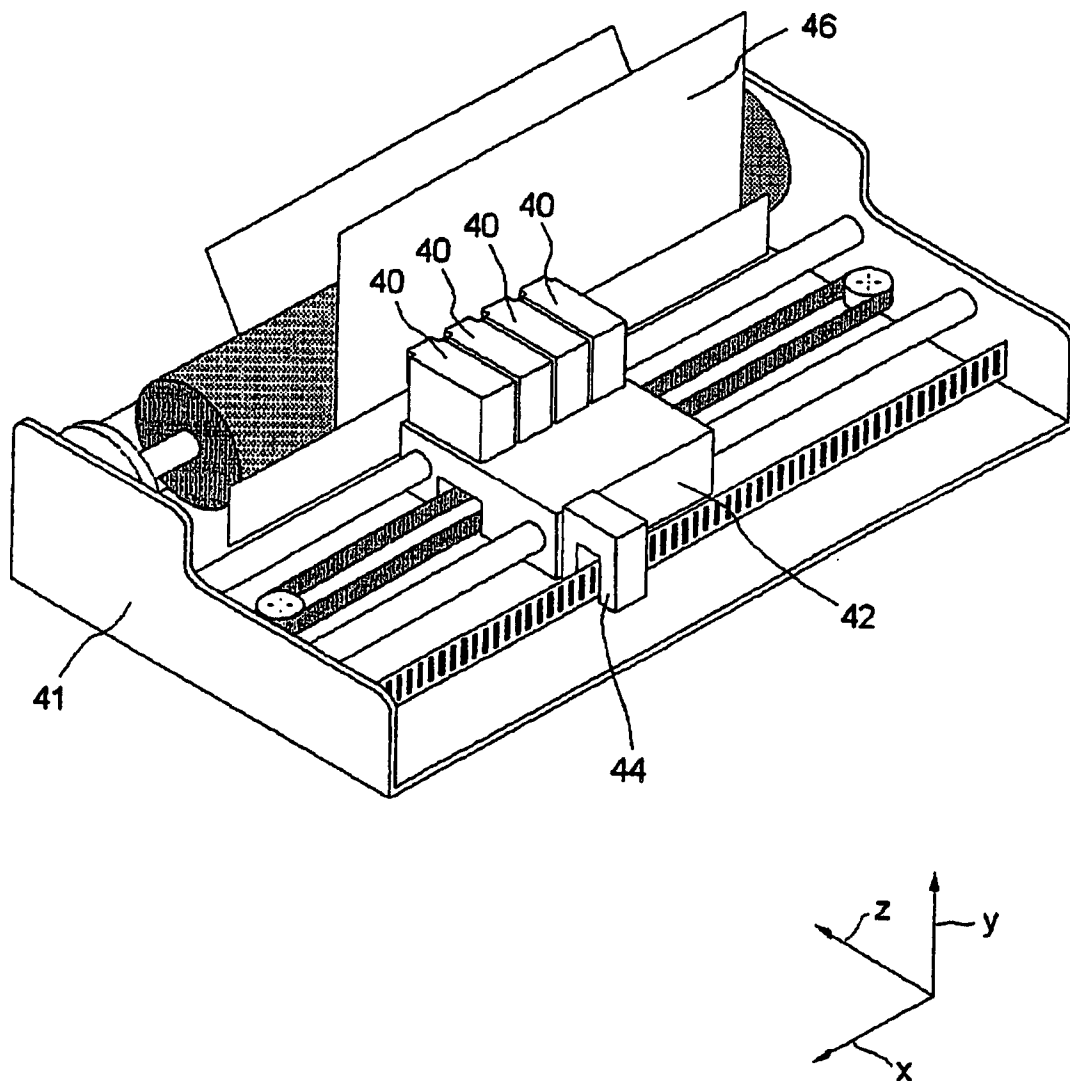


Fig. 2

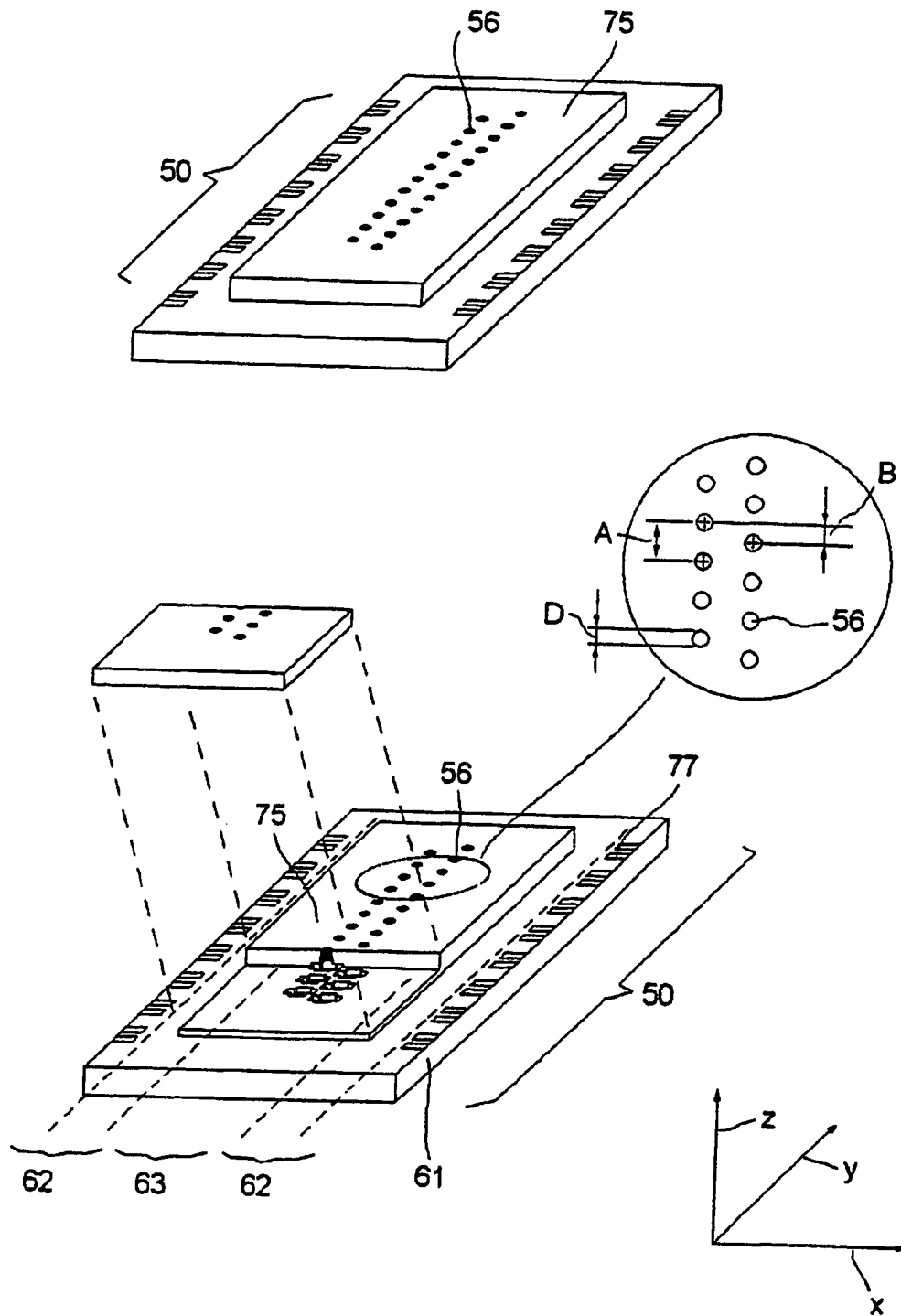


Fig. 3

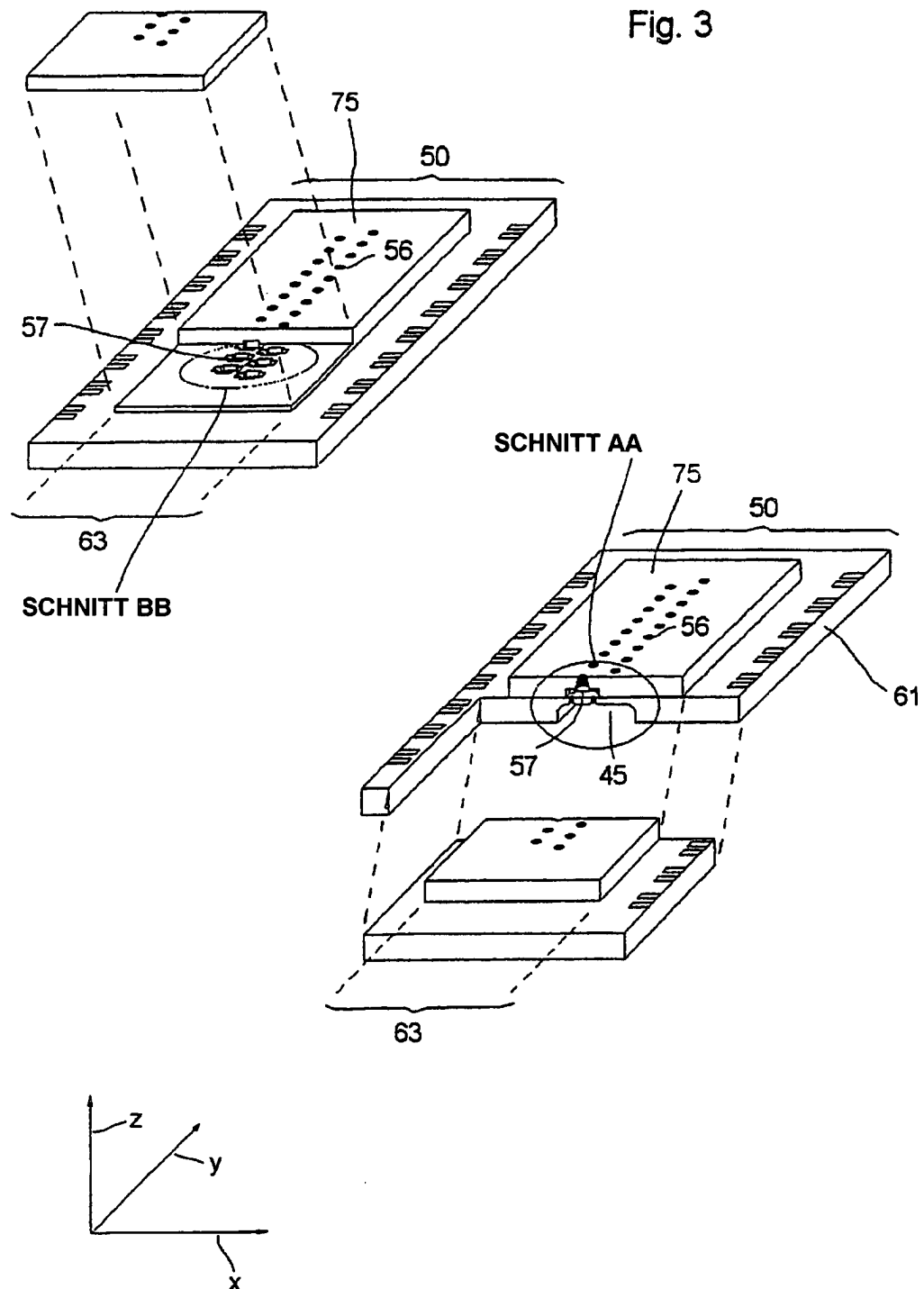


Fig. 4

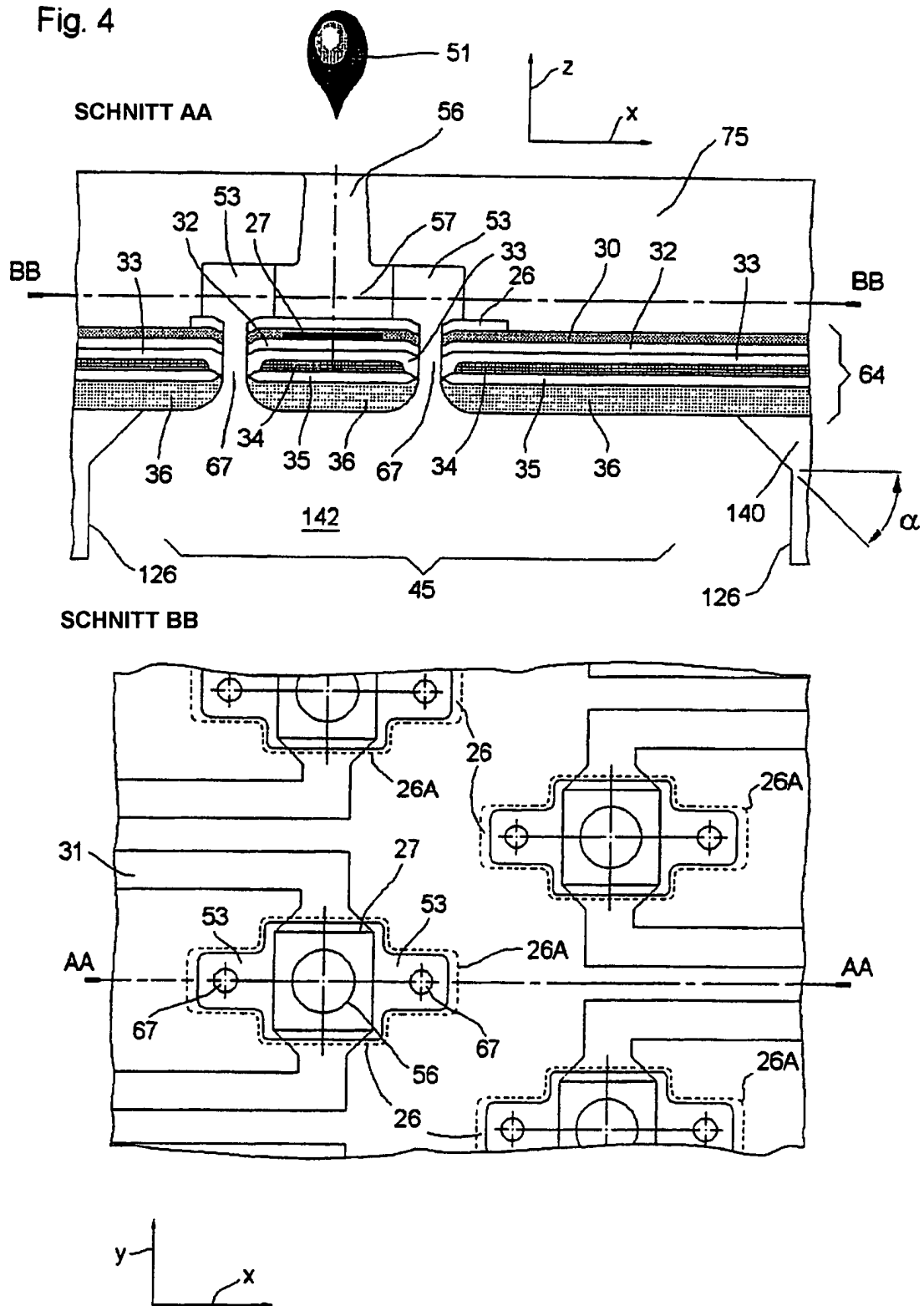


Fig. 5

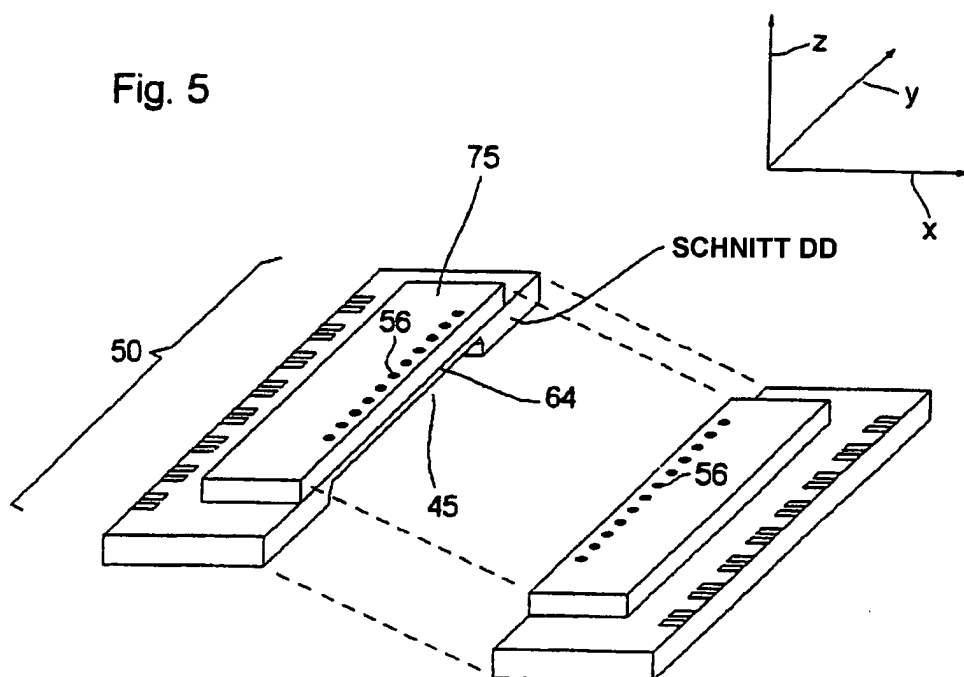


Fig. 6

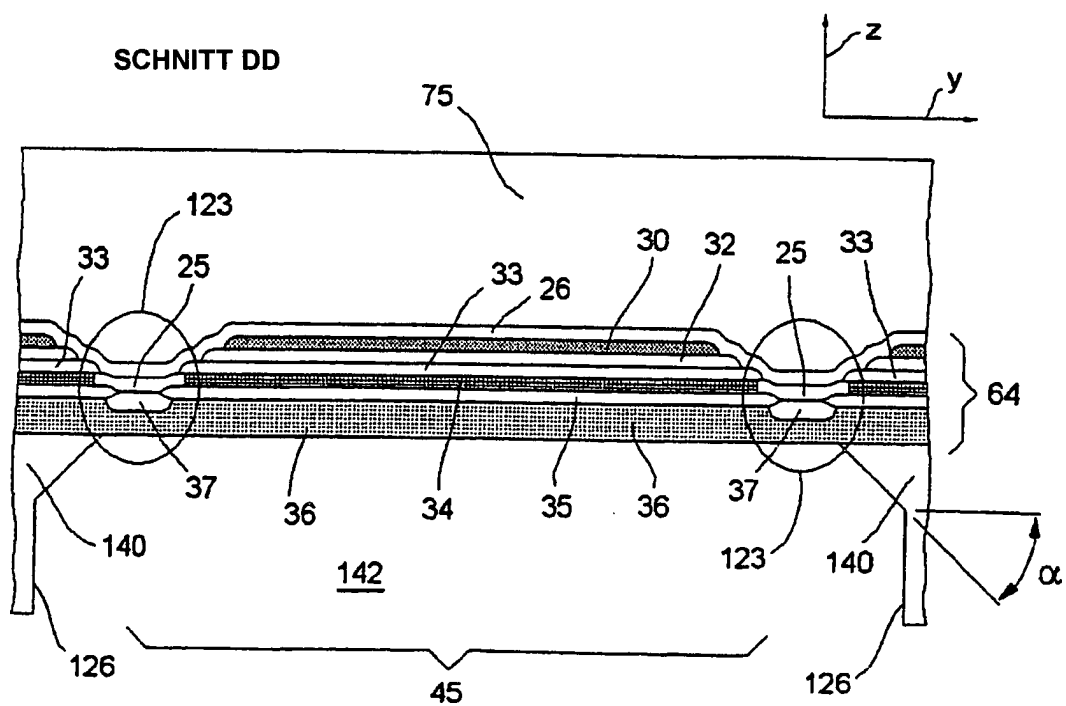


Fig. 7

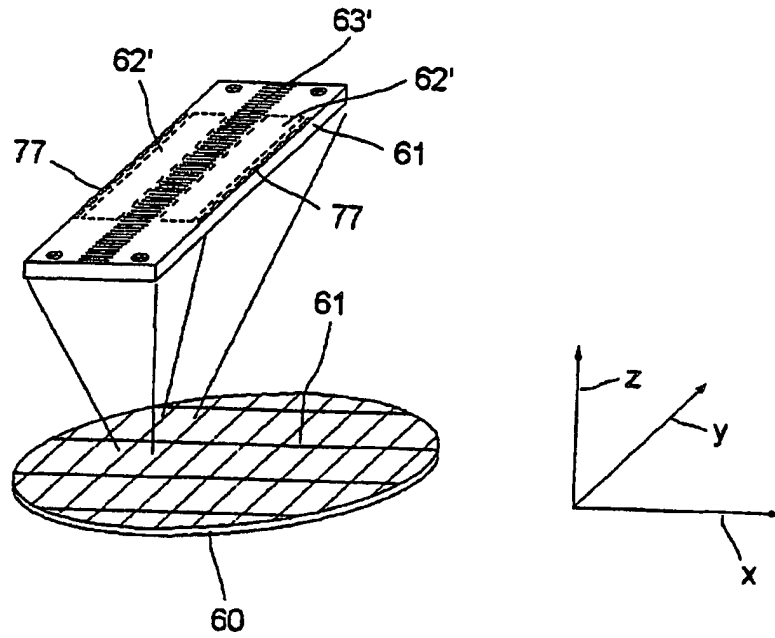


Fig. 8

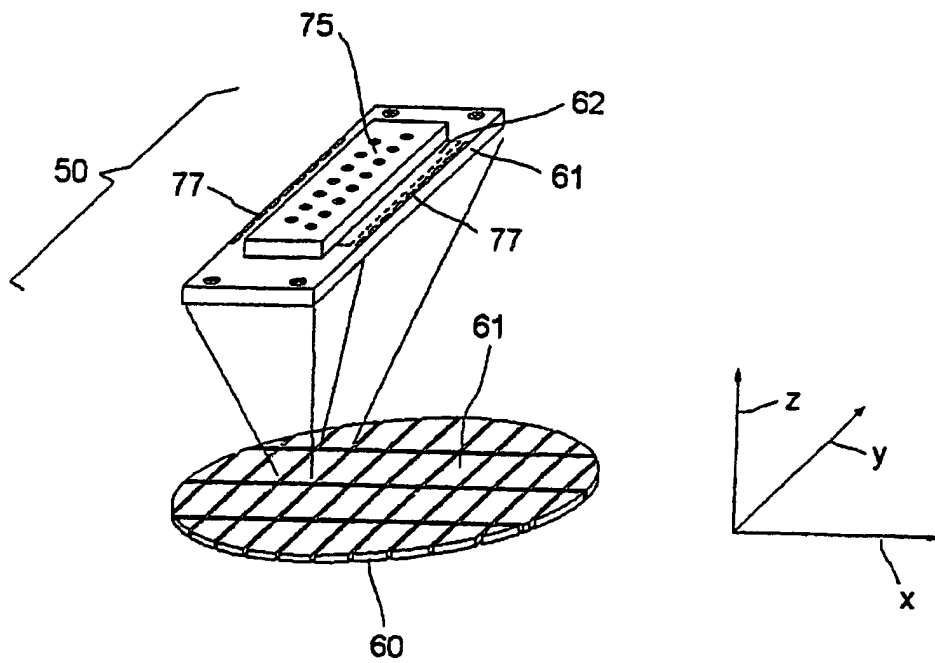


Fig. 9

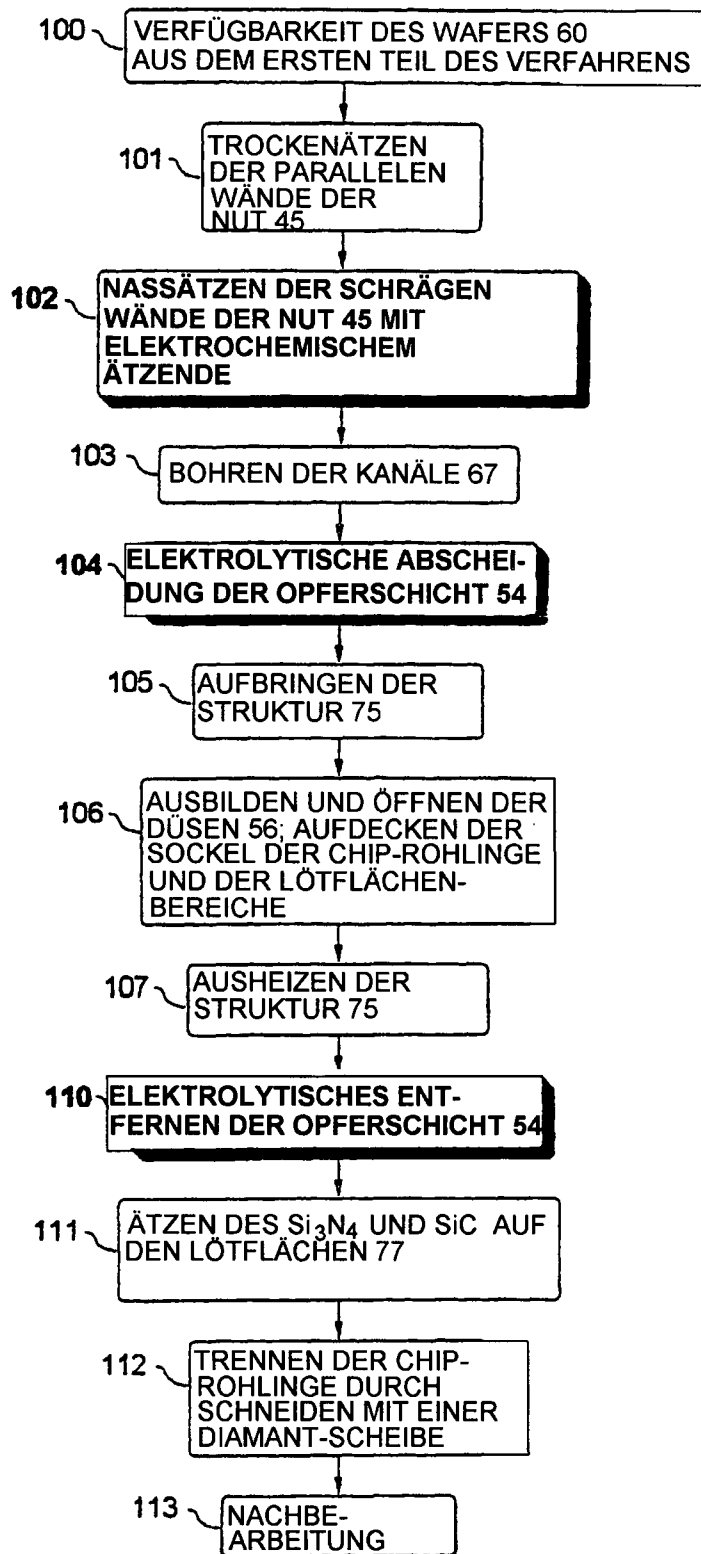


Fig. 10

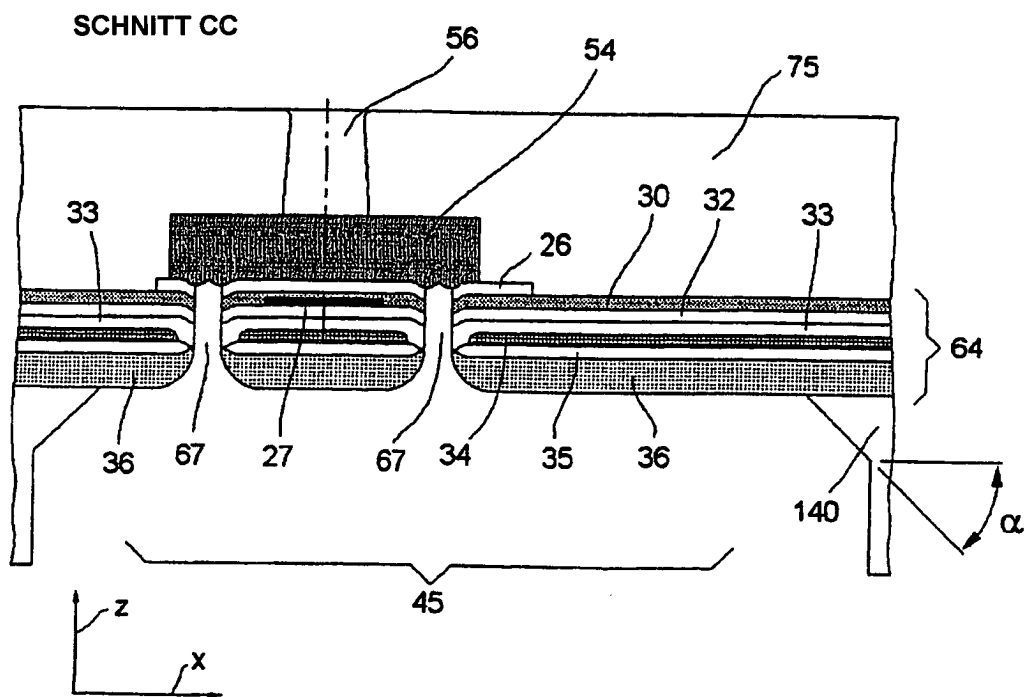
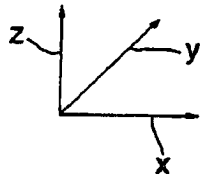
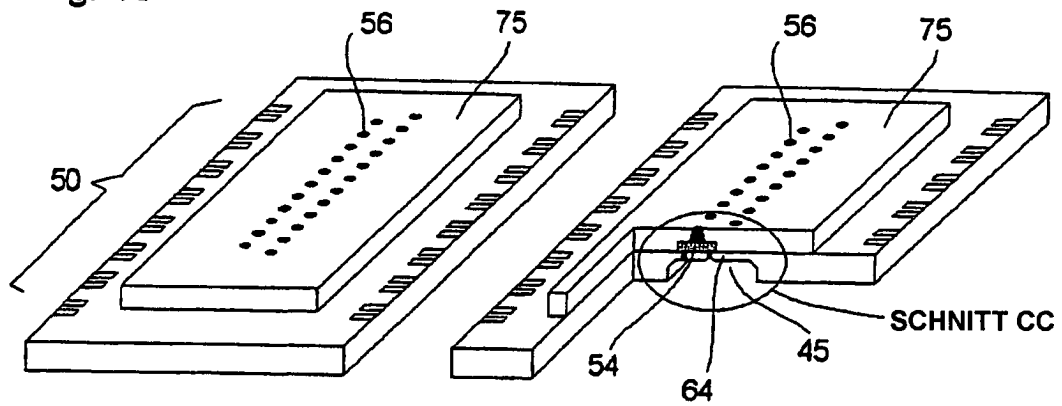
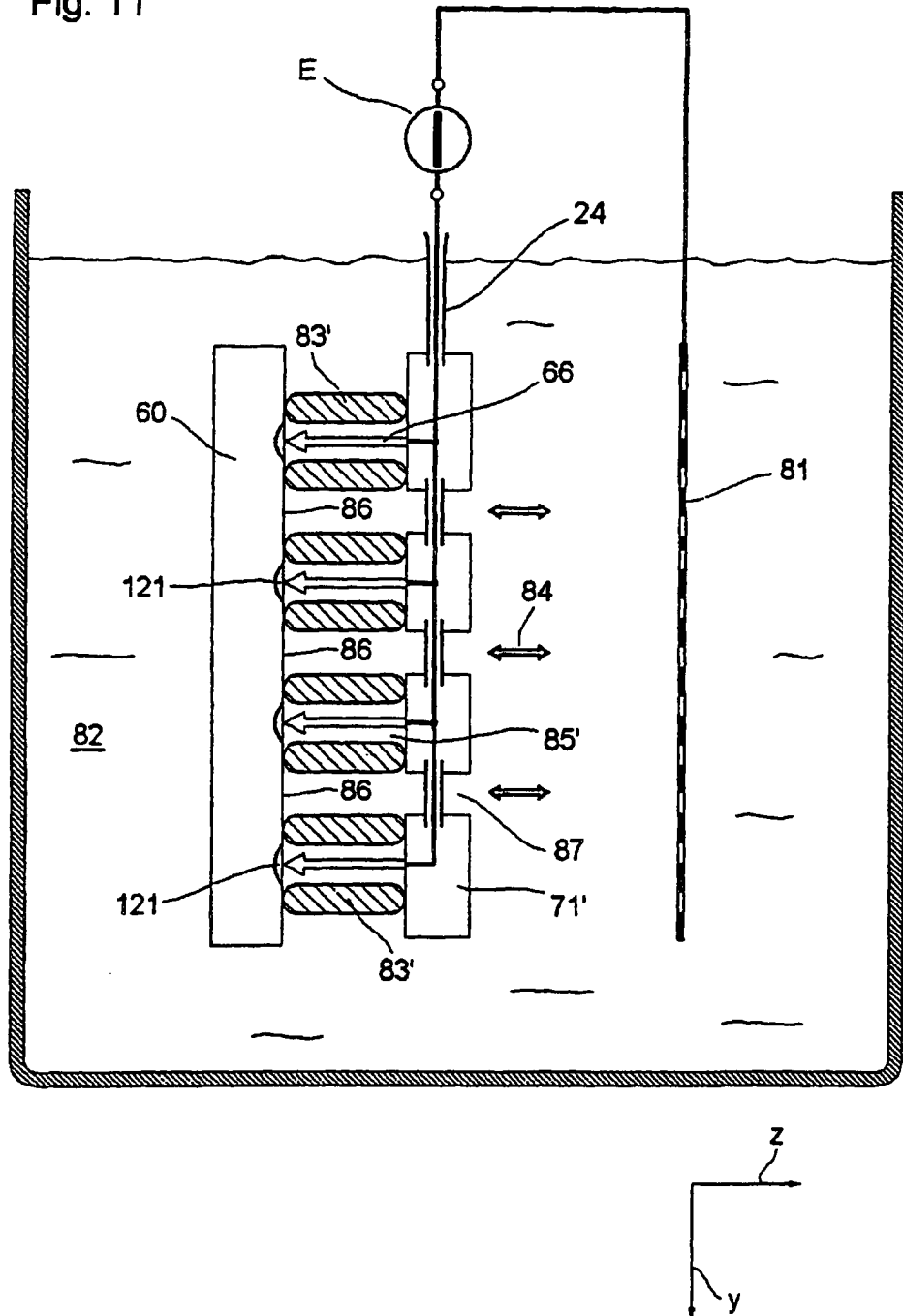
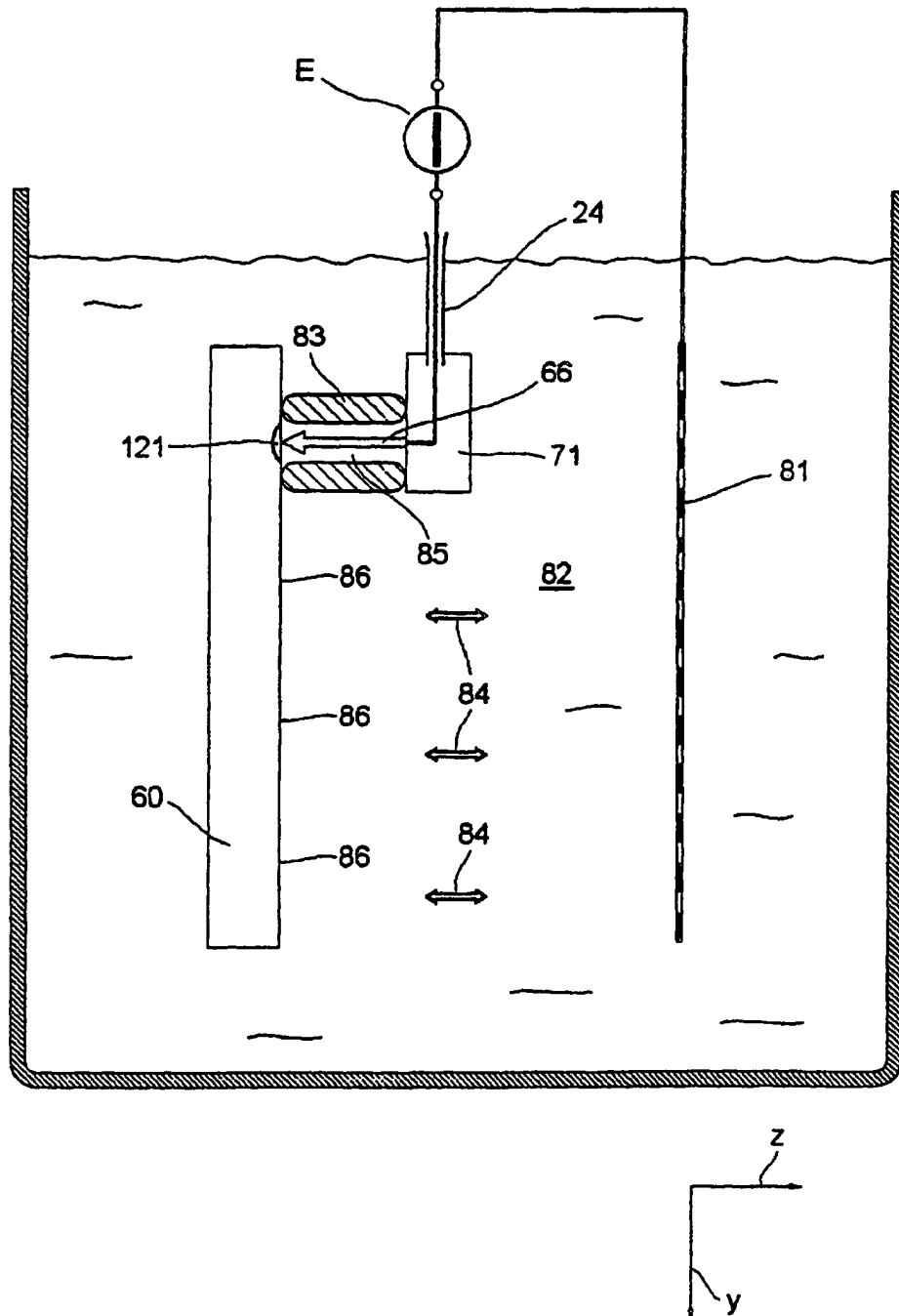


Fig. 11



**Fig. 12**



**Fig. 13**

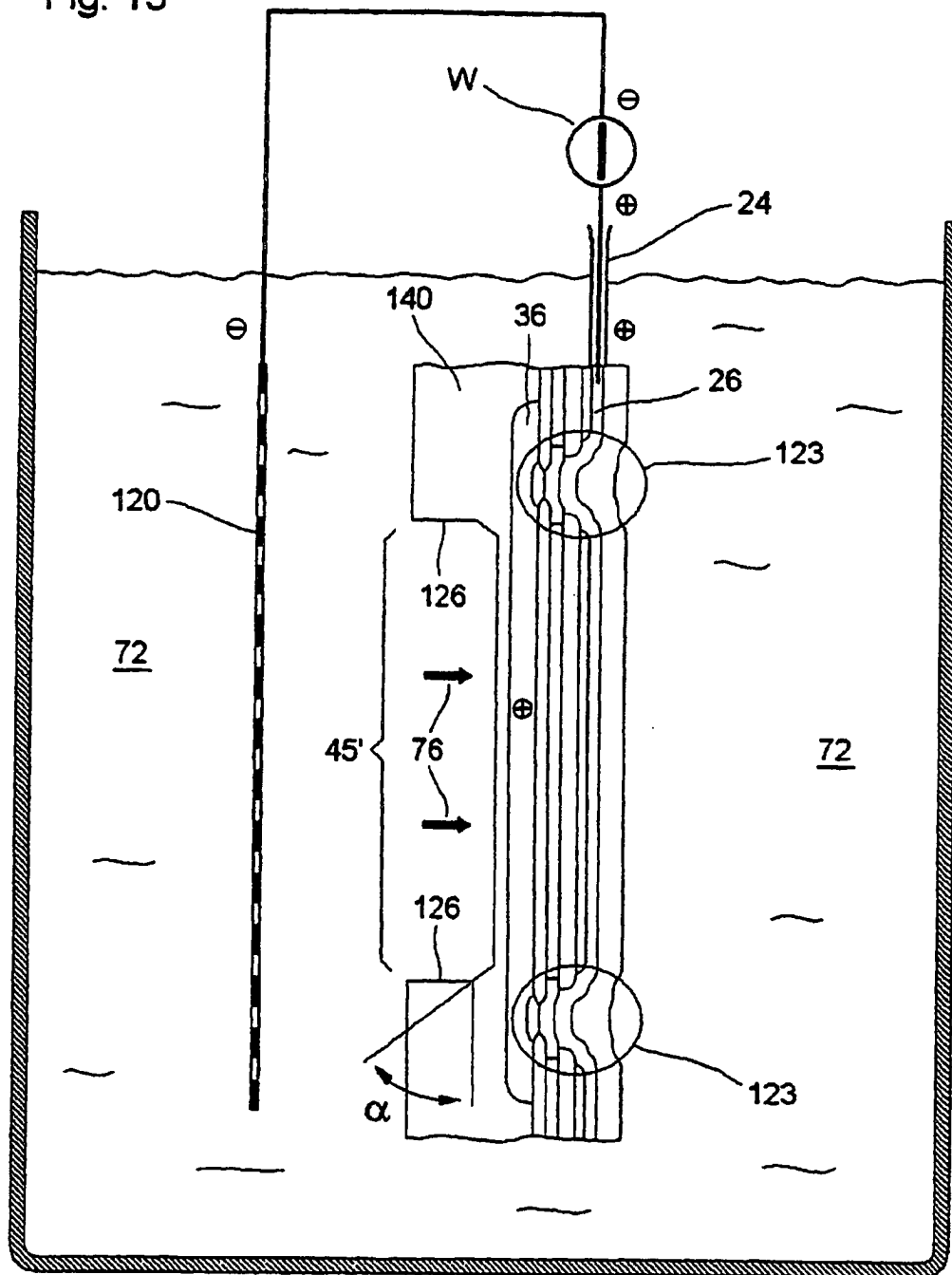


Fig. 14

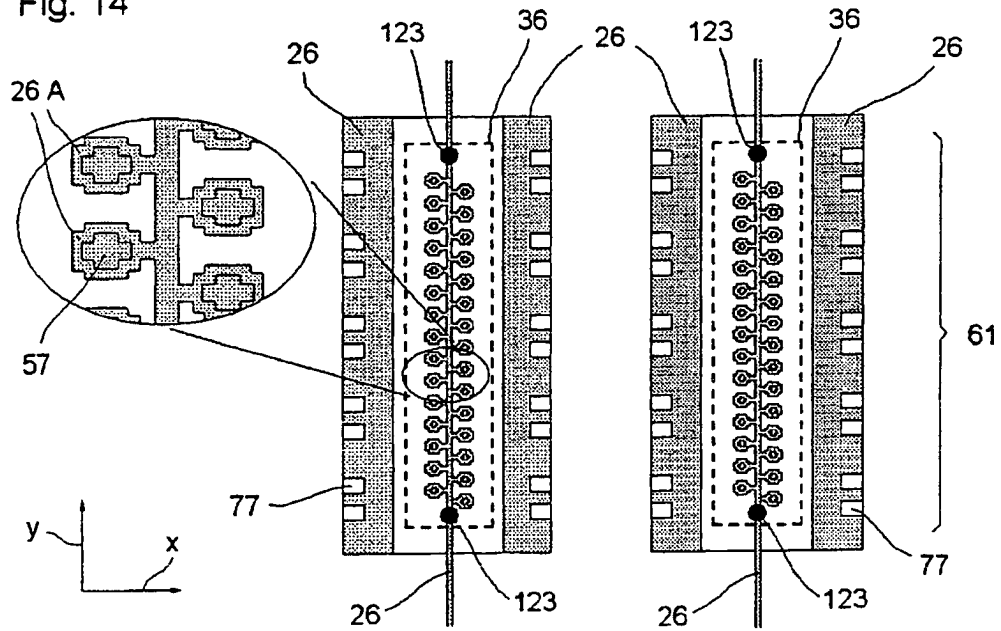


Fig. 15

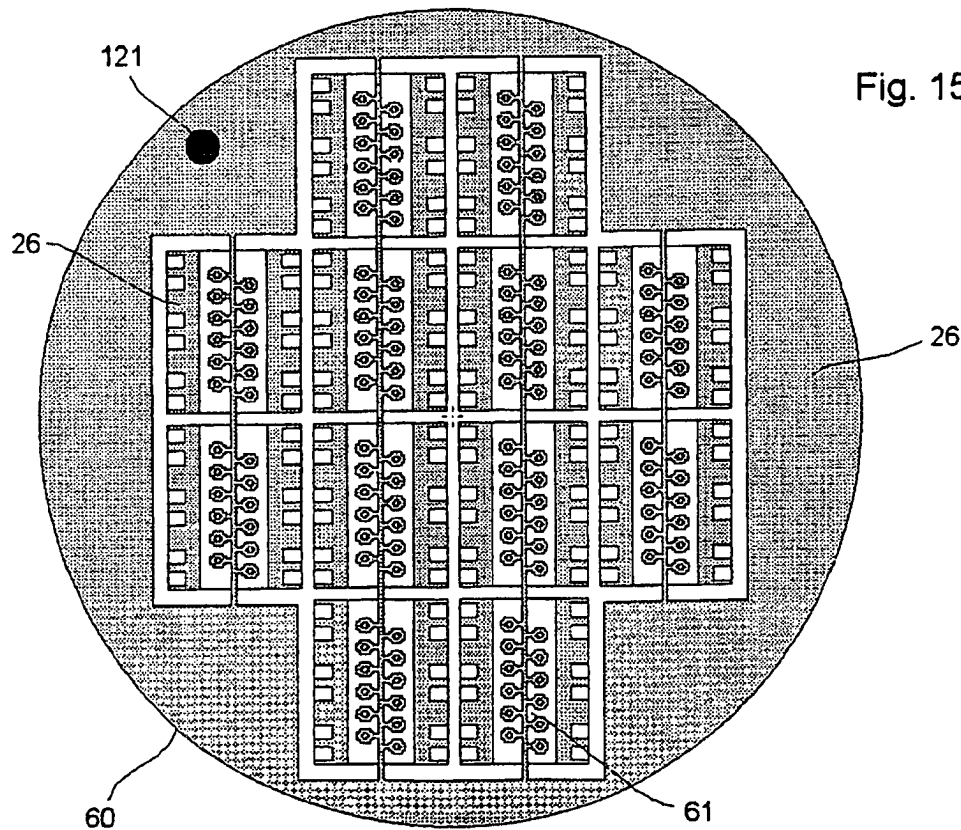
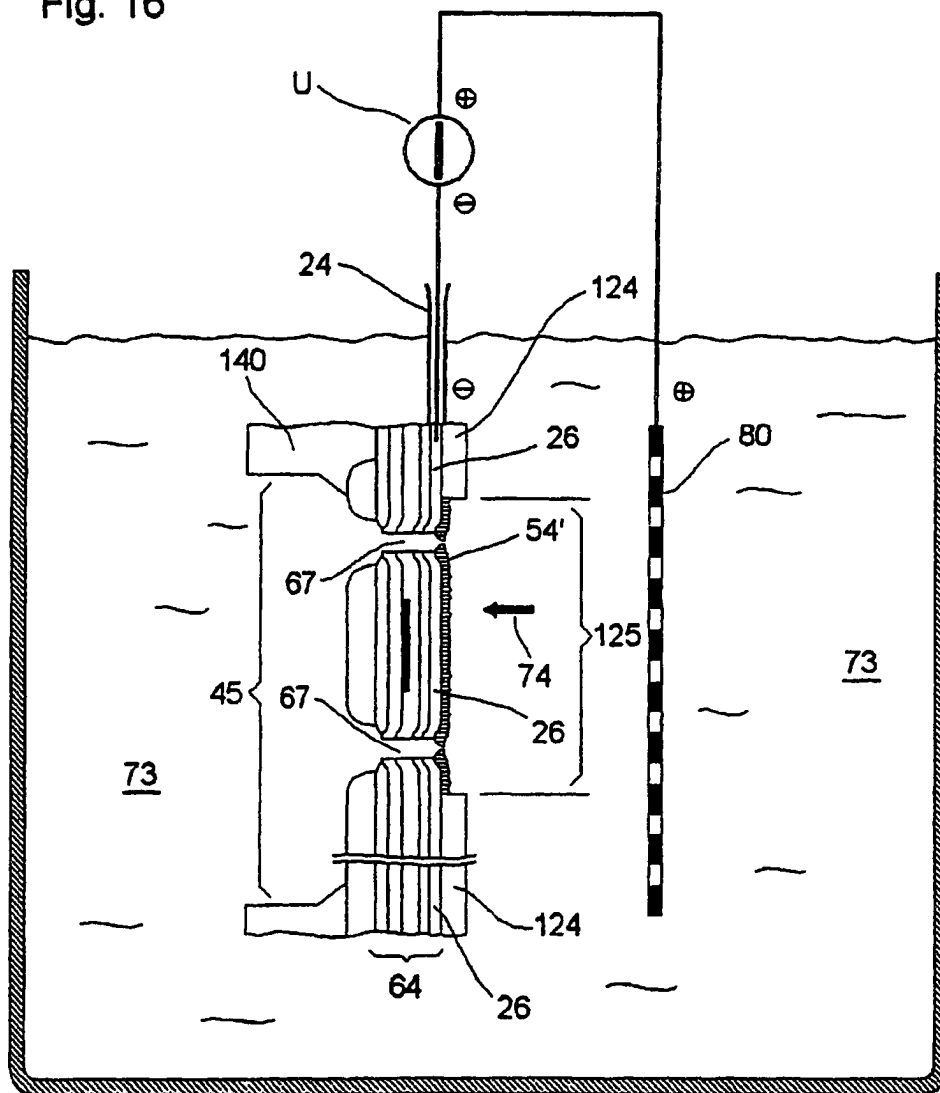


Fig. 16



**Fig. 17**

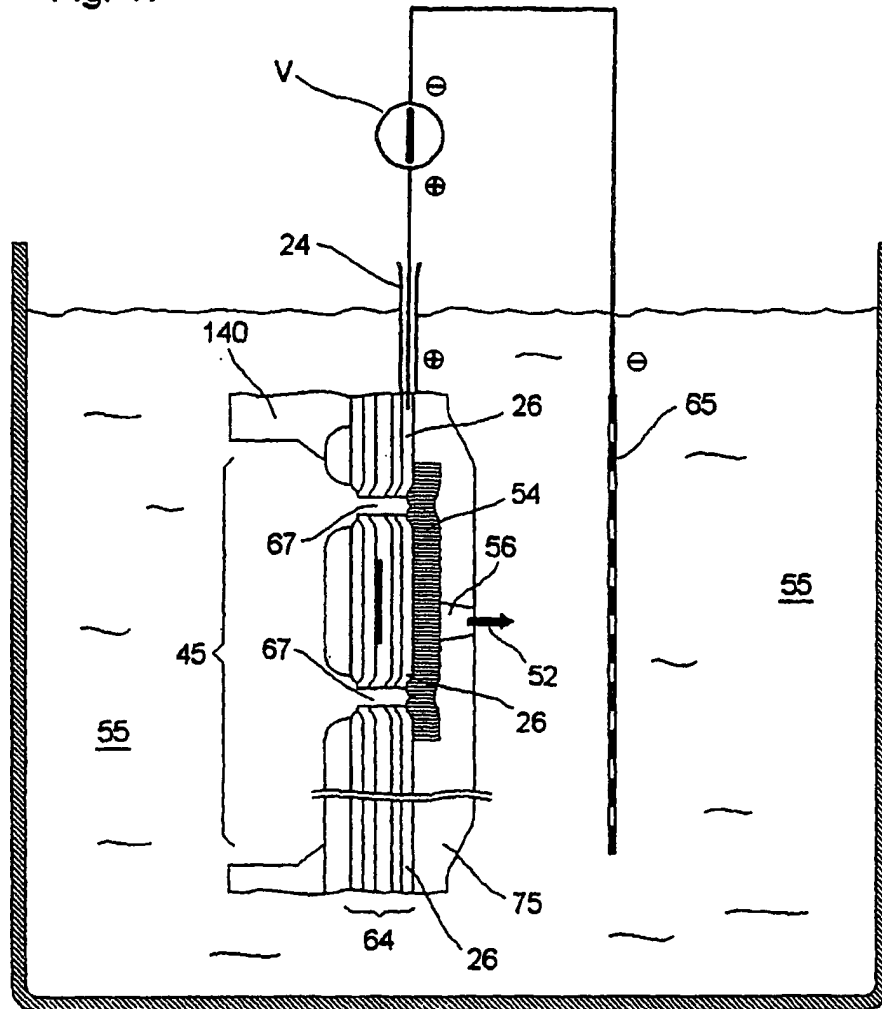


Fig. 18

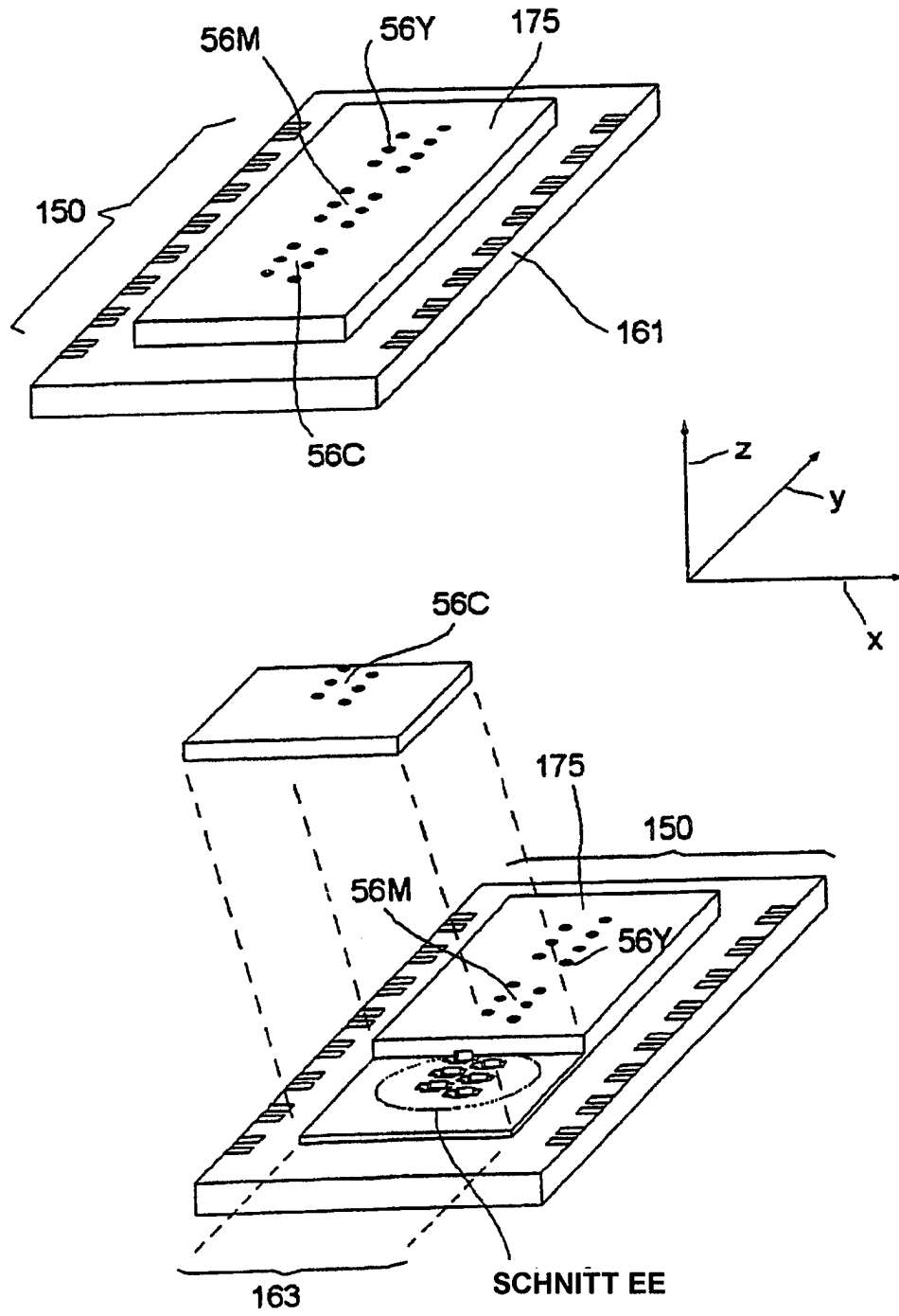


Fig. 19

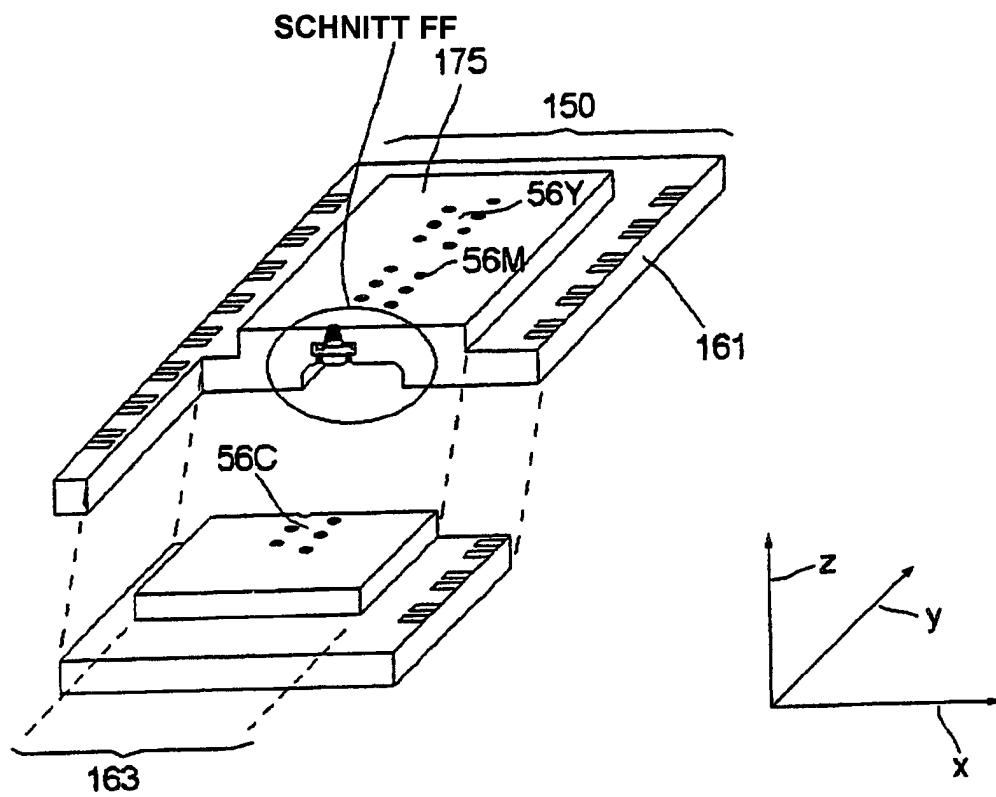


Fig. 20

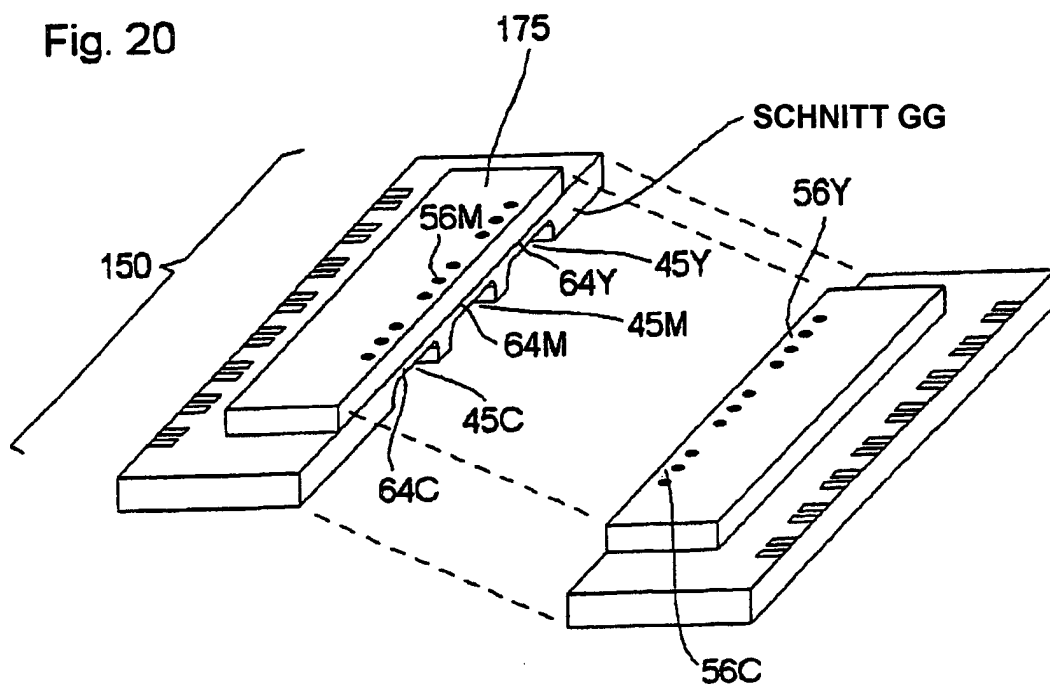


Fig. 21

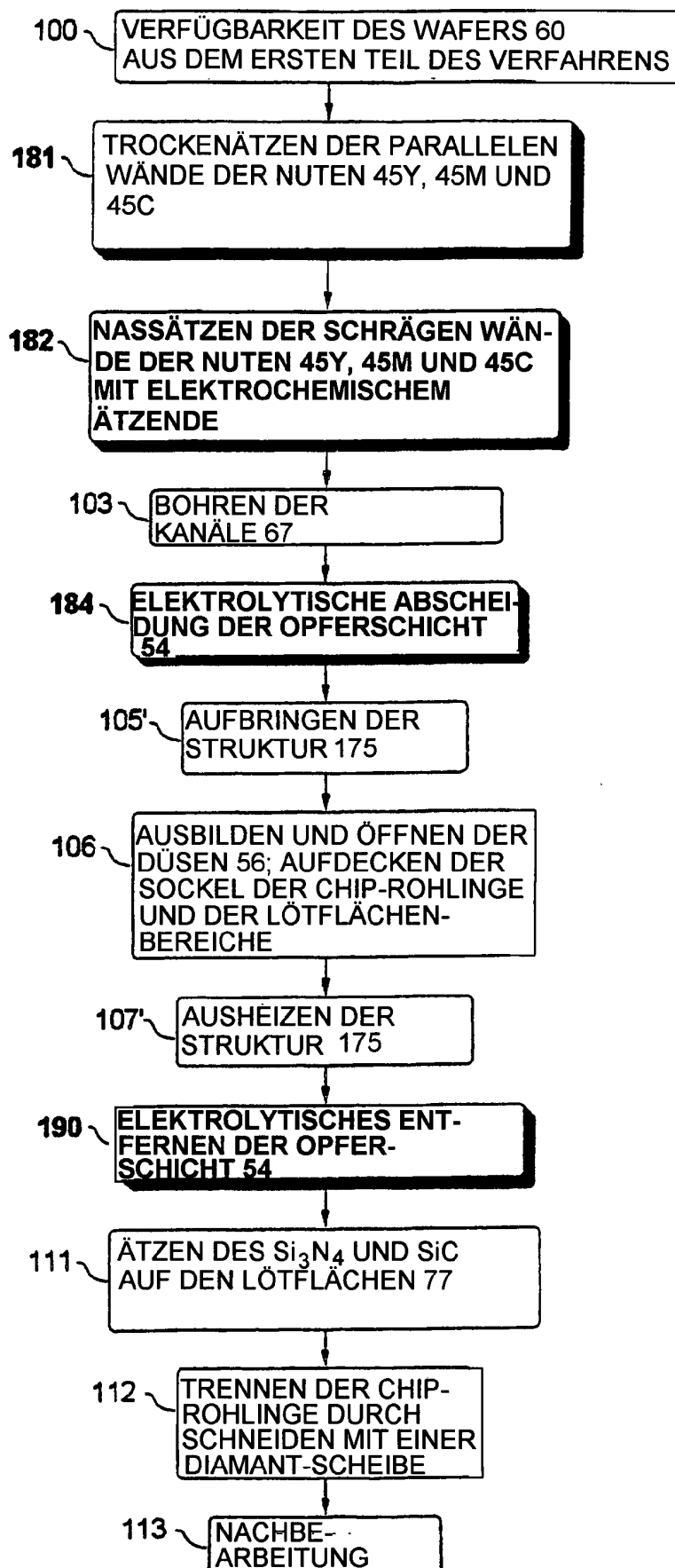


Fig. 22

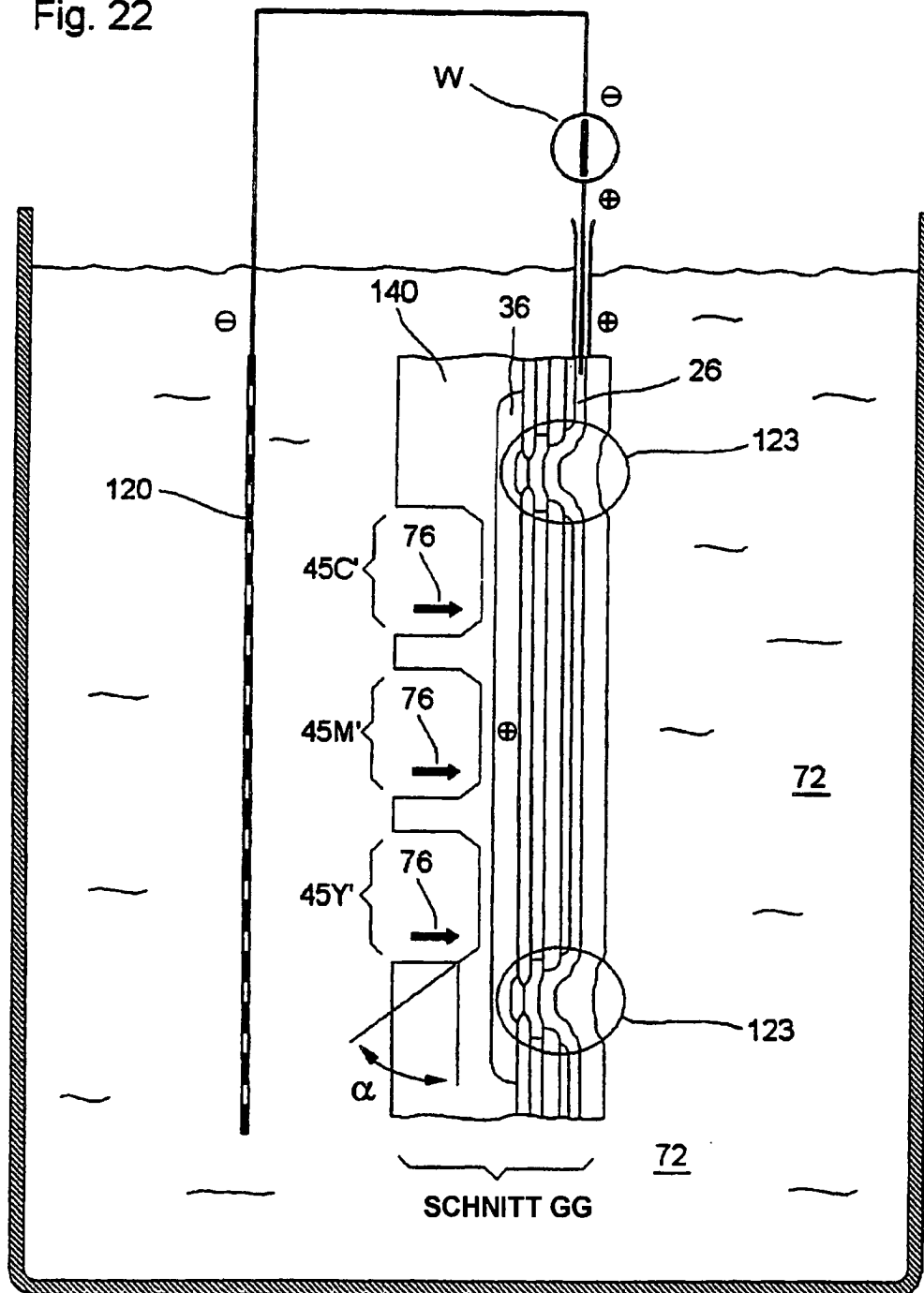


Fig. 23

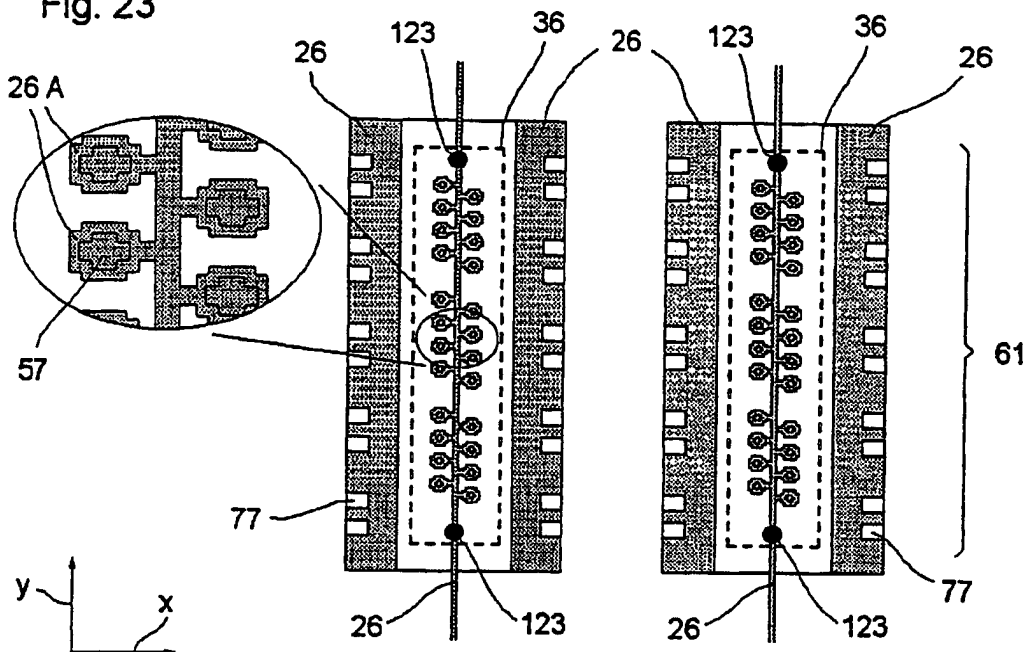
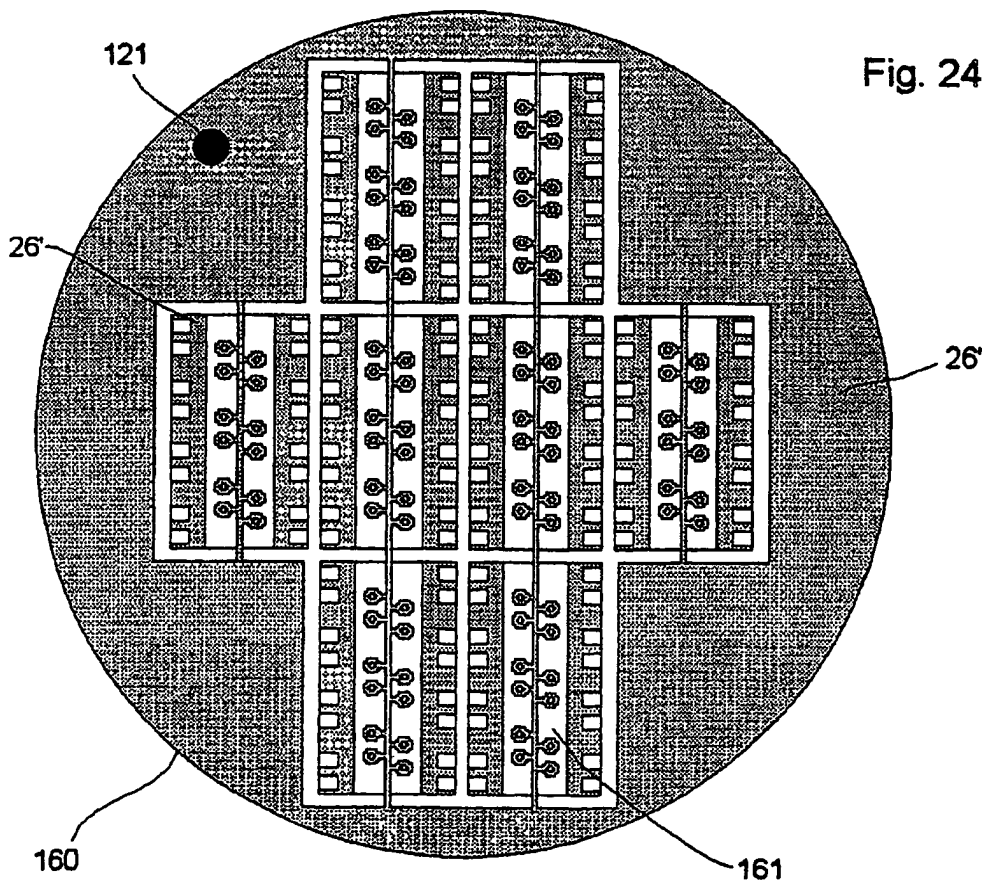
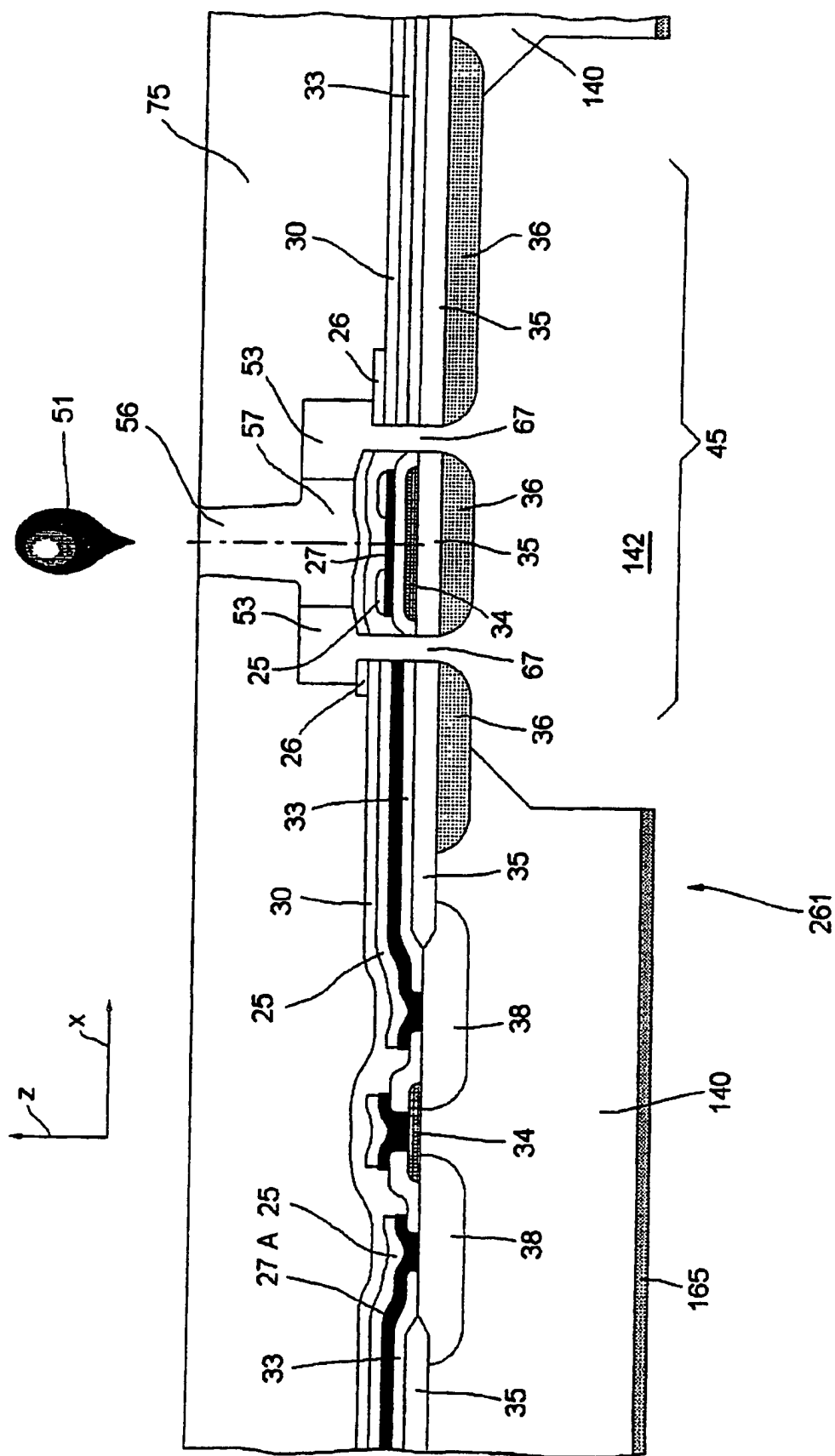


Fig. 24





**Fig. 25**

Fig. 26

