

POLSKA  
RZECZPOSPOLITA  
LUDOWA



URZĄD  
PATENTOWY  
PRL

# OPIS PATENTOWY

52157

Patent dodatkowy  
do patentu

Zgłoszono: 19.VII.1965 (P 110 096)

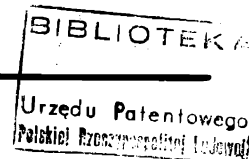
Pierwszeństwo:

Opublikowano: 3.XII.1966

Kl. 21 a<sup>4</sup>, 35/14

MKP G 05 f 1/12

UKD



Twórca wynalazku: mgr inż. Andrzej Rogoziński

Właściciel patentu: Politechnika Warszawska, Warszawa (Polska)

## Stabilizowany zasilacz napięcia zmiennego

1

Przedmiotem wynalazku jest stabilizowany zasilacz napięcia zmiennego o małych zniekształceniach przebiegu napięcia stabilizowanego.

Często stosowanymi układami stabilizującymi napięcie zmienne są układy transduktorowe, ferorezonansowe, lampowe i obcinające. W znanych układach lampowych napięcie zmienne jest stabilizowane przez regulację oporności regulatora sterowanego zmianami napięcia wyjściowego, które jest otrzymywane z dyskryminatora zrealizowanego na elementach nieliniowych.

Za pośrednictwem transformatora oporność regulatora wpływa na całkowitą oporność obwodu zasilania szeregowo połączonego z odbiornikiem. Na ogół oporność odbiornika przeniesiona jest do obwodu zasilania przez drugi transformator. Szeregowo połączone transformatory w obwodzie zasilania wprowadzają zniekształcenia przebiegu napięcia stabilizowanego.

Zmniejszenie tych zniekształceń wymaga zastosowania filtrów. Stabilizację napięcia zmiennego można uzyskać również stosując lampowe lub półprzewodnikowe układy obcinające, które działają na zasadzie ograniczenia amplitudy napięcia wejściowego.

Układy te poza szeregiem zalet posiadają zasadniczą wadę a mianowicie wprowadzają zniekształcenia napięcia stabilizowanego rzędu kilkunastu procent i z tego względu nie mogą być stosowane

2

na przykład do skalowania mierników elektromagnetycznych czy elektrodynamicznych.

Celem wynalazku jest uzyskanie małych zniekształceń napięcia stabilizowanego rzędu 1%. Zmiany tego napięcia dochodzą do 0,1% przy wahaniami napięcia zasilającego w granicach 10%. Urządzenie według wynalazku nie posiada transformatorów i układów filtrujących w obwodzie zasilania szeregowo połączonego z odbiornikiem.

Istota wynalazku polega na skonstruowaniu układu regulatora złożonego z opornika i dołączonej do niego równolegle gałęzi składającej się z szeregowego połączenia opornika z układem dwóch tranzystorów oraz dwóch diod, przy czym emitory tranzystorów są połączone ze sobą jak również i bazy tranzystorów są połączone ze sobą, natomiast katody diod połączone są z emiterami tranzystorów zaś anoda jednej diody jest połączona z kolektorem jednego tranzystora i odpowiednio anoda drugiej diody jest połączona z kolektorem drugiego tranzystora.

Wynalazek zostanie bliżej objaśniony na przykładzie wykonania przedstawionym na rysunku, na którym fig. 1 przedstawia schemat blokowy zasilacza, a fig. 2 przedstawia schemat ideowy regulatora według wynalazku. Napięcie zmienne fig. 1 jest podawane do odbiornika **Obc** przez regulator **R** będący przedmiotem wynalazku. Stabilizacja napięcia odbywa się w znanym układzie, w którym napięcie niestabilizowane podawane jest z wejś-

cia  $u_{we}$  na układ zasilacza pomocniczego ZP, którego zadaniem jest wytworzenie stabilizowanego napięcia stałego doprowadzonego do regulatora R, wzmacniacza W, układu porównującego UP oraz układu napięcia odniesienia  $U_d$ .

Zadaniem regulatora R szeregowo połączonego z odbiornikiem Obc jest utrzymywanie stałego napięcia wyjściowego  $u_o$ . Zmiany napięcia wyjściowego  $u_o$  powodowane zmianami napięcia zasilającego  $u_{we}$ , względnie zmianami prądu obciążenia  $I_o$  są wykrywane przez komparację wyprostowanego napięcia wyjściowego  $U_s$  z napięciem odniesienia  $U_d$ .

Otrzymywane stąd napięcie różnicowe jest podawane do układu porównującego UP, który dostarcza sygnał wyjściowy  $I_s$  sterujący wzmacniacz prądowy W przy czym sygnał ten jest proporcjonalny do wartości napięcia różnicowego. Wzmacniacz W dostarcza prąd  $kI_s$  sterujący regulator R który jest sterowany tak, aby przeciwdziałać zmianom napięcia wyjściowego  $u_o$ .

Regulator R (fig. 2) jest czwórnikiem, którego tranzystory  $T_1$  i  $T_2$  pracują w układzie wtórnika emiterowego. W czasie dodatniej połówki zmiennego napięcia wejściowego  $u_{we}$  prąd płynie przez diodę  $D_1$  oraz tranzystor  $T_2$ . Wtedy dioda  $D_2$  i tranzystor  $T_1$  nie przewodzą. Odwrotnie jest w czasie ujemnej połówki napięcia wejściowego  $u_{we}$ . Diody  $D_1$  i  $D_2$  zabezpieczają również tranzystory  $T_1$  i  $T_2$  przed napięciem wstecznym.

Opornik  $R_2$  linearyzuje obwód regulujących diod i tranzystorów, zmniejszając jednocześnie zakres regulacji napięcia. Jeśli napięcie wejściowe  $u_{we}$  wzrasta wówczas tranzystory regulujące  $T_1$  i  $T_2$  są sterowane mniejszym prądem, w wyniku czego wypadkowa oporność regulatora R wzrasta, a zatem spadek napięcia na nim kompensuje zmianę na-

pięcia wejściowego  $u_{we}$ . Jeśli napięcie wejściowe  $u_{we}$  zmaleje wówczas tranzystory  $T_1$ ,  $T_2$  są sterowane większym prądem. Zmniejsza się w ten sposób wypadkowa oporność regulatora R i napięcie wyjściowe  $u_o$  nie ulega zmianie.

Uzyskanie małych zniekształceń wprowadzanych przez regulator R zapewnia opornik  $R_2$  linearyzujący obwód regulujących diod i tranzystorów. Zakres regulowanego napięcia narzucony jest przez wartość opornika  $R_1$ . Minimalna wartość napięcia wejściowego  $u_{we}$  zależy od wartości oporników  $R_1$  i  $R_2$ , wtedy tranzystory regulujące  $T_1$ ,  $T_2$  są w stanie bliskim zwarcia, a zatem ich oporność jest do pominięcia.

W najmniej korzystnym przypadku, to znaczy dla napięcia wejściowego  $u_{we}$  małego, zniekształcenia nieliniowe wprowadzane przez regulator R nie przekraczają 1%.

#### Zastrzeżenie patentowe

Stabilizowany zasilacz napięcia zmiennego o małych zniekształceniach przebiegu napięcia stabilizowanego z układem sprzężenia zwrotnego znamienny tym, że układ regulatora (R) jest złożony z opornika ( $R_1$ ) i dołączonej do niego równoległe gałęzi składającej się z szeregowego połączenia opornika ( $R_2$ ) z układem tranzystorów ( $T_1$ ,  $T_2$ ) oraz z układem diod ( $D_1$ ,  $D_2$ ), przy czym emitory tranzystorów ( $T_1$ ,  $T_2$ ) są połączone ze sobą jak również i bazy tranzystorów ( $T_1$ ,  $T_2$ ) są połączone ze sobą, natomiast katody diod ( $D_1$ ,  $D_2$ ) są połączone z emiterami tranzystorów ( $T_1$ ,  $T_2$ ), zaś anoda diody ( $D_1$ ) jest połączona z kolektorem tranzystora ( $T_1$ ) i odpowiednio anoda diody ( $D_2$ ) jest połączona z kolektorem tranzystora ( $T_2$ ).

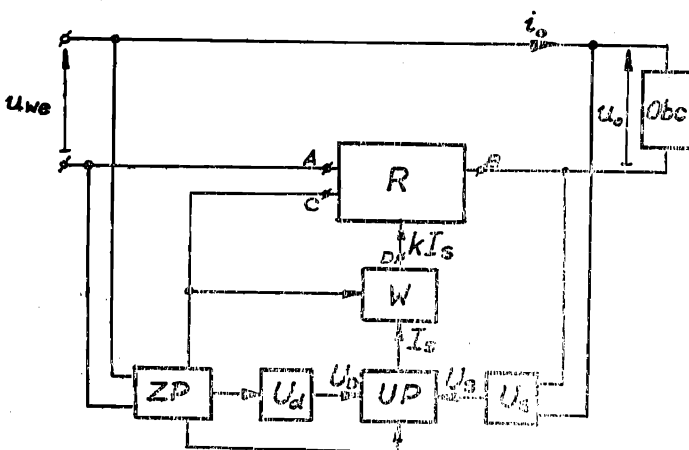


Fig 1.

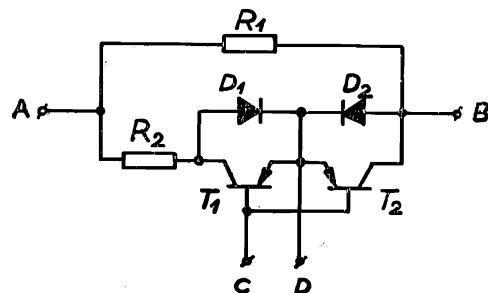


Fig 2.