

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 3 区分

【発行日】平成 28 年 1 月 14 日 (2016.1.14)

【公表番号】特表 2015-505214 (P2015-505214A)

【公表日】平成 27 年 2 月 16 日 (2015.2.16)

【年通号数】公開・登録公報 2015-010

【出願番号】特願 2014-550304 (P2014-550304)

【国際特許分類】

H 0 4 L 7/00 (2006.01)

G 0 4 G 5/00 (2013.01)

G 0 4 G 99/00 (2010.01)

【F I】

H 0 4 L 7/00 Z

G 0 4 G 5/00 J

G 0 4 G 1/00 3 1 3

【誤訳訂正書】

【提出日】平成 27 年 11 月 16 日 (2015.11.16)

【誤訳訂正 1】

【訂正対象書類名】明細書

【訂正対象項目名】0 0 6 9

【訂正方法】変更

【訂正の内容】

【0 0 6 9】

様々な実施形態において、タイムスタンプの生成はポートの物理層によって行うとしてもよい。タイムスタンプ生成は、同期化メッセージのタイムスタンプポイントが物理層内の基準面を通過するときに行うとしてもよい。

【誤訳訂正 2】

【訂正対象書類名】明細書

【訂正対象項目名】0 0 7 0

【訂正方法】変更

【訂正の内容】

【0 0 7 0】

図 2 3 は例示的なタイムスタンプ測定モデルを示す。様々な実施形態において、タイムスタンプイベントは、時間 s y n c 通知の順序付けられたセット (T S N O S) の送信および受信時に生成するとしてもよく、時間 s y n c 通知の順序付けられたセットは、T M U パケットを送信または受信するときに、時間管理ユニット (例えば図 4 および 6 の T M U を参照されたい) が正確な時間スタンプをロックするのに補助するために用いるとしてもよい。s y n c 文字の最後のビットと順序付けられたセットデータの最初のビットとの間の T S N O S の地点は、タイムスタンプポイントと呼ぶことがある。様々な実施形態において、s y n c 文字は 2 ビットを含み得るが、順序付けられたセットデータは 6 4 ビットを含み得る。物理層内で、タイムスタンプポイントが基準面と呼ばれる参照点を通過するときタイムスタンプを得るとしてもよい。基準面は物理層を通る送信パスと受信パスとで異なることを認めてもよい。様々な実施形態において、同一の送信基準面を用いるとしてもよいが、全ての送信した T S N O S については、全ての受信した T S N O S に同一の受信基準面を用いるとしてもよい。様々な実施形態において、タイムスタンプ測定は少なくとも 8 ナノ秒の分解能を有する。

【誤訳訂正 3】

【訂正対象書類名】明細書

【訂正対象項目名】 0 1 3 4

【訂正方法】 変更

【訂正の内容】

【 0 1 3 4 】

様々な例示的方法、装置、システム、および製造物を本明細書で説明したが、本開示が包含する範囲はこれらに限定されるものではない。むしろ、本開示は字義通りまたは均等論の下で添付の特許請求の範囲内にほぼ含まれる全ての方法、装置、製造物を包含する。例えば、上記はコンポーネントの中でもとりわけ、ハードウェア上で実行されるソフトウェアまたはファームウェアを含む例示的なシステムを開示するが、そのようなシステムは例示的であるのみであり、限定的とはみなされるべきでないことに留意されたい。具体的には、開示されるハードウェアコンポーネント、ソフトウェアコンポーネント、および/またはファームウェアコンポーネントのいずれかまたは全ては、ハードウェアのみで、ソフトウェアのみで、ファームウェアのみで、またはハードウェア、ソフトウェア、および/またはファームウェアのいくつかを組み合わせることで実施し得ることを企図する。

本発明の例を下記の各項目として示す。

[項目 1]

マルチプロトコルの相互接続の時間同期化のための方法であって、
マルチプロトコルの相互接続のスイッチングファブリックの第 1 のスイッチの第 1 のローカル時間を、前記スイッチングファブリックの第 2 のスイッチに提供する段階と、
前記第 2 のスイッチの第 2 のローカル時間を前記第 1 のローカル時間に調節する段階と
を備える方法。

[項目 2]

前記調節する段階は、前記第 2 のスイッチの自励発振器のタイムスタンプに少なくとも部分的に基いて前記第 2 のローカル時間を決定する段階を有する、項目 1 に記載の方法。

[項目 3]

前記調節する段階は、前記第 1 のスイッチから受信した前記タイムスタンプおよび前記第 1 のローカル時間に少なくとも部分的に基いてオフセット値を算出する段階と、
前記オフセット値によって前記第 2 のローカル時間を調節する段階と
を更に有する、項目 2 に記載の方法。

[項目 4]

前記第 2 のスイッチの第 1 のポートから前記第 2 のスイッチの第 2 のポートに、前記調節された第 2 のローカル時間を提供する段階を更に有する、項目 2 または 3 に記載の方法。

[項目 5]

前記第 1 のローカル時間を前記第 2 のスイッチに提供する段階は、前記第 1 のスイッチの第 1 のポートから前記第 2 のスイッチの第 2 のポートに、前記第 1 のローカル時間を提供する段階を有する、項目 1 ~ 4 のいずれか一項に記載の方法。

[項目 6]

前記第 2 のスイッチから前記スイッチングファブリックの第 3 のスイッチに、前記第 1 のローカル時間を提供する段階を更に有する、項目 1 ~ 5 のいずれか一項に記載の方法。

[項目 7]

前記第 3 のスイッチの第 3 のローカル時間を前記第 1 のローカル時間に調節する段階を更に有する、項目 6 に記載の方法。

[項目 8]

前記第 1 のローカル時間を前記第 2 のスイッチに提供する前記段階は前記第 1 のスイッチの自励発振器の周波数の値を前記第 2 のスイッチに提供する段階を有し、前記方法は前記第 2 のスイッチから前記第 3 のスイッチに前記周波数の値を提供する段階を更に有する、項目 6 または 7 に記載の方法。

[項目 9]

前記第 1 のスイッチおよび前記第 2 のスイッチは第 1 のドメインを有し、

前記方法は前記第 2 のスイッチから前記スイッチングファブリックの第 2 のドメインの第 3 のスイッチに、前記第 1 のローカル時間を提供する段階を更に有する、項目 1 ~ 6 のいずれか一項に記載の方法。

[項目 1 0]

前記第 3 のスイッチから前記第 2 のドメインの第 4 のスイッチに前記第 1 のローカル時間を提供する段階と、

前記第 4 のスイッチの第 4 のローカル時間を前記第 1 のローカル時間に調節する段階とを更に有する、項目 9 に記載の方法。

[項目 1 1]

前記調節された第 4 のローカル時間を前記第 3 のスイッチに提供する段階と、

前記第 3 のスイッチの第 3 のローカル時間を前記調節された第 4 のローカル時間に調節する段階と

を備える、項目 1 0 に記載の方法。

[項目 1 2]

前記調節された第 4 のローカル時間を前記第 2 のドメインの第 5 のスイッチに提供する段階と、

前記第 5 のスイッチの第 5 のローカル時間を前記調節された第 4 のローカル時間に調節する段階と

を更に備える、項目 1 0 または 1 1 に記載の方法。

[項目 1 3]

マルチプロトコルの相互接続の時間同期化のためのプログラムであって、コンピュータに、

マルチプロトコルの相互接続のスイッチングファブリックの第 1 のスイッチの第 1 のローカル時間を前記スイッチングファブリックの第 2 のスイッチに提供する手順と、

前記第 2 のスイッチの第 2 のローカル時間を前記第 1 のローカル時間に調節する手順とを実行させるプログラム。

[項目 1 4]

前記調節する手順は、前記第 2 のスイッチの自励発振器のタイムスタンプに少なくとも部分的に基いて前記第 2 のローカル時間を決定する手順を含む、項目 1 3 に記載のプログラム。

[項目 1 5]

前記第 1 のローカル時間を前記第 2 のスイッチに提供する手順は、前記第 1 のスイッチの第 1 のポートから前記第 2 のスイッチの第 2 のポートに前記第 1 のローカル時間を提供する手順を含む、項目 1 3 または 1 4 に記載のプログラム。

[項目 1 6]

コンピュータに、前記第 2 のスイッチから前記スイッチングファブリックの第 3 のスイッチに前記第 1 のローカル時間を提供する手順を更に実行させる、項目 1 3 ~ 1 5 のいずれか一項に記載のプログラム。

[項目 1 7]

前記第 1 のスイッチおよび前記第 2 のスイッチは第 1 のドメインを有し、

コンピュータに、前記第 2 のスイッチから前記スイッチングファブリックの第 2 のドメインの第 3 のスイッチに前記第 1 のローカル時間を提供する手順を更に実行させる、項目 1 3 ~ 1 6 のいずれか一項に記載のプログラム。

[項目 1 8]

マルチプロトコルの相互接続の時間同期化ためのシステムであって、

複数のスイッチを有するスイッチングファブリックを有するマルチプロトコルの相互接続を含む I / O 複合体と、

前記 I / O 複合体と動作可能に結合された 1 つまたは複数のプロセッサと、

前記 1 つまたは複数のプロセッサと動作可能に結合され、内部に複数のプログラミング命令を記憶したコンピュータ読取可能な非一時的記憶媒体であって、前記複数のプログラ

ミング命令の実行に応答して、前記システムが

前記スイッチングファブリックの第1のスイッチの第1のローカル時間を前記スイッチングファブリックの第2のスイッチに提供し、

前記第2のスイッチの第2のローカル時間を前記第1のローカル時間に調節することを可能にするコンピュータ読取可能な非一時的記憶媒体と、

前記I/O複合体および前記1つまたは複数のプロセッサに動作可能に結合された表示装置と

を備えるシステム。

[項目 19]

前記システムは、デスクトップコンピュータ、ラップトップコンピュータ、ハンドヘルドコンピュータ、タブレットコンピュータ、ネットブックコンピュータ、サーバー、セッ
トトップボックス、デジタル記録装置、ゲームコンソール、スマートフォン、携帯情報端
末、携帯電話、デジタルメディアプレーヤ、またはデジタルカメラのうちの選択された1
つである、項目18に記載のシステム。

[項目 20]

バスによって前記I/O複合体に動作可能に結合され、無線ネットワークの1つまたは
複数のコンポーネントとの無線通信リンクを確立する1つまたは複数のアンテナを更に備
える、項目18または19に記載のシステム。

[項目 21]

スイッチと、

自励発振器であるローカルクロックと、

少なくとも1つのポートと、

を備える集積回路デバイスであり、

前記集積回路デバイスは、第1の集積回路デバイスであり、

前記第1の集積回路デバイスの第1のローカル時間に、第1の時間同期化メッセージを
第2の集積回路デバイスに、送信し、

前記少なくとも1つのポートのうちの第1ポートにより、第2の時間同期化メッセージ
を、前記第2の集積回路デバイスから受信し、前記第2の時間同期化メッセージは、タイ
ムスタンプポイントを有する順序付けられたデータセットを含み、

前記第2の時間同期化メッセージの前記タイムスタンプポイントが前記第1の集積回路
デバイス内の参照点を渡すときに、タイムスタンプを生成し、前記タイムスタンプは、前
記第1の集積回路デバイスの第2のローカル時間であり、

前記第2の集積回路デバイスの第3および第4のローカル時間を含む第3の時間同期化
メッセージを受信し、前記第3の時間同期化メッセージは、前記第2の時間同期化メッ
セージとは異なる時間で受信され、

前記第2の集積回路デバイスのローカル時間からの前記第1の集積回路デバイスのロー
カル時間の第1のオフセット値を決定し、該決定することは、前記第1の集積回路デバイ
ス内で生成される前記タイムスタンプおよび前記第1の集積回路デバイスの前記第1のロ
ーカル時間、前記第2の集積回路デバイスの前記第3および第4のローカル時間、ならび
に前記第1の集積回路デバイスおよび前記第2の集積回路デバイスの間の送信および受信
パスの間の時間非対称修正に少なくとも部分的に基づいて、前記第1のオフセット値を算
出することを含み、前記時間非対称修正は、前記第1の集積回路デバイスおよび前記第2
の集積回路デバイスの間の前記送信および受信パスの間の非対称を修正する、集積回路デ
バイス。

[項目 22]

前記タイムスタンプは、少なくとも8ナノ秒の解像度を有する、項目21に記載の集積
回路デバイス。

[項目 23]

前記集積回路デバイスは、さらに、周波数オフセット値を決定し、前記周波数オフセッ
ト値は、前記第2の集積回路デバイスのクロックと前記第1の集積回路デバイスの前記自

励発振器との間の周波数の前記オフセットを表す、項目 2 1 または 2 2 に記載の集積回路デバイス。

[項目 2 4]

前記集積回路デバイスは、さらに、P C I E x p r e s s、U S B、およびD i s p l a y P o r t プロトコルに従って複数のデバイス間でデータを送信するマルチプロトコル入出力ファブリックの一部である、項目 2 1 から 2 3 のいずれか一項に記載の集積回路デバイス。

[項目 2 5]

前記第 1 の時間同期化メッセージは、時間 s y n c 通知に順序付けられたセット (T S N O S) である、項目 2 1 から 2 4 のいずれか一項に記載の集積回路デバイス。

[項目 2 6]

前記集積回路デバイスは、さらに、決定された時間オフセット値を格納する時間オフセットレジスタを含む、項目 2 1 から 2 5 のいずれか一項に記載の集積回路デバイス。

[項目 2 7]

前記集積回路デバイスは、さらに、決定された周波数オフセット値を格納する周波数オフセットレジスタを含む、項目 2 3 に記載の集積回路デバイス。

[項目 2 8]

前記集積回路デバイスは、さらに、前記少なくとも 1 つのポートのうちの第 2 ポートにより、前記第 2 の集積回路デバイスのローカル時間からの前記第 1 の集積回路デバイスのローカル時間の前記第 1 のオフセット値を、第 3 の集積回路デバイスに送信する、項目 2 1 から 2 7 のいずれか一項に記載の集積回路デバイス。

[項目 2 9]

前記集積回路デバイスは、さらに、第 3 の集積回路デバイスのローカル時間からの前記第 1 の集積回路デバイスのローカル時間の第 2 のオフセット値を決定し、前記第 2 のオフセット値は、前記第 3 の集積回路デバイスのローカル時間からの前記第 2 の集積回路デバイスのローカル時間の第 3 のオフセット値と、前記第 2 の集積回路デバイスのローカル時間からの前記第 1 の集積回路デバイスのローカル時間の前記第 1 のオフセット値と、の和であり、前記第 3 の時間同期化メッセージは、さらに、前記第 3 のオフセット値を含む、項目 2 1 から 2 8 のいずれか一項に記載の集積回路デバイス。

[項目 3 0]

プロセッサと、

前記プロセッサに操作可能に連結されたメモリと、

前記プロセッサに操作可能に連結された入出力相互接続 (I / O 相互接続) と、
を備えるシステムであり、前記入出力相互接続は、

スイッチと、自励発振器であるローカルクロックと、少なくとも 1 つのポートと、を含む集積回路デバイスであり、前記集積回路デバイスは、第 1 の集積回路デバイスであり、

前記第 1 の集積回路デバイスの第 1 のローカル時間にて、第 2 の集積回路デバイスに第 1 の時間同期化メッセージを送信し、

前記少なくとも 1 つのポートのうちの第 1 ポートにより、前記第 2 の集積回路デバイスからの第 2 の時間同期化メッセージを受信し、前記第 2 の時間同期化メッセージは、タイムスタンプポイントを有する順序付けられたデータセットを含み、

前記第 2 の時間同期化メッセージの前記タイムスタンプポイントが前記第 1 の集積回路デバイス内の参照点を渡すときに、タイムスタンプを生成し、前記タイムスタンプは、前記第 1 の集積回路デバイスの第 2 のローカル時間であり、

前記第 2 の集積回路デバイスの第 3 および第 4 のローカル時間を含む第 3 の時間同期化メッセージを受信し、前記第 3 の時間同期化メッセージは、前記第 2 の時間同期化メッセージとは異なる時間で受信され、

前記第 2 の集積回路デバイスのローカル時間からの前記第 1 の集積回路デバイスのローカル時間のオフセット値を決定し、該決定することは、前記第 1 の集積回路デバイス内で生成される前記タイムスタンプおよび前記第 1 の集積回路デバイスの前記第 1 のローカル

時間、前記第 2 の集積回路デバイスの前記第 3 および第 4 のローカル時間、ならびに前記第 1 の集積回路デバイスおよび前記第 2 の集積回路デバイスの間の送信および受信パスの間の時間非対称修正に少なくとも部分的に基づいて、前記オフセット値を算出することを含み、前記時間非対称修正は、前記第 1 の集積回路デバイスおよび前記第 2 の集積回路デバイスの間の前記送信および受信パスの間の非対称を修正する、システム。

[項目 3 1]

前記タイムスタンプは、少なくとも 8 ナノ秒の解像度を有する、項目 3 0 に記載のシステム。

[項目 3 2]

前記集積回路デバイスは、さらに、周波数オフセット値を決定し、前記周波数オフセット値は、前記第 2 の集積回路デバイスのクロックと前記第 1 の集積回路デバイスの前記自励発振器との間の周波数の前記オフセットを表す、項目 3 0 または 3 1 に記載のシステム。

[項目 3 3]

前記集積回路デバイスは、さらに、P C I E x p r e s s、U S B、およびD i s p l a y P o r t プロトコルに従って複数のデバイス間でデータを送信するマルチプロトコル入出力ファブリックの一部である、項目 3 0 から 3 2 のいずれか一項に記載のシステム。

[項目 3 4]

前記第 1 の時間同期化メッセージは、時間 s y n c 通知に順序付けられたセット (T S N O S) である、項目 3 0 から 3 3 のいずれか一項に記載のシステム。

[項目 3 5]

前記集積回路デバイスは、さらに、決定された時間オフセット値を格納する時間オフセットレジスタを含む、項目 3 0 から 3 4 のいずれか一項に記載のシステム。

[項目 3 6]

前記集積回路デバイスは、さらに、決定された周波数オフセット値を格納する周波数オフセットレジスタを含む、項目 3 2 に記載のシステム。

[項目 3 7]

前記集積回路デバイスは、さらに、前記少なくとも 1 つのポートのうちの第 2 ポートにより、前記第 2 の集積回路デバイスのローカル時間からの前記第 1 の集積回路デバイスのローカル時間の前記オフセット値を、第 3 の集積回路デバイスに送信する、項目 3 0 から 3 6 のいずれか一項に記載のシステム。

[項目 3 8]

前記集積回路デバイスは、さらに、第 3 の集積回路デバイスのローカル時間からの前記第 1 の集積回路デバイスのローカル時間の追加のオフセット値を決定し、前記追加のオフセット値は、前記第 3 の集積回路デバイスのローカル時間からの前記第 2 の集積回路デバイスのローカル時間のオフセット値と、前記第 2 の集積回路デバイスのローカル時間からの前記第 1 の集積回路デバイスのローカル時間の前記オフセット値と、の和である、項目 3 0 から 3 7 のいずれか一項に記載のシステム。

[項目 3 9]

プロセッサと、
集積回路デバイスと、
を備えるシステムであり、前記プロセッサおよび前記集積回路デバイスは操作可能に接続され、前記システムは周辺デバイスであり、前記集積回路デバイスは、
スイッチと、
自励発振器であるローカルクロックと、
少なくとも 2 つのポートと、
を含み、前記集積回路デバイスは第 1 の集積回路デバイスであり、
前記第 1 の集積回路デバイスの第 1 のローカル時間にて、第 2 の集積回路デバイスに第 1 の時間同期化メッセージを送信し、

前記少なくとも2つのポートのうちの第1ポートにより、前記第2の集積回路デバイスからの第2の時間同期化メッセージを受信し、前記第2の時間同期化メッセージは、第1のタイムスタンプポイントを有する第1の順序付けられたデータセットを含み、

前記第2の時間同期化メッセージの第1のタイムスタンプポイントが前記第1の集積回路デバイス内の参照点を渡すときに、第1のタイムスタンプを生成し、前記第1のタイムスタンプは、前記第1の集積回路デバイスの第2のローカル時間であり、

前記第2の集積回路デバイスの第3および第4のローカル時間を含む第3の時間同期化メッセージを受信し、前記第3の時間同期化メッセージは、前記第2の時間同期化メッセージとは異なる時間で受信され、

前記第2の集積回路デバイスのローカル時間からの前記第1の集積回路デバイスのローカル時間の第1のオフセット値を決定し、該決定することは、前記第1の集積回路デバイスの前記第1のローカル時間および前記第2のローカル時間ならびに前記第2の集積回路デバイスの前記第3のローカル時間および第4のローカル時間、ならびに前記第1の集積回路デバイスおよび前記第2の集積回路デバイスの間の送信および受信パスの間の時間非対称修正に少なくとも部分的に基づいて、前記第1のオフセット値を算出することを含み、

前記第1の集積回路デバイスは、また、

前記少なくとも2つのポートのうちの第2ポートにより、第3の集積回路デバイスからの第5の時間同期化メッセージを受信し、前記第5の時間同期化メッセージは、第2のタイムスタンプポイントを有する第2の順序付けられたデータセットを含み、

前記第5の時間同期化メッセージの前記第2のタイムスタンプポイントが前記第1の集積回路デバイス内の参照点を渡すときに、第2のタイムスタンプを生成し、前記第2のタイムスタンプは、前記第1の集積回路デバイスの第5のローカル時間であり、

前記第5のローカル時間を含む第6の時間同期化メッセージを前記第3の集積回路デバイスに送信する、システム。

[項目 4 0]

前記第1及び第2のタイムスタンプは、少なくとも8ナノ秒の解像度を有する、項目39に記載のシステム。

[項目 4 1]

前記集積回路デバイスは、さらに、周波数オフセット値を決定し、前記周波数オフセット値は、前記第2の集積回路デバイスのクロックと前記第1の集積回路デバイスの前記自励発振器との間の周波数の前記オフセットを表す、項目39または40に記載のシステム。

[項目 4 2]

前記集積回路デバイスは、さらに、P C I E x p r e s s、U S B、およびD i s p l a y P o r tプロトコルに従って複数のデバイス間でデータを受信および送信する、項目39から41のいずれか一項に記載のシステム。

[項目 4 3]

前記第1の時間同期化メッセージおよび前記第2の時間同期化メッセージは、時間s y n c通知に順序付けられたセット(T S N O S)である、項目39から42のいずれか一項に記載のシステム。

[項目 4 4]

前記集積回路デバイスは、さらに、決定された時間オフセット値を格納する時間オフセットレジスタを含む、項目39から43のいずれか一項に記載のシステム。

[項目 4 5]

前記集積回路デバイスは、さらに、決定された周波数オフセット値を格納する周波数オフセットレジスタを含む、項目41に記載のシステム。

[項目 4 6]

前記集積回路デバイスは、さらに、前記第2ポートにより、前記第2の集積回路デバイスのローカル時間からの前記第1の集積回路デバイスのローカル時間の前記第1のオフセ

ット値を、前記第 3 の集積回路デバイスに送信する、項目 3 9 から 4 5 のいずれか一項に記載のシステム。

【項目 4 7】

前記集積回路デバイスは、さらに、第 4 の集積回路デバイスのローカル時間からの前記第 1 の集積回路デバイスのローカル時間の第 2 のオフセット値を決定し、前記第 2 のオフセット値は、前記第 4 の集積回路デバイスのローカル時間からの前記第 2 の集積回路デバイスのローカル時間の第 3 のオフセット値と、前記第 2 の集積回路デバイスのローカル時間からの前記第 1 の集積回路デバイスのローカル時間の前記第 1 のオフセット値と、の和であり、前記第 3 の時間同期化メッセージは、さらに、前記第 3 のオフセット値を含む、項目 3 9 から 4 6 のいずれか一項に記載のシステム。

【項目 4 8】

前記システムは、さらに、ディスプレイを備え、前記ディスプレイは、前記プロセッサおよび前記集積回路デバイスに操作可能に接続される、項目 3 9 から 4 7 のいずれか一項に記載のシステム。

【誤訳訂正 4】

【訂正対象書類名】特許請求の範囲

【訂正対象項目名】全文

【訂正方法】変更

【訂正の内容】

【特許請求の範囲】

【請求項 1】

マルチプロトコルの相互接続のスイッチングファブリック内で複数のドメインにわたり時間を同期化する方法であって、

前記スイッチングファブリックの第 1 のドメインの第 1 のスイッチにより前記第 1 のスイッチの第 1 のローカル時間を前記第 1 のドメインの第 2 のスイッチに提供する段階と、

前記第 1 のドメイン内の前記第 1 および第 2 のスイッチを同期させるべく、前記第 2 のスイッチにより前記第 2 のスイッチの第 2 のローカル時間を前記第 1 のローカル時間に対して調節する段階であって、前記第 1 のスイッチから受信したタイムスタンプに少なくとも部分的に基いてオフセット値を算出する段階と、前記オフセット値によって前記第 2 のローカル時間を調節する段階とを有する、調節する段階と、

前記スイッチングファブリックの第 2 のドメインの第 3 のスイッチに対し、前記第 1 のローカル時間を前記第 2 のスイッチにより提供する段階と、

前記第 1 のドメインの前記第 1 および第 2 のスイッチと前記第 2 のドメインの前記第 3 のスイッチとを同期させるべく、前記第 3 のスイッチにより前記第 3 のスイッチの第 3 のローカル時間を前記第 1 のローカル時間に対して調節する段階と

を備え、

前記オフセット値は、時間同期化通知の順序付けられたセット (TSNOS) を用いた前記タイムスタンプのための送信および受信バスの間の複数の時間非対称修正に基いて計算され、

前記複数の時間非対称修正は、

前記第 1 のスイッチによる前記 TSNOS に伴う前記タイムスタンプの送信と、前記第 2 のスイッチによる前記タイムスタンプの受信との間、および、前記第 2 のスイッチによる前記タイムスタンプの受信の応答の送信と、前記第 2 のスイッチによる前記応答の受信との間の時間遅延と、

前記タイムスタンプが得られるときの第 1 時刻と、前記 TSNOS の第 1 ビットが送信または受信されるとき第 2 時刻との間の経過時間とを示す方法。

【請求項 2】

前記第 2 のスイッチによる前記調節する段階は、前記第 2 のスイッチの自励発振器の前記タイムスタンプに少なくとも部分的に基いて前記第 2 のローカル時間を決定する段階を有する、請求項 1 に記載の方法。

【請求項 3】

前記第 2 のスイッチの第 1 のポートから前記第 2 のスイッチの第 2 のポートに、前記調節された第 2 のローカル時間を提供する段階を更に有する、請求項 2 に記載の方法。

【請求項 4】

前記第 1 のローカル時間を前記第 2 のスイッチに提供する段階は、前記第 1 のスイッチの第 1 のポートから前記第 2 のスイッチの第 2 のポートに、前記第 1 のローカル時間を提供する段階を有する、請求項 1 ~ 3 のいずれか一項に記載の方法。

【請求項 5】

前記第 1 のローカル時間を前記第 2 のスイッチに提供する前記段階は前記第 1 のスイッチの自励発振器の周波数の値を前記第 2 のスイッチに提供する段階を有し、前記方法は前記第 2 のスイッチから前記第 3 のスイッチに前記周波数の値を提供する段階を更に有する、請求項 1 ~ 4 のいずれか一項に記載の方法。

【請求項 6】

前記第 3 のスイッチから前記第 2 のドメインの第 4 のスイッチに前記第 1 のローカル時間を提供する段階と、

前記第 4 のスイッチの第 4 のローカル時間を前記第 1 のローカル時間に調節する段階とを更に有する、請求項 1 ~ 5 のいずれか一項に記載の方法。

【請求項 7】

前記調節された第 4 のローカル時間を前記第 3 のスイッチに提供する段階と、

前記第 3 のスイッチの第 3 のローカル時間を前記調節された第 4 のローカル時間に調節する段階と

を備える、請求項 6 に記載の方法。

【請求項 8】

前記調節された第 4 のローカル時間を前記第 2 のドメインの第 5 のスイッチに提供する段階と、

前記第 5 のスイッチの第 5 のローカル時間を前記調節された第 4 のローカル時間に調節する段階と

を更に備える、請求項 6 または 7 に記載の方法。

【請求項 9】

マルチプロトコルの相互接続のスイッチングファブリック内で複数のドメインにわたり時間を同期化するプログラムであって、

コンピュータに、

前記スイッチングファブリックの第 1 のドメインの第 1 のスイッチの第 1 のローカル時間を前記スイッチングファブリックの前記第 1 のドメインの第 2 のスイッチに提供することと、

前記第 1 のドメイン内の前記第 1 および前記第 2 のスイッチを同期させるべく、前記第 2 のスイッチの第 2 のローカル時間を前記第 1 のローカル時間に対して調節することであって、前記第 1 のスイッチから受信したタイムスタンプに少なくとも部分的に基いてオフセット値を算出することと、前記オフセット値によって前記第 2 のローカル時間を調節することとを有する、調節することと、

前記スイッチングファブリックの第 2 のドメインの第 3 のスイッチに対し、前記第 2 のスイッチの前記第 1 のローカル時間を提供することと、

前記第 1 のドメインの前記第 1 および第 2 のスイッチと前記第 2 のドメインの前記第 3 のスイッチとを同期させるべく、前記第 3 のスイッチの第 3 のローカル時間を前記第 1 のローカル時間に対して調節することと

を行わせ、

前記オフセット値は、時間同期化通知の順序付けられたセット (TSNOS) を用いた前記タイムスタンプのための送信および受信パスの間の複数の時間非対称修正に基いて計算され、

前記複数の時間非対称修正は、

前記第 1 のスイッチによる前記 T S N O S に伴う前記タイムスタンプの送信と、前記第 2 のスイッチによる前記タイムスタンプの受信との間、および、前記第 2 のスイッチによる前記タイムスタンプの受信の応答の送信と、前記第 2 のスイッチによる前記応答の受信との間の時間遅延と、

前記タイムスタンプが得られるときの第 1 時刻と、前記 T S N O S の第 1 ビットが送信または受信されるときの第 2 時刻との間の経過時間とを示すプログラム。

【請求項 1 0】

前記第 2 のローカル時間を調節することは、前記第 2 のスイッチの自励発振器のタイムスタンプに少なくとも部分的に基いて前記第 2 のローカル時間を決定することを含む、請求項 9 に記載のプログラム。

【請求項 1 1】

前記第 1 のローカル時間を前記第 2 のスイッチに提供することは、前記第 1 のスイッチの第 1 のポートから前記第 2 のスイッチの第 2 のポートに前記第 1 のローカル時間を提供することを含む、請求項 9 または 1 0 に記載のプログラム。

【請求項 1 2】

請求項 9 ～ 1 1 のいずれか一項に記載のプログラムを格納するコンピュータ可読媒体。

【請求項 1 3】

マルチプロトコルの相互接続のスイッチングファブリック内で複数のドメインにわたり時間を同期化するシステムであって、

複数のスイッチを有する前記スイッチングファブリックを有する前記マルチプロトコルの相互接続を含む I / O 複合体と、

前記 I / O 複合体と動作可能に結合された 1 つまたは複数のプロセッサと、

前記 1 つまたは複数のプロセッサと動作可能に結合され、内部に複数のプログラミング命令を記憶したコンピュータ読取可能な非一時的記憶媒体であって、前記複数のプログラミング命令の実行に应答して、前記システムが、

前記スイッチングファブリックの第 1 のドメインの第 1 のスイッチの第 1 のローカル時間を前記スイッチングファブリックの前記第 1 のドメインの第 2 のスイッチに提供することと、

前記第 1 のドメイン内の前記第 1 および前記第 2 のスイッチを同期させるべく、前記第 2 のスイッチの第 2 のローカル時間を前記第 1 のローカル時間に対して調節することであって、前記第 1 のスイッチから受信したタイムスタンプに少なくとも部分的に基いてオフセット値を算出することと、前記オフセット値によって前記第 2 のローカル時間を調節することとを有する、調節することと、

前記スイッチングファブリックの第 2 のドメインの第 3 のスイッチに対し、前記第 2 のスイッチの前記第 1 のローカル時間を提供することと、

前記第 1 のドメインの前記第 1 および第 2 のスイッチと前記第 2 のドメインの前記第 3 のスイッチとを同期させるべく、前記第 3 のスイッチの第 3 のローカル時間を前記第 1 のローカル時間に対して調節することと

を可能にするコンピュータ読取可能な非一時的記憶媒体と、

前記 I / O 複合体および前記 1 つまたは複数のプロセッサに動作可能に結合された表示装置と

を備え、

前記オフセット値は、時間同期化通知の順序付けられたセット (T S N O S) を用いた前記タイムスタンプのための送信および受信パスの間の複数の時間非対称修正に基いて計算され、

前記複数の時間非対称修正は、

前記第 1 のスイッチによる前記 T S N O S に伴う前記タイムスタンプの送信と、前記第 2 のスイッチによる前記タイムスタンプの受信との間、および、前記第 2 のスイッチによる前記タイムスタンプの受信の応答の送信と、前記第 2 のスイッチによる前記応答の受信との間の時間遅延と、

前記タイムスタンプが得られるときの第1時刻と、前記TSNOSの第1ビットが送信または受信されるときとの間の経過時間とを示すシステム。

【請求項14】

前記システムは、デスクトップコンピュータ、ラップトップコンピュータ、ハンドヘルドコンピュータ、タブレットコンピュータ、ネットブックコンピュータ、サーバー、セフトトップボックス、デジタル記録装置、ゲームコンソール、スマートフォン、携帯情報端末、携帯電話、デジタルメディアプレーヤ、またはデジタルカメラのうちの選択された1つである、請求項13に記載のシステム。

【請求項15】

バスによって前記I/O複合体に動作可能に結合され、無線ネットワークの1つまたは複数のコンポーネントとの無線通信リンクを確立する1つまたは複数のアンテナを更に備える、請求項13または14に記載のシステム。

【請求項16】

スイッチと、
自励発振器であるローカルクロックと、
少なくとも1つのポートと、
を備える集積回路デバイスであり、
前記集積回路デバイスは、第1の集積回路デバイスであり、
前記第1の集積回路デバイスの第1のローカル時間に、第1の時間同期化メッセージを第2の集積回路デバイスに、送信し、
前記少なくとも1つのポートのうちの第1ポートにより、第2の時間同期化メッセージを、前記第2の集積回路デバイスから受信し、前記第2の時間同期化メッセージは、タイムスタンプポイントを有する順序付けられたデータセットを含み、
前記第2の時間同期化メッセージの前記タイムスタンプポイントが前記第1の集積回路デバイス内の参照点を通過するときに、タイムスタンプを生成し、前記タイムスタンプは、前記第1の集積回路デバイスの第2のローカル時間であり、
前記第2の集積回路デバイスの第3および第4のローカル時間を含む第3の時間同期化メッセージを受信し、前記第3の時間同期化メッセージは、前記第2の時間同期化メッセージとは異なる時間で受信され、
前記第2の集積回路デバイスのローカル時間からの前記第1の集積回路デバイスのローカル時間の第1のオフセット値を決定し、該決定することは、前記第1の集積回路デバイス内で生成される前記タイムスタンプおよび前記第1の集積回路デバイスの前記第1のローカル時間、前記第2の集積回路デバイスの前記第3および第4のローカル時間、ならびに前記第1の集積回路デバイスおよび前記第2の集積回路デバイスの間の送信および受信パスの間の時間非対称修正に少なくとも部分的に基づいて、前記第1のオフセット値を算出することを含み、前記時間非対称修正は、前記第1の集積回路デバイスおよび前記第2の集積回路デバイスの間の前記送信および受信パスの間の非対称を修正する、集積回路デバイス。

【請求項17】

前記タイムスタンプは、少なくとも8ナノ秒の解像度を有する、請求項16に記載の集積回路デバイス。

【請求項18】

前記集積回路デバイスは、さらに、周波数オフセット値を決定し、前記周波数オフセット値は、前記第2の集積回路デバイスのクロックと前記第1の集積回路デバイスの前記自励発振器との間の周波数の前記オフセットを表す、請求項16または17に記載の集積回路デバイス。

【請求項19】

前記集積回路デバイスは、さらに、PCI Express、USB、およびDisplayPortプロトコルに従って複数のデバイス間でデータを送信するマルチプロトコル入出力ファブリックの一部である、請求項16から18のいずれか一項に記載の集積回

路デバイス。

【請求項 20】

前記第 1 の時間同期化メッセージは、時間 `sync` 通知の順序付けられたセット (`T S N O S`) である、請求項 16 から 19 のいずれか一項に記載の集積回路デバイス。

【請求項 21】

前記集積回路デバイスは、さらに、決定された時間オフセット値を格納する時間オフセットレジスタを含む、請求項 16 から 20 のいずれか一項に記載の集積回路デバイス。

【請求項 22】

前記集積回路デバイスは、さらに、決定された周波数オフセット値を格納する周波数オフセットレジスタを含む、請求項 18 に記載の集積回路デバイス。

【請求項 23】

前記集積回路デバイスは、さらに、前記少なくとも 1 つのポートのうちの第 2 ポートにより、前記第 2 の集積回路デバイスのローカル時間からの前記第 1 の集積回路デバイスのローカル時間の前記第 1 のオフセット値を、第 3 の集積回路デバイスに送信する、請求項 16 から 22 のいずれか一項に記載の集積回路デバイス。

【請求項 24】

前記集積回路デバイスは、さらに、第 3 の集積回路デバイスのローカル時間からの前記第 1 の集積回路デバイスのローカル時間の第 2 のオフセット値を決定し、前記第 2 のオフセット値は、前記第 3 の集積回路デバイスのローカル時間からの前記第 2 の集積回路デバイスのローカル時間の第 3 のオフセット値と、前記第 2 の集積回路デバイスのローカル時間からの前記第 1 の集積回路デバイスのローカル時間の前記第 1 のオフセット値と、の和であり、前記第 3 の時間同期化メッセージは、さらに、前記第 3 のオフセット値を含む、請求項 16 から 23 のいずれか一項に記載の集積回路デバイス。

【請求項 25】

プロセッサと、

前記プロセッサに操作可能に連結されたメモリと、

前記プロセッサに操作可能に連結された入出力相互接続 (`I / O` 相互接続) と、を備えるシステムであり、前記入出力相互接続は、

スイッチと、自励発振器であるローカルクロックと、少なくとも 1 つのポートと、を含む集積回路デバイスであり、前記集積回路デバイスは、第 1 の集積回路デバイスであり、

前記第 1 の集積回路デバイスの第 1 のローカル時間にて、第 2 の集積回路デバイスに第 1 の時間同期化メッセージを送信し、

前記少なくとも 1 つのポートのうちの第 1 ポートにより、前記第 2 の集積回路デバイスからの第 2 の時間同期化メッセージを受信し、前記第 2 の時間同期化メッセージは、タイムスタンプポイントを有する順序付けられたデータセットを含み、

前記第 2 の時間同期化メッセージの前記タイムスタンプポイントが前記第 1 の集積回路デバイス内の参照点を通過するときに、タイムスタンプを生成し、前記タイムスタンプは、前記第 1 の集積回路デバイスの第 2 のローカル時間であり、

前記第 2 の集積回路デバイスの第 3 および第 4 のローカル時間を含む第 3 の時間同期化メッセージを受信し、前記第 3 の時間同期化メッセージは、前記第 2 の時間同期化メッセージとは異なる時間で受信され、

前記第 2 の集積回路デバイスのローカル時間からの前記第 1 の集積回路デバイスのローカル時間のオフセット値を決定し、該決定することは、前記第 1 の集積回路デバイス内で生成される前記タイムスタンプおよび前記第 1 の集積回路デバイスの前記第 1 のローカル時間、前記第 2 の集積回路デバイスの前記第 3 および第 4 のローカル時間、ならびに前記第 1 の集積回路デバイスおよび前記第 2 の集積回路デバイスの間の送信および受信パスの間の時間非対称修正に少なくとも部分的に基づいて、前記オフセット値を算出することを含み、前記時間非対称修正は、前記第 1 の集積回路デバイスおよび前記第 2 の集積回路デバイスの間の前記送信および受信パスの間の非対称を修正する、システム。

【請求項 26】

前記タイムスタンプは、少なくとも 8 ナノ秒の解像度を有する、請求項 2 5 に記載のシステム。

【請求項 2 7】

前記集積回路デバイスは、さらに、周波数オフセット値を決定し、前記周波数オフセット値は、前記第 2 の集積回路デバイスのクロックと前記第 1 の集積回路デバイスの前記自励発振器との間の周波数の前記オフセットを表す、請求項 2 5 または 2 6 に記載のシステム。

【請求項 2 8】

前記集積回路デバイスは、さらに、P C I E x p r e s s、U S B、および D i s p l a y P o r t プロトコルに従って複数のデバイス間でデータを送信するマルチプロトコル入出力ファブリックの一部である、請求項 2 5 から 2 7 のいずれか一項に記載のシステム。

【請求項 2 9】

前記第 1 の時間同期化メッセージは、時間 s y n c 通知の順序付けられたセット (T S N O S) である、請求項 2 5 から 2 8 のいずれか一項に記載のシステム。

【請求項 3 0】

前記集積回路デバイスは、さらに、決定された時間オフセット値を格納する時間オフセットレジスタを含む、請求項 2 5 から 2 9 のいずれか一項に記載のシステム。

【請求項 3 1】

前記集積回路デバイスは、さらに、決定された周波数オフセット値を格納する周波数オフセットレジスタを含む、請求項 2 7 に記載のシステム。

【請求項 3 2】

前記集積回路デバイスは、さらに、前記少なくとも 1 つのポートのうちの第 2 ポートにより、前記第 2 の集積回路デバイスのローカル時間からの前記第 1 の集積回路デバイスのローカル時間の前記オフセット値を、第 3 の集積回路デバイスに送信する、請求項 2 5 から 3 1 のいずれか一項に記載のシステム。

【請求項 3 3】

前記集積回路デバイスは、さらに、第 3 の集積回路デバイスのローカル時間からの前記第 1 の集積回路デバイスのローカル時間の追加のオフセット値を決定し、前記追加のオフセット値は、前記第 3 の集積回路デバイスのローカル時間からの前記第 2 の集積回路デバイスのローカル時間のオフセット値と、前記第 2 の集積回路デバイスのローカル時間からの前記第 1 の集積回路デバイスのローカル時間の前記オフセット値と、の和である、請求項 2 5 から 3 2 のいずれか一項に記載のシステム。

【請求項 3 4】

プロセッサと、

集積回路デバイスと、

を備えるシステムであり、前記プロセッサおよび前記集積回路デバイスは操作可能に接続され、前記システムは周辺デバイスであり、前記集積回路デバイスは、

スイッチと、

自励発振器であるローカルクロックと、

少なくとも 2 つのポートと、

を含み、前記集積回路デバイスは第 1 の集積回路デバイスであり、

前記第 1 の集積回路デバイスの第 1 のローカル時間にて、第 2 の集積回路デバイスに第 1 の時間同期化メッセージを送信し、

前記少なくとも 2 つのポートのうちの第 1 ポートにより、前記第 2 の集積回路デバイスからの第 2 の時間同期化メッセージを受信し、前記第 2 の時間同期化メッセージは、第 1 のタイムスタンプポイントを有する第 1 の順序付けられたデータセットを含み、

前記第 2 の時間同期化メッセージの第 1 のタイムスタンプポイントが前記第 1 の集積回路デバイス内の参照点を通過するときに、第 1 のタイムスタンプを生成し、前記第 1 のタイムスタンプは、前記第 1 の集積回路デバイスの第 2 のローカル時間であり、

前記第 2 の集積回路デバイスの第 3 および第 4 のローカル時間を含む第 3 の時間同期化メッセージを受信し、前記第 3 の時間同期化メッセージは、前記第 2 の時間同期化メッセージとは異なる時間で受信され、

前記第 2 の集積回路デバイスのローカル時間からの前記第 1 の集積回路デバイスのローカル時間の第 1 のオフセット値を決定し、該決定することは、前記第 1 の集積回路デバイスの前記第 1 のローカル時間および前記第 2 のローカル時間ならびに前記第 2 の集積回路デバイスの前記第 3 のローカル時間および第 4 のローカル時間、ならびに前記第 1 の集積回路デバイスおよび前記第 2 の集積回路デバイスの間の送信および受信パスの間の時間非対称修正に少なくとも部分的に基づいて、前記第 1 のオフセット値を算出することを含み、

前記第 1 の集積回路デバイスは、また、

前記少なくとも 2 つのポートのうちの第 2 ポートにより、第 3 の集積回路デバイスからの第 5 の時間同期化メッセージを受信し、前記第 5 の時間同期化メッセージは、第 2 のタイムスタンプポイントを有する第 2 の順序付けられたデータセットを含み、

前記第 5 の時間同期化メッセージの前記第 2 のタイムスタンプポイントが前記第 1 の集積回路デバイス内の参照点を通過するときに、第 2 のタイムスタンプを生成し、前記第 2 のタイムスタンプは、前記第 1 の集積回路デバイスの第 5 のローカル時間であり、

前記第 5 のローカル時間を含む第 6 の時間同期化メッセージを前記第 3 の集積回路デバイスに送信する、システム。

【請求項 35】

前記第 1 及び第 2 のタイムスタンプは、少なくとも 8 ナノ秒の解像度を有する、請求項 34 に記載のシステム。

【請求項 36】

前記集積回路デバイスは、さらに、周波数オフセット値を決定し、前記周波数オフセット値は、前記第 2 の集積回路デバイスのクロックと前記第 1 の集積回路デバイスの前記自励発振器との間の周波数の前記オフセットを表す、請求項 34 または 35 に記載のシステム。

【請求項 37】

前記集積回路デバイスは、さらに、PCI Express、USB、および DisplayPort プロトコルに従って複数のデバイス間でデータを受信および送信する、請求項 34 から 36 のいずれか一項に記載のシステム。

【請求項 38】

前記第 1 の時間同期化メッセージおよび前記第 2 の時間同期化メッセージは、時間 sync 通知の順序付けられたセット (TSNOS) である、請求項 34 から 37 のいずれか一項に記載のシステム。

【請求項 39】

前記集積回路デバイスは、さらに、決定された時間オフセット値を格納する時間オフセットレジスタを含む、請求項 34 から 38 のいずれか一項に記載のシステム。

【請求項 40】

前記集積回路デバイスは、さらに、決定された周波数オフセット値を格納する周波数オフセットレジスタを含む、請求項 36 に記載のシステム。

【請求項 41】

前記集積回路デバイスは、さらに、前記第 2 ポートにより、前記第 2 の集積回路デバイスのローカル時間からの前記第 1 の集積回路デバイスのローカル時間の前記第 1 のオフセット値を、前記第 3 の集積回路デバイスに送信する、請求項 34 から 40 のいずれか一項に記載のシステム。

【請求項 42】

前記集積回路デバイスは、さらに、第 4 の集積回路デバイスのローカル時間からの前記第 1 の集積回路デバイスのローカル時間の第 2 のオフセット値を決定し、前記第 2 のオフセット値は、前記第 4 の集積回路デバイスのローカル時間からの前記第 2 の集積回路デバ

イスのローカル時間の第 3 のオフセット値と、前記第 2 の集積回路デバイスのローカル時間からの前記第 1 の集積回路デバイスのローカル時間の前記第 1 のオフセット値と、の和であり、前記第 3 の時間同期化メッセージは、さらに、前記第 3 のオフセット値を含む、請求項 3 4 から 4 1 のいずれか一項に記載のシステム。

【請求項 4 3】

前記システムは、さらに、ディスプレイを備え、前記ディスプレイは、前記プロセッサおよび前記集積回路デバイスに操作可能に接続される、請求項 3 4 から 4 2 のいずれか一項に記載のシステム。