

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成28年1月14日(2016.1.14)

【公表番号】特表2015-505214(P2015-505214A)

【公表日】平成27年2月16日(2015.2.16)

【年通号数】公開・登録公報2015-010

【出願番号】特願2014-550304(P2014-550304)

【国際特許分類】

H 04 L 7/00 (2006.01)

G 04 G 5/00 (2013.01)

G 04 G 99/00 (2010.01)

【F I】

H 04 L 7/00 Z

G 04 G 5/00 J

G 04 G 1/00 3 1 3

【誤訳訂正書】

【提出日】平成27年11月16日(2015.11.16)

【誤訳訂正1】

【訂正対象書類名】明細書

【訂正対象項目名】0069

【訂正方法】変更

【訂正の内容】

【0069】

様々な実施形態において、タイムスタンプの生成はポートの物理層によって行うとしてもよい。タイムスタンプ生成は、同期化メッセージのタイムスタンプポイントが物理層内の基準面を通過するときに行うとしてもよい。

【誤訳訂正2】

【訂正対象書類名】明細書

【訂正対象項目名】0070

【訂正方法】変更

【訂正の内容】

【0070】

図23は例示的なタイムスタンプ測定モデルを示す。様々な実施形態において、タイムスタンプイベントは、時間sync通知の順序付けられたセット(TSNOs)の送信および受信時に生成するとしてもよく、時間sync通知の順序付けられたセットは、TMUパケットを送信または受信するときに、時間管理ユニット(例えば図4および6のT MUを参照されたい)が正確な時間スタンプをロックするのを補助するために用いるとしてもよい。sync文字の最後のビットと順序付けられたセットデータの最初のビットとの間のTSNOsの地点は、タイムスタンプポイントと呼ぶことがある。様々な実施形態において、sync文字は2ビットを含み得るが、順序付けられたセットデータは64ビットを含み得る。物理層内で、タイムスタンプポイントが基準面と呼ばれる参照点を通過するときにタイムスタンプを得るとしてもよい。基準面は物理層を通る送信バスと受信バスとで異なることを認めてよい。様々な実施形態において、同一の送信基準面を用いるとしてもよいが、全ての送信したTSNOsについては、全ての受信したTSNOsに同一の受信基準面を用いるとしてもよい。様々な実施形態において、タイムスタンプ測定は少なくとも8ナノ秒の分解能を有する。

【誤訳訂正3】

【訂正対象書類名】明細書

【訂正対象項目名】 0 1 3 4

【訂正方法】 変更

【訂正の内容】

【0 1 3 4】

様々な例示的方法、装置、システム、および製造物を本明細書で説明したが、本開示が包含する範囲はこれらに限定されるものではない。むしろ、本開示は字義通りまたは均等論の下で添付の特許請求の範囲内にほぼ含まれる全ての方法、装置、製造物を包含する。例えば、上記はコンポーネントの中でもとりわけ、ハードウェア上で実行されるソフトウェアまたはファームウェアを含む例示的なシステムを開示するが、そのようなシステムは例示的であるのみであり、限定的とはみなされるべきでないことに留意されたい。具体的には、開示されるハードウェアコンポーネント、ソフトウェアコンポーネント、および/またはファームウェアコンポーネントのいずれかまたは全ては、ハードウェアのみで、ソフトウェアのみで、ファームウェアのみで、またはハードウェア、ソフトウェア、および/またはファームウェアのいくつかを組み合わせて実施し得ることを企図する。

本発明の例を下記の各項目として示す。

[項目1]

マルチプロトコルの相互接続の時間同期化のための方法であって、
マルチプロトコルの相互接続のスイッチングファブリックの第1のスイッチの第1のローカル時間を、前記スイッチングファブリックの第2のスイッチに提供する段階と、
前記第2のスイッチの第2のローカル時間を前記第1のローカル時間に調節する段階とを備える方法。

[項目2]

前記調節する段階は、前記第2のスイッチの自励発振器のタイムスタンプに少なくとも部分的に基いて前記第2のローカル時間を決定する段階を有する、項目1に記載の方法。

[項目3]

前記調節する段階は、前記第1のスイッチから受信した前記タイムスタンプおよび前記第1のローカル時間に少なくとも部分的に基いてオフセット値を算出する段階と、
前記オフセット値によって前記第2のローカル時間を調節する段階とを更に有する、項目2に記載の方法。

[項目4]

前記第2のスイッチの第1のポートから前記第2のスイッチの第2のポートに、前記調節された第2のローカル時間を提供する段階を更に有する、項目2または3に記載の方法。

。

[項目5]

前記第1のローカル時間を前記第2のスイッチに提供する段階は、前記第1のスイッチの第1のポートから前記第2のスイッチの第2のポートに、前記第1のローカル時間を提供する段階を有する、項目1～4のいずれか一項に記載の方法。

[項目6]

前記第2のスイッチから前記スイッチングファブリックの第3のスイッチに、前記第1のローカル時間を提供する段階を更に有する、項目1～5のいずれか一項に記載の方法。

[項目7]

前記第3のスイッチの第3のローカル時間を前記第1のローカル時間に調節する段階を更に有する、項目6に記載の方法。

[項目8]

前記第1のローカル時間を前記第2のスイッチに提供する前記段階は前記第1のスイッチの自励発振器の周波数の値を前記第2のスイッチに提供する段階を有し、前記方法は前記第2のスイッチから前記第3のスイッチに前記周波数の値を提供する段階を更に有する、項目6または7に記載の方法。

[項目9]

前記第1のスイッチおよび前記第2のスイッチは第1のドメインを有し、

前記方法は前記第2のスイッチから前記スイッチングファブリックの第2のドメインの第3のスイッチに、前記第1のローカル時間提供する段階を更に有する、項目1～6のいずれか一項に記載の方法。

[項目10]

前記第3のスイッチから前記第2のドメインの第4のスイッチに前記第1のローカル時間提供する段階と、

前記第4のスイッチの第4のローカル時間を前記第1のローカル時間に調節する段階とを更に有する、項目9に記載の方法。

[項目11]

前記調節された第4のローカル時間を前記第3のスイッチに提供する段階と、

前記第3のスイッチの第3のローカル時間を前記調節された第4のローカル時間に調節する段階と

を備える、項目10に記載の方法。

[項目12]

前記調節された第4のローカル時間を前記第2のドメインの第5のスイッチに提供する段階と、

前記第5のスイッチの第5のローカル時間を前記調節された第4のローカル時間に調節する段階と

を更に備える、項目10または11に記載の方法。

[項目13]

マルチプロトコルの相互接続の時間同期化のためのプログラムであって、

コンピュータに、

マルチプロトコルの相互接続のスイッチングファブリックの第1のスイッチの第1のローカル時間を前記スイッチングファブリックの第2のスイッチに提供する手順と、

前記第2のスイッチの第2のローカル時間を前記第1のローカル時間に調節する手順とを実行させるプログラム。

[項目14]

前記調節する手順は、前記第2のスイッチの自励発振器のタイムスタンプに少なくとも部分的に基いて前記第2のローカル時間を決定する手順を含む、項目13に記載のプログラム。

[項目15]

前記第1のローカル時間を前記第2のスイッチに提供する手順は、前記第1のスイッチの第1のポートから前記第2のスイッチの第2のポートに前記第1のローカル時間を提供する手順を含む、項目13または14に記載のプログラム。

[項目16]

コンピュータに、前記第2のスイッチから前記スイッチングファブリックの第3のスイッチに前記第1のローカル時間を提供する手順を更に実行させる、項目13～15のいずれか一項に記載のプログラム。

[項目17]

前記第1のスイッチおよび前記第2のスイッチは第1のドメインを有し、

コンピュータに、前記第2のスイッチから前記スイッチングファブリックの第2のドメインの第3のスイッチに前記第1のローカル時間を提供する手順を更に実行させる、項目13～16のいずれか一項に記載のプログラム。

[項目18]

マルチプロトコルの相互接続の時間同期化ためのシステムであって、

複数のスイッチを有するスイッチングファブリックを有するマルチプロトコルの相互接続を含むI/O複合体と、

前記I/O複合体と動作可能に結合された1つまたは複数のプロセッサと、

前記1つまたは複数のプロセッサと動作可能に結合され、内部に複数のプログラミング命令を記憶したコンピュータ読取可能な非一時的記憶媒体であって、前記複数のプログラ

ミング命令の実行に応答して、前記システムが

前記スイッチングファブリックの第1のスイッチの第1のローカル時間を前記スイッチングファブリックの第2のスイッチに提供し、

前記第2のスイッチの第2のローカル時間を前記第1のローカル時間に調節することを可能にするコンピュータ読取可能な非一時的記憶媒体と、

前記I/O複合体および前記1つまたは複数のプロセッサに動作可能に結合された表示装置と

を備えるシステム。

[項目19]

前記システムは、デスクトップコンピュータ、ラップトップコンピュータ、ハンドヘルドコンピュータ、タブレットコンピュータ、ネットブックコンピュータ、サーバー、セットトップボックス、デジタル記録装置、ゲームコンソール、スマートフォン、携帯情報端末、携帯電話、デジタルメディアプレーヤ、またはデジタルカメラのうちの選択された1つである、項目18に記載のシステム。

[項目20]

バスによって前記I/O複合体に動作可能に結合され、無線ネットワークの1つまたは複数のコンポーネントとの無線通信リンクを確立する1つまたは複数のアンテナを更に備える、項目18または19に記載のシステム。

[項目21]

スイッチと、

自励発振器であるローカルクロックと、

少なくとも1つのポートと、

を備える集積回路デバイスであり、

前記集積回路デバイスは、第1の集積回路デバイスであり、

前記第1の集積回路デバイスの第1のローカル時間に、第1の時間同期化メッセージを第2の集積回路デバイスに、送信し、

前記少なくとも1つのポートのうちの第1ポートにより、第2の時間同期化メッセージを、前記第2の集積回路デバイスから受信し、前記第2の時間同期化メッセージは、タイムスタンプポイントを有する順序付けられたデータセットを含み、

前記第2の時間同期化メッセージの前記タイムスタンプポイントが前記第1の集積回路デバイス内の参照点を渡すときに、タイムスタンプを生成し、前記タイムスタンプは、前記第1の集積回路デバイスの第2のローカル時間であり、

前記第2の集積回路デバイスの第3および第4のローカル時間を含む第3の時間同期化メッセージを受信し、前記第3の時間同期化メッセージは、前記第2の時間同期化メッセージとは異なる時間で受信され、

前記第2の集積回路デバイスのローカル時間からの前記第1の集積回路デバイスのローカル時間の第1のオフセット値を決定し、該決定することは、前記第1の集積回路デバイス内で生成される前記タイムスタンプおよび前記第1の集積回路デバイスの前記第1のローカル時間、前記第2の集積回路デバイスの前記第3および第4のローカル時間、ならびに前記第1の集積回路デバイスおよび前記第2の集積回路デバイスの間の送信および受信パスの間の時間非対称修正に少なくとも部分的に基づいて、前記第1のオフセット値を算出することを含み、前記時間非対称修正は、前記第1の集積回路デバイスおよび前記第2の集積回路デバイスの間の前記送信および受信パスの間の非対称を修正する、集積回路デバイス。

[項目22]

前記タイムスタンプは、少なくとも8ナノ秒の解像度を有する、項目21に記載の集積回路デバイス。

[項目23]

前記集積回路デバイスは、さらに、周波数オフセット値を決定し、前記周波数オフセット値は、前記第2の集積回路デバイスのクロックと前記第1の集積回路デバイスの前記自

励発振器との間の周波数の前記オフセットを表す、項目 2 1 または 2 2 に記載の集積回路デバイス。

[項目 2 4]

前記集積回路デバイスは、さらに、PCI Express、USB、およびDispaly Port プロトコルに従って複数のデバイス間でデータを送信するマルチプロトコル入出力ファブリックの一部である、項目 2 1 から 2 3 のいずれか一項に記載の集積回路デバイス。

[項目 2 5]

前記第 1 の時間同期化メッセージは、時間 sync 通知に順序付けられたセット (TSS) である、項目 2 1 から 2 4 のいずれか一項に記載の集積回路デバイス。

[項目 2 6]

前記集積回路デバイスは、さらに、決定された時間オフセット値を格納する時間オフセットレジスタを含む、項目 2 1 から 2 5 のいずれか一項に記載の集積回路デバイス。

[項目 2 7]

前記集積回路デバイスは、さらに、決定された周波数オフセット値を格納する周波数オフセットレジスタを含む、項目 2 3 に記載の集積回路デバイス。

[項目 2 8]

前記集積回路デバイスは、さらに、前記少なくとも 1 つのポートのうちの第 2 ポートにより、前記第 2 の集積回路デバイスのローカル時間からの前記第 1 の集積回路デバイスのローカル時間の前記第 1 のオフセット値を、第 3 の集積回路デバイスに送信する、項目 2 1 から 2 7 のいずれか一項に記載の集積回路デバイス。

[項目 2 9]

前記集積回路デバイスは、さらに、第 3 の集積回路デバイスのローカル時間からの前記第 1 の集積回路デバイスのローカル時間の第 2 のオフセット値を決定し、前記第 2 のオフセット値は、前記第 3 の集積回路デバイスのローカル時間からの前記第 2 の集積回路デバイスのローカル時間の第 3 のオフセット値と、前記第 2 の集積回路デバイスのローカル時間からの前記第 1 の集積回路デバイスのローカル時間の前記第 1 のオフセット値と、の和であり、前記第 3 の時間同期化メッセージは、さらに、前記第 3 のオフセット値を含む、項目 2 1 から 2 8 のいずれか一項に記載の集積回路デバイス。

[項目 3 0]

プロセッサと、

前記プロセッサに操作可能に連結されたメモリと、

前記プロセッサに操作可能に連結された入出力相互接続 (I/O 相互接続) と、
を備えるシステムであり、前記入出力相互接続は、

スイッチと、自励発振器であるローカルクロックと、少なくとも 1 つのポートと、を含む集積回路デバイスであり、前記集積回路デバイスは、第 1 の集積回路デバイスであり、

前記第 1 の集積回路デバイスの第 1 のローカル時間にて、第 2 の集積回路デバイスに第 1 の時間同期化メッセージを送信し、

前記少なくとも 1 つのポートのうちの第 1 ポートにより、前記第 2 の集積回路デバイスからの第 2 の時間同期化メッセージを受信し、前記第 2 の時間同期化メッセージは、タイムスタンプポイントを有する順序付けられたデータセットを含み、

前記第 2 の時間同期化メッセージの前記タイムスタンプポイントが前記第 1 の集積回路デバイス内の参照点を渡すときに、タイムスタンプを生成し、前記タイムスタンプは、前記第 1 の集積回路デバイスの第 2 のローカル時間であり、

前記第 2 の集積回路デバイスの第 3 および第 4 のローカル時間を含む第 3 の時間同期化メッセージを受信し、前記第 3 の時間同期化メッセージは、前記第 2 の時間同期化メッセージとは異なる時間で受信され、

前記第 2 の集積回路デバイスのローカル時間からの前記第 1 の集積回路デバイスのローカル時間のオフセット値を決定し、該決定することは、前記第 1 の集積回路デバイス内で生成される前記タイムスタンプおよび前記第 1 の集積回路デバイスの前記第 1 のローカル

時間、前記第2の集積回路デバイスの前記第3および第4のローカル時間、ならびに前記第1の集積回路デバイスおよび前記第2の集積回路デバイスの間の送信および受信バスの間の時間非対称修正に少なくとも部分的に基づいて、前記オフセット値を算出することを含み、前記時間非対称修正は、前記第1の集積回路デバイスおよび前記第2の集積回路デバイスの間の前記送信および受信バスの間の非対称を修正する、システム。

[項目31]

前記タイムスタンプは、少なくとも8ナノ秒の解像度を有する、項目30に記載のシステム。

[項目32]

前記集積回路デバイスは、さらに、周波数オフセット値を決定し、前記周波数オフセット値は、前記第2の集積回路デバイスのクロックと前記第1の集積回路デバイスの前記自励発振器との間の周波数の前記オフセットを表す、項目30または31に記載のシステム。

[項目33]

前記集積回路デバイスは、さらに、PCI Express、USB、およびDisplayPortプロトコルに従って複数のデバイス間でデータを送信するマルチプロトコル入出力ファブリックの一部である、項目30から32のいずれか一項に記載のシステム。

[項目34]

前記第1の時間同期化メッセージは、時間sync通知に順序付けられたセット(TS NOS)である、項目30から33のいずれか一項に記載のシステム。

[項目35]

前記集積回路デバイスは、さらに、決定された時間オフセット値を格納する時間オフセットレジスタを含む、項目30から34のいずれか一項に記載のシステム。

[項目36]

前記集積回路デバイスは、さらに、決定された周波数オフセット値を格納する周波数オフセットレジスタを含む、項目32に記載のシステム。

[項目37]

前記集積回路デバイスは、さらに、前記少なくとも1つのポートのうちの第2ポートにより、前記第2の集積回路デバイスのローカル時間からの前記第1の集積回路デバイスのローカル時間の前記オフセット値を、第3の集積回路デバイスに送信する、項目30から36のいずれか一項に記載のシステム。

[項目38]

前記集積回路デバイスは、さらに、第3の集積回路デバイスのローカル時間からの前記第1の集積回路デバイスのローカル時間の追加のオフセット値を決定し、前記追加のオフセット値は、前記第3の集積回路デバイスのローカル時間からの前記第2の集積回路デバイスのローカル時間のオフセット値と、前記第2の集積回路デバイスのローカル時間からの前記第1の集積回路デバイスのローカル時間の前記オフセット値との和である、項目30から37のいずれか一項に記載のシステム。

[項目39]

プロセッサと、
集積回路デバイスと、
を備えるシステムであり、前記プロセッサおよび前記集積回路デバイスは操作可能に接続され、前記システムは周辺デバイスであり、前記集積回路デバイスは、

スイッチと、
自励発振器であるローカルクロックと、
少なくとも2つのポートと、
を含み、前記集積回路デバイスは第1の集積回路デバイスであり、
前記第1の集積回路デバイスの第1のローカル時間にて、第2の集積回路デバイスに第1の時間同期化メッセージを送信し、

前記少なくとも 2 つのポートのうちの第 1 ポートにより、前記第 2 の集積回路デバイスからの第 2 の時間同期化メッセージを受信し、前記第 2 の時間同期化メッセージは、第 1 のタイムスタンプポイントを有する第 1 の順序付けられたデータセットを含み、

前記第 2 の時間同期化メッセージの第 1 のタイムスタンプポイントが前記第 1 の集積回路デバイス内の参照点を渡すときに、第 1 のタイムスタンプを生成し、前記第 1 のタイムスタンプは、前記第 1 の集積回路デバイスの第 2 のローカル時間であり、

前記第 2 の集積回路デバイスの第 3 および第 4 のローカル時間を含む第 3 の時間同期化メッセージを受信し、前記第 3 の時間同期化メッセージは、前記第 2 の時間同期化メッセージとは異なる時間で受信され、

前記第 2 の集積回路デバイスのローカル時間からの前記第 1 の集積回路デバイスのローカル時間の第 1 のオフセット値を決定し、該決定することは、前記第 1 の集積回路デバイスの前記第 1 のローカル時間および前記第 2 のローカル時間ならびに前記第 2 の集積回路デバイスの前記第 3 のローカル時間および第 4 のローカル時間、ならびに前記第 1 の集積回路デバイスおよび前記第 2 の集積回路デバイスの間の送信および受信パスの間の時間非対称修正に少なくとも部分的に基づいて、前記第 1 のオフセット値を算出することを含み、

前記第 1 の集積回路デバイスは、また、

前記少なくとも 2 つのポートのうちの第 2 ポートにより、第 3 の集積回路デバイスからの第 5 の時間同期化メッセージを受信し、前記第 5 の時間同期化メッセージは、第 2 のタイムスタンプポイントを有する第 2 の順序付けられたデータセットを含み、

前記第 5 の時間同期化メッセージの前記第 2 のタイムスタンプポイントが前記第 1 の集積回路デバイス内の参照点を渡すときに、第 2 のタイムスタンプを生成し、前記第 2 のタイムスタンプは、前記第 1 の集積回路デバイスの第 5 のローカル時間であり、

前記第 5 のローカル時間を含む第 6 の時間同期化メッセージを前記第 3 の集積回路デバイスに送信する、システム。

[項目 4 0]

前記第 1 及び第 2 のタイムスタンプは、少なくとも 8 ナノ秒の解像度を有する、項目 3 9 に記載のシステム。

[項目 4 1]

前記集積回路デバイスは、さらに、周波数オフセット値を決定し、前記周波数オフセット値は、前記第 2 の集積回路デバイスのクロックと前記第 1 の集積回路デバイスの前記自励発振器との間の周波数の前記オフセットを表す、項目 3 9 または 4 0 に記載のシステム。

[項目 4 2]

前記集積回路デバイスは、さらに、PCI Express、USB、および DisplayPort プロトコルに従って複数のデバイス間でデータを受信および送信する、項目 3 9 から 4 1 のいずれか一項に記載のシステム。

[項目 4 3]

前記第 1 の時間同期化メッセージおよび前記第 2 の時間同期化メッセージは、時間 sync 通知に順序付けられたセット (TSNOS) である、項目 3 9 から 4 2 のいずれか一項に記載のシステム。

[項目 4 4]

前記集積回路デバイスは、さらに、決定された時間オフセット値を格納する時間オフセットレジスタを含む、項目 3 9 から 4 3 のいずれか一項に記載のシステム。

[項目 4 5]

前記集積回路デバイスは、さらに、決定された周波数オフセット値を格納する周波数オフセットレジスタを含む、項目 4 1 に記載のシステム。

[項目 4 6]

前記集積回路デバイスは、さらに、前記第 2 ポートにより、前記第 2 の集積回路デバイスのローカル時間からの前記第 1 の集積回路デバイスのローカル時間の前記第 1 のオフセ

ット値を、前記第3の集積回路デバイスに送信する、項目39から45のいずれか一項に記載のシステム。

【項目47】

前記集積回路デバイスは、さらに、第4の集積回路デバイスのローカル時間からの前記第1の集積回路デバイスのローカル時間の第2のオフセット値を決定し、前記第2のオフセット値は、前記第4の集積回路デバイスのローカル時間からの前記第2の集積回路デバイスのローカル時間の第3のオフセット値と、前記第2の集積回路デバイスのローカル時間からの前記第1の集積回路デバイスのローカル時間の前記第1のオフセット値との和であり、前記第3の時間同期化メッセージは、さらに、前記第3のオフセット値を含む、項目39から46のいずれか一項に記載のシステム。

【項目48】

前記システムは、さらに、ディスプレイを備え、前記ディスプレイは、前記プロセッサおよび前記集積回路デバイスに操作可能に接続される、項目39から47のいずれか一項に記載のシステム。

【誤訳訂正4】

【訂正対象書類名】特許請求の範囲

【訂正対象項目名】全文

【訂正方法】変更

【訂正の内容】

【特許請求の範囲】

【請求項1】

マルチプロトコルの相互接続のスイッチングファブリック内で複数のドメインにわたり時間同期化する方法であって、

前記スイッチングファブリックの第1のドメインの第1のスイッチにより前記第1のスイッチの第1のローカル時間を前記第1のドメインの第2のスイッチに提供する段階と、

前記第1のドメイン内の前記第1および第2のスイッチを同期させるべく、前記第2のスイッチにより前記第2のスイッチの第2のローカル時間を前記第1のローカル時間に対して調節する段階であって、前記第1のスイッチから受信したタイムスタンプに少なくとも部分的に基いてオフセット値を算出する段階と、前記オフセット値によって前記第2のローカル時間を調節する段階とを有する、調節する段階と、

前記スイッチングファブリックの第2のドメインの第3のスイッチに対し、前記第1のローカル時間を前記第2のスイッチにより提供する段階と、

前記第1のドメインの前記第1および第2のスイッチと前記第2のドメインの前記第3のスイッチとを同期させるべく、前記第3のスイッチにより前記第3のスイッチの第3のローカル時間を前記第1のローカル時間に対して調節する段階とを備え、

前記オフセット値は、時間同期化通知の順序付けられたセット(T S N O S)を用いた前記タイムスタンプのための送信および受信パスの間の複数の時間非対称修正に基いて計算され、

前記複数の時間非対称修正は、

前記第1のスイッチによる前記 T S N O S に伴う前記タイムスタンプの送信と、前記第2のスイッチによる前記タイムスタンプの受信との間、および、前記第2のスイッチによる前記タイムスタンプの受信の応答の送信と、前記第2のスイッチによる前記応答の受信との間の時間遅延と、

前記タイムスタンプが得られるときの第1時刻と、前記 T S N O S の第1ビットが送信または受信されるときの第2時刻との間の経過時間とを示す方法。

【請求項2】

前記第2のスイッチによる前記調節する段階は、前記第2のスイッチの自励発振器の前記タイムスタンプに少なくとも部分的に基いて前記第2のローカル時間を決定する段階を有する、請求項1に記載の方法。

【請求項 3】

前記第2のスイッチの第1のポートから前記第2のスイッチの第2のポートに、前記調節された第2のローカル時間を提供する段階を更に有する、請求項2に記載の方法。

【請求項 4】

前記第1のローカル時間を前記第2のスイッチに提供する段階は、前記第1のスイッチの第1のポートから前記第2のスイッチの第2のポートに、前記第1のローカル時間を提供する段階を有する、請求項1～3のいずれか一項に記載の方法。

【請求項 5】

前記第1のローカル時間を前記第2のスイッチに提供する前記段階は前記第1のスイッチの自励発振器の周波数の値を前記第2のスイッチに提供する段階を有し、前記方法は前記第2のスイッチから前記第3のスイッチに前記周波数の値を提供する段階を更に有する、請求項1～4のいずれか一項に記載の方法。

【請求項 6】

前記第3のスイッチから前記第2のドメインの第4のスイッチに前記第1のローカル時間を提供する段階と、

前記第4のスイッチの第4のローカル時間を前記第1のローカル時間に調節する段階とを更に有する、請求項1～5のいずれか一項に記載の方法。

【請求項 7】

前記調節された第4のローカル時間を前記第3のスイッチに提供する段階と、

前記第3のスイッチの第3のローカル時間を前記調節された第4のローカル時間に調節する段階と

を備える、請求項6に記載の方法。

【請求項 8】

前記調節された第4のローカル時間を前記第2のドメインの第5のスイッチに提供する段階と、

前記第5のスイッチの第5のローカル時間を前記調節された第4のローカル時間に調節する段階と

を更に備える、請求項6または7に記載の方法。

【請求項 9】

マルチプロトコルの相互接続のスイッチングファブリック内で複数のドメインにわたり時間を同期化するプログラムであって、

コンピュータに、

前記スイッチングファブリックの第1のドメインの第1のスイッチの第1のローカル時間を前記スイッチングファブリックの前記第1のドメインの第2のスイッチに提供することと、

前記第1のドメイン内の前記第1および前記第2のスイッチを同期させるべく、前記第2のスイッチの第2のローカル時間を前記第1のローカル時間に対して調節することであって、前記第1のスイッチから受信したタイムスタンプに少なくとも部分的に基いてオフセット値を算出することと、前記オフセット値によって前記第2のローカル時間を調節することとを有する、調節することと、

前記スイッチングファブリックの第2のドメインの第3のスイッチに対し、前記第2のスイッチの前記第1のローカル時間を提供することと、

前記第1のドメインの前記第1および第2のスイッチと前記第2のドメインの前記第3のスイッチとを同期させるべく、前記第3のスイッチの第3のローカル時間を前記第1のローカル時間に対して調節することと

を行わせ、

前記オフセット値は、時間同期化通知の順序付けられたセット（T S N O S）を用いた前記タイムスタンプのための送信および受信バスの間の複数の時間非対称修正に基いて計算され、

前記複数の時間非対称修正は、

前記第1のスイッチによる前記T S N O Sに伴う前記タイムスタンプの送信と、前記第2のスイッチによる前記タイムスタンプの受信との間、および、前記第2のスイッチによる前記タイムスタンプの受信の応答の送信と、前記第2のスイッチによる前記応答の受信との間の時間遅延と、

前記タイムスタンプが得られるときの第1時刻と、前記T S N O Sの第1ビットが送信または受信されるときの第2時刻との間の経過時間とを示すプログラム。

【請求項10】

前記第2のローカル時間を調節することは、前記第2のスイッチの自励発振器のタイムスタンプに少なくとも部分的に基いて前記第2のローカル時間を決定することを含む、請求項9に記載のプログラム。

【請求項11】

前記第1のローカル時間を前記第2のスイッチに提供することは、前記第1のスイッチの第1のポートから前記第2のスイッチの第2のポートに前記第1のローカル時間を提供することを含む、請求項9または10に記載のプログラム。

【請求項12】

請求項9～11のいずれか一項に記載のプログラムを格納するコンピュータ可読媒体。

【請求項13】

マルチプロトコルの相互接続のスイッチングファブリック内で複数のドメインにわたり時間を同期化するシステムであって、

複数のスイッチを有する前記スイッチングファブリックを有する前記マルチプロトコルの相互接続を含むI/O複合体と、

前記I/O複合体と動作可能に結合された1つまたは複数のプロセッサと、

前記1つまたは複数のプロセッサと動作可能に結合され、内部に複数のプログラミング命令を記憶したコンピュータ読取可能な非一時的記憶媒体であって、前記複数のプログラミング命令の実行に応答して、前記システムが、

前記スイッチングファブリックの第1のドメインの第1のスイッチの第1のローカル時間を前記スイッチングファブリックの前記第1のドメインの第2のスイッチに提供することと、

前記第1のドメイン内の前記第1および前記第2のスイッチを同期させるべく、前記第2のスイッチの第2のローカル時間を前記第1のローカル時間に対して調節することであって、前記第1のスイッチから受信したタイムスタンプに少なくとも部分的に基いてオフセット値を算出することと、前記オフセット値によって前記第2のローカル時間を調節することとを有する、調節することと、

前記スイッチングファブリックの第2のドメインの第3のスイッチに対し、前記第2のスイッチの前記第1のローカル時間を提供することと、

前記第1のドメインの前記第1および第2のスイッチと前記第2のドメインの前記第3のスイッチとを同期させるべく、前記第3のスイッチの第3のローカル時間を前記第1のローカル時間に対して調節することと

を可能にするコンピュータ読取可能な非一時的記憶媒体と、

前記I/O複合体および前記1つまたは複数のプロセッサに動作可能に結合された表示装置と

を備え、

前記オフセット値は、時間同期化通知の順序付けられたセット(T S N O S)を用いた前記タイムスタンプのための送信および受信バスの間の複数の時間非対称修正に基いて計算され、

前記複数の時間非対称修正は、

前記第1のスイッチによる前記T S N O Sに伴う前記タイムスタンプの送信と、前記第2のスイッチによる前記タイムスタンプの受信との間、および、前記第2のスイッチによる前記タイムスタンプの受信の応答の送信と、前記第2のスイッチによる前記応答の受信との間の時間遅延と、

前記タイムスタンプが得られるときの第1時刻と、前記T S N O Sの第1ビットが送信または受信されるときの第2時刻との間の経過時間とを示すシステム。

【請求項14】

前記システムは、デスクトップコンピュータ、ラップトップコンピュータ、ハンドヘルドコンピュータ、タブレットコンピュータ、ネットブックコンピュータ、サーバー、セットトップボックス、デジタル記録装置、ゲームコンソール、スマートフォン、携帯情報端末、携帯電話、デジタルメディアプレーヤ、またはデジタルカメラのうちの選択された1つである、請求項1_3に記載のシステム。

【請求項15】

バスによって前記I/O複合体に動作可能に結合され、無線ネットワークの1つまたは複数のコンポーネントとの無線通信リンクを確立する1つまたは複数のアンテナを更に備える、請求項1_3または1_4に記載のシステム。

【請求項16】

スイッチと、
自励発振器であるローカルクロックと、
少なくとも1つのポートと、
を備える集積回路デバイスであり、

前記集積回路デバイスは、第1の集積回路デバイスであり、

前記第1の集積回路デバイスの第1のローカル時間に、第1の時間同期化メッセージを第2の集積回路デバイスに、送信し、

前記少なくとも1つのポートのうちの第1ポートにより、第2の時間同期化メッセージを、前記第2の集積回路デバイスから受信し、前記第2の時間同期化メッセージは、タイムスタンプポイントを有する順序付けられたデータセットを含み、

前記第2の時間同期化メッセージの前記タイムスタンプポイントが前記第1の集積回路デバイス内の参照点を通過するときに、タイムスタンプを生成し、前記タイムスタンプは、前記第1の集積回路デバイスの第2のローカル時間であり、

前記第2の集積回路デバイスの第3および第4のローカル時間を含む第3の時間同期化メッセージを受信し、前記第3の時間同期化メッセージは、前記第2の時間同期化メッセージとは異なる時間で受信され、

前記第2の集積回路デバイスのローカル時間からの前記第1の集積回路デバイスのローカル時間の第1のオフセット値を決定し、該決定することは、前記第1の集積回路デバイス内で生成される前記タイムスタンプおよび前記第1の集積回路デバイスの前記第1のローカル時間、前記第2の集積回路デバイスの前記第3および第4のローカル時間、ならびに前記第1の集積回路デバイスおよび前記第2の集積回路デバイスの間の送信および受信バスの間の時間非対称修正に少なくとも部分的に基づいて、前記第1のオフセット値を算出することを含み、前記時間非対称修正は、前記第1の集積回路デバイスおよび前記第2の集積回路デバイスの間の前記送信および受信バスの間の非対称を修正する、集積回路デバイス。

【請求項17】

前記タイムスタンプは、少なくとも8ナノ秒の解像度を有する、請求項1_6に記載の集積回路デバイス。

【請求項18】

前記集積回路デバイスは、さらに、周波数オフセット値を決定し、前記周波数オフセット値は、前記第2の集積回路デバイスのクロックと前記第1の集積回路デバイスの前記自励発振器との間の周波数の前記オフセットを表す、請求項1_6または1_7に記載の集積回路デバイス。

【請求項19】

前記集積回路デバイスは、さらに、PCI Express、USB、およびDisplayPortプロトコルに従って複数のデバイス間でデータを送信するマルチプロトコル入出力ファブリックの一部である、請求項1_6から1_8のいずれか一項に記載の集積回

路デバイス。

【請求項 2 0】

前記第1の時間同期化メッセージは、時間 s y n c 通知の順序付けられたセット (T S N O S) である、請求項 1 6 から 1 9 のいずれか一項に記載の集積回路デバイス。

【請求項 2 1】

前記集積回路デバイスは、さらに、決定された時間オフセット値を格納する時間オフセットレジスタを含む、請求項 1 6 から 2 0 のいずれか一項に記載の集積回路デバイス。

【請求項 2 2】

前記集積回路デバイスは、さらに、決定された周波数オフセット値を格納する周波数オフセットレジスタを含む、請求項 1 8 に記載の集積回路デバイス。

【請求項 2 3】

前記集積回路デバイスは、さらに、前記少なくとも1つのポートのうちの第2ポートにより、前記第2の集積回路デバイスのローカル時間からの前記第1の集積回路デバイスのローカル時間の前記第1のオフセット値を、第3の集積回路デバイスに送信する、請求項 1 6 から 2 2 のいずれか一項に記載の集積回路デバイス。

【請求項 2 4】

前記集積回路デバイスは、さらに、第3の集積回路デバイスのローカル時間からの前記第1の集積回路デバイスのローカル時間の第2のオフセット値を決定し、前記第2のオフセット値は、前記第3の集積回路デバイスのローカル時間からの前記第2の集積回路デバイスのローカル時間の第3のオフセット値と、前記第2の集積回路デバイスのローカル時間からの前記第1の集積回路デバイスのローカル時間の前記第1のオフセット値との和であり、前記第3の時間同期化メッセージは、さらに、前記第3のオフセット値を含む、請求項 1 6 から 2 3 のいずれか一項に記載の集積回路デバイス。

【請求項 2 5】

プロセッサと、

前記プロセッサに操作可能に連結されたメモリと、

前記プロセッサに操作可能に連結された入出力相互接続 (I / O 相互接続) と、
を備えるシステムであり、前記入出力相互接続は、

スイッチと、自励発振器であるローカルクロックと、少なくとも1つのポートと、を含む集積回路デバイスであり、前記集積回路デバイスは、第1の集積回路デバイスであり、

前記第1の集積回路デバイスの第1のローカル時間にて、第2の集積回路デバイスに第1の時間同期化メッセージを送信し、

前記少なくとも1つのポートのうちの第1ポートにより、前記第2の集積回路デバイスからの第2の時間同期化メッセージを受信し、前記第2の時間同期化メッセージは、タイムスタンプポイントを有する順序付けられたデータセットを含み、

前記第2の時間同期化メッセージの前記タイムスタンプポイントが前記第1の集積回路デバイス内の参照点を通過するときに、タイムスタンプを生成し、前記タイムスタンプは、前記第1の集積回路デバイスの第2のローカル時間であり、

前記第2の集積回路デバイスの第3および第4のローカル時間を含む第3の時間同期化メッセージを受信し、前記第3の時間同期化メッセージは、前記第2の時間同期化メッセージとは異なる時間で受信され、

前記第2の集積回路デバイスのローカル時間からの前記第1の集積回路デバイスのローカル時間のオフセット値を決定し、該決定することは、前記第1の集積回路デバイス内で生成される前記タイムスタンプおよび前記第1の集積回路デバイスの前記第1のローカル時間、前記第2の集積回路デバイスの前記第3および第4のローカル時間、ならびに前記第1の集積回路デバイスおよび前記第2の集積回路デバイスの間の送信および受信バスの間の時間非対称修正に少なくとも部分的に基づいて、前記オフセット値を算出することを含み、前記時間非対称修正は、前記第1の集積回路デバイスおよび前記第2の集積回路デバイスの間の前記送信および受信バスの間の非対称を修正する、システム。

【請求項 2 6】

前記タイムスタンプは、少なくとも 8 ナノ秒の解像度を有する、請求項 2_5 に記載のシステム。

【請求項 2_7】

前記集積回路デバイスは、さらに、周波数オフセット値を決定し、前記周波数オフセット値は、前記第 2 の集積回路デバイスのクロックと前記第 1 の集積回路デバイスの前記自励発振器との間の周波数の前記オフセットを表す、請求項 2_5 または 2_6 に記載のシステム。

【請求項 2_8】

前記集積回路デバイスは、さらに、PCI Express、USB、および Display Port プロトコルに従って複数のデバイス間でデータを送信するマルチプロトコル入出力ファブリックの一部である、請求項 2_5 から 2_7 のいずれか一項に記載のシステム。

【請求項 2_9】

前記第 1 の時間同期化メッセージは、時間 sync 通知の順序付けられたセット (TSONOS) である、請求項 2_5 から 2_8 のいずれか一項に記載のシステム。

【請求項 3_0】

前記集積回路デバイスは、さらに、決定された時間オフセット値を格納する時間オフセットレジスタを含む、請求項 2_5 から 2_9 のいずれか一項に記載のシステム。

【請求項 3_1】

前記集積回路デバイスは、さらに、決定された周波数オフセット値を格納する周波数オフセットレジスタを含む、請求項 2_7 に記載のシステム。

【請求項 3_2】

前記集積回路デバイスは、さらに、前記少なくとも 1 つのポートのうちの第 2 ポートにより、前記第 2 の集積回路デバイスのローカル時間からの前記第 1 の集積回路デバイスのローカル時間の前記オフセット値を、第 3 の集積回路デバイスに送信する、請求項 2_5 から 3_1 のいずれか一項に記載のシステム。

【請求項 3_3】

前記集積回路デバイスは、さらに、第 3 の集積回路デバイスのローカル時間からの前記第 1 の集積回路デバイスのローカル時間の追加のオフセット値を決定し、前記追加のオフセット値は、前記第 3 の集積回路デバイスのローカル時間からの前記第 2 の集積回路デバイスのローカル時間のオフセット値と、前記第 2 の集積回路デバイスのローカル時間からの前記第 1 の集積回路デバイスのローカル時間の前記オフセット値との和である、請求項 2_5 から 3_2 のいずれか一項に記載のシステム。

【請求項 3_4】

プロセッサと、
集積回路デバイスと、
を備えるシステムであり、前記プロセッサおよび前記集積回路デバイスは操作可能に接続され、前記システムは周辺デバイスであり、前記集積回路デバイスは、

スイッチと、
自励発振器であるローカルクロックと、
少なくとも 2 つのポートと、
を含み、前記集積回路デバイスは第 1 の集積回路デバイスであり、

前記第 1 の集積回路デバイスの第 1 のローカル時間にて、第 2 の集積回路デバイスに第 1 の時間同期化メッセージを送信し、

前記少なくとも 2 つのポートのうちの第 1 ポートにより、前記第 2 の集積回路デバイスからの第 2 の時間同期化メッセージを受信し、前記第 2 の時間同期化メッセージは、第 1 のタイムスタンプポイントを有する第 1 の順序付けられたデータセットを含み、

前記第 2 の時間同期化メッセージの第 1 のタイムスタンプポイントが前記第 1 の集積回路デバイス内の参照点を通過するときに、第 1 のタイムスタンプを生成し、前記第 1 のタイムスタンプは、前記第 1 の集積回路デバイスの第 2 のローカル時間であり、

前記第2の集積回路デバイスの第3および第4のローカル時間を含む第3の時間同期化メッセージを受信し、前記第3の時間同期化メッセージは、前記第2の時間同期化メッセージとは異なる時間で受信され、

前記第2の集積回路デバイスのローカル時間からの前記第1の集積回路デバイスのローカル時間の第1のオフセット値を決定し、該決定することは、前記第1の集積回路デバイスの前記第1のローカル時間および前記第2のローカル時間ならびに前記第2の集積回路デバイスの前記第3のローカル時間および第4のローカル時間、ならびに前記第1の集積回路デバイスおよび前記第2の集積回路デバイスの間の送信および受信パスの間の時間非対称修正に少なくとも部分的に基づいて、前記第1のオフセット値を算出することを含み、

前記第1の集積回路デバイスは、また、

前記少なくとも2つのポートのうちの第2ポートにより、第3の集積回路デバイスからの第5の時間同期化メッセージを受信し、前記第5の時間同期化メッセージは、第2のタイムスタンプポイントを有する第2の順序付けられたデータセットを含み、

前記第5の時間同期化メッセージの前記第2のタイムスタンプポイントが前記第1の集積回路デバイス内の参照点を通過するときに、第2のタイムスタンプを生成し、前記第2のタイムスタンプは、前記第1の集積回路デバイスの第5のローカル時間であり、

前記第5のローカル時間を含む第6の時間同期化メッセージを前記第3の集積回路デバイスに送信する、システム。

【請求項35】

前記第1及び第2のタイムスタンプは、少なくとも8ナノ秒の解像度を有する、請求項34に記載のシステム。

【請求項36】

前記集積回路デバイスは、さらに、周波数オフセット値を決定し、前記周波数オフセット値は、前記第2の集積回路デバイスのクロックと前記第1の集積回路デバイスの前記自励発振器との間の周波数の前記オフセットを表す、請求項34または35に記載のシステム。

【請求項37】

前記集積回路デバイスは、さらに、PCI Express、USB、およびDisplayPortプロトコルに従って複数のデバイス間でデータを受信および送信する、請求項34から36のいずれか一項に記載のシステム。

【請求項38】

前記第1の時間同期化メッセージおよび前記第2の時間同期化メッセージは、時間sync通知の順序付けられたセット(TSNOS)である、請求項34から37のいずれか一項に記載のシステム。

【請求項39】

前記集積回路デバイスは、さらに、決定された時間オフセット値を格納する時間オフセットレジスタを含む、請求項34から38のいずれか一項に記載のシステム。

【請求項40】

前記集積回路デバイスは、さらに、決定された周波数オフセット値を格納する周波数オフセットレジスタを含む、請求項36に記載のシステム。

【請求項41】

前記集積回路デバイスは、さらに、前記第2ポートにより、前記第2の集積回路デバイスのローカル時間からの前記第1の集積回路デバイスのローカル時間の前記第1のオフセット値を、前記第3の集積回路デバイスに送信する、請求項34から40のいずれか一項に記載のシステム。

【請求項42】

前記集積回路デバイスは、さらに、第4の集積回路デバイスのローカル時間からの前記第1の集積回路デバイスのローカル時間の第2のオフセット値を決定し、前記第2のオフセット値は、前記第4の集積回路デバイスのローカル時間からの前記第2の集積回路デバ

イスのローカル時間の第3のオフセット値と、前記第2の集積回路デバイスのローカル時間からの前記第1の集積回路デバイスのローカル時間の前記第1のオフセット値との和であり、前記第3の時間同期化メッセージは、さらに、前記第3のオフセット値を含む、請求項3_4から4_1のいずれか一項に記載のシステム。

【請求項4_3】

前記システムは、さらに、ディスプレイを備え、前記ディスプレイは、前記プロセッサおよび前記集積回路デバイスに操作可能に接続される、請求項3_4から4_2のいずれか一項に記載のシステム。