

(19) 日本国特許庁 (JP)

(12) 公表特許公報 (A)

(11) 特許出願公表番号

特表2017-504041

(P2017-504041A)

(43) 公表日 平成29年2月2日 (2017. 2. 2)

(51) Int. Cl.	F I	テーマコード (参考)
GO 1 R 33/07 (2006.01)	GO 1 R 33/06 H	2 F O 7 7
HO 1 L 43/06 (2006.01)	HO 1 L 43/06 P	2 G O 1 7
GO 1 R 33/02 (2006.01)	HO 1 L 43/06 A	5 F O 9 2
GO 1 D 5/245 (2006.01)	GO 1 R 33/02 L	
	GO 1 R 33/02 N	
審査請求 未請求 予備審査請求 未請求 (全 46 頁) 最終頁に続く		

(21) 出願番号 特願2016-563878 (P2016-563878)
 (86) (22) 出願日 平成26年12月23日 (2014. 12. 23)
 (85) 翻訳文提出日 平成28年8月12日 (2016. 8. 12)
 (86) 国際出願番号 PCT/US2014/072042
 (87) 国際公開番号 W02015/108683
 (87) 国際公開日 平成27年7月23日 (2015. 7. 23)
 (31) 優先権主張番号 14/155, 047
 (32) 優先日 平成26年1月14日 (2014. 1. 14)
 (33) 優先権主張国 米国 (US)

(71) 出願人 501105602
 アレグロ・マイクロシステムズ・エルエル
 シー
 アメリカ合衆国マサチューセッツ州016
 06, ウスター, ノースイースト・カット
 オフ 115
 (74) 代理人 100140109
 弁理士 小野 新次郎
 (74) 代理人 100075270
 弁理士 小林 泰
 (74) 代理人 100101373
 弁理士 竹内 茂雄
 (74) 代理人 100118902
 弁理士 山本 修

最終頁に続く

(54) 【発明の名称】 円形に配置された複数の縦型ホール素子のオフセット成分を減少させるための回路および方法

(57) 【要約】

2つ以上の縦型ホール素子が順序付けられて、順序付けられた出力信号を生成するとき、円形に配置された2つ以上の縦型ホール素子からの出力信号が、オフセット電圧を減少させる方法で組み合わせられる。

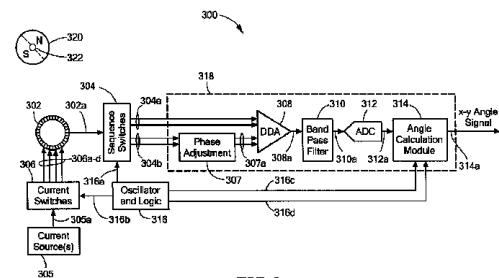


FIG. 3

【特許請求の範囲】

【請求項 1】

円形に配置され、基板上に配置された複数のコンタクトの中で対応する複数のセットのコンタクトとして形成される複数の縦型ホール素子であって、

前記複数の縦型ホール素子は、対応する複数の縦型ホール素子の出力信号を生成するように構成され、

前記複数の縦型ホール素子のそれぞれが、外部磁場方向を有する外部磁場に反応し、

前記縦型ホール素子の出力信号のそれぞれが、前記外部磁場に反応する個別の外部磁場成分および個別のオフセットエラー成分を含む、複数の縦型ホール素子と、

前記複数の縦型ホール素子の出力信号を受信するように結合され、前記複数の縦型ホール素子の中から第 1 および第 2 の縦型ホール素子を選択するように構成されるシーケンススイッチ回路であって、

前記第 1 の縦型ホール素子は、前記複数のセットのコンタクトの中から選択される第 1 の選択されたセットのコンタクトを有し、前記第 2 の縦型ホール素子は、前記複数のセットのコンタクトの中から選択される第 2 の選択されたセットのコンタクトを有し、

前記第 1 および第 2 の縦型ホール素子は、第 1 および第 2 の縦型ホール素子の出力信号を個別に生成するように構成され、

前記第 1 の縦型ホール素子の出力信号は、前記外部磁場に反応する第 1 の外部磁場成分および第 1 のオフセット成分を有し、

前記第 2 の縦型ホール素子の出力信号は、前記外部磁場に反応する第 2 の外部磁場成分および第 2 のオフセット成分を有し、

前記シーケンススイッチ回路は、さらに、前記第 1 および第 2 の磁場成分が強め合うように加算されて強め合う信号を生成するように、前記第 1 および第 2 の縦型ホール素子の出力信号を組み合わせるように構成される、シーケンススイッチ回路と、

電流信号を受信するように結合された電流スイッチ回路であって、

第 1 の 1 つまたは複数の電流信号を、前記第 1 の選択されたセットのコンタクトの第 1 の選択された 1 つまたは複数のコンタクトに供給するように構成され、前記第 1 の 1 つまたは複数の電流信号は、前記第 1 の選択されたセットのコンタクトの中央コンタクトに流入する、またはそこから流出し、かつ

第 2 の 1 つまたは複数の電流信号を、前記第 2 の選択されたセットのコンタクトの第 2 の選択された 1 つまたは複数のコンタクトに供給するように構成され、前記第 2 の 1 つまたは複数の電流信号は、前記第 2 の選択されたセットのコンタクトの中央コンタクトに最も近いコンタクトに流入する、またはそこから流出し、

前記第 1 および第 2 の縦型ホール素子の前記第 1 および第 2 の選択された 1 つまたは複数のコンタクトは、第 1 および第 2 の異なる結合位相を個別に表し、

前記シーケンススイッチ回路および前記電流スイッチ回路は、前記複数の縦型ホール素子のまわりで順序付けるように構成されて、強め合う順序付けられた信号を生成するために、前記第 1 および第 2 の縦型ホール素子を、前記複数の縦型ホール素子の異なるものとして順次に選択する、電流スイッチ回路とを含む、磁場センサ。

【請求項 2】

前記複数のコンタクトは、前記基板中の共通の注入拡散領域の上に配置されて、円形縦型ホール (C V H) 検知素子を形成する、請求項 1 に記載の磁場センサ。

【請求項 3】

前記シーケンススイッチ回路は、さらに、前記複数の縦型ホール素子の中から第 3 および第 4 の縦型ホール素子を選択するように構成され、

前記第 3 の縦型ホール素子は、前記複数のセットのコンタクトの中から選択される第 3 の選択されたセットのコンタクトを有し、前記第 4 の縦型ホール素子は、前記複数の縦型ホール素子の中から選択される第 4 の選択されたセットのコンタクトを有し、

前記第 3 および第 4 の縦型ホール素子は、第 3 および第 4 の縦型ホール素子の出力信号を個別に生成するように構成され、

前記第 3 の縦型ホール素子の出力信号は、前記外部磁場に反応する第 3 の外部磁場成分および第 3 のオフセット成分を有し、

前記第 4 の縦型ホール素子の出力信号は、前記外部磁場に反応する第 4 の外部磁場成分および第 4 のオフセット成分を有し、

前記シーケンススイッチ回路は、さらに、前記第 3 および第 4 の縦型ホール素子の出力信号をともに組み合わせるように構成されて、補償する信号を生成する、請求項 2 に記載の磁場センサ。

【請求項 4】

前記シーケンススイッチ回路は、前記第 3 および第 4 の外部磁場成分が弱め合うように加算されるように、前記第 3 および第 4 の縦型ホール素子の出力信号をともに組み合わせるように構成される、請求項 3 に記載の磁場センサ。

【請求項 5】

前記シーケンススイッチ回路は、前記第 3 および第 4 の外部磁場成分が強め合うように加算されるように、前記第 3 および第 4 の縦型ホール素子の出力信号をともに組み合わせるように構成される、請求項 3 に記載の磁場センサ。

【請求項 6】

前記電流スイッチ回路は、さらに、第 3 の 1 つまたは複数の電流信号を、前記第 3 の選択されたセットのコンタクトの第 3 の選択された 1 つまたは複数のコンタクトに供給し、第 4 の 1 つまたは複数の電流信号を、前記第 4 の選択されたセットのコンタクトの第 4 の選択された 1 つまたは複数のコンタクトに供給するように構成され、

前記シーケンススイッチ回路および前記電流スイッチ回路は、前記複数の縦型ホール素子のまわりで順序付けるように構成されて、補償する順序付けられた信号を生成するために、前記第 3 および第 4 の縦型ホール素子を、前記複数の縦型ホール素子の異なるものとして選択し、

前記磁場センサは、前記シーケンススイッチ回路に結合され、前記強め合う順序付けられた信号を表す第 1 の信号と前記補償する順序付けられた信号を表す第 2 の信号を組み合わせるように構成されて、組み合わせられた順序付けられた信号を生成する組み合わせ回路をさらに含む、請求項 3 に記載の磁場センサ。

【請求項 7】

前記第 3 の 1 つまたは複数の電流信号は、前記第 3 の選択されたセットのコンタクトの中央コンタクトに流入する、またはそこから流出し、

前記第 4 の 1 つまたは複数の電流信号は、前記第 4 の選択されたセットのコンタクトの中央コンタクトに流入する、またはそこから流出し、

前記第 3 および第 4 の縦型ホール素子の前記第 3 および第 4 の選択された 1 つまたは複数のコンタクトは、同じ結合位相を表す、請求項 6 に記載の磁場センサ。

【請求項 8】

前記第 3 の 1 つまたは複数の電流信号は、前記第 3 の選択されたセットのコンタクトの中央コンタクトに最も近いコンタクトに流入する、またはそこから流出し、

前記第 4 の 1 つまたは複数の電流信号は、前記第 4 の選択されたセットのコンタクトの中央コンタクトに最も近いコンタクトに流入する、またはそこから流出する、請求項 6 に記載の磁場センサ。

【請求項 9】

前記第 3 の 1 つまたは複数の電流信号は、前記第 3 の選択されたセットのコンタクトの中央コンタクトに最も近いコンタクトに流入する、またはそこから流出し、

前記第 4 の 1 つまたは複数の電流信号は、前記第 4 の選択されたセットの中央コンタクトに流入する、またはそこから流出し、

前記第 3 および第 4 の縦型ホール素子の前記第 3 および第 4 の選択された 1 つまたは複数のコンタクトは、前記異なる結合位相を表す、請求項 6 に記載の磁場センサ。

【請求項 10】

前記シーケンススイッチ回路と前記組み合わせ回路の間に結合され、予め定めた位相調

10

20

30

40

50

節を、前記強め合う順序付けられた信号または前記補償する順序付けられた信号の選択された1つに適用するように構成されて、前記第1の信号または前記第2の信号の単一の信号を生成する位相調節モジュールをさらに含む、請求項6に記載の磁場センサ。

【請求項11】

前記第1および第2の縦型ホール素子は、前記円のまわりに180度離れて配置される、請求項6に記載の磁場センサ。

【請求項12】

前記第3および第4の縦型ホール素子は、前記円のまわりに180度離れて配置され、前記第1および第2の縦型ホール素子の中心の間の線および前記第3および第4の縦型ホール素子の中心の間の線が、ほぼ90度離れている、請求項11に記載の磁場センサ。

10

【請求項13】

前記第1および第2の縦型ホール素子は、互いに直接隣接し、

前記第3および第4の縦型ホール素子は、互いに直接隣接している、請求項6に記載の磁場センサ。

【請求項14】

前記第1および第4の縦型ホール素子は、前記円のまわりに180度離れて配置され、

前記第2および第3の縦型ホール素子は、前記円のまわりに180度離れて配置される、請求項13に記載の磁場センサ。

【請求項15】

前記第1および第4の縦型ホール素子は、前記円のまわりに180度離れて配置され、

第2および第3の縦型ホール素子は、前記円のまわりに180度離れて配置される、請求項6に記載の磁場センサ。

20

【請求項16】

前記第1および第2の縦型ホール素子は、前記円のまわりに180度離れて配置される、請求項2に記載の磁場センサ。

【請求項17】

前記シーケンススイッチ回路は、さらに、前記複数の縦型ホール素子の中から第3および第4の縦型ホール素子を選択するように構成され、

前記第3の縦型ホール素子は、前記複数のセットのコンタクトの中から選択される第3の選択されたセットのコンタクトを有し、前記第4の縦型ホール素子は、前記複数のセットのコンタクトの中から選択される第4の選択されたセットのコンタクトを有し、

30

前記第3および第4の縦型ホール素子は、第3および第4の縦型ホール素子の出力信号を個別に生成するように構成され、

前記第3の縦型ホール素子の出力信号は、前記外部磁場に反応する第3の外部磁場成分および第3のオフセット成分を有し、

前記第4の縦型ホール素子の出力信号は、前記外部磁場に反応する第4の外部磁場成分および第4のオフセット成分を有し、

前記シーケンススイッチ回路は、さらに、前記第3および第4の縦型ホール素子の出力信号をともに組み合わせるように構成されて、補償する信号を生成する、請求項1に記載の磁場センサ。

40

【請求項18】

前記電流スイッチ回路は、さらに、第3の1つまたは複数の電流信号を、前記第3の選択されたセットのコンタクトの第3の選択された1つまたは複数のコンタクトに供給し、第4の1つまたは複数の電流信号を、前記第4の選択されたセットのコンタクトの第4の選択された1つまたは複数のコンタクトに供給するように構成され、

前記シーケンススイッチ回路および前記電流スイッチ回路は、前記複数の縦型ホール素子のまわりで順序付けるように構成されて、補償する順序付けられた信号を生成するために、前記第3および第4の縦型ホール素子を、前記複数の縦型ホール素子の異なるものとして順次を選択し、

前記磁場センサは、前記シーケンススイッチ回路に結合され、前記強め合う順序付けら

50

れた信号を表す第 1 の信号と前記補償する順序付けられた信号を表す第 2 の信号を組み合わせるように構成されて、組み合わせられた順序付けられた信号を生成する組み合わせ回路をさらに含む、請求項 17 に記載の磁場センサ。

【請求項 19】

前記シーケンススイッチ回路と前記組み合わせ回路の間に結合され、予め定めた位相調節を、前記強め合う順序付けられた信号または前記補償する順序付けられた信号の選択された 1 つに適用するように構成されて、前記第 1 の信号または前記第 2 の信号の単一の信号を生成する位相調節モジュールをさらに含む、請求項 18 に記載の磁場センサ。

【請求項 20】

磁場センサにおいて使用される方法において、

前記磁場センサは、円として配置され、基板上に配置された複数のコンタクトの中の対応する複数のセットのコンタクトとして形成される複数の縦型ホール素子を含み、

前記複数の縦型ホール素子は、対応する複数の縦型ホール素子の出力信号を生成するように構成され、

前記複数の縦型ホール素子のそれぞれが、外部磁場方向を有する外部磁場に反応し、

前記縦型ホール素子の出力信号のそれぞれが、前記外部磁場に反応する個別の外部磁場成分および個別のオフセットエラー成分を含み、

前記方法は、

前記複数の縦型ホール素子の中から第 1 および第 2 の縦型ホール素子を選択するステップであって、

前記第 1 の縦型ホール素子は、前記複数のセットのコンタクトの中から選択される第 1 の選択されたセットのコンタクトを有し、前記第 2 の縦型ホール素子は、前記複数のセットのコンタクトの中から選択される第 2 の選択されたセットのコンタクトを有し、

前記第 1 および第 2 の縦型ホール素子は、第 1 および第 2 の縦型ホール素子の出力信号を個別に生成するように構成され、

前記第 1 の縦型ホール素子の出力信号は、前記外部磁場に反応する第 1 の外部磁場成分および第 1 のオフセット成分を有し、

前記第 2 の縦型ホール素子の出力信号は、前記外部磁場に反応する第 2 の外部磁場成分および第 2 のオフセット成分を有する、ステップと、

前記第 1 および第 2 の磁場成分が強め合うように加算されて強め合う信号を生成するように、前記第 1 および第 2 の縦型ホール素子の出力信号を組み合わせるステップと、

第 1 の 1 つまたは複数の電流信号を、前記第 1 の選択されたセットのコンタクトの第 1 の選択された 1 つまたは複数のコンタクトに供給するステップであって、

前記第 1 の 1 つまたは複数の電流信号は、前記第 1 の選択されたセットのコンタクトの中央コンタクトに流入する、またはそこから流出する、ステップと、

第 2 の 1 つまたは複数の電流信号を、前記第 2 の選択されたセットのコンタクトの第 2 の選択された 1 つまたは複数のコンタクトに供給するステップであって、

前記第 2 の 1 つまたは複数の電流信号は、前記第 2 の選択されたセットのコンタクトの中央コンタクトに最も近いコンタクトに流入する、またはそこから流出し、

前記第 1 および第 2 の縦型ホール素子の前記第 1 および第 2 の 1 つまたは複数のコンタクトは、第 1 および第 2 の異なる結合位相を個別に表す、ステップと、

前記複数の縦型ホール素子のまわりで順序付けて、強め合う順序付けられた信号を生成するために、前記第 1 および第 2 の縦型ホール素子を、前記複数の縦型ホール素子の異なるものとして選択するステップとを含む、方法。

【請求項 21】

前記複数のコンタクトは、前記基板中の共通の注入拡散領域の上に配置されて、円形縦型ホール (CVH) 検知素子を形成する、請求項 20 に記載の方法。

【請求項 22】

前記複数の縦型ホール素子の中から第 3 および第 4 の縦型ホール素子を選択するステップであって、

10

20

30

40

50

前記第 3 の縦型ホール素子は、前記複数のセットのコンタクトの中から選択される第 3 の選択されたセットのコンタクトを有し、前記第 4 の縦型ホール素子は、前記複数のセットのコンタクトの中から選択される第 4 の選択されたセットのコンタクトを有し、

前記第 3 および第 4 の縦型ホール素子は、第 3 および第 4 の縦型ホール素子の出力信号を個別に生成するように構成され、

前記第 3 の縦型ホール素子の出力信号は、前記外部磁場に反応する第 3 の外部磁場成分および第 3 のオフセット成分を有し、

前記第 4 の縦型ホール素子の出力信号は、前記外部磁場に反応する第 4 の外部磁場成分および第 4 のオフセット成分を有する、ステップと、

前記第 3 および第 4 の縦型ホール素子の出力信号をともに組み合わせて、補償する信号を生成するステップとをさらに含む、請求項 2 1 に記載の方法。

10

【請求項 2 3】

前記第 3 および第 4 の縦型ホール素子の出力信号を組み合わせるステップは、前記第 3 および第 4 の外部磁場成分が弱め合うように加算されることになる、請求項 2 2 に記載の方法。

【請求項 2 4】

前記第 3 および第 4 の縦型ホール素子の出力信号を組み合わせるステップは、前記第 3 および第 4 の外部磁場成分が強め合うように加算されることになる、請求項 2 2 に記載の方法。

【請求項 2 5】

20

第 3 の 1 つまたは複数の電流信号を、前記第 3 の選択されたセットのコンタクトの第 3 の選択された 1 つまたは複数のコンタクトに供給するステップと、

第 4 の 1 つまたは複数の電流信号を、前記第 4 の選択されたセットのコンタクトの第 4 の選択された 1 つまたは複数のコンタクトに供給するステップと、

前記複数の縦型ホール素子のまわりで順序付けて、補償する順序付けられた信号を生成するために、前記第 3 および第 4 の縦型ホール素子を、前記複数の縦型ホール素子の異なるものとして選択するステップと、

前記強め合う順序付けられた信号を表す第 1 の信号と前記補償する順序付けられた信号を表す第 2 の信号を組み合わせるステップとをさらに含む、請求項 2 2 に記載の方法。

【請求項 2 6】

30

前記第 3 の 1 つまたは複数の電流信号は、前記第 3 の選択されたセットのコンタクトの中央コンタクトに流入する、またはそこから流出し、

前記第 4 の 1 つまたは複数の電流信号は、前記第 4 の選択されたセットのコンタクトの中央コンタクトに流入する、またはそこから流出し、

前記第 3 および第 4 の縦型ホール素子の前記第 3 および第 4 の選択された 1 つまたは複数のコンタクトは、同じ結合層を表す、請求項 2 5 に記載の方法。

【請求項 2 7】

前記第 3 の 1 つまたは複数の電流信号は、前記第 3 の選択されたセットのコンタクトの中央コンタクトに最も近いコンタクトに流入する、またはそこから流出し、

前記第 4 の 1 つまたは複数の電流信号は、前記第 4 の選択されたセットのコンタクトの中央コンタクトに最も近いコンタクトに流入する、またはそこから流出する、請求項 2 5 に記載の方法。

40

【請求項 2 8】

前記第 3 の 1 つまたは複数の電流信号は、前記第 3 の選択されたセットのコンタクトの中央コンタクトに最も近いコンタクトに流入する、またはそこから流出し、

前記第 4 の 1 つまたは複数の電流信号は、前記第 4 の選択されたセットのコンタクトの中央コンタクトに流入する、またはそこから流出し、

前記第 3 および第 4 の縦型ホール素子の前記第 3 および第 4 の選択された 1 つまたは複数のコンタクトは、異なる結合位相を表す、請求項 2 5 に記載の方法。

【請求項 2 9】

50

予め定めた位相調節を、前記強め合う順序付けられた信号または前記補償する順序付けられた信号の選択された1つに適用して、前記第1の信号または前記第2の信号の単一の信号を生成するステップをさらに含む、請求項25に記載の方法。

【請求項30】

前記第1および第2の縦型ホール素子は、前記円のまわりに180度離れて配置される、請求項25に記載の方法。

【請求項31】

前記第3および第4の縦型ホール素子は、前記円のまわりに180度離れて配置され、前記第1および第2の縦型ホール素子の中心の間の線および前記第3および第4の縦型ホール素子の中心の間の線は、ほぼ90度離れている、請求項30に記載の方法。

10

【請求項32】

前記第1および第2の縦型ホール素子は、互いに直接隣接し、前記第3および第4の縦型ホール素子は、互いに直接隣接している、請求項25に記載の方法。

【請求項33】

前記第1および第4の縦型ホール素子は、前記円のまわりに180度離れて配置され、前記第2および第3の縦型ホール素子は、前記円のまわりに180度離れて配置される、請求項32に記載の方法。

【請求項34】

前記第1および第4の縦型ホール素子は、前記円のまわりに180度離れて配置され、前記第2および第3の縦型ホール素子は、前記円のまわりに180度離れて配置される、請求項25に記載の方法。

20

【請求項35】

前記第1および第2の縦型ホール素子は、前記円のまわりに180度離れて配置される、請求項21に記載の方法。

【請求項36】

前記複数の縦型ホール素子の中から第3および第4の縦型ホール素子を選択するステップであって、

前記第3の縦型ホール素子は、複数のセットのコンタクトの中から選択される第3の選択されたセットのコンタクトを有し、前記第4の縦型ホール素子は、前記複数のセットのコンタクトの中から選択される第4の選択されたセットのコンタクトを有し、

30

前記第3および第4の縦型ホール素子は、第3および第4の縦型ホール素子の出力信号を個別に生成するように構成され、

前記第3の縦型ホール素子の出力信号は、前記外部磁場に反応する第3の外部磁場成分および第3のオフセット成分を有し、

前記第4の縦型ホール素子の出力信号は、前記外部磁場に反応する第4の外部磁場成分および第4のオフセット成分を有する、ステップと、

前記第3および第4の縦型ホール素子の出力信号をともに組み合わせて、補償する信号を生成するステップとをさらに含む、請求項20に記載の方法。

【請求項37】

第3の1つまたは複数の電流信号を、前記第3の選択されたセットのコンタクトの第3の選択された1つまたは複数のコンタクトに供給するステップと、

40

第4の1つまたは複数の電流信号を、前記第4の選択されたセットのコンタクトの第4の選択された1つまたは複数のコンタクトに供給するステップと、

前記複数の縦型ホール素子のまわりで順序付けて、補償する順序付けられた信号を生成するために、前記第3および第4の縦型ホール素子を、前記複数の縦型ホール素子の異なるものとして選択するステップと、

前記強め合う順序付けられた信号を表す第1の信号と前記補償する順序付けられた信号を表す第2の信号を組み合わせるステップとをさらに含む、請求項36に記載の方法。

【請求項38】

50

予め定めた位相調節を、前記強め合う順序付けられた信号または前記補償する順序付けられた信号の選択された1つに適用して、前記第1の信号または前記第2の信号の単一の信号を生成するステップをさらに含む、請求項37に記載の方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、一般に磁場センサに関し、より詳細にはオフセット成分を減少させるように組み合わされる複数の縦型ホール素子 (vertical Hall element) を有する磁場センサに関する。

【背景技術】

【0002】

磁場検知素子は、様々な用途で 사용할 ことができる。1つの用途では、磁場検知素子は、磁場の方向、すなわち磁場の方向の角度を検出するために使用することができる。

平面ホール素子 (planar Hall element) および縦型ホール素子は、既知のタイプの磁場検知素子である。平面ホール素子は、平面ホール素子がある上に形成された基板の表面に対して垂直な磁場に反応する傾向がある。縦型ホール素子は、縦型ホール素子がある上に形成された基板の表面に対して平行な磁場に反応する傾向がある。

【0003】

他のタイプの磁場検知素子が知られている。たとえば、いわゆる「円形縦型ホール (circular vertical Hall)」(CVH) 検知素子が既知であり、それは、複数の縦型ホール素子を含み、「Magnetic Field Sensor for Measuring Direction of a Magnetic Field in a Plane (平面上の磁場の方向を測定するための磁場センサ)」と題する2008年5月28日に出願され、PCT公開第WO2008/145662号として英語で公開されたPCT特許出願第PCT/EP2008/056517号で、述べられており、その出願およびその公開は、その全体が参照によって本明細書に援用される。CVH検知素子は、基板中の共通の円形の注入拡散領域の上に配置された円形配置の縦型ホール素子である。共通の注入拡散領域は、半導体隔離構造によって境界を画された、基板上の共通のエピタキシャル (epitaxial) 領域 (たとえば層) とすることができる。CVH検知素子は、基板の平面上で磁場の方向 (すなわち角度) (および任意選択で強さ) を検知するために使用することができる。

【0004】

様々なパラメータが、磁場検知素子および磁場検知素子を使用する磁場センサの性能を特徴付ける。これらのパラメータは、感度および線形性を含み、感度は、磁気検知素子が被る磁場の変化に応じた磁場検知素子の出力信号の変化であり、線形性は、磁場検知素子の出力信号が磁場に正比例して変化する度合いである。また、これらのパラメータは、オフセットを含み、それは、磁場検知素子がゼロ磁場を受けているときゼロ磁場であることを表さない磁場検知素子からの出力信号によって特徴付けられる。

【0005】

上記に述べたCVH検知素子は、関連回路とともに、磁場の方向の角度を表す出力信号を供給するように動作可能である。したがって、以下で述べるように、磁石がいわゆる「対象物」、たとえばエンジン中のカムシャフト上に配置されている、または別の方法で結合されている場合、CVH検知素子は、対象物の回転の角度を表す出力信号を供給するために使用することができる。

【0006】

CVH検知素子は、磁場の角度を表す出力信号を供給することができるほんの1素子、すなわち角度センサである。たとえば、角度センサは、複数の離れた縦型ホール素子または円形に配置された複数の磁気抵抗素子である。総称的に、磁場の角度と関連する出力信号を生成する磁場検知素子 (複数可) は、本明細書では「角度検知素子」という。

【0007】

さらなるパラメータによって角度検知素子 (複数可)、たとえばCVH検知素子の性能

10

20

30

40

50

を特徴付けることができる。1つのそのようなパラメータは、角度検知素子（複数可）によって生成される出力信号の角度の正確さである。角度の正確さは、すべての磁場指示角度で同じである平均角度エラーと、また異なる磁場角度において異なる角度エラー（すなわち非線形性エラー）とを有する可能性がある。別のパラメータは、角度検知素子（複数可）が磁場の角度を伝えることができる速度である。速度は、磁場の角度が迅速に変化している可能性がある用途にとって特に重要であることを理解されたい。

【0008】

角度検知素子の特徴付けることができるいくつかのパラメータが、温度とともに変化する傾向があることが知られている。

高いレベルの角度の正確さおよび比較的速い速度を有する出力信号を供給するように角度検知素子からの出力信号を処理することができる回路および技法を提供することは、望ましいことになるはずである。

【発明の概要】

【発明が解決しようとする課題】

【0009】

本発明は、高いレベルの角度の正確さおよび比較的速い速度を有する出力信号を供給するように角度検知素子からの出力信号を処理することができる回路および技法を提供する。

【課題を解決するための手段】

【0010】

本発明の態様を理解するのに役立つ例によれば、磁場センサは、円形に配置され、基板上に配置された複数のコンタクトの中に対応する複数のセットのコンタクトとして形成された複数の縦型ホール素子を含む。複数の縦型ホール素子は、対応する複数の縦型ホール素子の出力信号を生成するように構成される。複数の縦型ホール素子のそれぞれが、外部磁場方向を有する外部磁場に反応する。縦型ホール素子の出力信号のそれぞれが、外部磁場に反応する個別の外部磁場成分および個別のオフセットエラー成分を含む。また、磁場センサは、複数の縦型ホール素子の出力信号を受信するように結合され、複数の縦型ホール素子の中から第1および第2の縦型ホール素子を選択するように構成されるシーケンススイッチ回路を含む。第1の縦型ホール素子は、複数のセットのコンタクトの中から選択される第1の選択されたセットのコンタクトを有し、第2の縦型ホール素子は、複数のセットのコンタクトの中から選択される第2の選択されたセットのコンタクトを有する。第1および第2の縦型ホール素子は、第1および第2の縦型ホール素子の出力信号を個別に生成するように構成される。第1の縦型ホール素子の出力信号は、外部磁場に反応する第1の外部磁場成分および第1のオフセット成分を有し、第2の縦型ホール素子の出力信号は、外部磁場に反応する第2の外部磁場成分および第2のオフセット成分を有する。シーケンススイッチ回路は、さらに、第1および第2の磁場成分が強め合うように（constructively）加算されて強め合う信号を生成するように、第1および第2の縦型ホール素子の出力信号を組み合わせるように構成される。磁場センサは、電流信号を受信するように結合され、第1の1つまたは複数の電流信号を、第1の選択されたセットのコンタクトの第1の選択された1つまたは複数のコンタクトに供給するように構成される電流スイッチ回路をさらに含む。第1の1つまたは複数の電流信号は、第1の選択されたセットのコンタクトの中央コンタクトに流入する、またはそこから流出する。また、電流スイッチ回路は、第2の1つまたは複数の電流信号を、第2の選択されたセットのコンタクトの第2の選択された1つまたは複数のコンタクトに供給するように構成される。第2の1つまたは複数の電流信号は、第2の選択されたセットのコンタクトの中央コンタクトに最も近いコンタクトに流入する、またはそこから流出する。第1および第2の縦型ホール素子の第1および第2の選択された1つまたは複数のコンタクトは、第1および第2の異なる結合位相を個別に表す。シーケンススイッチ回路および電流スイッチ回路は、複数の縦型ホール素子のまわりで順序付けるように構成され、強め合う順序付けられた信号を生成するために、第1および第2の縦型ホール素子を、複数の縦型ホール素子の異なるものとして順次に

10

20

30

40

50

選択する。

【0011】

いくつかの実施形態では、上記の磁場センサは、いずれかの組み合わせで次の態様の1つまたは複数を含むことができる。

上記の磁場センサのいくつかの実施形態では、複数のコンタクトは、基板中の共通の注入拡散領域の上に配置されて、円形縦型ホール（CVH）検知素子を形成する。

【0012】

上記の磁場センサのいくつかの実施形態では、シーケンススイッチ回路は、さらに、複数の縦型ホール素子の中から第3および第4の縦型ホール素子を選択するように構成され、第3の縦型ホール素子は、複数のセットのコンタクトの中から選択される第3の選択されたセットのコンタクトを有し、第4の縦型ホール素子は、複数のセットのコンタクトの中から選択される第4の選択されたセットのコンタクトを有し、第3および第4の縦型ホール素子は、第3および第4の縦型ホール素子の出力信号を個別に生成するように構成され、第3の縦型ホール素子の出力信号は、外部磁場に反応する第3の外部磁場成分および第3のオフセット成分を有し、第4の縦型ホール素子の出力信号は、外部磁場に反応する第4の外部磁場成分および第4のオフセット成分を有し、シーケンススイッチ回路は、さらに、第3および第4の縦型ホール素子の出力信号をともに組み合わせるように構成されて、補償する信号を生成する。

【0013】

上記の磁場センサのいくつかの実施形態では、シーケンススイッチ回路は、第3および第4の外部磁場成分が弱め合うように（destructively）加算されるように、第3および第4の縦型ホール素子の出力信号をともに組み合わせるように構成される。

【0014】

上記の磁場センサのいくつかの実施形態では、シーケンススイッチ回路は、第3および第4の外部磁場成分が強め合うように加算されるように、第3および第4の縦型ホール素子の出力信号をともに組み合わせるように構成される。

【0015】

上記の磁場センサのいくつかの実施形態では、電流スイッチ回路は、さらに、第3の1つまたは複数の電流信号を、第3の選択されたセットのコンタクトの第3の選択された1つまたは複数のコンタクトに供給し、第4の1つまたは複数の電流信号を、第4の選択されたセットのコンタクトの第4の選択された1つまたは複数のコンタクトに供給するように構成され、シーケンススイッチ回路および電流スイッチ回路は、複数の縦型ホール素子のまわりで順序付けるように構成され、補償する順序付けられた信号を生成するために、第3および第4の縦型ホール素子を、複数の縦型ホール素子の異なるものとして順次を選択し、磁場センサは、シーケンススイッチ回路に結合され、強め合う順序付けられた信号を表す第1の信号と補償する順序付けられた信号を表す第2の信号を組み合わせるように構成されて組み合わせられた順序付けられた信号を生成する組み合わせ回路をさらに含む。

【0016】

上記の磁場センサのいくつかの実施形態では、第3の1つまたは複数の電流信号が、第3の選択されたセットのコンタクトの中央コンタクトに流入する、またはそこから流出し、第4の1つまたは複数の電流信号が、第4の選択されたセットのコンタクトの中央コンタクトに流入する、またはそこから流出し、第3および第4の縦型ホール素子の第3および第4の選択された1つまたは複数のコンタクトが、同じ結合位相を表す。

【0017】

上記の磁場センサのいくつかの実施形態では、第3の1つまたは複数の電流信号が、第3の選択されたセットのコンタクトの中央コンタクトに最も近いコンタクトに流入する、またはそこから流出し、第4の1つまたは複数の電流信号が、第4の選択されたセットのコンタクトの中央コンタクトに最も近いコンタクトに流入する、またはそこから流出する。

【0018】

上記の磁場センサのいくつかの実施形態では、第3の1つまたは複数の電流信号が、第3の選択されたセットのコンタクトの中央コンタクトに最も近いコンタクトに流入する、またはそこから流出し、第4の1つまたは複数の電流信号が、第4の選択されたセットのコンタクトの中央コンタクトに流入する、またはそこから流出し、第3および第4の縦型ホール素子の第3および第4の選択された1つまたは複数のコンタクトが、異なる結合位相を表す。

【0019】

いくつかの実施形態では、上記の磁場センサは、シーケンススイッチ回路と組み合わせ回路の間に結合され、予め定めた位相調節を、強め合う順序付けられた信号または補償する順序付けられた信号の選択された1つに適用するように構成されて、第1の信号または第2の信号の単一の信号を生成する位相調節モジュールをさらに含む。

10

【0020】

上記の磁場センサのいくつかの実施形態では、第1および第2の縦型ホール素子は、円のまわりで180度離れて配置される。

上記の磁場センサのいくつかの実施形態では、第3および第4の縦型ホール素子は、円のまわりで180度離れて配置され、第1および第2の縦型ホール素子の中心の間の線および第3および第4の縦型ホール素子の中心の間の線が、ほぼ90度離れている。

【0021】

上記の磁場センサのいくつかの実施形態では、第1および第2の縦型ホール素子は、互いに直接隣接し、第3および第4の縦型ホール素子は、互いに直接隣接する。

20

上記の磁場センサのいくつかの実施形態では、第1および第4の縦型ホール素子は、円のまわりで180度離れて配置され、第2および第3の縦型ホール素子は、円のまわりで180度離れて配置される。

【0022】

上記の磁場センサのいくつかの実施形態では、第1および第4の縦型ホール素子は、円のまわりで180度離れて配置され、第2および第3の縦型ホール素子は、円のまわりで180度離れて配置される。

【0023】

上記の磁場センサのいくつかの実施形態では、第1および第2の縦型ホール素子は、円のまわりで180度離れて配置される。

30

上記の磁場センサのいくつかの実施形態では、シーケンススイッチ回路は、さらに、複数の縦型ホール素子の中から第3および第4の縦型ホール素子を選択するように構成され、第3の縦型ホール素子は、複数のセットのコンタクトの中から選択される第3の選択されたセットのコンタクトを有し、第4の縦型ホール素子は、複数のセットのコンタクトの中から選択される第4の選択されたセットのコンタクトを有し、第3および第4の縦型ホール素子は、第3および第4の縦型ホール素子の出力信号を個別に生成するように構成され、第3の縦型ホール素子の出力信号は、外部磁場に反応する第3の外部磁場成分および第3のオフセット成分を有し、第4の縦型ホール素子の出力信号は、外部磁場に反応する第4の外部磁場成分および第4のオフセット成分を有し、シーケンススイッチ回路は、さらに、第3および第4の縦型ホール素子の出力信号とともに組み合わせるように構成されて、補償する信号を生成する。

40

【0024】

上記の磁場センサのいくつかの実施形態では、電流スイッチ回路は、さらに、第3の1つまたは複数の電流信号を、第3の選択されたセットのコンタクトの第3の選択された1つまたは複数のコンタクトに供給し、第4の1つまたは複数の電流信号を、第4の選択されたセットのコンタクトの第4の選択された1つまたは複数のコンタクトに供給するように構成され、シーケンススイッチ回路および電流スイッチ回路は、複数の縦型ホール素子のまわりで順序付けるように構成されて、補償する順序付けられた信号を生成するために、第3および第4の縦型ホール素子を、複数の縦型ホール素子の異なるものとして選択し、磁場センサは、シーケンススイッチ回路に結合され、強め合う順序付けられた信号を表

50

す第1の信号と、補償する順序付けられた信号を表す第2の信号を組み合わせるように構成されて、組み合わせられた順序付けられた信号を生成する組み合わせ回路をさらに含む。

【0025】

いくつかの実施形態では、上記の磁場センサは、シーケンススイッチ回路と組み合わせ回路の間に結合され、予め定めた位相調節を、強め合う順序付けられた信号または補償する順序付けられた信号の選択された1つに適用するように構成されて、第1の信号または第2の信号の単一の信号を生成する位相調節モジュールをさらに含む。

【0026】

本発明の別の態様を理解するために役立つ別の例によれば、方法が磁場センサにおいて使用される。磁場センサは、円のように配置され、基板上に配置された複数のコンタクトの中の対応する複数のセットのコンタクトとして形成された複数の縦型ホール素子を含む。複数の縦型ホール素子は、対応する複数の縦型ホール素子の出力信号を生成するように構成される。複数の縦型ホール素子のそれぞれが、外部磁場方向を有する外部磁場に反応する。縦型ホール素子の出力信号のそれぞれが、外部磁場に反応する個別の外部磁場成分および個別のオフセットエラー成分を有する。この方法は、複数の縦型ホール素子の中から第1および第2の縦型ホール素子を選択するステップを含む。第1の縦型ホール素子は、複数のセットのコンタクトの中から選択される第1の選択されたセットのコンタクトを有し、第2の縦型ホール素子は、複数のセットのコンタクトの中から選択される第2の選択されたセットのコンタクトを有する。第1および第2の縦型ホール素子は、第1および第2の縦型ホール素子の出力信号を個別に生成するように構成される。第1の縦型ホール素子の出力信号は、外部磁場に反応する第1の外部磁場成分および第1のオフセット成分を有し、第2の縦型ホール素子の出力信号は、外部磁場に反応する第2の外部磁場成分および第2のオフセット成分を有する。また、方法は、第1および第2の磁場成分が強め合うように加算されて、強め合う信号を生成するように、第1および第2の縦型ホール素子の出力信号を組み合わせるステップを含む。また、方法は、第1の1つまたは複数の電流信号を、第1の選択されたセットのコンタクトの第1の選択された1つまたは複数のコンタクトに供給するステップを含む。第1の1つまたは複数の電流信号が、第1の選択されたセットのコンタクトの中央コンタクトに流入する、またはそこから流出する。また、方法は、第2の1つまたは複数の電流信号を、第2の選択されたセットのコンタクトの第2の選択された1つまたは複数のコンタクトに供給するステップを含む。第2の1つまたは複数の電流信号が、第2の選択されたセットのコンタクトの中央コンタクトに最も近いコンタクトに流入する、またはそこから流出する。第1および第2の縦型ホール素子の第1および第2の1つまたは複数のコンタクトが、第1および第2の異なる結合位相を個別に表す。また、方法は、複数の縦型ホール素子のまわりで順序付けて、強め合う順序付けられた信号を生成するために、第1および第2の縦型ホール素子を、複数の縦型ホール素子の異なるものとして選択するステップを含む。

【0027】

いくつかの実施形態では、上記の方法は、次の態様の1つまたは複数のいずれかの組み合わせで含む。

上記の方法のいくつかの実施形態では、複数のコンタクトは、基板中の共通の注入拡散領域の上に配置されて、円形縦型ホール（CVH）検知素子を形成する。

【0028】

いくつかの実施形態では、上記の方法は、

複数の縦型ホール素子の中から第3および第4の縦型ホール素子を選択するステップであって、

第3の縦型ホール素子は、複数のセットのコンタクトの中から選択される第3の選択されたセットのコンタクトを有し、第4の縦型ホール素子は、複数のセットのコンタクトの中から選択される第4の選択されたセットのコンタクトを有し、

第3および第4の縦型ホール素子は、第3および第4の縦型ホール素子の出力信号を個別に生成するように構成され、

10

20

30

40

50

第 3 の縦型ホール素子の出力信号は、外部磁場に反応する第 3 の外部磁場成分および第 3 のオフセット成分を有し、

第 4 の縦型ホール素子の出力信号は、外部磁場に反応する第 4 の外部磁場成分および第 4 のオフセット成分を有する、ステップと、

第 3 および第 4 の縦型ホール素子の出力信号をともに組み合わせて、補償する信号を生成するステップとをさらに含む。

【0029】

上記の方法のいくつかの実施形態では、第 3 および第 4 の縦型ホール素子の出力信号を組み合わせると、第 3 および第 4 の外部磁場成分が弱め合うように加算されることになる。

10

【0030】

上記の方法のいくつかの実施形態では、第 3 および第 4 の縦型ホール素子の出力信号を組み合わせると、第 3 および第 4 の外部磁場成分が強め合うように加算されることになる。

【0031】

いくつかの実施形態では、上記の方法は、

第 3 の 1 つまたは複数の電流信号を、第 3 の選択されたセットのコンタクトの第 3 の選択された 1 つまたは複数のコンタクトに供給するステップと、

第 4 の 1 つまたは複数の電流信号を、第 4 の選択されたセットのコンタクトの第 4 の選択された 1 つまたは複数のコンタクトに供給するステップと、

20

複数の縦型ホール素子のまわりで順序付けて、補償する順序付けられた信号を生成するために、第 3 および第 4 の縦型ホール素子を、複数の縦型ホール素子の異なるものとして選択するステップと、

強め合う順序付けられた信号を表す第 1 の信号と補償する順序付けられた信号を表す第 2 の信号を組み合わせるステップとをさらに含む。

【0032】

上記の方法のいくつかの実施形態では、第 3 の 1 つまたは複数の電流信号が、第 3 の選択されたセットのコンタクトの中央コンタクトに流入する、またはそこから流出し、第 4 の 1 つまたは複数の電流信号が、第 4 の選択されたセットのコンタクトの中央コンタクトに流入する、またはそこから流出し、第 3 および第 4 の縦型ホール素子の第 3 および第 4 の選択された 1 つまたは複数のコンタクトは、同じ結合位相を表す。

30

【0033】

上記の方法のいくつかの実施形態では、第 3 の 1 つまたは複数の電流信号が、第 3 の選択されたセットのコンタクトの中央コンタクトに最も近いコンタクトに流入する、またはそこから流出し、第 4 の 1 つまたは複数の電流信号が、第 4 の選択されたセットのコンタクトの中央コンタクトに最も近いコンタクトに流入する、またはそこから流出する。

【0034】

上記の方法のいくつかの実施形態では、第 3 の 1 つまたは複数の電流信号が、第 3 の選択されたセットのコンタクトの中央コンタクトに最も近いコンタクトに流入する、またはそこから流出し、第 4 の 1 つまたは複数の電流信号が、第 4 の選択されたセットのコンタクトの中央コンタクトに流入する、またはそこから流出し、第 3 および第 4 の縦型ホール素子の第 3 および第 4 の選択された 1 つまたは複数のコンタクトは、異なる結合位相を表す。

40

【0035】

いくつかの実施形態では、上記の方法は、

予め定めた位相調節を、強め合う順序付けられた信号または補償する順序付けられた信号の選択された 1 つに適用して、第 1 の信号または第 2 の信号の単一の信号を生成するステップをさらに含む。

【0036】

上記の方法のいくつかの実施形態では、第 1 および第 2 の縦型ホール素子は、円のまわ

50

りに180度離れて配置される。

上記の方法のいくつかの実施形態では、第3および第4の縦型ホール素子は、円のまわりに180度離れて配置され、第1および第2の縦型ホール素子の中心の間の線と第3および第4の縦型ホール素子の中心の間の線とが、ほぼ90度離れている。

【0037】

上記の方法のいくつかの実施形態では、第1および第2の縦型ホール素子は、互いに直接隣接し、第3および第4の縦型ホール素子は、互いに直接隣接している。

上記の方法のいくつかの実施形態では、第1および第4の縦型ホール素子は、円のまわりに180度離れて配置され、第2および第3の縦型ホール素子は、円のまわりに180度離れて配置される。

【0038】

上記の方法のいくつかの実施形態では、第1および第4の縦型ホール素子は、円のまわりに180度離れて配置され、第2および第3の縦型ホール素子は、円のまわりに180度離れて配置される。

【0039】

上記の方法のいくつかの実施形態では、第1および第2の縦型ホール素子は、円のまわりに180度離れて配置される。

いくつかの実施形態では、上記の方法は、

複数の縦型ホール素子の中から第3および第4の縦型ホール素子を選択するステップであって、

第3の縦型ホール素子は、複数のセットのコンタクトの中から選択される第3の選択されたセットのコンタクトを有し、第4の縦型ホール素子は、複数のセットのコンタクトの中から選択される第4の選択されたセットのコンタクトを有し、

第3および第4の縦型ホール素子は、第3および第4の縦型ホール素子の出力信号を個別に生成するように構成され、

第3の縦型ホール素子の出力信号は、外部磁場に反応する第3の外部磁場成分および第3のオフセット成分を有し、

第4の縦型ホール素子の出力信号は、外部磁場に反応する第4の外部磁場成分および第4のオフセット成分を有する、ステップと、

第3および第4の縦型ホール素子の出力信号とともに組み合わせて、補償する信号を生成するステップとをさらに含む。

【0040】

いくつかの実施形態では、上記の方法は、

第3の1つまたは複数の電流信号を、第3の選択されたセットのコンタクトの第3の選択された1つまたは複数のコンタクトに供給するステップと、

第4の1つまたは複数の電流信号を、第4の選択されたセットのコンタクトの第4の選択された1つまたは複数のコンタクトに供給するステップと、

複数の縦型ホール素子のまわりで順序付けて、補償する順序付けられた信号を生成するために、第3および第4の縦型ホール素子を、複数の縦型ホール素子の異なるものとして選択するステップと、

強め合う順序付けられた信号を表す第1の信号と補償する順序付けられた信号を表す第2の信号を組み合わせるステップとをさらに含む。

【0041】

いくつかの実施形態では、上記の方法は、

予め定めた位相調節を、強め合う順序付けられた信号または補償する順序付けられた信号の選択された1つに適用して、第1の信号または第2の信号の単一の信号を生成するステップをさらに含む。

【0042】

本発明の先の特徴、さらにまた本発明自体は、次の図面のより詳細な記述からより完全に理解することができる。

10

20

30

40

50

【図面の簡単な説明】

【0043】

【図1】図1は、基板上の共通の注入領域の上に円形で配置された複数の縦型ホール素子と、円形縦型ホール（C V H）検知素子に近接して配置された2極磁石とを有するC V H検知素子を示す絵図である。図1 Aは、複数の磁場検知素子を示す絵図である。

【図2】図1のC V H検知素子によって、または図1 Aの複数の磁場検知素子によって生成することができるような出力信号を示すグラフである。

【図3】C V H検知素子を有する例示の磁場センサのブロック図である。

【図4】各位相が図3のC V H検知素子の縦型ホール素子の1つの動作と関連する、4つの電流回転位相で結合されたときの、図3のC V H検知素子の縦型ホール素子を示すブロック図である。

10

【図4 A】各位相が図3のC V H検知素子の縦型ホール素子の1つの動作と関連する、4つの電流回転位相で結合されたときの、図3のC V H検知素子の縦型ホール素子を示すブロック図である。

【図4 B】各位相が図3のC V H検知素子の縦型ホール素子の1つの動作と関連する、4つの電流回転位相で結合されたときの、図3のC V H検知素子の縦型ホール素子を示すブロック図である。

【図4 C】各位相が図3のC V H検知素子の縦型ホール素子の1つの動作と関連する、4つの電流回転位相で結合されたときの、図3のC V H検知素子の縦型ホール素子を示すブロック図である。

20

【図5】図3の磁場センサの理想のおよび非理想的な動作を示すグラフである。

【図6】円形に配置された2つの縦型ホール素子の例示の結合を示すブロック図である。

【図7】図6の2つの縦型ホール素子の電気的特性を示すグラフである。

【図8】円形に配置された4つの縦型ホール素子の例示の結合を示すブロック図である。

【図9】図8の4つの縦型ホール素子の電気的特性を示すグラフである。

【図10】円形に配置された4つの縦型ホール素子の別の例示の結合を示すブロック図である。

【図11】第1の位相構成で結合された縦型ホール素子の5つのコンタクトを示し、そのコンタクトの間の抵抗を示すブロック図である。

【図12】第2の異なる位相構成で結合された縦型ホール素子の5つのコンタクトを示し、そのコンタクトの間の抵抗を示す別のブロック図である。

30

【図13】図6の配置で結合されたときの、図11および12の縦型ホール素子の等価回路を示す電気回路図である。

【図14】図8の一部によって表された配置とともに結合されたときの、図12の縦型ホール素子の等価回路を示す電気回路図である。

【図15】円形に配置された4つの縦型ホール素子の別の例示の結合を示すブロック図である。

【図16】円形に配置された4つの縦型ホール素子のまた別の例示の結合を示すブロック図である。

【図17】図15または16の結合配置によって使用することができる磁場センサのブロック図である。

40

【発明を実施するための形態】

【0044】

本明細書で使用するとき、用語「磁場検知素子（magnetic field sensing element）」は、磁場を検知することができる様々な電子的要素を述べるために使用される。磁場検知素子は、ただしこれらに限定されないが、ホール効果素子、磁気抵抗素子または磁気トランジスタとすることができる。知られているように、異なるタイプのホール効果素子、たとえば平面ホール素子、縦型ホール素子および円形縦型ホール（C V H）素子が存在する。また知られているように、異なるタイプの磁気抵抗素子、たとえばアンチモン化インジウム（InSb）、巨大磁気抵抗（GMR）素子などの半導体磁気抵抗素子、たとえばス

50

ピンバルブ、異方性磁気抵抗素子（AMR）、トンネル磁気抵抗（TMR）素子および磁気トンネル接合（MTJ）が存在する。磁場検知素子は、単一素子とすることができる、またはあるいは、様々な構成で、たとえばハーフブリッジまたはフル（ホイートストン）ブリッジで配置された2つ以上の磁場検知素子を含むことができる。デバイスタイプおよび他の用途の要件に応じて、磁場検知素子は、シリコン（Si）またはゲルマニウム（Ge）などのタイプIV半導体材料、またはガリウムヒ素（GaAs）またはインジウム化合物、たとえばアンチモン化インジウム（InSb）のようなタイプIII-V半導体材料から作られるデバイスとすることができる。

【0045】

知られているように、上記に述べた磁場検知素子のいくつかは、磁場検知素子を支持する基板に対して平行な軸が最大感度を有する傾向があり、上記に述べた磁場検知素子の他は、磁場検知素子を支持する基板に対して垂直な軸が最大感度を有する傾向がある。具体的には、平面ホール素子は、基板に対して垂直な軸が感度を有する傾向があり、一方金属ベースの、または金属を含む磁気抵抗素子（たとえばGMR、TMR、AMR）および縦型ホール素子は、基板に対して平行な軸が感度を有する傾向がある。

【0046】

本明細書で使用するとき、用語「磁場センサ（magnetic field sensor）」は、一般に他の回路と組み合わせて磁場検知素子を使用する回路を記述するために使用される。磁場センサは、様々な用途で使用され、ただしこれらに限定されないが、磁場の方向の角度を検知する角度センサ、通電導体を流れる電流によって生成された磁場を検知する電流センサ、強磁性体の近接を検知する磁気スイッチ、通過する強磁性品物、たとえばリング磁石または強磁性対象物（たとえばギアの歯）の磁気領域を検知する回転検出器を含み、磁場センサは、逆バイアスされた、または他の磁石および磁場の磁場密度を検知する磁場センサとの組み合わせで使用される。

【0047】

本明細書で使用するとき、用語「プロセッサ（processor）」は、機能、動作または一連の動作を果たす電子回路を記述するために使用される。機能、動作または一連の動作は、電子回路中にハード的にコード化することができる、またはメモリ装置中に保持される命令の形でソフト的にコード化することができる。「プロセッサ」は、デジタル値を使用して、またはアナログ信号を使用して、機能、動作または一連の動作を果たすことができる。

【0048】

いくつかの実施形態では、「プロセッサ」は、特定用途向け集積回路（ASIC）で具体化することができ、それは、アナログASICまたはデジタルASICとすることができる。いくつかの実施形態では、「プロセッサ」は、付随するプログラムメモリとともにマイクロプロセッサで具体化することができる。いくつかの実施形態では、「プロセッサ」は、ディスクリット電子回路で具体化することができ、それは、アナログまたはデジタルとすることができる。

【0049】

本明細書で使用するとき、用語「モジュール（module）」は、「プロセッサ」を記述するために使用される。

プロセッサは、内部プロセッサまたは内部モジュールを含むことができ、それは、プロセッサの機能、動作または一連の動作の一部を果たす。同様に、モジュールは、内部プロセッサまたは内部モジュールを含むことができ、それは、モジュールの機能、動作または一連の動作の一部を果たす。

【0050】

図1を参照すると、円形縦型ホール（CVH）素子12は、基板（図示せず）中に円形注入拡散領域18を含む。CVH検知素子12は、複数の縦型ホール素子を有し、その縦型ホール素子12aは、ただの一例である。いくつかの実施形態では、共通の注入拡散領域18は、基板上の、半導体隔離構造によって境界を画された共通のエピタキシャル領域

10

20

30

40

50

として特徴付けることができる。

【0051】

各縦型ホール素子は、複数のホール素子のコンタクト（たとえば、4または5つのコンタクト）、たとえば12aaを有する。各縦型ホール素子のコンタクトは、共通の注入拡散領域18中に拡散された、コンタクト拡散領域（ピックアップ）の上の金属コンタクトから成ることができる。

【0052】

CVH検知素子12内の特定の縦型ホール素子（たとえば12a）は、たとえば5つの隣接コンタクトを有することができ、5つのコンタクトの中のいくつか、たとえば4つを次の縦型ホール素子（たとえば、12b）と共有することができる。それゆえ、次の縦型ホール素子は、前の縦型ホール素子から1つのコンタクトだけずらすことができる。1つのコンタクトだけ、そのようにずらすために、縦型ホール素子の数が縦型ホール素子のコンタクトの数、たとえば、32または64と等しいことを理解されたい。しかし、また、次の縦型ホール素子は、前の縦型ホール素子から2以上のコンタクトだけずらすことができ、その場合、縦型ホール素子は、CVH検知素子中の縦型ホール素子のコンタクトより数が小さいことを理解されたい。

【0053】

示すように、縦型ホール素子0の中心は、x軸20に沿って位置付けることができ、縦型ホール素子8の中心は、y軸22に沿って位置付けることができる。例示のCVH検知素子12では、32個の縦型ホール素子および32個の縦型ホール素子のコンタクトが存在する。しかし、CVHは、32個より多い、またはそれより少ない縦型ホール素子、および32個より多い、またはそれより少ない縦型ホール素子のコンタクトを有することができる。

【0054】

いくつかの用途では、N極14bおよびS極14aを有する円形磁石14をCVH12の上に配置することができる。円形磁石14は、ここではx軸20に対して約45度の方向を指示するように示す、N極14bからS極14aへの方向の磁場16を生成する傾向がある。

【0055】

いくつかの用途では、円形磁石14は、回転対象物、たとえば自動車のカムシャフトの自動車のステアリングシャフトに機械的に結合され、CVH検知素子12に相対的な回転に晒される。この配置の場合、CVH検知素子12は、以下で述べる電子回路との組み合わせで、磁石14の回転の角度、すなわち磁石が結合された対象物の回転の角度に関する信号を生成することができる。

【0056】

ここで図1Aを参照すると、複数の磁場検知素子30a~30hは、一般の場合、いずれかのタイプの磁場検知素子とすることができる。磁場検知素子30a~30hは、たとえば離れた縦型ホール素子または離れた磁気抵抗素子とすることができ、それぞれが基板34の表面に対して平行な軸が最大反応を示す。これらの磁場検知素子は、図3および6と併せて以下で述べる電子回路と同じ、または同様の電子回路に結合することができる。また、磁場検知素子30a~30hに最も近く配置された図1の磁石14と同じ、または同様の磁石が存在することができる。

【0057】

ここで図2を参照すると、グラフ200は、スケールの単位が、CVH検知素子、たとえば図1のCVH検知素子12のまわりのCVH縦型ホール素子の位置、nである水平軸を有する。また、グラフ200は、振幅のスケールの単位がミリボルトである垂直軸を有する。垂直軸は、複数の縦型ホール素子からの、CVH検知素子のコンタクトのリングのまわりで一度に1つ順次に取りられるCVH検知素子の出力信号のレベルを表す。

【0058】

グラフ200は、複数の縦型ホール素子からの、図1の磁場が45度の方向を指示する

状態で取られるC V Hの出力信号のレベルを表す信号202を含む。

簡単に図1を参照すると、上記に述べたように、縦型ホール素子0は、x軸20に沿って中心を置き、縦型ホール素子8は、y軸22に沿って中心を置く。例示のC V H検知素子12では、32個の縦型ホール素子のコンタクトおよびそれに対応する32個の縦型ホール素子が存在し、各縦型ホール素子が、複数の縦型ホール素子のコンタクト、たとえば、5つのコンタクトを有する。他の実施形態では、64個の縦型ホール素子のコンタクトおよびそれに対応する64個の縦型ホール素子が存在する。

【0059】

図2では、正の45度を指示する磁場16について、最大正信号が、位置4に中心を置く縦型ホール素子から得られ、それは、図1の磁場16と一直線になり、したがって位置4にある縦型ホール素子の縦型ホール素子のコンタクト（たとえば5つのコンタクト）の間に引かれた線が、磁場に対して垂直である。最大負信号が、位置20に中心を置く縦型ホール素子から得られ、それは、また、図1の磁場16と一直線になり、したがって位置20にある縦型ホール素子の縦型ホール素子のコンタクト（たとえば5つのコンタクト）の間に引かれた線が、磁場に対して垂直である。

【0060】

信号202の理想的な動きをよりはっきりと示すために、正弦波204が提示されている。信号202は、縦型ホール素子のオフセットのために変動を示し、それは、出力信号の対応する変動を引き起こす傾向があり、その変動のために、出力信号は、素子ごとのオフセットエラーによって正弦波204に対して高すぎる、または低すぎることになる。オフセット信号エラーは、不要である。

【0061】

図1のC V H検知素子12の全動作および図2の信号202の生成は、上記に述べた、「Magnetic Field Sensor for Measuring Direction of a Magnetic Field in a Plane（平面上の磁場の方向を測定するための磁場センサ）」と題する、2008年5月28日出願のP C T特許出願第P C T / E P 2 0 0 8 / 0 5 6 5 1 7号により詳細に述べられており、それは、P C T公開第W O 2 0 0 8 / 1 4 5 6 6 2号として英語で公開されている。

【0062】

各縦型ホール素子のコンタクトのグループを、各縦型ホール素子からチョッピングされた出力信号を生成するために、チョッピング配置(chopped arrangement)（また本明細書で電流回転(current spinning)という）で使うことができる。その後、隣接する縦型ホール素子のコンタクトの新しいグループ（すなわち新しい縦型ホール素子）を選択することができる、それは、前のグループから1つの素子だけずらすことができる。新しいグループは、次のグループから別のチョッピングされた出力信号を生成するために、チョッピング配置で使うことができる、等々である。

【0063】

信号202の各段は、チョッピングされていない出力信号、すなわち縦型ホール素子のコンタクトの1つの個別のグループからの、すなわち1つの個別の縦型ホール素子からの出力信号を表す。それゆえ、順次に取りられる32個の縦型ホール素子を有するC V H検知素子には、電流回転が使用されないとき、信号202中に32個の段が存在する。しかし、電流回転が使用される実施形態には、信号202の各段は、いくつかの部分的な段（図示せず、たとえば、4つの部分的な段）から構成することができ、各部分的な段は、電流回転「位相(phase)」を示す。

【0064】

電流回転および電流回転位相は、図4～4Dと併せて以下でより十分に述べる。

信号202の位相は、C V H検知素子12の位置ゼロに対する図1の磁場16の角度に関連することを理解されたい。また、信号202のピーク振幅が、一般に、磁場16の強さを表すことを理解されたい。P C T特許出願第P C T / E P 2 0 0 8 / 0 5 6 5 1 7号中で上記に述べた電子回路技法を使用すると、または以下で述べる他の技法を使用すると、信号202の位相（たとえば信号204の位相）は、見つけ出すことができ、C V H検

知素子 1 2 に対する図 1 の磁場 1 6 の指示方向を識別するために使用することができる。

【0065】

ここで、図 3 を参照すると、磁場センサ 3 0 0 は、複数の縦型ホール素子を有する C V H 検知素子 3 0 2 を含み、各縦型ホール素子が、縦型ホール素子のコンタクトのグループ（たとえば 5 つの縦型ホール素子のコンタクト）から成る。いくつかの実施形態では、C V H 検知素子 3 0 2 は、図 1 と併せて上記に述べた C V H 検知素子 1 2 と同じ、または同様とすることができ、対象物 3 2 2 に結合された 2 極磁石 3 2 0 に最も近く配置することができ、その磁石 3 2 0 は、図 1 の磁石 1 4 と同じ、または同様とすることができる。しかし、いくつかの実施形態では、C V H 検知素子 3 0 2 は、図 1 A と併せて上記に述べたそれらと同じ、または同様の磁場検知素子のグループと置き換えることができる。

10

【0066】

磁場センサ 3 0 0 は、電流信号 3 0 6 a ~ 3 0 6 d を C V H 検知素子 3 0 2 に供給するために、電流スイッチ回路 3 0 6 を含むことができる。4 つの電流信号 3 0 6 a ~ 3 0 6 d を示しているが、他の実施形態では、電流信号は、4 つより多く、またはそれより少なく存在することができる。基本的に、電流スイッチ回路 3 0 6 は、C V H 検知素子 3 0 2 内の縦型ホール素子のいずれか、またはすべてにアクセスし、いずれかの組み合わせで電流を供給することができる。

【0067】

また、磁場センサ 3 0 0 は、シーケンススイッチ回路 3 0 4 を含むことができる。シーケンススイッチ回路 3 0 4 は、C V H 検知素子 3 0 2 から信号 3 0 2 a を受信するように結合される。いくつかの実施形態では、信号 3 0 2 a は、C V H 検知および 3 0 2 内のすべての縦型ホール素子への信号結合経路を表す。

20

【0068】

図 1 と併せた上記の議論から、動作の際、シーケンススイッチ回路 3 0 4 および電流スイッチ回路 3 0 6 は、C V H 検知素子 3 0 2 のまわりで順次切り替えるように構成することができて、電流信号 3 0 6 a ~ 3 0 6 d を、C V H 検知素子 3 0 2 内の縦型ホール素子の異なる順番のものに供給し、C V H 検知素子 3 0 2 から信号 3 0 2 a の異なる順番のものを受信することが正しく認識されるはずである。いくつかの実施形態では、順序付けは、C V H 検知素子 3 0 2 内の縦型ホール素子の各選択された 1 つまたは複数のための電流回転を含むことができる。電流回転は、図 4 ~ 4 C と併せて以下でより十分に述べる。

30

【0069】

シーケンススイッチ回路 3 0 4 から、ここでは 2 つの差動信号 3 0 4 a、3 0 4 b とし示す、1 つまたは複数の差動出力信号が供給される。両方の差動信号 3 0 4 a、3 0 4 b は、図 2 の信号 2 0 2 と同様のサンプリングされたアナログ信号とすることができることを理解されたい。

【0070】

位相調節モジュール 3 0 7 は、どちらかの信号経路に結合することができるが、しかし、ここでは、差動信号 3 0 4 b を受信し、位相が調節された差動信号 3 0 7 a を供給するように示す。位相調節は、図 9 と併せて以下でより十分に述べる。差動増幅器 3 0 8 を、差動信号 3 0 4 a および位相が調節された差動信号 3 0 7 a を受信するように結合し、増幅された信号 3 0 8 a を生成するように構成することができる。

40

【0071】

帯域フィルタ 3 1 0 を、増幅された信号 3 0 8 a を受信するように結合し、フィルタリングされた信号 3 1 0 a を生成するように構成する。フィルタリングされた信号 3 1 0 a は、図 2 の信号 2 0 4 と同様な正弦曲線とすることができることを理解されたい。

【0072】

アナログデジタル変換器 (A D C) 3 1 2 を、フィルタリングされた信号 3 1 0 a を受信するように結合し、デジタルの変換された信号 3 1 2 a を生成するように構成することができる。角度計算モジュール 3 1 4 を、変換されたデジタル信号 3 1 2 a を受信するように結合し、x y 角度信号 3 1 4 a を生成するように構成する。磁石 3 2 0 が回転するに

50

つれて、x y 角度信号 3 1 4 a の値が、C V H 検知素子 3 0 2 の平面中の磁石 3 2 0 によって生成された磁場の角度に従って変化する。

【0073】

また、角度計算モジュール 3 1 4 は、発振器およびロジックモジュール 3 1 6 からクロック信号 3 1 6 c、3 1 6 d を受信するように結合される。クロック信号 3 1 6 c、3 1 6 d は、変換されたデジタル信号 3 1 2 a の位相、すなわちフィルタリングされた信号 3 1 0 a の位相を識別するために、角度計算モジュール 3 1 4 によって基準として使用される。たとえば、クロック信号 3 1 6 c、3 1 6 d の 1 つは、フィルタリングされた信号 3 1 0 a の周波数、すなわち図 2 の信号 2 0 4 の周波数と周波数が同じクロック信号とすることができる。動作の際、クロック信号および変換された信号 3 1 2 a の位相は、比較することができて、x y 角度信号 3 1 4 a を生成し、それは、磁石 3 2 0 によって生成された磁場の角度を示す。

10

【0074】

また、発振器およびロジックモジュール 3 6 0 は、クロック制御信号 3 1 6 a、3 1 6 b を、シーケンススイッチ回路 3 0 4 に、電流スイッチ回路 3 0 6 に個別に供給することができる。クロック 3 1 6 a、3 1 6 b によって、シーケンススイッチ回路 3 0 4 および電流スイッチ回路 3 0 6 が、チョッピングまたは電流回転の有無にかかわらず、C V H 検知素子 3 0 2 のまわりを 1 段ごとに進んで、C V H 検知素子 3 0 2 内の縦型ホール素子の順次を選択された異なるものがもたらされる。

【0075】

20

図 3 に示していないが、C V H 検知素子 3 0 2 内の縦型ホール素子の若干のものは、図 6 ~ 1 6 と併せて以下でより十分に述べる方法でシーケンススイッチ回路 3 0 4 によって組み合わせることができる。

【0076】

図 4 ~ 4 C は、5 つのコンタクトを有する縦型ホール素子のために使用することができる 4 つの位相の電流回転またはチョッピングを表す。それゆえ、そのような電流回転は、図 1 の C V H 検知素子 1 2 および図 3 の C V H 検知素子 3 0 2 内の各選択された縦型ホール素子のために使用することができることを正しく認識すべきである。また、そのような電流回転も、離れた磁場検知素子、たとえば図 1 A の磁場検知素子 3 0 a ~ 3 0 h のために使用することができ、磁場検知素子 3 0 a ~ 3 0 h は、その時の選択されたチョッピングされたものであることを正しく認識すべきである。

30

【0077】

本明細書に述べる実施形態のすべてが 5 つのコンタクトを備える縦型ホール素子を使用しているが、他の実施形態では、縦型ホール素子は、任意の奇数のコンタクトを有する。本明細書で使用するとき、用語「中央コンタクト (central contact)」は、奇数のコンタクトの中央のコンタクトをいう。

【0078】

図 4 ~ 4 A の電流駆動ノードおよび信号の記号の配向は、縦型ホール素子のリングの外側から、たとえば C V H 検知素子の外側から見る透視図法から示されている。0、90、180 および 270 度の位相に関して以下で述べる命名法は、いささか恣意的であることを理解されたい。これらの命名法は、平面ホール効果素子について使用される同様の命名法の使用に由来し、電流回転のシーケンスの間、電流は、物理的に 90 度離れているノード中に順次に注入される。縦型ホール素子に関して、90 度離れているというそのような物理的角度が存在しない。そうは言うものの、図 4、4 A、4 B および 4 C は、本明細書では 0、90、180、270 度の位相として個別に参照される。

40

【0079】

ここで図 4 を参照すると、図 3 の C V H 検知素子 1 0 2 の縦型ホール素子 4 0 0 が、5 つの縦型ホール素子のコンタクト、すなわち第 1、第 2、第 3、第 4 および第 5 の縦型ホール素子のコンタクト 4 0 2 a、4 0 2 b、4 0 2 c、4 0 2 d、4 0 2 e から個別に成る。第 1 のチョッピングまたは電流回転の位相 (ゼロ度位相) では、電流源 4 0 8 は、図

50

3の電流源305と同じ、または同様とすることができ、第1および第5の縦型ホール素子のコンタクト402a、402eに個別に結合することができ、それらは、ともに結合され、第1の縦型ホール素子のコンタクト402aに流れるIの全電流、電流の半分 $I/2$ を供給し、第5の縦型ホール素子のコンタクト402eに流れる電流の半分 $I/2$ を供給することができる。第3の縦型ホール素子のコンタクト402cは、電圧基準410、たとえばグラウンドに結合される。電流源408からの電流は、破線によって示すように、第1および第5の縦型ホール素子のコンタクト402a、402eから個別にCVH検知素子400の基板406を通じて（たとえば基板上的エピタキシャル層を通じて）第3の縦型ホール素子のコンタクト402cに流れる。

【0080】

外部磁場に反応する信号、Vmが、第2および第4の縦型ホール素子のコンタクト402b、402dの間に個別に生じる。それゆえ、第1の電流回転位相では、図3の電流回転回路306が、第2および第4の縦型ホール素子のコンタクト402b、402dを選択することができて、出力信号105aを供給し、そして第1、第5および第3の縦型ホール素子のコンタクト402a、402e、402cを個別に、図3の電流源305に結合されるそれらのコンタクトとして選択することができる。以下で述べる他の電流回転位相の間の結合は、明らかなはずである。

【0081】

ここで図4Aを参照すると、図4の同様の要素が、同様の参照記号表示を有して、CVH検知素子102の同じ縦型ホール素子400（同じ5つの縦型ホール素子のコンタクト）の第2の電流回転位相（180度位相）で示されており、結合が、図3の電流スイッチ回路306によって変えられている。第2の位相では、電流源408は、第3の縦型ホール素子のコンタクト402cに結合され、第1および第5の縦型ホール素子のコンタクト402a、402eは、ともに、そして基準電圧410に個別に結合される。それゆえ、電流は、基板406を通じて図4に示すそれらから反対方向に流れる。

【0082】

図4でのように、外部磁場に反応する信号、Vmは、第2および第4の縦型ホール素子のコンタクト402b、402dの間に個別に生じる。図4Aの信号Vmは、図4の信号Vmと同様である。しかし、信号内のオフセット電圧が、異なり得る、たとえば符号が異なる、および振幅がいくらか異なり得る。

【0083】

ここで図4Bを参照すると、図4および4Aの同様の要素が、同様の参照記号表示を有して、CVH検知素子102の同じ縦型ホール素子400（同じ5つの縦型ホール素子コンタクト）に対する第3の電流回転位相（90度位相）で示されており、結合がやはり電流スイッチ回路306によって変えられている。第3の位相では、電流源408は、第2の縦型ホール素子のコンタクト402bに結合され、第4の縦型ホール素子のコンタクト402dは、基準電圧410に結合される。それゆえ、電流は、第2の縦型ホール素子のコンタクト402bから基板406を通じて第4の縦型ホール素子のコンタクト402dに流れる。

【0084】

第1および第5の縦型ホール素子のコンタクト402a、402eは、個別に、ともに結合される。また、いくらか電流が、第2の縦型ホール素子のコンタクト402bから基板406を通じて第1の縦型ホール素子のコンタクト402aに流れ、相互結合を通じて第5の縦型ホール素子のコンタクト402eに流れる。また、いくらか電流が、第5の縦型ホール素子のコンタクト402eから基板406を通じて第4の縦型ホール素子のコンタクト402dに流れる。

【0085】

外部磁場に反応する信号Vmが、まず第1の縦型ホール素子のコンタクト402a（および第5の縦型ホール素子のコンタクト402e）と第3の縦型ホール素子のコンタクト402cの間に生じる。図4Bの信号Vmは、図4および4Aの信号Vmと同様である。

10

20

30

40

50

しかし、信号内のオフセット電圧が、異なり得る、たとえば符号が異なる、および振幅がいくらか異なり得る。

【0086】

ここで図4Cを参照すると、図4～4Bの同様の要素が、同様の参照記号表示を有して、CVH検知素子102の同じ縦型ホール素子400（同じ5つの縦型ホール素子のコンタクト）に対して第4の電流回転位相（270度位相）で示されており、結合が、やはり電流スイッチ回路306によって変えられている。第4の位相では、電流は、図4Bで示すそれから反転されている。電流源408は、第4の縦型ホール素子のコンタクト402dに結合され、第2の縦型ホール素子のコンタクト402bは、基準電圧410に結合される。それゆえ、電流は、第4の縦型ホール素子のコンタクト402dから基板406を通じて第2の縦型ホール素子のコンタクト402bに流れる。

10

【0087】

第1および第5の縦型ホール素子のコンタクト402a、402eは、個別に、ともに結合される。また、いくらかの電流が、第4の縦型ホール素子のコンタクト402dから基板406を通じて第5の縦型ホール素子のコンタクト402eに流れ、相互結合を通じて第1の縦型ホール素子のコンタクト402aに流れる。また、いくらかの電流が、第1の縦型ホール素子のコンタクト402aから基板406を通じて第2の縦型ホール素子のコンタクト402bに流れる。

【0088】

外部磁場に反応する信号Vmが、第1の縦型ホール素子のコンタクト402a（および第5の縦型ホール素子のコンタクト402e）と第3の縦型ホール素子のコンタクト402cの間に生じる。図4Cの信号Vmは、図4～4Bの信号、Vmと同様である。しかし、信号内のオフセット電圧が、異なり得る、たとえば符号が異なる、および振幅がいくらか異なり得る。

20

【0089】

図4～4Cの4つの位相のチョッピングによって供給される信号Vmは、外部磁場に反応する。

上記に述べたように、図3のシーケンススイッチ回路304の順序付け動作によってCVH検知素子302内のいずれか1つの縦型ホール素子に対して4つの電流回転位相を生成した後、図4～4Cの電流回転配置は、次の縦型ホール素子、たとえば図4～4Cに示すそれらから1つの（またはそれより多くの）縦型ホール素子のコンタクトだけずらされた5つの縦型ホール素子のコンタクトに移ることができ、4つの電流回転位相は、図3の電流スイッチ回路306およびシーケンススイッチ回路304の動作によって新しい縦型ホール素子に対して実施することができる。

30

【0090】

電流回転位相のシーケンスは、電流回転動作の間、任意の順序とすることができることを理解されたい。

ここで図5を参照すると、グラフ500は、水平軸のスケールの単位が角度であり、垂直軸のスケールの値の単位がxy角度値の大きさ、たとえば図3のxy角度値314aの大きさである。

40

【0091】

線502は、角度エラーがないxy角度値を表す。xy角度値に角度エラーがないとき、xy角度値は、実際の角度に対して完全に線形になる、すなわち、xy角度値は、図3の磁石320によって生成された磁場の角度を完全に真に表し、線502は、ゼロを通る。

【0092】

線504は、平均またはDC角度エラーのみがあるxy角度値を表し、したがってxy角度値によって表されるすべての角度は、一定の度数だけずれている。線504は、ゼロを通らない。

【0093】

50

曲線 506 は、磁石 320 によって生成された磁場の真の角度を表す際にエラー、すなわち平均または DC エラーおよび正弦曲線の様子を示すエラーも含む $x y$ 角度値を表す。

曲線 508 は、磁石 320 によって生成された磁場の真の角度を表す際に他のエラーを含む $x y$ 角度値を表す。

【0094】

磁場センサ 300 の様々な回路特性は、エラー、すなわち曲線 506、508 によって表される DC (または平均) 角度エラーと曲線 506、508 の正弦曲線形状との両方の一因になる。エラーの原因になる 1 つの要因は、図 3 のシーケンススイッチ回路 304 によって、および/または電流スイッチ回路 306 によって生成されたスイッチングノイズである。別の要因は、CVH 検知素子 302 内の縦型ホール素子の間でオフセット電圧が異なる、たとえば図 2 の信号 202 と併せて上記に述べたオフセット電圧が異なることである。別の要因は、様々な縦型ホール素子の感度が異なることである。

【0095】

まず、シーケンススイッチ回路 304 に関し、シーケンススイッチ回路 304 によって生成された電荷注入またはスイッチングスパイク (ともにノイズという) は、各縦型ホール素子が CVH 検知素子 302 から順次を選択されたとき、必ずしも厳密に同じでないことを理解されたい。シーケンススイッチ回路 304 によって生成されたノイズは、各縦型ホール素子が選択されたときと同じでないとき、DC (または平均) 角度エラーが生成し、また曲線 506、508 によって表されるようなものなど、正弦曲線タイプのエラーが生成する。正弦曲線エラーの特性は、部分的に、シーケンススイッチが CVH 検知素子 302 のまわりでサイクルごとに繰り返されることによって生成されるノイズの結果であり得、それゆえノイズは、図 2 の信号 202 の周波数における角度エラーの周波数成分を有することになり、信号 502 (図 3 の 304a) に加わることになる。角度エラーの周波数成分は、信号 304a、304b に対する位相が基本的に一定であり、したがって角度エラーが加わると、信号 304a、304b の位相に応じて、加算された信号中に様々な位相シフトエラーが引き起こされる。より高い高調波もノイズから生じ得る。

【0096】

次に、電流スイッチ回路 306 に関し、電流スイッチ回路 306 によって生成された電荷注入またはスイッチングスパイク (ともにノイズという) は、各縦型ホール素子が CVH 検知素子 302 中で順次を選択されたとき、必ずしも厳密に同じでないことを理解されたい。電流スイッチ回路 306 によって生成されたノイズは、各縦型ホール素子が選択されたときと同じでないとき、DC (または平均) 角度エラーが生成し、また曲線 506、508 によって表されるものなどの正弦曲線タイプのエラーも生成する。正弦曲線エラー特性は、電流スイッチ回路 306 が CVH 検知素子のまわりでサイクルごとに繰り返されることによって生成されるノイズから部分的に生じ得る。

【0097】

また、他の回路特性は、角度エラー、すなわちエラー曲線 506、508 によって表される DC (または平均) 角度エラーとエラー曲線 506、508 の正弦曲線形状との両方の一因になることができる。すなわち、図 3 のデュアル差動増幅器 308 および図 3 の他の回路要素も、シーケンススイッチ回路 304 が CVH 検知素子 302 の縦型ホール素子の間で切り替えたとき、また電流スイッチ回路 306 が様々な電流回転位相の間で切り替えたとき、そのような速度で最終値に落ち着くことができないということが、エラーの一因になる。

【0098】

ただしこれらに限定されないが、図 3 の CVH 検知素子 302 内の様々な縦型ホール素子の異なるオフセット電圧 (異なる電流回転位相におけるオフセット不整合を含む、または含まない)、様々な縦型ホール素子の感度の差、スイッチングノイズおよび回路要素が最終値に落ち着かないことを含む上記に述べた回路特性は、ただしこれらに限定されないが、図 3 の磁場センサ 300 の温度、CVH 検知素子 302 のまわりの順序付けの速度、磁石 320 が回転するとき CVH 検知素子 302 が被る磁場のピークの大きさ、および様

10

20

30

40

50

々な縦型ホール素子の間で選択された電流回転のシーケンス（複数可）を含む様々な要因によって影響される（すなわち変えられる）傾向がある。

【0099】

曲線506、508の間の差は、同じ要因の変化、すなわち温度の変化、磁石320が回転するときCVH検知素子302が被る磁場のピーク振幅の変化または差、CVH検知素子302内の縦型ホール素子のオフセット電圧の変化、様々な縦型ホール素子の感度の変化、CVH検知素子302のまわりの順序付けの速度の変化または差、およびCVH検知素子302内の様々な縦型ホール素子の中で選択された電流回転のシーケンス（複数可）の変化または差に帰することができる。これらの要因の中で、温度の変化は、いつでも起き得ることを理解されたい。磁場のピーク振幅の変化は、位置の変化、すなわち図3の磁石320とCVH検知素子302の間のエアギャップ変化によって影響され得る。また、磁場のピーク振幅の変化は、機械的な考慮事項、たとえば磁石320がその上で回転するベアリングまたはシャフトの摩擦によって影響され得る。しかし、順序付け速度の変化および電流回転シーケンスの変化は、一定であり得て、磁場センサ300の用途が異なる場合のみ、変化する。オフセット電圧の変化および縦型ホール素子の感度の変化は、温度の変化によって影響される傾向がある。

10

【0100】

一般に、支配的な角度エラーの周波数成分は、信号202（すなわち304a、304b）の周波数の第1および第2の高調波で生じると判断されてきた。曲線506、508は、信号202（すなわち304a、304b）の周波数の第1および第2の高調波によって支配される角度エラー関数を表す。

20

【0101】

エラー曲線506、508は、数学的に次のように記述することができる。

数学的に、曲線506、508によって表される角度エラーは、

【0102】

【数1】

$$\alpha_{err} = OFF + DC(T) + \sum_{n=1}^{\infty} H_{nA}(T) \cdot \sin(n\alpha + H_{nP}(T)) \quad (1)$$

【0103】

として表すことができる、

ただし、

α = エラーを含む測定角度、

n = n 番目の高調波を示す変数、

T = 磁場センサ300の温度、

OFF = 磁気対象物の位置付けエラー、すなわち図3の磁石320に対するCVH検知素子302の機械的ミスアラインメント、これは、温度、 T と通常無関係である、

$DC(T)$ = DC 角度エラーの平均値、これは、温度、 T の関数である、

$H_{nA}(T)$ = エラーの n 番目の高調波成分の振幅、これは、温度、 T の関数である、

40

$H_{nP}(T)$ = n 番目の高調波成分の位相、これは、温度、 T の関数である。

【0104】

上記に述べた、温度以外の他の要因は、角度エラーに影響を及ぼし、式1では考慮されていない。すなわち、CVH検知素子302のまわりの順序付けの速度は、上記の表現中で、考慮されておらず、CVH検知素子302が被る、磁石320によって生成された磁場のピーク振幅は、考慮されておらず、そして電流回転シーケンス選択モジュール119によって生成された電流回転位相シーケンスは、考慮されていない。

【0105】

推定された量子化された角度エラー（むしろ式（1）の非量子化エラー）は、数学的に、

50

【0106】

【数2】

$$\alpha'_{err} = OFF + DC_q(T) + \sum_{n=1}^{\infty} H_{nA-q}(T) \cdot \sin(n\alpha + H_{nP-q}(T)) \quad (2)$$

【0107】

として表すことができる、

ただし、

q は、量子化された値を表す。

【0108】

また、不要なオフセット電圧を考慮する別の方法は、以下の式で与えられる、

【0109】

【数3】

$$V_1 = \frac{\sqrt{2}\pi}{N^{3/2}} \sigma_V \quad (3)$$

【0110】

ただし、

σ_V = 以下で述べる技法によって単独で、または組み合わせで取られたのかどうかにかかわらず、順次に選択された縦型ホール素子についてのオフセット電圧の標準偏差（すなわち変動）、

N = 単独で、または組み合わせで取られたのかどうかにかかわらず、複数の縦型ホール素子のまわりで順番にサンプルリングされる縦型ホール素子数、

V_1 = 図3の信号308aまたは310a中のオフセットエラーベクトルの第1高調波の大きさ。

【0111】

式(3)から、以下で述べる技法によって順次サンプルリングされる複数の縦型ホール素子の中でオフセット電圧の変動をより小さくすると、その結果得られる第1高調波のオフセットエラーベクトルの大きさをより小さくする傾向があることが明らかなはずである。オフセットエラーベクトルの第1高調波は、やはり所望の磁場方向測定値に加えられるが、しかし磁場方向測定値のエラーがより小さくなる。

【0112】

図6～16は、CVH検知素子、たとえば図3のCVH検知素子302内の個々の縦型ホール素子を、縦型ホール素子の組み合わせのいずれか1つからのオフセット電圧がより低くなるように、またCVH検知素子が異なる縦型ホール素子に順序付けられたとき、オフセット電圧変動がより低くなるように、たとえば図2の信号202の変動がより低くなるように、組み合わせることができる様々な方法を以下で述べる。言い換えると、磁場センサ300がCVH検知素子302のまわりで順序付けられたとき、オフセット変動が減少して、図3のxy角度信号314aで伝えられるとき、磁場の真の方向をより正確に示すことになる。

【0113】

ここで図6を参照すると、2つの縦型ホール素子602、604の結合配置600が示されている。

第1の縦型ホール素子602は、図4のゼロ度位相配置で配置され、第2の縦型ホール素子604は、図4Bの90度位相配置で配置されている。第1および第2の縦型ホール素子は、強め合うようにともに結合される。

【0114】

用語「強め合うように(constructively)」および「弱め合うように(destructively)」は、信号の磁場成分の加算または減算をそれぞれ指すために本明細書で使用している。

10

20

30

40

50

【0115】

いくつかの実施形態では、2つの縦型ホール素子602、604は、CVH検知素子内の、たとえば図1のCVH検知素子12または図3のCVH検知素子302内の縦型ホール素子である。他の実施形態では、2つの縦型ホール素子602、604は、図1Aの配置によって表すことができるように、離れた切り離された縦型ホール素子である。

【0116】

本明細書で使用する符号(+)、(-)は、ここでは、矢印606の方向で指示される磁場に反応して2つの縦型ホール素子602、604からの出力信号の磁場成分の極性を表す。個々の縦型ホール素子からの出力信号は、差動信号とすることができ、上記の慣例に従って、一方の出力コンタクトがプラスであり、他方の出力コンタクトがマイナスであることを理解されたい。矢印606と反対方向の磁場については、各縦型ホール素子の符号は反転する。

【0117】

例示の静的、すなわち動いていない磁場、たとえば606に反応して、2つの縦型ホール素子602、604からの出力信号は、DC信号である。動いている、または回転している磁場に反応して、2つの縦型ホール素子602、604からの出力信号は、変化するAC成分を含む変化する信号である。どちらの場合も、2つの縦型ホール素子602、604からの出力信号は、それぞれ2つの成分、すなわち外部磁場(静的または回転)に反応する所望の外部磁場成分(たとえばVext、DCまたはACのどちらか)とオフセット成分(たとえばVoff)を含み、オフセット成分は常にDC成分である。オフセット電圧のDC成分は、縦型ホール素子の接続位相(たとえば図4~4C参照)に応じて符号が変わる。

【0118】

例示の静的磁場606に反応して、第1の縦型ホール素子602からの差動出力信号(+と-コンタクトの間)は、第1の外部磁場成分と第1のオフセット成分の組み合わせ、Vext1+Voff1である。第2の縦型ホール素子604からの差動出力信号(+と-コンタクトの間)は、第2の外部磁場成分と第2のオフセット成分の組み合わせ、Vext2-Voff2である。2つの縦型ホール素子602、604からの2つの出力信号を、示すようにそれらを強め合うようにともに結合することによって組み合わせると、組み合わせられた差動信号を生じることになる、

$$\begin{aligned} V_{m+}, V_{m-} &= [(V_{ext1} + V_{off1}) + (V_{ext2} - V_{off2})] \\ &/ 2 \\ &= (V_{ext1} + V_{ext2}) / 2 + (V_{off1} - V_{off2}) \\ &/ 2 \end{aligned}$$

Voff1がVoff2とほぼ等しいと仮定し、Vext1がVext2とほぼ等しいと仮定すると、組み合わせられた差動信号Vm+、Vm-の結果として生じる外部磁場成分は、ほぼVextになり、組み合わせられた信号中のオフセット電圧は、ほぼキャンセルされてゼロになる。しかし、Voff1がVoff2と厳密に同じでないので、残余の小さなオフセット、Voffresaが残る。

【0119】

上記の式中および次の式の中の2つのファクタは、2つの縦型ホール素子が抵抗と直列の個別の電圧源と同様に振る舞うことのそれぞれの結果である。2つの縦型ホール素子は、ともに結合されたとき、2つの出力信号の平均である出力信号をもたらす傾向がある。

【0120】

それゆえ、2つの縦型ホール素子602、604は、示すように接続位相がゼロおよび90度で、示すように結合することができ、したがって外部磁場成分が強め合うように加算され、かつオフセット成分がほぼキャンセルされる。

【0121】

図2および5から、それぞれ順次に選択された縦型ホール素子のDCオフセット電圧がより低くなると、結局、磁場センサによって生成されたxy角度信号がより正確になる、

たとえば図 3 の磁場センサ 3 0 0 によって生成された x y 角度信号 3 1 4 a がより正確になることが正しく認識されるはずである。

【0 1 2 2】

2 つの縦型ホール素子の間に示す結合は、たとえば図 3 のシーケンススイッチ回路 3 0 4 および図 3 の電流スイッチ回路 3 0 6 によって達成することができる。

いくつかの実施形態では、2 つの縦型ホール素子 6 0 2、6 0 4（およびまた他の図と併せて以下の縦型ホール素子）は、チョッピングされるまたは電流が回転させられる。他の実施形態では、チョッピングまたは電流回転がない。

【0 1 2 3】

縦型ホール素子 6 0 2、6 0 4 を特定の配置で静的に結合されていると示しているが、チョッピングまたは電流回転が用いられている実施形態には、2 つの縦型ホール素子 6 0 2、6 0 4 は、電流回転が進むとき、ただ結合位相中で 9 0 度離れたままでいることが必要である。上記に述べたように、結合配置に与えられる度の名称は、縦型ホール素子に関しいくらか恣意的であり、平面ホール素子の結合配置から導かれる。それゆえ、図 6 に示す結合は、4 つの位相チョッピング中の第 1 のチョッピング配置を表すことができる。第 2 のチョッピング配置には、縦型ホール素子 6 0 2 は、図 4 B による 9 0 度結合配置に配置することができ、縦型ホール素子 6 0 4 は、図 4 A による 1 8 0 度結合配置に配置することができ、縦型ホール素子 6 0 2 は、図 4 A による 1 8 0 度結合配置に配置することができ、縦型ホール素子 6 0 4 は、図 4 C による 2 7 0 度結合配置に配置することができ、縦型ホール素子 6 0 2 は、図 4 C による 2 7 0 度結合配置に配置することができ、縦型ホール素子 6 0 4 は、図 4 によるゼロ度結合配置に配置することができ、チョッピング配置のすべてには、縦型ホール素子 6 0 2、6 0 4 の信号出力コンタクトは、信号出力コンタクト上の信号の磁場成分が強め合うように加算され、信号出力コンタクト上の信号のオフセット成分が互いにキャンセルされるように、ともに結合される。

【0 1 2 4】

上記のチョッピングまたは電流回転は、たとえば図 3 のシーケンススイッチ回路 3 0 4 および電流スイッチ回路 3 0 6 によって達成することができる。

チョッピングまたは電流回転がない実施形態には、一度出力サンプルが図 6 に示す配置によって得られると、シーケンススイッチ回路 3 0 4 および電流スイッチ回路 3 0 6 は、単に次の縦型ホール素子に 1 段進められ、それは、図 6 の右側への回転または左側への回転とすることができる。2 つの縦型ホール素子 6 0 2、6 0 4 が C V H 検知素子内のセットの縦型ホール素子のメンバである実施形態には、C V H 検知素子の 1 つまたは複数のコンタクトだけの右側または左側へのシフトとすることができる。

【0 1 2 5】

縦型ホール素子の組み合わせの他の配置は、以下の図に述べる。チョッピングまたは電流回転がこれらの図のそれぞれと併せて述べていないが、しかし、以下で図に示す配置のそれぞれは、チョッピングまたは電流回転を用いて使用することができ、電流回転シーケンス中の各段について図 4 ~ 4 C ごとの電流回転配置の示した相対な位相差を維持し、各図に示す極性に従った出力信号コンタクトの結合を維持し、それぞれのシーケンスの段において縦型ホール素子の間で物理的角度関係を維持することを理解されたい。

【0 1 2 6】

ここで図 7 を参照すると、グラフ 7 0 0 は、水平軸のスケールの位相の単位が度である。また、グラフ 7 0 0 は、垂直軸のスケールの振幅の単位が正規化された単位である。

曲線 7 0 2 は、円のまわりで選択された縦型ホール素子の 1 つの完全な回転について、第 1 高調波、すなわち順次にサンプリングされてフィルタリングされた出力信号（たとえば図 3 の信号 3 1 0 a）中の上記に述べた残余オフセット、V o f f r e s a を表し、選択された縦型ホール素子は、結合位相（6 0 2、6 0 4、図 6）中で 9 0 度離れており、図 6 の 2 つの静的に選択された縦型ホール素子 6 0 2、6 0 4 によって表すように、組み合わせられている。曲線 7 0 2 は、基本的に、オフセット電圧だけから生じたエラー信号を

表し、それは、動作の際、外部磁場から生じる逐次信号に加算されて、観測された逐次信号中に位相エラーをもたらすことになる。エラー信号702は、単独で観測することができる。たとえば縦型ホール素子が図6に示すように結合された状態で、ゼロ外部磁場中に図3の磁場センサ300を置き、図3の信号310aを観測することによって、観測することができる。外部磁場がない場合、信号310aは、ゼロであるはずであるが、しかし、それは、むしろ、電流702によって表されるようなエラー信号とすることができる。

【0127】

エラー信号702の位相は、ゼロ度として任意に示す。通常、エラー信号702の大きさは、その代りに7.5ガウスの外部磁場を用いて、しかしオフセット成分がない状態で得られるはずのそれと同様であることが観測されている。1000ガウスの外部磁場に関し、7.5ガウスに相当するエラー成分は、図3のxy角度信号314a中の約0.43度の最大またはピークエラーになる。このエラーは、簡単なベクトル加算によって計算することができる、つまりいずれかの1つの選択された位相角度で7.5ガウスによる静的エラーベクトルを取り、そのエラーベクトルを、図6の配置に最も近い回転磁場から生じる1000ガウスによる回転外部磁場ベクトルに加算する。

【0128】

図6の結合配置が使用されないが、しかしその代りに、円のまわりのシーケンスの間、一度に1つだけの縦型ホール素子からの出力信号が使用される場合、エラー信号は、通常、より大きくなるはずであり、図3のxy角度信号314a中の結果として生じる角度エラーは、通常、より大きくなるはずである。

【0129】

ここで図8を参照すると、別の結合配置800が示されている。

第1の縦型ホール素子802は、図4のゼロ度位相配置で配置され、第2の縦型ホール素子804は、図4Bの90度位相配置で配置され、第3の縦型ホール素子806は、図4のゼロ度位相配置で配置され、第4の縦型ホール素子808は、図4のゼロ度位相配置で配置されている。

【0130】

4つの縦型ホール素子の間に示す結合は、たとえば図3のシーケンススイッチ回路304および図3の電流スイッチ回路306によって達成することができる。

いくつかの実施形態では、4つの縦型ホール素子802、804、806、808は、CVH検知素子内の、たとえば図1のCVH検知素子12または図3のCVH検知素子302内の縦型ホール素子である。他の実施形態では、4つの縦型ホール素子802、804、806、808は、図1Aの配置によって表すことができるように、離れた切り離された縦型ホール素子である。

【0131】

第1および第2の縦型ホール素子802、804は、図6の縦型ホール素子602、604と同じ方法で強め合うようにともに結合される。それゆえ、例示の静的磁場810に反応して、第1の縦型ホール素子802からの差動出力信号（+と−コンタクトの間）は、第1の外部磁場成分と第1のオフセット成分の組み合わせ、 $V_{ext1} + V_{off1}$ である。第2の縦型ホール素子804からの差動出力信号（+と−コンタクトの間）は、第2の外部磁場成分と第2のオフセット成分の組み合わせ、 $V_{ext2} - V_{off2}$ である。2つの縦型ホール素子802、804からの2つの出力信号を、示すようにそれらを強め合うようにともに結合することによって組み合わせると、組み合わせられた差動信号、

$$V_{m+}, V_{m-} = [(V_{ext1} + V_{off1}) + (V_{ext2} - V_{off2})] / 2$$

$$= (V_{ext1} + V_{ext2}) / 2 + (V_{off1} - V_{off2}) / 2$$

を生じることになる。

【0132】

上記の図6と同様に、 V_{off1} が V_{off2} とほぼ等しいと仮定し、 V_{ext1} が

e x t 2 とほぼ等しいと仮定すると、組み合わせられた差動信号 V_{m+} 、 V_{m-} の結果として生じる外部磁場成分は、ほぼ V_{ext} であり、組み合わせられた信号中のオフセット電圧は、ほぼキャンセルされてゼロである。しかし、 V_{off1} が V_{off2} と厳密に等しくないで、残余の小さいオフセット、 V_{offset} が残る。

【0133】

第3および第4の縦型ホール素子806、808は、それぞれ図4の配置によるゼロ度の位相配置を有する。出力信号の極性（＋、－）によって示されるように、縦型ホール素子806、808の出力信号コンタクトは、出力信号の磁場信号成分が弱め合うように加算されるように、結合される。

【0134】

第1および第2の縦型ホール素子802、804は、縦型ホール素子の円のまわりに、たとえば円形縦型ホール素子のまわりに、または離れた切り離された縦型ホール素子の円のまわりに、180度離れて物理的に配置される。また、第3および第4の縦型ホール素子806、808は、縦型ホール素子の円のまわりに180度離れて物理的に配置される。

【0135】

第3および第4の縦型ホール素子806、808の間の線は、第1および第2の縦型ホール素子802、804の間の線から90である。また、他の物理的な配置が可能であり、そのいくつかが本明細書に述べられている。

【0136】

例示の静的磁場810に反応して、第3の縦型ホール素子806からの差動出力信号（＋と－コンタクトの間）は、第3の外部磁場成分と第3のオフセット成分の組み合わせ、 $-V_{ext3} - V_{off3}$ である。第4の縦型ホール素子808からの差動出力信号（＋と－コンタクトの間）は、第4の外部磁場成分と第4のオフセット成分の組み合わせ、 $V_{ext4} + V_{off4}$ である。2つの縦型ホール素子806、808からの2つの出力信号を、示すようにそれらを弱め合うようにともに結合することによって組み合わせると、組み合わせられた差動信号、

$$V_{s+}, V_{s-} = [(-V_{ext3} - V_{off3}) + (V_{ext4} + V_{off4})] / 2$$

$$= (V_{ext4} - V_{ext3}) / 2 + (V_{off4} - V_{off3})$$

／2

を生じることになる。

【0137】

V_{off3} が V_{off4} とほぼ等しいと仮定し、 V_{ext3} が V_{ext4} とほぼ等しいと仮定すると、組み合わせられる差動信号 V_{s+} 、 V_{s-} の結果として生じる外部磁場成分は、ほぼゼロであり、オフセット電圧は、キャンセルされてほぼゼロになる。しかし、やはり、小さな残余オフセット電圧、 V_{offset} が残る。

【0138】

図9と併せて以下で、動的に第1および第2の縦型ホール素子802、804の組み合わせによって個別に生成される残余オフセット電圧、 V_{offset} は、縦型ホール素子が縦型ホール素子の円のまわりに順序付けられたとき、第3および第4の縦型ホール素子806、808の組み合わせによって個別に生成される残余オフセット電圧、 V_{offset} と同様の大きさを有することができるが、しかし位相が異なることを述べる。 V_{offset} および V_{offset} は、2つのペアの縦型ホール素子によって生成された信号を組み合わせることによって、互いにキャンセルすることができる、または互いにほとんどキャンセルすることができることを述べることにする。

【0139】

第1および第2の縦型ホール素子802、804からの差動信号 V_{m+} 、 V_{m-} は、第3および第4の縦型ホール素子806、808からの差動信号 V_{s+} 、 V_{s-} と個別に、たとえば図3の差動増幅器308によって個別に組み合わせることができる。そのような組

10

20

30

40

50

み合わせの結果は、図 9 と併せて以下により完全に述べる。

【0140】

縦型ホール素子の円のまわりの順序付けまたは 1 段ごとの進み、および縦型ホール素子のチョッピングまたは電流回転は、図 6 と併せて上記に述べたそれと同じ、または同様とすることができる。縦型ホール素子 802、804、806、808 は、図 1 と併せて上記に述べたような円形縦型ホール素子 (CVH) として、または図 1A に示したように離れた切り離された縦型ホール素子の円形に配置されたセットとして配置することができる。

【0141】

ここで図 9 を参照すると、グラフ 900 は、水平軸のスケールの位相の単位が度である。また、グラフ 900 は、垂直のスケールの振幅の単位が正規化された単位である。

曲線 902 は、図 7 の曲線 702 と同様で、第 1 高調波、すなわち円のまわりで選択された縦型ホール素子の 1 つの完全な回転について順次にサンプリングされてフィルタリングされた出力信号 (たとえば、図 3 の信号 310a) 中の上記に述べた残余オフセット、Voffres a を表し、選択された縦型ホール素子は、図 3 の縦型ホール素子 802、804 によって表されるように結合位相中で 90 度離れている。

【0142】

曲線 904 は、第 1 高調波、すなわち円のまわりで選択された縦型ホール素子の 1 つの完全な回転について順次にサンプリングされてフィルタリングされた出力信号 (たとえば、図 3 の信号 310a) 中の上記に述べた残余オフセット、Voffres b を表し、選択された縦型ホール素子は、図 8 の縦型ホール素子 806、808 によって表されているように、それぞれゼロ度の結合位相にある。

【0143】

曲線 902、904 は、約 90 度離れていることができ、それは、縦型ホール素子 806、808 に対する縦型ホール素子 802、804 の 90 度の相対的位置によって決定される。曲線 902、904、すなわち、信号 902、904 を最善に組み合わせるために、信号 902、904 が加算される場合、信号 902、904 が 180 度の位相ずれになるように、信号 902、904 の 1 つまたは両方の位相をシフトすることが、または信号 902、904 が減算される場合、信号 902、904 が同位相になるように、信号 902、904 の 1 つまたは両方の位相をシフトすることが有利である。この目的を達成するために、シーケンススイッチ回路 304 によって供給される差動信号の 1 つに、図 3 の位相調節モジュール 307 によって位相調節を適用する。

【0144】

他の実施形態では、縦型ホール素子 806、808 に対する縦型ホール素子 802、804 の相対的位置は、90 度以外の角度であり、曲線 902、904 の間の位相差は、それに応じて 90 度以外である。1 つのそのような配置は、図 10 と併せて以下に示す。

【0145】

ここで図 10 を参照すると、別の結合配置 1000 が示されている。

第 1 の縦型ホール素子 1002 が、図 4 のゼロ度位相配置に配置され、第 2 の縦型ホール素子 1004 が、図 4B の 90 度位相配置に配置され、第 3 の縦型ホール素子 1006 が、図 4 のゼロ度位相配置に配置され、第 4 の縦型ホール素子 1008 が、図 4 のゼロ度位相配置に配置されている。

【0146】

4 つの縦型ホール素子の間に示す結合は、たとえば図 3 のシーケンススイッチ回路 304 および図 3 の電流スイッチ回路 306 によって達成することができる。

いくつかの実施形態では、4 つの縦型ホール素子 1002、1004、1006、1008 は、CVH 検知素子内の、たとえば図 1 の CVH 検知素子 12 または図 3 の CVH 検知素子 302 内の縦型ホール素子である。他の実施形態では、4 つの縦型ホール素子 1002、1004、1006、1008 は、図 1A の配置によって表すことができるように、離れた切り離された縦型ホール素子である。

10

20

30

40

50

【0147】

第1および第2の縦型ホール素子1002、1004は、図8の第1および第2の縦型ホール素子802、804と同じ方法で強め合うようにともに結合される。第3および第4の縦型ホール素子1006、1008は、図8の第3および第4の縦型ホール素子806、808と同じ方法で弱め合うようにともに結合される。しかし、図8の結合配置と違って、第1および第2の縦型ホール素子1002、1004は、互いに隣接して物理的に配置され、また、第3および第4の縦型ホール素子1006、1008は、互いに隣接して物理的に配置される。

【0148】

第1の縦型ホール素子1002は、縦型ホール素子の円のまわりで第4の縦型ホール素子1008から180度に配置される。第2の縦型ホール素子1004は、縦型ホール素子の円のまわりで第3の縦型ホール素子1006から180度に配置される。

【0149】

図6の縦型ホール素子602、604と併せて上記でより十分に述べたように、縦型ホール素子1002、1004の出力信号の磁場信号成分は、強め合うように加算され、縦型ホール素子1002、1004の出力信号のオフセット成分は、ほぼキャンセルされてゼロになるが、しかし、残余オフセット電圧 V_{offset} が残る恐れがある。

【0150】

第3および第4の縦型ホール素子1006、1008は、それぞれ図4の配置によって位相配置がゼロ度である。出力信号の極性（＋、－）によって示されるように、縦型ホール素子1006、1008の出力信号コンタクトは、出力信号の磁場信号成分が弱め合うように加算されるように結合される。

【0151】

第1および第4の縦型ホール素子1002、1008の間の線が、第2および第3の縦型ホール素子1004、1006の間の線から90度より小さい角度で、たとえば20度だけ回転させる。また、他の物理的な配置が可能であり、そのいくつかが本明細書に述べられている。

【0152】

例示の静的磁場1010に反応して、第1の縦型ホール素子1002からの差動出力信号（＋と－コンタクトの間）は、第1の外部磁場成分と第1のオフセット成分の組み合わせ、 $V_{ext1} + V_{off1}$ である。第2の縦型ホール素子1004からの差動出力信号（＋と－コンタクトの間）は、第2の外部磁場成分と第2のオフセット成分の組み合わせ、 $V_{ext2} - V_{off2}$ である。2つの縦型ホール素子1002、1004からの2つの出力信号を、示すようにそれらを強め合うようにともに結合することによって組み合わせると、組み合わせられた差動信号、

$$\begin{aligned} V_{m+}, V_{m-} &= [(V_{ext1} + V_{off1}) + (V_{ext2} - V_{off2})] \\ &\quad / 2 \\ &= (V_{ext1} + V_{ext2}) / 2 + (V_{off1} - V_{off2}) \\ &\quad / 2 \end{aligned}$$

を生じることになる。

【0153】

V_{off1} が V_{off2} とほぼ等しいと仮定し、 V_{ext1} が V_{ext2} とほぼ等しいと仮定すると、組み合わせられた差動信号 V_{m+} 、 V_{m-} の結果として生じる外部磁場成分は、ほぼ V_{ext} であり、組み合わせられた信号中のオフセット電圧は、ほぼキャンセルされてゼロになる。しかし、 V_{off1} が V_{off2} と厳密に等しくないため、残余の小さなオフセット、 V_{offset} が残る。

【0154】

それゆえ、2つの縦型ホール素子1002、1004は、示すように接続位相がゼロおよび90の状態、示すように結合することができ、したがって外部磁場成分は、強め合うように加算され、かつオフセット成分はほぼキャンセルされる。

【0155】

第3の縦型ホール素子1006からの差動出力信号（＋と－コンタクトの間）は、第3の外部磁場成分と第3のオフセット成分の組み合わせ、 $V_{ext3} + V_{off3}$ である。第4の縦型ホール素子1008からの差動出力信号（＋と－コンタクトの間）は、第4の外部磁場成分と第4のオフセット成分の組み合わせ、 $-V_{ext4} - V_{off4}$ である。2つの縦型ホール素子806、808からの2つの出力信号を、示すようにそれらを弱め合うようにともに結合することによって組み合わせると、組み合わせられた差動信号、

$$V_{s+}, V_{s-} = [(V_{ext3} + V_{off3}) + (-V_{ext4} - V_{off4})] / 2$$

$$= (V_{ext3} - V_{ext4}) / 2 + (V_{off3} - V_{off4}) / 2$$

を生じることになる。

10

【0156】

V_{off3} が V_{off4} とほぼ等しいと仮定し、 V_{ext3} が V_{ext4} とほぼ等しいと仮定すると、組み合わせられた差動信号 V_{s+} 、 V_{s-} の結果として生じた外部磁場成分は、ほぼゼロであり、オフセット電圧は、キャンセルされてほぼゼロになる。しかし、やはり、小さな残余オフセット電圧、 $V_{offresb}$ が残る。

【0157】

図9に描くそれと同様に、動的に第1および第2の縦型ホール素子1002、1004の組み合わせによって個別に生成された残余オフセット電圧、 $V_{offresa}$ は、縦型ホール素子が縦型ホール素子の円のまわりで順序付けられたとき、第3および第4の縦型ホール素子1006、1008の組み合わせによって個別に生成された残余オフセット電圧、 $V_{offresb}$ と同様の大きさを有することができるが、しかし位相が異なる。

20

【0158】

信号 $V_{offresa}$ 、 $V_{offresb}$ は、図3の位相調節モジュール307によって位相合わせされた状態にすることができる。

第1および第2の縦型ホール素子1002、1004からの差動信号 V_{m+} 、 V_{m-} は、第3および第4の縦型ホール素子1006、1008からの差動信号 V_{s+} 、 V_{s-} と個別に、位相調節の有無にかかわらず、たとえば図3の差動増幅器308によって個別に組み合わせることができる。そのような組み合わせの結果は、図9と併せて上記により十分に述べた。

30

【0159】

縦型ホール素子の円のまわりの順序付けまたは1段ごとの進み、および縦型ホール素子のチョッピングまたは電流回転は、図6と併せて上記に述べたそれと同じまたは同様とすることができる。縦型ホール素子1002、1004、1006、1008は、図1と併せて上記に述べたように円形縦型ホール素子（CVH）として、または図1Aに表されるように離れた切り離された縦型ホール素子の円形に配置されたセットとして配置することができる。

【0160】

ここで図11を参照すると、5つのコンタクトの縦型ホール素子1100のコンタクト1102a～1102e（また1～5）が、図4のゼロ度の結合で配置されている。縦型ホール素子1100は、図8の縦型ホール素子802または図10の縦型ホール素子1002を表すように意図されている。コンタクト1102a～1102eの間および基板1106内の抵抗が示されている。縦型ホール素子1100によって生成されるオフセット電圧を表すために、コンタクトの多くの間の抵抗、 R は、同じに作られているが、しかし $R + \Delta R_1$ が、2と3と番号が付けられたコンタクトの間に示されている。

40

【0161】

縦型ホール素子1100の電子回路表現が図13と併せて以下に示されている。

ここで図12を参照すると、図11の同様の要素が同様の参照記号表示を有して示され、5つのコンタクトの縦型ホール素子1200のコンタクト1202a～1202e（または1～5）が、図4Bの90度の結合で配置されている。縦型ホール素子1200は、

50

図 8 の縦型ホール素子 8 0 4 または図 1 0 の縦型ホール素子 1 0 0 4 を表すように意図されている。コンタクト 1 1 0 2 a ~ 1 1 0 2 e の間および基板 1 1 0 6 内の抵抗が示されている。縦型ホール素子 1 2 0 0 によって生成されるオフセット電圧を表すために、コンタクトの多くの間の抵抗、R が同じに作られるが、しかし抵抗、 $R + \Delta R_2$ が 2 と 3 と番号が付けられたコンタクトの間に示されている。

【0 1 6 2】

縦型ホール素子 1 1 0 0 の電子回路表現が図 1 3 と併せて以下に示されている。

ここで図 1 3 を参照すると、回路モデル 1 3 0 0 が、ともに結合された 2 つの縦型ホール素子を表す。回路モデル 1 3 0 0 の左側の回路モデル部分が、図 1 1 の縦型ホール素子 1 1 0 0 を表す（すなわち図 4 および 1 1 のゼロ位相の結合、すなわち図 8 および 1 0 の第 1 の縦型ホール素子 8 0 2、1 0 0 2 を個別に）。回路モデル 1 3 0 0 の右側の回路モデル部分が、図 1 2 の縦型ホール素子 1 2 0 0 を表す（すなわち図 4 B および 1 2 の 9 0 度位相の結合、すなわち図 8 および 1 0 の第 2 の縦型ホール素子 8 0 4、1 0 0 4 を個別に）。

【0 1 6 3】

2 つの電気的結合のコンタクトが、番号 1 ~ 5 によって示されている。抵抗 R 、 $R + \Delta R_1$ および $R + \Delta R_2$ は、図 1 1 および 1 2 の縦型ホール素子によるコンタクトの間に示されている。2 つの回路モデルは、図 8 の縦型ホール素子 8 0 2、8 0 4 と同じ方法で強め合うようにともに結合され、図 1 0 の縦型ホール素子 1 0 0 2、1 0 0 4 がともに結合される。

【0 1 6 4】

回路モデル 1 3 0 2 は、回路モデル 1 3 0 0 に相当する。

シンボル $\diagup \diagup$ は、「に対して平行な」ことを表すように意図されている。式は、以下で回路モデル 1 3 0 2 を記述する。以下の式では、上付き文字ゼロは、回路モデル 1 3 0 0 の配置の左側のゼロ位相の結合を表すように意図されており、上付き文字 90 は、回路モデル 1 3 0 0 の配置の右側の 90 度位相の結合を表すように意図されている。

【0 1 6 5】

$R \gg \Delta R_1$ と仮定すると、 $R \diagup \diagup (R + \Delta R)$ を $(R + \Delta R) \diagup 2$ と近似することができる。したがって、

【0 1 6 6】

【数 4】

$$V_{off_d} = V^+ \cdot \left(\frac{R + \Delta R_1^0}{2R + \Delta R_1^0 + \Delta R_2^0} - \frac{1}{2} \right)$$

$$V_{off_d} = V^+ \cdot \frac{2R + 2\Delta R_1^0 - R - \Delta R_1^0 - R - \Delta R_2^{90}}{4R + 2\Delta R_1^0 + 2\Delta R_2^{90}}$$

$$V_{off_d} = V^+ \cdot \frac{\Delta R_1^0 - \Delta R_2^{90}}{4R + 2\Delta R_1^0 + 2\Delta R_2^{90}}$$

(1)

【0 1 6 7】

【数 5】

$$4R \gg 2\Delta R_1 + 2\Delta R_2^{90}$$

【0 1 6 8】

と仮定すると、

【0 1 6 9】

10

20

30

40

【数 6】

$$Voff_d \sim V^+ \cdot \frac{\Delta R_1^0 - \Delta R_2^{90}}{4R} = Voff_1^0 - Voff_2^{90} \quad (2)$$

【0170】

が得られる。

上記の式は、上記に述べた残余オフセット、Voffresaである。

ここで図14を参照すると、回路モデル1400は、ともに結合された2つの縦型ホール素子の別の回路モデルである。回路モデル1400の左側の回路モデル部分は、図11の縦型ホール素子1100を表す（すなわち図4および11のゼロ位相の結合、すなわち図8および10の第3の縦型ホール素子806、1006を個別に）。回路モデル1400の右側の回路モデル部分は、図12の縦型ホール素子1200を表す（すなわち図4および11のゼロ位相の結合、すなわち図8および10の第4の縦型ホール素子808、1008を個別に）。

【0171】

2つの電氣的結合のコンタクトが、番号1～5で示されている。抵抗R、R+ΔR1およびR+ΔR2が、図11の縦型ホール素子1100によるコンタクトの間に示されている。2つの回路モデルは、図8の縦型ホール素子806、808と同じ方法で弱め合うようにともに結合され、図10の縦型ホール素子1006、1008が、ともに結合される。

【0172】

回路モデル1402は、回路モデル1400に相当する。

シンボル//は、「に対して平行な」ことを表すように意図されている。式が、以下で回路モデル1402を記述する。以下の式では、上付き文字ゼロは、回路モデル1400の配置の左側および右側のゼロ位相の結合を表すように意図されている。

【0173】

$R \gg \Delta R_i$ と仮定すると、 $R // (R + \Delta R)$ を $(R + \Delta R) / 2$ と近似することができる。したがって、

【0174】

【数 7】

$$Voff_d = V^+ \cdot \left(\frac{R + \Delta R_1^0}{2R + \Delta R_1^0} - \frac{R + \Delta R_2^0}{2R + \Delta R_2^0} \right)$$

$$Voff_d = V^+ \cdot \frac{2R^2 + 2R\Delta R_1^0 + R\Delta R_2^0 + \Delta R_1^0\Delta R_2^0 - 2R^2 - 2R\Delta R_2^0 - R\Delta R_1^0 - \Delta R_1^0\Delta R_2^0}{4R^2 + 2R\Delta R_1^0 + 2R\Delta R_2^0 + \Delta R_2^0\Delta R_1^0}$$

$$Voff_d = V^+ \cdot \frac{R\Delta R_1^0 - R\Delta R_2^0}{4R^2 + 2R\Delta R_1^0 + 2R\Delta R_2^0 + \Delta R_2^0\Delta R_1^0} \quad (3)$$

【0175】

式(1)を式(3)と比較すると、それらは、分母中の

【0176】

【数 8】

$$(\Delta R_2^0\Delta R_1^0)$$

【0177】

ファクタだけが異なっていることに気付くことができる。

ほとんどの場合、このファクタは、無視できるはずであり、切り捨てることができ、R 50

を簡単化した後、

【0178】

【数9】

$$V_{offd} \sim V^+ \cdot \frac{\Delta R_1^0 - \Delta R_2^0}{4R + 2\Delta R_1^0 + 2\Delta R_2^0} = V_{off1}^0 - V_{off2}^0$$

【0179】

を得る。

その結果として、図14の配置1402は、図13の配置1302と高いレベルで一致するオフセットベクトルを生成する。

【0180】

【数10】

$$V_{off1}^0 - V_{off2}^0 \cong V_{off1}^0 - V_{off2}^{90}$$

【0181】

それゆえ、上記に示された（および以下で）4つの縦型ホール素子の配置のいずれかの中での第2のペアの縦型ホール素子によって生成される残余オフセット、 $V_{offresb}$ は、第1のペアの縦型ホール素子によって生成される残余オフセット、 $V_{offresa}$ をさらに減少させる、またはキャンセルするために使用することができる。

【0182】

図15および16は、第1のペアの縦型ホール素子および第2のペアの縦型ホール素子とともに直接結合することができて、図4のシーケンススイッチモジュール306が順次に4つの縦型ホール素子の異なるセットを選択したとき、4つの縦型ホール素子の選択されたセットごとに1つの個別の差動出力信号をもたらすことになる配置を示す。

【0183】

直接の組み合わせは、図8および10の配置と同様に、図6と併せて上記に述べた減少を超えて残余オフセットを減少させることになる。しかし、図15および16の強め合う組み合わせは、4つの縦型ホール素子の間の4通りの強め合う組み合わせである。4通りの組み合わせは、ただ1つの出力信号をもたらす、位相調節回路307が必要でない。

【0184】

ここで図15を参照すると、別の結合配置1500が示されている。

第1の縦型ホール素子1502が、図4のゼロ度位相配置で配置され、第2の縦型ホール素子1504が、図4Bの90度位相配置で配置され、第3の縦型ホール素子1506が、図4Cの270度位相配置で配置され、第4の縦型ホール素子1508が、図4Aの180度位相配置で配置されている。

【0185】

4つの縦型ホール素子の間に示される結合は、たとえば図3のシーケンススイッチ回路304および図3の電流スイッチ回路306によって達成することができる。

いくつかの実施形態では、4つの縦型ホール素子1502、1504、1506、1508は、CVH検知素子内の、たとえば図1のCVH検知素子12または図3のCVH検知素子302内の縦型ホール素子である。他の実施形態では、4つの縦型ホール素子1502、1504、1506、1508は、図1Aの配置によって表すことができるように、離れた切り離された縦型ホール素子である。

【0186】

第3および第4の縦型ホール素子1506、1508の間の線は、第1および第2の縦型ホール素子1502、1504の間の線から90である。また、他の物理的な配置が可能であり、そのいくつかが本明細書に述べられている。

【0187】

第1および第2の縦型ホール素子1502、1504は、個別に、図8の縦型ホール素子802、804と同じ方法で強め合うようにともに結合される。また、第3および第4

10

20

30

40

50

の縦型ホール素子 1506、1508 は、個別に、示すように強め合うようにともに結合される。また、2つの強め合う組み合わせが、強め合うように組み合わせられて、1つの差動出力信号 (Vcomb+、Vcomb-) をもたらすことになる。

【0188】

例示の静的磁場 1510 に反応して、すべての4つの縦型ホール素子の強め合う合計によって、

$V_{comb+}, V_{comb-} = (V_{ext1} + V_{ext2}) / 4 + (V_{off1} - V_{off2}) / 4 + (V_{ext3} + V_{ext4}) / 4 + (V_{off3} - V_{off4}) / 4$ が得られ、それは、 V_{ext} とほぼ等しい。(表記 1、2、3、および 4 は、第 1、第 2、第 3 および第 4 の縦型ホール素子 1502、1504、1506、1508 をそれぞれ指す)

10

残された残余オフセット、 $V_{offresc}$ は、図 6 ~ 14 と併せて上記に述べた $V_{offresa}$ および $V_{offresb}$ の個々の事例より小さい。

【0189】

図 15 のすべての組み合わせは、強め合う組み合わせであることに留意すべきである。基本的に、第 1 および第 2 の縦型ホール素子 1502、1504 は、強め合うように組み合わせられ、第 3 および第 4 の縦型ホール素子 1506、1508 は、強め合うように組み合わせられ、また、2つのペアは、互いに強め合うように組み合わせられる。示す電流回転位相 (すなわち電流回転位相差) を使用すると、オフセットが差動信号 (Vcomb+、Vcomb-) 中でキャンセルされる、またはほぼキャンセルされて、残余オフセット、 $V_{offresc}$ がもたらされることになる。

20

【0190】

強め合う組み合わせは、有利である傾向がある、というのは、所望の外部磁場成分、 V_{ext} が加算されて、結果として生じた外部磁場成分対残余オフセット成分の比がより大きい、組み合わせられた信号がもたらされることになるからである。

【0191】

他の実施形態では、同様の結果を得るために、他の電流回転位相を強め合うように組み合わせることが可能である。たとえば、1つの代替の実施形態では、第 3 の縦型ホール素子 1506 は、図 4B による 90 度の電流回転位相配置で結合することができるはずであり、第 4 の縦型ホール素子 1508 は、図 4 によるゼロ度の電流回転位相配置で結合することができるはずである。強め合う組み合わせを確保すると、上記に述べたそれらと同様の結果が得られるはずである。

30

【0192】

図 15 による様々な実施形態は、すべて共通の特性を有する、すなわちそれらは、すべて例示の磁場 1510 に反応して各縦型ホール素子から同じ極性の外部磁場成分、 V_{ext} を生成する。また、縦型ホール素子の中のオフセット電圧は、すべての信号が強め合うように組み合わせられたとき、キャンセルされる。

【0193】

様々な実施形態は、図 15 と併せて、それぞれがただ 1 つの出力信号 (Vcomb+、Vcomb-) を生成し、したがって図 7 の 1 つのオフセットベクトルと同様のただ 1 つのオフセットエラーベクトルを生成することを教示した。それゆえ、図 8 および 9 と併せて上記に述べたように、2つの信号の間で位相を補償することが必要でない。さらにまた、オフセットベクトルが 2つ存在せず、その位相は、図 8 ~ 10 と併せて上記に述べたように、縦型ホール素子の物理的な角度変位と関連する。それゆえ、4つの縦型ホール素子 1502、1504、1506、1508 は、同様の結果を維持しながら、示す位置から角度的に変位させることができる。1つのそのような角度変位が、図 16 と併せて以下に示される。

40

【0194】

縦型ホール素子の円のまわりの順序付けまたは 1 段ごとの進み、および縦型ホール素子のチョッピングまたは電流回転は、図 6 と併せて上記に述べたそれと同じ、または同様と

50

することができる。

【0195】

ここで図16を参照すると、別の結合配置1600が示されている。

第1の縦型ホール素子1602が、図4のゼロ度位相配置で配置され、第2の縦型ホール素子1604が、図4Bの90度位相配置で配置され、第3の縦型ホール素子1606が、図4Cの270度位相配置で配置され、第4の縦型ホール素子1608が、図4Aの180度位相配置で配置されている。

【0196】

4つの縦型ホール素子の間に示す結合は、たとえば図3のシーケンススイッチ回路304および図3の電流スイッチ回路306によって達成することができる。

いくつかの実施形態では、4つの縦型ホール素子1602、1604、1606、1608は、CVH検知素子内の、たとえば図1のCVH検知素子12または図3のCVH検知素子302内の縦型ホール素子である。他の実施形態では、4つの縦型ホール素子1602、1604、1606、1608は、図1Aの配置によって表すことができるように、離れた切り離された縦型ホール素子である。

【0197】

第1および第4の縦型ホール素子1602、1608の間の線は、第2および第3の縦型ホール素子1604、1606の間の線から90度より小さい角度で、たとえば20度だけ回転させる。また、他の物理的な配置が可能であり、そのいくつかが本明細書に述べられている。

【0198】

第1および第2の縦型ホール素子1602、1604は、個別に、図8の縦型ホール素子802、804と同じ方法で強め合うようにともに結合される。また、第3および第4の縦型ホール素子1606、1608は、示すように強め合うようにともに結合される。また、2つの強め合う組み合わせは、強め合うように組み合わせられて、1つの差動出力信号(Vcomb+、Vcomb-)がもたらされることになる。

【0199】

例示の磁場1610に反応して、すべての4つの縦型ホール素子の強め合う合計が、

$V_{comb+}, V_{comb-} = (V_{ext1} + V_{ext2}) / 4 + (V_{off1} - V_{off2}) / 4 + (V_{ext3} + V_{ext4}) / 4 + (V_{off3} - V_{off4}) / 4$ を生成し、それは、Vextとほぼ等しい。(表記1、2、3、および4は、第1、第2、第3および第4の縦型ホール素子1602、1604、1606、1608をそれぞれ指す)

残された残余オフセット、Voffrescは、図6～14と併せて上記に述べたVoffresaおよびVoffresbの個々の事例より小さい。4通りの強め合う結合の特性および長所が、図15と併せて上記に述べられている。同じ特性および長所が、図16の配置に適用される。

【0200】

縦型ホール素子の円のまわりの順序付けおよび1段ごとの進み、および縦型ホール素子のチョッピングまたは電流回転は、図6と併せて上記に述べたそれと同じ、または同様とすることができる。

【0201】

ここで図17を参照すると、図3の同様の要素が同様の参照記号表示を有して示されており、磁場センサ1700が、図3の磁場センサ300と同様であるが、しかし磁場センサ1700は、図3の位相調節モジュール307を含まない。さらにまた、シーケンススイッチ回路1702が、1つだけの差動信号1702aを差動増幅器1704に供給する。

【0202】

磁場センサ1700は、図15および16の結合配置によって使用することができ、すべての4つの縦型ホール素子が強め合うようにともに結合され、そのために、1つの差動

10

20

30

40

50

出力信号 (V_{comb+} 、 V_{comb-}) だけが存在する。

【0203】

上記に述べたように、図15および16と併せて上記に述べた本実施形態では、位相調節が全く必要でない、というのは、1つだけの差動出力信号 (V_{comb+} 、 V_{comb-})、それゆえ1つだけのオフセットエラー信号成分が存在するからである。しかし、他の実施形態では、その電流回転位相が図15および16に上記に示されている縦型ホール素子は、しかし異なる結合によって使用することができる。これらの他の実施形態には、位相調節モジュール307は、やはり残余オフセット電圧をキャンセルする、またはほぼキャンセルすることになるように、使用することができる。

【0204】

特定の位相配置による、かつ他の縦型ホール素子との特定の結合による特定の縦型ホール素子が、上記に示されており、また特定の物理的な角度配置が、縦型ホール素子の間に示されているが、オフセット電圧をより低くすることができる他の位相配置、結合および物理的な角度配置が存在することを理解されたい。

【0205】

本明細書に引用されたすべての参考文献は、参照によってその全体が本明細書に援用される。

好ましい実施形態を述べてきたが、それは、様々な概念、構造および技法を例示する働きをし、それは、本特許の主題であり、ここで、これらの概念、構造および技法を組み込む他の実施形態を使用することができることが明らかになるはずである。したがって、特許の範囲は、述べた実施形態に限定すべきでなく、むしろ次の請求項の趣旨および範囲によってのみ限定すべきであることが必要であると考えられる。

【図1】

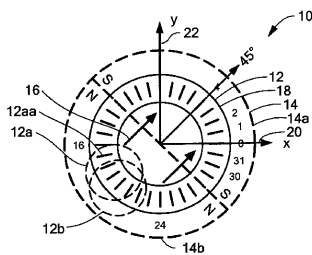


FIG. 1

【図1A】

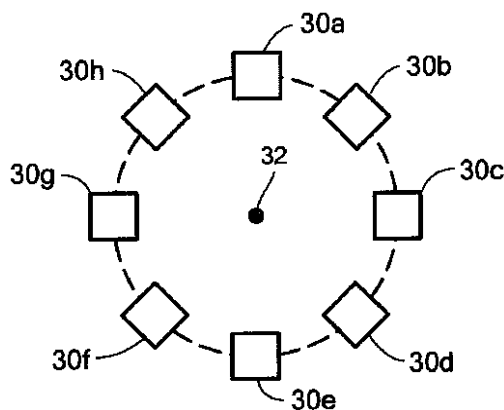


FIG. 1A

【図2】

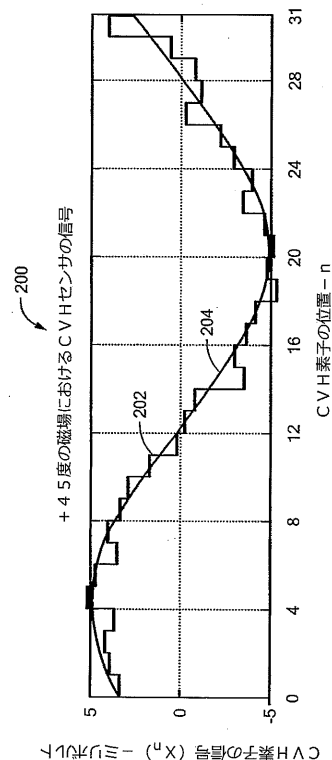


FIG. 2

【図 3】

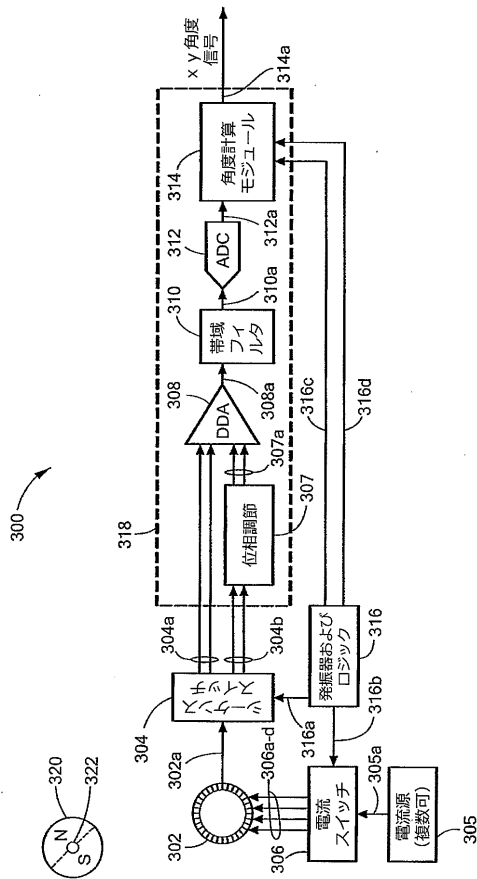


FIG. 3

【図 4】

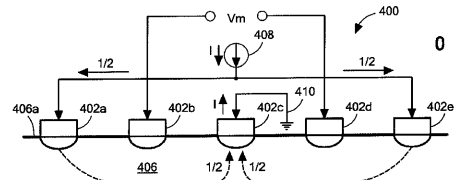


FIG. 4

【図 4 A】

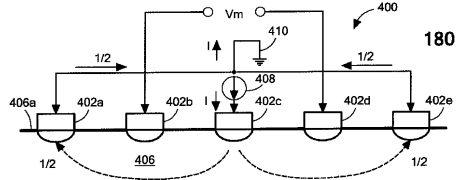


FIG. 4A

【図 4 B】

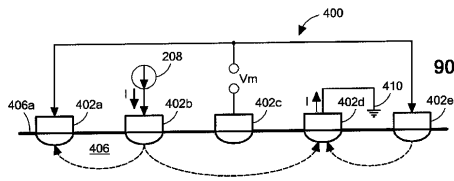


FIG. 4B

【図 4 C】

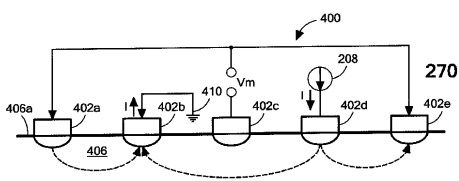


FIG. 4C

【図 5】

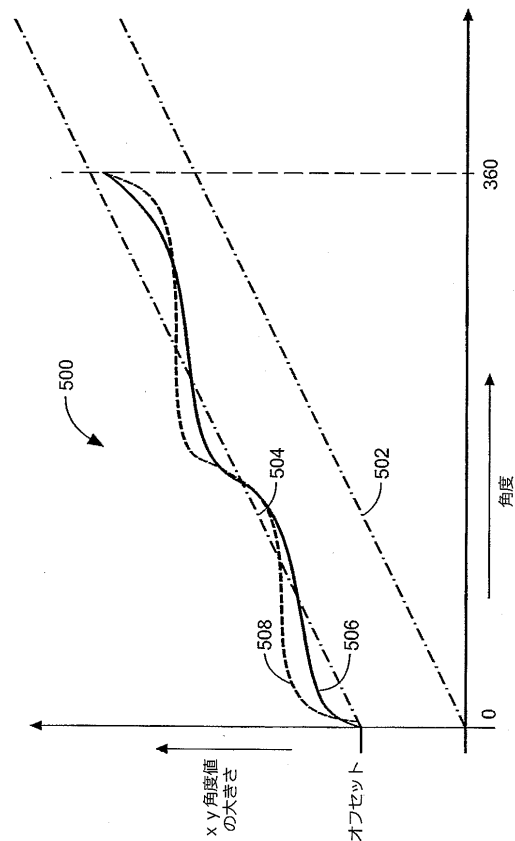


FIG. 5

【図 6】

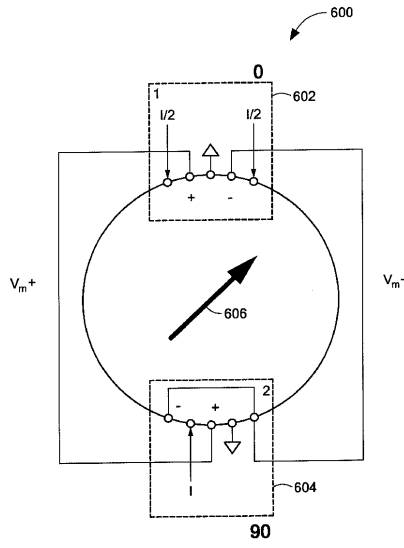


FIG. 6

【図 7】

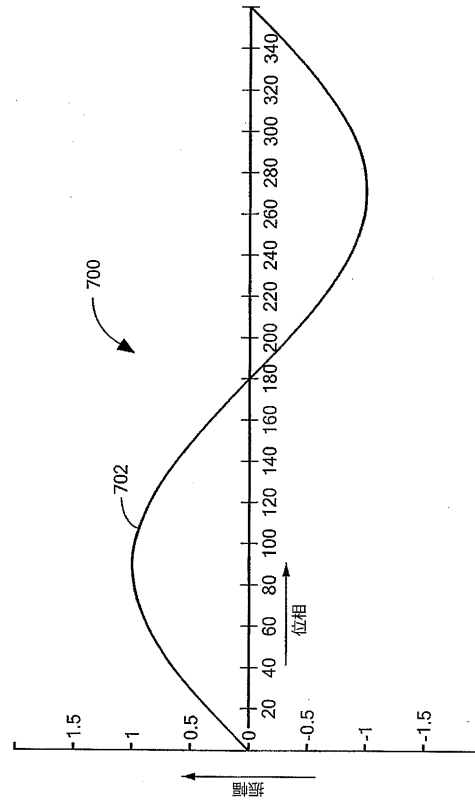


FIG. 7

【図 8】

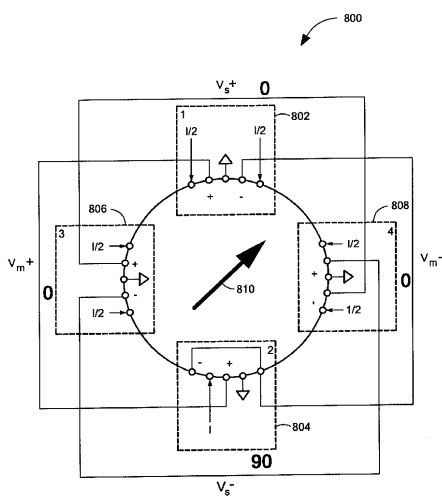


FIG. 8

【図 9】

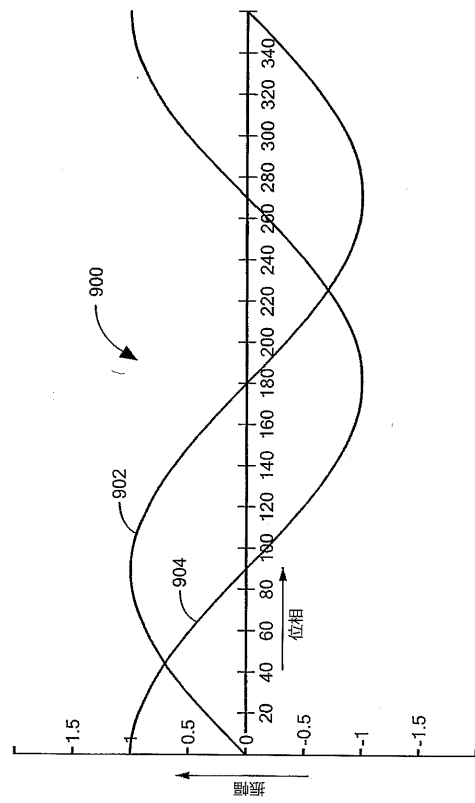
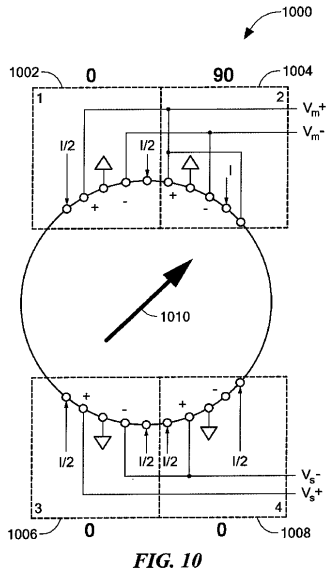
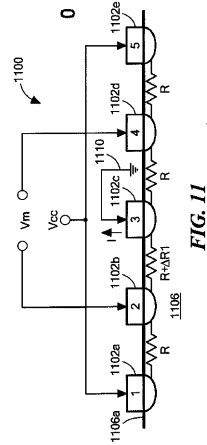


FIG. 9

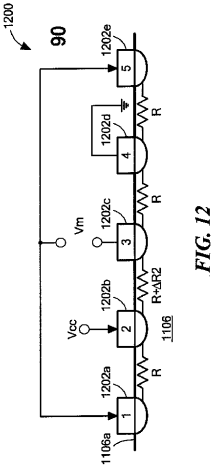
【図 10】



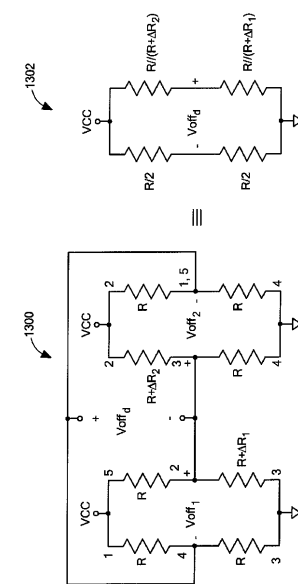
【図 11】



【図 12】



【図 13】



【図 14】

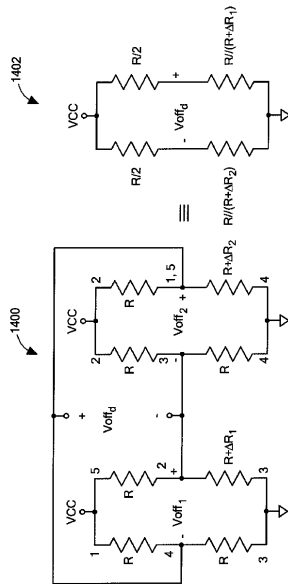


FIG. 14

【図 15】

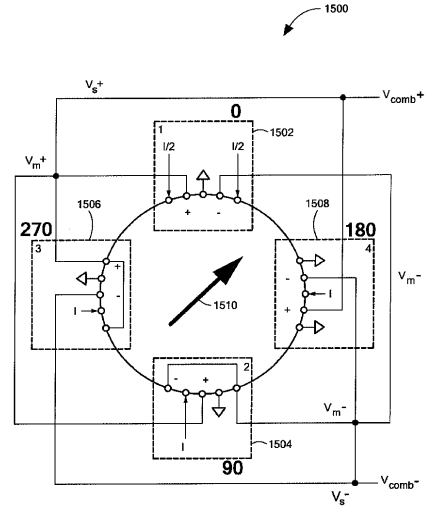


FIG. 15

【図 16】

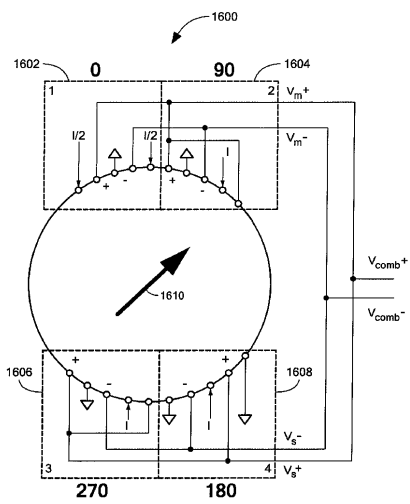


FIG. 16

【図 17】

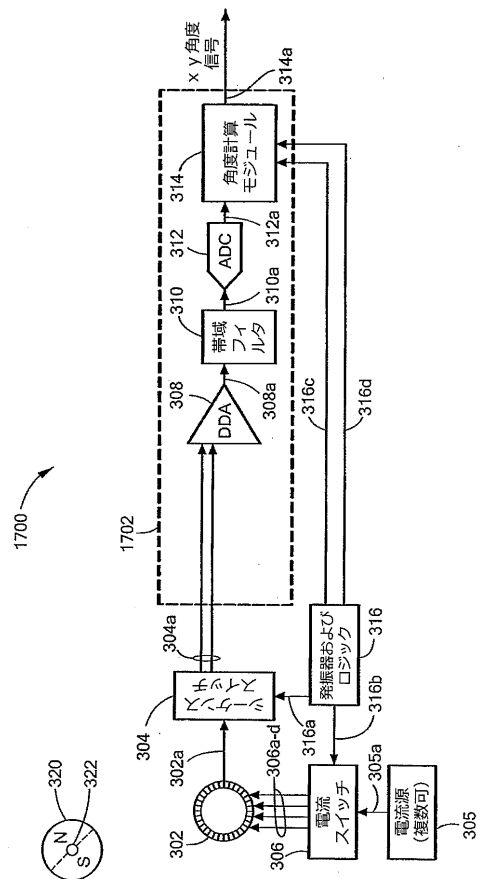


FIG. 17

【国際調査報告】

INTERNATIONAL SEARCH REPORT

International application No
PCT/US2014/072042

A. CLASSIFICATION OF SUBJECT MATTER

INV. G01R33/07
ADD.

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
G01R

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

EPO-Internal, WPI Data, INSPEC

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2012/016614 A1 (HOHE HANS-PETER [DE] ET AL) 19 January 2012 (2012-01-19)	1-38
Y	abstract; figures 1-4, 8 paragraph [0060] - paragraph [0067] paragraph [0076] - paragraph [0078] paragraph [0080] - paragraph [0083] paragraph [0087] - paragraph [0089] ----- -/--	1-38

☒ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents :

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

6 March 2015

Date of mailing of the international search report

19/03/2015

Name and mailing address of the ISA/

European Patent Office, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040,
Fax: (+31-70) 340-3016

Authorized officer

Böhm-Pélissier, A

INTERNATIONAL SEARCH REPORT

International application No

PCT/US2014/072042

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	BANJEVIC M ET AL: "2D CMOS integrated magnetometer based on the miniaturized circular vertical Hall device", SOLID-STATE SENSORS, ACTUATORS AND MICROSYSTEMS CONFERENCE, 2009. TRANSDUCERS 2009. INTERNATIONAL, IEEE, PISCATAWAY, NJ, USA, 21 June 2009 (2009-06-21), pages 877-880, XP031545768, ISBN: 978-1-4244-4190-7 abstract; figures 1-47 Sections INTRODUCTION, SENSING DEVICE, SIGNAL CONDITIONING ELECTRONICS -----	1-38
X	KEJIK P ET AL: "Purely CMOS angular position sensor based on a new hall microchip", INDUSTRIAL ELECTRONICS, 2008. IECON 2008. 34TH ANNUAL CONFERENCE OF IEEE, IEEE, PISCATAWAY, NJ, USA, 10 November 2008 (2008-11-10), pages 1777-1781, XP031825685, ISBN: 978-1-4244-1767-4 abstract; figures 1-2 SECTIONS INTRODUCTION, MICROCHIPDESIGN -----	1,38
Y	US 2012/313635 A1 (DAUBERT STEVEN [US]) 13 December 2012 (2012-12-13) paragraph [0056] - paragraph [0060] paragraph [0064] - paragraph [0066] paragraph [0089] - paragraph [0112] abstract; figures 1-7 -----	1-38
Y		1-38

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/US2014/072042

Patent document cited in search report	Publication date	Patent family member(s)	Publication date	
US 2012016614	A1	19-01-2012	DE 102006037226 A1	14-02-2008
			EP 2049910 A2	22-04-2009
			JP 5203367 B2	05-06-2013
			JP 2010500536 A	07-01-2010
			US 2012016614 A1	19-01-2012
			WO 2008017348 A2	14-02-2008

US 2012313635	A1	13-12-2012	EP 2686694 A1	22-01-2014
			JP 2014520262 A	21-08-2014
			KR 20140039270 A	01-04-2014
			US 2012313635 A1	13-12-2012
			WO 2012170126 A1	13-12-2012

フロントページの続き

(51)Int.Cl. F I テーマコード (参考)
G O 1 D 5/245 H

(81)指定国 AP(BW,GH,GM,KE,LR,LS,MW,MZ,NA,RW,SD,SL,ST,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,RU,TJ,TM),EP(AL,AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HR,HU,IE,IS,IT,LT,LU,LV,MC,MK,MT,NL,NO,PL,PT,RO,RS,SE,SI,SK,SM,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,KM,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AO,AT,AU,AZ,BA,BB,BG,BH,BN,BR,BW,BY,BZ,CA,CH,CL,CN,CO,CR,CU,CZ,DE,DK,DM,DO,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,GT,HN,HR,HU,ID,IL,IN,IR,IS,JP,KE,KG,KN,KP,KR,KZ,LA,LC,LK,LR,LS,LU,LY,MA,MD,ME,MG,MK,MN,MW,MX,MY,MZ,NA,NG,NI,NO,NZ,OM,PA,PE,PG,PH,PL,PT,QA,RO,RS,RU,RW,SA,SC,SD,SE,SG,SK,SL,SM,ST,SV,SY,TH,TJ,TM,TN,TR,TT,TZ,UA,UG,US

(74)代理人 100147991

弁理士 鳥居 健一

(72)発明者 ロメロ, エルナン・デー

アルゼンチン国 1 6 3 6 ブエノス・アイレス, オリボス, ビセンテ・ロベス, マリアノ・モレ
ノ 2 1 5 1

Fターム(参考) 2F077 AA33 CC02 CC08 NN02 NN17 PP12 PP14 PP16 TT43 UU10
UU20

2G017 AA01 AB07 AB09 BA05 BA15

5F092 AA14 AB01 AC02 AD05 BA21 DA03