

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2022年3月3日(03.03.2022)



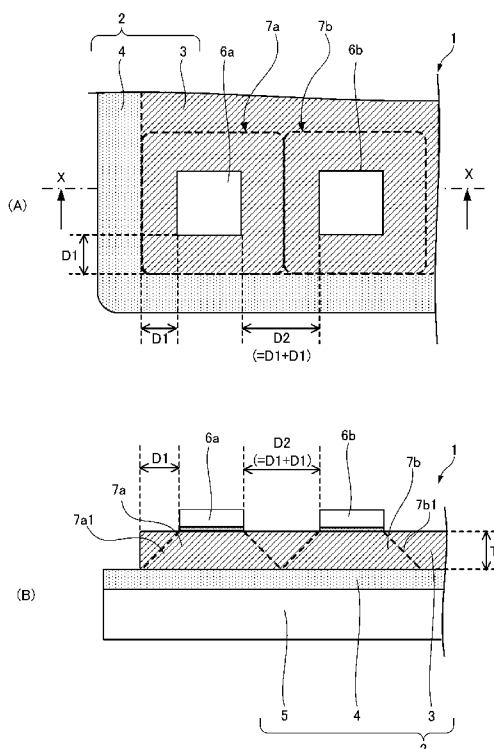
(10) 国際公開番号

WO 2022/044541 A1

- (51) 国際特許分類:
H01L 23/36 (2006.01)
- (21) 国際出願番号: PCT/JP2021/024996
- (22) 国際出願日: 2021年7月1日(01.07.2021)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2020-144178 2020年8月28日(28.08.2020) JP
- (71) 出願人: 富士電機株式会社 (FUJI ELECTRIC CO., LTD.) [JP/JP]; 〒2109530 神奈川県川崎市川崎区田辺新田1番1号 Kanagawa (JP).
- (72) 発明者: 磯崎 誠 (ISOZAKI, Makoto); 〒2109530 神奈川県川崎市川崎区田辺新田1番1号 富士電機株式会社内 Kanagawa (JP).
- (74) 代理人: 特許業務法人扶桑国際特許事務所 (FUSO INTERNATIONAL PATENT FIRM);
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.
- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT,

(54) Title: SEMICONDUCTOR DEVICE

(54) 発明の名称: 半導体装置



(57) Abstract: The present invention reduces the occurrence of warping due to heat. According to the present invention, the difference among the thermal expansion coefficients of a base plate (5), a resin layer (4) and a circuit pattern (3) contained in an insulating circuit board (2) is small, and therefore warping of the insulating circuit board (2) due to heat is able to be reduced. Meanwhile, semiconductor chips (6a, 6b) are bonded to a circuit front surface of the circuit pattern (3) at a distance from each other in such a manner that the lateral end parts thereof are positioned inside the outer peripheral part of the circuit pattern (3) by a predetermined distance (D1) or more. Consequently, the semiconductor chips (6a, 6b) do not interfere with thermal diffusion parts (7a, 7b) of the circuit pattern (3), so that decrease in the heat dissipation performance of the circuit pattern (3) with respect to the semiconductor chips (6a, 6b) is able to be suppressed. Consequently, the present invention is capable of suppressing decrease in the heat dissipation performance and decrease in the long-term reliability of a semiconductor device (1).

WO 2022/044541 A1

LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS,
SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM,
GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

- 一 国際調査報告（条約第21条(3)）
- 一 補正された請求の範囲（条約第19条(1)）

(57) 要約：熱による反りの発生を低減する。絶縁回路基板（2）に含まれるベース板（5）と樹脂層（4）と回路パターン（3）との熱膨張係数の差は小さく、熱による絶縁回路基板（2）の反りを減少させることができる。また、半導体チップ（6 a, 6 b）は、回路パターン（3）の回路おもて面に、回路パターン（3）の外周端部から側端部が所定の距離（D 1）以上、内側に離間して接合されている。このため、半導体チップ（6 a, 6 b）による回路パターン（3）の熱拡散部（7 a, 7 b）が干渉されることがなく、半導体チップ（6 a, 6 b）に対する回路パターン（3）の放熱性の低下を抑制することができる。したがって、半導体装置（1）の放熱性の低下と共に長期信頼性の低下を抑制することができる。

明 細 書

発明の名称：半導体装置

技術分野

[0001] 本発明は、半導体装置に関する。

背景技術

[0002] 半導体装置は、パワーデバイスを含む。パワーデバイスは、例えば、IGBT (Insulated Gate Bipolar Transistor)、パワーMOSFET (Metal Oxide Semiconductor Field Effect Transistor) を具備する半導体チップである。半導体装置は、上記の半導体チップが配置された絶縁回路基板を備える。絶縁回路基板は、セラミックス板と当該セラミックス板のおもて面に形成された回路パターンと当該セラミックス板の裏面に形成された金属板とを含む。半導体チップが回路パターン上に接合される。さらに、半導体装置は、絶縁回路基板の外周端部を囲んで絶縁回路基板にケースが接着剤により接合される。ケースは、入力・出力用のリードフレームがインサート成形されている。ケース内では、半導体チップ及びリードフレーム間がワイヤにより電氣的に接続されている（例えば、特許文献1参照）。

先行技術文献

特許文献

[0003] 特許文献1：特開2017-139406号公報

発明の概要

発明が解決しようとする課題

[0004] しかし、上記の絶縁回路基板は、セラミックス板と回路パターン及び金属板との熱膨張係数に差がある。このため、絶縁回路基板は半導体チップの発熱により大きな反りが生じる。また、絶縁回路基板は半導体装置のヒートサイクルにより繰り返し反りが生じると、セラミックス板にクラックが発生し、さらに、発生したクラックが伸展してしまうおそれがある。セラミックス板がこのような損傷を受けると、絶縁回路基板の熱伝導性並びに絶縁性が低

下し、半導体装置の長期信頼性が低下してしまう。

[0005] 本発明は、このような点に鑑みてなされたものであり熱による反りの発生が低減された半導体装置を提供することを目的とする。

課題を解決するための手段

[0006] 本発明の一観点によれば、ベース板と前記ベース板のおもて面に形成された樹脂層と前記樹脂層の樹脂おもて面に形成された回路パターンとを含む絶縁回路基板と、前記回路パターンの回路おもて面に、前記回路パターンの外周端部から側端部が所定の距離以上、内側に離間して接合され、平面視で矩形状の半導体チップと、を含み、前記所定の距離及び前記回路パターンの厚さは、それぞれ、前記半導体チップの一辺の長さの0.1倍以上である、半導体装置が提供される。

発明の効果

[0007] 開示の技術によれば、反りの発生を低減して、半導体装置の長期信頼性の低下を抑制することができる。

[0008] 本発明の上記及び他の目的、特徴及び利点は本発明の例として好ましい実施の形態を表す添付の図面と関連した以下の説明により明らかになるであろう。

図面の簡単な説明

[0009] [図1]第1の実施の形態の半導体装置を説明するための図である。

[図2]第2の実施の形態の半導体装置の断面図である。

[図3]第2の実施の形態の半導体装置の平面図である。

[図4]第2の実施の形態の回路パターンを説明するための図である。

[図5]第2の実施の形態の半導体装置の要部断面図（その1）である。

[図6]第2の実施の形態の半導体装置の要部断面図（その2）である。

[図7]第3の実施の形態の半導体装置の要部断面図である。

[図8]第4の実施の形態の半導体装置の要部断面図（その1）である。

[図9]第4の実施の形態の半導体装置の要部断面図（その2）である。

[図10]第5の実施の形態の半導体装置の要部断面図である。

発明を実施するための形態

[0010] 以下、図面を参照して、実施の形態について説明する。なお、以下の説明において、「おもて面」及び「上面」とは、図2の半導体装置10において、上側を向いた面を表す。同様に、「上」とは、図2の半導体装置10において、上側の方向を表す。「裏面」及び「下面」とは、図2の半導体装置10において、下側を向いた面を表す。同様に、「下」とは、図2の半導体装置10において、下側の方向を表す。必要に応じて他の図面でも同様の方向性を意味する。「おもて面」、「上面」、「上」、「裏面」、「下面」、「下」、「側面」は、相対的な位置関係を特定する便宜的な表現に過ぎず、本発明の技術的思想を限定するものではない。例えば、「上」及び「下」は、必ずしも地面に対する鉛直方向を意味しない。つまり、「上」及び「下」の方向は、重力方向に限定されない。また、以下の説明において「主成分」とは、80vol%以上含む場合を表す。

[0011] [第1の実施の形態]

第1の実施の形態の半導体装置について、図1を用いて説明する。図1は、第1の実施の形態の半導体装置を説明するための図である。なお、図1(A)は、半導体装置1の平面視の要部拡大図である。図1(B)は、図1(A)の一点鎖線X-Xにおける断面図である。

[0012] 半導体装置1は、絶縁回路基板2と半導体チップ6a、6bとを含んでいる。絶縁回路基板2は、回路パターン3とおもて面（樹脂おもて面）に回路パターン3が形成された樹脂層4とおもて面に樹脂層4が形成されたベース板5とを含んでいる。回路パターン3及びベース板5は、導電性を有する金属により構成されている。樹脂層4は、熱抵抗が低く、絶縁性が高い樹脂により構成されている。半導体チップ6a、6bは、平面視で矩形状を成すパワーデバイスである。半導体チップ6a、6bは、回路パターン3のおもて面（回路おもて面）に接合されている。さらに、半導体チップ6a、6bは、回路パターン3の外周端部から側端部が所定の距離D1以上、回路パターン3の内側に離間して接合されている。この際、所定の距離D1は回路パタ

ーン3の厚さTに対応する。回路パターン3の厚さTは、半導体チップ6 a, 6 bの一辺の長さの0.1倍以上である。つまり、所定の距離D1及び回路パターン3の厚さTは、共に半導体チップ6 a, 6 bの一辺の長さの0.1倍以上である。半導体チップ6 a, 6 bの側面視で互いに対向する側端部間の隙間D2は、所定の距離D1の2倍以上離間している。つまり、半導体チップ6 a, 6 bの側面視で互いに対向する側端部間の隙間D2は、半導体チップ6 a, 6 bの一辺の長さの0.2倍以上である。なお、ここで半導体チップ6 a, 6 bの一辺の長さは、半導体チップ6 a, 6 bが平面視で長方形形状であればその短辺の長さでよい。

[0013] このような絶縁回路基板2において、回路パターン3及びベース板5と樹脂層4との熱膨張係数の差は、回路パターン3及びベース板5とセラミックス板との熱膨張係数の差よりも小さい。このため、半導体チップ6 a, 6 bの熱による絶縁回路基板2に生じる反りを小さくすることができる。

[0014] また、回路パターン3上に配置した半導体チップ6 a, 6 bの駆動に伴って、半導体チップ6 a, 6 bからの発熱は回路パターン3を破線で示される範囲（熱拡散部7 a, 7 b）を拡散して樹脂層4に伝導する。すなわち、半導体チップ6 a, 6 bからの発熱が回路パターン3を側面視で樹脂層4側に進むに連れて広がるように拡散する。この際、回路パターン3中の熱拡散部7 a, 7 bが他から干渉されないことで半導体チップ6 a, 6 bからの熱を確実に樹脂層4に伝導させることができる。また、半導体チップ6 a, 6 bからの発熱の伝導が、例えば、45°拡散である場合、熱拡散部7 a, 7 bの回路パターン3との境界である熱拡散最外領域7 a1, 7 b1は、半導体チップ6 a, 6 bの裏面に対して鉛直下方の鉛直線に対して45°を成す。したがって、熱拡散部7 a, 7 bが図1(B)のように回路パターン3内に収まるようにするために、回路パターン3の外周端部からの所定の距離D1は、回路パターン3の厚さT以上であることを要する。仮に、所定の距離D1が回路パターン3の厚さT未満である場合には、熱拡散部7 a, 7 bの端部部分が回路パターン3内に収まらない。このため、半導体チップ6 a, 6

bの回路パターン3に対する熱伝導性が低下してしまう。また、半導体チップ6 a, 6 b同士も互いの熱拡散部7 a, 7 bが回路パターン3内で干渉しないように間隔D 2以上を空けて配置されることを要する。この間隔D 2は、少なくともD 1 + D 1であることを要する。

[0015] また、この際、回路パターン3の厚さTは、半導体チップ6 a, 6 bの一辺の長さの0. 1倍以上であることを要する。半導体チップ6 a, 6 bのチップ面積が大きくなると、回路パターン3の熱伝導性は回路パターン3の厚さTによる影響が小さくなる。これを鑑みると、半導体チップ6 a, 6 bのチップ面積が大きい場合に、半導体チップ6 a, 6 bからの熱を樹脂層4に伝導させるには回路パターン3の厚さTをある程度維持する必要がある。このため、回路パターン3の厚さTは、半導体チップ6 a, 6 bのチップ面積（一辺の長さ。長方形であれば短辺の長さ）の0. 1倍以上、より好ましくは、0. 3倍以上であることを要する。

[0016] 上記の半導体装置1は、絶縁回路基板2と半導体チップ6 a, 6 bとを含む。絶縁回路基板2は、ベース板5とベース板5のおもて面に形成された樹脂層4と樹脂層4の樹脂おもて面に形成された回路パターン3とを含む。半導体チップ6 a, 6 bは、回路パターン3の回路おもて面に、回路パターン3の外周端部から側端部が所定の距離D 1以上、内側に離間して接合され、平面視で矩形状である。さらに、所定の距離D 1及び所定の距離D 1は、それぞれ、半導体チップ6 a, 6 bの一辺の長さ（長方形であれば短辺の長さ）の0. 1倍以上、より好ましくは、0. 3倍以上であることを要する。

[0017] このような半導体装置1では、絶縁回路基板2に含まれるベース板5と樹脂層4と回路パターン3との熱膨張係数の差は小さいため、熱による絶縁回路基板2の反りを減少させることができる。また、半導体チップ6 a, 6 bは、回路パターン3の回路おもて面に、回路パターン3の外周端部から側端部が所定の距離D 1以上、内側に離間して接合されている。このため、半導体チップ6 a, 6 bによる回路パターン3内の熱拡散部7 a, 7 bが干渉されることがなく、半導体チップ6 a, 6 bに対する回路パターン3の放熱性

の低下を抑制することができる。したがって、半導体装置 1 の放熱性の低下と共に長期信頼性の低下を抑制することができる。

[0018] [第 2 の実施の形態]

第 2 の実施の形態は、第 1 の実施の形態をより具体化した場合である。第 2 実施の形態の半導体装置について、図 2 ～図 6 を用いて説明する。図 2 は、第 2 の実施の形態の半導体装置の断面図であり、図 3 は、第 2 の実施の形態の半導体装置の平面図である。図 4 は、第 2 の実施の形態の回路パターンを説明するための図である。図 5 及び図 6 は、第 2 の実施の形態の半導体装置の要部断面図である。なお、図 2 は、図 3 の一点鎖線 X-X における断面図を表している。また、図 3 では、半導体装置 10 のケース 60 並びに封止部材 66 の記載を省略している。図 4 は、任意の回路パターンの断面拡大図である。図 5 は、図 3 の一点鎖線 Y-Y における断面図を表している。図 6 は、図 5 の場合において、スリット 22c1 ではなく、ワイヤ 50 を接続する場合を例示している。

[0019] 半導体装置 10 は、絶縁回路基板 20 と半導体チップ 30a, 40a, 30b, 40b と、絶縁回路基板 20 及び半導体チップ 30a, 40a, 30b, 40b を収納するケース 60 とを含んでいる。絶縁回路基板 20 は、樹脂層 21 と回路パターン 22a, 22b とベース板 23 とを含んでいる。なお、回路パターン 22a, 22b は、回路パターン 22a1～22a3, 22b1～22b3 の総称である。以下では、回路パターン 22a1～22a3, 22b1～22b3 を区別しない場合には、回路パターン 22a, 22b とする。

[0020] 樹脂層 21 は、熱抵抗が低く、絶縁性が高い樹脂により構成されている。このような樹脂は、例えば、熱硬化性樹脂である。熱硬化性樹脂には、熱伝導性フィラーが含有されていてもよい。これにより、樹脂層 21 の熱抵抗をより低減することができ、ベース板 23 との熱膨張係数の差を小さくすることができる。このような熱硬化性樹脂は、例えば、エポキシ樹脂、シアネート樹脂、ベンゾオキサジン樹脂、不飽和ポリエステル樹脂、フェノール樹脂

、メラミン樹脂、シリコン樹脂、マレイミド樹脂、アクリル樹脂、ポリアミド樹脂のうちの少なくとも1種が用いられる。熱伝導性フィラーは、酸化物または窒化物のうち少なくとも一方により構成される。なお、酸化物は、例えば、酸化珪素、酸化アルミニウムである。窒化物は、例えば、窒化珪素、窒化アルミニウム、窒化ホウ素である。さらには、熱伝導性フィラーとして、六方晶窒化ホウ素でもよい。このような樹脂層21の厚さは、半導体装置10の定格電圧に依存する。すなわち、半導体装置10の定格電圧が高いほど、樹脂層21の厚さを増加させることが望まれる。一方で、樹脂層21をできる限り薄くして、熱抵抗を下げることも望まれる。このような樹脂層21の厚さは、例えば、0.05mm以上、0.50mm以下である。

[0021] 回路パターン22a, 22bは、導電性に優れた材質により構成されている。このような材質として、例えば、銅、アルミニウム、または、少なくともこれらの1種を含む合金等により構成されている。回路パターン22a, 22bの厚さは、好ましくは、0.1mm以上、5.0mm以下であり、より好ましくは、0.2mm以上、2.0mm以下である。なお、回路パターン22a, 22bのそれぞれの厚さの詳細については後述する。

[0022] また、回路パターン22a, 22bは、一枚の導電板を所望のパターン形状となるように打ち抜いて得られる。このようにして得られた回路パターン22a, 22bは打ち抜き方向に応じて主面の外周端部にバリ、当該主面の反対側の主面の外周端部にダレが生成される。例えば、回路パターン22aは、図4に示されるように、樹脂層21に対向する裏面にダレ22d2が、おもて面にバリ22d1が位置するように、樹脂層21に配置される。仮に、回路パターン22aを樹脂層21に対してバリ22d1が裏面に位置するように配置する。この場合、樹脂層21の厚さによっては、バリ22d1が樹脂層21を突き破ってしまうおそれがある。樹脂層21が回路パターン22aとベース板23との絶縁性を維持することができなくなってしまう。また、回路パターン22aを樹脂層21に対して、ダレ22d2が回路パターン22aの裏面に位置するように配置する。この場合、ダレ22d2は、

樹脂層 2 1 に対して密着しやすくなる。このため、回路パターン 2 2 a が樹脂層 2 1 に対して確実に固定され、また、回路パターン 2 2 a の樹脂層 2 1 からの剥離が防止される。なお、バリ 2 2 d 1、ダレ 2 2 d 2 が生成された回路パターン 2 2 b についても上記と同様に樹脂層 2 1 に配置される。

[0023] 回路パターン 2 2 a 2 及び回路パターン 2 2 b 2 上に、半導体チップ 3 0 a、4 0 a 及び半導体チップ 3 0 b、4 0 b がはんだを介して接合されている。なお、回路パターン 2 2 a 及び回路パターン 2 2 b 上には、半導体チップ 3 0 a、4 0 a 及び半導体チップ 3 0 b、4 0 b の他に、必要に応じて、ワイヤ、リードフレーム及び接続端子等の配線部材並びに電子部品を、適宜配置することができる。なお、回路パターン 2 2 a 2、2 2 a 3、2 2 b 1、2 2 b 2 に記載されている四角はリードフレーム 6 2～6 4 の接合箇所を表している。このような回路パターン 2 2 a、2 2 b に対して、耐食性に優れた材質によりめっき処理を行うことも可能である。このような材質は、例えば、ニッケル、または、少なくともこれらの 1 種を含む合金等である。

[0024] また、回路パターン 2 2 a 2 は、半導体チップ 3 0 a の間、半導体チップ 4 0 a の間にスリット 2 2 c 1 がそれぞれ形成されている。なお、図 5 では、半導体チップ 3 0 a 間にスリット 2 2 c 1 が形成されている場合を示している。回路パターン 2 2 b 2 にもまた、半導体チップ 3 0 b の間、半導体チップ 4 0 b の間にスリット 2 2 c 2 がそれぞれ形成されている。このスリット 2 2 c 1 により半導体チップ 3 0 a の間、半導体チップ 4 0 a の間の熱干渉を低減することができる。スリット 2 2 c 2 もまた半導体チップ 3 0 b の間、半導体チップ 4 0 b の間の熱干渉を低減することができる。

[0025] なお、図 2 及び図 3 に示す回路パターン 2 2 a、2 2 b の個数、配置位置並びに形状は一例であって、この場合に限らずに、適宜設計により個数、配置位置並びに形状を選択することができる。

[0026] ベース板 2 3 は、熱伝導性に優れた材料により構成されている。この材料は、例えば、アルミニウム、鉄、銀、銅、または、少なくともこれらの 1 種を含む合金である。また、このような材料として、金属複合材でもよい。金

属複合材は、例えば、アルミニウム-窒化珪素 (Al-SiC)、マグネシウム-窒化珪素 (Mg-SiC) が挙げられる。また、耐食性を向上させるために、ベース板 23 の表面にめっき処理を行ってもよい。この際のめっき材は、例えば、ニッケル、ニッケル-リン合金、ニッケル-ボロン合金等がある。めっき膜の厚さは、1 μm 以上が好ましく、5 μm 以上がより好ましい。さらに、後述するようにベース板 23 の裏面に冷却ユニット (図示を省略) をはんだまたは銀ろう等を介して取り付けることができる。これにより、半導体装置 10 の放熱性を向上させることができる。この場合の冷却ユニットは、例えば、熱伝導性に優れた金属により構成される。金属は、アルミニウム、鉄、銀、銅、または、少なくともこれらの 1 種を含む合金等である。また、冷却ユニットは、1 以上のフィンを備えるヒートシンクまたは水冷による冷却装置等である。また、ベース板 23 は、このような冷却ユニットと一体化されてもよい。その場合は、熱伝導性に優れたアルミニウム、鉄、銀、銅、または、少なくともこれらの 1 種を含む合金により構成される。そして、耐食性を向上させるために、例えば、冷却ユニットと一体化されたベース板 23 の表面にめっき処理を行ってもよい。この際のめっき材は、例えば、ニッケル、ニッケル-リン合金、ニッケル-ボロン合金等がある。なお、ベース板 23 の厚さは、2 mm 以上、10 mm 以下が好ましい。

[0027] したがって、このような絶縁回路基板 20 は、回路パターン 22 a, 22 b 及びベース板 23 と樹脂層 21 との線膨張係数の差を小さくすることができる。このため、半導体チップ 30 a, 40 a, 30 b, 40 b が発熱しても絶縁回路基板 20 の反りの発生を小さくすることができる。

[0028] ところで、半導体チップ 30 a, 40 a 及び半導体チップ 30 b, 40 b が配置された回路パターン 22 a 2 及び回路パターン 22 b 2 (共に厚さが一定の場合) における熱抵抗は、半導体チップ 30 a, 40 a 及び半導体チップ 30 b, 40 b のチップ面積に関係する。すなわち、それぞれのチップ面積が増加するに連れて回路パターン 22 a 2 及び回路パターン 22 b 2 における熱抵抗は減少する。また、回路パターン 22 a 2 及び回路パターン 2

2 b 2 (チップ面積は一定)における熱抵抗は、回路パターン2 2 a 2及び回路パターン2 2 b 2の厚さに関係する。すなわち、回路パターン2 2 a 2及び回路パターン2 2 b 2の厚さが増加するに連れて、回路パターン2 2 a 2及び回路パターン2 2 b 2における熱抵抗は減少する。そこで、回路パターン2 2 a 2及び回路パターン2 2 b 2の厚さが0.1 mm、0.3 mm、0.4 mm、0.5 mm、0.8 mm、1.0 mmのそれぞれの場合で、チップ面積を変化させたときの回路パターン2 2 a 2及び回路パターン2 2 b 2における熱抵抗の計測を行った。これによれば、回路パターン2 2 a 2及び回路パターン2 2 b 2の厚さが上記のいずれの場合においても、チップ面積の増加に伴って回路パターン2 2 a 2及び回路パターン2 2 b 2の熱抵抗の低下が認められた。この結果において、基準となる回路パターン2 2 a 2及び回路パターン2 2 b 2の厚さに対する熱抵抗に対して、回路パターン2 2 a 2及び回路パターン2 2 b 2の厚さが0.5 mm以上となると、熱抵抗の低下が認められた。したがって、回路パターン2 2 a 2及び回路パターン2 2 b 2の厚さは0.5 mm以上であることが好ましい。また、回路パターン2 2 a 3, 2 2 b 3は、半導体チップ3 0 a, 3 0 bから出力電流が入力されるためある程度の厚さが要求される。このため、製造上のコスト削減等を考慮して、回路パターン2 2 a 3, 2 2 b 3の厚さもまた、回路パターン2 2 a 2, 2 2 b 2と同様に、0.5 mm以上の厚さであることが好ましい。他方、回路パターン2 2 a 1, 2 2 b 1では、半導体チップ3 0 a, 3 0 bに対する制御信号が導通する。このため、回路パターン2 2 a 1, 2 2 b 1は、高い放熱性が要求されない。このため、回路パターン2 2 a 1, 2 2 b 1は、他の回路パターン2 2 a 2, 2 2 a 3, 2 2 b 2, 2 2 b 3ほどの厚さを要しない。

[0029] このような絶縁回路基板2 0は、例えば、次のようにして形成される。まず、回路パターン2 2 a, 2 2 bを導電板から打ち抜きによりあらかじめ取得しておく。このようにして取得した回路パターン2 2 a, 2 2 bと樹脂層2 1とベース板2 3とを積層して、加熱及び積層方向に加圧することでそれ

それを圧着させる。このような圧着は、活性化ガス雰囲気中または真空中で行われる。これにより絶縁回路基板20が得られる。または、次のような方法でもよい。まず、ベース板23と樹脂層21と導電板とを順に積層して、上記と同様に加熱及び積層方向に加圧することでそれぞれを圧着させる。その後、導電板を所定のパターンに合わせて、感光性レジストマスクでマスクングを行い、エッチングによりパターンを形成して、感光性レジストマスクを除去することで、回路パターン22a, 22bが形成される。このようにして形成されたものを個片化して絶縁回路基板20が得られる。

[0030] 半導体チップ30a, 40a, 30b, 40bは、シリコンまたはワイドバンドギャップ半導体を主成分として構成されるパワーデバイスである。ワイドバンドギャップ半導体は、例えば、窒化シリコン、窒化ガリウムである。また、半導体チップ30a, 40a, 30b, 40bのチップ面積（一辺の長さ）は、5.5mm以下である。半導体チップ30a, 30bは、スイッチング素子を含む。スイッチング素子は、パワーMOSFET、IGBTである。このような半導体チップ30a, 30bは、例えば、裏面に主電極としてドレイン電極（正極電極、IGBTではコレクタ電極）を、おもて面に、主電極としてゲート電極（制御電極）及びソース電極（負極電極、IGBTではエミッタ電極）をそれぞれ備えている。また、半導体チップ40a, 40bは、ダイオード素子を含む。ダイオード素子は、SBD（Schottky Barrier Diode）、PIN（P-intrinsic-N）ダイオード等のFWD（Free Wheeling Diode）である。このような半導体チップ40a, 40bは、裏面に主電極としてカソード電極を、おもて面に主電極としてアノード電極をそれぞれ備えている。半導体チップ30a, 40a及び半導体チップ30b, 40bは、その裏面側が回路パターン22a2及び回路パターン22b2上にはんだ31（図5等を参照）により接合されている。なお、はんだ31は、所定の合金を主成分とする鉛フリーはんだにより構成される。所定の合金とは、例えば、錫－銀－銅からなる合金、錫－亜鉛－ビスマスからなる合金、錫－銅からなる合金、錫－銀－インジウム－ビスマスからなる合金のうち少

なくともいずれかの合金である。はんだ31には、添加物が含まれてもよい。添加物は、例えば、ニッケル、ゲルマニウム、コバルトまたはシリコンである。なお、はんだ31に代わり、焼結材を用いた焼結により接合させてもよい。この場合の焼結材は、例えば、銅、アルミニウムを主成分とする粉末である。半導体チップ30a, 40a, 30b, 40bの厚さは、例えば、80 μ m以上、500 μ m以下であって、平均は、200 μ m程度である。なお、回路パターン22a, 22bには、必要に応じて、電子部品を配置してもよい。電子部品は、例えば、コンデンサ、抵抗、サーミスタ、電流センサ、制御IC (Integrated Circuit) である。また、半導体チップ30a, 40a及び半導体チップ30b, 40bに代わり、IGBT及びFWDが1チップ内に構成されたRC (Reverse Conducting) - IGBTのスイッチング素子を含む半導体チップを配置してもよい。なお、図3に示す回路パターン22a2及び回路パターン22b2上に二組の半導体チップ30a, 40a及び半導体チップ30b, 40bを配置した場合を例示している。この一例の場合に限らずに、適宜設計により1組、または、3組以上を配置してもよい。

[0031] 半導体チップ30a, 40aは、回路パターン22a2の外周端部から回路パターン22a2の厚さに対応する距離以上、内側に離間している。半導体チップ30b, 40bもまた、回路パターン22b2の外周端部から回路パターン22b2の厚さに対応する距離以上、内側に離間している。これにより、半導体チップ30a, 40a及び半導体チップ30b, 40bからの熱の回路パターン22a2及び回路パターン22b2に対する熱拡散部が外部から、並びに相互に干渉を受けなくなる。これにより、半導体チップ30a, 40a及び半導体チップ30b, 40bに対する回路パターン22a2及び回路パターン22b2の放熱性の低下を抑制することができる。

[0032] また、半導体チップ30aの間も、図5に示されるように、熱拡散部22dが回路パターン22a2内で互いに干渉しないように、間隔を空けて回路パターン22a2に設けられる。この際、半導体チップ30aの間に形成さ

れるスリット22c1は、2つの熱拡散部22dを干渉しない深さで回路パターン22a2に形成される。これにより、スリット22c1が半導体チップ30aに対する回路パターン22a2の放熱性の低下の抑制を阻害することはない。また、半導体チップ40aの間、半導体チップ30bの間、半導体チップ40bの間にそれぞれ形成されるスリット22c1, 22c2も同様である。

[0033] また、設計等に応じて、例えば、図6に示されるように半導体チップ30aの間に、ワイヤ50を接続してもよい。この場合でも、ワイヤ50が半導体チップ30aに対する回路パターン22a2の放熱性の低下の抑制を阻害することはない。また、半導体チップ40aの間、半導体チップ30bの間、半導体チップ40bの間にそれぞれワイヤ50を接続する場合も同様である。なお、ワイヤ50の詳細については以下に説明する。

[0034] ワイヤ50は、半導体チップ30a, 40a及び半導体チップ30b, 40bの主電極と回路パターン22a及び回路パターン22bとの間、半導体チップ30a, 40aの主電極の間、半導体チップ30b, 40bの主電極の間を適宜電気的かつ機械的に接続する。また、ワイヤ51a, 51bは、回路パターン22a1, 22b1と半導体チップ30a, 30bの制御電極との間を電気的かつ機械的に接続する。このようなワイヤ50, 51a, 51bは、導電性に優れた材質により構成されている。当該材質として、例えば、金、銀、銅、アルミニウム、または、少なくともこれらの1種を含む合金により構成されている。また、ワイヤ50の径は、例えば、390 μ m以上、410 μ m以下である。ワイヤ51a, 51bの径は、例えば、120 μ m以上、130 μ m以下である。

[0035] ケース60は、枠体部61と枠体部61の開口上部に設けられた蓋部65とを有している。枠体部61は、中央部におもて面から裏面に貫通された開口部が形成されて、平面視で枠型を成している。また、枠体部61は、リードフレーム62~64を含んでいる。枠体部61は、インサート成形によりリードフレーム62~64と一体的に構成されている。インサート成形では

、リードフレーム62～64に接合可能な熱可塑性樹脂が用いられる。なお、このような樹脂として、例えば、ポリフェニレンサルファイド、ポリブチレンテレフタレート樹脂、ポリブチレンサクシネート樹脂、ポリアミド樹脂、または、アクリロニトリルブタジエンスチレン樹脂がある。なお、蓋部65もまた枠体部61と同様の材質により構成されている。

[0036] リードフレーム62～64は、例えば、図2に示す側面視でクランク状を成している。リードフレーム62～64の一端部の端子62a～64aはケース60の蓋部65の上面から突出して枠体部61に配置されている。リードフレーム62～64の他端部は枠体部61内で、回路パターン22a2, 22a3, 22b2に電気的かつ機械的にはんだ（図示を省略）により接合されている。このようなリードフレーム62～64は、導電性に優れた材質により構成されている。このような材質として、例えば、銅、アルミニウム、または、少なくともこれらの1種を含む合金等により構成されている。リードフレーム62～64の厚さは、好ましくは、1.00mm以上、2.00mm以下であり、より好ましくは、1.20mm以上、1.50mm以下である。リードフレーム62～64もまた、耐食性に優れた材質によりめっき処理を行うことも可能である。このような材質は、例えば、ニッケル、または、ニッケル含む合金等である。

[0037] ケース60の枠体部61の裏面が絶縁回路基板20（樹脂層21）の外周端部に接着部材67により固着される。接着部材67は、例えば、熱硬化性樹脂系接着部材または有機系接着部材が用いられる。熱硬化性樹脂系接着部材は、例えば、エポキシ樹脂、フェノール樹脂を主成分とする。有機系接着部材は、例えば、シリコンゴム、クロロプレングムを主成分とするエラストマー系接着剤である。このようにして枠体部61の開口部に半導体チップ30a, 40a, 30b, 40b等が収納されて、開口部内が封止部材66で封止される。なお、封止部材66は、枠体部61の開口部で絶縁回路基板20、半導体チップ30a, 40a, 30b, 40b、ワイヤ50, 51a, 51bを封止できればよい。封止部材66で枠体部61の開口部全体を充

填する必要はない。

[0038] 封止部材66は、熱硬化性樹脂と当該熱硬化性樹脂に含有される充填材（フィラー）とを含んでいる。熱硬化性樹脂は、例えば、エポキシ樹脂、フェノール樹脂、マレイミド樹脂、ポリエステル樹脂である。封止部材66の一例として、エポキシ樹脂があり、エポキシ樹脂に充填剤を含んでいる。充填剤は、例えば、酸化シリコン、酸化アルミニウム、窒化ホウ素または窒化アルミニウムである。または、封止部材66は、熱可塑性樹脂を用いてもよい。熱可塑性樹脂は、例えば、ポリフェニレンサルファイド樹脂、ポリブチレンテレフタレート樹脂、ポリブチレンサクシネート樹脂、ポリアミド樹脂、または、アクリロニトリルブタジエンスチレン樹脂である。

[0039] なお、封止部材66でケース60内を封止するために、溶融状態の封止部材66をケース60内に注入する。この際、溶融状態の封止部材66の粘度を維持させるために、封止部材66、ケース60、半導体チップ30a、40a、30b、40bを所定の温度が維持されるように加熱した状態とする。また、真空中で封止部材66を注入することで、封止部材66がケース60内の隅々までボイドが発生することなく行き渡る。また、このような封止部材66は、注入する前に、真空中でボイドを除く脱泡が行われる。当該脱泡後、真空中で溶融状態の封止部材66を攪拌し、完全に脱泡することでさらなるボイドの発生を抑制することができる。または、溶融状態の封止部材66を注入する際に、ケース60並びに絶縁回路基板20等に超音波振動を与えてもよい。これにより、封止部材66のボイドの発生をより確実に抑制することができる。

[0040] このような半導体装置10では、絶縁回路基板20に含まれるベース板23と樹脂層21と回路パターン22a、22bとの熱膨張係数の差は小さく、熱による絶縁回路基板20の反りを減少させることができる。また、半導体チップ30a、40a及び半導体チップ30b、40bは、回路パターン22a2及び回路パターン22b2のおもて面に、回路パターン22a2及び回路パターン22b2の外周端部から側端部が所定の距離以上、内側に離

間して接合されている。このため、半導体チップ30a、40a及び半導体チップ30b、40bによる回路パターン22a2及び回路パターン22b2の熱拡散部が干渉されることがなく、半導体チップ30a、40a及び半導体チップ30b、40bに対する回路パターン22a2及び回路パターン22b2の放熱性の低下を抑制することができる。したがって、半導体装置10の放熱性の低下と共に長期信頼性の低下を抑制することができる。

[0041] [第3の実施の形態]

第3の実施の形態では、第2の実施の形態の半導体装置10に含まれる絶縁回路基板20において、回路パターン22a、22bの下部の一部が樹脂層21に埋設している場合である。以下、この場合について、図7を用いて説明する。図7は、第3の実施の形態の半導体装置の要部断面図である。なお、図7は、図3に示した半導体装置10の一点鎖線X-Xにおける断面図に対応しており、この断面図の半導体チップ40aの周辺を示している。また、図7では回路パターン22a2、22a3の断面を矩形状に示している。回路パターン22a2、22a3は、図4に示したように、おもて面側にバリ、裏面側にダレが位置するようにしてもよい。

[0042] この場合、絶縁回路基板20において、回路パターン22a2、22a3の下部の半分程度が樹脂層21に埋設されている。回路パターン22a2、22a3の間に封止部材66が入り込み、回路パターン22a2、22a3がベース板23側に押圧される。このため、回路パターン22a2、22a3の樹脂層21からの剥離を防止することができる。回路パターン22a2、22a3はその側部が樹脂層21から剥離しても絶縁回路基板20の放熱性の低下に影響は少ない。しかし、回路パターン22a2、22a3の裏面が樹脂層21から剥離してしまうと、絶縁回路基板20の放熱性が低下しまう。図7に示すように回路パターン22a2、22a3の樹脂層21に対する剥離が防止されることで、絶縁回路基板20の放熱性の低下を防止できる。これは、回路パターン22a2、22a3に限らず、他の回路パターン22a、22bでも同様である。したがって、半導体装置10の放熱性の低下

と共に長期信頼性の低下を抑制することができる。

[0043] [第4の実施の形態]

第4の実施の形態では、第2の実施の形態の半導体装置10に含まれる絶縁回路基板20において、回路パターン22a, 22b全体が樹脂層21に埋設している場合である。以下、この場合について、図8及び図9を用いて説明する。図8及び図9は、第4の実施の形態の半導体装置の要部断面図である。なお、図8及び図9は、図3に示した半導体装置10の一点鎖線X-Xにおける断面図に対応しており、この断面図の半導体チップ40aの周辺を示している。また、図8及び図9では回路パターン22a2, 22a3の断面を矩形状に示している。回路パターン22a2, 22a3は、図4に示したように、おもて面側にバリ、裏面側にダレが位置するようにしてもよい。

[0044] この場合、絶縁回路基板20において、回路パターン22a2, 22a3のおもて面が樹脂層21のおもて面と同一平面を成すように、回路パターン22a2, 22a3が樹脂層21に埋設されている。第2の実施の形態で説明したように、絶縁回路基板20は、樹脂層21に回路パターン22a, 22bを圧着することで得られる。この圧着の際に、回路パターン22a, 22bを樹脂層21に対してより大きな圧力で押圧する。これにより、回路パターン22a, 22bが樹脂層21に埋設される。この際、回路パターン22a, 22bに押圧された樹脂層21の一部が、例えば、図8に示されるように、回路パターン22a2, 22a3の隙間から突出する。そして、回路パターン22a2, 22a3及び回路パターン22a2, 22a3の間の樹脂層21が封止部材66に封止され、ベース板23側に押圧される。このため、第3の実施の形態と同様に回路パターン22a2, 22a3の樹脂層21に対する剥離が防止され、絶縁回路基板20の放熱性の低下を防止できる。また、回路パターン22a2, 22a3の間から樹脂層21が突出している。このため、封止部材66と樹脂層21との界面の長さ（沿面距離）が長くなり、回路パターン22a2, 22a3とベース板23との絶縁性が向上

する。これは、回路パターン22a2, 22a3に限らず、他の回路パターン22a, 22bでも同様である。したがって、半導体装置10の放熱性の低下と共に長期信頼性の低下を抑制することができる。

[0045] また、絶縁回路基板20は、樹脂層21に対して回路パターン22a, 22bをより大きな圧力で押圧した際に、図9に示されるように、樹脂層21が回路パターン22a2, 22a3の隙間から突出して、回路パターン22a2, 22a3のおもて面側に回り込むことがある。この場合でも、図8と同様に、封止部材66と樹脂層21との界面の長さ（沿面距離）がより長くなり、回路パターン22a2, 22a3とベース板23との絶縁性が向上する。また、回路パターン22a2, 22a3のおもて面側に回り込んだ樹脂層21により回路パターン22a2, 22a3がベース板23側に押圧される。このため、回路パターン22a2, 22a3の剥離がより防止されるようになる。これは、回路パターン22a2, 22a3に限らず、他の回路パターン22a, 22bでも同様である。

[0046] [第5の実施の形態]

第5の実施の形態では、第2の実施の形態の半導体装置10に含まれる絶縁回路基板20において、回路パターン22a, 22bの角部が面取りされている場合である。以下、この場合について、図10を用いて説明する。図10は、第5の実施の形態の半導体装置の要部断面図である。なお、なお、図10は、図3に示した半導体装置10の一点鎖線X-Xにおける断面図に対応しており、この断面図の半導体チップ40aの周辺を示している。

[0047] この場合、絶縁回路基板20に含まれる回路パターン22a2, 22a3のおもて面側の外周端部に沿って角部が面取りされている。面取り角度は、例えば、半導体チップ40aの回路パターン22a2に対する熱拡散部に入らない角度である。このような回路パターン22a2, 22a3が封止部材66により封止されている。例えば、図7の場合のように回路パターン22a2, 22a3の角部が面取りされていない場合には、封止部材66に対して回路パターン22a2, 22a3の角部がクラックの発生の起点となる場

合がある。クラックが封止部材 6 6 中に進展すると、当該クラックに水分が浸入して、封止部材 6 6 の絶縁性が低下してしまう。一方、本実施の形態では、回路パターン 2 2 a 2, 2 2 a 3 の角部が面取りされているために、封止部材 6 6 に対するクラックの発生の起点が生じず、クラックの発生が抑制される。これは、回路パターン 2 2 a 2, 2 2 a 3 に限らず、他の回路パターン 2 2 a, 2 2 b でも同様である。このため、半導体装置 1 0 の絶縁性が維持されて、半導体装置 1 0 の放熱性の低下と共に長期信頼性の低下を抑制することができる。

[0048] 上記については単に本発明の原理を示すものである。さらに、多数の変形、変更が当業者にとって可能であり、本発明は上記に示し、説明した正確な構成及び応用例に限定されるものではなく、対応するすべての変形例及び均等物は、添付の請求項及びその均等物による本発明の範囲とみなされる。

符号の説明

[0049] 1, 1 0 半導体装置
2, 2 0 絶縁回路基板
3, 2 2 a, 2 2 a 1 ~ 2 2 a 3, 2 2 b, 2 2 b 1 ~ 2 2 b 3 回路パターン
4, 2 1 樹脂層
5, 2 3 ベース板
6 a, 6 b, 3 0 a, 3 0 b, 4 0 a, 4 0 b 半導体チップ
7 a, 7 b, 2 2 d 熱拡散部
7 a 1, 7 b 1 熱拡散最外領域
2 2 c 1, 2 2 c 2 スリット
2 2 d 1 バリ
2 2 d 2 ダレ
3 1 はんだ
5 0, 5 1 a, 5 1 b ワイヤ
6 0 ケース

- 6 1 枠体部
- 6 2, 6 3, 6 4 リードフレーム
- 6 2 a, 6 3 a, 6 4 a 端子
- 6 5 蓋部
- 6 6 封止部材
- 6 7 接着部材
- D 1 距離
- D 2 間隔
- T 厚さ

請求の範囲

- [請求項1] ベース板と前記ベース板のおもて面に形成された樹脂層と前記樹脂層の樹脂おもて面に形成された回路パターンとを含む絶縁回路基板と、
- 、
- 前記回路パターンの回路おもて面に、前記回路パターンの外周端部から側端部が所定の距離以上、内側に離間して接合され、平面視で矩形状の半導体チップと、
- を含み、
- 前記所定の距離及び前記回路パターンの厚さは、それぞれ、前記半導体チップの一辺の長さの0.1倍以上である、
- 半導体装置。
- [請求項2] 前記回路パターンの前記回路おもて面に側面視で前記半導体チップに隣接して接合された別の半導体チップをさらに有し、
- 前記半導体チップ及び前記別の半導体チップの側面視で互いに対向する側端部間の隙間は、前記所定の距離の2倍以上離間している、
- 請求項1に記載の半導体装置。
- [請求項3] 前記隙間の前記回路パターンの前記回路おもて面に接合された配線部材、
- をさらに有する請求項2に記載の半導体装置。
- [請求項4] 前記隙間の前記回路パターンの前記回路おもて面に、平面視で、前記半導体チップ及び前記別の半導体チップに平行に形成された溝部、
- をさらに有する請求項2に記載の半導体装置。
- [請求項5] 前記溝部の深さは、前記半導体チップからの発熱が前記回路パターンを側面視で前記樹脂層に進むに連れて広がるように拡散する前記回路パターン中の熱拡散部の最外領域に達しないように形成されている、
- 、
- 請求項4に記載の半導体装置。
- [請求項6] 前記回路パターンの回路裏面は前記樹脂層の前記樹脂おもて面より

も前記ベース板側に位置している、
請求項 1 に記載の半導体装置。

[請求項7] 前記回路パターンは、前記回路おもて面が前記樹脂層の前記樹脂おもて面と略同一平面を成して、前記樹脂層に埋設されている、
請求項 6 に記載の半導体装置。

[請求項8] 前記回路パターンは、側面視で、前記半導体チップからの発熱が前記回路パターンを前記樹脂層に進むに連れて広がるように拡散する前記回路パターンにおける熱拡散部の最外領域に及ばないように面取りされている、
請求項 1 に記載の半導体装置。

[請求項9] 前記回路パターンは前記樹脂層側にダレが形成されており、前記回路おもて面側にバリが形成されている、
請求項 1 乃至 8 のいずれかに記載の半導体装置。

[請求項10] 前記樹脂層の前記樹脂おもて面に前記回路パターンと共に、前記半導体チップが配置されない非配置回路パターンが形成され、
前記非配置回路パターンの厚さは、前記回路パターンの厚さよりも薄い、
請求項 1 乃至 8 のいずれかに記載の半導体装置。

[請求項11] 前記非配置回路パターンは、前記半導体チップの制御電極に電氣的に接続される制御回路パターンである、
請求項 10 に記載の半導体装置。

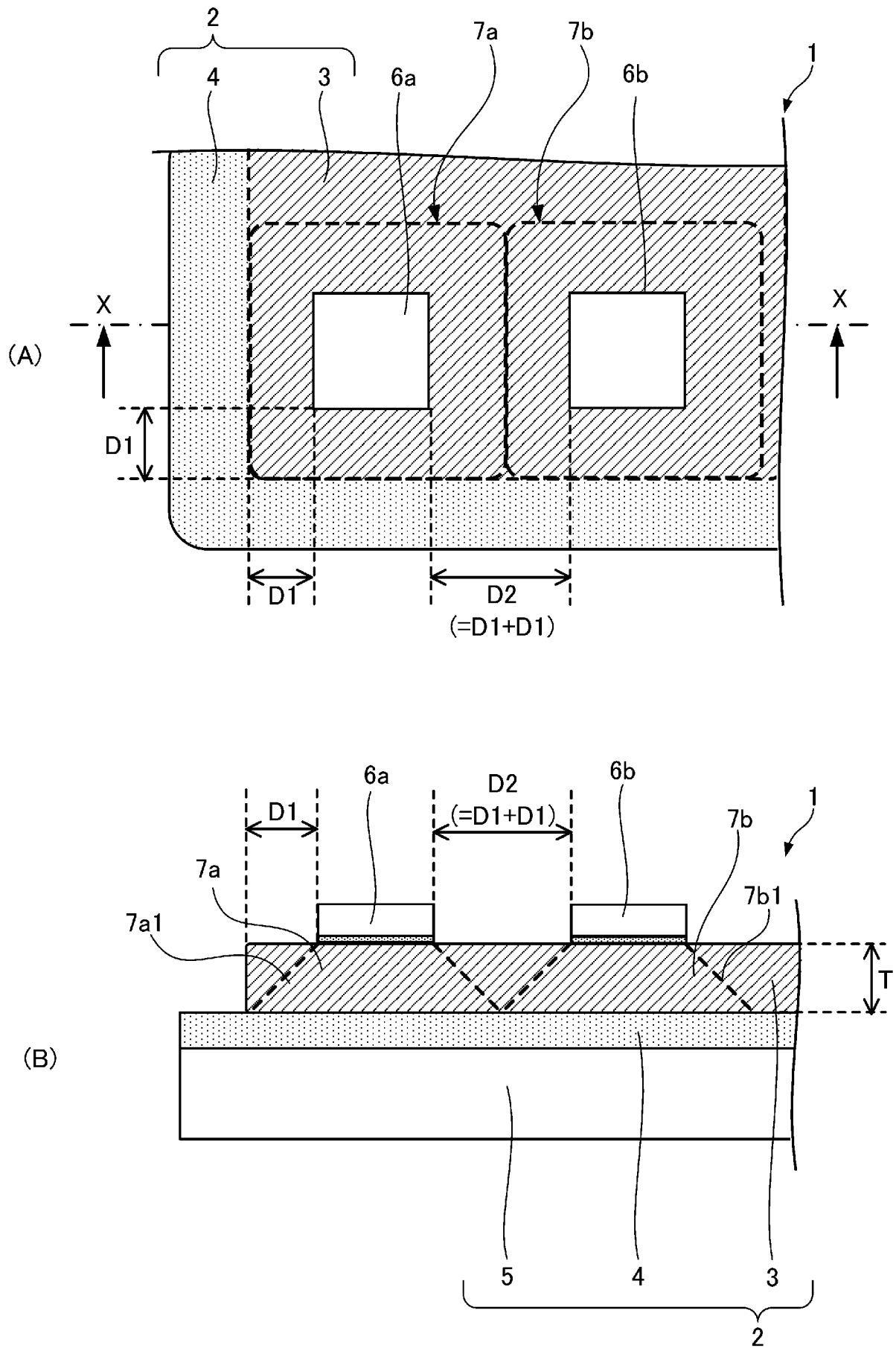
[請求項12] 前記半導体チップの前記一辺の長さは 5.5 mm 以下である、
請求項 1 乃至 11 のいずれかに記載の半導体装置。

補正された請求の範囲
[2021年12月16日(16.12.2021)国際事務局受理]

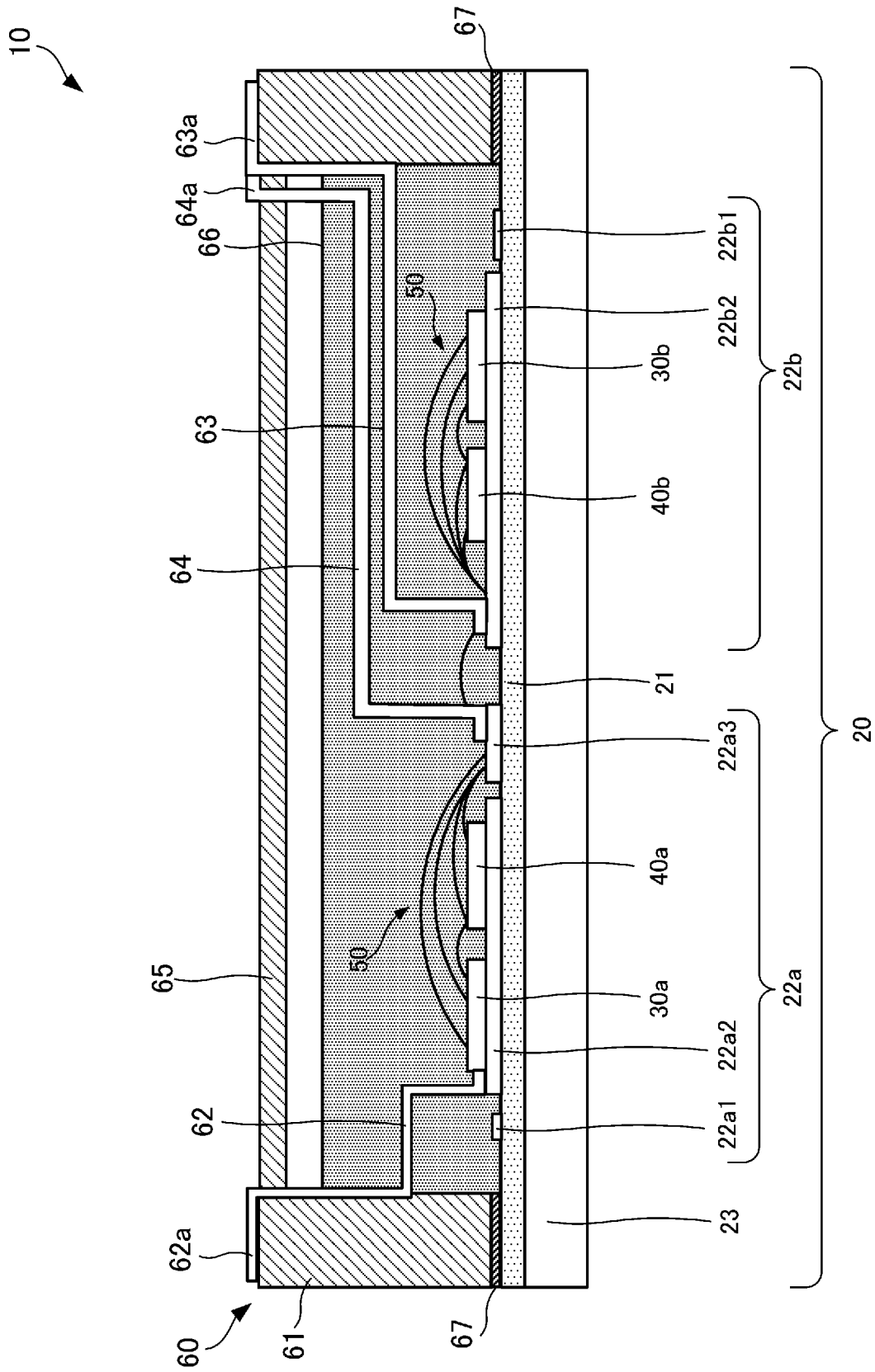
- [請求項1] ベース板と前記ベース板のおもて面に形成された樹脂層と前記樹脂層の樹脂おもて面に形成された回路パターンとを含む絶縁回路基板と、
前記回路パターンの回路おもて面に、前記回路パターンの外周端部から側端部が所定の距離以上、内側に離間して接合され、平面視で矩形状の半導体チップと、
を含み、
前記所定の距離及び前記回路パターンの厚さは、それぞれ、前記半導体チップの一辺の長さの0.1倍以上である、
半導体装置。
- [請求項2] **[補正後]** 前記半導体チップが接合された1の前記回路パターンの前記回路おもて面に側面視で前記半導体チップに隣接して接合された別の半導体チップをさらに有し、
前記半導体チップ及び前記別の半導体チップの側面視で互いに対向する側端部間の隙間は、前記所定の距離の2倍以上離間している、
請求項1に記載の半導体装置。
- [請求項3] 前記隙間の前記回路パターンの前記回路おもて面に接合された配線部材、
をさらに有する請求項2に記載の半導体装置。
- [請求項4] 前記隙間の前記回路パターンの前記回路おもて面に、平面視で、前記半導体チップ及び前記別の半導体チップに平行に形成された溝部、
をさらに有する請求項2に記載の半導体装置。
- [請求項5] **[補正後]** 前記溝部の深さは、前記半導体チップからの発熱が前記回路パターンを側面視で前記樹脂層に進むに連れて最外領域が45°で広がるように拡散する前記回路パターン中の熱拡散部の最外領域に達しないように形成されている、
請求項4に記載の半導体装置。
- [請求項6] 前記回路パターンの回路裏面は前記樹脂層の前記樹脂おもて面よりも前記ベース板側に位置している、
請求項1に記載の半導体装置。
- [請求項7] 前記回路パターンは、前記回路おもて面が前記樹脂層の前記樹脂おもて面と略同一平面を成して、前記樹脂層に埋設されている、
請求項6に記載の半導体装置。
- [請求項8] **[補正後]** 前記回路パターンは、側面視で、前記半導体チップからの発熱が前記回路パターンを前記樹脂層に進むに連れて最外領域が45°で広がるように拡散する前記回路パターンにおける熱拡散部の最外領域に及ばないように面取りされている、
請求項1に記載の半導体装置。
- [請求項9] 前記回路パターンは前記樹脂層側にダレが形成されており、前記回路おもて面側にバリが形成されている、
請求項1乃至8のいずれかに記載の半導体装置。

- [請求項10] 前記樹脂層の前記樹脂おもて面に前記回路パターンと共に、前記半導体チップが配置されない非配置回路パターンが形成され、
前記非配置回路パターンの厚さは、前記回路パターンの厚さよりも薄い、
請求項 1 乃至 8 のいずれかに記載の半導体装置。
- [請求項11] 前記非配置回路パターンは、前記半導体チップの制御電極に電氣的に接続される制御回路パターンである、
請求項 10 に記載の半導体装置。
- [請求項12] 前記半導体チップの前記一辺の長さは 5.5 mm 以下である、
請求項 1 乃至 11 のいずれかに記載の半導体装置。||

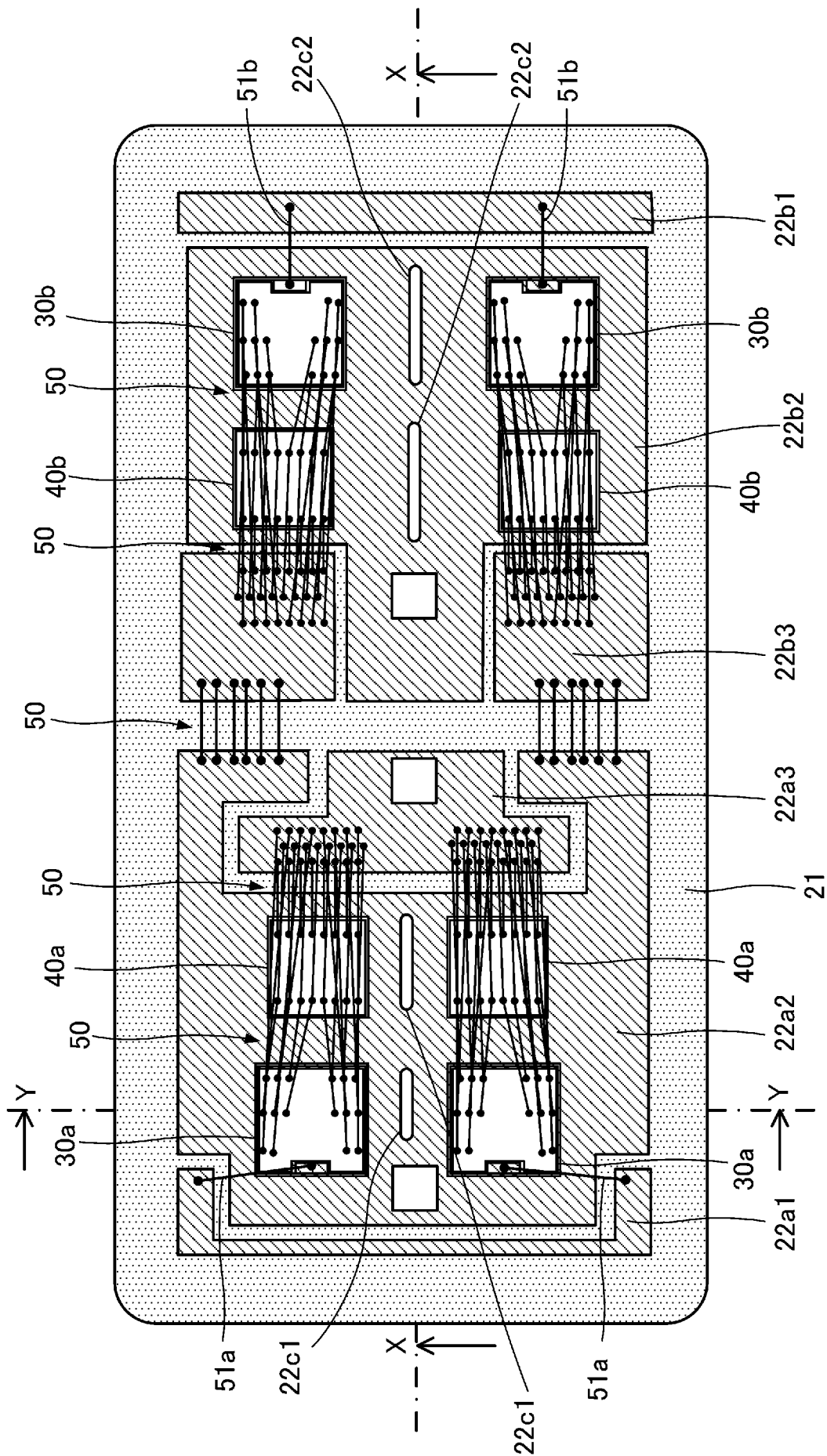
[図1]



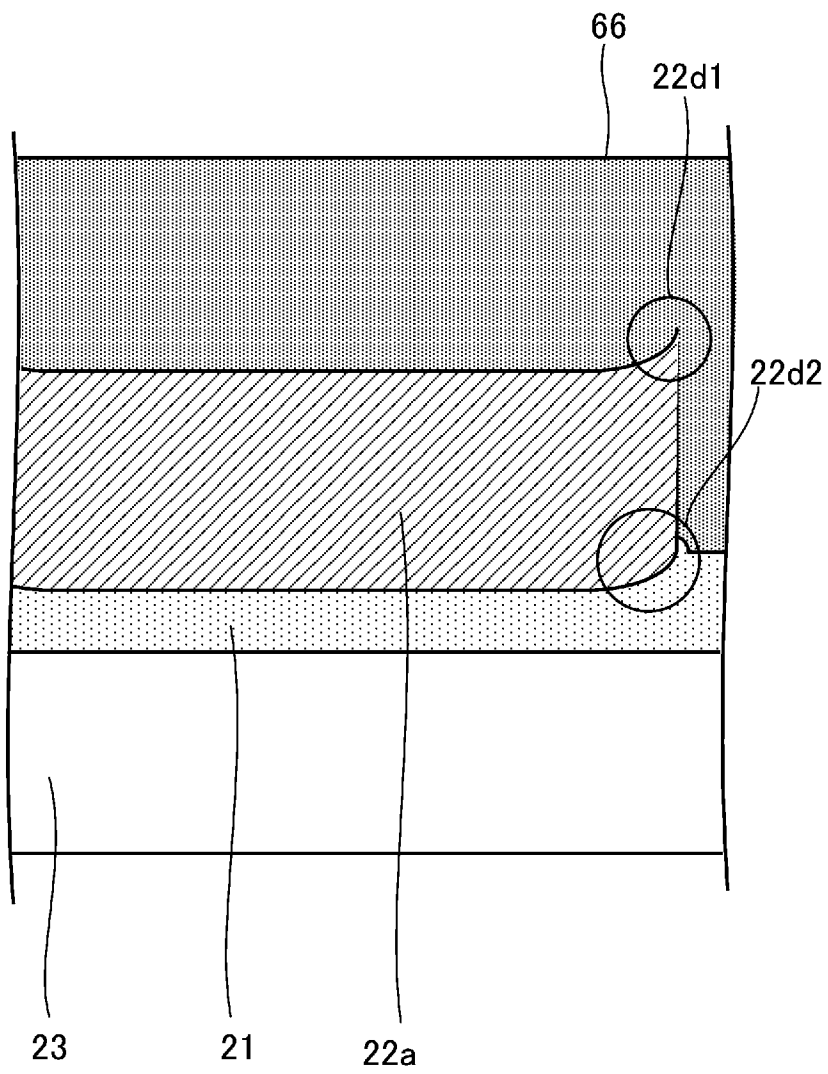
[図2]



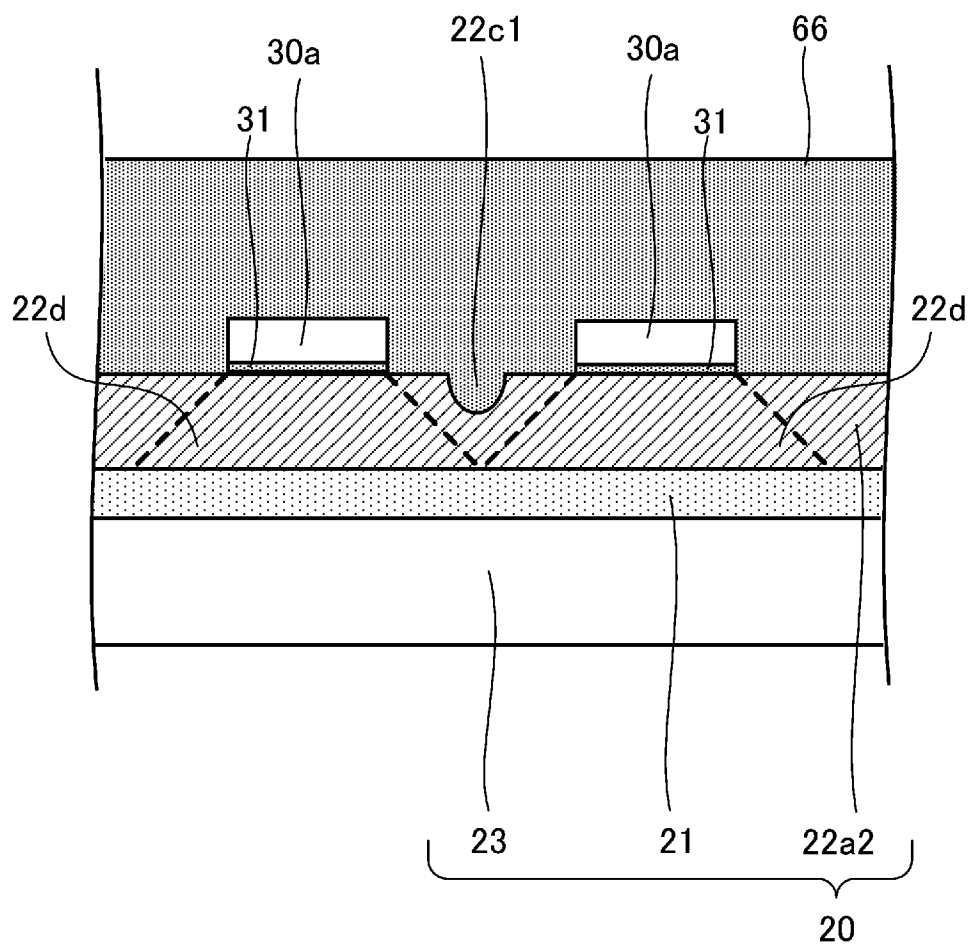
[図3]



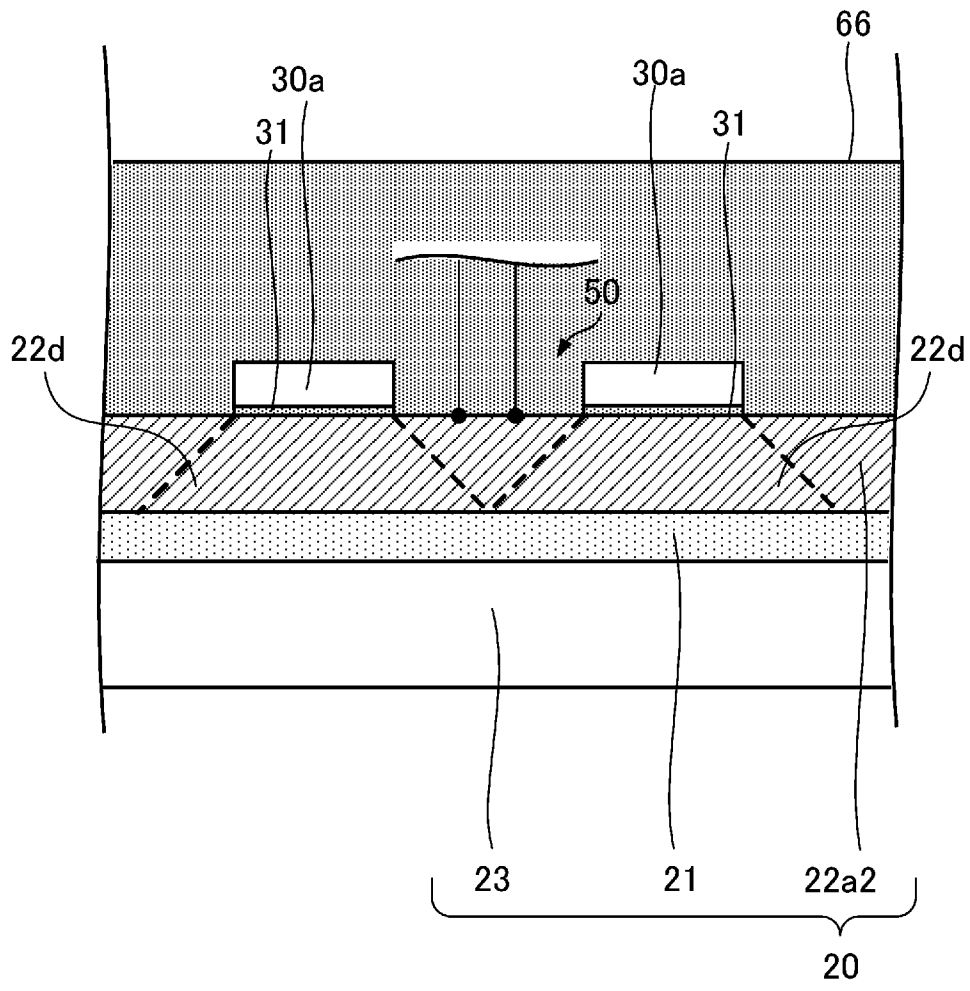
[図4]



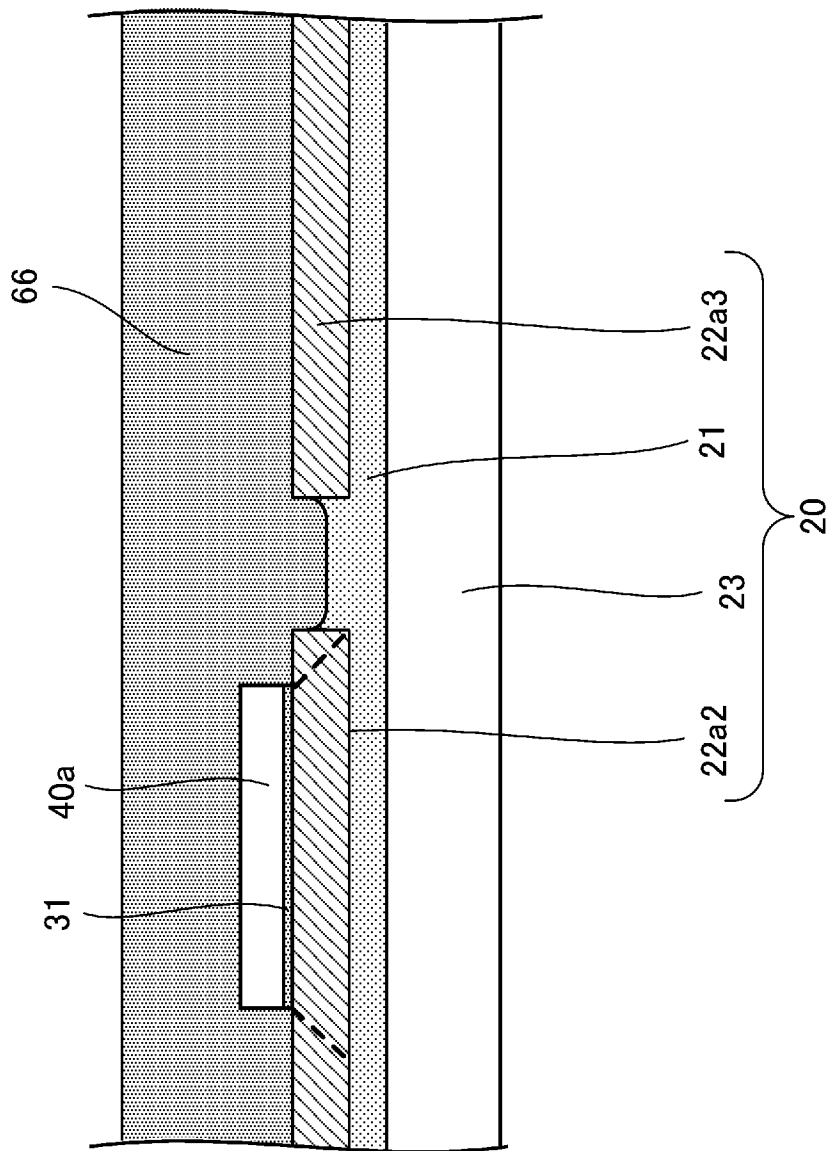
[図5]



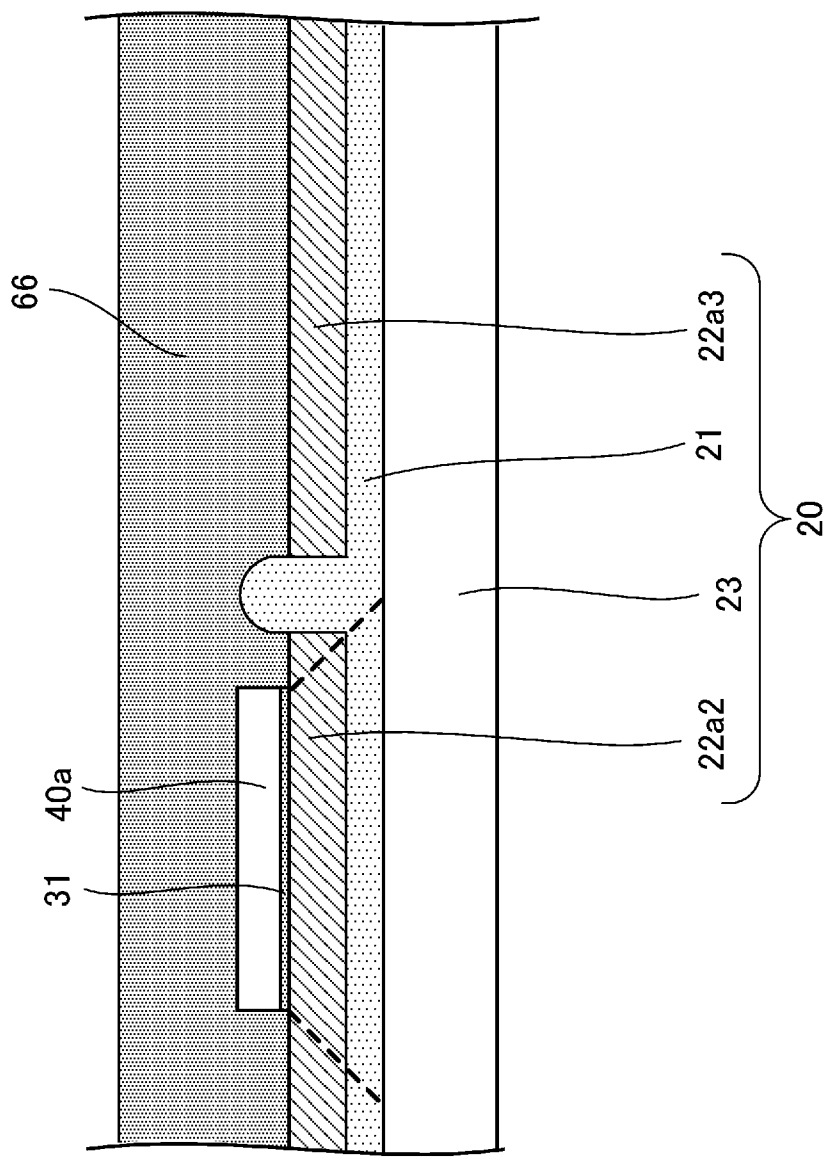
[図6]



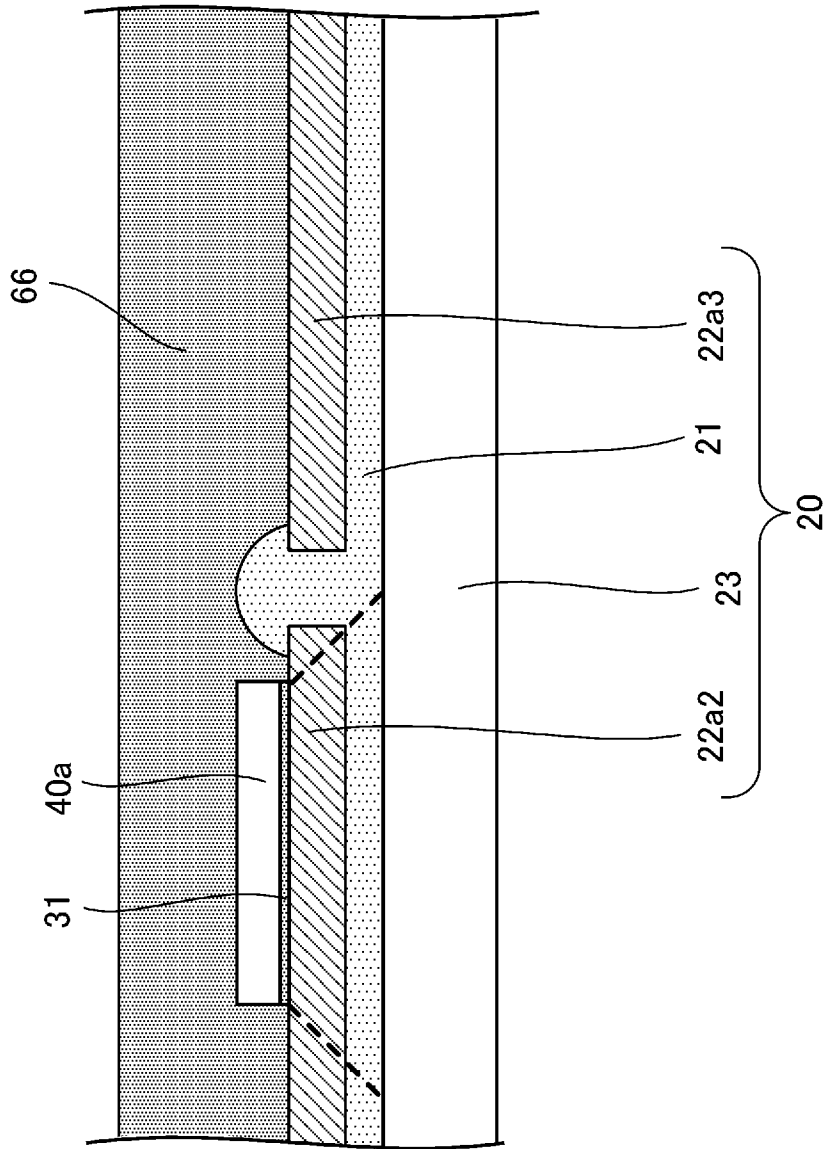
[図7]



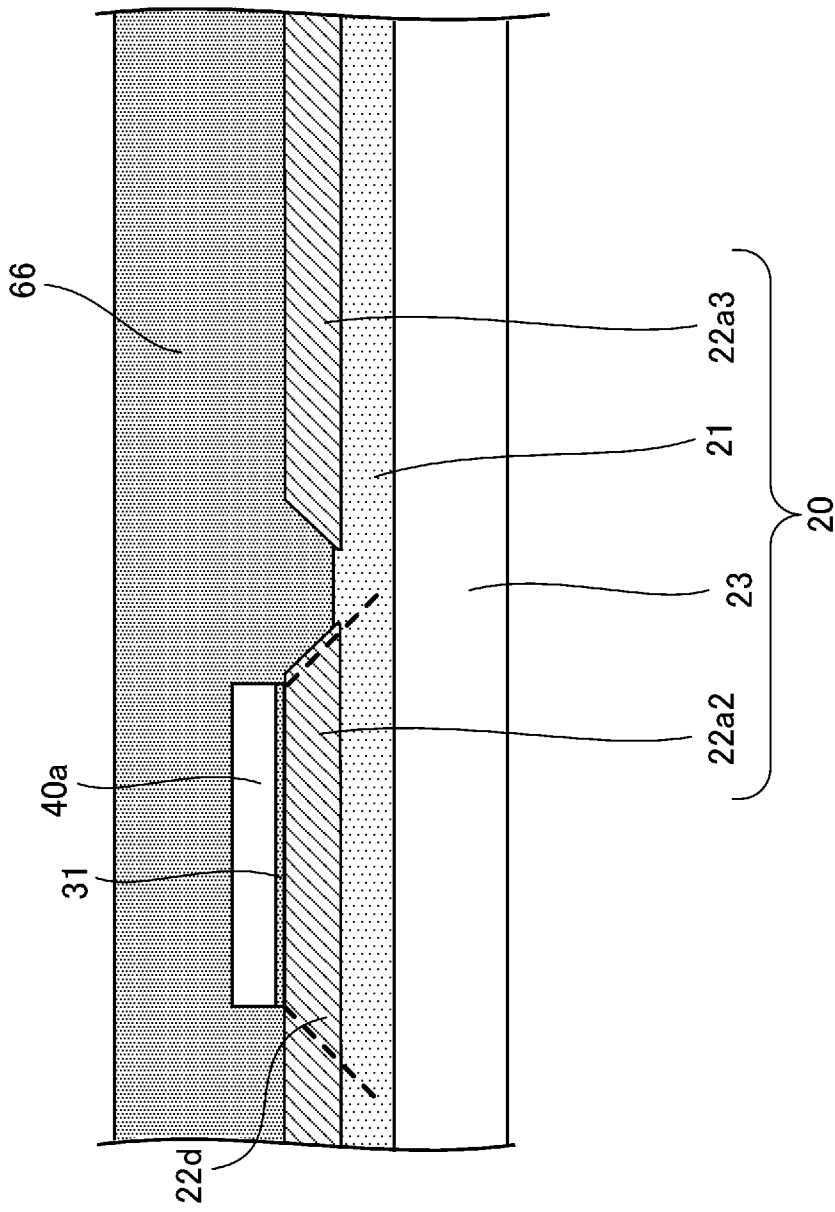
[図8]



[図9]



[図10]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2021/024996

A. CLASSIFICATION OF SUBJECT MATTER		
<i>H01L 23/36</i> (2006.01) FI: H01L23/36 C		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) H01L23/36		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2021 Registered utility model specifications of Japan 1996-2021 Published registered utility model applications of Japan 1994-2021		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2006-319146 A (FUJI ELECTRIC HOLDINGS CO., LTD.) 24 November 2006 (2006-11-24) paragraphs [0016], [0022], [0031]-[0033], fig. 1(d), 2	1-5, 8, 10-12 6, 7, 9
Y	JP 2012-531728 A (CURAMIK ELECTRONICS GMBH) 10 December 2012 (2012-12-10) paragraphs [0012]-[0021], [0035], fig. 1, 2	1-5, 8, 10-12
Y	JP 2014-22579 A (ROHM CO., LTD.) 03 February 2014 (2014-02-03) paragraphs [0072]-[0085], fig. 9-11	4, 5, 8, 10-12
A	JP 2010-103311 A (TOYOTA CENTRAL RESEARCH AND DEVELOPMENT LABORATORIES, INC.) 06 May 2010 (2010-05-06) entire text, all drawings	1-12
A	JP 2013-207226 A (SUMITOMO ELECTRIC DEVICE INNOVATIONS INC.) 07 October 2013 (2013-10-07) entire text, all drawings	1-12
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
<p>* Special categories of cited documents:</p> <p>“A” document defining the general state of the art which is not considered to be of particular relevance</p> <p>“E” earlier application or patent but published on or after the international filing date</p> <p>“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>“O” document referring to an oral disclosure, use, exhibition or other means</p> <p>“P” document published prior to the international filing date but later than the priority date claimed</p> <p>“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>“&” document member of the same patent family</p>		
Date of the actual completion of the international search 17 September 2021		Date of mailing of the international search report 28 September 2021
Name and mailing address of the ISA/JP Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2021/024996

C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2017-199830 A (MITSUBISHI ELECTRIC CORP.) 02 November 2017 (2017-11-02) entire text, all drawings	1-12
A	JP 2019-71399 A (ROHM CO., LTD.) 09 May 2019 (2019-05-09) entire text, all drawings	1-12

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2021/024996

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP	2006-319146	A	24 November 2006	US 2006/0258055 A1 paragraphs [0018], [0029], [0039]-[0042], fig. 1d, 2	
				US 2010/0041228 A1	
				DE 102006019602 A1	
				CN 1862795 A	
JP	2012-531728	A	10 December 2012	US 2012/0134115 A1 paragraphs [0016]-[0025], [0039], fig. 1, 2	
				WO 2011/000360 A2	
				EP 2449586 A2	
				DE 102009033029 A1	
				CN 102484104 A	
				KR 10-2012-0098575 A	
JP	2014-22579	A	03 February 2014	(Family: none)	
JP	2010-103311	A	06 May 2010	(Family: none)	
JP	2013-207226	A	07 October 2013	(Family: none)	
JP	2017-199830	A	02 November 2017	(Family: none)	
JP	2019-71399	A	09 May 2019	US 2018/0145007 A1 entire text, all drawings	

A. 発明の属する分野の分類（国際特許分類（IPC）） H01L 23/36(2006.01)i FI: H01L23/36 C		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H01L23/36 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922 - 1996年 日本国公開実用新案公報 1971 - 2021年 日本国実用新案登録公報 1996 - 2021年 日本国登録実用新案公報 1994 - 2021年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	JP 2006-319146 A（富士電機ホールディングス株式会社）24.11.2006（2006 - 11 - 24） 段落[0016], [0022], [0031]-[0033], 図1(d), 2	1-5, 8, 10-12 6, 7, 9
Y	JP 2012-531728 A（キュラミック エレクトロニクス ゲーエムペーハー）10.12.2012（2012 - 12 - 10） 段落[0012]-[0021], [0035], 図1, 2	1-5, 8, 10-12
Y	JP 2014-22579 A（ローム株式会社）03.02.2014（2014 - 02 - 03） 段落[0072]-[0085], 図9-11	4, 5, 8, 10-12
A	JP 2010-103311 A（株式会社豊田中央研究所）06.05.2010（2010 - 05 - 06） 全文、全図	1-12
A	JP 2013-207226 A（住友電工デバイス・イノベーション株式会社）07.10.2013（2013 - 10 - 07） 全文、全図	1-12
A	JP 2017-199830 A（三菱電機株式会社）02.11.2017（2017 - 11 - 02） 全文、全図	1-12
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献	
国際調査を完了した日 17.09.2021	国際調査報告の発送日 28.09.2021	
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 正山 旭 5F 9276 電話番号 03-3581-1101 内線 3516	

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2021/024996

引用文献	公表日	パテントファミリー文献	公表日
JP 2006-319146 A	24.11.2006	US 2006/0258055 A1 段落[0018], [0029], [0039]- [0042], 図1d, 2 US 2010/0041228 A1 DE 102006019602 A1 CN 1862795 A	
JP 2012-531728 A	10.12.2012	US 2012/0134115 A1 段落[0016]-[0025], [0039], 図1, 2 WO 2011/000360 A2 EP 2449586 A2 DE 102009033029 A1 CN 102484104 A KR 10-2012-0098575 A	
JP 2014-22579 A	03.02.2014	(ファミリーなし)	
JP 2010-103311 A	06.05.2010	(ファミリーなし)	
JP 2013-207226 A	07.10.2013	(ファミリーなし)	
JP 2017-199830 A	02.11.2017	(ファミリーなし)	
JP 2019-71399 A	09.05.2019	US 2018/0145007 A1 全文、全図	