



(12) **Patentschrift**

(21) Aktenzeichen: **102 06 896.8**
 (22) Anmeldetag: **19.02.2002**
 (43) Offenlegungstag: **02.10.2002**
 (45) Veröffentlichungstag
 der Patenterteilung: **18.10.2012**

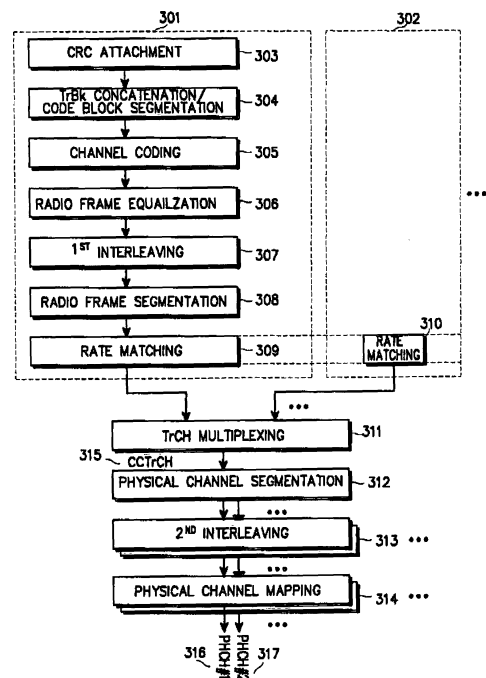
(51) Int Cl.: **H04J 13/00 (2012.01)**
H04B 7/216 (2006.01)

Innerhalb von drei Monaten nach Veröffentlichung der Patenterteilung kann nach § 59 Patentgesetz gegen das Patent Einspruch erhoben werden. Der Einspruch ist schriftlich zu erklären und zu begründen. Innerhalb der Einspruchsfrist ist eine Einspruchsgebühr in Höhe von 200 Euro zu entrichten (§ 6 Patentkostengesetz in Verbindung mit der Anlage zu § 2 Abs. 1 Patentkostengesetz).

<p>(30) Unionspriorität:</p> <table border="0"> <tr> <td>01-10172</td> <td>19.02.2001</td> <td>KR</td> </tr> <tr> <td>01-10951</td> <td>20.02.2001</td> <td>KR</td> </tr> <tr> <td>01-9082</td> <td>22.02.2001</td> <td>KR</td> </tr> <tr> <td>01-25208</td> <td>09.05.2001</td> <td>KR</td> </tr> </table> <p>(73) Patentinhaber: Samsung Electronics Co., Ltd., Suwon-Si, Kyonggi-Do, KR</p> <p>(74) Vertreter: Grünecker, Kinkeldey, Stockmair & Schwanhäusser, 80802, München, DE</p>	01-10172	19.02.2001	KR	01-10951	20.02.2001	KR	01-9082	22.02.2001	KR	01-25208	09.05.2001	KR	<p>(72) Erfinder: Kwak, Yong Jun, Yongin, Kyonggi, KR; Choi, Sung Ho, Songnam, Kyonggi, KR; Kim, Beong Jo, Songmam, Kyonggi, KR; Lee, Ju Ho, Suwon, KR; Hwang, Sung Oh, Yongin, KR</p> <p>(56) Für die Beurteilung der Patentfähigkeit in Betracht gezogene Druckschriften: siehe Folgeseiten</p>
01-10172	19.02.2001	KR											
01-10951	20.02.2001	KR											
01-9082	22.02.2001	KR											
01-25208	09.05.2001	KR											

(54) Bezeichnung: **DPCH-Multiplexvorrichtung und Verfahren für eine Leistungssteuerung mit äusserem Regelkreis in einem W-CDMA-Kommunikationssystem**

(57) Hauptanspruch: Verfahren zur Übertragung eines zugewiesenen Datenkanalsignals über einen zugewiesenen physikalischen Datenkanal in einem mobilen CDMA-Kommunikationssystem (Code Divisional Multiple Access), wobei das Verfahren die folgenden Schritte umfaßt:
 Erzeugen eines Dummybiterzeugungssignals beim Fehlen von Übertragungsdaten, die über den zugewiesenen physikalischen Datenkanal zu übertragen sind; und nach dem Empfang des Dummybiterzeugungssignals, Erzeugen eines Dummybitstroms, und Übertragen eines zugewiesenen Datenkanalsignals über den zugewiesenen physikalischen Datenkanal, um ein Ziel-SIR (Signal-to-interference Ratio) aufrechtzuerhalten, wobei das zugewiesene Datenkanalsignal durch das Anfügen eines CRC-Bitstroms (Cyclic Redundancy Check) an den Dummybitstrom geschaffen wird.



(56) Für die Beurteilung der Patentfähigkeit in Betracht
gezogene Druckschriften:

DE	195 33 507	A1
US	5 481 561	A
US	5 570 353	A
US	6 148 216	A

**3GPP TR 25.994 V3.3.0;Technical Specification
Group Radio Access Network;Channel coding
and multiplexing examples;Release 1999, 12/2000**

**3GPP TS 25.212 V3.5.0;Technical Specification
Group Radio Access Network;Multiplexing and
Channel Coding (FDD);Release 1999, 12/2000**

**3GPP TS 25.221 V3.5.0;Technical Specification
Group Radio Access Network;Physical channel
and mapping of transport channels (TDD)
;Release 1999, 12/2000**

Beschreibung

[0001] Die vorliegende Erfindung bezieht sich allgemein auf ein mobiles Kommunikationssystem mit CDMA (Vielfachzugriff durch Codetrennung), und insbesondere auf eine Vorrichtung und ein Verfahren für das Multiplexen von DPCH (Dedicated Physical Channel, zugewiesener physikalischer Kanal) zum Durchführen einer Leistungssteuerung mit äußerem Regelkreis, indem ein Ziel-SIR (Signal-zu-Interferenz-Verhältnis) in passender Weise aufrecht erhalten wird.

BESCHREIBUNG DES STANDS DER TECHNIK

[0002] Im allgemeinen wird eine Kanalstruktur eines mobilen UMTS(Universal Mobile Terrestrial System)-CDMA-Kommunikationssystems in einen physikalischen Kanal, einen Transportkanal und einen logischen Kanal unterteilt. Der physikalische Kanal wird in einen physikalischen Kanal in Abwärtsrichtung und einen physikalischen Kanal in Aufwärtsrichtung in Übereinstimmung mit seiner Datenübertragungsrichtung unterteilt. Weiterhin wird der physikalische Kanal in Abwärtsrichtung in einen physikalischen gemeinsamen Kanal in Abwärtsrichtung (PDSCH) und einen zugewiesenen physikalischen Kanal in Abwärtsrichtung (DPCH), die unter Bezug auf [Fig. 1](#) beschrieben werden, aufgeteilt.

[0003] [Fig. 1](#) zeigt eine Struktur eines zugewiesenen physikalischen Kanals in Abwärtsrichtung in einem mobilen Kommunikationssystem. Betrachtet man die [Fig. 1](#), so besteht jeder Rahmen des zugewiesenen physikalischen Kanals in Abwärtsrichtung aus 15 Schlitzen (Schlitz#0 bis Schlitz#14). Jeder Schlitz besteht aus zugewiesenen physikalischen Datenkanälen (DPDCHs) für das Übertragen von Daten einer oberen Schicht von einem Knoten B zu einer UE (Benutzereinrichtung), und zugewiesenen physikalischen Steuerkanälen (DPCCHs) für das Übertragen eines Steuersignals einer physikalischen Schicht. Der zugewiesene physikalische Steuerkanal (DPCCH) besteht aus einem TPC-Symbol (Transport Power Control, Transportleistungssteuerung) für das Steuern der Übertragungsleistung der UE, ein TFCI-Symbol (Transport Format Combination Indicator, Transportformatkombinationsanzeige), und ein Pilotsymbol. Wie in [Fig. 1](#) dargestellt ist, besteht jeder der Schlitze, Schlitz#1 bis Schlitz#14, der einen Rahmen des zugewiesenen physikalischen Kanals in Abwärtsrichtung bildet, aus 2560 Chips. In [Fig. 1](#) stellen ein erstes Datensymbol Data1 und ein zweites Datensymbol Data2 Daten einer oberen Schicht, die vom Knoten B zur UE über den zugewiesenen physikalischen Datenkanal DPDCH übertragen werden, dar, und das TPC-Symbol stellt Information für das Steuern der Übertragungsleistung der UE durch den Knoten B dar. Weiterhin bezeichnet das TFCI-Symbol eine Transportformatkombination (TFC), die für einen Kanal in Abwärtsrichtung, der für einen aktuellen Rahmen (= 10 ms) übertragen wird, verwendet wird. Schließlich stellt das Pilotsymbol ein Kriterium für das Steuern der Übertragungsleistung des zugewiesenen physikalischen Kanals durch die UE dar. Hier kann die Information, die in der TFCI eingeschlossen ist, in einen dynamischen Teil und einen halb statischen Teil unterteilt werden. Der dynamische Teil umfaßt TBS-Information (Transport Block Size, Transportblockgröße) und TBSS-Information (Transport Block Set Size, Transportblockeinstellgröße). Der halb statische Teil umfaßt TTI-Information (Transmission Time Interval, Übertragungszeitintervall), Kanalkodierschemainformation, Kodierrateninformation, statische Ratenanpassungsinformation und CRC-Größeninformation (Cyclic Redundancy Check, Prüfsummenverfahren). Somit zeigt die TFCI die Anzahl der Transportblöcke (TB) in einem Kanal, die für einen Rahmen übertragen werden, an, und sie weist den TPCs, die in jedem der Transportblöcke verwendet werden, eindeutige Zahlen zu.

[0004] [Fig. 2](#) zeigt eine Struktur eines zugewiesenen physikalischen Kanals in Aufwärtsrichtung in einem mobilen Kommunikationssystem. Betrachtet man [Fig. 2](#), so besteht der zugewiesene physikalische Kanal in Aufwärtsrichtung wie der zugewiesene physikalische Kanal in Abwärtsrichtung aus 15 Schlitzen (Schlitz#1 bis Schlitz#14). Der zugewiesene physikalische Kanal in Aufwärtsrichtung weist einen zugewiesenen physikalischen Datenkanal in Aufwärtsrichtung (DPDCH) und einen zugewiesenen physikalischen Steuerkanal in Aufwärtsrichtung (DPCCH) auf. Jeder der Schlitze, Schlitz#0 bis Schlitz#14, die einen Rahmen des zugewiesenen physikalischen Datenkanals in Aufwärtsrichtung (DPDCH) bilden, überträgt Daten der oberen Schicht von der UE zum Knoten B.

[0005] Mittlerweile besteht jeder der Schlitze, Schlitz#0 bis Schlitz#14, der einen Rahmen des zugewiesenen physikalischen Steuerkanals bildet, aus (i) einem Pilotsymbol, das als ein Kanalschätzsignal verwendet wird, wenn Daten, die von der UE zum Knoten B übertragen werden, demoduliert werden, (ii) einem TFCI-Symbol, das eine Transportformatkombination (TFC) von Kanälen, die für einen aktuellen Rahmen übertragen werden, anzeigt, (iii) einem FBI-Symbol (FeedBack Information, Rückkopplungsinformation) für das Übertragen von Rückkopplungsinformation, wenn eine Übertragungsdiversität verwendet wird, und (iv) einem TPC-Symbol für das Steuern der Übertragungsleistung der Kanäle in Abwärtsrichtung.

[0006] Die Übertragungsleistung der zugewiesenen physikalischen Kanäle in Abwärtsrichtung/Aufwärtsrichtung, die in [Fig. 1](#) und [Fig. 2](#) gezeigt sind, wird durch ein schnelles Leistungssterverfahren, wie ein Leistungssterverfahren mit geschlossener Schleife oder ein Leistungssterverfahren mit äußerem Regelkreis gesteuert. Hier wird das Leistungssterverfahren mit äußerem Regelkreis beschrieben.

[0007] Das Leistungssterverfahren mit äußerem Regelkreis vergleicht ein Ziel-SIR, das im schnellen Leistungssterverfahren erforderlich ist, mit einem tatsächlichen SIR des Kanals, sowohl für den Kanal in Abwärtsrichtung als auch den Kanal in Aufwärtsrichtung, und es steuert die Übertragungsleistung durch das erneute Einstellen eines Schwellwerts für die Leistungssteuerung mit geschlossener Schleife auf der Basis des Ergebnisses des Vergleichs zwischen dem Ziel-SIR und dem tatsächlichen SIR. Im allgemeinen ist es für das Leistungssterverfahren wichtig, eine Bitfehlerrate (BER) oder eine Blockfehlerrate (BLER) aufrecht zu halten, um die geforderte Übertragungsleistung zu erfüllen. Das Leistungssterverfahren mit äußerem Regelkreis hält die BER oder die BLER auf dem geforderten Niveau, indem es kontinuierlich einen Schwellwert für das Aufrechterhalten der BER oder der BLER neu einstellt. Die UE und der Knoten B können die BER oder die BLER durch die CRC-Fehlerdetektion durch das Analysieren der CRC-Bits, die im empfangenen zugewiesenen physikalischen Datenkanal enthalten sind, messen.

[0008] [Fig. 5](#) zeigt eine Struktur eines physikalischen gemeinsamen Kanals in Abwärtsrichtung (PDSCH) in einem mobilen Kommunikationssystem. Wenn man [Fig. 5](#) betrachtet, so besteht ein 10 ms-Rahmen des physikalischen gemeinsamen Kanals in Abwärtsrichtung aus 15 Schlitzen (Schlitz#0 bis Schlitz#14). Da das UMTS-System eine Chiprate von 3,48 Mcps aufweist, besteht jeder der Schlitze aus 2560 Chips.

[0009] Der physikalische gemeinsame Kanal in Abwärtsrichtung überträgt Daten der oberen Schicht vom Knoten B zur UE in Verbindung mit dem zugewiesenen physikalischen Kanal für eine Leistungssteuerung und für die Anzeige der Transportformatkombination. Der physikalische gemeinsame Kanal in Abwärtsrichtung wird von einer Vielzahl von UEs auf einer Zeitmultiplexbasis gemeinsam genutzt, um effizient eine große Menge von Paketdaten an die UEs zu übertragen. Damit die UE den physikalischen gemeinsamen Kanal in Abwärtsrichtung verwenden kann, sollten getrennte zugewiesene physikalische Kanäle zwischen der UE und dem Knoten B (nämlich der zugewiesene physikalische Kanal in Abwärtsrichtung und der zugewiesene physikalische Kanal in Aufwärtsrichtung, die mit dem physikalischen gemeinsamen Kanal in Abwärtsrichtung verbunden (oder verschachtelt) sind) aufrecht erhalten werden. Damit somit die UE den physikalischen gemeinsamen Kanal in Abwärtsrichtung verwenden kann, sollte sie getrennt die zugewiesenen physikalischen Kanäle in Abwärtsrichtung und Aufwärtsrichtung errichten. Wenn beispielsweise N UEs den physikalischen gemeinsamen Kanal in Abwärtsrichtung verwenden, so werden N zugewiesene physikalische Kanäle in Abwärtsrichtung und N zugewiesene physikalische Kanäle in Aufwärtsrichtung (das heißt ein solcher zugewiesener Kanal für jede UE) errichtet, so daß die N UEs den physikalischen gemeinsamen Kanal in Abwärtsrichtung auf einer Zeitmultiplexbasis gemeinsam nutzen. Mittlerweile ist der physikalische gemeinsame Kanal in Abwärtsrichtung ein physikalisch errichteter Kanal, um eine große Menge von Paketdaten zu übertragen, während der zugewiesene physikalische Kanal physikalisch errichtet wird, um im Vergleich zum physikalischen gemeinsamen Kanal in Abwärtsrichtung eine relativ kleine Menge von Steuerdaten und Daten, die sich auf eine erneute Übertragung beziehen, zu übertragen. Eine detaillierte Beschreibung dieses Vorgangs wird nachfolgend gegeben.

[0010] Ein TFCI-Bit $TFCI_{DPCH}$, das über den zugewiesenen physikalischen Kanal in Abwärtsrichtung übertragen wird, weist eine Information auf, die ein Transportformat des physikalischen gemeinsamen Kanals in Abwärtsrichtung bezeichnet. Somit zeigt die TFCI in Abwärtsrichtung einer UE an, welche Paketdaten über den physikalischen gemeinsamen Kanal in Abwärtsrichtung übertragen wurden, nachdem eine vorbestimmte Zeit ab einem vorgegebenen Zeitpunkt vergangen ist. Die UE kann erkennen, ob Daten des physikalischen gemeinsamen Kanals in Abwärtsrichtung zu empfangen sind, indem sie kontinuierlich den zugewiesenen physikalischen Kanal, den sie empfängt, analysiert. Wenn somit die TFCI, die durch die UE empfangen wird, anzeigt, daß hier Daten existieren, die im physikalischen gemeinsamen Kanal in Abwärtsrichtung des nächsten Rahmens zu empfangen sind, so empfängt die UE die Daten, die vom Knoten B übertragen werden, indem sie ein Signal, das über den physikalischen gemeinsamen Kanal in Abwärtsrichtung im nächsten Rahmen empfangen wird, demoduliert und dekodiert. Während der Datenübertragung über den zugewiesenen physikalischen Kanal wird die Übertragungsleistung unter Verwendung der Leistungssteuerung mit äußerem Regelkreis gesteuert, die für eine normale Übertragung und eine getastete Übertragung gesondert beschrieben wird.

[0011] Wenn der Kanal in Aufwärtsrichtung oder Abwärtsrichtung während der normalen Übertragung, das heißt der normalen Datenübertragung, keine Transportkanaldaten aufweist, so werden CRC-Bits über den zugewiesenen physikalischen Kanal für die Leistungssteuerung mit der äußerem Regelkreis übertragen. Wenn jedoch die CRC-Bits für die Leistungssteuerung mit äußerem Regelkreis übertragen oder wiederholt werden,

während es keine Transportkanaldaten gibt, so wird eine kombinierende Verstärkung am Empfänger auftreten, was eine Abnahme des Ziel-SIR verursacht. Somit nimmt durch die Abnahme des Ziel-SIR, verursacht durch die Übertragung von ausschließlich den CRC-Bits während des Nichtvorhandenseins der Transportkanaldaten, das BLER, wenn Transportkanaldaten, die später erzeugt werden, vorhanden sind, einen hohen Wert an, bis das Ziel-SIR wieder erreicht wurde.

[0012] Zusätzlich ist es, sogar dann wenn die Leistungssteuerung mit äußerem Regelkreis auf die getastete Übertragung angewandt wird, um eine Leistungssteuerung mit äußerem Regelkreis durchzuführen, während ein zugewiesener physikalischer Steuerkanal während der Datenübertragung getastet wird, wobei ein zugewiesener Kanal (DCH) mit einem gemeinsamen Kanal in Abwärtsrichtung (DSCH) synchronisiert wird, notwendig, die BER oder BLER durch die CRC-Fehlerdetektion zu messen. Eine detaillierte Beschreibung dieses Vorgangs erfolgt später.

[0013] Hier wird ein Zustand, in dem der gemeinsame Kanal in Abwärtsrichtung und der gemeinsame Kanal in Aufwärtsrichtung aufgebaut sind, als ein "DSCH/DCH-Zustand" bezeichnet. Im DSCH/DCH-Zustand sollte eine UE bei der Datenübertragung ein Signal eines zugewiesenen Kanals in Abwärtsrichtung und ein Signal eines zugewiesenen Kanals in Aufwärtsrichtung, die mit dem gemeinsamen Kanal in Abwärtsrichtung synchronisiert sind, senden/empfangen, um einen passenden Kanalzustand durch die Leistungssteuerung für eine Wartezeit beizubehalten. Das kontinuierliche Senden/Empfangen der Signale der zugewiesenen Kanäle in Abwärtsrichtung und Aufwärtsrichtung, um die Kanäle beizubehalten, verschwendet Batterieleistung der UE und erhöht die Interferenz zur Abwärtsverbindung und der Aufwärtsverbindung, wobei die Anzahl der UEs, die den gemeinsamen Kanal in Abwärtsrichtung gemeinsam nutzen, begrenzt wird.

[0014] Um dieses Problem zu lösen, führt das UMTS-Kanalschema eine DPCCH-Austastung für die wirksame Funkkanalverwaltung mittels das optionale Reduzieren der Anzahl der Schlitzsignale (15 Schlitze/Rahmen), die für jeden 10 ms-Rahmen übertragen werden, über den zugewiesenen physikalischen Steuerkanal in einem Zustand durch, in dem der zugewiesene physikalische Datenkanal keine Informationsdaten (die CRC-Bits und Anhangsbits einschließen) aufweist. Das heißt, da der zugewiesene physikalische Steuerkanal dem Einfluß einer Austastung unterliegt, bedeutet dies, daß es keine Benutzerdaten gibt, die über den zugewiesenen physikalischen Datenkanal übertragen werden, so daß die Länge der Benutzerdaten null (0) wird. Der Start und das Ende der Austastoperation des DPCCH (zugewiesenen physikalischen Steuerkanals) kann entweder durch eine Steuernachricht von einer oberen Schicht, das heißt eine Schicht 3, oder einem TFCI-Bit erfolgen. Somit ist es möglich, die effiziente Verwendung der Funkressourcen zu gewährleisten und den Batterieverbrauch durch die UE zu reduzieren, indem eine Menge der Funkkanalressourcen, die für das Aufrechterhalten des zugewiesenen physikalischen Kanals in der Zeitdauer, in der keine Benutzerdaten über den physikalischen Kanal übertragen werden, erforderlich sind, durch die DPCCH-Austastoperation reduziert wird.

[0015] In der DPCCH-Austastbetriebsart gibt es keine Benutzerdaten (die CRC-Bits und Tailbits einschließen), so daß eine Datenübertragung über den zugewiesenen physikalischen Datenkanal ausgesetzt wird. Somit ist ein Verfahren für das Multiplexen des zugewiesenen physikalischen Datenkanals in Abwärtsrichtung oder Aufwärtsrichtung nicht erforderlich. Um eine Leistungssteuerung mit äußerem Regelkreis sogar dann durchzuführen, während das DPCCH-Austasten durchgeführt wird, ist es notwendig, die BER oder die BLER durch die CRC-Fehlerdetektion zu messen. Daher sollte, sogar obwohl es keine Benutzerdaten gibt, die während der DPCCH-Austastung zu übertragen sind, der zugewiesene physikalische Datenkanal, der die CRC einschließt, übertragen werden.

[0016] Wie oben beschrieben, wird in der Austastungsübertragungsbetriebsart nur die CRC wiederholt über den zugewiesenen physikalischen Datenkanal übertragen, so daß ein Kombinationseffekt am Empfänger auftritt, die eine Abnahme des Ziel-SIR bewirkt. Als Folge wird die BLER, wenn Transportkanaldaten nach dem Ende der DPCCH-Austastung übertragen werden, durch die Abnahme des Ziel-SIR, die durch die DPCCH-Austastung bewirkt wurde, hoch, bis das Ziel-SIR wiedergewonnen wurde, was es schwierig macht, eine zuverlässige Leistungssteuerung mit äußerem Regelkreis zu gewährleisten.

[0017] Insbesondere führt ein DPCH-Multiplexverfahren (Multiplexverfahren des zugewiesenen physikalischen Kanals) eine Ratenanpassung unter Verwendung der Gleichung (1), die in der 3GPP-Norm definiert wurde (3. Generation des Partnership-Projekts, siehe 3GPP TS25.212 V3.4.0: Multiplexing and Channel Coding), durch.

Gleichung (1)

$$Z_{0,j} = 0$$

$$Z_{i,j} = \left[\frac{\left(\sum_{m=1}^i RM_m \times N_{m,j} \right) \times N_{data,j}}{\sum_{m=1}^i RM_m \times N_{m,j}} \right] \quad \text{für alle } i = 1 \dots 1$$

$$\Delta N_{i,j} = Z_{i,m} - Z_{i-1,j} - N_{i,j} \quad \text{für alle } i = 1 \dots 1$$

[0018] In Gleichung (1) stellt N_{ij} für die Aufwärtsverbindung die Anzahl der Bits dar, die in einem Funkrahmen des i -ten Transportkanals einer Transportformatkombination (TFC) j vor der Ratenanpassung vorhanden sind, und für die Abwärtsverbindung stellt es ein Vielfaches von $1/8$, einem Zwischenparameter, der im Ratenanpassungsverfahren verwendet wird, dar. Weiterhin stellt $N_{data,j}$ die Gesamtzahl der Bits, die in den CC-TrCH (Coded Composite Transport Channel, kodierter zusammengesetzter Transportkanal) in einem Funkrahmen der Transportformatkombination j gefüllt sind, dar, RM_i stellt eine Ratenanpassungskonstante eines i -ten Transportkanals dar, und Z_{ij} stellt einen dazwischen liegenden Ratenanpassungsparameter dar. Zusätzlich stellt für die Aufwärtsverbindung ΔN_{ij} einen endgültigen Zielwert bei der Ratenanpassung dar. Wenn ΔN_{ij} eine positive Zahl ist, so stellt sie die Anzahl der Bits, die in einem Funkrahmen des i -ten Transportkanals der Transportformatkombination j wiederholt werden, dar, und wenn ΔN_{ij} eine negative Zahl ist, so stellt sie die Zahl der punktierten Bits (punctured bits) dar. Für die Abwärtsverbindung wird ΔN_{ij} jedoch als Zwischenparameter verwendet, wobei sein Wert ein Vielfaches von $1/8$ darstellt, und 1 stellt die Zahl der Transportkanäle, die im CCTrCH enthalten sind, dar.

[0019] Beim Aufwärtsverbindungskanal wird, da die Übertragungsdaten einer Ratenanpassung unterworfen werden, nachdem sie in einer Funkrahmeneinheit segmentiert wurden, die Anzahl ΔN_{ij} der wiederholten oder punktierten Bits der Funkrahmen in Übereinstimmung mit Gleichung (1), basierend auf N_{ij} und $N_{data,j}$ berechnet, und die Ratenanpassung wird in einem Verfahren durchgeführt, das in 3GPP TS25.212 beschrieben ist.

[0020] Im Abwärtsverbindungskanal wird jedoch, da die Übertragungsdaten einer Ratenanpassung in einer TTI-Einheit unterworfen werden, bevor sie in einer Funkrahmeneinheit segmentiert werden, die Ratenanpassung auf der Basis von N_{ij}^{TTI} im Gegensatz zum Aufwärtsverbindungskanal durchgeführt, wobei dieses Verfahren in 3GPP TS25.212 beschrieben ist. N_{ij}^{TTI} ist ein Parameter, der nur auf der Abwärtsverbindung verwendet wird, und er stellt die Anzahl der Bits, die in einem TTI eingeschlossen sind, für den Fall des Transportformats l im i -ten Transportkanal vor der Ratenanpassung dar. Im Falle eines Abwärtsverbindungskanals können die Positionen der Transportkanäle im Funkrahmen entweder unabhängig von der Transportformatkombination fest vorgegeben werden, oder sie können entsprechend der Transportformatkombination variiert werden. Die Zwischenparameter N_{ij} und ΔN_{ij} , die in Gleichung (1) verwendet werden, weisen ein anderes Berechnungsverfahren und auch ein anderes Ratenanpassungsverfahren in Übereinstimmung mit dem Umständen auf. Im Falle des Abwärtsverbindungskanals wird $N_{data,j}$, da es nicht von j abhängt, in Gleichung (1) durch N_{data} ersetzt.

[0021] Im Abwärtsverbindungskanal hängt, da die Transportkanäle die festgelegten Positionen aufweisen, N_{ij} nicht von j ab. Somit wird es durch N_i ersetzt. Nachdem N_i gemäß der nachfolgenden Gleichung (2) berechnet wurde, wird ΔN_i gemäß der Gleichung (1) unter Verwendung der Werte von N_i und N_{data} berechnet. Aus dem berechneten ΔN_i wird ein Ratenanpassungszielwert ΔN_{ij}^{TTI} in einer TTI-Einheit eines Transportkanals i mit einem Transportformat l durch das Verfahren, das in 3GPP TS25.212 definiert wurde, berechnet. Wenn ΔN_{ij}^{TTI} eine positive Zahl ist, so stellt sie die Zahl der Bits, die in jedem TTI des Transportkanals i mit dem Transportformat l wiederholt werden, dar. Wenn jedoch ΔN_{ij}^{TTI} eine negative Zahl ist, so stellt sie die Anzahl der punktierten Bits dar.

Gleichung (2)

$$N_{i,*} = \frac{1}{F_i} \times (\max_{l \in TFS(i)} N_{i,l}^{TTI})$$

[0022] In der Gleichung (2) bezeichnet F_i Die Anzahl der Funkrahmen, die in einem TTI des Transportkanals i enthalten sind, und $TF_S(i)$ bezeichnet einen Satz eines Transportformatindex l für den Transportkanal i .

[0023] Im Abwärtsverbindungskanal wird, wenn die Transportkanäle variable Positionen in Übereinstimmung mit der Transportformatkombination aufweisen, N_{ij} gemäß der Gleichung (3) berechnet, und dann wird ΔN_{ij} in Übereinstimmung mit der Gleichung (1) unter Verwendung von N_{ij} und N_{data} berechnet. Der Ratenanpassungszielwert ΔN_{ij}^{TTI} wird in einer TTI-Einheit des Transportkanals i mit dem Transportformat l auf der Basis des berechneten ΔN_{ij} und des Verfahrens, das in 3GPP TS25.212 definiert ist, berechnet.

Gleichung (3)

$$N_{i,j} = \frac{1}{F_i} \times N_{i,TF_i(j)}^{TTI}$$

[0024] In Gleichung (3) stellt $TF_i(j)$ ein Transportformat des Transportkanals i für die Transportformatkombination j dar.

[0025] Somit wird, wenn eine Kanalkodierung durchgeführt wird, indem nur die CRC und/oder das Tailbit, das beim Messen der BER oder BLER für die Leistungssteuerung mit äußerem Regelkreis notwendig ist, in einem Zustand, bei dem es keine Benutzerdaten gibt, übertragen wird, die Ratenanpassung in Übereinstimmung mit den Gleichungen (1) bis (3) und dem Verfahren, das in 3GPP TS25.212 definiert ist, durchgeführt, so daß die Anzahl der Bits, die bei der Ratenanpassung nach der Kanalkodierung wiederholt wird, größer ist, als wenn die Transportkanaldaten und die CRC zusammen übertragen werden. Wenn somit die Benutzerdaten normal über den zugewiesenen physikalischen Datenkanal nach dem Ende der DPCCCH-Austastung übertragen werden, wird das Ziel-SIR durch die Leistungssteuerung mit äußerem Regelkreis, die durch das Übertragen von nur der CRC durchgeführt wurde, auf einen relativ niedrigen Wert gesetzt, so daß es nicht möglich ist, eine Leistungssteuerung mit hoher Geschwindigkeit in einem anfänglichen Leistungssteuerzustand durchzuführen. Dieses Problem tritt gemeinhin dann auf, wenn die Leistungssteuerung mit äußerem Regelkreis durch das ausschließliche Übertragen der CRC unabhängig davon, ob die Austastung angewandt wird, durchgeführt wird.

[0026] DE 195 33 507 A1 beschreibt ein Multiplex-, Zugriffs- und Duplexverfahren für ein zelluläres Funksystem, das mit digitaler Übertragung arbeitet. Dieses System erlaubt stationären, funkgestützten Anschlüssen von Anmeldeteilnehmern den Zugriff auf verschiedene Kommunikationssysteme, die elektronische Dienste mit verschiedenen Übertragungsraten zur Verfügung stellen. Darüber hinaus beschreibt diese Druckschrift in einer Variante des Verfahrens, das bei Sprachübertragung in den Sprachpausen das Payload einer ATM-Zelle gegebenenfalls nur Null-Informationen enthält. Als „Voice Activity Circuits“ bekannte Einrichtungen erlauben die Feststellung dieses Zustandes. In diesem Fall wird nur das erste Segment einer ATM-Zelle in den Burst der Sendephasen der Funkbasisstation oder der Teilnehmerfunkgeräte eingeordnet. Die nachfolgenden leeren Segmente der ATM-Zelle werden nicht zur Übertragung übergeben, so dass während einer entsprechenden Anzahl von Sendephasen keine Aussendung erfolgt, bis die nächste ATM-Zelle zur Übertragung vorliegt. Die fehlenden Segmente werden auf der Empfangsseite wieder hinzugefügt.

[0027] US 6,148,216 A zielt darauf ab, die Kommunikationsqualität zwischen Nutzerstationen und einer Basisstation eines drahtlosen Kommunikationssystems in dem Fall aufrechtzuerhalten, dass einige Nutzer Burst-Übertragungen durchführen. Es wird vorgeschlagen, durch die Erzeugung und Hinzufügung von gaußschem Rauschen zu der Übertragungsleistung der Übertragungssignale dieser die Gesamt-Übertragungsleistung der Basisstation konstant zu halten. Die Aufgabe der vorliegenden Erfindung besteht darin, eine verbesserte Vorrichtung sowie ein verbessertes Verfahren für das Übertragen eines zugewiesenen Datenkanalsignals über einen DPCH bei der Durchführung einer Leistungssteuerung mit äußerem Regelkreis in einem CDMA-Kommunikationssystem bereitzustellen, bei dem die Aufrechterhaltung eines spezifischen Sollwertes für das Signal-zu-Interferenz-Verhältnis sichergestellt wird.

[0028] Diese Aufgabe der vorliegenden Erfindung wird gelöst durch den Gegenstand der unabhängigen Ansprüche. Bevorzugte Ausführungsformen sind Gegenstand der abhängigen Ansprüche.

[0029] Darüber hinaus ist ein Aspekt der vorliegenden Erfindung eine Vorrichtung und ein Verfahren für das Multiplexen eines zugewiesenen physikalischen Kanals bereit zu stellen, um eine zuverlässige Leistungssteuerung mit äußerem Regelkreis in einem CDMA-Kommunikationssystem durchzuführen.

ZUSAMMENFASSUNG DER ERFINDUNG

[0030] Eine Aufgabe der vorliegenden Erfindung besteht somit darin, eine Vorrichtung und ein Verfahren für das Multiplexen eines zugewiesenen physikalischen Signals bereit zu stellen, um eine zuverlässige Leistungssteuerung mit äußerer Schleife in einem CDMA-Kommunikationssystem durchzuführen.

[0031] Ein anderer Aspekt der vorliegenden Erfindung besteht darin, eine Vorrichtung und ein Verfahren für das Multiplexen eines zugewiesenen physikalischen Kanals bereit zu stellen, um eine genaue Leistungssteuerung mit äußerem Regelkreis durch das Übertragen eines zugewiesenen physikalischen Datenkanals gemäß einer Austraße während einer Austastungsübertragung eines zugewiesenen physikalischen Steuerkanals in einem CDMA-Kommunikationssystem durchzuführen.

[0032] Ein weiterer Aspekt der vorliegenden Erfindung besteht darin, eine Vorrichtung und ein Verfahren für das Multiplexen eines DPCH (zugewiesenen physikalischen Kanals) für das Durchführen einer Leistungssteuerung mit äußerem Regelkreis (OLPC) durch das genaue Messen eines SIR in einer Austastungsübertragungsbetriebsart in einem CDMA-Kommunikationssystem bereit zu stellen.

[0033] Ein nochmals anderer Aspekt der vorliegenden Erfindung besteht darin, eine Vorrichtung und ein Verfahren für das Multiplexen eines DPCH für das Durchführen einer Leistungssteuerung mit äußerem Regelkreis durch das Übertragen eines Dummybits zusammen mit den CRC-Bits über einen zugewiesenen physikalischen Kanal in einem CDMA-Kommunikationssystem bereit zu stellen.

[0034] Ein nochmals anderer Aspekt der vorliegenden Erfindung besteht darin, eine Vorrichtung und ein Verfahren für einen DPCH für das Durchführen einer Leistungssteuerung mit äußerem Regelkreis durch das Übertragen einer passenden Anzahl von Dummybits, die auf der Basis einer Austraße bestimmt werden, zusammen mit den CRC-Bits in einer Austastungsbetriebsart in einem CDMA-Kommunikationssystem bereit zu stellen.

[0035] Entsprechend den oben genannten Aspekten wird eine Vorrichtung für das Übertragen eines zugewiesenen physikalischen Datenkanalsignals über einen zugewiesenen physikalischen Datenkanal beim Fehlen von Übertragungsdaten, die über den zugewiesenen physikalischen Datenkanal übertragen werden sollen, um ein Ziel-SIR passend aufrecht zu halten, wenn neue Übertragungsdaten nach dem Fehlen der Übertragungsdaten existieren, in einem mobilen CDMA-Kommunikationssystem bereitgestellt. Die Vorrichtung umfaßt eine Steuervorrichtung für das Erzeugen eines Dummybiterzeugungssignals beim Fehlen der Übertragungsdaten; einen Dummybitgenerator für das Erzeugen eines Dummybitstroms nach dem Empfang des Dummybiterzeugungssignals; eine CRC-Anfügeeinrichtung (Prüfsummenverfahren) für das Anfügen eines CRC-Bitstroms an den Dummybitstrom; und einen Kanalmultiplexteil für das Abbilden eines ersten Bitstroms, der durch das Anfügen des CRC-Bitstroms am Dummybitstrom geschaffen wurde, auf den zugewiesenen physikalischen Datenkanal.

[0036] Darüber hinaus umfaßt die vorliegende Erfindung gemäß der obigen Aufgabe auch ein Verfahren für das Übertragen eines zugewiesenen physikalischen Datenkanalsignals über einen zugewiesenen physikalischen Datenkanal beim Fehlen von Übertragungsdaten, die über den zugewiesenen physikalischen Datenkanal übertragen werden sollen, um ein Ziel-SIR (Signal-zu-Interferenz-Verhältnis) passend aufrecht zu halten, wenn neue Übertragungsdaten nach dem Fehlen der Übertragungsdaten existieren, in einem mobilen CDMA-Kommunikationssystem (Vielfachzugriff durch Codetrennung). Das Verfahren umfaßt das Erzeugen eines Dummybiterzeugungssignals beim Fehlen der Übertragungsdaten, und nach dem Empfangen der Dummybiterzeugungssignals das Erzeugen eines Dummybitstroms und das Übertragen eines zugewiesenen physikalischen Datenkanalsignals, das durch das Anfügen des CRC-Bitstroms an den Dummybitstrom geschaffen wird.

KURZE BESCHREIBUNG DER ZEICHNUNGEN

[0037] Die obige Aufgaben und anderen Aufgaben, Merkmale und Vorteile der vorliegenden Erfindung werden aus der folgenden detaillierten Beschreibung, wenn diese in Verbindung mit den begleitenden Zeichnungen betrachtet wird, deutlicher.

[0038] [Fig. 1](#) zeigt eine Struktur eines zugewiesenen physikalischen Kanals in Abwärtsrichtung in einem allgemeinen mobilen Kommunikationssystem;

- [0039] **Fig. 2** zeigt eine Struktur eines zugewiesenen physikalischen Kanals in Aufwärtsrichtung in einem allgemeinen mobilen Kommunikationssystem;
- [0040] **Fig. 3** zeigt ein Verfahren für das Multiplexen eines zugewiesenen physikalischen Kanals in Aufwärtsrichtung für eine Leistungssteuerung mit äußerem Regelkreis in einem W-CDMA-Kommunikationssystem gemäß einer Ausführungsform der vorliegenden Erfindung;
- [0041] **Fig. 4** zeigt ein Verfahren für das Multiplexen eines zugewiesenen physikalischen Kanals in Abwärtsrichtung für eine Leistungssteuerung mit äußerem Regelkreis in einem W-CDMA-Kommunikationssystem gemäß einer Ausführungsform der vorliegenden Erfindung;
- [0042] **Fig. 5** zeigt eine Struktur eines physikalischen gemeinsamen Kanals in Abwärtsrichtung in einem mobilen Kommunikationssystem;
- [0043] **Fig. 6** zeigt ein Verfahren für eine Kanalkodierung eines Kanals in Aufwärtsrichtung, wobei er eine Leistung von 12,2 Kbps aufweist und in einem W-CDMA-Kommunikationssystem verwendet wird, gemäß einer Ausführungsform der vorliegenden Erfindung;
- [0044] **Fig. 7** zeigt einen modifizierten Aufwärtsverbindungskanal der **Fig. 6** für eine 1/3 DPCCH-Austastung;
- [0045] **Fig. 8** zeigt einen modifizierten Aufwärtsverbindungskanal der **Fig. 6** für eine 1/5 DPCCH-Austastung;
- [0046] **Fig. 9** zeigt eine Struktur eines Abwärtsverbindungskanals, der eine Leistung von 12,2 Kbps aufweist, und der in einem W-CDMA-Kommunikationssystem gemäß einer Ausführungsform der vorliegenden Erfindung verwendet wird;
- [0047] **Fig. 10** zeigt einen modifizierten Abwärtsverbindungskanal der **Fig. 9** für eine 1/3 DPCCH-Austastung;
- [0048] **Fig. 11** zeigt einen modifizierten Abwärtsverbindungskanal der **Fig. 9** für eine 1/5 DPCCH-Austastung;
- [0049] **Fig. 12** zeigt ein Verfahren für das Multiplexen des zugewiesenen physikalischen Kanals gemäß einer Ausführungsform der vorliegenden Erfindung; und
- [0050] **Fig. 13** zeigt eine Vorrichtung für das Multiplexen eines zugewiesenen physikalischen Kanals gemäß einer Ausführungsform der vorliegenden Erfindung.

DETAILLIERTE BESCHREIBUNG DER BEVORZUGTEN AUSFÜHRUNGSFORM

[0051] Eine bevorzugte Ausführungsform der vorliegenden Erfindung wird nachfolgend unter Bezug auf die begleitenden Zeichnungen beschrieben. In der folgenden Beschreibung werden wohl bekannte Funktionen oder Konstruktionen nicht im Detail beschrieben, da sie die Erfindung durch unnötige Details verdecken würden.

[0052] **Fig. 3** zeigt ein Schema für das Multiplexen eines Transportkanals in Aufwärtsrichtung in einem CDMA-Kommunikationssystem. Betrachtet man die **Fig. 3**, so bezeichnet die Bezugszahl **301** einen Block für die Erzeugung eines Transportkanals in Aufwärtsrichtung. Der Bequemlichkeit halber wird der Block **301** zur Erzeugung eines Transportkanals in Aufwärtsrichtung als "Transportkanalkette in Aufwärtsrichtung" bezeichnet. Weiterhin stellt die Bezugszahl **302** einen anderen Block zur Erzeugung eines Transportkanals in Aufwärtsrichtung dar. Die Übertragungsdaten, die in die Transportkanalkette **301** in Aufwärtsrichtung eingegeben werden, werden zuerst zu einer CRC-Anfügeeinrichtung **303** geliefert. Die CRC-Anfügeeinrichtung **303** fügt CRC-Bits für die BLER-Prüfung zu den Übertragungsdaten hinzu, und liefert die um das CRC-Bit erweiterten Übertragungsdaten an einen TrBk (Transportblock) Verkettungs/Kodeblocksegmentierungsteil **304**. Der TrBk Verkettungs/Kodeblocksegmentierungsteil **304** verkettet oder segmentiert die um das CRC-Bit erweiterten Übertragungsdaten in eine Kodeblockgröße, die für die Kanalkodierung geeignet ist, und er liefert sein Ausgangssignal an einen Kanalkodierungsteil **305**. Der Kanalkodierungsteil **305** führt eine Kanalkodierung des Signals, das vom TrBk Verkettungs/Kodeblocksegmentierungsteil **304** ausgegeben wird, durch, so daß das Signal eine von einem Fehler des Kanals unabhängige Eigenschaft aufweist, und liefert sein Ausgangsteil an einen Funkrahmenentzerrungsteil **306** in Form eines Bitstroms. Der Funkrahmenentzerrungsteil **306** entzerrt den Bitstrom, der vom Kanalkodierungsteil **305** ausgegeben wird, in eine 10 ms-Funkrahmeneinheit und er liefert sein Ausgangsteil an einen ersten Verschachtelungsteil **307** (primäre Verschachtelung). Der erste Verschach-

telungsteil **307** führt eine Verschachtelung des Signals, das vom Funkrahmenverzerrungsteil **306** ausgegeben wird, gemäß einer vorbestimmten Verschachtelungsregel durch, und er liefert sein Ausgangssignal an einen Funkrahmensegmentierteil **308**. Hier kann das Verschachteln in Einheiten von 10 ms, 20 ms, 40 ms und 80 ms durchgeführt werden, und die Einheit für die Verschachtelung wird das TTI (Übertragungszeitintervall). Wenn das TTI einen anderen Wert als 10 ms aufweist, so wird das Ausgangssignal des ersten Verschachtelungsteils **307** wiederum durch den Funkrahmensegmentationsteil **308** segmentiert, um für die 10 ms passend zu sein, und es wird dann an einen Ratenanpassungsteil **309** geliefert. Der Ratenanpassungsteil **309** erzeugt einen Bitstrom, der für eine Funkrahmengröße paßt, indem das Signal, das vom Funkrahmensegmentationsteil **308** kommt, punktiert oder wiederholt wird, und er gibt einen Transportkanal (TrCH) aus. Somit werden zwei Transportkanäle in Aufwärtsrichtung mit den Ausgangssignalen der Ratenanpassungsteile **309** und **310** geschaffen. Natürlich erhöht ein Anstieg der Zahl der Transportkanalketten in Aufwärtsrichtung die Anzahl der geschaffenen Transportkanäle. Die geschaffenen Transportkanäle TrCHs werden an einen TrCH-Multiplexteil **311** geliefert. Der TrCH-Multiplexteil **311** multiplext eine Vielzahl der Transportkanäle in einen kodierten zusammengesetzten Transportkanal (CCTrCH) und liefert sein Ausgangssignal an einen Segmentierungsteil **312** des physikalischen Kanals. Der Segmentierungsteil **312** des physikalischen Kanals segmentiert das CCTrCH-Ausgangssignal vom TrCH-Multiplexteil **311** in eine Größe von 10 ms, so daß es einem physikalischen Kanal zugewiesen werden kann, und er liefert dann sein Ausgangssignal an einen zweiten Verschachtelungsteil **313** (sekundäre Verschachtelung). Der zweite Verschachtelungsteil **313** führt eine Verschachtelung des Signals, das vom Segmentierungsteil **312** des physikalischen Kanals ausgegeben wird, gemäß einer vorbestimmten Verschachtelungsregel aus, und er liefert sein Ausgangssignal an einen physikalischen Kanalabbildungsteil (channel mapping Part) **314**. Hier nimmt die Verschachtelungseinheit des zweiten Verschachtelungsteils **313** eine Größe von 10 ms an, was der Größe eines Funkrahmens entspricht. Schließlich werden die Daten, die durch den Segmentierungsteil **312** des physikalischen Kanals und den zweiten Verschachtelungsteil **313** segmentiert und verschachtelt wurden, in erste und zweite physikalische Kanäle PhCH#1 (**316**) und PhCH#2 (**317**) durch einen Abbildungsteil **314** des physikalischen Kanals abgebildet.

[0053] Fig. 4 zeigt ein Schema für das Multiplexen eines Transportkanals in Abwärtsrichtung in einem CDMA-Kommunikationssystem. Das Multiplexverfahren für den Kanal in Abwärtsrichtung ist dem Multiplexverfahren für den Kanal in Aufwärtsrichtung sehr ähnlich, mit der Ausnahme, daß der Ratenanpassungsteil **406** in der nächsten Stufe eines Kanalkodiererteils **405** angeordnet ist, wie das in Fig. 4 gezeigt ist. Das Multiplexschema für den Transportkanal in Abwärtsrichtung umfaßt ferner einer ersten Einflechtung eines DTX-Teils **407** (Diskontinuierlichen Übertragung) und einer zweiten Einflechtung eines DTX-Teils **412**. Zusätzlich stellt die Bezugszahl **401** einen Block zur Erzeugung eines Transportkanals in Abwärtsrichtung dar. Hier wird der Block **401** zur Erzeugung eines Transportkanals in Abwärtsrichtung aus Gründen der Bequemlichkeit als "Transportkanalkette in Abwärtsrichtung" beschrieben. Die Bezugszahl **402** stellt eine andere Transportkanalkette in Abwärtsrichtung dar. Eine detaillierte Beschreibung der Transportkanalketten in Abwärtsrichtung erfolgt nachfolgend.

[0054] Übertragungsdaten in Abwärtsrichtung, die in die Transportkanalkette **401** in Abwärtsrichtung eingegeben werden, werden zuerst an einen CRC-Anfügeeinrichtung **403** geliefert. Der CRC-Anfügeeinrichtung **403** fügt CRC-Bits für eine VLER-Prüfung zu den Übertragungsdaten hinzu und liefert die um das CRC-Bit erweiterten Übertragungsdaten an einen TrBk Verkettungs/Kodeblocksegmentationsteil **404**. Der TrBk Verkettungs/Kodeblocksegmentierungsteil **404** verkettet oder segmentiert das Signal, das vom CRC-Befestigungsteil **403** ausgegeben wird, in eine Kodeblockgröße, die für die Kanalkodierung geeignet ist, und er liefert sein Ausgangssignal an einen Kanalkodierungsteil **405**. Der Kanalkodierungsteil **405** führt eine Kanalkodierung des Signals, das vom TrBk Verkettungs/Kodeblocksegmentierungsteil **404** ausgegeben wird, aus, so daß das Signal eine von einem Kanalfehler unabhängige Eigenschaft aufweist, und liefert sein Ausgangssignal an einen Ratenanpassungsteil **406**. Der Ratenanpassungsteil **406** führt eine Ratenanpassung der Signale, die vom Kanalkodierungsteil **405** ausgegeben werden, durch, und liefert sein Ausgangssignal an die erste Einflechtung des DTX-Indikatorsteils **407**. Die erste Einfügung des DTX-Indikatorsteils **407** schiebt einen DTX-Indikator, der einen Zeitpunkt einer Datenübertragungsunterbrechung anzeigt, in das Signal ein, das vom Ratenanpassungsteil **406** ausgegeben wird, und liefert sein Ausgangssignal an einen ersten Verschachtelungsteil **408**. Der erste Verschachtelungsteil **408** verschachtelt das Signal, das vom ersten Einschub des DTX-Anzeigeteils **407** ausgegeben wird, gemäß einer vorbestimmten Verschachtelungsregel und liefert sein Ausgangssignal an einen Funkrahmensegmentierteil **409**. Hier kann das Verschachteln in Einheiten von 10 ms, 20 ms, 40 ms und 80 ms durchgeführt werden, und die Verschachtelungseinheiten werden zum TTI. Wenn das TTI einen anderen Wert als 10 ms aufweist, so wird das Ausgangssignal des ersten Verschachtelungsteils **408** wiederum durch den Funkrahmensegmentationsteil **409** segmentiert, um für die 10 ms passend zu sein. Schließlich erzeugt der Funkrahmensegmentationsteil **409** einen Transportkanal. Ebenso erzeugt die Transportkanalkette **402** in Abwärtsrichtung auch einen anderen Transportkanal. Natürlich erhöht eine Erhöhung der Anzahl der Transportkanalketten in Abwärtsrichtung die Anzahl der erzeugten Transportkanäle. Die erzeugten Transportkanäle

TrCHs werden an einen TrCH-Multiplexteil **411** geliefert. Der TrCH-Multiplexteil **411** multiplext eine Vielzahl der Transportkanäle und liefert sein Ausgangssignal an einen zweiten Einschub des DTX-Anzeigeteils **412**. Der zweite Einschub des DTX-Anzeigeteils **412** schiebt einen zweiten DTX-Anzeiger in das Signal, das vom TrCH-Multiplexteil **411** ausgegeben wird, und liefert das Signal mit dem eingeschobenen DTX-Anzeiger an den Segmentationsteil **413** des physikalischen Kanals. Hier wird ein CCTrCH **418** durch das Einschoben des zweiten DTX-Anzeigers erzeugt, wie das in [Fig. 4](#) gezeigt ist. Der Segmentationsteil **413** des physikalischen Kanals segmentiert dann den erzeugten CCTrCH, der auf eine Vielzahl der physikalischen 10 ms-Kanäle abgebildet werden kann, und er liefert dann sein Ausgangsteil an einen zweiten Verschachtelungsteil **414**. Der zweite Verschachtelungsteil **414** führt eine Verschachtelung des Signals, das vom Segmentationsteil **413** des physikalischen Kanals ausgegeben wird, gemäß einer vorbestimmten Verschachtelungsregel durch, und er liefert sein Ausgangssignal an eine Zuordnungseinrichtung **415** der physikalischen Kanäle. Hier nimmt die Verschachtelungseinheit des zweiten Verschachtelungsteil **415** den Wert 10 ms an, der gleich der Größe eines Funkrahmens ist. Schließlich werden die Daten, die durch den Segmentationsteil **413** des physikalischen Kanals und den zweiten Verschachtelungsteil **414** segmentiert und verschachtelt wurden, in erste und zweite physikalische Kanäle PhCH#1 (**416**) und PhCH#2 (**417**) durch einen Abbildungsteil **415** des physikalischen Kanals abgebildet, was das Multiplexverfahren des Transportkanals in Abwärtsrichtung abschließt.

[0055] Die Multiplexverfahren des Transportkanals in Aufwärtsrichtung und in Abwärtsrichtung der [Fig. 3](#) und [Fig. 4](#) werden durch einen Sender durchgeführt. Ein Empfänger für die Aufwärtsrichtung/Abwärtsrichtung weist eine symmetrische Struktur des Senders auf, so daß die Beschreibung des Empfängers weggelassen wird. Beispielsweise weist der Empfänger einen Kanalkodierungsteil, einen Entschachtelungsteil, einen Demultiplexteil und einen Teil zur Entfernung der DTX-Anzeige statt dem Kanalkodiertteil, dem Verschachtelungsteil, dem Multiplexteil und dem Teil zum Einschub der DTX-Anzeige auf.

[0056] Die vorliegende Erfindung definiert die Gleichung (4), um die Gleichung (1) für den TrCH-Multiplexteil **311** in Aufwärtsrichtung während der DPCCH-Austastung zu verwenden, um das Problem zu lösen, daß das Ziel-SIR auf einen Wert gesetzt wird, der im Vergleich zum dem der normalen Übertragung niedriger ist, wenn die Leistungssteuerung mit dem äußeren Regelkreis wiederholt nur die CRC-Bits oder die Tailbits während der DPCCH-Austastung überträgt.

Gleichung (4)

$$\frac{\Delta N_{i,j}}{N_{i,j}} = K \text{ (Konstante)}$$

[0057] Das heißt, die Gleichung (4) sollte erfüllt werden, um die Leistungssteuerung mit dem äußeren Regelkreis durch das Aufrechterhalten des SIR unabhängig von der DPCCH-Austastoperation durchzuführen.

[0058] Um ein Ratenanpaßverfahren, das bei der Austastung wirksam ist, während es die Gleichung (4) erfüllt, bereit zu stellen, werden die Parameter N_{ij} und $N_{data,j}$ in der Gleichung (1) neu definiert, um die Gleichung (5), eine Ratenanpaßformel, die für die DPCCH-Austastung in Aufwärtsrichtung verfügbar ist, bereit zu stellen.

Gleichung (5)

$$Z_{0,j} = 0$$

$$Z_{i,j}^{gating} = \left[\frac{((\sum_{m=1}^i RM_m \times N_{m,j}^{gating}) \times N_{data,j}^{gating})}{\sum_{m=1}^i RM_m \times N_{m,j}^{gating}} \right] \quad \begin{array}{l} \text{für alle } i = 1, \dots, I \\ \text{für alle } i = 1, \dots, I \end{array}$$

$$\Delta N_{i,j}^{gating} = Z_{i,j}^{gating} i - Z_{i-1,j}^{gating} - N_{i,j}^{gating}$$

[0059] In Gleichung (5) stellt $N_{i,j}^{gating}$ die Anzahl der Bits, die in einem Funkrahmen in einem i-ten Transportkanal einer Transportformatkombination j vor der Ratenanpassung während der Austastung eingeschlossen sind, dar. $N_{i,j}^{gating}$ stellt die Anzahl der Bits, die in einem Funkrahmen enthalten sind dar, wobei diese eingestellt werden, um gleich oder ähnlich einen Übertragungsleistungspegel der Symbole oder Bits, die vor dem Austasten übertragen wurden, aufrecht zu halten, als auch einen Übertragungsleistungspegel der CRC-Bits

oder der anderen Bits, die für die Leistungssteuerung mit äußerem Regelkreis während des Austastens übertragen wurden. Der Grund für das gleiche oder ähnliche Aufrechterhalten eines Übertragungsleistungspegels der Symbole oder Bits, die vor dem Austasten übertragen wurden, und einem Übertragungsleistungspegel der CRC-Bits oder der verbleibenden Bits, die für die Leistungssteuerung mit äußerem Regelkreis während des Austastens übertragen werden, ist der, daß, wenn die CRC-Bits oder die verbleibenden Bits ohne das Einstellen von $N_{i,j}^{\text{gating}}$ während des Austastens übertragen werden, es sein kann, daß sie bei der tatsächlichen Übertragung in übermäßiger Weise wiederholt werden. Die übermäßige Wiederholung verursacht einen Kombinationseffekt am Empfänger, was zu einer Abnahme des Ziel-SIR bei der tatsächlichen Übertragung während der Austastung führt. Somit kann während der normalen Datenübertragung über den DPCCCH nach dem Ende des Austastens die Leistungssteuerung mit äußerem Regelkreis einen Leistungssteuerfehler für eine anfängliche Zeitdauer durch die Abnahme im Ziel-SIR aufweisen. Beim Einstellen von $N_{i,j}^{\text{gating}}$ ist, wenn die Austastrate $1/n$ beträgt $N_{i,j}^{\text{gating}} = [N_{ij}/n]$ oder $N_{i,j}^{\text{gating}} = \lceil [N_{ij} \times (1/n)] \times R \rceil \times R^{-1}$.

[0060] Die zweite Formel $N_{i,j}^{\text{gating}} = \lceil [N_{ij} \times (1/n)] \times R \rceil \times R^{-1}$ für das Einstellen von $N_{i,j}^{\text{gating}}$ ist dadurch vorteilhaft, daß ein Wert der CRC-Bits oder der verbleibenden Bits, der vor der Kanalkodierung eingestellt wurde, ganzzahlig wird. Somit wird, obwohl keine zu übertragendes Daten vorhanden sind, durch das erneute Definieren von $N_{i,j}^{\text{gating}}$ ein zugewiesener physikalischer Datenkanal erzeugt, wobei Dummybits als Datenbits verwendet werden.

[0061] Das heißt, $N_{\text{data},j}^{\text{gating}}$ stellt die Gesamtzahl der Bits, die in den CCTrCH, der in einem Funkrahmen der Transportformatkombination j eingeschlossen ist, eingefüllt wurden, dar. Wenn die Austastrate $1/n$ beträgt, so gilt $N_{\text{data},j}^{\text{gating}} = N_{\text{data},j}/n$. Weiterhin stellt in Gleichung (5) RM_i eine Ratenanpaßkonstante eines i -ten Transportkanals dar, $Z_{i,j}^{\text{gating}}$ stellt einen Zwischenratenanpaßparameter dar, und $\Delta N_{i,j}^{\text{gating}}$ stellt einen endgültigen Ratenanpaßzielwert dar, der für das Austasten verwendet wird. Wenn der endgültige Zielwert eine positive Zahl ist, so stellt er die Anzahl der Bits, die in einem Funkrahmen des i -ten Transportkanals der Transportformatkombination j wiederholt werden, dar. Wenn der endgültige Zielwert jedoch eine negative Zahl ist, so stellt er die Anzahl der punktierten Bits im Funkrahmen dar. Zusätzlich stellt l die Anzahl der Transportkanäle, die im CCTrCH eingeschlossen sind, dar.

[0062] Mittlerweile teilt in Gleichung (3) das existierende Verfahren einen Wert der Parameter $N_{i,j}^{\text{gating}}$ und $N_{\text{data},j}^{\text{gating}}$ durch die Austastrate. Das heißt, wenn die Austastrate den Wert $1/n$ aufweist, dann gilt $N_{i,j}^{\text{gating}} = [N_{ij}/n]$. Somit gilt $Z_{i,j}^{\text{gating}} = [Z_{i,j}/n]$. Ebenso gilt $\Delta N_{i,j}^{\text{gating}} = [\Delta N_{ij}/n]$. Somit ergibt sich aus der Gleichung (1) und der Gleichung (2), daß $\Delta N_{i,j}^{\text{gating}}/N_{i,j}^{\text{gating}} \approx \Delta N_{ij}/N_{ij}$ ist, was somit den Zustand der Gleichung (4) erfüllt. Das heißt, die Änderung im Ziel-SIR ist nahezu vernachlässigbar, unabhängig von der Verwendung der DPCCCH-Austastung.

[0063] Als nächstes definieren, wie das oben beschrieben wurde, die ersten bis vierten Ausführungsformen der vorliegenden Erfindung den Wert $N_{i,j}^{\text{gating}}$ während der DPCCCH-Austastung, und sie schaffen dann einen DPDCH (zugewiesenen physikalischen Datenkanal) unter Verwendung von Dummybits als Datenbits, um eine Anpassung an die $N_{i,j}^{\text{gating}}$ Länge zu erzielen, obwohl in Wirklichkeit keine Übertragungsdaten vorhanden sind. Somit ist es sogar während der DPCCCH-Austastung möglich, den um das CRC-Bit ergänzte DPDCH ohne eine übermäßige CRC-Wiederholung zu übertragen, indem die Dummybits als Datenbits übertragen werden. Somit ist es möglich, ein passendes Ziel-SIR aufrecht zu halten, was zu einer effizienten Leistungssteuerung mit äußerem Regelkreis beiträgt.

[0064] Zuerst wird ein Transportkanalmultiplexverfahren, das während der DPCCCH-Austastung in Aufwärtsrichtung gemäß der ersten und zweiten Ausführungsform der vorliegenden Erfindung verwendet wird, unter Bezug auf die [Fig. 6](#) bis [Fig. 8](#) beschrieben. insbesondere wird die erste Ausführungsform unter der Annahme beschrieben, daß der zugewiesene Steuerkanal eine Austastrate von $1/3$ aufweist.

[0065] [Fig. 6](#) zeigt ein Verfahren für die Kanalkodierung eines Aufwärtsverbindungskanals, der eine Leistung von 12,2 Kbps aufweist, und der in einem W-CDMA-Kommunikationssystem verwendet wird, [Fig. 7](#) zeigt einen modifizierten Aufwärtsverbindungskanal der [Fig. 6](#) für eine $1/3$ DPCCCH-Austastung, und die [Fig. 8](#) zeigt einen modifizierten Aufwärtsverbindungskanal der [Fig. 6](#) für eine $1/5$ DPCCCH-Austastung.

[0066] Zuerst wird ein Verfahren für die Kanalkodierung eines zugewiesenen Verkehrskanals (DTCH) eines logischen Kanals in Aufwärtsrichtung (der logische Kanal besteht aus dem DICH und dem DCCH) unter Bezug auf [Fig. 6](#) beschrieben. Für eine bessere Übersicht werden die Schritte der Kanalkodierung des DICH in Form von Blöcken dargestellt, und eine Zahl in jedem Block bezeichnet die Zahl der Bits, die im Block verarbeitet werden. Wenn man [Fig. 6](#) betrachtet, so werden 244 Bit Informationsdaten im Block **601** empfangen, ein 16-Bit CRC wird den Informationsdaten im Block **603** hinzu gefügt, und dann werden 8 Tailbits den um das CRC

erweiterten Informationsdaten im Block **605** hinzu gefügt. Weiterhin werden die um das CRC und das Tailbit erweiterten Informationsdaten einer 1/3 Kodierung (Kodiertrate $R = 1/3$) im Block **607** unterworfen, um somit 804 Bits zu erzeugen. Hier wird angenommen, daß es sich bei der Kodierung um eine Faltungskodierung handelt. Die faltungskodierten Bits werden im Block **609** verschachtelt, und dann in zwei Funkrahmen mit einer Größe von $N = 402$ in den Blöcken **611** und **613** segmentiert. Die zwei Funkrahmen werden in den Blöcken **615** beziehungsweise **617** einer Ratenanpassung unterworfen, so daß jeder Funkrahmen **490** Bits erzeugt, die für einen tatsächlichen physikalischen Kanal passend sind.

[0067] Indessen wird während der Austastoperation beim 1/3 DPCCH-Austasten der **Fig. 7** eine passende Größe eines Dummybitstroms auf der Basis des 402-Bit Funkrahmens, der in einem Puffer direkt vor der Austastoperation gespeichert wurde, bestimmt, und dann werden die Dummybits in die Informationsdaten eingeschoben. Somit nimmt in den Blöcken **711** und **713** der **Fig. 7** die Anzahl der Informationsdatenbits den Wert $N_{i,j}^{\text{gating}} = [N_{ij}/n] \approx 402/3 = 132$ oder $N_{i,j}^{\text{gating}} [[N_{ij} \times (1/n)] \times R] \times R^{-1} = [[402/3] \times (1/3)] \times 3 = 132$ an, wobei ausgewählt die Formeln gemäß der vorliegenden Erfindung verwendet werden. Hier weist, da $N_{i,j}^{\text{gating}}$ ein Vielfaches eines Kehrwertes (3) der Kodiertrate (1/3) ist, den ganzen Wert 132 auf. Zusätzlich weist $N_{\text{data},j}^{\text{gating}}$ den Wert $600/3 = 200$ auf. **Fig. 7** zeigt ein Kanalkodierschema, das heißt ein Kanalmultiplexschema für die 1/3-Austastung, und eine Länge der tatsächlich übertragenen Informationsdatenbits wird durch das Multiplizieren von $N_{i,j}^{\text{gating}}$ mit der Anzahl der Funkrahmen pro TTI, dem Teilen des Multiplikationsergebnisses durch einen Kehrwert der Kanalkodiertrate und dem Subtrahieren der Anzahl der Tailbits und der CRC-Bits vom Divisionsergebnis in umgekehrter Reihenfolge des Kanalmultiplexens berechnet. Das heißt, die Länge der tatsächlich übertragenen Informationsbits wird $132 (N_{i,j}^{\text{gating}}) \times 2$ (TTI = 20 ms)/3 (reziproker Wert der Kodiertrate 1/3) – 8 (Tailbits) – 16 (CRC-Bits) = 64 Bits. Die Länge der Datenbits wird durch eine (nicht gezeigte) Steuervorrichtung berechnet, und die Informationsdaten der berechneten Datenbitlänge werden dem Block **301** für die Erzeugung des Transportkanals in Aufwärtsrichtung der **Fig. 3** und dem Block **401** für die Erzeugung des Transportkanals in Abwärtsrichtung der **Fig. 4** geliefert, um Transportkanäle in Aufwärtsrichtung und Abwärtsrichtung zu errichten. Da es keine aktuell übertragenen Benutzerdaten während der Austastung gibt, werden bedeutungslose Dummybits für die 64-Bit Daten in Block **701** verwendet.

[0068] Als nächstes weist im Fall des DCCH (zugewiesener Steuerkanal), da das TTI 40 ms beträgt, das N_{ij} in Block **641** der **Fig. 6** einen Wert von 90 auf. Somit nimmt in Block **741** der **Fig. 7** die Datenbitzahl den Wert $N_{i,j}^{\text{gating}} = [[90/3] \times (1/3) \times 3] = 30$ an. In diesem Fall sollte die Datenbitlänge 20 Bit betragen, und deswegen werden Dummybits als Datenbits unter Berücksichtigung des Austastzustands, bei dem keine Übertragungsdaten existieren, verwendet.

[0069] Als nächstes wird die zweite Ausführungsform der vorliegenden Erfindung unter der Annahme, daß der zugewiesene Steuerkanal eine Austraße von 1/5 aufweist, beschrieben. Zuerst wird der zugewiesene Verkehrskanal (DICH) aus den beiden logischen Kanälen (DICH und DCCH) unter Bezug auf **Fig. 6** beschrieben. Betrachtet man die **Fig. 6**, so werden 244-Bit Informationsdaten im Block **601** empfangen, eine 16-Bit CRC wird den Informationsdaten im Block **603** hinzu gefügt, und dann werden 8 Tailbits den um die CRC erweiterten Informationsdaten in Block **605** hinzu gefügt. Die Ausgabedaten des Blocks **607** bestehen aus 804 Bits. Die 804-Bit Ausgabedaten werden in Block **609** einer Verschachtelung unterworfen, und dann in zwei $N_{ij} = 402$ -Bit Funkrahmen in Block **611** segmentiert. Die 402-Bit Funkrahmen werden einer Ratenanpassung in den Blöcken **615** beziehungsweise **617** unterworfen.

[0070] Mittlerweile wird während der Austastoperation eine passende Größe eines Dummybitstroms auf der Basis des 402-Bit Funkrahmens, der in einem Puffer direkt vor der Austastoperation gespeichert wurde, bestimmt, und dann werden Dummybits in die Informationsdaten eingeschoben. Somit nimmt in den Blöcken **811** und **813** der **Fig. 8** die Zahl der Informationsdatenbits den Wert $N_{i,j}^{\text{gating}} = [N_{ij}/n] = [402/5] = 80$ an, wobei die erste Formel gemäß der vorliegenden Erfindung verwendet wird. Da die Bitzahl **80** jedoch kein Vielfaches der Kodiertrate darstellt, unterliegen die Informationsdaten einer Punktierung, so daß die Bitanzahl den Wert 78 annimmt, was ein Mehrfaches eines Kehrwerts 3 der Kodiertrate darstellt und auch eine ganze Zahl in Abwärtsrichtung bildet. Alternativ nimmt die Zahl der Informationsdatenbits den Wert $N_{i,j}^{\text{gating}} = [N_{ij} \times (1/n)] \times R] \times R^{-1} = [[402/5 \times (1/3)] \times 3] = 78$ unter Verwendung einer anderen Formel gemäß der vorliegenden Erfindung an. Da der Wert $N_{i,j}^{\text{gating}}$, der auf der letzteren Formel basiert, ein Vielfaches des Kehrwerts 3 der Kodiertrate ist, weist er den intakten Wert 78 auf. Zusätzlich weist $N_{i,j}^{\text{gating}}$ einen Wert von $600/5 = 120$ auf. **Fig. 8** zeigt ein Kanalmultiplexschema für eine 1/5-Austastung, und eine Länge der tatsächlich übertragenen Informationsdatenbits wird durch das Multiplizieren von $N_{i,j}^{\text{gating}}$ mit der Anzahl der Funkrahmen pro TTI, dem Teilen des Multiplikationsergebnisses durch einen Kehrwert der Kanalkodiertrate und dem anschließenden Subtrahieren der Anzahl der Tailbits und der CRC-Bits vom Ergebnis der Division berechnet. In dieser Ausführungsform nimmt die Länge der tatsächlich übertragenen Informationsbits den Wert $78 (N_{i,j}^{\text{gating}}) \times 2$ (TTI = 20 ms)/3 (Kehr-

wert der Kodiertrate $1/3$) – 8 (Tailbits) – 16 (CRC-Bits) = 28 Bits an. Die Länge der Datenbits wird durch eine (nicht gezeigte) Steuervorrichtung berechnet, und Informationsdaten der berechneten Datenbitlänge werden dem Block **301** für die Erzeugung eines Transportkanals in Aufwärtsrichtung der [Fig. 3](#) und dem Block **401** für die Erzeugung eines Transportkanals in Abwärtsrichtung der [Fig. 4](#) geliefert, um die Transportkanäle in Aufwärtsrichtung und Abwärtsrichtung zu errichten. Da es keine zu übertragenden Benutzerdaten während der Austastung gibt, werden bedeutungslose Dummybits für die 28-Bit Daten in Block **801** verwendet.

[0071] Als nächstes weist im Fall des DCCH (zugewiesener Steuerkanal), da das TTI 40 ms beträgt, das N_{ij} in Block **641** den Wert 90 auf. Somit nimmt in Block **841** der [Fig. 8](#) die Datenbitanzahl den Wert $N_{ij}^{\text{gating}} = \lceil [90/5] \times (1/3) \times 3 \rceil = 18$ an. In diesem Fall sollte die Datenbitlänge 4 Bit betragen, und deswegen werden Dummybits als Datenbits unter Berücksichtigung des Austastzustands, in dem keine Übertragungsdaten existieren, verwendet.

[0072] Ein Multiplexverfahren für die DPCCH-Austastung in Abwärtsrichtung gemäß den dritten und vierten Ausführungsformen der vorliegenden Erfindung wird unter Bezug auf die [Fig. 9](#) bis [Fig. 11](#) beschrieben.

[0073] Im Falle eines Abwärtsverbindungskanals wird eine Ratenanpassung in einer TTI-Einheit unter 3GPP T525.212 durchgeführt, wie das im Stand der Technik beschrieben ist, so daß die Ratenanpassung auf der Basis von N_{ij}^{TTI} durchgeführt wird. Somit wird sogar im Falle des Aufwärtsverbindungskanals der Wert $N_{ij}^{\text{TTI,gating}}$ für den Abwärtsverbindungskanal definiert und statt des Werts N_{ij}^{TTI} verwendet, wie das in der vorliegenden Erfindung vorgeschlagen wird. Der Wert $N_{ij}^{\text{TTI,gating}}$ kann als die Anzahl der Bits, die in einem TTI eines Transportkanals i eingeschlossen sind mit einem Transportformat l , das so eingestellt ist, daß es gleich oder ähnlich einen Übertragungsleistungspegel der Symbole oder Bits, die vor dem Austasten übertragen wurden, aufrecht hält, als auch einen Übertragungsleistungspegel der CRC-Bits oder der anderen Bits, die für die Leistungssteuerung mit dem äußeren Regelkreis während des Austastens übertragen werden, aufgefaßt werden. Der Grund für das gleiche oder ähnliche Aufrechterhalten eines Übertragungsleistungspegels der Symbole oder Bits, die vor dem Austasten übertragen wurden, und eines Übertragungsleistungspegels der CRC-Bits oder der verbleibenden Bits, die für die Leistungssteuerung mit dem äußeren Regelkreis während des Austastens übertragen werden, ist der, daß wenn die CRC-Bits oder die verbleibenden Bits ohne das Einstellen des Werts $N_{ij}^{\text{TTI,gating}}$ während des Austastens übertragen werden, es sein kann, daß sie bei der tatsächlichen Übertragung in übermäßiger Weise wiederholt werden. Die übermäßige Wiederholung erniedrigt das Ziel-SIR bei der tatsächlichen Übertragung während der Austastung, und es kann sein, daß die Abnahme des Ziel-SIR das Auftreten eines Leistungssteuerfehlers während der Leistungssteuerung mit äußerem Regelkreis nach der Austastung bewirkt. Durch das Einstellen von $N_{ij}^{\text{TTI,gating}}$, wenn eine Austastrate den Wert $1/n$ aufweist, und da eine Kanalkodiertrate den Wert R hat, gilt $N_{ij}^{\text{TTI,gating}} = \lceil N_{ij}^{\text{TTI}}/n \rceil$ oder $N_{ij}^{\text{TTI,gating}} = \lceil [N_{ij}^{\text{TTI}} \times (1/n)] \times R \rceil \times R^{-1}$.

[0074] Die zweite Formel $N_{ij}^{\text{TTI,gating}} = \lceil [N_{ij}^{\text{TTI}} \times (1/n)] \times R \rceil \times R^{-1}$ ist für das Einstellen von $N_{ij}^{\text{TTI,gating}}$ vorteilhaft, dadurch daß ein Wert der CRC-Bits oder der verbleibenden Bits, der vor der Kanalkodierung eingestellt wurde, ganzzahlig wird. Somit wird, obwohl keine zu übertragenden Daten vorhanden sind, durch das neue Definieren von $N_{ij}^{\text{TTI,gating}}$ ein zugewiesener physikalischer Datenkanal unter Verwendung von Dummybits als Datenbits erzeugt.

[0075] Wenn die Position des Transportkanals unabhängig von der Transportformatkombination durch die Verwendung von $N_{ij}^{\text{TTI,gating}}$ statt von N_{ij}^{TTI} der Gleichung (2) oder (3) fixiert wird, so wird N_i gemäß der Gleichung (2) berechnet. Wenn jedoch die Position des Transportkanals variabel ist, so wird N_{ij} gemäß der Gleichung (3) berechnet. Die Ratenanpassung der Abwärtsverbindung wird durch die Gleichung (5) und ein Verfahren, das in 3GPP TS25.212 definiert ist, unter Verwendung von N_i oder N_{ij} durchgeführt. Wenn jedoch N_i im Ratenanpassungsverfahren verwendet wird, so wird das N_i in Gleichung (5) statt des N_{ij} gesetzt. Bei diesem Ratenanpassungsverfahren in Abwärtsrichtung wird, da die Gesamtzahl der Bits, die in den CCTrCH pro Funkrahmen gefüllt werden, unabhängig von einer Transportformatkombination j ist, $N_{\text{data},*}^{\text{gating}}$ statt $N_{\text{data},j}^{\text{gating}}$ in Gleichung (5) verwendet. $N_{\text{data},*}^{\text{gating}}$ stellt die Gesamtzahl der CCTrCH-Bits, die in einem Funkrahmen während der Austastung gefüllt werden, dar. Wenn die Austastungsrate $1/n$ beträgt, so ist $N_{\text{data},*}^{\text{gating}} = \lceil N_{\text{data},*} \times P \times 1/n \rceil$, wobei P die Anzahl der Transportkanäle, die in einem Funkrahmen enthalten sind, darstellt.

[0076] Wie oben beschrieben wurde definiert die vorliegende Erfindung den Wert $N_{ij}^{\text{TTI,gating}}$ während der DPCCH-Austastung neu, und schafft dann einen DPDCH (zugewiesenen physikalischen Datenkanal) unter Verwendung von Dummybits als Datenbits, um eine Anpassung an eine Länge N_{ij}^{gating} zu erzielen, obwohl es keine Übertragungsdaten gibt. Somit ist es möglich, den um die CRC-Bits erweiterten DPDCH ohne eine übermäßige CRC-Wiederholung sogar während der DPCCH-Austastung zu übertragen. Somit ist es möglich, ein zuverlässiges Ziel-SIR zu bestimmen, um somit zu einer effizienten Leistungssteuerung mit äußerem Regelkreis beizutragen.

[0077] Die [Fig. 9](#) zeigt eine Struktur eines Abwärtsverbindungskanal, der eine Leistung von 12,2 Kbps aufweist, und der in einem W-CDMA-Kommunikationssystem verwendet wird, und die [Fig. 10](#) zeigt einen modifizierten Abwärtsverbindungskanal der [Fig. 9](#) für eine DPCCH-Austastung mit dem Wert 1/3. Zuerst wird nachfolgend ein zugewiesener Verkehrskanal (DICH) aus zwei logischen Kanälen in Aufwärtsrichtung (DTCH und DCCH) beschrieben. Betrachtet man [Fig. 9](#), so werden 244-Bit Informationsdaten im Block **901** empfangen, eine 16-Bit CRC wird den Informationsdaten im Block **903** hinzu gefügt, und dann werden 8 Tailbits den um die CRC-Bits erweiterten Informationsdaten im Block **905** zugefügt. Weiterhin weist in Block **907** $N_{i,j}^{TTI}$ einen Wert von 804 auf, und N_{data} weist eine Länge von 420 durch die Kanalkodierung auf.

[0078] Somit ist in Block **1007** der [Fig. 10](#) $N_{i,j}^{TTI,gating} = [N_{i,j}^{TTI} \times (1/n)] \times R \times R^{-1} = [804/3] \times (1/3) \times 3 = 276$. Weiterhin ist $N_{data,*}^{gating} = 420/3 = 140$, so daß das Ausgangssignal des Ratenanpassungsblocks **1009** aus 228 Bit besteht. Das Kanalmultiplexschema der Abwärtsverbindung für eine Austastung von 1/3 ist in [Fig. 10](#) dargestellt. Eine Länge der Datenbits sollte deswegen den Wert 65 Bits annehmen. Die Länge der Datenbits wird durch eine (nicht gezeigte) Steuervorrichtung berechnet, und Informationsdaten der berechneten Datenbitlänge werden dem Block **301** für die Erzeugung des Transportkanals in Aufwärtsrichtung der [Fig. 3](#) und dem Block **401** für die Erzeugung des Transportkanals in Abwärtsrichtung der [Fig. 4](#) geliefert. Da es während der Austastung keine Übertragungsdaten gibt, werden bedeutungslose Dummybits für die 65-Bit Daten verwendet. Typischerweise werden "0"-Bits oder DTX-Bits für die Dummybits verwendet.

[0079] Als nächstes nimmt im Fall des DCCH (zugewiesener Steuerkanal) das Ausgangssignal des Blocks **937** in [Fig. 9](#) einen Wert $N_{i,j}^{TTI} = 360$ an. Somit nimmt die Anzahl der Ausgabebits des Blocks **1037** in [Fig. 10](#) den Wert $N_{i,j}^{TTI,gating} = [[N_{i,j}^{TTI} \times (1/n)] \times R] \times R^{-1} = 360/3 = 120$ an. In diesem Fall sollte die Datenbitlänge **20** Bits betragen, und aus diesem Grund werden Dummybits als Datenbits unter Berücksichtigung des Austastzustands, bei dem keine Übertragungsdaten existieren, verwendet. Im Block **1039** gibt ein Ratenanpassungsteil **104** Bits aus. Ein Kanalmultiplexschema für eine Austastung von 1/3 ist somit in [Fig. 10](#) gezeigt. Die Länge der Informationsbits wird durch eine (nicht gezeigte) Steuervorrichtung berechnet, und Informationsdaten der berechneten Datenbitlänge werden dem Block **301** für das Erzeugen des Transportkanals in Aufwärtsrichtung der [Fig. 3](#) und dem Block **401** für das Erzeugen des Transportkanals in Abwärtsrichtung der [Fig. 4](#) geliefert.

[0080] Es wird nachfolgend ein Kanalmultiplexverfahren für eine DPCCH-Austastung von 1/5 gemäß der vierten Ausführungsform der vorliegenden Erfindung beschrieben. [Fig. 11](#) zeigt einen modifizierten Abwärtsverbindungskanal der [Fig. 9](#) für eine DPCCH-Austastung mit dem Wert 1/5. Zuerst wird nachfolgend ein zugewiesener Verkehrskanal (DICH) aus zwei logischen Kanälen in Aufwärtsrichtung (DICH und DCCH) beschrieben. Betrachtet man [Fig. 9](#), so werden 244-Bit Informationsdaten im Block **901** empfangen, eine 16-Bit CRC wird den Informationsdaten im Block **903** hinzu gefügt, und dann werden 8 Tailbits den um die CRC-Bits erweiterten Informationsdaten im Block **905** zugefügt. Weiterhin weist in Block **907** $N_{i,j}^{TTI}$ einen Wert von 804 auf, und N_{data} weist eine Länge von 420 durch die Kanalkodierung auf.

[0081] Somit ist in Block **1107** der [Fig. 11](#) $N_{i,j}^{TTI,gating} = [[N_{i,j}^{TTI} \times (1/n)] \times R] \times R^{-1} = [804/5] \times (1/3) \times 3 = 159$ und $N_{data,*} = 420/5 = 84$, Somit gibt ein Ratenanpassungsteil **136** Bits in Block **1109** aus. Das Kanalmultiplexschema der Abwärtsverbindung für eine Austastung von 1/5 ist in [Fig. 11](#) dargestellt. Eine Länge der Datenbits sollte deswegen den Wert 29 Bits annehmen. Die Länge der Datenbits wird durch eine (nicht gezeigte) Steuervorrichtung berechnet, und Informationsdaten der berechneten Datenbitlänge werden dem Block **301** für die Erzeugung des Transportkanals in Aufwärtsrichtung der [Fig. 3](#) und dem Block **401** für die Erzeugung des Transportkanals in Abwärtsrichtung der [Fig. 4](#) geliefert. Da es während der Austastung keine Übertragungsdaten gibt, werden bedeutungslose Dummybits für die 65-Bit Daten verwendet. Typischerweise werden "0"-Bits oder DTX-Bits für die Dummybits verwendet.

[0082] Als nächstes ist im Fall des DCCH (zugewiesener Steuerkanal) $N_{i,j}^{TTI} = 360$ in Block **1037** der [Fig. 10](#). Somit ist in Block **1137** in [Fig. 11](#) $N_{i,j}^{TTI,gating} = [[N_{i,j}^{TTI} \times (1/n)] \times R] \times R^{-1} = 360/5 = 72$. In diesem Fall sollte die Datenbitlänge **4** Bits betragen, und aus diesem Grund werden Dummybits als Datenbits unter Berücksichtigung des Austastzustands, bei dem keine Übertragungsdaten existieren, verwendet. Im Block **1139** gibt der Ratenanpassungsteil **64** Bits aus. Ein Kanalmultiplexschema für eine Austastung von 1/5 ist somit in [Fig. 11](#) gezeigt. Die Länge der Informationsbits wird durch eine (nicht gezeigte) Steuervorrichtung berechnet, und Informationsdaten der berechneten Datenbitlänge werden dem Block **301** für das Erzeugen des Transportkanals in Aufwärtsrichtung der [Fig. 3](#) und dem Block **401** für das Erzeugen des Transportkanals in Abwärtsrichtung der [Fig. 4](#) geliefert.

[0083] Mittlerweile liefert eine fünfte Ausführungsform der vorliegenden Erfindung eine Vorrichtung und ein Verfahren für das Übertragen von Daten über einen zugewiesenen physikalischen Datenkanal, wenn vom

Aufwärtsverbindungskanal oder vom Abwärtsverbindungskanal gefordert wird, einen zugewiesenen physikalischen Kanal für die Leistungssteuerung mit äußerem Regelkreis zu übertragen, obwohl es keine zu übertragenden Transportkanaldaten gibt. Die fünfte Ausführungsform überträgt CRC-Bits und Dummybits über den zugewiesenen physikalischen Datenkanal, um das Ziel-SIR für die Leistungssteuerung mit äußerem Regelkreis passend aufrecht zu halten. Dies wird unter Bezug auf die [Fig. 12](#) und [Fig. 13](#) beschrieben.

[0084] [Fig. 12](#) zeigt ein Verfahren für das Multiplexen des zugewiesenen physikalischen Kanals gemäß einer Ausführungsform der vorliegenden Erfindung. Betrachtet man die [Fig. 12](#), so überträgt ein Knoten B Kanaldaten und CRC-Bits über den zugewiesenen physikalischen Datenkanal in Schritt **1201**. Wenn in Schritt **1203** bestimmt wird, daß es keine zu übertragenden Transportkanaldaten gibt, so überträgt der Knoten B in Schritt **1205** Dummybits statt der Transportkanaldaten zusammen mit den CRC-Bits für eine passende Leistungssteuerung mit äußerem Regelkreis. Danach überträgt, wenn es in Schritt **1207** zu übertragende Transportkanaldaten gibt, der Knoten B die Transportkanaldaten und die CRC-Bits über den zugewiesenen physikalischen Datenkanal in Schritt **1201** in normaler Weise. Hier kann der Wert des Dummybits "1" oder "0" betragen.

[0085] Die Menge der Dummybits, die während des Fehlens der Transportkanaldaten übertragen wird, hängt davon ab, wie das Ziel-SIR für die Leistungssteuerung mit dem äußeren Regelkreis während des Fehlens der Transportkanaldaten aufrecht gehalten wird. Um beispielsweise dasselbe Ziel-SIR aufrecht zu halten, wie wenn zuletzt Transportkanaldaten übertragen wurden, muß der Knoten B so viel Dummybits übertragen, wie sie den zuletzt übertragenen Transportkanaldaten entsprechen, um es somit möglich zu machen, dasselbe Ziel-SIR aufrecht zu halten, wie wenn Transportkanaldaten existieren, obwohl tatsächlich keine Transportkanaldaten über dem zugewiesenen physikalischen Datenkanal existieren.

[0086] Wenn beispielsweise 244-Bit Transportkanaldaten über den DICH in jedem 20 ms-TTI übertragen werden, und wenn 100-Bit Transportkanaldaten über den DCCH in jedem 40 ms-TTI übertragen werden, wie das in [Fig. 6](#) gezeigt ist, sollte die Anzahl der Dummybits, die über den DICH während des Fehlens der tatsächlichen Transportkanaldaten übertragen werden, auch 244 Bits in jedem 20 ms-TTI betragen, und die Anzahl der Dummybits, die über den DCCH während des Fehlens der tatsächlichen Transportkanaldaten übertragen werden, sollte ebenfalls 100 Bits in jedem 40 ms-TTI betragen, um dieselbe Leistungssteuerung mit äußerem Regelkreis durchzuführen, als wenn tatsächliche Transportkanaldaten existieren würden. Im Gegensatz dazu ist es auch möglich, die Anzahl der Dummybits, die zusammen mit den CRC-Bits übertragen werden sollen, die für die Leistungssteuerung mit äußerem Regelkreis übertragen werden, obwohl keine tatsächlich zu übertragenden Transportkanaldaten vorhanden sind, im Vorhinein festzulegen. Während der Austastung sollte die Anzahl der Dummybits unter Berücksichtigung der Austrastrate bestimmt werden.

[0087] [Fig. 12](#) hat ein Verfahren für das Erzeugen der CRC-Bits und der Dummybits für die Leistungssteuerung mit äußerem Regelkreis beschrieben, so daß ein zugewiesener physikalischer Kanal für die Leistungssteuerung mit äußerem Regelkreis aufrecht erhalten wird, obwohl keine aktuellen Transportkanaldaten existieren. Als nächstes wird ein Verfahren für das Erzeugen der CRC-Bits und der Dummybits für die Leistungssteuerung mit äußerem Regelkreis unter Bezug auf die [Fig. 13](#) beschrieben.

[0088] [Fig. 13](#) zeigt eine Vorrichtung für das Multiplexen eines zugewiesenen physikalischen Kanals gemäß einer Ausführungsform der vorliegenden Erfindung. Insbesondere zeigt [Fig. 13](#) eine Vorrichtung für das Übertragen der Dummybits und der CRC-Bits für die Leistungssteuerung mit äußerem Regelkreis während des Fehlens der Transportkanaldaten, wie das in Bezug auf [Fig. 12](#) beschrieben wurde.

[0089] Betrachtet man [Fig. 13](#), so bestimmt eine Steuervorrichtung **1307**, ob es weitere Transportkanaldaten, die zu übertragen sind, gibt, während die Transportkanaldaten und die CRC-Bits übertragen werden. Hier wird durch die Steuervorrichtung **1307** bestimmt, ob Transportkanaldaten existieren, dadurch daß sie prüft, ob Eingabeinformationsbits **1305** existieren. Wenn bestimmt wird, daß Eingabeinformationsbits **1305** existieren, so liefert die Steuervorrichtung **1307** die Eingabeinformationsbits **1305** zu einer CRC-Anfügeeinrichtung **1311** wie beim normalen DPCH-Multiplexverfahren. Die CRC-Anfügeeinrichtung **1311** fügt CRC-Bits zu den Informationsbits **1305**, die von der Steuervorrichtung **1307** ausgegeben werden, hinzu, und liefert dann die um die CRC-Bits erweiterten Informationsbits **1305** an eine Kanalmultiplexkette **1313**. Die Kanalmultiplexkette **1313** erzeugt dann Transportkanaldaten, indem sie mit dem Signal, das von der CRC-Anfügeeinrichtung **1311** ausgegeben wird, eine Kette von Kanalmultiplexverfahren durchführt, wobei diese eine Kanalkodierung, eine Verschachtelung, eine Funkrahmensegmentation und eine Ratenanpassung umfaßt.

[0090] Wenn jedoch bestimmt wird, daß keine zu übertragenden Informationsbits **1305** mehr existieren, so erzeugt die Steuervorrichtung **1307** Dummybits, die an Stelle der Informationsbits **1305** treten sollen, um den

zugewiesenen physikalischen Kanal für die Leistungssteuerung mit äußerem Regelkreis aufrecht zu halten, obwohl keine Transportkanaldaten existieren, die tatsächlich übertragen werden. Insbesondere überträgt die Steuervorrichtung **1307**, wenn bestimmt wird, daß keine zu übertragenden Informationsbits **1305** existieren, ein Dummybiterzeugungssignals **1309** zu einem Dummybitgenerator **1301**. Nach dem Empfang des Dummybiterzeugungssignals **1309** von der Steuervorrichtung **1307** erzeugt der Dummybitgenerator **1301** Dummybits, die an die Stelle der Informationsbits **1305** treten sollen. Hier können die Dummybits den Wert "0" oder "1" annehmen, und die Anzahl der Dummybits, die durch den Dummybitgenerator **1301** erzeugt wird, wird durch die Steuervorrichtung **1307** gesteuert. Das heißt, die Steuervorrichtung **1307** bestimmt ein Muster und eine Länge eines Dummybitstroms **1303**, der durch den Dummybitgenerator **1301** erzeugt wird. Die Länge des Dummybitstroms **1303** wird entweder auf die Anzahl der Datenbits des Transportkanals, die zuletzt vor der Übertragung der Dummybits übertragen wurden, eingestellt, wie das in [Fig. 12](#) beschrieben wurde, oder sie wird auf eine im System voreingestellte Länge eingestellt. Hier bezieht sich die Zahl der Datenbits des Transportkanals, die vor der Übertragung der Dummybits übertragen wurden, auf die Anzahl der Datenbits des Transportkanals, die während des Vorhandenseins von Transportkanaldaten in der normalen DPCH-Übertragungsbetriebsart übertragen wurden, und die Anzahl der Datenbits des vorher übertragenen Transportkanals in der Austastungsübertragungsbetriebsart, in der keine zu übertragenden Transportkanaldaten nach dem Ende der normalen Übertragungsbetriebsart existieren.

[0091] Der Dummybitgenerator **1301** liefert den erzeugten Dummybitstrom **1303** an die CRC-Anfügeeinrichtung **1311**. Die CRC-Anfügeeinrichtung **1311** befestigt die CRC-Bits am Dummybitstrom **1303**, der vom Dummybitgenerator **1301** ausgegeben wird, und liefert dann den um die CRC-Bits erweiterten Dummybitstrom **1303** zur Kanalmultiplexkette **1313**. Die Kanalmultiplexkette **1313** erzeugt dann Transportkanaldaten durch das Durchführen einer Kette von Kanalmultiplexverfahren, die eine Kanalkodierung, eine Verschachtelung, eine Funkrahmensegmentation und eine Ratenanpassung einschließt, mit dem Signal, das von der CRC-Anfügeeinrichtung **1311** ausgegeben wird.

[0092] Wie in den [Fig. 12](#) und [Fig. 13](#) beschrieben wurde, ist es, um den zugewiesenen physikalischen Kanal für die Leistungssteuerung mit äußerem Regelkreis aufrecht zu halten, obwohl keine aktuellen Transportkanaldaten existieren, möglich, eine Abnahme des Ziel-SIR während der Leistungssteuerung mit äußerem Regelkreis zu verhindern, indem derselbe Bitstrom wie wenn die Transportkanaldaten tatsächlich übertragen werden, unter Verwendung der CRC-Bits übertragen wird. Es ist somit möglich, eine konstante Verstärkung der Leistungssteuerung mit äußerem Regelkreis aufrecht zu halten.

[0093] Mittlerweile liefert die vorliegende Erfindung eine zweite Verschachtelungsvorrichtung. Wie im Kanalmultiplexschema für die Aufwärtsrichtung der [Fig. 3](#) und im Kanalmultiplexschema für die Abwärtsrichtung in [Fig. 4](#) dargestellt wurde, ist die zweite Verschachtelungsvorrichtung (**313**, **314**) in einer vorhergehenden Stufe des Abbildungsteils des physikalischen Kanals angeordnet. Eine allgemeine zweite Verschachtelungsvorrichtung weist die Leistung einer Blockverschachtelungsvorrichtung auf, und sie arbeitet in folgender Weise.

[0094] Eingabebits der zweiten Verschachtelungsvorrichtung werden als $u_{p,1}, u_{p,2} \dots u_{p,U}$ definiert, wobei p eine physikalische Kanalnummer bezeichnet, und wobei U eine volle Länge der Bits, die in einem physikalischen Kanal eingeschlossen sind, bezeichnet. Die zweite Verschachtelungsvorrichtung definiert eine Matrix, die eine feste Anzahl von Spalten $C2$ (die auf 30 eingestellt wurde) und eine variable Anzahl von Zeilen $R2$, die von der Menge der Daten abhängt, aufweist. Der Wert von $R2$ sollte eine minimale ganze Zahl sein, die die Formel $U \leq R2 \times C2$ erfüllt. Die Eingabebits $u_{p,1}, u_{p,2} \dots u_{p,U}$ werden in einer Zeile empfangen, indem eine $R2 \times C2$ Matrix der Gleichung (6) gebildet wird.

Gleichung (6)

$$\begin{bmatrix} y_{p,1} & y_{p,2} & y_{p,3} & \dots & y_{p,C2} \\ y_{p,(C2+1)} & y_{p,(C2+2)} & y_{p,(C2+3)} & \dots & y_{p,(2 \times C2)} \\ \vdots & \vdots & \vdots & \dots & \vdots \\ y_{p,((R2-1) \times C2+1)} & y_{p,((R2-1) \times C2+2)} & y_{p,((R2-1) \times C2+3)} & \dots & y_{p,(R2 \times C2)} \end{bmatrix}$$

[0095] In der Matrix der Gleichung (6) gilt $y_{p,k} = u_{p,k}$, wobei $k = 1, 2, \dots, U$ ist. Wenn $U < R2 \times C2$ ist, dann werden Dummybits angefügt, um die Gleichung $R2 \times C2 = U$ zu erfüllen. Die Matrix, die in Gleichung (6) gezeigt ist, wird einer Spaltenpermutation unter Verwendung von Tabelle 1 unterworfen.

Tabelle 1

Anzahl der	Spaltenpermutierte Form
Spalten (C2)	<P2(0), P2(1) ... P2(C2 - 1)>
30	<0,20,10,5,15,25,3,13,8,18,28,1,11,21,6 16,26, 4,14,24,9,19,29,12,2,7,22,27,17>

[0096] Das heißt, jede Spalte der Matrix wird in Form der Tabelle 1 permutiert, so daß die 0-te Spalte in die 0-te Spalte wieder neu angeordnet wird, die 20-te Spalte in die 1-te Spalte, die 10-te Spalte in die 2-te Spalte...., was eine Ausgabematrix der Gleichung (7) erzeugt.

Gleichung (7)

$$\begin{bmatrix} y'_{p,1} & y'_{p,(R2+1)} & y'_{p,(2 \times R2+1)} & \dots & y'_{p,((C2-1) \times R2+1)} \\ y'_{p,2} & y'_{p,(R2+2)} & y'_{p,(2 \times R2+2)} & \dots & y'_{p,((C2-1) \times R2+2)} \\ \vdots & \vdots & \vdots & \dots & \vdots \\ y'_{p,R2} & y'_{p,(2 \times R2)} & y'_{p,(3 \times R2)} & \dots & y'_{p,(R2 \times C2)} \end{bmatrix}$$

[0097] Die zweite Verschachtelungsvorrichtung, das ist eine Blockverschachtelungsvorrichtung gibt $y'_{p,1}, y'_{p,2} \dots, y'_{p,U}$ in einer Zeile aus, und sie löscht die Ausgabebits, die den angefügten Dummybits entsprechen, um somit die zweite Verschachtelungsoperation zu vollenden. Die Ausgabe der zweiten Verschachtelungsvorrichtung wird an den Abbildungsteil 314 des physikalischen Kanals der Fig. 3 oder den Abbildungsteil 415 des physikalischen Kanals der Fig. 4 gegeben, und dann einer physikalischen Kanalabbildung unterworfen.

[0098] Mittlerweile arbeitet während der DPCCH-Austastung die zweite Verschachtelungsvorrichtung auf andere Art. Das heißt, die Anzahl der Eingabebits der zweiten Verschachtelungsvorrichtung wird durch die Austastung verglichen mit dem Fall, bei der keine Austastung verwendet wird, niedriger, und die Ausgabe der zweiten Verschachtelungsvorrichtung wird auch einer Austastung unterworfen und dann nur über die ausgewählten Schlitze übertragen. Die vorliegende Erfindung liefert eine modifizierte zweite Verschachtelungsvorrichtung, die bei einer DPCCH-Austastungsbetriebsart, bei der die DPCCH-Austastung verwendet wird, anwendbar ist.

Tabelle 2

CFN	Abtastrate	Schlitze für Übertragung von DPCCH in Abwärtsrichtung		
		Pilot	TPC	TFCI
CFN mod(R XAustastung, DRX-Zyklus = 0	1	Alle Schlitze (0, 1, ..., 14)	Alle Schlitze (0, 1, ..., 14)	Alle Schlitze (0, 1, ..., 14)
	1/3	$j \times 3 + s(i,j) - 1$	$j \times 3 + s(i,j)$	Alle Schlitze (0, 1, ..., 14)
	1/5	$j \times 5 + s(i,j) - 1$	$j \times 5 + s(i,j)$	Alle Schlitze (0, 1, ..., 14)
	1	Alle Schlitze (0, 1, ..., 14)	Alle Schlitze (0, 1, ..., 14)	Alle Schlitze (0, 1, ..., 14)
	1/3	$j \times 3 + s(i,j) - 1$	$j \times 3 + s(i,j)$	$j \times 3 + s(i,j)$
	1/5	$j \times 5 + s(i,j) - 1$	$j \times 5 + s(i,j)$	$j \times 5 + s(i,j)$

Tabelle 3

Abtastrate	Schlitze für Übertragung von DPCCH (Pilot, TFCI, FBI, TPC) in Aufwärtsrichtung
1	Alle Schlitze (0, 1, ..., 14)
1/3	$j \times 3 + s(i,j)$
1/5	$j \times 5 + s(i,j)$

[0099] Tabelle 2 zeigt Schlitze für die Übertragung von DPCCHs in Abwärtsrichtung gemäß den Austraaten, und Tabelle 3 zeigt Schlitze für die Übertragung von DPCCHs in Aufwärtsrichtung gemäß den Austraaten. In Tabelle 2 stellt der DRX-Zyklus (diskontinuierlicher Empfangszyklus) ein gewisses Intervall dar, in dem der Empfänger alle Signale unabhängig von der Austastung empfängt.

Gleichung (8)

$$s(i, j) = \left\{ \begin{array}{ll} (A_j \oplus C_j)_{10} \bmod (S - 1) + 1 & j = 0 \\ (A_j \oplus C_j) \bmod S & j = 1, \dots, N - 2 \\ S - 1 & j = N - 1 \end{array} \right\} \quad i = 0, 1, \dots, 255$$

[0100] In Gleichung (8) stellt N einen Kehrwert der Austraate dar, $S = 15/N$, A_i ist so definiert, wie das in Gleichung (9) gezeigt ist, i stellt die CFN (aktuelle Rahmennummer) dar, und $C_i = i + 256 \cdot i$.

Gleichung (9)

$$(a_{18}, a_{17}, \dots, a_0) = (1, 0, 0, 1, 0, 1, 1, 1, 0, 1, 1, 0, 0, 1, 0, 1, 1, 0, 1)$$

$$A_j = \sum_{k=j}^{j+15} 2^{k-j} a_k \quad j = 0, 1, \dots, N-2$$

[0101] Während der DPCCH-Austastung wird ein Format der Schlitze, die über einen 10 ms-Funkrahmen übertragen werden, unter Verwendung der Gleichung 8 und der Tabellen 2 und 3 bestimmt. Das heißt, die Abwärtsverbindungs-schlitze für das Übertragen von Pilot-, TPC- und TFCI-Bits können unter Verwendung von Tabelle 2 gemäß den $s(i,j)$ der Gleichung (8) bestimmt werden, und die Schlitze in Aufwärtsrichtung für das Übertragen aller Bits können unter Verwendung von Tabelle 3 bestimmt werden. Der zugewiesene physikalische Datenkanal in Abwärtsrichtung für die Leistungssteuerung mit dem äußeren Regelkreis wird über denselben Schlitz wie der des TPC übertragen, während der zugewiesene physikalische Datenkanal in Aufwärtsrichtung für die Leistungssteuerung mit äußerem Regelkreis über dieselben Schlitze wie die des Pilot, TPC, FBI und TFCI-Signals übertragen wird.

[0102] Die zweite Verschachtelungsvorrichtung sollte deswegen in einer Betriebsart arbeiten, die sich von der existierenden Betriebsart, in der keine DPCCH-Austastung existiert (das heißt der normalen Übertragungs-betriebsart), unterscheidet. Der Betrieb der zweiten Verschachtelungsvorrichtung für die DPCCH-Austastung gemäß den sechsten und siebten Ausführungsformen der vorliegenden Erfindung wird nachfolgend beschrieben.

[0103] In der sechsten Ausführungsform bildet die zweite Verschachtelungsvorrichtung Übertragungsdaten nur auf gewisse Schlitze ab, die in Übereinstimmung mit der Austraate aus den 15 Schlitzen in einem Funkrahmen ausgewählt werden, in einem System, das die Austastungsübertragung unterstützt.

[0104] Während der Austastung wird die Anzahl der Eingabebits der zweiten Verschachtelungsvorrichtung durch die Austraate im Vergleich zu dem Fall, bei dem keine Austastung verwendet wird, erniedrigt. Somit ist es, um die Größe der Matrix, die in Gleichung (6) gezeigt ist, aufrecht zu halten, notwendig, die Dummybits anzufügen. Um die angefügten Dummybits auf den physikalischen Kanal unter Verwendung der intakten Matrix der zweiten Verschachtelungsvorrichtung, die auf die existierende Nichtaustastungsbetriebsart angewandt wird, abzubilden, ist es notwendig, die Eingabebits der zweiten Verschachtelungsvorrichtung so anzupassen, daß das verschachtelte Signal in dem Austastungsschlitzformat, das in Gleichung (8) und den Tabellen 2 und 3 definiert ist, abgebildet werden kann. Das heißt, wenn eine Nummer eines Schlitzes, der aktuell übertragen

wird, nachdem er einer Austastung unterworfen wurde, bestimmt wird, so werden Spalten, die dem übertragenen Schlitz entsprechen, aus der Gleichung (7) bestimmt, und die bedeutungsvollen Spalten, die in Vorspaltenpermutationsdatenform übertragen werden sollen, werden aus der Gleichung (6) bestimmt. Das heißt, ein Mittel der Entschachtelung wird während der zweiten Verschachtelung verwendet. In diesem Fall werden die Eingabebits der zweiten Verschachtelungsvorrichtung nur auf die bedeutungsvollen Spalten der Gleichung (6) angewandt, und Dummybits werden auf die verbleibenden Spalten angewandt. Somit werden bedeutungsvolle Daten nur auf den Schlitz abgebildet, die der Austastungsübertragung unterworfen sind, wenn das Ausgangssignal der zweiten Verschachtelungsvorrichtung auf den physikalischen Kanal im existierenden selben Verfahren abgebildet wird.

[0105] Wenn beispielsweise die Austraße $1/3$ beträgt, und $CFN = 0$, dann ist $S = 5$ und $N = 3$. Somit nimmt $s(0,j)$ unter der Gleichung (6) den Wert $\{1,1,0,2,2\}$ an. Somit überträgt auf der Basis der Tabelle 2 der Abwärtsverbindungskanal TPC, TFCI und DPDCH über die 1-ten, 4-ten, 6-ten, 11-ten und 14-ten Schlitz, und er überträgt das Pilotsignal über die 0-ten, 3-ten, 5-ten, 10-ten und 13-ten Schlitz. Um den DPDCH über die 1-ten, 4-ten, 6-ten, 11-ten und 14-ten Schlitz zu übertragen, sollten die Daten mit Bedeutung, das heißt die Eingabebits der zweiten Verschachtelungsvorrichtung in den 2-ten, 3-ten, 8-ten, 9-ten, 12-ten, 13-ten, 22-ten, 23-ten, 28-ten und 29-ten Spalten in der Matrix der Gleichung (7) existieren. Somit sollten die bedeutungsvollen Daten nur in den 1-ten, 5-ten, 8-ten, 9-ten, 10-ten, 11-ten, 17-ten, 23-ten, 27-ten und 29-ten Spalten in der Matrix der Gleichung (6) durch eine Spaltenpermutation der Tabelle 1 existieren.

[0106] Zusätzlich werden, obwohl die Eingabebits in einer Zeile auf die zweite Verschachtelungsvorrichtung 414 der Fig. 4 in der Matrix der Gleichung (6) angewandt werden, nur die 1-ten, 5-ten, 8-ten, 9-ten, 10-ten, 11-ten, 17-ten, 23-ten, 27-ten und 29-ten Spalten mit den Datenbits gefüllt werden, während die verbleibenden Spalten mit den Dummybits gefüllt werden. Nach der Füllung mit den Datenbits und den Dummybits erzeugt die zweite Verschachtelungsvorrichtung die Matrix der Gleichung (7) durch eine Spaltenpermutation der Tabelle 1, und eine Gesamtheit von 15 Schlitz wird so abgebildet, daß zwei Spalten auf jeden Schlitz entlang den Spalten der Matrix abgebildet werden. Somit werden die bedeutungsvollen Datenbits in den 1-ten, 4-ten, 6-ten, 11-ten und 14-ten Schlitz für eine passende Übertragung während der Austastung abgebildet.

[0107] In der zweiten Ausführungsform bildet die zweite Verschachtelungsvorrichtung die Übertragungsdaten nur in gewissen Schlitz ab, wobei diese in Übereinstimmung mit der Austastungsrate aus den 15 Schlitz in einem Funkrahmen ausgewählt werden, in einem System, das die Austastungsübertragung unterstützt. Während der Austastung wird die Anzahl der Eingabebits der zweiten Verschachtelungsvorrichtung durch die Austastung im Vergleich zu dem Fall, bei dem keine Austastung verwendet wird, erniedrigt. Somit wird die Anzahl der Spalten der Matrix, die in Gleichung (6) gezeigt ist, an den existierenden Wert angepaßt, wobei die Anzahl der Zeilen gemäß der Austastungsrate vermindert wird. Das heißt, nachdem die Eingabebits entlang einer Zeile im existierenden Verfahren angewandt wurden, werden die Dummybits befestigt, um die letzte Spalte zu füllen, und dann wird die Spaltenpermutation der Tabelle 1 durchgeführt, um die Ausgabematrix der Gleichung (7) zu schaffen. Ebenso wird die Anzahl der Spalten in Übereinstimmung mit der Austraße kleiner im Vergleich zur Ausgabematrix des Falls, bei dem die normale Übertragungsbetriebsart existiert. Wenn Elemente der Matrix in einer Zeile gelesen werden, und dann nur auf die Schlitz abgebildet werden, die einer Austastungsübertragung unterworfen sind, so werden alle die bedeutungsvollen Bits, die in die zweite Verschachtelungsvorrichtung eingegeben werden, ohne die Dummybits nur in den Schlitz abgebildet, die der Austastungsübertragung unterworfen sind, was es möglich macht, eine effiziente Verschachtelung durchzuführen.

[0108] Wenn beispielsweise die Austraße den Wert $1/3$ aufweist und $CFN = 0$ ist, dann ist $S = 5$ und $N = 3$. Somit nimmt $s(0,j)$ unter der Gleichung (6) den Wert $\{1,1,0,2,2\}$ an. Somit überträgt der Abwärtsverbindungskanal basierend auf der Tabelle 2 den TPC, TFCI und DPDCH über die 1-ten, 4-ten, 6-ten, 11-ten und 14-ten Schlitz, und er überträgt das Pilotsignal über die 0-ten, 3-ten, 5-ten, 10-ten und 13-ten Schlitz. Während der Betriebsart, bei der keine Austastung vorliegt wird, wenn die Matrix der Gleichung (6) eine $R2 \times C2 = 60 \times 30$ Matrix beim zweiten Verschachteln ist, und es nicht notwendig ist, Dummybits anzufügen, eine Ausgabematrix der Gleichung (7) auch eine Größe von 60×30 aufweisen, und zwei Spalten werden entlang einer Zeile auf jeden Schlitz abgebildet. Das heißt, die Größe eines Schlitzes nimmt den Wert 120 Bit an. In diesem Fall wird für eine Austastung von $1/3$ die Matrix der Gleichung (6) zu einer 20×30 Matrix. Das heißt, die Größe der Spalte wird durch die Austraße $1/3$ reduziert. Die Ausgabematrix der Gleichung (7), die durch die Spaltenpermutation der Tabelle 1 geschaffen wird, wird auch zu einer 20×30 Matrix. In diesem Fall werden 6 Spalten auf jeden Schlitz abgebildet, indem 5 Schlitz unter den insgesamt 15 Schlitz abgebildet werden. Das heißt, $20 \times 6 = 120$ Bits werden auf einen Schlitz abgebildet, so daß die Datenbits gleichmäßig wie in der normalen Übertragungsbetriebsart übertragen werden.

[0109] Eine achte Ausführungsform der vorliegenden Erfindung liefert eine neue Verschachtelung für die Austastungsübertragung. Die existierende Verschachtelung teilt den C2-Wert der Gleichungen (4) und (5) durch die Austastrate. Das heißt, $C2 = 10$ für eine Austastung von $1/3$, und $C2 = 6$ für eine Austastung von $1/5$. In dieser Ausführungsform wird die Matrix der Gleichungen (6) und (7) nur in der Anzahl der Spalten reduziert, und sie nimmt denselben Wert an, wie wenn keine Austastung verwendet wird. Die Spaltenpermutation der Tabelle 1 sollte jedoch neu definiert werden. 10 Spalten werden für die Austastung von $1/3$ permutiert, während 6 Spalten für die Austastung $1/5$ permutiert werden. Dies ist in den Tabellen 4 und 5 gezeigt.

Tabelle 4

Nummer der Spalten (C2)	Spaltenpermutierte Form
	$\langle P2(0), P2(1), \dots, P2(C2 - 1) \rangle$
10	$\langle 0,5,3,8,1,6,4,9,2,7 \rangle$

Tabelle 5

Nummer der Spalten (C2)	Spaltenpermutierte Form
	$\langle P2(0), P2(1), \dots, P2(C2 - 1) \rangle$
6	$\langle 0,5,3,1,4,2 \rangle$

[0110] Zusammenfassend läßt sich sagen, daß die zweite Verschachtelung wirksam durchgeführt wird, indem Datenbits in zwei Spalten auf einen Schlitz entlang einer Zeile unabhängig von der Austastrate in der Ausgangsmatrix der Gleichung (7) abgebildet werden.

[0111] Wie oben beschrieben wurde, überträgt das mobile CDMA-Kommunikationssystem, wenn CRC-Bits für die Leistungssteuerung mit äußerem Regelkreis übertragen werden, obwohl es keine Transportkanaldaten im Aufwärtsverbindungskanal oder Abwärtsverbindungskanal gibt, Dummybits zusammen mit den CRC-Bits, um somit ein Ziel-SIR passend beizubehalten, um es somit möglich zu machen, eine zuverlässige Leistungssteuerung mit äußerem Regelkreis durchzuführen. Zusätzlich verhindert die vorliegende Erfindung eine Abnahme des Ziel-SIR während der Leistungssteuerung mit äußerem Regelkreis durch das Übertragen der Dummydatenbits in einer Anzahl, die der Anzahl der Transportkanaldatenbits entspricht, die direkt vor dem Punkt übertragen werden, an dem keine Transportkanaldaten existieren, in dem Fall, bei dem die Transportkanaldaten vorübergehend sogar in der normalen DPCH-Übertragungsbetriebsart nicht existieren, das heißt in dem Fall, bei dem es notwendig ist, den zugewiesenen physikalischen Kanal für eine Leistungssteuerung mit äußerem Regelkreis beizubehalten, obwohl keine Transportkanaldaten existieren, die tatsächliche zu übertragen sind. Somit wird die Verstärkung der Leistungssteuerung mit äußerem Regelkreis passend aufrecht gehalten, was es möglich macht, kontinuierlich die stabile Leistungssteuerung mit äußerem Regelkreis sogar dann durchzuführen, wenn keine Transportkanaldaten nach dem Fehlen der Übertragungskanaldaten existieren.

[0112] Zusätzlich überträgt der Sender den zugewiesenen physikalischen Datenkanal gemäß der Austastungsrate, während er den zugewiesenen physikalischen Steuerkanal überträgt, so daß der Empfänger den zugewiesenen physikalischen Datenkanal sogar während der Austastung empfangen kann, was zu einer genauen Leistungssteuerung mit äußerem Regelkreis führt.

Patentansprüche

1. Verfahren zur Übertragung eines zugewiesenen Datenkanalsignals über einen zugewiesenen physikalischen Datenkanal in einem mobilen CDMA-Kommunikationssystem (Code Divisional Multiple Access), wobei das Verfahren die folgenden Schritte umfaßt:

Erzeugen eines Dummybiterzeugungssignals beim Fehlen von Übertragungsdaten, die über den zugewiesenen physikalischen Datenkanal zu übertragen sind; und
 nach dem Empfang des Dummybiterzeugungssignals, Erzeugen eines Dummybitstroms, und Übertragen eines zugewiesenen Datenkanalsignals über den zugewiesenen physikalischen Datenkanal, um ein Ziel-SIR (Signal-to-interference Ratio) aufrechtzuerhalten, wobei das zugewiesene Datenkanalsignal durch das Anfügen eines CRC-Bitstroms (Cyclic Redundancy Check) an den Dummybitstrom geschaffen wird.

2. Verfahren nach Anspruch 1, wobei der Dummybitstrom in seiner Anzahl der Bits gleich ist einer Anzahl von Übertragungsdatenbits, die über den zugewiesenen physikalischen Datenkanal in einer letzten Übertragung übertragen wurden, als Übertragungsdaten vorhanden waren.

3. Verfahren nach Anspruch 1, wobei der Dummybitstrom eine vorbestimmte Anzahl von Bits aufweist.

4. Verfahren zur Übertragung eines zugewiesenen Datenkanalsignals über einen zugewiesenen physikalischen Datenkanal in einem mobilen CDMA-Kommunikationssystem (Code Divisional Multiple Access), wobei das Verfahren die folgenden Schritte umfaßt:

Erzeugen eines Dummybiterzeugungssignals beim Fehlen von Übertragungsdaten, die über den zugewiesenen physikalischen Datenkanal zu übertragen sind;

nach dem Empfang des Dummybiterzeugungssignals, Erzeugen eines Dummybitstroms, und Erzeugen einer Matrix durch das sequentielle Empfangen in einer Zeile eines ersten Bitstroms, der durch Anfügen eines CRC-Bitstroms (Cyclic Redundancy Check) an den Dummybitstrom geschaffen wurde, und anderer zugewiesener physikalischer Datenkanalsignale; und

Durchführen einer Verschachtelung, um Bits zu löschen, die dem Dummybitstrom entsprechen, durch das Durchführen einer Spaltenpermutation in der Matrix, um ein verschachteltes Signal zu erhalten, und Abbilden des verschachtelten Signals auf den zugewiesenen physikalischen Kanal.

5. Verfahren nach Anspruch 4, wobei der Dummybitstrom in der Bitanzahl gleich ist einer Anzahl von Übertragungsdatenbits, die über den zugewiesenen physikalischen Datenkanal in einer letzten Übertragung übertragen wurden, als Übertragungsdaten vorhanden waren.

6. Verfahren nach Anspruch 4, wobei der Dummybitstrom eine vorbestimmte Anzahl von Bits aufweist.

7. Vorrichtung zur Übertragung eines zugewiesenen Datenkanalsignals über einen zugewiesenen physikalischen Datenkanal, in einem mobilen CDMA-Kommunikationssystem (Code Divisional Multiple Access) umfassend:

eine Steuervorrichtung (**1307**), die angepasst ist, ein Dummybiterzeugungssignal beim Fehlen von Übertragungsdaten, die über den zugewiesenen physikalischen Datenkanal zu übertragen sind, zu erzeugen;

einen Dummybitgenerator (**1301**), der angepasst ist, einen Dummybitstrom (**1303**) auf Empfang des Dummybiterzeugungssignals (**1309**) hin zu erzeugen;

eine CRC-Anfügeeinrichtung (Cyclic Redundancy Check) (**1311**), die angepasst ist, einen CRC-Bitstrom an den Dummybitstrom anzufügen; und

eine Kanalmultiplexeinrichtung (**1313**), die angepasst ist, einen ersten Bitstrom, der durch das Anfügen des CRC-Bitstroms und den Dummybitstrom geschaffen wurde, auf den zugewiesenen physikalischen Datenkanal abzubilden, um ein Ziel-SIR (Signal-to-Interference Ratio) aufrechtzuerhalten.

8. Vorrichtung nach Anspruch 7, wobei der Dummybitstrom in der Bitanzahl gleich ist einer Anzahl von Übertragungsdatenbits, die über den zugewiesenen physikalischen Datenkanal in einer letzten Übertragung übertragen wurden, als Übertragungsdaten vorhanden waren.

9. Vorrichtung nach Anspruch 7, wobei der Dummybitstrom eine vorbestimmte Anzahl von Bits aufweist.

10. Vorrichtung zur Übertragung eines DPDCH-Signals (Dedicated Physical Data Channel) über einen zugewiesenen physikalischen Datenkanal in einem mobilen CDMA-Kommunikationssystem (Code Divisional Multiple Access) umfassend:

eine Steuereinrichtung (**1307**), die eingerichtet ist, ein Dummybiterzeugungssignal (**1309**) beim Fehlen von Übertragungsdaten, die über den zugewiesenen physikalischen Datenkanal zu übertragen sind, zu erzeugen;

einen Dummybitgenerator (**1301**), der eingerichtet ist, einen Dummybitstrom (**1303**) auf den Empfang des Dummybiterzeugungssignals hin zu erzeugen;

eine CRC-Anfügeeinrichtung (Cyclic Redundancy Check) (**1311**), die angepasst ist, einen CRC-Bitstrom an den Dummybitstrom anzufügen; und

eine Kanalmultiplexeinrichtung (**1313**), die angepasst ist, eine Matrix durch das sequentielle Empfangen in einer Zeile eines ersten Bitstroms, der durch Anfügen des CRC-Bitstroms an den Dummybitstrom geschaffen wurde, und anderer zugewiesener physikalischer Datenkanalsignale zu erzeugen, die Matrix, um Bits zu löschen, die dem Dummybitstrom entsprechen, mittels Durchführen einer Spaltenpermutation auf der Matrix zu

verschachteln, um ein verschachteltes Signal zu erhalten, und das verschachtelte Signal auf einen zugewiesenen physikalischen Datenkanal abzubilden.

11. Vorrichtung nach Anspruch 10, wobei der Dummybitstrom in der Bitanzahl gleich ist einer Anzahl von Übertragungsdatenbits, die über den zugewiesenen physikalischen Datenkanal in einer letzten Übertragung übertragen wurden, wenn Übertragungsdaten vorhanden waren.

12. Vorrichtung nach Anspruch 10, wobei der Dummybitstrom eine vorbestimmte Anzahl von Bits aufweist.

Es folgen 13 Blatt Zeichnungen

Anhängende Zeichnungen

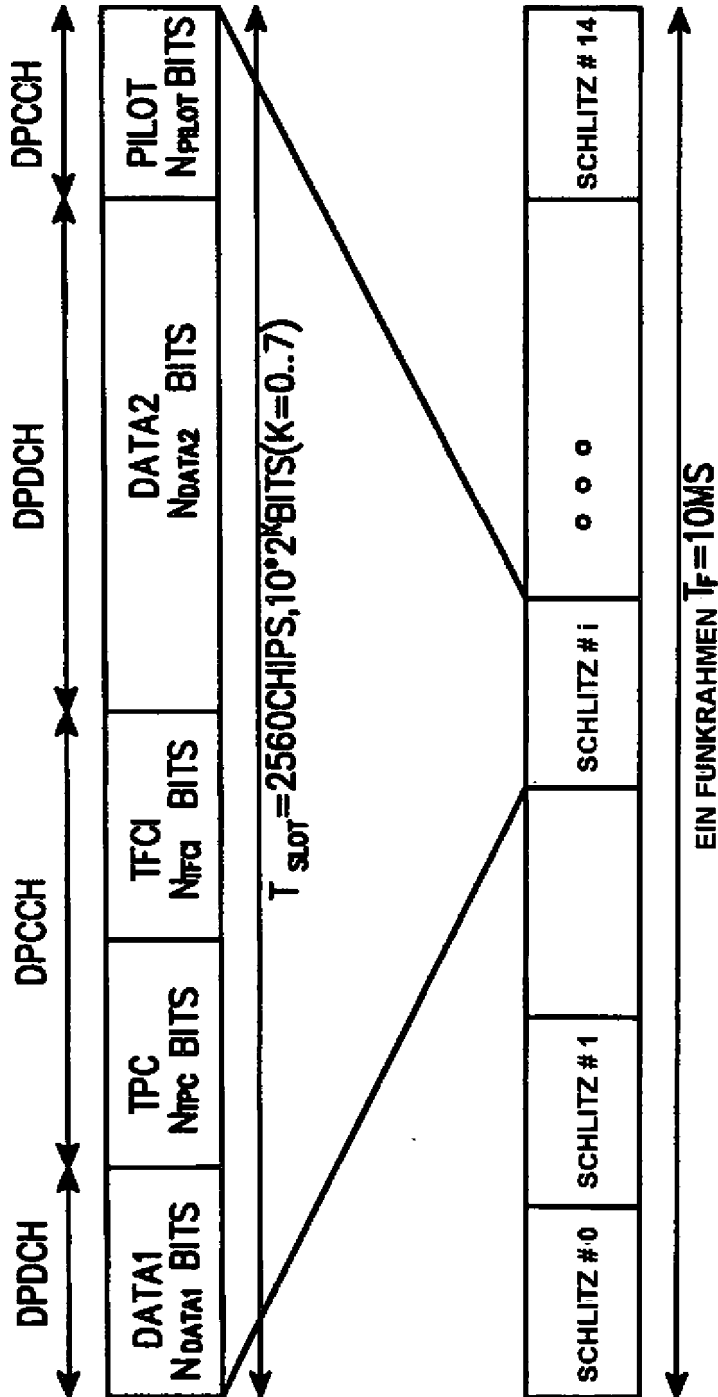


FIG. 1
STAND DER TECHNIK

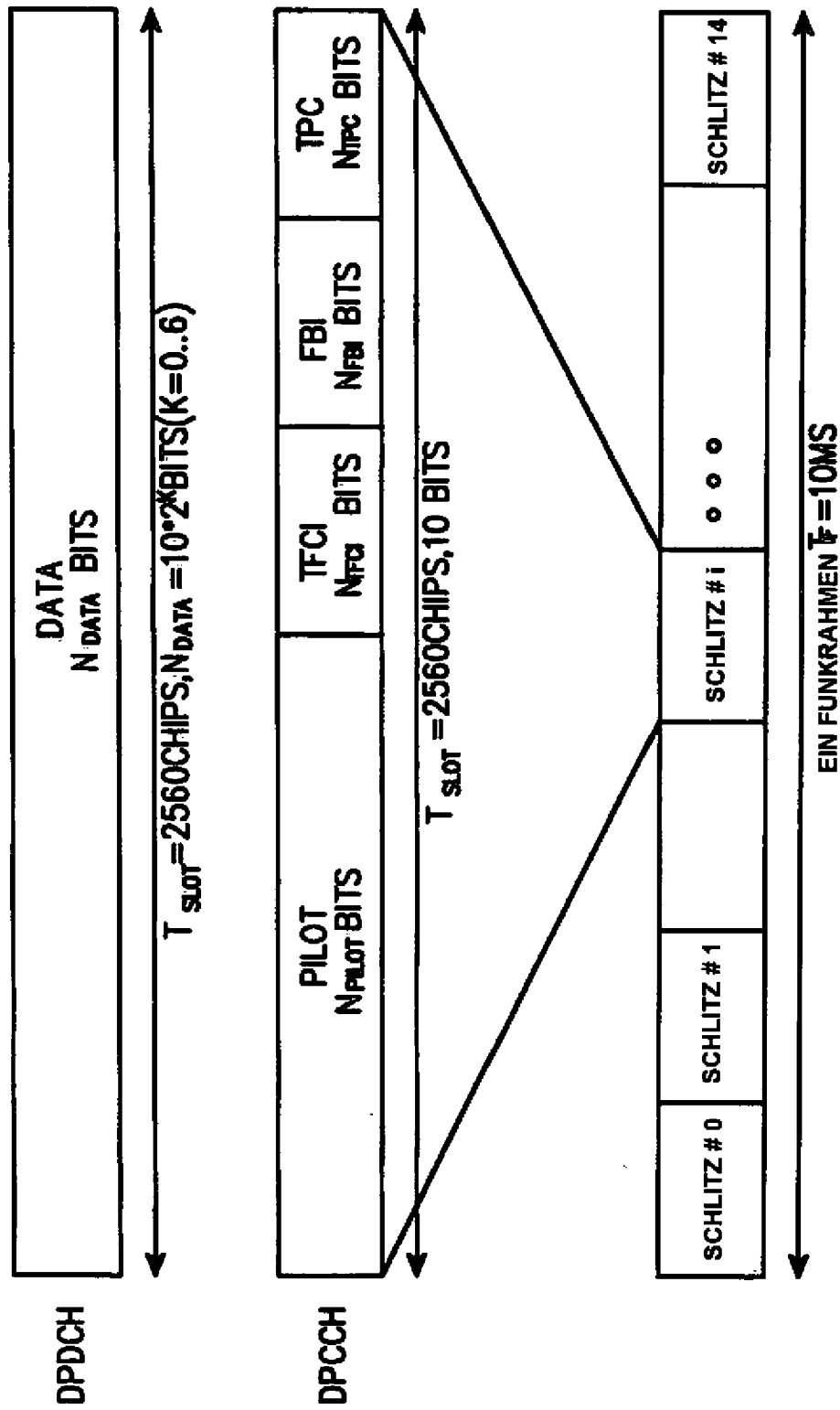


FIG. 2
STAND DER TECHNIK

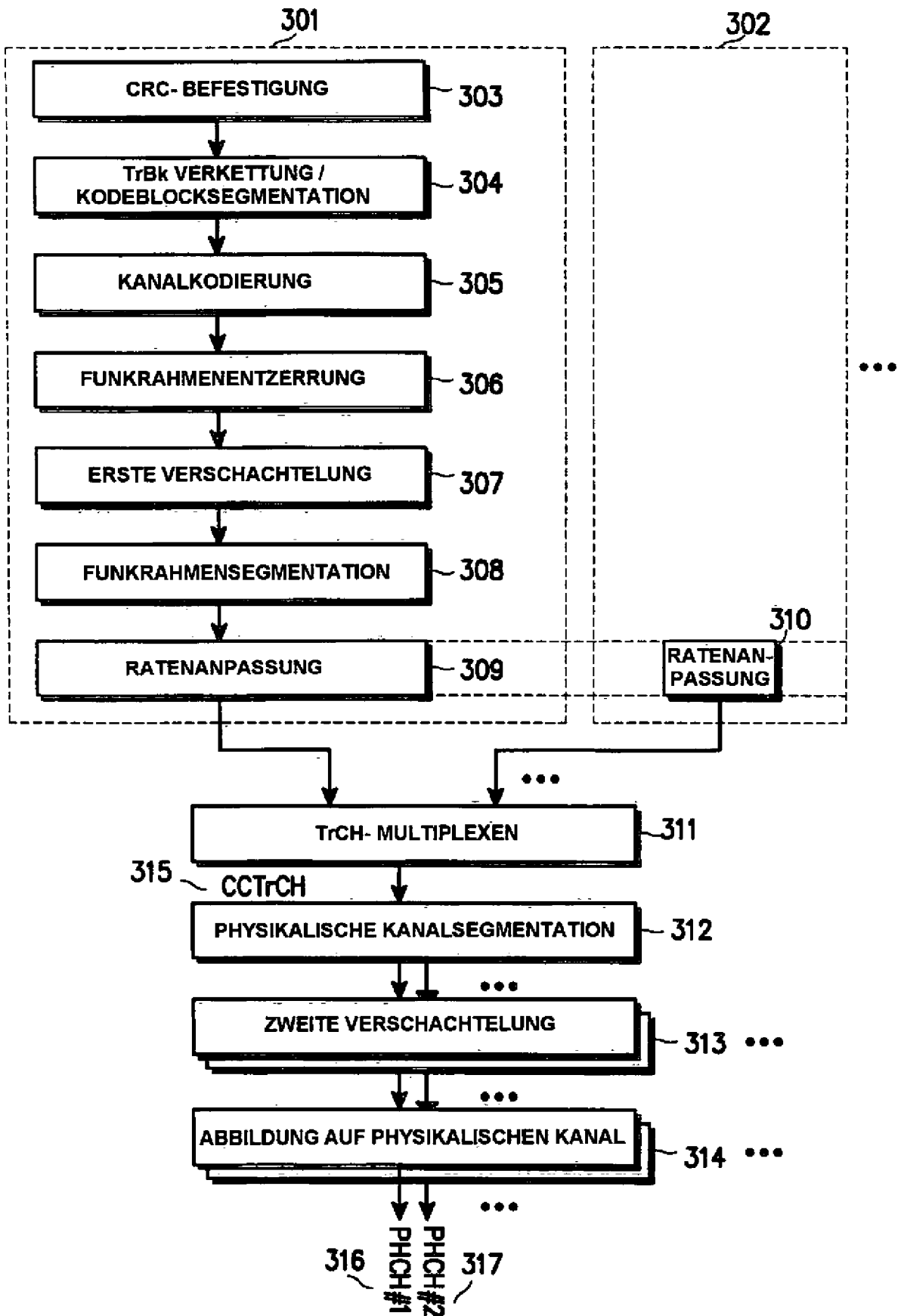


FIG. 3

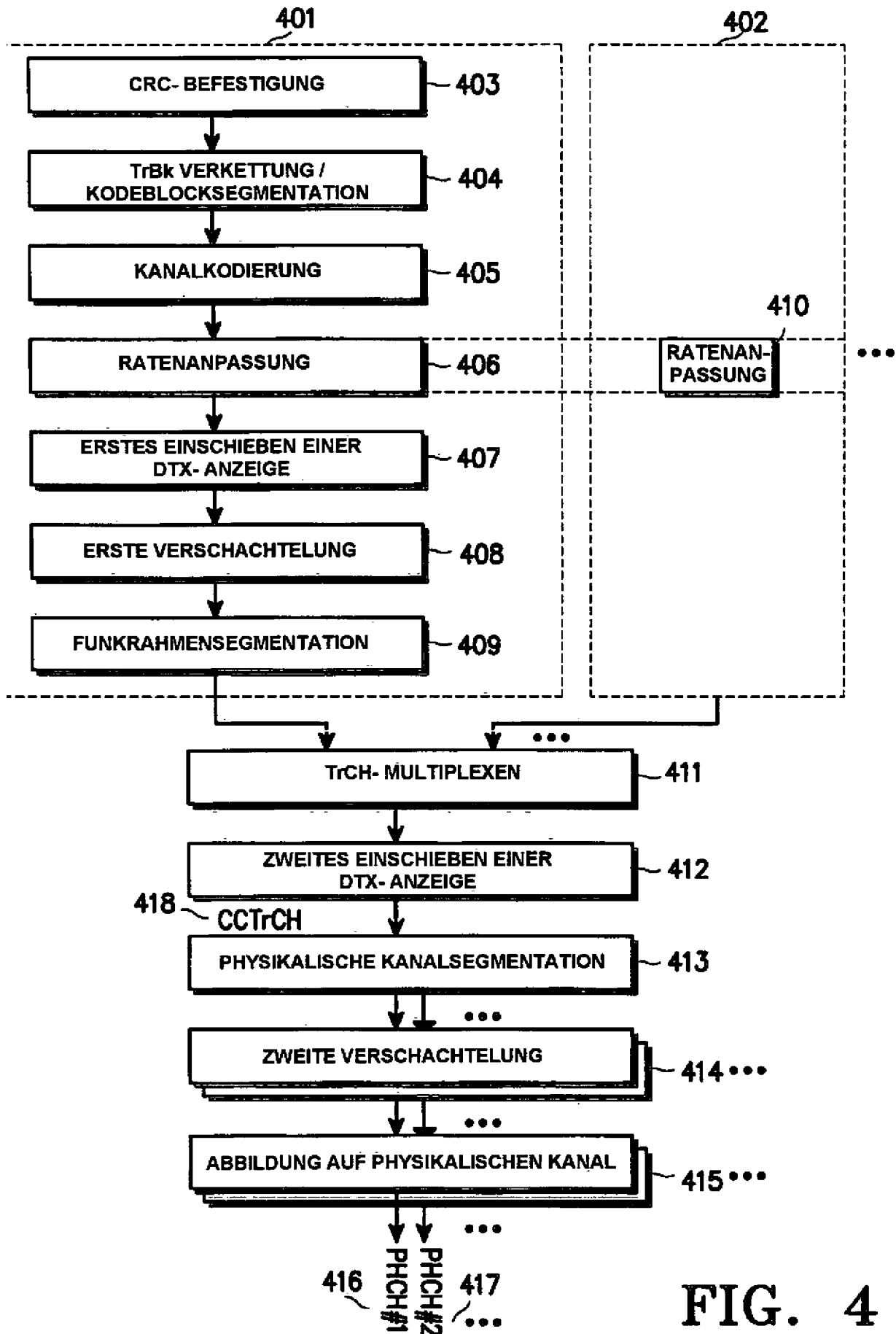


FIG. 4

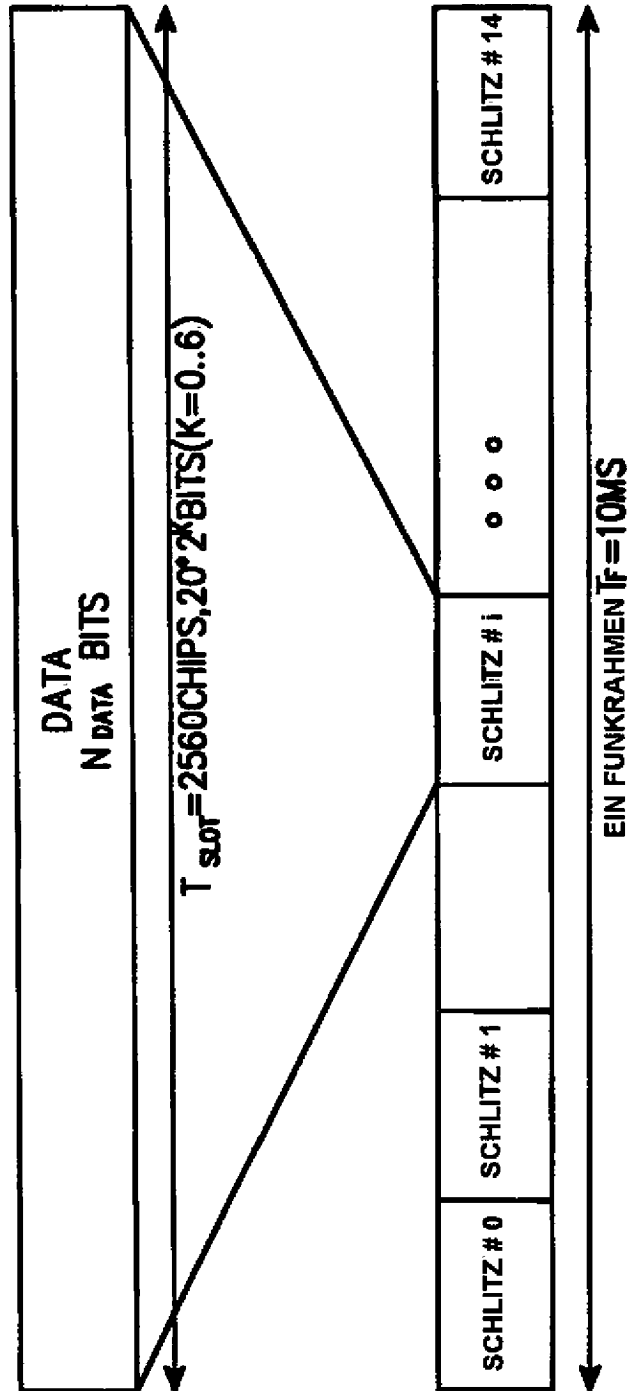


FIG. 5

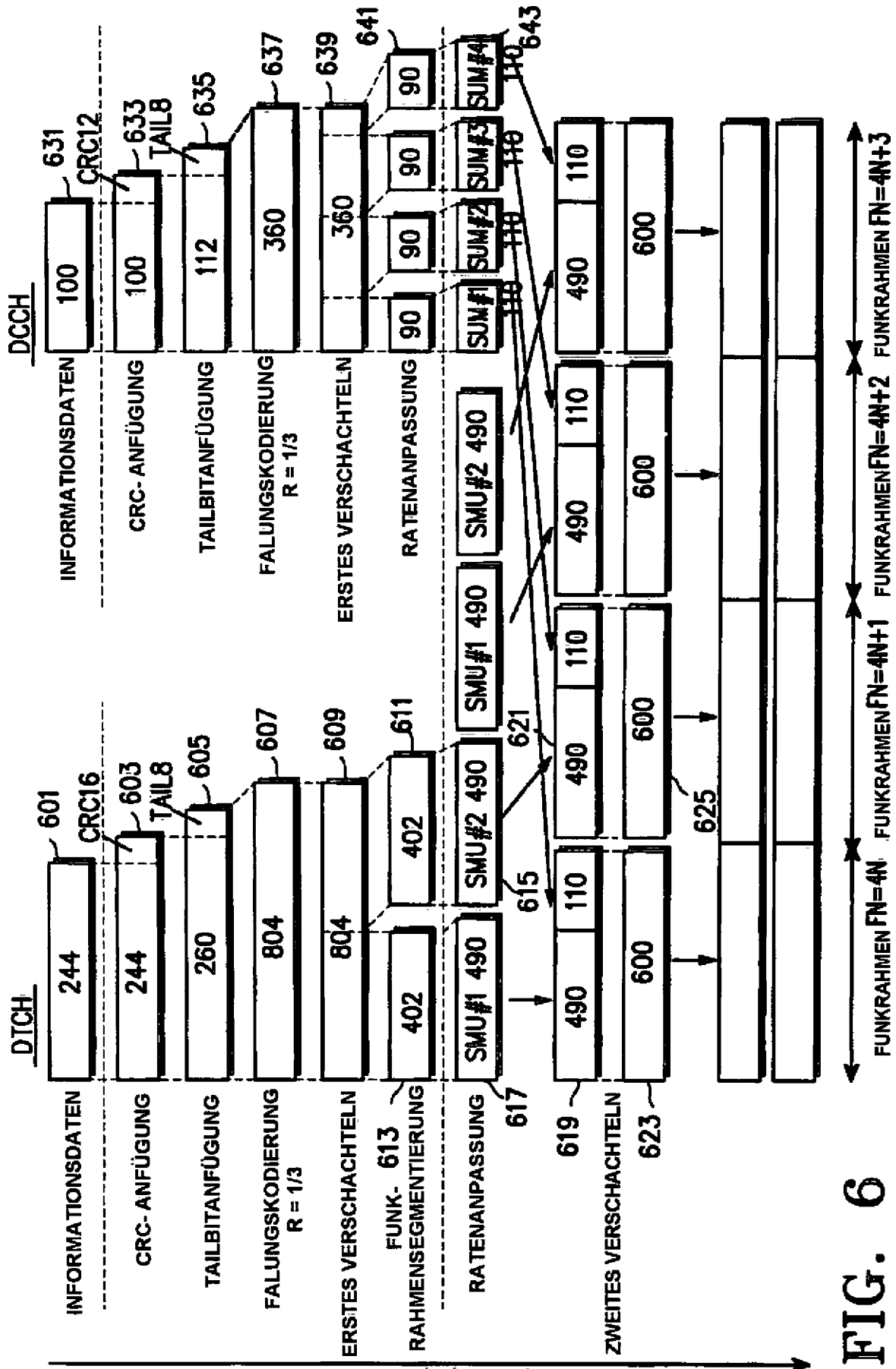


FIG. 6

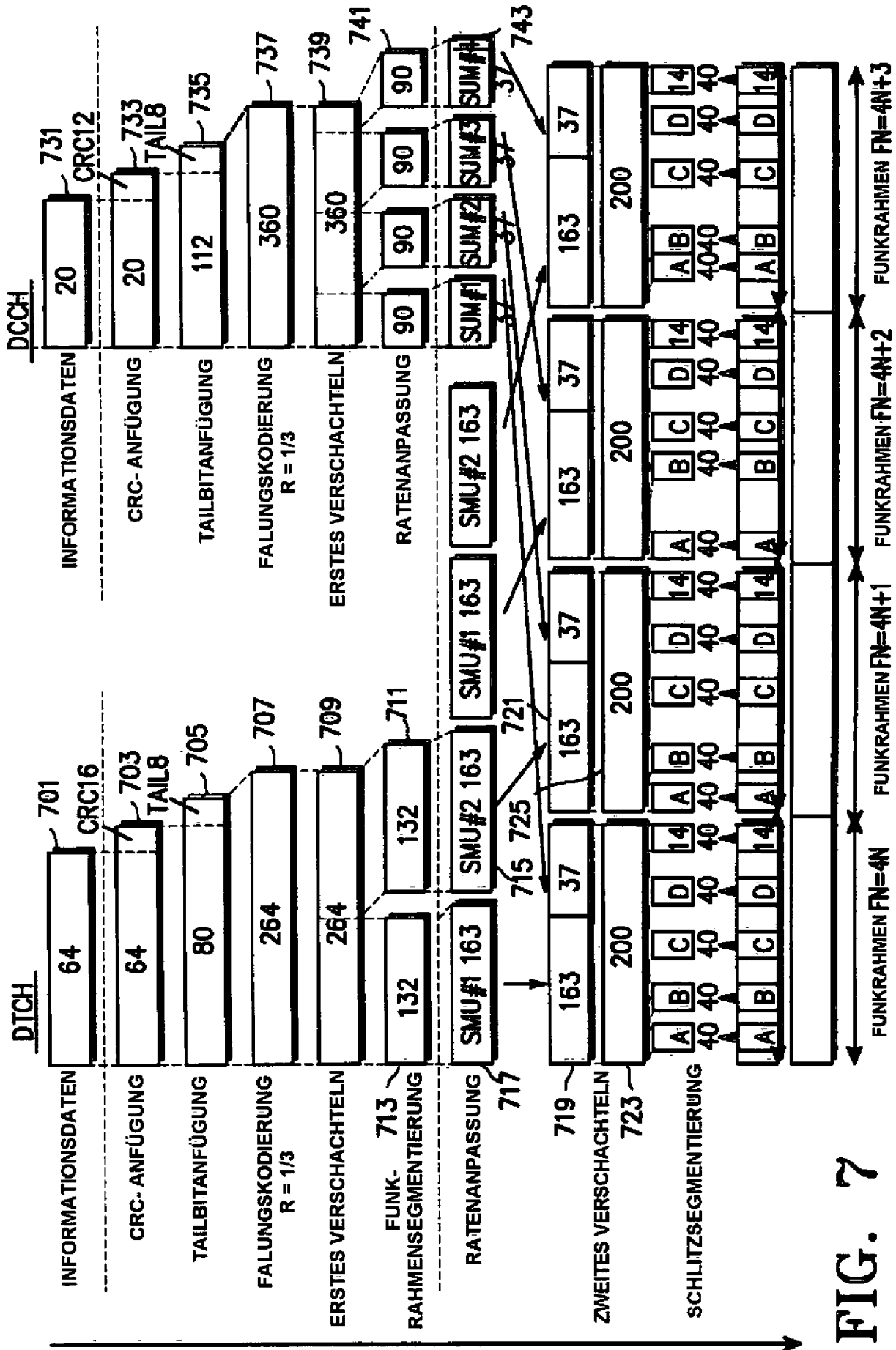
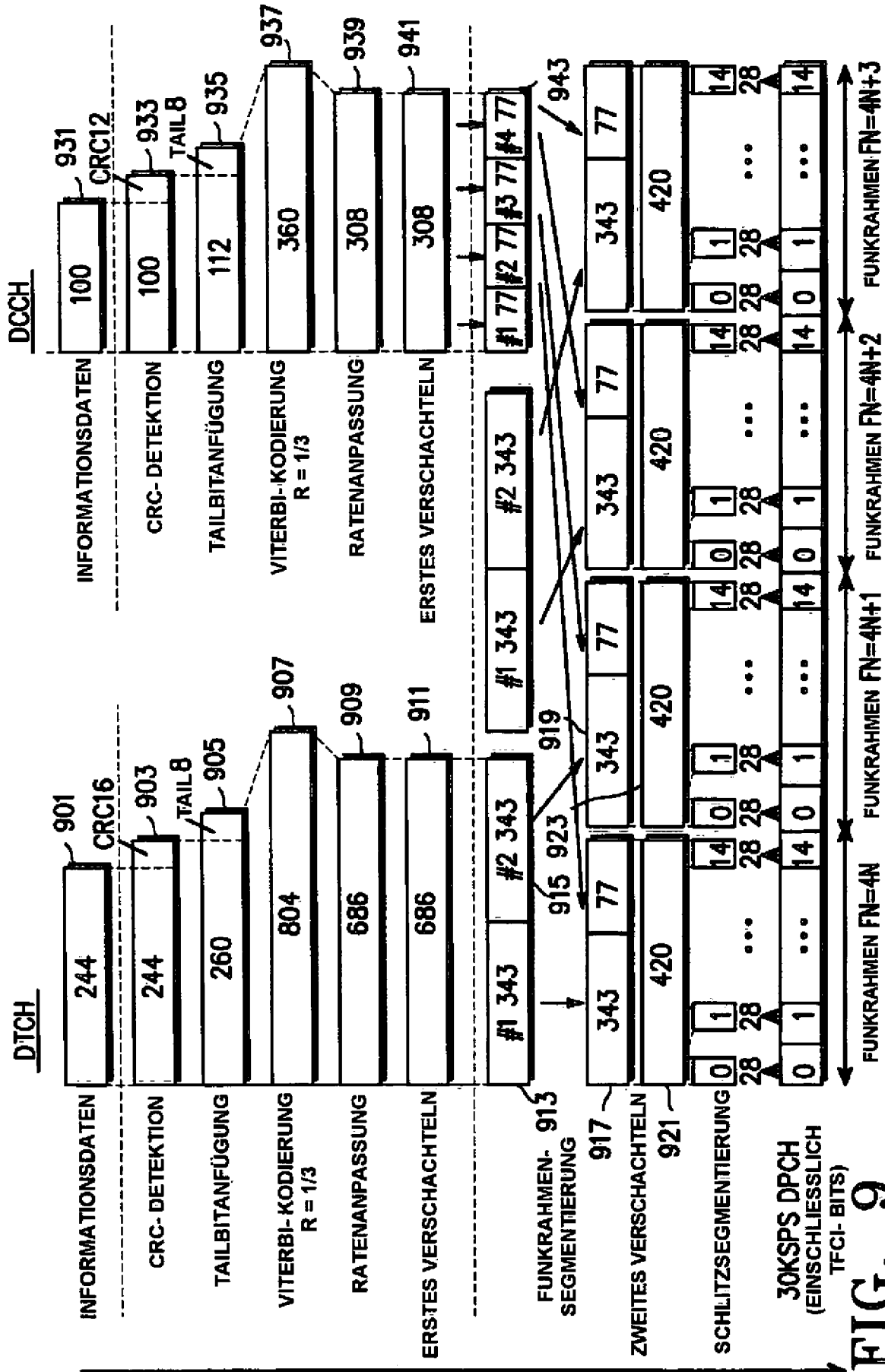


FIG. 7



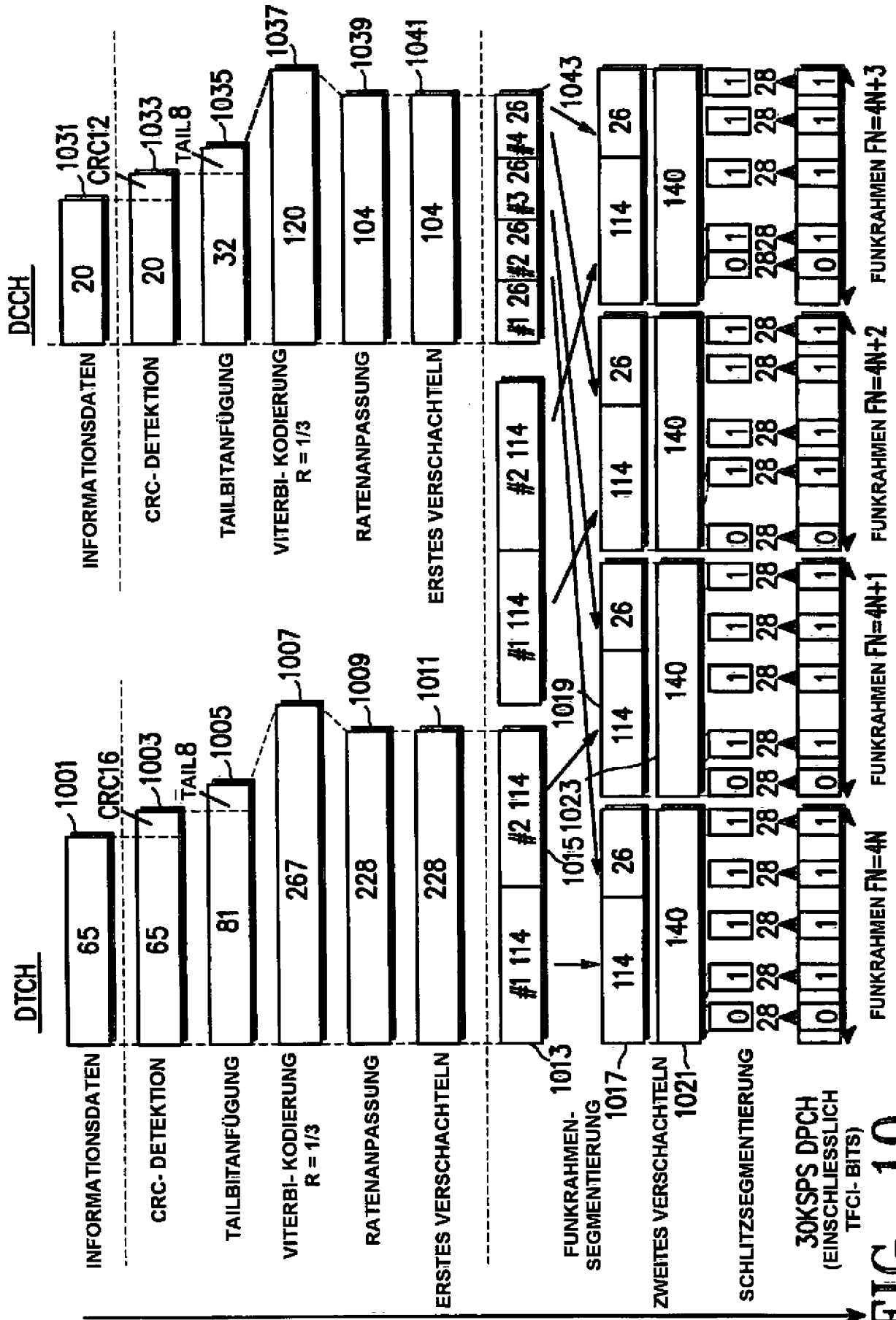


FIG. 10

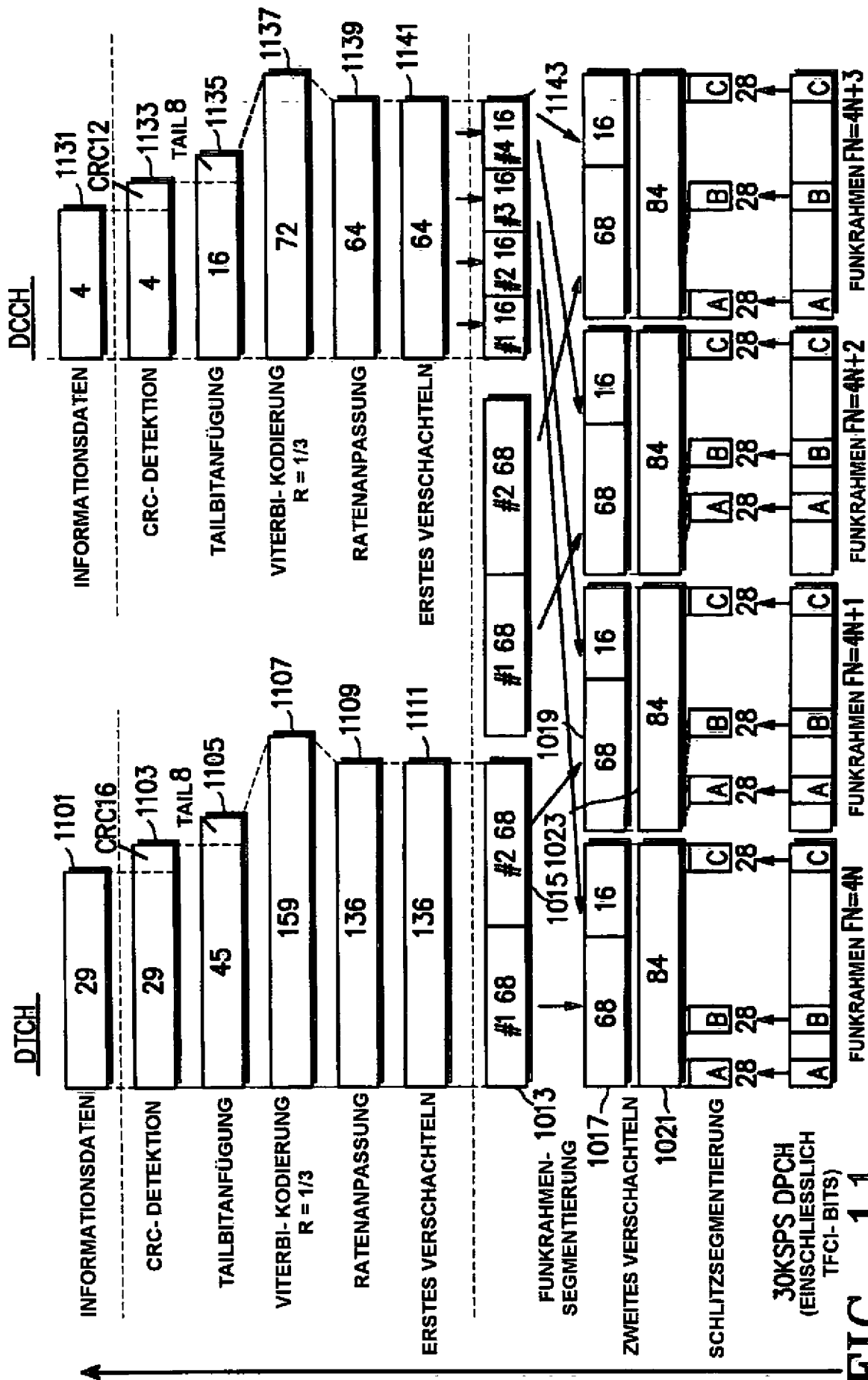


FIG. 11

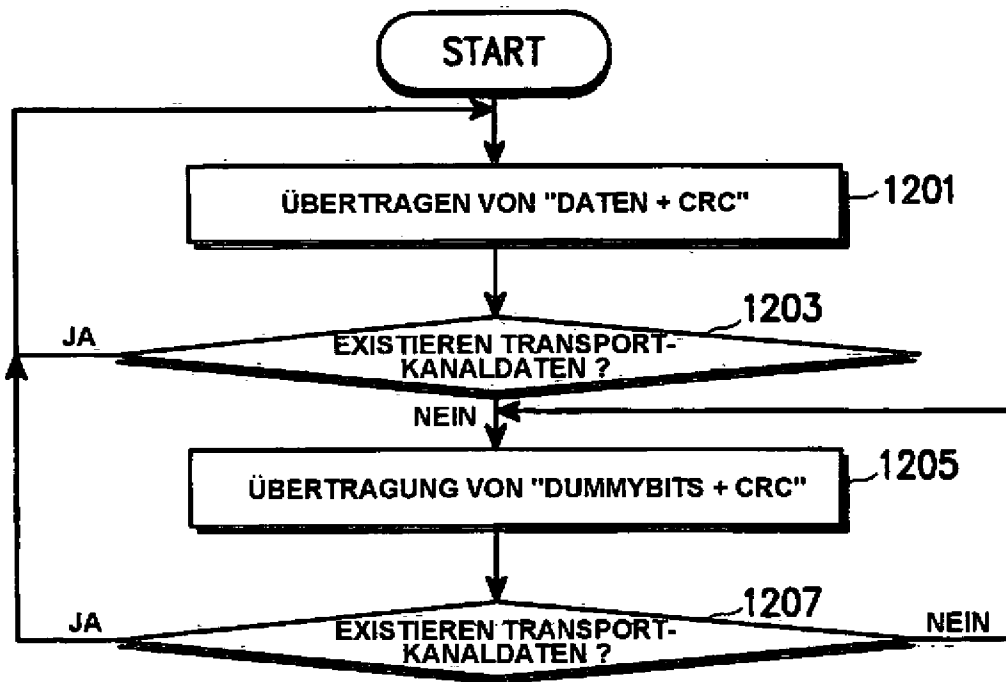


FIG. 12

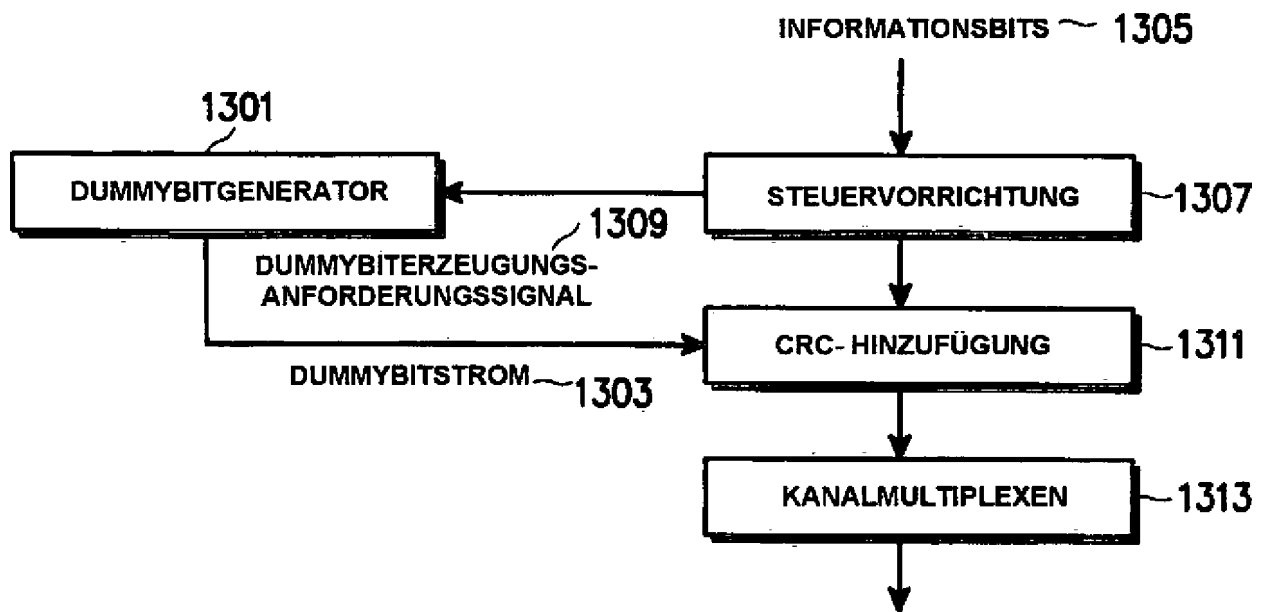


FIG. 13