

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成25年9月12日(2013.9.12)

【公開番号】特開2011-71491(P2011-71491A)

【公開日】平成23年4月7日(2011.4.7)

【年通号数】公開・登録公報2011-014

【出願番号】特願2010-183920(P2010-183920)

【国際特許分類】

H 01 L	31/10	(2006.01)
H 01 L	29/786	(2006.01)
H 01 L	21/336	(2006.01)
H 01 L	21/02	(2006.01)
H 01 L	27/12	(2006.01)
H 01 L	21/762	(2006.01)
H 01 L	21/76	(2006.01)
H 01 L	27/146	(2006.01)
H 01 L	21/8234	(2006.01)
H 01 L	27/06	(2006.01)
H 01 L	27/08	(2006.01)
H 01 L	21/265	(2006.01)
H 01 L	21/322	(2006.01)
H 01 L	21/20	(2006.01)

【F I】

H 01 L	31/10	A
H 01 L	29/78	6 1 3 Z
H 01 L	29/78	6 2 7 D
H 01 L	27/12	B
H 01 L	21/76	D
H 01 L	21/76	L
H 01 L	27/14	C
H 01 L	27/06	1 0 2 A
H 01 L	27/08	3 3 1 E
H 01 L	21/265	Q
H 01 L	21/322	X
H 01 L	21/20	

【手続補正書】

【提出日】平成25年8月1日(2013.8.1)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

光電変換素子とトランジスタとを有し、

前記光電変換素子は、第1の単結晶半導体層を有し、

前記トランジスタは、第2の単結晶半導体層を有し、

前記第1の単結晶半導体層は、第1の導電型を示す第1の半導体領域と、第2の導電型

を示す第2の半導体領域と、光電変換する機能を有する第3の領域と、を有し、  
前記第2の単結晶半導体層は、前記トランジスタのチャネル形成領域を有し、  
前記第1の単結晶半導体層と前記第2の単結晶半導体層とは、同一の絶縁層上に設けられ、

前記第1の単結晶半導体層は、前記絶縁層を介して第1の遮光層と重なり、  
前記第2の単結晶半導体層は、前記絶縁層を介して第2の遮光層と重なり、  
前記第1の単結晶半導体層の膜厚は前記第2の単結晶半導体層の膜厚よりも厚いことを特徴とする半導体装置。

#### 【請求項2】

光電変換素子とトランジスタとを有し、  
前記光電変換素子は、第1の単結晶半導体層を有し、  
前記トランジスタは、第2の単結晶半導体層を有し、  
前記第1の単結晶半導体層は、第1の導電型を示す第1の半導体領域と、第2の導電型を示す第2の半導体領域と、光電変換する機能を有する第3の領域と、を有し、  
前記第2の単結晶半導体層は、前記トランジスタのチャネル形成領域を有し、  
前記第1の単結晶半導体層と前記第2の単結晶半導体層とは、同一の絶縁層上に設けられ、

前記第1の単結晶半導体層は、前記絶縁層を介して第1の遮光層と重なり、  
前記第2の単結晶半導体層は、前記絶縁層を介して第2の遮光層と重なり、  
前記第1の遮光層とカラーフィルタとは重なり、  
前記第1の単結晶半導体層と前記カラーフィルタとは重なり、  
前記第1の単結晶半導体層の膜厚は前記第2の単結晶半導体層の膜厚よりも厚いことを特徴とする半導体装置。

#### 【請求項3】

所定の深さに脆化領域を有する単結晶半導体基板と、ベース基板とを用意し、  
前記単結晶半導体基板と前記ベース基板とを、遮光層及び絶縁層とを介して貼り合わせ、  
前記脆化領域において前記単結晶半導体基板を分離して、前記ベース基板上に前記遮光層及び前記絶縁層を介して単結晶半導体層を形成し、  
前記単結晶半導体層をエッチングして、第1の単結晶半導体層と、前記第1の単結晶半導体層よりも膜厚の薄い第2の単結晶半導体層とを形成し、  
前記遮光層をエッチングして、前記第1の単結晶半導体層と重なる第1の遮光層と、前記第2の単結晶半導体層と重なる第2の遮光層とを形成し、  
前記第1の単結晶半導体層に、第1の導電型を示す第1の半導体領域と、第2の導電型を示す第2の半導体領域と、光電変換する機能を有する第3の領域とを形成し、  
前記第1の単結晶半導体層を用いて光電変換素子を形成し、  
前記第2の単結晶半導体層を用いてトランジスタを形成することを特徴とする半導体装置の作製方法。

#### 【請求項4】

所定の深さに脆化領域を有する単結晶半導体基板と、ベース基板とを用意し、  
前記単結晶半導体基板と前記ベース基板とを、遮光層及び絶縁層とを介して貼り合わせ、  
前記脆化領域において前記単結晶半導体基板を分離して、前記ベース基板上に前記遮光層及び前記絶縁層を介して第1の単結晶半導体層を形成し、  
前記第1の単結晶半導体層上の一部に非晶質半導体層を形成し、  
前記非晶質半導体層を固相成長させ、膜厚の厚い領域と膜厚の薄い領域とを有する第2の単結晶半導体層を形成し、  
前記第2の単結晶半導体層をパターニングして、第3の単結晶半導体層と、前記第3の単結晶半導体層よりも膜厚の薄い第4の単結晶半導体層とを形成し、  
前記遮光層をエッチングして、前記第3の単結晶半導体層と重なる第1の遮光層と、前

記第4の単結晶半導体層と重なる第2の遮光層とを形成し、

前記第3の単結晶半導体層に、第1の導電型を示す第1の半導体領域と、第2の導電型を示す第2の半導体領域と、光電変換する機能を有する第3の領域とを形成し、

前記第3の単結晶半導体層を用いて光電変換素子を形成し、

前記第4の単結晶半導体層を用いてトランジスタを形成することを特徴とする半導体装置の作製方法。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0140

【補正方法】変更

【補正の内容】

【0140】

次に、マスク252を用いて遮光層204をエッティングする（図11（G）参照）。パターニングの際のエッティング処理には、ウエットエッティングまたはドライエッティングのいずれをも適用することができる。ここでは、 $C_{l_2}$ と $CF_4$ と $O_2$ の混合ガスを反応ガスとしたドライエッティングを行う。次いで、マスク252を除去する（図10（H）参照）。これにより、表示部となる領域のみ遮光層を除去し、島状の半導体層152と重なる領域に遮光層が設けられた半導体装置を得ることができる。