

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2017年11月23日(23.11.2017)



(10) 国際公開番号

WO 2017/199749 A1

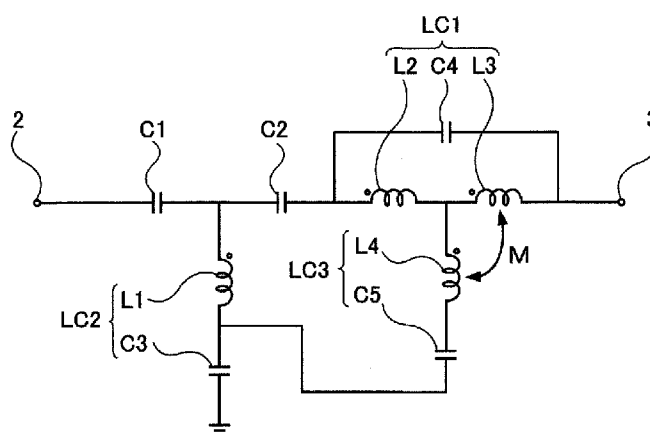
- (51) 国際特許分類:
H03H 7/075 (2006.01) *H03H 7/09* (2006.01)
H01F 17/00 (2006.01)
- (21) 国際出願番号: PCT/JP2017/017130
- (22) 国際出願日: 2017年5月1日(01.05.2017)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2016-099159 2016年5月17日(17.05.2016) JP
- (71) 出願人: 株式会社村田製作所
(MURATA MANUFACTURING CO., LTD.) [JP/
JP]; 〒6178555 京都府長岡京市東神足 1
丁目 10 番 1 号 Kyoto (JP).
- (72) 発明者: 塩川 登 (SHIOKAWA, Noboru);
〒6178555 京都府長岡京市東神足 1 丁目 10 番
1 号 株式会社村田製作所内 Kyoto (JP).
- (74) 代理人: 河本 尚志 (KAWAMOTO, Takashi);
〒6128101 京都府京都市伏見区観音寺町
2 1 8 武三ビルディング 4 1 1 号室 河
本特許事務所 Kyoto (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ,
BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH,
CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO,
DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT,
HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KH, KN,
KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA,

(54) Title: LAMINATED LC FILTER

(54) 発明の名称: 積層型 LC フィルタ

図3

100



(57) **Abstract:** Provided is a laminated LC filter in which an attenuation pole is formed near a pass band and in which impedance matching between input and output is performed. In the laminated LC filter, an LC parallel resonator LC1 has an LC parallel resonator inductor and an LC parallel resonator capacitor C4 connected in parallel. The LC parallel resonator inductor is divided into divided LC parallel resonator inductors L2, L3. An LC series resonator LC3 is connected between the ground and a point at which the divided LC parallel resonator inductors L2, L3 are connected to each other. The LC series resonator LC3 has an LC series resonator inductor L4 and an LC series resonator capacitor C5 connected



MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA,
NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA,
RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM,
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 国際調査報告(条約第21条(3))

in series. At one point between layers of a laminated body 1, the divided LC parallel resonator inductor L3 branches from the LC series resonator inductor L4. When the divided LC parallel resonator inductor L3 and the LC series resonator inductor L4 are viewed, a winding shaft of one of the inductors is disposed inside a spiral pattern formed of an inductor electrode of the other inductor.

(57) 要約: 通過帯域の近傍に減衰極が形成され、入出力間のインピーダンス整合が取られた積層型LCフィルタを提供する。LC並列共振器LC1はLC並列共振器用インダクタとLC並列共振器用キャパシタC4とが並列に接続され、LC並列共振器用インダクタはLC並列共振器用分割インダクタL2、L3に分割され、LC並列共振器用分割インダクタL2、L3の接続点とグラウンドとの間にLC直列共振器LC3が接続され、LC直列共振器LC3はLC直列共振器用インダクタL4とLC直列共振器用キャパシタC5とが直列に接続され、LC並列共振器用分割インダクタL3とLC直列共振器用インダクタL4とが積層体1の1つの層間において分岐され、LC並列共振器用分割インダクタL3とLC直列共振器用インダクタL4とを見た場合に、一方のインダクタのインダクタ電極によって構成される螺旋パターンの内側に他方のインダクタの巻回軸が配置されている。

明 細 書

発明の名称： 積層型ＬＣフィルタ

技術分野

[0001] 本発明は、積層型ＬＣフィルタに関し、さらに詳しくは、通過帯域の近傍に十分な減衰量を有する減衰極が形成され、かつ、入出力間のインピーダンスの整合が取られた、小型の積層型ＬＣフィルタに関する。

背景技術

[0002] 入力端子と出力端子とを繋ぐ信号ラインに、インダクタ、キャパシタによって回路網を構成し、所望の周波数の信号のみを通過させるＬＣフィルタが、電子回路に広く使用されている。

[0003] 特許文献１（特表２００８－５２９３６０号公報）に、そのようなＬＣフィルタが開示されている。

[0004] 図１１、図１２に、特許文献１に開示されたＬＣフィルタ１０００を示す。ただし、図１１は、ＬＣフィルタ１０００の等価回路図である。図１２は、ＬＣフィルタ１０００の平面図である。

[0005] ＬＣフィルタ１０００は、入力端子（入力ノード）１０１と出力端子（出力ノード）１０２とを備える。

[0006] ＬＣフィルタ１０００は、入力端子１０１と出力端子１０２との間に、インダクタＬ０１とキャパシタＣ０１とが並列に接続されたＬＣ並列共振器１０３と、インダクタＬ０３と、インダクタＬ０５と、インダクタＬ０６とが、順に直列に接続されている。また、直列に接続されたＬＣ並列共振器１０３、インダクタＬ０３、インダクタＬ０５と並列に、キャパシタＣ０３が接続されている。

[0007] また、ＬＣフィルタ１０００は、入力端子１０１と、ＬＣ並列共振器１０３、キャパシタＣ０３との接続点と、グランドとの間に、キャパシタＣ０２とインダクタＬ０２とが直列に接続されたＬＣ直列共振器１０４が接続され

ている。さらに、インダクタL03とインダクタL05との接続点と、グラウンドとの間に、インダクタL04とキャパシタC04とが直列に接続されたLC直列共振器105が接続されている。LC直列共振器104、105は、それぞれ、LCフィルタ1000の通過帯域の近傍に、減衰極を形成する役割を果たしている。

[0008] なお、LCフィルタ1000は、信号ラインのほぼ中央に位置するインダクタL03とインダクタL05との接続点と、グラウンドとの間に、LC直列共振器105が接続されているため、入出力間の対称性に優れており、比較的入出力間のインピーダンスの整合を取りやすいという利点を備えている。

先行技術文献

特許文献

[0009] 特許文献1：特表2008-529360号公報

発明の概要

発明が解決しようとする課題

[0010] LCフィルタ1000は、上述したように、比較的入出力間のインピーダンスの整合を取りやすいものではあるが、さらに高い精度でインピーダンスを調整しなければならない場合には、整合用のキャパシタやインダクタを新たに追加しなければならない場合があった。この場合には、LCフィルタ1000は、大きさが大きくなってしまいう問題があった。

[0011] また、LCフィルタにおいて、特にそうした調整の一環で、特定のインダクタのインダクタンス値を大きくしたい場合、整合用のインダクタを新たに追加する方法に代えて、そのインダクタを構成するインダクタ電極のサイズを大きくする方法もある。しかしながら、たとえば、LCフィルタ1000において、インダクタL04を構成するインダクタ電極のサイズを大きくしようとした場合、図12に示すように、インダクタL04のインダクタ電極は平面方向にのみ広がるように構成されているため、サイズを大きくするにはインダクタL04のインダクタ電極を平面方向に大きくしなければなら

、LCフィルタ1000の平面方向の大きさが大きくなってしまいう問題があった。

課題を解決するための手段

[0012] 本発明は、上述し他従の問題を解決するためになされたものであり、その手段として本発明の積層型LCフィルタは、複数の誘電体層が積層された積層体と、積層体の層間に形成された複数のインダクタ電極と、積層体の層間に形成された複数のキャパシタ電極と、誘電体層を貫通して形成された複数のビア電極と、積層体の表面に形成された入力端子と、積層体の表面に形成された出力端子と、を備え、複数のインダクタ電極によってインダクタが構成され、複数のキャパシタ電極によってキャパシタが構成され、入力端子と出力端子とを繋ぐ信号ラインに、LC並列共振器が接続され、そのLC並列共振器は、LC並列共振器用インダクタとLC並列共振器用キャパシタとが並列に接続されて構成され、LC並列共振器用インダクタは、少なくとも2つのLC並列共振器用分割インダクタに分割されて構成され、2つのLC並列共振器用分割インダクタの接続点とグランドとの間に、LC直列共振器が接続され、そのLC直列共振器は、LC直列共振器用インダクタとLC直列共振器用キャパシタとが直列に接続されて構成され、2つのLC並列共振器用分割インダクタのうち的一方と、LC直列共振器用インダクタとが、積層体の1つの層間において分岐され、かつ、積層体を積層方向に透視して、一方のLC並列共振器用分割インダクタとLC直列共振器用インダクタとを見た場合に、一方のインダクタのインダクタ電極によって構成される螺旋パターンの内側に、他方のインダクタの巻回軸が配置されているようにした。

[0013] なお、上記において、LC直列共振器は、他の素子や回路を介したうえでグランドに接続されても良い。

[0014] さらに、他方のインダクタのインダクタ電極によって構成される螺旋パターンの内側に、一方のインダクタの巻回軸が配置されているようにしても良い。この場合には、一方のインダクタと他方のインダクタとの磁気結合をより強くすることができる。

- [0015] 一方のインダクタのインダクタ電極によって構成される螺旋パターンの巻回方向と、他方のインダクタのインダクタ電極によって構成される螺旋パターンの巻回方向とを逆方向にすることができる。この場合は、一方のインダクタと他方のインダクタとの磁気結合が強くなるように調整することができる。
- [0016] あるいは、一方のインダクタのインダクタ電極によって構成される螺旋パターンの巻回方向と、他方のインダクタのインダクタ電極によって構成される螺旋パターンの巻回方向とを同方向にすることができる。この場合は、一方のインダクタと他方のインダクタとの磁気結合が弱くなるように調整することができる。
- [0017] 2つのLC共振器用分割インダクタのうち、積層体の1つの層間においてLC直列共振器用インダクタと分岐された一方のLC並列共振器用分割インダクタのインダクタンス値を、他方のLC並列共振器用分割インダクタのインダクタンス値よりも小さいものとすることができる。この場合には、インダクタンス値が小さくても、他方のLC並列共振器用分割インダクタによって、磁気結合されたLC直列共振器用インダクタのインダクタンス値を強めることができる。
- [0018] 入力端子とLC並列共振器とを繋ぐ信号ライン、および、LC並列共振器と出力端子とを繋ぐ信号ラインの少なくとも一方に、さらに、少なくとも1つのキャパシタを接続しても良い。この場合には、当該キャパシタによって入出力間のインピーダンスを調整することができる。
- [0019] 入力端子とLC並列共振器とを繋ぐ信号ライン、および、LC並列共振器と出力端子とを繋ぐ信号ラインの少なくとも一方に、さらに、インピーダンス整合用LC回路を接続しても良い。この場合には、インピーダンス整合用LC回路により、さらに入出力間のインピーダンスを調整することができる。インピーダンス整合用LC回路として、たとえばLC並列共振器を接続することができる。
- [0020] 入力端子とLC並列共振器とを繋ぐ信号ライン、および、LC並列共振器

と出力端子とを繋ぐ信号ラインの少なくとも一方と、グランドとの間に、さらに、別のLC直列共振器を接続しても良い。この場合には、当該LC直列共振器によって、通過帯域の近傍に減衰極を形成することができる。

発明の効果

[0021] 本発明の積層型LCフィルタは、信号ラインのほぼ中央に位置する2つのLC並列共振器用分割インダクタの接続点と、グランドとの間に、LC直列共振器が接続されているため、入出力間の対称性に優れており、さらに、積層体の1つの層間においてLC直列共振器用インダクタと分岐された一方のLC並列共振器用分割インダクタが、LC直列共振器用インダクタと磁気結合している。そのため、本発明の積層型LCフィルタは、磁気結合を強めたり、逆に弱めたりすることで、インピーダンスの調整が可能となるため、インピーダンス整合をとるのに整合用のインダクタやキャパシタを追加しなくてもよく、もしくは少量の整合用のインダクタやキャパシタを追加するだけでインピーダンス整合を取ることができる。また、インダクタのインダクタンス値を上げたい場合に、インダクタサイズを大きくせずとも、磁気結合を強めることで十分インピーダンス整合をとることができる。以上より、本発明の構成であれば素子形状を大型化せずともよい。

図面の簡単な説明

[0022] [図1]第1実施形態にかかる積層型LCフィルタ100の斜視図である。

[図2]積層型LCフィルタ100の分解斜視図である。

[図3]積層型LCフィルタ100の等価回路図である。

[図4]図4(A)は、シミュレーション実験に使った好ましいLCフィルタXを示す等価回路図である。図4(B)は、LCフィルタXの特性図である。

[図5]図5(A)は、シミュレーション実験に使った比較のためのLCフィルタYを示す等価回路図である。図5(B)は、LCフィルタYの特性図である。

[図6]積層型LCフィルタ100の要部分解斜視図である。

[図7]積層型LCフィルタ1100の周波数特性を示すグラフである。

[図8]第2実施形態にかかる積層型LCフィルタ200の斜視図である。

[図9]積層型LCフィルタ200の周波数特性を示すグラフである。

[図10]第3実施形態にかかる積層型LCフィルタ300の等価回路図である。

。

[図11]特許文献1に開示されたLCフィルタ1000の等価回路図である。

[図12]LCフィルタ1000の平面図である。

発明を実施するための形態

[0023] 以下、図面とともに、本発明を実施するための形態について説明する。

[0024] なお、各実施形態は、本発明の実施の形態を例示的に示したものであり、本発明が実施形態の内容に限定されることはない。また、異なる実施形態に記載された内容を組合せて実施することも可能であり、その場合の実施内容も本発明に含まれる。また、図面は、実施形態の理解を助けるためのものであり、必ずしも厳密に描画されていない場合がある。たとえば、描画された構成要素ないし構成要素間の寸法の比率が、明細書に記載されたそれらの寸法の比率と一致していない場合がある。また、明細書に記載されている構成要素が、図面において省略されている場合や、個数を省略して描画されている場合などがある。

[0025] [第1実施形態]

図1、図2、図3に、第1実施形態にかかる積層型LCフィルタ100を示す。ただし、図1は斜視図、図2は分解斜視図、図3は等価回路図である。

。

[0026] 積層型LCフィルタ100は、図1に示すように、たとえばセラミックからなる直方体の積層体1を備える。すなわち、積層体1は、上側主面と、下側主面と、これらの両主面を繋ぐ1対の端面と1対の側面とを備える。なお、端面とは、平面方向に見た場合に短辺側に位置する面である。また、側面とは、平面方向に見た場合に長辺側に位置する面である。

[0027] 積層体1の一方の端面には入力端子2が形成され、他方の端面には出力端子3が形成されている。また、積層体1の両側面には、1対のグランド端子

4 a、4 b が形成されている。入力端子 2、出力端子 3、グランド端子 4 a、4 b は、それぞれ、積層体 1 の下側主面および上側主面に延出して形成されている。

[0028] 入力端子 2、出力端子 3、グランド端子 4 a、4 b は、それぞれ、たとえば、A g、C u や、これらの合金などを主成分とする金属により形成することができる。これらの端子の表面には、必要に応じて、N i、S n、A uなどを主成分にするめっき層が、1 層または複数層にわたって形成されていても良い。

[0029] 積層体 1 は、図 2 に示すように、誘電体層 1 a～1 r が下から順に積層された構造からなる。

[0030] 誘電体層 1 a～1 r の層間には、キャパシタ電極 5 a～5 h、中継電極 6 a～6 n、インダクタ電極 7 a～7 k、引出電極 8 a が形成されている。また、誘電体層 1 b～1 q を貫通して、ビア電極 9 a～9 p が形成されている。なお、中継電極 6 a～6 n とは、上側の誘電体層に設けられたビア導体と、下側の誘電体層に設けられたビア電極との接続を確実にするための電極である。また、引出電極 8 a とは、端子と接続するための電極である。

[0031] 以下に、誘電体層 1 a～1 r ごとに、その誘電体層に形成されたキャパシタ電極 5 a～5 h、中継電極 6 a～6 n、インダクタ電極 7 a～7 k、引出電極 8 a について説明する。また、特に必要がある場合には、その誘電体層に形成された入力端子 2、出力端子 3、グランド端子 4 a、4 b について説明する。

[0032] 誘電体層 1 a の一方の端面には入力端子 2 が形成され、他方の端面には出力端子 3 が形成されている。また、誘電体層 1 a の両側面には、1 対のグランド端子 4 a、4 b が形成されている。入力端子 2、出力端子 3、グランド端子 4 a、4 b は、それぞれ、誘電体層 1 a の下側主面に延出して形成されている。

[0033] 誘電体層 1 a の上側主面には、キャパシタ電極 5 a が形成されている。キャパシタ電極 5 a は、グランド電極としての機能も有している。キャパシタ

電極 5 a は、グランド端子 4 a、4 b に接続されている。

[0034] 誘電体層 1 b の上側主面には、キャパシタ電極 5 b が形成されている。

[0035] 誘電体層 1 c の上側主面には、キャパシタ電極 5 c、中継電極 6 a が形成されている。

[0036] 誘電体層 1 d の上側主面には、中継電極 6 b、インダクタ電極 7 a が形成されている。

[0037] 誘電体層 1 e の上側主面には、中継電極 6 c、6 d、引出電極 8 a が形成されている。引出電極 8 a は、出力端子 3 に接続されている。

[0038] 誘電体層 1 f の上側主面には、中継電極 6 e、6 f、インダクタ電極 7 b が形成されている。

[0039] 誘電体層 1 g の上側主面には、中継電極 6 g、インダクタ電極 7 c が形成されている。

[0040] 誘電体層 1 h の上側主面には、インダクタ電極 7 d、7 e が形成されている。

[0041] 誘電体層 1 i の上側主面には、インダクタ電極 7 f、7 g が形成されている。

[0042] 誘電体層 1 j の上側主面には、インダクタ電極 7 h、7 i が形成されている。

[0043] 誘電体層 1 k の上側主面には、インダクタ電極 7 j、中継電極 6 h が形成されている。

[0044] 誘電体層 1 l の上側主面には、インダクタ電極 7 k、中継電極 6 i が形成されている。

[0045] 誘電体層 1 m の上側主面には、中継電極 6 j、6 k、キャパシタ電極 5 d が形成されている。キャパシタ電極 5 d は、出力端子 3 に接続されている。

[0046] 誘電体層 1 n の上側主面には、中継電極 6 l、キャパシタ電極 5 e が形成されている。

[0047] 誘電体層 1 o の上側主面には、中継電極 6 m、キャパシタ電極 5 f が形成されている。

- [0048] 誘電体層 1 p の上側主面には、中継電極 6 n、キャパシタ電極 5 g が形成されている。キャパシタ電極 5 g は、入力端子 2 に接続されている。
- [0049] 誘電体層 1 q の上側主面には、キャパシタ電極 5 h が形成されている。
- [0050] 誘電体層 1 r の一方の端面には入力端子 2 が形成され、他方の端面には出力端子 3 が形成されている。また、誘電体層 1 a の両側面には、1 対のグラウンド端子 4 a、4 b が形成されている。入力端子 2、出力端子 3、グラウンド端子 4 a、4 b は、それぞれ、誘電体層 1 a の上側主面に延出して形成されている。
- [0051] 次に、誘電体層 1 b ～ 1 q を貫通して形成されたビア電極 9 a ～ 9 p について説明する。
- [0052] ビア電極 9 a は、キャパシタ電極 5 b と中継電極 6 a とを接続している。
- [0053] ビア電極 9 b は、キャパシタ電極 5 c とインダクタ電極 7 a の一端とを接続している。
- [0054] ビア電極 9 c は、引出電極 8 a とインダクタ電極 7 b の一端とを接続している。
- [0055] ビア電極 9 d は、インダクタ電極 7 b の他端とインダクタ電極 7 c の一端とを接続している。
- [0056] ビア電極 9 e は、中継電極 6 d、6 f を経由して、インダクタ電極 7 a の他端とインダクタ電極 7 c の他端とを接続している。
- [0057] ビア電極 9 f は、中継電極 6 b、6 c、6 e、6 g を経由して、中継電極 6 a とインダクタ電極 7 d の一端とを接続している。
- [0058] ビア電極 9 g は、インダクタ電極 7 c の途中に設けられた分岐点 X とインダクタ電極 7 e の一端とを接続している。
- [0059] ビア電極 9 h は、インダクタ電極 7 d の他端とインダクタ電極 7 f の一端とを接続している。
- [0060] ビア電極 9 i は、インダクタ電極 7 e の他端とインダクタ電極 7 g の一端とを接続している。
- [0061] ビア電極 9 j は、インダクタ電極 7 f の他端とインダクタ電極 7 h の一端

とを接続している。

[0062] ビア電極 9 k は、インダクタ電極 7 g の他端とインダクタ電極 7 i の一端とを接続している。

[0063] ビア電極 9 l は、インダクタ電極 7 h の他端とインダクタ電極 7 j の一端とを接続している。

[0064] ビア電極 9 m は、インダクタ電極 7 j の他端とインダクタ電極 7 k の一端とを接続している。

[0065] ビア電極 9 n は、中継電極 6 h、6 i、6 k を経由して、インダクタ電極 7 i の他端とキャパシタ電極 5 e とを接続している。

[0066] ビア電極 9 o は、キャパシタ電極 5 e とキャパシタ電極 5 f とを接続している。

[0067] ビア電極 9 p は、中継電極 6 j、6 l、6 m、6 n を経由して、インダクタ電極 7 k の他端とキャパシタ電極 5 h とを接続している。

[0068] キャパシタ電極 5 a ~ 5 h、中継電極 6 a ~ 6 n、インダクタ電極 7 a ~ 7 k、引出電極 8 a は、たとえば、A g、C u や、これらの合金を主成分とする金属により形成することができる。

[0069] 以上の構造からなる第 1 実施形態にかかる積層型 L C フィルタ 100 は、従来から、積層型 L C フィルタを製造するのに使用されている一般的な製造方法によって製造することができる。

[0070] 以上の構造からなる第 1 実施形態にかかる積層型 L C フィルタ 100 は、図 3 に示す等価回路を有する。

[0071] 積層型 L C フィルタ 100 は、入力端子 2 と出力端子 3 とを繋ぐ信号ラインに、キャパシタ C 1、キャパシタ C 2、L C 並列共振器 L C 1 が、順に接続されている。

[0072] L C 並列共振器 L C 1 は、直列に接続された 2 つの L C 並列共振器用分割インダクタ L 2、L 3 と、L C 並列共振器用キャパシタ C 4 とが並列に接続されて構成されている。なお、分割インダクタという用語は、本来、1 つのインダクタでも機能するが、あえて複数のインダクタ (L 2、L 3) に分け

て構成しているので、分割という形容を付したものである。

[0073] LC並列共振器LC1は、主に、高域側の減衰極を形成する役割を果たしている。また、キャパシタC1、C2は、それぞれ、主に、積層型LCフィルタ100の入出力間のインピーダンスの整合を取る役割を果たしている。

[0074] 積層型LCフィルタ100は、キャパシタC1とキャパシタC2との接続点と、グランドとの間に、LC直列共振器用インダクタL1とLC直列共振器用キャパシタC3とが直列に接続されたLC直列共振器LC2が接続されている。LC直列共振器LC2は、ハイパスフィルタとして低域側の減衰極を形成する役割を果たしている。

[0075] また、積層型LCフィルタ100は、LC並列共振器用分割インダクタL2とLC並列共振器用分割インダクタL3の接続点と、LC直列共振器用インダクタL1とLC直列共振器用キャパシタC3との接続点との間に、LC直列共振器用インダクタL4とLC直列共振器用キャパシタC5とが直列に接続されたLC直列共振器LC3が接続されている。LC直列共振器LC3は、LC直列共振器用キャパシタC3を経由してグランドに接続されているといえることができる。LC直列共振器LC3は、LC並列共振器LC1により形成される減衰極よりも高域側に減衰極を形成する役割を果たしている。

[0076] また、積層型LCフィルタ100は、LC並列共振器用分割インダクタL3とLC直列共振器用インダクタL4とが磁気結合している。

[0077] 積層型LCフィルタ100は、LC並列共振器用分割インダクタL2とLC並列共振器用分割インダクタL3の接続点に、LC直列共振器LC3（LC直列共振器用インダクタL4、LC直列共振器用キャパシタC5）が接続されているため、入出力間の対称性に優れており、入出力間のインピーダンスの整合を取りやすい。また、積層型LCフィルタ100は、LC並列共振器用分割インダクタL3とLC直列共振器用インダクタL4とが磁気結合しており、LC並列共振器用分割インダクタL3がLC直列共振器用インダクタL4のインダクタンス値を強めている。そのため、LC直列共振器用インダクタL4のインダクタ電極を大きくしなくても、LC直列共振器用インダ

クタL 4のインダクタンス値を大きくすることができる。

[0078] 本件発明者は、第1実施形態にかかる積層型LCフィルタ100の回路を設計するに先立ち、上述した積層型LCフィルタ100の効果を確認するために、次のシミュレーション実験をおこなった。実験においては、図4（A）に等価回路を示す好ましいLCフィルタXと、図5（A）に等価回路を示す比較のためのLCフィルタYとを構成した。

[0079] 好ましいLCフィルタXは、図4（A）に示すように、第1実施形態にかかる積層型LCフィルタ100に近い等価回路を有している。すなわち、LCフィルタXは、入力端子2と出力端子3とを繋ぐ信号ラインに、LC並列共振器LC1を接続している。そして、LC並列共振器LC1のLC並列共振器用分割インダクタL2とLC並列共振器用分割インダクタL3との接続点と、グランドとの間に、LC直列共振器用インダクタL4、LC直列共振器用キャパシタC5とが直列に接続されたLC直列共振器LC3を接続している。また、LCフィルタXは、LC並列共振器用分割インダクタL3とLC直列共振器用インダクタL4とが、磁気結合している。

[0080] これに対し、比較のためのLCフィルタYは、図5（A）に示すように、LC並列共振器用分割インダクタL3と出力端子3との接続点と、グランドとの間に、LC直列共振器用インダクタL14とLC直列共振器用キャパシタC15とが直列に接続されたLC直列共振器LC13を接続している。また、LCフィルタYは、LC並列共振器用分割インダクタL3とLC直列共振器用インダクタL14とが、磁気結合していない。

[0081] LCフィルタXの主なインダクタのインダクタンス値と、LCフィルタYの主なインダクタのインダクタンス値とを、表1に比較して示す。

[表1]

表1

	L2	L3	L4 or L14
LCフィルタ X	2nH	0.2nH	0.4nH
LCフィルタ Y	2nH	0.2nH	1.0nH

[0082] LCフィルタXのLC直列共振器用インダクタL4と、LCフィルタYのLC直列共振器用インダクタL14とは、インダクタンス値が大きく異なっている。具体的には、LC直列共振器用インダクタL4のインダクタンス値が0.4nHであるのに対し、LC直列共振器用インダクタL14のインダクタンス値は1.0nHである。LCフィルタYにおいては、LC並列共振器用分割インダクタL3とLC直列共振器用インダクタL14とがほとんど磁気結合していないため、通過帯域の近傍に所望の減衰量を有する減衰極を形成するために、LC直列共振器用インダクタL14のインダクタンス値を1.0nHと大きくしなければならなかった。これに対し、LCフィルタXは、LC並列共振器用分割インダクタL3とLC直列共振器用インダクタL4とが磁気結合しており、LC並列共振器用分割インダクタL3がLC直列共振器用インダクタL4のインダクタンス値を強めているため、LC直列共振器用インダクタL4のインダクタンス値を小さくすることができる。

[0083] 図4(B)に、LCフィルタXの周波数特性を示す。また、図5(B)に、LCフィルタYの周波数特性を示す。

[0084] 好ましいLCフィルタXは、図4(B)に示すように、通過帯域の近傍に所定の減衰量を有する減衰極が形成され、かつ、入出力間のインピーダンスの整合が取れている。これに対し、比較のためのLCフィルタYは、図5(

B) に示すように、通過帯域の近傍に所定の減衰量を有する減衰極が形成されているが、入出力間のインピーダンスの整合が取れていない。これは、LC直列共振器LC13を、LC並列共振器用分割インダクタL3と出力端子3との接続点と、グランドとの間に接続したためであると考えられる。また、LCフィルタYは、上述したとおり、LC直列共振器用インダクタL14のインダクタンス値を大きくしなければならず、たとえば積層型LCフィルタに構成した場合には、形状が大型化してしまうという問題を有している。

[0085] 以上のシミュレーション実験の結果に基づき、第1実施形態にかかる積層型LCフィルタ100の等価回路を図3に示すように設計した。

[0086] 次に、図3に示した積層型LCフィルタ100の等価回路と、図2に示した積層型LCフィルタ100の内部構造との関係について説明する。

[0087] キャパシタC1は、主に、キャパシタ電極5gとキャパシタ電極5hとの間に形成される容量により構成されている。なお、キャパシタ電極5gは入力端子2に接続されている。

[0088] キャパシタC2は、主に、キャパシタ電極5hとキャパシタ電極5fとの間に形成される容量により構成されている。

[0089] LC並列共振器用キャパシタC4は、主に、キャパシタ電極5eとキャパシタ電極5dとの間に形成される容量により構成されている。なお、キャパシタ電極5eは、ビア電極9oを経由して、キャパシタC2のキャパシタ電極5fに接続されている。また、キャパシタ電極5dは出力端子3に接続されている。

[0090] LC並列共振器用分割インダクタL2は、ビア電極9n、インダクタ電極7i、ビア電極9k、インダクタ電極7g、ビア電極9i、インダクタ電極7e、ビア電極9gを繋ぐ線路によって構成されている。なお、ビア電極9nは、LC並列共振器用キャパシタC4のキャパシタ電極5eに接続されている。また、ビア電極9nは、途中で中継電極6k、6i、6hを経由している。また、ビア電極9gはインダクタ電極7cの分岐点Xに接続されている。

- [0091] LC並列共振器用分割インダクタL3は、インダクタ電極7cの分岐点Xから一端までの間、ビア電極9d、インダクタ電極7b、ビア電極9c、引出電極8aを繋ぐ線路によって構成されている。なお、引出電極8aは出力端子3に接続されている。
- [0092] LC直列共振器用インダクタL1は、ビア電極9p、インダクタ電極7k、ビア電極9m、インダクタ電極7j、ビア電極9l、インダクタ電極7h、ビア電極9j、インダクタ電極7f、ビア電極9h、インダクタ電極7d、ビア電極9f、中継電極6a、ビア電極9aを繋ぐ線路によって構成されている。なお、ビア電極9pは、キャパシタC1のキャパシタ電極5hに接続されている。また、ビア電極9aは、後述するLC直列共振器用キャパシタC3のキャパシタ電極5bに接続されている。また、ビア電極9pは、途中に中継電極6n、6m、6l、6jを経由している。また、ビア電極9fは、途中に6g、6e、6c、6bを経由している。
- [0093] LC直列共振器用キャパシタC3は、主に、キャパシタ電極5bとキャパシタ電極5aとの間に形成される容量により構成されている。なお、キャパシタ電極5aは、グラウンド電極の機能も有しており、グラウンド端子4a、4bに接続されている。
- [0094] LC直列共振器用インダクタL4は、インダクタ電極7cの分岐点Xから他端までの間、ビア電極9e、インダクタ電極7a、ビア電極9bを繋ぐ線路によって構成されている。なお、ビア電極9bは、後述するLC直列共振器用キャパシタC5のキャパシタ電極5cに接続されている。また、ビア電極9eは、途中に中継電極6f、6dを経由している。
- [0095] LC直列共振器用キャパシタC5は、主に、キャパシタ電極5cとキャパシタ電極5bとの間に形成される容量により構成されている。なお、キャパシタ電極5bは、LC直列共振器用キャパシタC3の電極でもある。
- [0096] 以上の等価回路および構造からなる第1実施形態にかかる積層型LCフィルタ100は、次のような特徴を有する。
- [0097] まず、積層型LCフィルタ100は、信号ラインのほぼ中央に位置する2

つのLC並列共振器用分割インダクタL2とL3の接続点と、グラウンド（より正確にはLC直列共振器用インダクタL1とLC直列共振器用キャパシタC3との接続点）との間に、LC直列共振器LC3が接続されているため、入出力間の対称性に優れており、入出力間のインピーダンスの整合を取りやすくなっている。

[0098] また、積層型LCフィルタ100は、図6に示すように、LC並列共振器用分割インダクタL3と、LC直列共振器用インダクタL4とが、インダクタ電極7cの分岐点Xにおいて分岐され、かつ、積層体1を積層方向に透視して、LC並列共振器用分割インダクタL3とLC直列共振器用インダクタL4とを見た場合に、LC並列共振器用分割インダクタL3のインダクタ電極7c、ビア電極9d、インダクタ電極7b、ビア電極9c、引出電極8aによって構成される螺旋パターンの内側に、LC直列共振器用インダクタL4の巻回軸が配置されている。この結果、LC並列共振器用分割インダクタL3とLC直列共振器用インダクタL4とが磁気結合し、LC直列共振器用インダクタL4のインダクタンス値が強められている。

[0099] また、積層型LCフィルタ100は、LC直列共振器用インダクタL4のインダクタ電極7c、ビア電極9e、インダクタ電極7a、ビア電極9bによって構成される螺旋パターンの内側に、LC並列共振器用分割インダクタL3の巻回軸が配置されている。この結果、LC並列共振器用分割インダクタL3とLC直列共振器用インダクタL4とは、磁気結合がより強くなっている。

[0100] さらに、積層型LCフィルタ100は、LC並列共振器用分割インダクタL3のインダクタ電極7c、ビア電極9d、インダクタ電極7b、ビア電極9c、引出電極8aによって構成される螺旋パターンの巻回方向と、LC直列共振器用インダクタL4のインダクタ電極7c、ビア電極9e、インダクタ電極7a、ビア電極9bによって構成される螺旋パターンの巻回方向とが逆方向になっている。この結果、LC並列共振器用分割インダクタL3とLC直列共振器用インダクタL4とは、磁気結合がより強くなっている。この

ため、LC直列共振器用インダクタL4は、インダクタ電極7c、7aを大きくしなくても（螺旋パターンを大きくしなくても）、十分に大きなインダクタンス値を得ることができる。

[0101] 以上のように、積層型LCフィルタ100は、LC並列共振器用分割インダクタL3とLC直列共振器用インダクタL4とが強め合うように磁気結合している。そのため、LC直列共振器用インダクタL4は、インダクタ電極7c、7aを大きくしなくても（螺旋パターンを大きくしなくても）十分に大きなインダクタンス値を得ることができる。この結果、積層型LCフィルタ100は、形状を大型化することなく、LC直列共振器LC3によって形成される通過帯域の近傍の減衰極の減衰量が大きくされている。

[0102] 図7に、第1実施形態にかかる積層型LCフィルタ100の周波数特性を示す。

[0103] 積層型LCフィルタ100は、図7に示すように、通過帯域の近傍に所定の減衰量を有する減衰極が形成され、かつ、入出力間のインピーダンスの整合が取られている。

[0104] 以上のように、本発明によれば、形状を大型化させることなく、通過帯域近傍に所望の減衰量の減衰極が形成され、かつ入出力間のインピーダンス整合が取られた積層型LCフィルタを提供することができる。

[0105] [第2実施形態]

図8に、第2実施形態にかかる積層型LCフィルタ200を示す。ただし、図8は、積層型LCフィルタ200の分解斜視図である。

[0106] 積層型LCフィルタ200は、第1実施形態にかかる積層型LCフィルタ100の積層体1内の電極の形状や接続方法に変更を加えた。積層型LCフィルタ200の基本的な等価回路は、積層型LCフィルタ100と同じにした。

[0107] なお、積層型LCフィルタ200と積層型LCフィルタ100とでは、上述したように、積層体1内の電極の形状や接続方法が異なっているが、比較しやすくするために、各構成要素に付した符号番号は同じにしている。

- [0108] 以下、積層型LCフィルタ200が積層型LCフィルタ100と異なっている部分について説明する。
- [0109] 積層型LCフィルタ100では、図2に示すように、インダクタ電極7c、ビア電極9d、インダクタ電極7b、ビア電極9c、引出電極8aによって構成されるLC並列共振器用分割インダクタL3の螺旋パターンの巻回方向と、インダクタ電極7c、ビア電極9e、インダクタ電極7a、ビア電極9bによって構成されるLC直列共振器用インダクタL4の螺旋パターンの巻回方向とを逆方向にしていた。
- [0110] これに対し、積層型LCフィルタ200では、図8に示すように、インダクタ電極7c、ビア電極9d、インダクタ電極7b、ビア電極9c、引出電極8aによって構成されるLC並列共振器用分割インダクタL3の螺旋パターンの巻回方向と、インダクタ電極7c、ビア電極9e、インダクタ電極7a、ビア電極9bによって構成されるLC直列共振器用インダクタL4の螺旋パターンの巻回方向とを同方向にした。
- [0111] この結果、積層型LCフィルタ200は、積層型LCフィルタ100よりも、LC並列共振器用分割インダクタL3とLC直列共振器用インダクタL4との磁気結合が弱くなっている。
- [0112] 図9に、第2実施形態にかかる積層型LCフィルタ200の周波数特性を示す。
- [0113] 積層型LCフィルタ200は、図9に示すように、通過帯域の近傍に所定の減衰量を有する減衰極が形成され、かつ、入出力間のインピーダンスの整合が取られている。
- [0114] このように、本発明においては、所望する周波数特性に応じて、LC並列共振器用分割インダクタL3の螺旋パターンの巻回方向と、LC直列共振器用インダクタL4の螺旋パターンの巻回方向とを、逆方向にしたり、同方向にしたりすることにより、LC並列共振器用分割インダクタL3とLC直列共振器用インダクタL4との磁気結合の強さを調整し、周波数特性や入出力間のインピーダンスを調整することができる。

[0115] [第3実施形態]

図10に、第3実施形態にかかる積層型LCフィルタ300を示す。ただし、図10は、積層型LCフィルタ300の等価回路図である。

[0116] 積層型LCフィルタ300は、第1実施形態にかかる積層型LCフィルタ100の回路構成に変更を加えた。

[0117] 積層型LCフィルタ100では、図3に示すように、入力端子2とLC直列共振器LC2との間にキャパシタC1を接続していた。積層型LCフィルタ300では、キャパシタC1に代えて、図10に示すように、キャパシタC11とインダクタL11とが並列に接続されたLC並列共振器LC11を接続した。

[0118] 積層型LCフィルタ300は、積層型LCフィルタ100よりも、入出力間のインピーダンスの調整がより容易になっている。

[0119] 以上、第1実施形態～第3実施形態にかかる積層型LCフィルタ100～300について説明した。しかしながら、本発明が上述した内容に限定されることはなく、発明の趣旨に沿って、種々の変更をなすことができる。

[0120] たとえば、LCフィルタの種類は任意であり、バンドパスフィルタ、ハイパスフィルタ、ローパスフィルタ等、種々のLCフィルタを構成することができる。また、回路構成も、特に規定した部分以外は任意であり、種々の回路構成を採用することができる。

符号の説明

[0121] 1・・・積層体

1a～1r・・・誘電体層

2・・・入力端子

3・・・出力端子

4a、4b・・・グラウンド端子

5a～5h・・・キャパシタ電極

6a～6n・・・中継電極

7a～7k・・・インダクタ電極

8 a . . . 引出電極

9 a ~ 9 p . . . ビア電極

L C 1 . . . L C 並列共振器

L 2、L 3 . . . L C 並列共振器用分割インダクタ

C 4 . . . L C 並列共振器用キャパシタ

L C 3 . . . L C 直列共振器

L 4 . . . L C 直列共振器用インダクタ

C 5 . . . L C 直列共振器用インダクタ

請求の範囲

[請求項1]

複数の誘電体層が積層された積層体と、
前記積層体の層間に形成された複数のインダクタ電極と、
前記積層体の層間に形成された複数のキャパシタ電極と、
前記誘電体層を貫通して形成された複数のビア電極と、
前記積層体の表面に形成された入力端子と、
前記積層体の表面に形成された出力端子と、を備え、
複数の前記インダクタ電極によってインダクタが構成され、
複数の前記キャパシタ電極によってキャパシタが構成された積層型
LCフィルタであって、
前記入力端子と前記出力端子とを繋ぐ信号ラインに、LC並列共振
器が接続され、当該LC並列共振器は、LC並列共振器用インダクタ
とLC並列共振器用キャパシタとが並列に接続されて構成され、
前記LC並列共振器用インダクタは、少なくとも2つのLC並列共
振器用分割インダクタに分割されて構成され、
2つの前記LC並列共振器用分割インダクタの接続点とグラウンドと
の間に、LC直列共振器が接続され、当該LC直列共振器は、LC直
列共振器用インダクタとLC直列共振器用キャパシタとが直列に接続
されて構成され、
2つの前記LC並列共振器用分割インダクタのうちの一方と、前記
LC直列共振器用インダクタとが、前記積層体の1つの前記層間にお
いて分岐され、かつ、前記積層体を積層方向に透視して、一方の前記
LC並列共振器用分割インダクタと前記LC直列共振器用インダクタ
とを見た場合に、一方のインダクタの前記インダクタ電極によって構
成される螺旋パターンの内側に、他方のインダクタの巻回軸が配置さ
れている積層型LCフィルタ。

[請求項2]

さらに、他方の前記インダクタの前記インダクタ電極によって構成
される螺旋パターンの内側に、一方の前記インダクタの巻回軸が配置

されている、請求項 1 に記載された積層型 LC フィルタ。

[請求項3] 一方の前記インダクタの前記インダクタ電極によって構成される螺旋パターンの巻回方向と、他方の前記インダクタの前記インダクタ電極によって構成される螺旋パターンの巻回方向とが逆方向である、請求項 1 または 2 に記載された積層型 LC フィルタ。

[請求項4] 一方の前記インダクタの前記インダクタ電極によって構成される螺旋パターンの巻回方向と、他方の前記インダクタの前記インダクタ電極によって構成される螺旋パターンの巻回方向とが同方向である、請求項 1 または 2 に記載された積層型 LC フィルタ。

[請求項5] 2 つの前記 LC 並列共振器用分割インダクタのうち、前記積層体の 1 つの前記層間において前記 LC 直列共振器用インダクタと分岐された一方の前記 LC 並列共振器用分割インダクタのインダクタンス値が、他方の前記並列共振器用分割インダクタのインダクタンス値よりも小さい、請求項 1 ないし 4 のいずれか 1 項に記載された積層型 LC フィルタ。

[請求項6] 前記入力端子と前記 LC 並列共振器とを繋ぐ前記信号ライン、および、前記 LC 並列共振器と前記出力端子とを繋ぐ前記信号ラインの少なくとも一方に、さらに、少なくとも 1 つのキャパシタが接続された、請求項 1 ないし 5 のいずれか 1 項に記載された積層型 LC フィルタ。

[請求項7] 前記入力端子と前記 LC 並列共振器とを繋ぐ前記信号ライン、および、前記 LC 並列共振器と前記出力端子とを繋ぐ前記信号ラインの少なくとも一方に、さらに、インピーダンス整合用 LC 回路が接続された、請求項 1 ないし 6 のいずれか 1 項に記載された積層型 LC フィルタ。

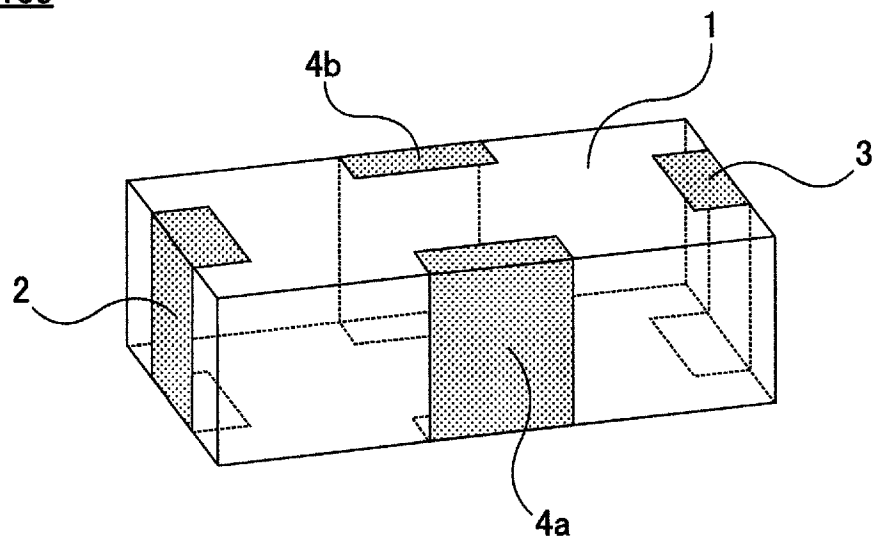
[請求項8] 前記インピーダンス整合用 LC 回路が LC 並列共振器である、請求項 7 に記載された積層型 LC フィルタ。

[請求項9] 前記入力端子と前記 LC 並列共振器とを繋ぐ前記信号ライン、およ

び、前記 LC 並列共振器と前記出力端子とを繋ぐ前記信号ラインの少なくとも一方と、前記グランドとの間に、さらに、別の LC 直列共振器が接続された、請求項 1 ないし 8 のいずれか 1 項に記載された積層型 LC フィルタ。

[図1]

図1

100

[図2]

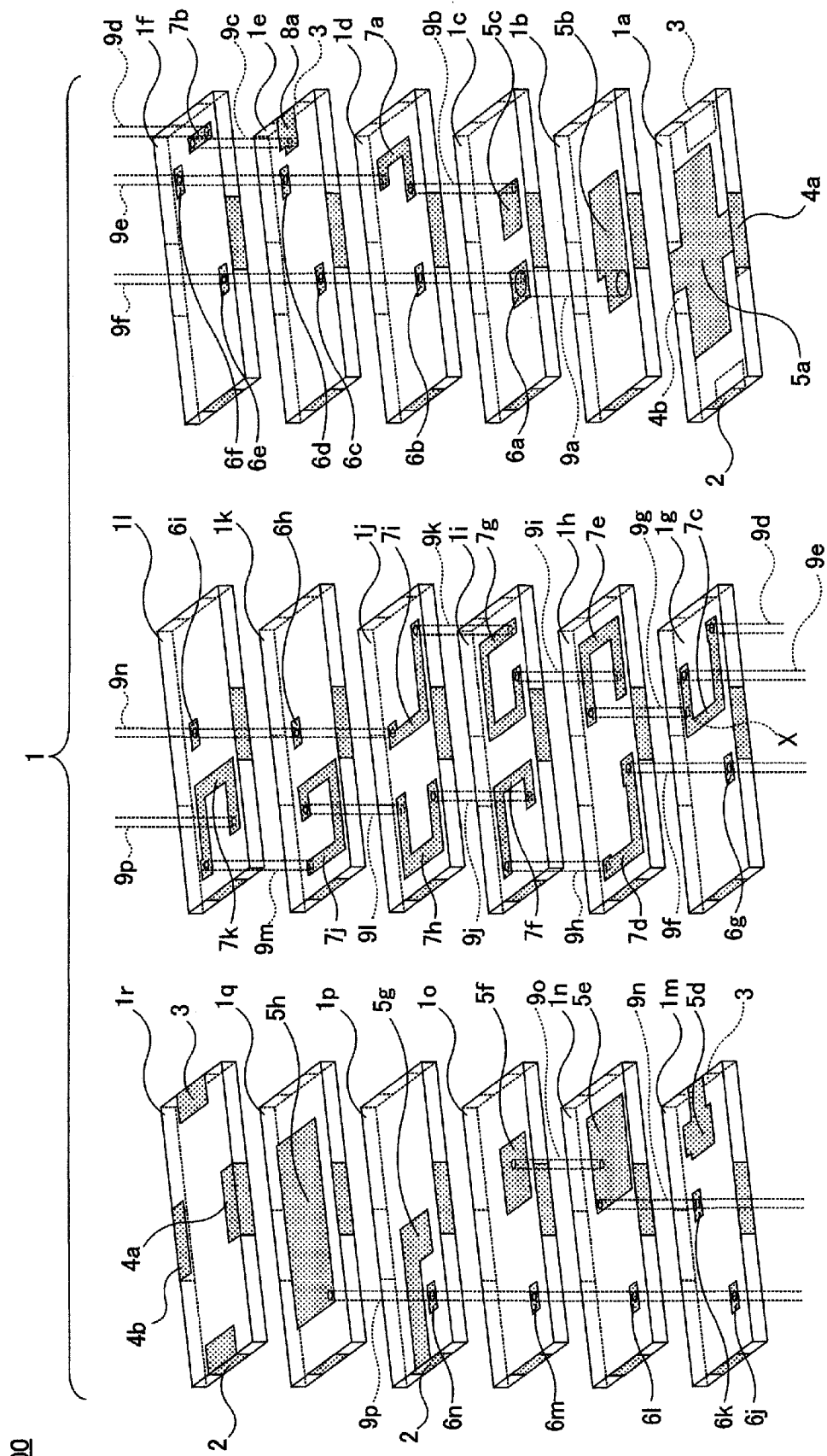
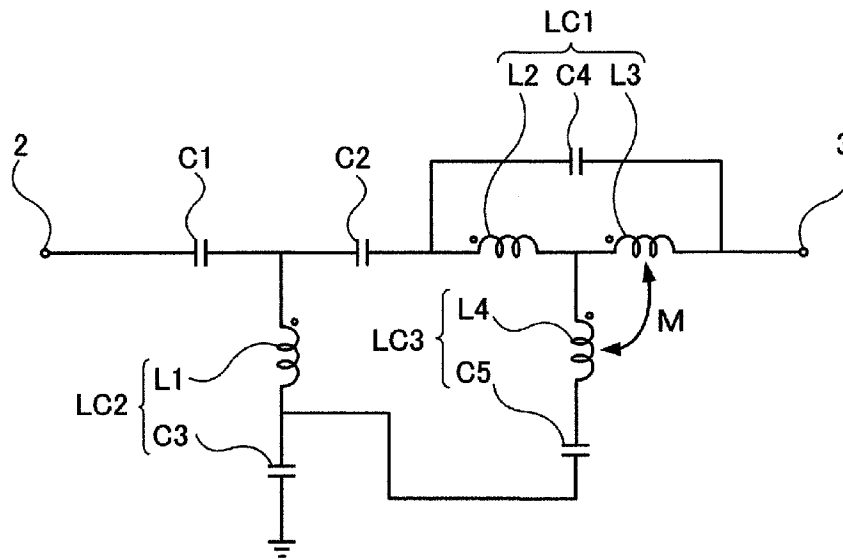


図2

100

[図3]

図3

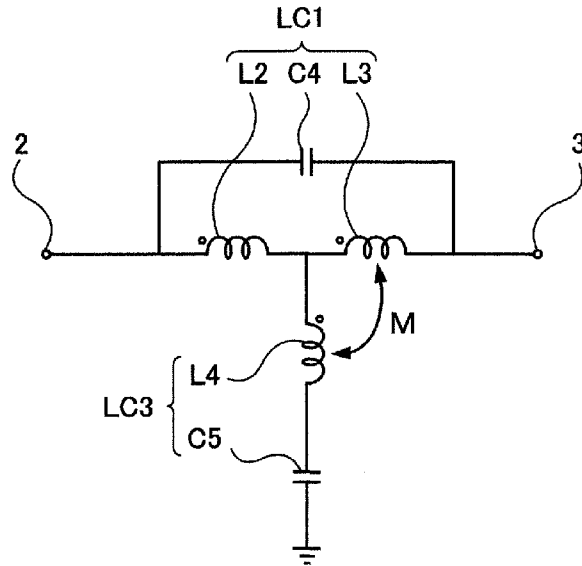
100

[図4]

図4

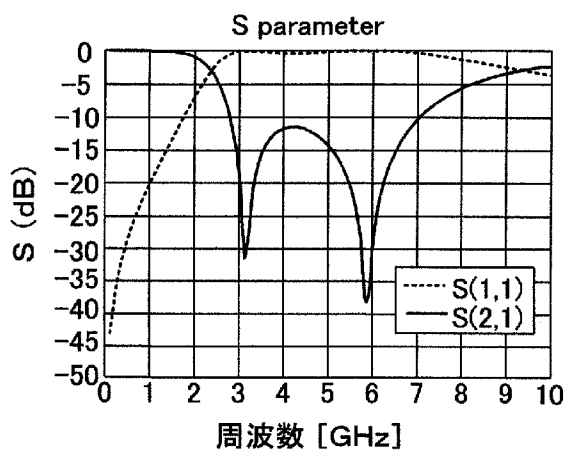
(A)

X

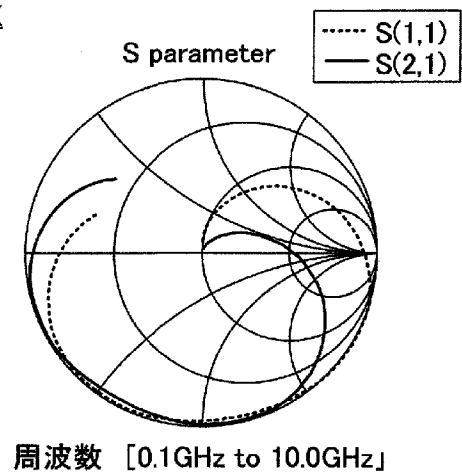


(B)

X



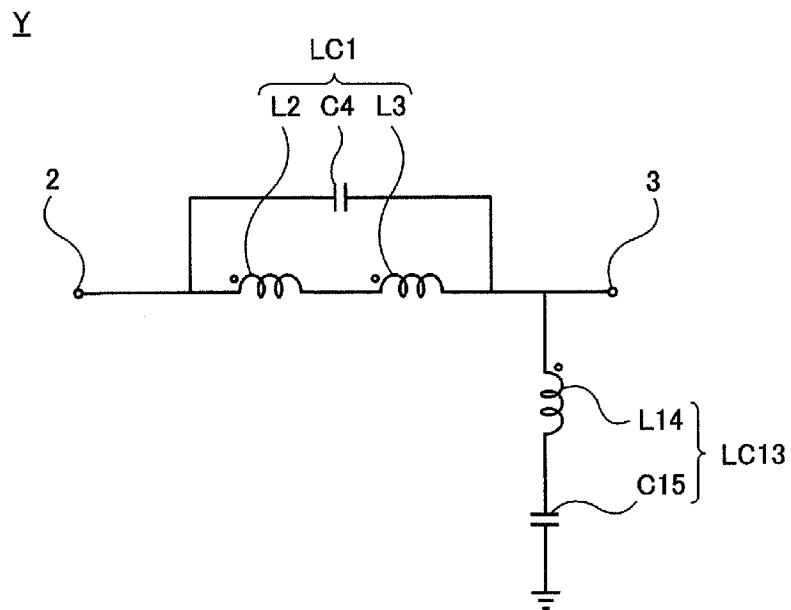
X



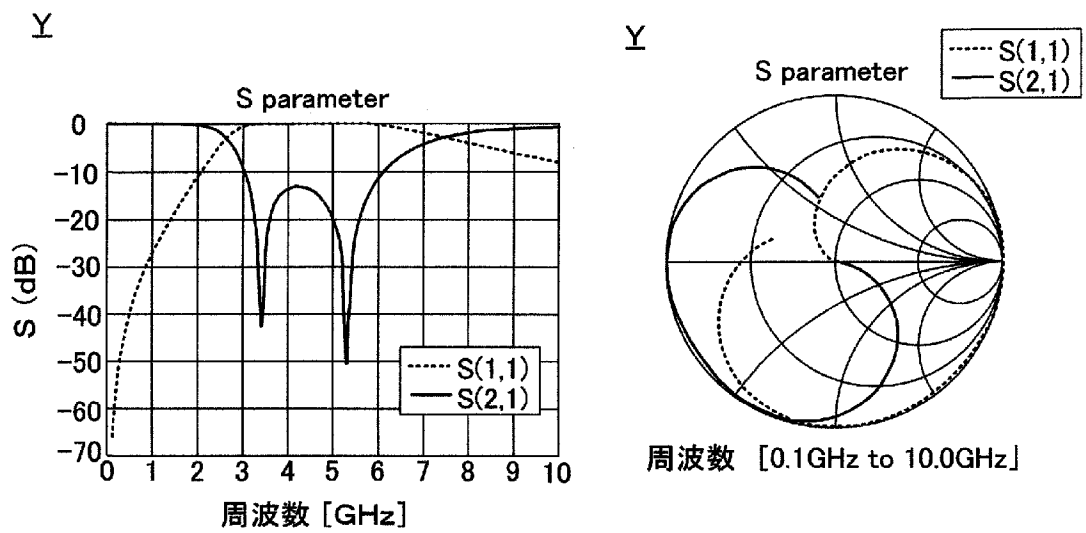
[図5]

図5

(A)



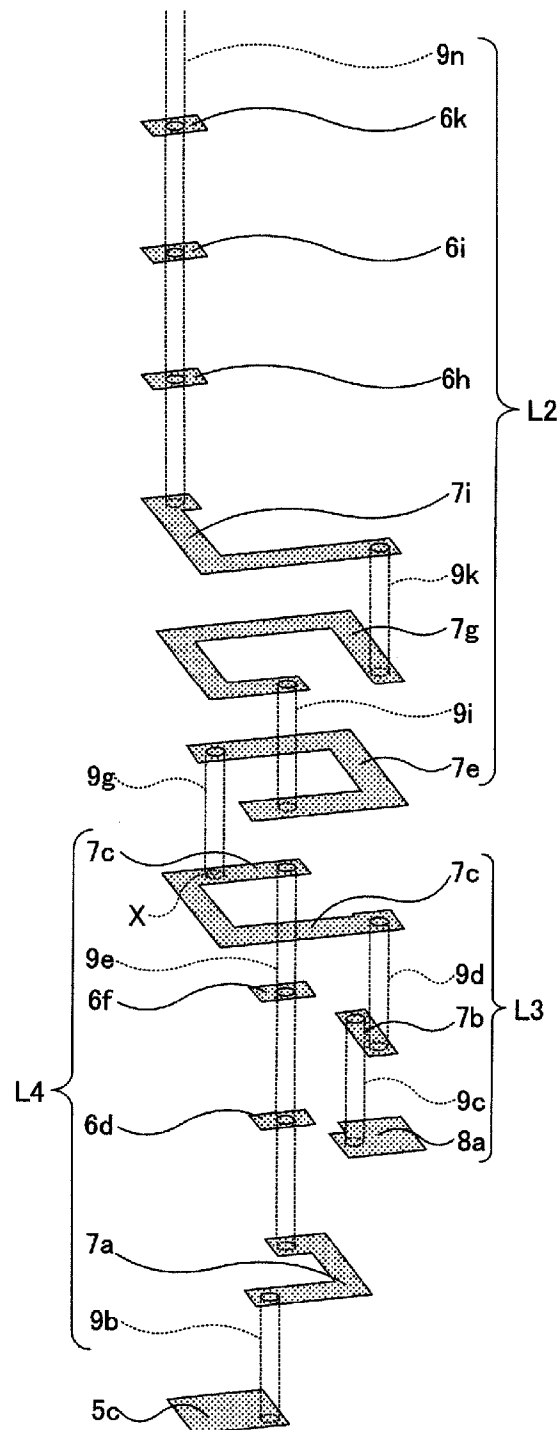
(B)



[図6]

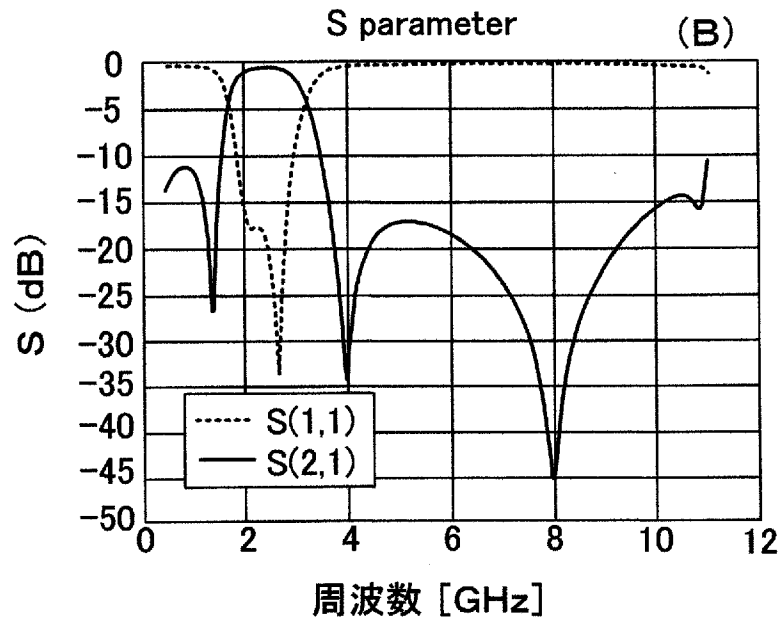
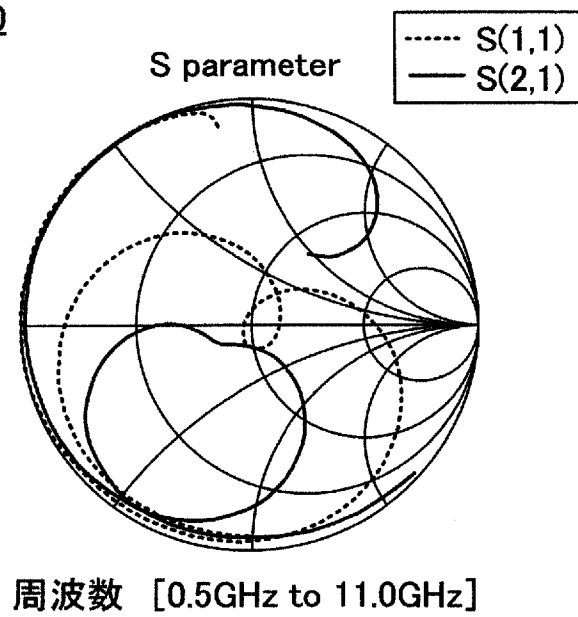
図6

100



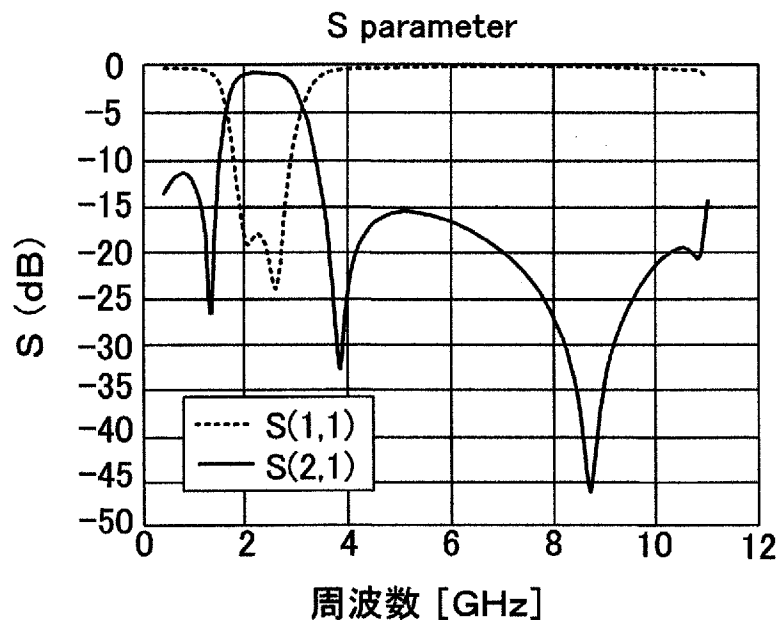
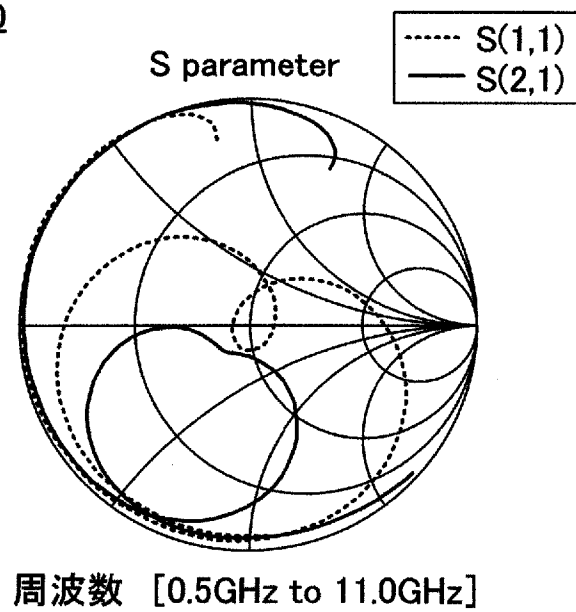
[図7]

図7

100100

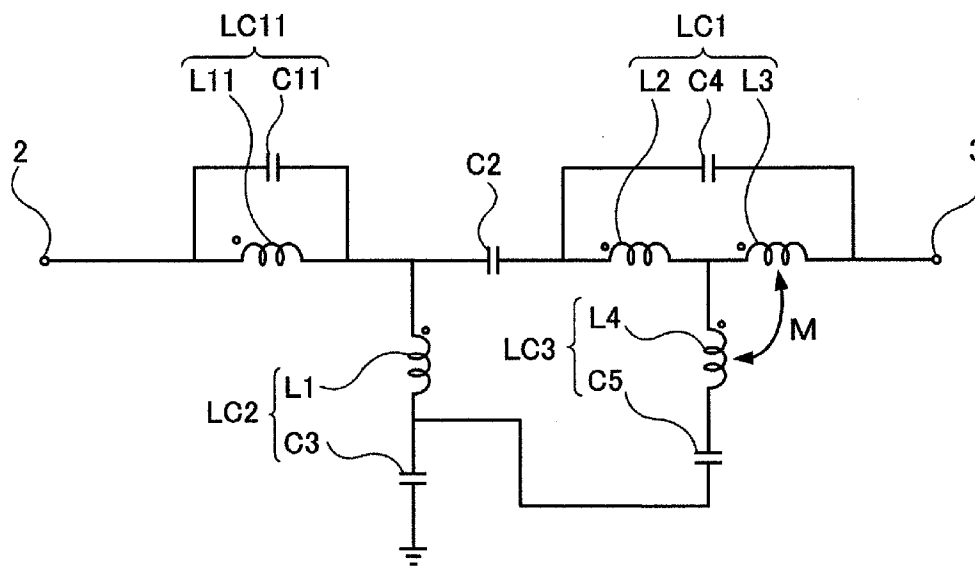
[図9]

図9

200200

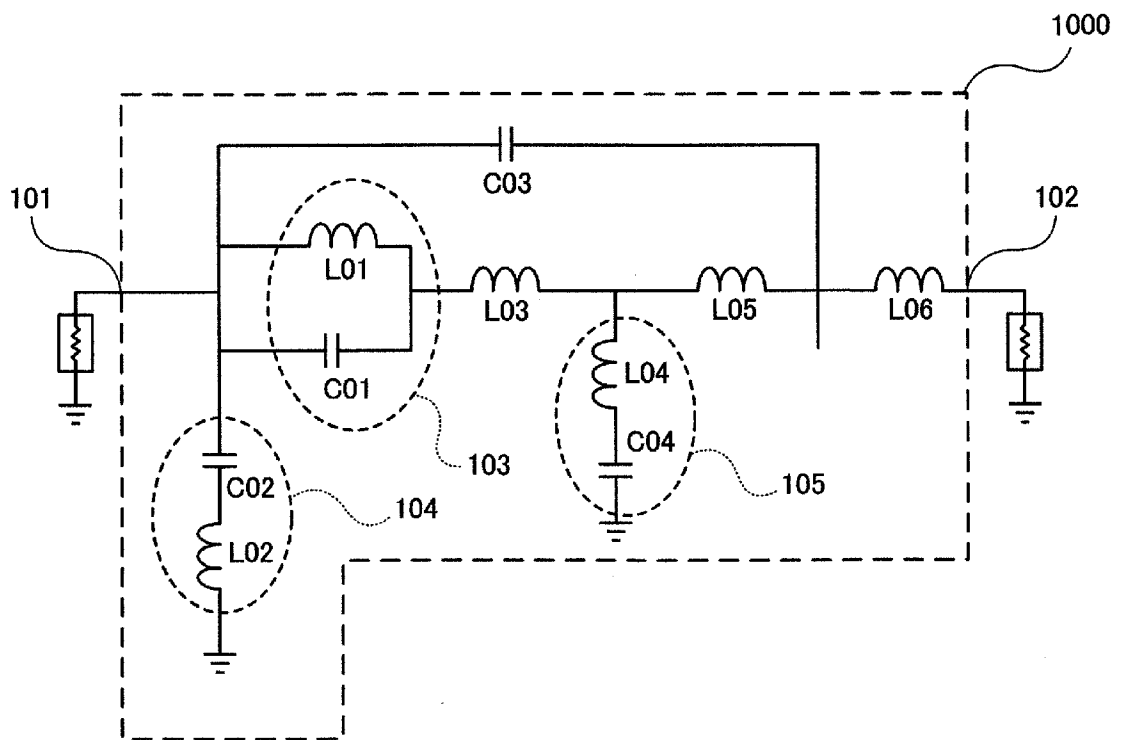
[図10]

図10

300

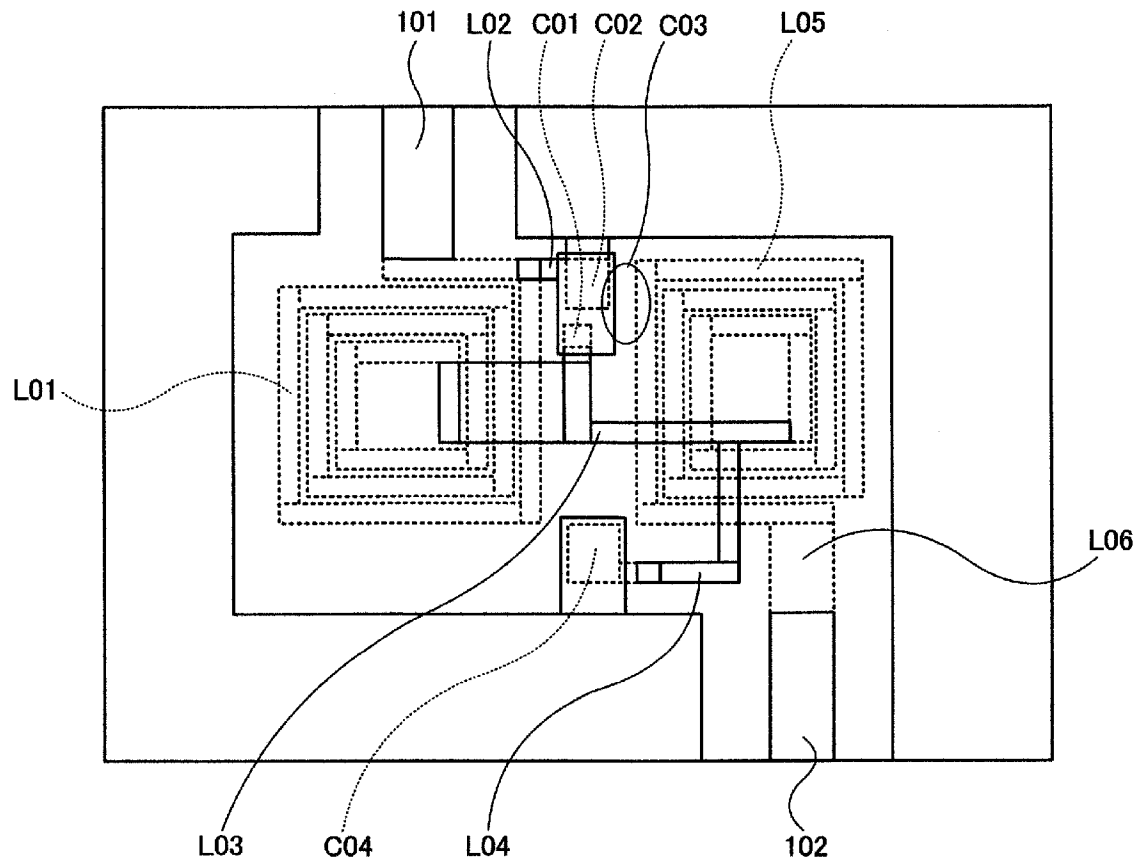
[図11]

図11



[図12]

図12

1000

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/017130

A. CLASSIFICATION OF SUBJECT MATTER

H03H7/075(2006.01)i, H01F17/00(2006.01)i, H03H7/09(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H03H7/075, H01F17/00, H03H7/09

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2017
Kokai Jitsuyo Shinan Koho	1971-2017	Toroku Jitsuyo Shinan Koho	1994-2017

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	WO 2012/121038 A1 (Murata Mfg. Co., Ltd.), 13 September 2012 (13.09.2012), paragraphs [0008] to [0024], [0058] to [0084]; fig. 4 to 5 & CN 103329434 A & TW 201249102 A	1 2-9
Y	JP 2006-203862 A (TDK Corp.), 03 August 2006 (03.08.2006), paragraphs [0029] to [0033]; fig. 1 (Family: none)	2-9
Y	JP 10-200357 A (Taiyo Yuden Co., Ltd.), 31 July 1998 (31.07.1998), paragraphs [0009] to [0026], [0049] to [0053]; fig. 1, 8 (Family: none)	2-9

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
19 June 2017 (19.06.17)

Date of mailing of the international search report
04 July 2017 (04.07.17)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/017130

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2008-529360 A (TDK Corp.), 31 July 2008 (31.07.2008), paragraphs [0024] to [0033]; fig. 1 to 4C & US 2006/0158282 A1 paragraphs [0039] to [0059]; fig. 1 to 4C & WO 2006/078977 A1 & KR 10-2007-0102521 A & CN 101103526 A	5-9
Y	JP 2013-70288 A (Murata Mfg. Co., Ltd.), 18 April 2013 (18.04.2013), paragraphs [0005], [0014], [0017] to [0053]; fig. 1 to 4 & US 2013/0076454 A1 paragraphs [0006], [0015], [0025] to [0061]; fig. 1 to 4B & CN 103023449 A & TW 201315143 A	6, 9
Y	JP 2012-90171 A (NEC Access Technica, Ltd.), 10 May 2012 (10.05.2012), paragraphs [0008] to [0009] & US 2013/0201071 A1 paragraphs [0006] to [0007] & EP 2631992 A1 & CN 103201906 A & KR 10-2013-0058065 A	7-9
A	JP 57-202110 A (Fujitsu Ltd.), 10 December 1982 (10.12.1982), fig. 1 (Family: none)	1-9

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H03H7/075(2006.01)i, H01F17/00(2006.01)i, H03H7/09(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H03H7/075, H01F17/00, H03H7/09

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2017年
日本国実用新案登録公報	1996-2017年
日本国登録実用新案公報	1994-2017年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	WO 2012/121038 A1（株式会社村田製作所）	1
Y	2012.09.13, [0008]-[0024]、[0058]-[0084]、図4-5 & CN 103329434 A & TW 201249102 A	2-9
Y	JP 2006-203862 A（TDK株式会社） 2006.08.03, [0029]-[0033]、図1（ファミリーなし）	2-9

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

19.06.2017

国際調査報告の発送日

04.07.2017

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

麻川 倫広

5W

4448

電話番号 03-3581-1101 内線 3576

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 10-200357 A (太陽誘電株式会社) 1998.07.31, [0009]-[0026]、[0049]-[0053]、図1、8 (ファミリーなし)	2-9
Y	JP 2008-529360 A (TDK株式会社) 2008.07.31, [0024]-[0033]、図1-4 C & US 2006/0158282 A1, [0039]-[0059]、図1-4 C & WO 2006/078977 A1 & KR 10-2007-0102521 A & CN 101103526 A	5-9
Y	JP 2013-70288 A (株式会社村田製作所) 2013.04.18, [0005]、[0014]、[0017]-[0053]、図1-4 & US 2013/0076454 A1, [0006]、[0015]、[0025]-[0061]、図1-4 B & CN 103023449 A & TW 201315143 A	6, 9
Y	JP 2012-90171 A (NECアクセステクニカ株式会社) 2012.05.10, [0008]-[0009] & US 2013/0201071 A1, [0006]-[0007] & EP 2631992 A1 & CN 103201906 A & KR 10-2013-0058065 A	7-9
A	JP 57-202110 A (富士通株式会社) 1982.12.10, 第1図 (ファミリーなし)	1-9