

100年1月28日修正本

不含圖式

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：96128851

※申請日期：96.8.6

※IPC 分類：H01L 21/302 . 21/82 (2006.01)

一、發明名稱：(中文/英文)

B23K 26/00 (2006.01)

半導體裝置及調整該半導體裝置之電性的方法

二、申請人：(共1人)

姓名或名稱：(中文/英文)

三美電機股份有限公司/MITSUMI ELECTRIC CO., LTD.

(ミツミ電機株式会社)

代表人：(中文/英文)

森部 茂

住居所或營業所地址：(中文/英文)

日本國東京都多摩市鶴牧2丁目11番地2/

2-11-2, Tsurumaki, Tama-Shi, Tokyo, Japan

國籍：(中文/英文)

日本 / Japan

三、發明人：(共1人)

姓名：(中文/英文)

種村 之宏 /Tanemura Yukihiro

國籍：(中文/英文)

日本 / Japan

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實發生日期為： 年 月 日。

☒ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☒ 有主張專利法第二十七條第一項國際優先權：

日本、2006年9月5日、特願2006-240324

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明係有關一種半導體裝置及調整該半導體裝置之電性的方法，尤其係有關具備有用來辨識影像的對準圖案之半導體裝置及調整該半導體裝置之電性的方法。

【先前技術】

傳統的半導體裝置會形成有複數個用來辨識影像的對準圖案。其中複數個用來辨識影像對準圖案係設置在半導體裝置之任意處。像這種用來辨識影像之對準圖案係在曝光裝置或微調修整(trimming)裝置等之半導體製造裝置要進行半導體裝置的對準時才使用。此半導體裝置的對準係用來辨識設置在半導體製造裝置內的影像辨識裝置以及藉由照相機來辨識影像辨識用之對準圖案。因此，如果一旦影像辨識用對準圖案的解析度較低的話就難以進行半導體裝置的對準。

第11圖為表示傳統的半導體裝置俯視圖。另外，在第11圖係表示包含設置在微調修整(trimming)裝置(未圖示)之照相機所攝影之攝影區域的半導體裝置100部分。

茲參考第11圖之習知半導體裝置100，其中包含有半導體基板101、半導體積體電路102以及用來辨識影像的對準圖案103。其中半導體基板101進一步包含有複數個半導體積體電路形成區域E以及配置成分割複數的半導體積體電路形成區域之切割(scribe)區域F。半導體積體電路102係設置在與半導體積體電路形成區域E相對應的半導體基板101上。

用來辨識影像的對準圖案103，係對應於設置在未圖示之微調修整(trimming)裝置上的照相機所攝影之攝影區域的半導體積體電路形成區域E中，而設置在一整體半導體積體電路形成區域E上。用來辨識影像的對準圖案103係於任意處設置複數個在半導體基板101上。譬如可使用解析度較佳的TEG (test element group) 圖案來作為辨識影像的對準圖案103。

但是，由於在傳統半導體裝置100上，對準圖案103係設置在整體半導體積體電路形成區域E上，所以可形成在一半導體基板101上的半導體積體

電路102數目就會減少。

於是，第12圖所示之半導體裝置110就是用來解決傳統半導體裝置問題。

第12圖為表示其他傳統之半導體裝置俯視圖。其中於第12圖中，若與第11圖所示半導體裝置100相同的構造部分將賦予相同的符號。另外，第12圖係表示包含在設置於微調修整(trimming)裝置（未圖示）的照相機所攝影之攝影區域內的半導體裝置110部分。

茲參考第12圖之習知的半導體裝置110，其包括有半導體基板101、半導體積體電路102以及用來辨識影像的對準圖案111。其中對準圖案111係設置在微調修整(trimming)裝置(未圖示)上所攝影之攝影區域內之切割(scribe)區域F上。譬如可使用金屬的Al（茲參考專利文獻1）來作為對準圖案111的材料。

[專利文獻1] 特開2000-323576號公報

【發明內容】

【發明的欲解決之問題】

但是，近年來隨著半導體積體電路102的精密化且藉由縮小切割(scribe)區域F寬度W5，如半導體裝置110在切割(scribe)區域F中設置對準圖案111時，就會導致縮小對準圖案111的寬度W6。因而，對準圖案11上端所反射的光強度降低，因此就會產生無法檢測出對準圖案111位置的問題。

於是，本發明係有鑒於上述的問題而發明，其目的在於提供一種可精確檢測出對準圖案位置之半導體裝置及調整該半導體裝置之電性的方法。

【解決問題之手段】

若藉由本發明的其中一觀點的話，則一種半導體裝置(10)係具備有：包含有複數個形成有半導體積體電路(17)的半導體積體電路形成區域(B)之半導體基板(11)；以及形成在該半導體積體電路形成區域(B)之該半導體積體電路(17)；其特徵係於該複數個半導體積體電路形成區域(B)中在既定之該半導體積體電路形成區域(B-1~B-4)外圍附近設置有一用來辨識畫面的對準圖案(20)。

若藉由本發明的話，由在既定該半導體積體電路形成區域（B-1~B-4）外圍附近設置有用來辨識畫面的對準圖案（20），即使切割(scribe)區域（C）的寬度（W1）較狹窄時，因可藉由對準圖案（20）來充分確保對準所需要的光強度，所以可精確檢測出對準圖案（20）之正確位置。

若藉由本發明之其他觀點的話，則一種調整半導體裝置（10）之電性的方法，係具備有包含有複數個形成有半導體積體電路（17）的半導體積體電路形成區域（B）之半導體基板（11）；形成在該半導體積體電路形成區域（B）之該半導體積體電路（17）；以及該半導體積體電路（17）用來調整該半導體積體電路（17）的電氣特性之熔線圖案（34），其提供之特徵包含有以下步驟：藉由鐳射微調修整(trimming)裝置用來辨識設置在既定該半導體積體電路形成區域（B-1~B-4）外周圍附近影像之對準圖案（20）且進行對準的對準步驟；以及於該複數半導體積體電路（17）中，用來切割設置於調整電氣特性所需的該半導體積體電路（17）上的該熔線圖案（34）之熔線圖案切割步驟。

若藉由本發明的話，就可利用在既定該半導體積體電路形成區域（B-1~B-4）外圍附近所設置用來辨識畫面的對準圖案（20）來進行對準，因可讓對準圖案（20）充分確保具有反射光之強度，所以可精確檢測出對準圖案（20）的正確位置。

另外，藉由提高精確檢測出對準圖案（20）的位置也可改善檢測熔線圖案（34）之精密度，因此即使熔線圖案（34）的寬度狹窄時，也可高精密地切斷出切割所須的熔線圖案（34）。

又，上述參考符號係用來參考，且藉此本發明並非限定於圖示形態。

[發明效果]

本發明係可精確檢測出對準圖案之正確位置。

【實施方式】

其次，將依據圖面來說明本發明的實施形態。

（第1實施形態）

第1圖為表示有關本發明實施形態的半導體裝置剖面圖。

茲參考第1圖之第1實施形態的半導體裝置10，其中包括有半導體基板11、絕緣膜12、13、鈍化膜14、半導體積體電路17、防護環18、當進行約略對準時用來辨識影像之對準圖案20、以及未圖示之晶片對準圖案。

其中，半導體基板11進一步包括有複數個半導體積體電路形成區域B以及配置成區分有複數個半導體積體電路形成區域B的切割(scribe)區域C。又，半導體積體電路形成區域B係一半導體積體電路17及形成有防護環18之區域。半導體積體電路形成區域B俯視為一四角形，且具有2個邊D1（第1邊）以及垂直於D1邊的2個邊D2（第2邊）（茲參考後述之第2圖）。其中D1、D2邊之長度譬如可形成為4mm。

切割(scribe)區域C，其中當單片化複數的半導體積體電路形成區域B時，係切割機切斷半導體基板11的區域。譬如可使用Si晶圓來作為半導體基板11。

絕緣膜12係設置為覆蓋對應於半導體積體電路形成區域B及切割(scribe)區域C之半導體基板11上。譬如可使用SiO₂膜來作為絕緣膜12。其中絕緣膜13係設置在絕緣膜12上。譬如可使用P-SiN膜來作為絕緣膜13。

又，鈍化膜14係設置在絕緣膜13上。譬如可使用聚醯亞胺（polyimide）膜來作為鈍化膜14。

半導體積體電路17係設置在與半導體積體電路形成區域B相對應的半導體基板11上。其中半導體積體電路17係具備有配線24~26、絕緣膜12、導孔（Via）28~30、接合焊墊33、熔線圖案34、絕緣膜13以及鈍化膜14。

配線24係設置比防護環18的形成位置較靠近內側之半導體基板11上。另外，配線25、26係設置在比配線24較為內側的半導體基板11上。譬如可使用金屬中的Al合金來作為配線24~26的材料。

絕緣膜12係於半導體基板11上設置成覆蓋配線24~26。其中絕緣膜12包括有露出配線24上面的開口部12A、露出配線25上面的開口部12B、以及露出配線26上面的開口部12C。

導孔28係設置在開口部12A上。其中導孔28的下端部係和配線24連接而且導孔28的上端部係連接有接合焊墊33。導孔29係設置在開口部12B上。導孔29的下端部係連接有配線25且導孔29的上端部係連接有熔線圖

案 34。

導孔30係設置在開口部12C上。且導孔30的下端部係連接有配線26，而導孔30的上端部係連接有熔線圖案34。譬如可使用鎢絲來作為導孔28~30的材料。

接合焊墊33係設置在絕緣膜12上。其中接合焊墊33係從絕緣膜13以及鈍化膜14露出。又，接合焊墊33的功能係作為半導體積體電路17的外部連接端子。譬如可使用金屬中的Al合金來作為接合焊墊33的材料。

熔線圖案34係設置在絕緣膜12上。其中熔線圖案34係電氣連接有配線25與配線26。又，熔線圖案34係用來調整半導體積體電路17中譬如電阻值等等的電氣特性。譬如在複數的半導體積體電路17中，當電阻值具有高於既定數值的半導體積體電路17情況時，將會藉由微調修整(trimming)裝置所照射的雷射來切割掉高於既定數值的半導體積體電路17之熔線圖案34。藉由絕緣配線25以及配線26之間且改變電路就可降低半導體積體電路17的電阻值。另外，當半導體積體電路17係記憶體專用的半導體積體電路情況時，可藉由切割半導體積體電路17的熔線圖案34來取代預先準備好包含有不良位元之龐大不良電路。又例如亦可使多晶矽(POLYSILICON)膜或金屬膜(如鋁合金)等來作為熔線圖案34。

絕緣膜13係於絕緣膜12上設置有覆蓋熔線圖案34。而且絕緣膜13係形成有露出接合焊墊33上面的開口部13A。

鈍化膜14係設置在絕緣膜13上。而且鈍化膜14形成有露出開口部13A的開口部14A以及露出配置在熔線圖案34上方絕緣膜13之開口部14B。其中開口部14B係一藉由微調修整(trimming)裝置所照射的雷射來切斷熔線圖案34時的窗口。

第2圖為表示本發明之第1實施形態中半導體裝置俯視圖。其中於第2圖上係包含設置在微調修整(trimming)裝置中的照相機所攝影之攝影區域內的半導體裝置100部分。另外，於本圖2中，X-Y方向係表示大約與半導體積體電路形成區域B的D1邊(第1邊)平行的方向，另外Y-Y方向為表示大約與半導體積體電路形成區域B的D2邊(第2邊)平行的方向。再者，於本第2圖中為了方便說明，因此配置在第2圖中央附近的四個半導體積體電路形成

區域B就稱為半導體積體電路形成區域B-1~B-4。於本實施形態中半導體積體電路形成區域B-1~B-4就相當於形成有對準圖案20之既定半導體積體電路形成區域B。

茲參考第1圖及第2圖，其中防護環18係設置位在半導體積體電路形成區域B外圍附近的半導體基板11上。防護環18係配置成包圍有半導體積體電路17。

防護環18係具備配線36，38以及導孔37。其中配線36係形成為窗框形狀，且在半導體基板11上設置包圍有半導體積體電路17配線之一部份係由形成在絕緣膜12之開口部12D上露出來。導孔37係設置在開口部12D上。導孔37的下端部係連接有配線36，且導孔37的上端部係連接有配線38。配線38係設置在與導孔37形成位置相對應的絕緣膜12上。其中配線38的寬度譬如可形成為 $20\mu\text{m}$ 。

將如此構造的防護環18藉由設計成包圍有半導體積體電路17，可防止水份或腐蝕性的氣體滲透到半導體積體電路17內。

茲參考第2圖，對準圖案20包括有第1圖案 $20_{x1}\sim 20_{x4}$ 以及第2圖案 $20_{y1}\sim 20_{y4}$ 。其中第1圖案 $20_{x1}\sim 20_{x4}$ 對於半導體積體電路區域B之D1邊係一約為平行帶狀圖案。

第1圖案 20_{x1} ，於設置在半導體積體電路區域B-1的配線38（構成防護環18之配線）中，其構造係將與半導體積體電路區域B-4的D1邊相對的配線38部分上面從絕緣膜13以及鈍化膜14來露出。另外，第1圖案 20_{x2} 於設置在半導體積體電路區域B-2的配線38（構成防護環18之配線）中，其構造係將與半導體積體電路區域B-3的D1邊相對的配線38部分之上面從絕緣膜13以及鈍化膜14來露出。

第1圖案 20_{x3} 於設置在半導體積體電路區域B-3的配線38（構成防護環18之配線）中，其構造係將與半導體積體電路區域B-2的D1邊相對的配線38部分之上面從絕緣膜13以及鈍化膜14來露出。又，第1圖案 20_{x4} 於設置在半導體積體電路區域B-4的配線38（構成防護環18之配線）中，其構造係將與半導體積體電路區域B-1的D1邊相對的配線38部分之上面從絕緣膜13以及鈍化膜14來露出。

第2圖案 $20_{y1} \sim 20_{y4}$ ，對半導體積體電路區域B的D2邊係形成略為平行的帶狀圖案。第2圖案 $20_{y1} \sim 20_{y4}$ ，其與第1圖案 $20_{x1} \sim 20_{x4}$ 形成角度係配置成略為直角。

第2圖案 20_{y1} 於設置在半導體積體電路區域B-1的配線38（構成防護環18之配線）中，其構造係將與半導體積體電路區域B-2的D2邊相對的配線38部分之上面從絕緣膜13以及鈍化膜14來露出。又，第2圖案 20_{y2} 於設置在半導體積體電路區域B-2的配線38（構成防護環18之配線）中，其構造係將與半導體積體電路區域B-1的D2邊相對的配線38部分上面從絕緣膜13以及鈍化膜14來露出。

第2圖案 20_{y3} 於設置在半導體積體電路區域B-3的配線38（構成防護環18之配線）中，其構造係將與半導體積體電路區域B-4的D2邊相對的配線38部分之上面從絕緣膜13以及鈍化膜14來露出。又，第2圖案 20_{y4} 於設置在半導體積體電路區域B-4的配線38（構成防護環18之配線）中，其構造係將與半導體積體電路區域B-3的D2邊相對的配線38部分之上面從絕緣膜13以及鈍化膜14來露出。

以上已說明過的第1以及第2圖案 $20_{x1} \sim 20_{x4}$ 、 $20_{y1} \sim 20_{y4}$ 係從形成在絕緣膜13上的開口部13B以及形成在鈍化膜14上的開口部14C來露出。如此藉由將金屬構成的配線38之上面從絕緣膜13以及鈍化膜14來露出，再藉由第1以及第2圖案 $20_{x1} \sim 20_{x4}$ 、 $20_{y1} \sim 20_{y4}$ 的上面可向配置在半導體裝置10上端的微調修整(trimming)裝置之攝影用照相機來反射光線。

另外，上述所構成的對準圖案20係設置複數個於半導體基板11上之任意地方。

又，露出第1以及第2圖案 $20_{x1} \sim 20_{x4}$ 、 $20_{y1} \sim 20_{y4}$ 開口部13B、14C係形成露出接合焊墊33的開口部13A、14A時來同時形成。

像這樣，在半導體積體電路形成區域B外周圍附近藉由設置第1以及第2圖案 $20_{x1} \sim 20_{x4}$ 、 $20_{y1} \sim 20_{y4}$ 所構成的對準圖案20，即使切割區域C的寬度W1較為狹窄時，也可充分確保對準所需要的光線強度（反射光），因此可精密檢測出對準圖案20的正確位置。

另外，要於半導體積體電路形成區域B外周圍附近藉由設置對準圖案20

且利用切割機切割切斷區域C來單片化半導體積體電路形成區域B時，因不會產生切割削片（切割對準圖案20所產生的削片），所以就可抑制切割後半導體積體電路17的材料利用率低之問題。

再者，藉由設置在防護環18之配線38上面由絕緣膜13以及鈍化膜14露出來以構成對準圖案20，就不需要如習知的半導體裝置100、110另外設置對準圖案，因此可降低半導體裝置10的成本。

另外，要形成接合焊墊33的開口部13A、14A，係藉由同時形成露出對準圖案20的配線38部分上面之開口部13B、14C，才不會增加半導體裝置10的製造步驟而且可形成對準圖案20。

未圖示之晶片對準圖案係複數個設置在半導體基板11之任一處。而晶片對準圖案係一比對準圖案20較為細微形狀（譬如 $100\mu\text{m} \times 100\mu\text{m}$ 程度的大小）之對準用圖案。一般而言會使用對準圖案20來進行概略的對準，其次再於晶片的對準圖案中來照射雷射，且再藉由雷射的反射來進來行較高精密的對準。

若藉由本實施形態的半導體裝置的話，則要於半導體積體電路形成區域B外周圍附近藉由設置由第1以及第2圖案 $20_{x1} \sim 20_{x4}$ 、 $20_{y1} \sim 20_{y4}$ 所構成的對準圖案20，即使切斷區域C的寬度W1較為狹窄情況時，也可充分確保對準所需要的光線強度（反射光），因此可精密檢測出對準圖案20的正確位置。

另外，在半導體積體電路形成區域B外周圍附近藉由設置對準圖案20，以切割機來切斷切割區域C時，因不會在對準圖案20產生切割削片，所以就可抑制切割後半導體積體電路17低的材料利用率問題。

第3圖為說明本發明第1實施形態的調整半導體裝置之電性的方法的流程圖。茲參考第3圖之範例說明，首先藉由事先測試來進行檢測設置在半導體裝置10的複數半導體積體電路17電氣特性，再藉由此檢查結果以及藉由微調修整(trimming)裝置來切斷設置在半導體積體電路17上的熔線圖案。

首先，如果啟動第3圖所示的處理的話，於步驟(STEP)51上會將藉由測試器來檢查半導體裝置10搬運到微調修整(trimming)裝置內而且固定在微調修整(trimming)裝置的機台上。這個時候，再利用設置在半導體基板11中的

定向平面或切斷區域C來進行角度定位。

其次，於STEP52中係利用先前說明過的對準圖案20來進行約略對準（COARSE ALIGNMENT）。約略對準係對設置在半導體裝置10任意處之對準圖案20來進行。所謂約略對準係一用來調整微調修整(trimming)區域之調整對準。

接著，於STEP53中，係利用對準圖案20來進行 θ 對準。 θ 對準係對設置在半導體裝置10任意處之對準圖案20來進行。所謂 θ 對準係一用來修正角度偏移的對準。其中STEP52、53的處理係利用對準圖案20的對準步驟。其次，利用上述已說明過的對準20來進行精密對準。所謂精密對準係一用來辨識晶片對準圖案的準位精準調整對準。

其次，STEP54所示的步驟中，係利用先前說明過的晶片對準圖案來進行晶片對準。晶片對準係在比對準圖案20較為細密的晶片對準圖案上來照射雷射，而且檢測出雷射所反射的峰值之對準。所謂晶片對準係一用來確定照射雷射之熔線圖案位置的準位高精密度對準。

其次，於STEP55中係從測試器來讀取有關複數的半導體積體電路17的檢查結果資料。其次，於STEP56中係依據測試器所產生複數之半導體積體電路17的檢查結果資料往切割熔線圖案34所需的半導體積體電路17之熔線圖案34來移動。

第4圖為表示切割出熔線圖案之剖面圖。其中，於第4圖中凡是與第1實施形態半導體裝置10相同的構造部分者將賦予相同的符號。另外，於第4圖上，其中G為表示利用雷射所切割出的區域。

其次，於STEP57上，係照射第4圖所示的雷射來切斷熔線圖案34（熔線圖案切割步驟）。藉此就可將配線25和配線26之間絕緣。

其次，於STEP58上，係進行判斷切割熔線圖案34所需的半導體積體電路17是否要其他處理。如果判定為是(Yes)的話則就返回STEP56來處理。另外，如果判定為否(No)的話就結束所有的處理。

若藉由本實施形態調整半導體裝置之電性的方法的話，就可設置在半導體積體電路形成區域B的外周圍附近，而且使用能充份確保反射光強度的對準圖案20來進行對準（具體而言為約略對準以及 θ 對準），且高精密度來

檢測出對準圖案20的正確位置。

另外，由提高高精密度檢測出對準圖案20的正確位置來改善熔線圖案34之高精密度檢測位置，因此即使熔線圖案的寬度較為狹窄時，也能夠高精密度來切斷出切割所需的熔線圖案34。

又，本實施形態雖然係利用微調修整(trimming)裝置來作為使用有對準圖案20之半導體製造裝置的情況範例來加以說明，但是本實施形態的半導體裝置10也可適用於除了微調修整(trimming)裝置外的曝光裝置之半導體用製造裝置。

另外，形成對準圖案20的四個半導體積體電路形成區域B-1~4，其設置在微調修整(trimming)裝置上的辨識影像用照相機，如果係存有所攝影之攝影區域內的半導體積體電路形成區域B的話，則形成在任一半導體積體電路形成區域B皆可。

(第2實施形態)

第5圖為表示本發明第2實施形態之半導體裝置俯視圖。在第5圖表示包含在設置於微調修整(trimming)裝置上的辨識影像用照相機所要攝影的區域內的半導體裝置50部份。另外，於第5圖中，凡是與第2圖所示的第1實施形態之半導體裝置10具有相同構造部分者將賦予相同符號。

茲參照第5圖的第2實施形態之半導體裝置50，除了設置對準圖案51來取代設置於第1實施形態半導體裝置10內的對準圖案20之外，其他皆與半導體裝置10具有相同構造。

對準圖案51係包括有第1圖案 20_{x2} 、 20_{x3} 以及第2圖案 20_{y1} 、 20_{y2} 。對準圖案51從第1實施形態說明過的對準圖案20之構成要素來看，除第1圖案 20_{x2} 、 20_{x3} 以及第2圖案 20_{y1} 、 20_{y2} 外，其他皆與對準圖案20具有相同構造。

構成對準圖案51的第2圖案 20_{y1} 係從形成在絕緣膜13以及鈍化膜14內的開口部52來露出。另外，構成對準圖案51的第1與第2圖案 20_{x2} 、 20_{y2} ，係從形成在絕緣膜13以及鈍化膜14內的開口部53來露出。構成對準圖案51之第1圖案 20_{x3} ，係從形成在絕緣膜13以及鈍化膜14內的開口部54來露出。對準圖案51係形成在三個半導體積體電路形成區域B-1~B-3(既定之半導體積體電路形成區域B)。

即使在具備有如此構造對準圖案51之第2實施形態半導體裝置50中也可獲得與第1實施形態之半導體裝置10相同的效果。

另外，於第1實施形態中說明過的第3圖處理中，也可使用本實施形態的半導體裝置50來取代第1實施形態的半導體裝置10。即使在這種情況下也可獲得與第1實施形態相同的效果。

又，形成有對準圖案51的三個半導體積體電路形成區域B-1~B-3，其中如果設置在微調修整(trimming)裝置內的辨識影像用照相機係存在於要攝影的區域內的半導體積體電路形成區域B話，則形成在任一半導體積體電路形成區域B上皆可。

(第3實施形態)

第6圖為表示本發明第3實施形態之半導體裝置俯視圖。其中在第6圖係表示包含在設置於微調修整(trimming)裝置內之影像辨識用照相機之所攝影之攝影區域內的半導體裝置60部分。另外，於第6圖中，凡是與第2圖所示的第1實施形態之半導體裝置10具有相同構造者將賦予相同符號。

茲參照第6圖的第3實施形態之半導體裝置60，除設置有對準圖案61來取代設置於第1實施形態半導體裝置10上的對準圖案20外，其他皆與半導體裝置10具有相同構造。

對準圖案61係包括有第1圖案 20_{x1} 及第2圖案 20_{y1} 。對準圖案61從第1實施形態說明過的對準圖案20之構成要素來看，除第1圖案 20_{x2} 、 20_{x3} 、 20_{x4} 以及第2圖案 20_{y2} 、 20_{y3} 、 20_{y4} 外，其他皆與對準圖案20具有相同構造。構成對準圖案61之第1及第2圖案 20_{x1} 、 20_{y1} ，其中包含於設置在微調修整(trimming)裝置上用來辨識影像用之照相機所要攝影的攝影區域內之一個半導體積體電路形成區域B(既定半導體積體電路形成區域B)。第1及第2圖案 20_{x1} 、 20_{y1} ，係從形成在絕緣膜13以及鈍化膜14上之開口部62來露出。

如此一來，即使在第3實施形態之半導體裝置60中具備有包含在設置於微調修整(trimming)裝置上用來辨識影像之照相機所要攝影之攝影區域內之一個半導體積體電路形成區域B之對準圖案61，也可獲得與第1實施形態之半導體裝置10相同的效果。

另外，於第1實施形態中說明過的第3圖處理中，也可使用本實施形態

的半導體裝置60來取代第1實施形態的半導體裝置10。即使在這種情況下也可獲得與第1實施形態相同的效果。

又，形成對準圖案61的一個半導體積體電路形成區域B，其中只要存在有設置於微調修整(trimming)裝置上的辨識影像用照相機所要攝影之攝影區域內之半導體積體電路形成區域B的話，則任何形成在任一半導體積體電路形成區域B內皆可。

(第4實施形態)

第7圖為表示本發明第4實施形態之半導體裝置俯視圖。其中在第7圖係表示包含在設置於微調修整(trimming)裝置上的影像辨識用照相機所要攝影的攝影區域內之半導體裝置65部分。另外，於第7圖中，凡是與第2圖所示的第1實施形態之半導體裝置10具有相同構造者將賦予相同符號。

茲參照第7圖的第4實施形態之半導體裝置65，除了設置有對準圖案66來取代設置於第1實施形態半導體裝置10內的對準圖案20之外，其他皆與半導體裝置10具有相同構造。對準圖案66係包含在設置於微調修整(trimming)裝置內的辨識影像用照相機所攝影之攝影區域內之一個半導體積體電路形成區域B-1（既定半導體積體電路形成區域B）的外周圍附近。其中對準圖案66係包括有第1圖案68_x以及第2圖案68_y。

第1圖案68_x，對半導體積體電路區域B的D1邊係形成略為平行的帶狀圖案。又，第1圖案68_x於設置在半導體積體電路區域B-1的配線38（構成防護環18之配線）中，其構造係將與半導體積體電路區域B-4的D1邊相對的配線38部分之上面從絕緣膜13以及鈍化膜14來露出。第1圖案68_x係與第2圖案68_y整體構成之。

第2圖案68_y，對半導體積體電路區域B的D2邊係形成略為平行的帶狀圖案，且與第1圖案68_x所形成的角度係略為直角。第2圖案68_y於設置在半導體積體電路區域B-1的配線38（構成防護環18之配線）中，其構造係將與半導體積體電路區域B-4的D2邊相對的配線38部分之上面從絕緣膜13以及鈍化膜14來露出。

第1以及第2圖案68_x、68_y係從形成在絕緣膜13以及鈍化膜14之L狀開口部來露出。藉此，第1以及第2圖案68_x、68_y就能夠將光線反射到配置在半導

體裝置65上方的微調修整(trimming)裝置之攝影用照相機上。

即使在具備有如此構造對準圖案66的第4實施形態之半導體裝置65中，也可獲得與第1實施形態相同的效果。

另外，於第1實施形態中說明過的第3圖處理中，也可使用本實施形態的半導體裝置65來取代第1實施形態的半導體裝置10。即使在這種情況下也可獲得與第1實施形態相同的效果。

又，形成有對準圖案66的一個半導體積體電路形成區域B，其中如果存在有設置在微調修整(trimming)裝置上的辨識影像用照相機所攝影的攝影區域內的半導體積體電路形成區域B的話，則任何形成在任一半導體積體電路形成區域B內皆可。

(第5實施形態)

第8圖為表示本發明第5實施形態之半導體裝置俯視圖。其中在第8圖係表示包含在設置於微調修整(trimming)裝置上的影像辨識用照相機所攝影的攝影區域內之半導體裝置70部分。另外，於第8圖中，凡是與第2圖所示的第1實施形態之半導體裝置10具有相同構造者將賦予相同符號。

茲參照第8圖的第5實施形態之半導體裝置70，其中除設置有對準圖案71來取代設置於第1實施形態半導體裝置10內的對準圖案20外，其他皆與半導體裝置10具有相同構造。

對準圖案71，係設置在微調修整(trimming)裝置上的辨識影像用照相機所攝影之攝影區域內之一個半導體積體電路形成區域B的外周圍附近。其中對準圖案71係包括有第1圖案 73_{x1} 、 73_{x2} 以及第2圖案 73_{y1} 、 73_{y2} 。

第1圖案 73_{x1} 、 73_{x2} ，對半導體積體電路區域B的D1邊係形成略為平行的帶狀圖案。又，第1圖案 73_{x1} 、 73_{x2} 於設置在半導體積體電路區域B的配線38（構成防護環18之配線）中，其構造係將與半導體積體電路區域B的D1邊略為平行的配線38部分之上面從絕緣膜13以及鈍化膜14來露出。

第2圖案 73_{y1} 、 73_{y2} ，對半導體積體電路區域B的D2邊係形成略為平行的帶狀圖案，且第2圖案 73_{y1} 、 73_{y2} 與第1圖案 73_{x1} 、 73_{x2} 所形成的角度不但係略為直角而且與第1圖案 73_{x1} 、 73_{x2} 整體構成之。第2圖案 73_{y1} 、 73_{y2} 係設置在形成有第1圖案 73_{x1} 、 73_{x2} 之一個半導體積體電路區域B的配線38（構成防護

環18之配線)中，其構造係將與半導體積體電路區域B的D2邊略為平行配線38部分之上面從絕緣膜13以及鈍化膜14來露出。

以上已說明過的第1以及第2圖案 73_{x1} 、 73_{x2} 、 73_{y1} 、 73_{y2} 係從形成在絕緣膜13以及鈍化膜14之開口部來露出。其中開口部72係形成為窗框形狀。又，開口部72係將配線38上面從絕緣膜13以及鈍化膜14來露出。

即使在具備有如此構造對準圖案71的第5實施形態之半導體裝置70中，也可獲得與第1實施形態之半導體裝置10相同的效果。

另外，於第1實施形態中說明過的第3圖處理中，也可使用本實施形態的半導體裝置70來取代第1實施形態的半導體裝置10。即使在這種情況下也可獲得與第1實施形態相同的效果。

又，形成有對準圖案71的一個半導體積體電路形成區域B，其中只要存在有設置在微調修整(trimming)裝置上的辨識影像用照相機所攝影之攝影的區域內的半導體積體電路形成區域B的話，則任何成形在任一半導體積體電路形成區域B內皆可。

(第6實施形態)

第9圖為表示本發明第6實施形態之半導體裝置俯視圖。其中第9圖係表示包含在設置於微調修整(trimming)裝置上的影像辨識用照相機所攝影之攝影的區域內之半導體裝置75部分。另外，於第9圖中，凡是與第2圖所示的第1實施形態之半導體裝置10具有相同構造者將賦予相同符號。

茲參照第9圖的第6實施形態之半導體裝置75，其中除設置有對準圖案76來取代設置於第1實施形態半導體裝置10內的對準圖案20外，其他皆與半導體裝置10具有相同構造。

對準圖案76之構造係由具備有3個於第5實施形態說明過的對準圖案71所構成。其中三個對準圖案71係設置在配置成L字狀之半導體積體電路形成區域B-1、B-2、B-3(既定半導體積體電路形成區域B)。

即使在具備有如此構造對準圖案76之第6實施形態半導體裝置75中，也可獲得與第1實施形態之半導體裝置10相同的效果。

另外，於第1實施形態中說明過的第3圖處理中，也可使用本實施形態的半導體裝置75來取代第1實施形態的半導體裝置10。即使在這種情況下也

可獲得與第1實施形態相同的效果。

又，形成有對準圖案76的三個半導體積體電路形成區域B-1，B-2，B-3，其中只要存在設置於微調修整(trimming)裝置上的辨識影像用照相機所攝影之攝影的區域內的半導體積體電路形成區域B話，則任何形成在任一半導體積體電路形成區域B內皆可。

(第7實施形態)

第10圖為表示本發明第7實施形態之半導體裝置俯視圖。其中設置在第10圖之微調修整(trimming)裝置內的影像辨識用照相機係表示包含在要攝影的區域內之半導體裝置80部分。另外，於第10圖中，凡是與第2圖所示的第1實施形態之半導體裝置10具有相同構造者將賦予相同符號。

茲參照第10圖的第7實施形態之半導體裝置80，除設置有對準圖案81來取代設置於第1實施形態半導體裝置10內的對準圖案20外，其他皆與半導體裝置10具有相同構造。

對準圖案81之構造係由具備有五個於第5實施形態說明過的對準圖案71所構成。其中五個對準圖案71係設置在配置成十字狀之半導體積體電路形成區域B-1、B-3、B-4~B-6（既定半導體積體電路形成區域B）之外周圍附近。其中半導體積體電路形成區域B-1、B-5，係配置在半導體積體電路形成區域B-4的Y-Y方向來與半導體積體電路形成區域B-4相鄰接。半導體積體電路形成區域B-3、B-6，係配置在半導體積體電路形成區域B-4的X-X方向來與半導體積體電路形成區域B-4相鄰接。

即使在具備有如此構造對準圖案81之第7實施形態半導體裝置80中，也可獲得與第1實施形態之半導體裝置10相同的效果。

另外，於第1實施形態中說明過的第3圖處理中，也可使用本實施形態的半導體裝置80來取代第1實施形態的半導體裝置10。即使在這種情況下也可獲得與第1實施形態相同的效果。

又，形成有對準圖案81的五個半導體積體電路形成區域B-1、B-3、B-4~B-6，其中只要存在有設置在微調修整(trimming)裝置上的辨識影像用照相機所攝影之攝影的區域上的半導體積體電路形成區域B話，則任何形成在任一半導體積體電路形成區域B內皆可。

以上雖然係詳細說明有關本發明之最佳實施形態，但是本發明並非限定於此之特定的實施形態，只要屬於本發明申請專利範圍內之技術特徵皆可進行各種變更。

[產業上的可利用性]

本發明係可適用於具備有辨識影像用之對準圖案之半導體裝置及調整該半導體裝置之電性的方法。

【圖式簡單說明】

第1圖為表示本發明之第1實施形態的半導體裝置剖面圖。

第2圖為表示本發明之第1實施形態的半導體裝置俯視圖。

第3圖為表示用來說明本發明第1實施形態的調整半導體裝置之電性的方法的流程圖。

第4圖為表示切斷的熔線圖之剖面圖。

第5圖為表示本發明之第2實施形態的半導體裝置俯視圖。

第6圖為表示本發明之第3實施形態的半導體裝置俯視圖。

第7圖為表示本發明之第4實施形態的半導體裝置俯視圖。

第8圖為表示本發明之第5實施形態的半導體裝置俯視圖。

第9圖為表示本發明之第6實施形態的半導體裝置俯視圖。

第10圖為表示本發明之第7實施形態的半導體裝置俯視圖。

第11圖為表示習知的半導體裝置俯視圖。

第12圖為表示其他傳統的半導體裝置俯視圖。

【主要元件符號說明】

10、50、60、65、70、75、80、100 半導體裝置

11、101 半導體基板

12、13 絕緣膜

12A~12D、13A、13B、14A~14C、52~54、62、72 開口部

14 鈍化層

17、102 半導體積體電路

18 防護環

20、51、61、66、71、76、81、103 對準圖案

$20_{x1} \sim 20_{x4}$ 、 68_x 、 73_{x1} 、 73_{x2} 第1圖案

$20_{y1} \sim 20_{y4}$ 、 68_y 、 73_{y1} 、 73_{y2} 第2圖案

24~26、36、38 配線

28~30、37 導孔

33 接合焊墊

34 熔線圖案

B、B-1~B-4~B6 半導體積體電路形成區域

C 切割區域

D1、D2 邊

W1 寬度

五、中文發明摘要：

本發明係一種半導體裝置及調整該半導體裝置之電性的方法，係有關於一種具備有辨識影像用的對準圖案之半導體裝置及調整該半導體裝置之電性的方法，且能高精密度來進行對準圖案的位置檢測。又本發明之半導體裝置解決手段係具備有：包含有複數個形成有半導體積體電路 17 的半導體積體電路形成區域 B 之半導體基板 11；以及形成在該半導體積體電路形成區域 B 之半導體積體電路 17；其中於半導體積體電路形成區域 B 外圍附近設置有一用來辨識影像的對準圖案 20。

六、英文發明摘要：

十、申請專利範圍：

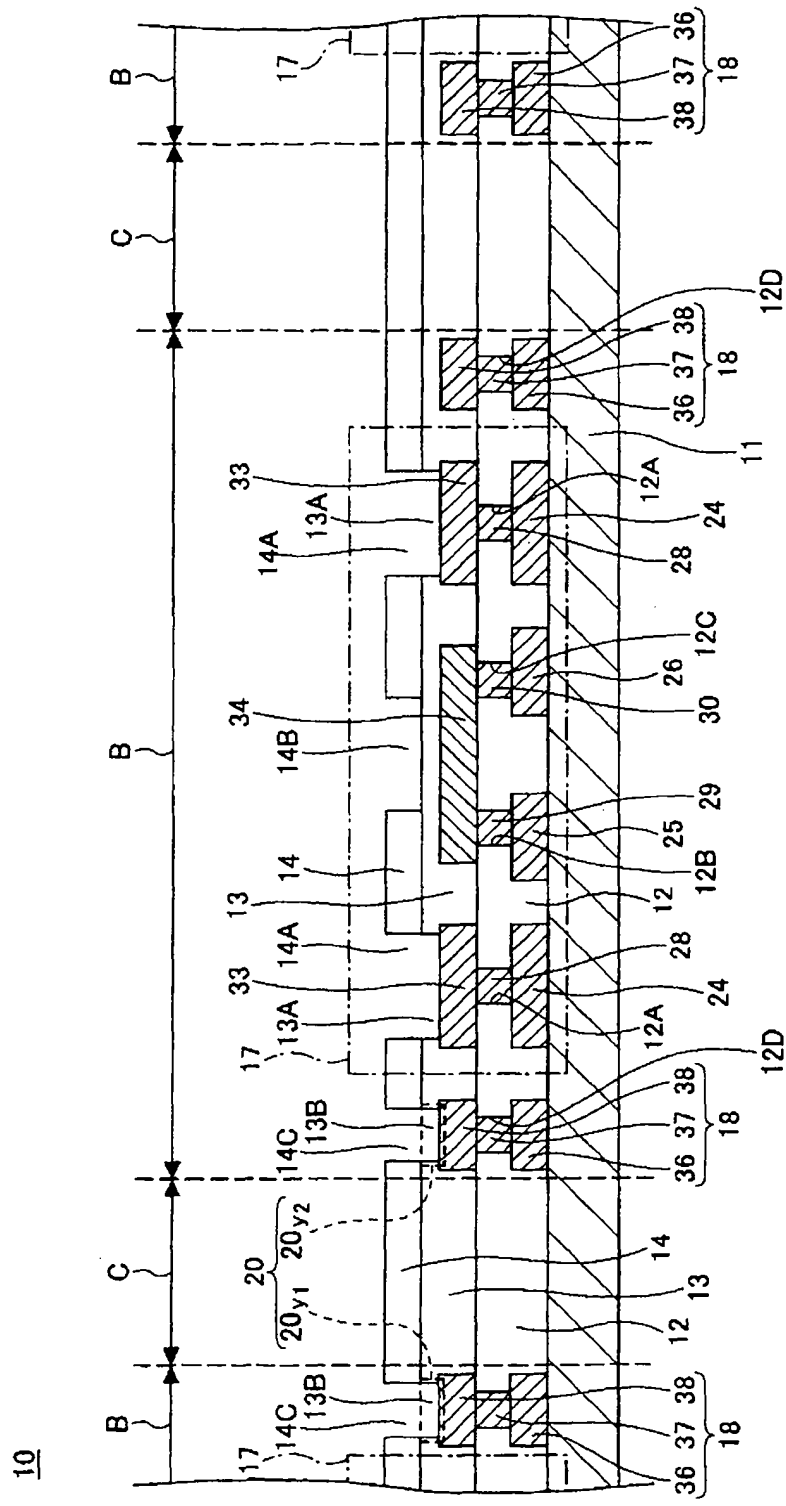
1. 一種調整半導體裝置之電性的方法，該半導體裝置具備有：

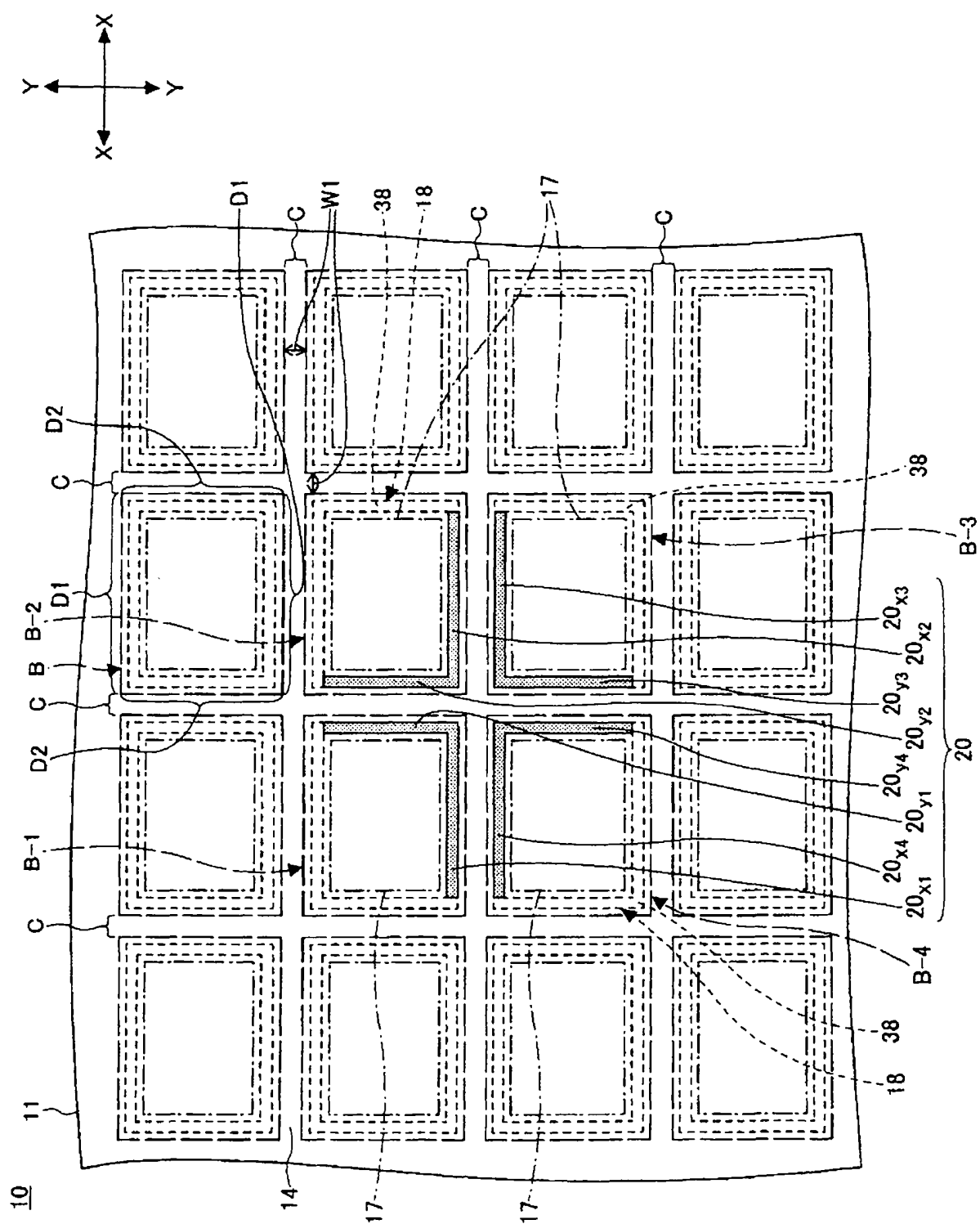
半導體基板，包含有複數個形成有半導體積體電路的半導體積體電路形成區域；該半導體積體電路，係形成該半導體積體電路形成區域；以及熔線圖案，在該半導體積體電路為用來調整該半導體積體電路的電氣特性，

該調整半導體裝置之電性的方法包含有以下步驟：

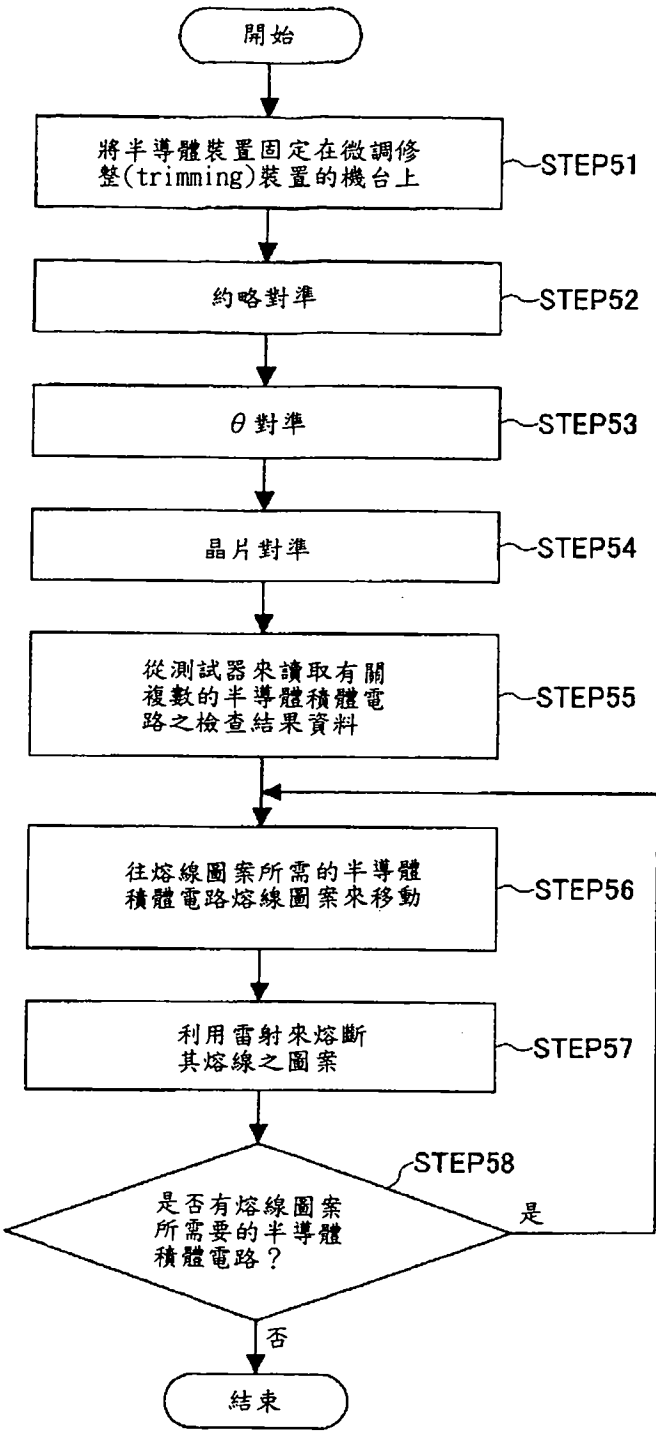
對準步驟，藉由鐳射微調修整(trimming)裝置、用設置在既定該半導體積體電路形成區域外周圍附近之影像辨識用之對準圖案來進行對準；以及熔線圖案切割步驟，於該複數半導體積體電路中，用來切斷設置於調整電氣特性所需的該半導體積體電路上的該熔線圖案。

第 1 圖

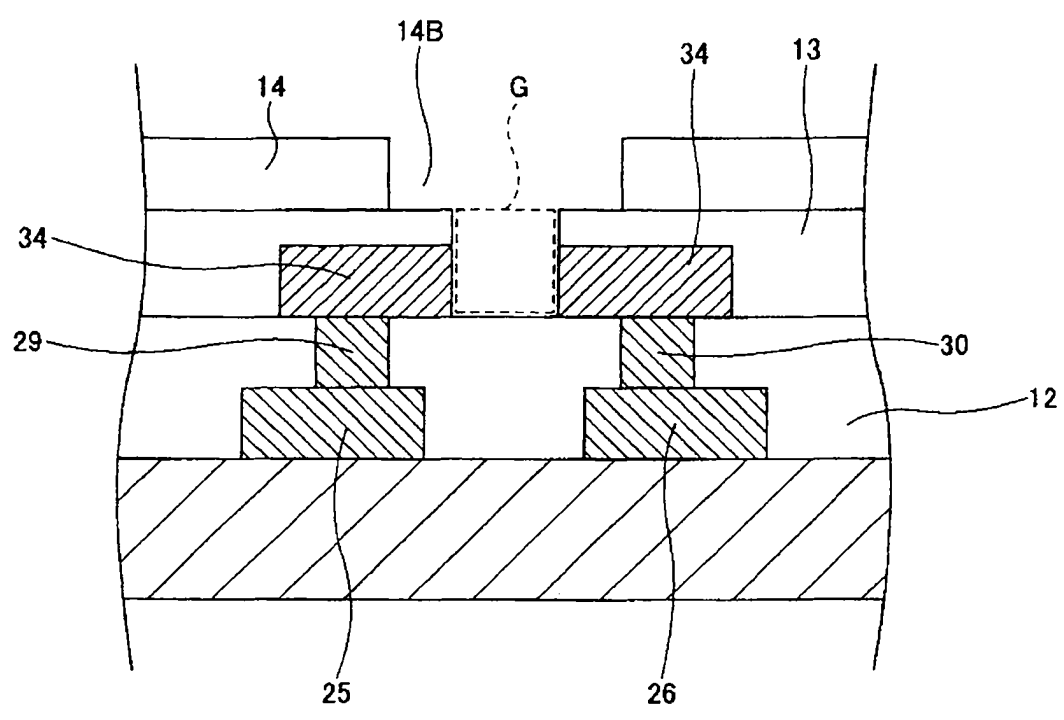




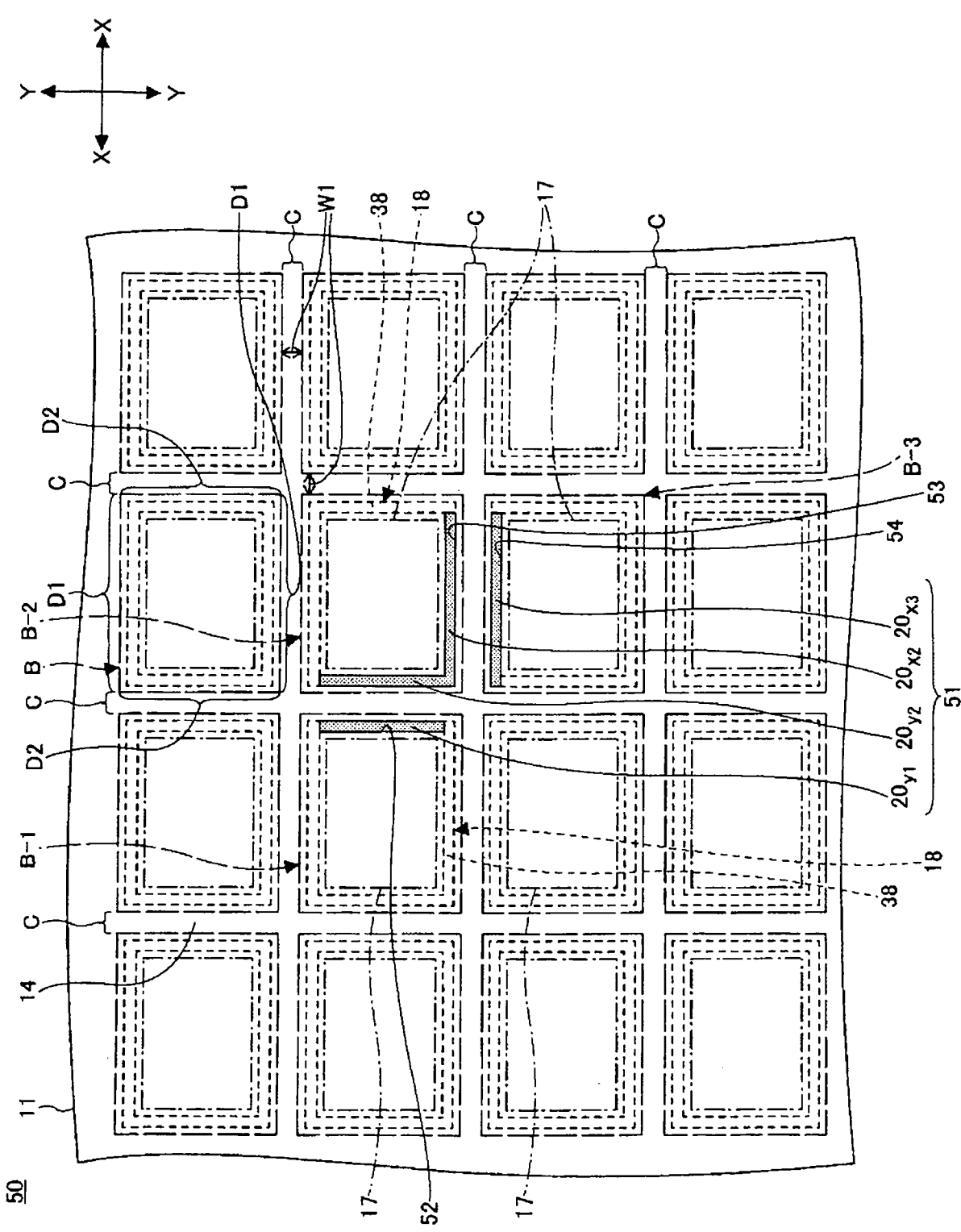
第 3 圖



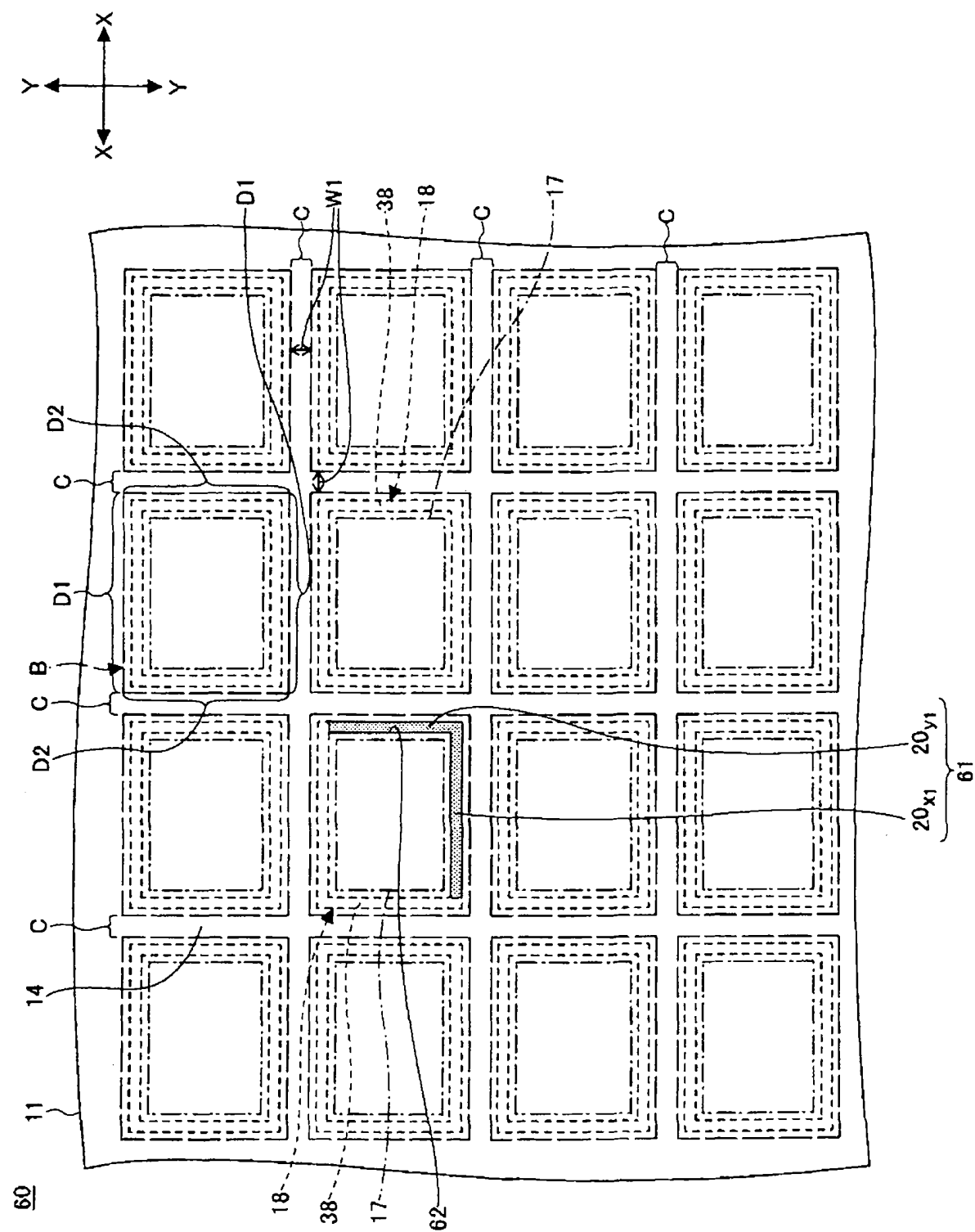
第 4 圖



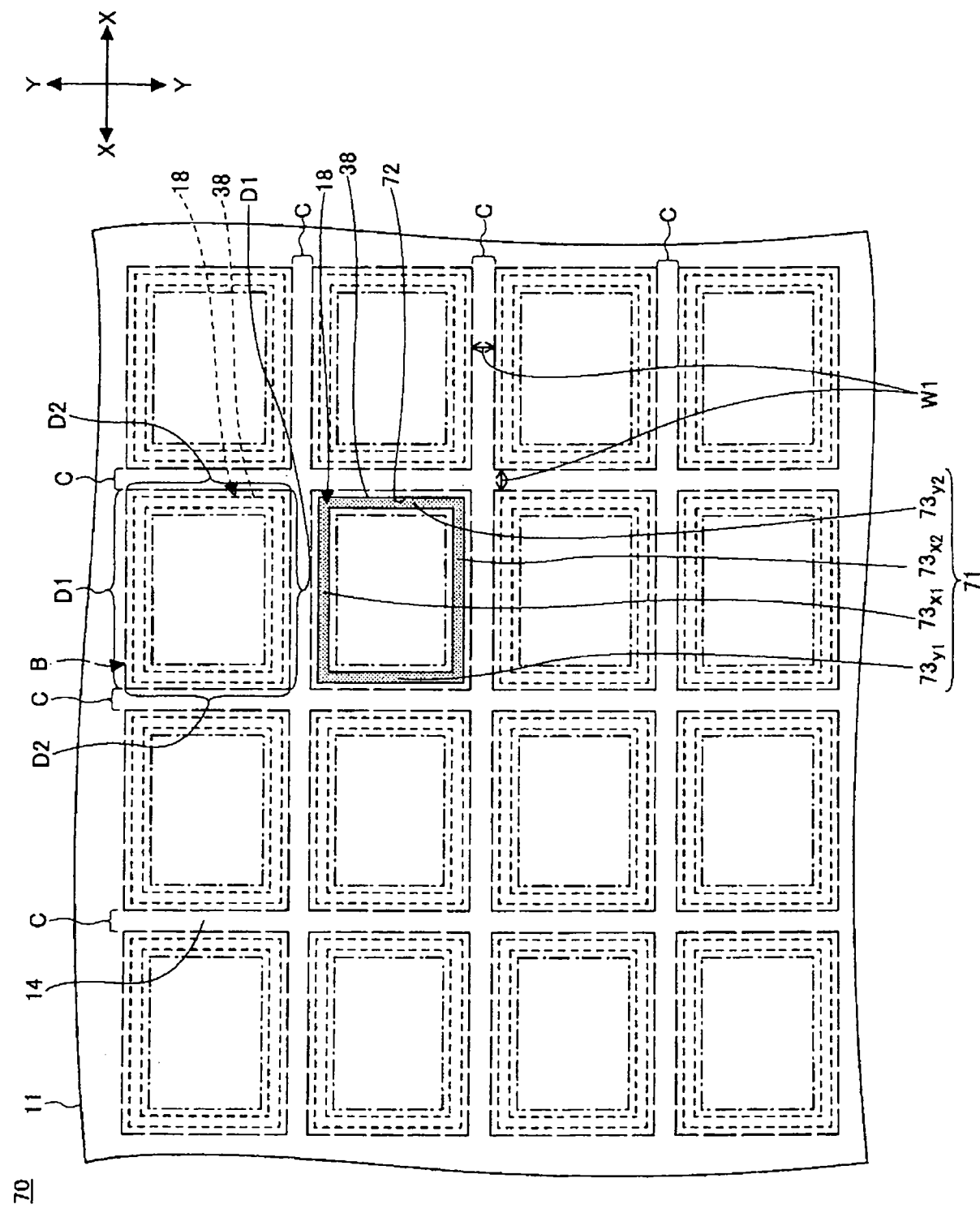
第 5 圖



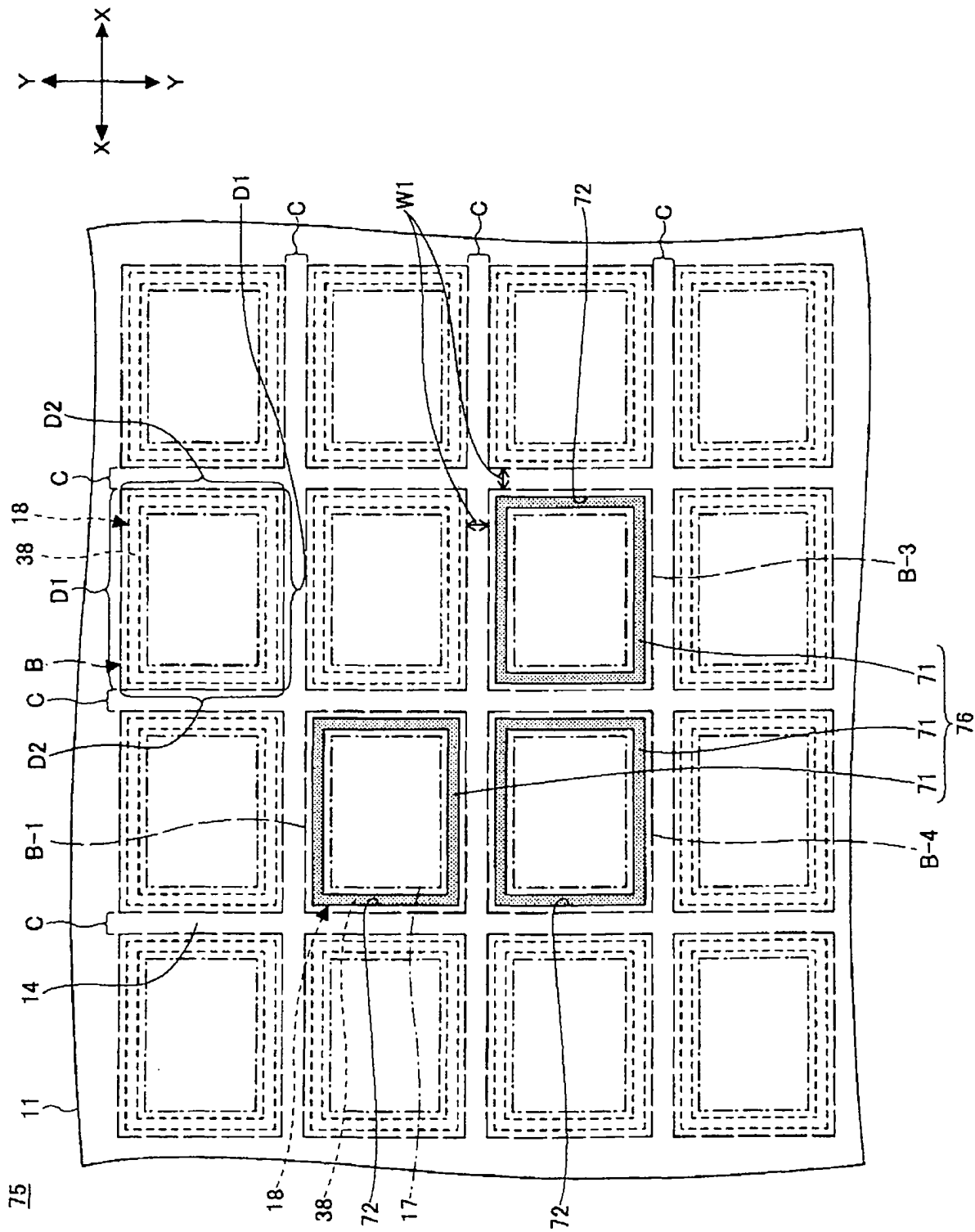
第 6 圖



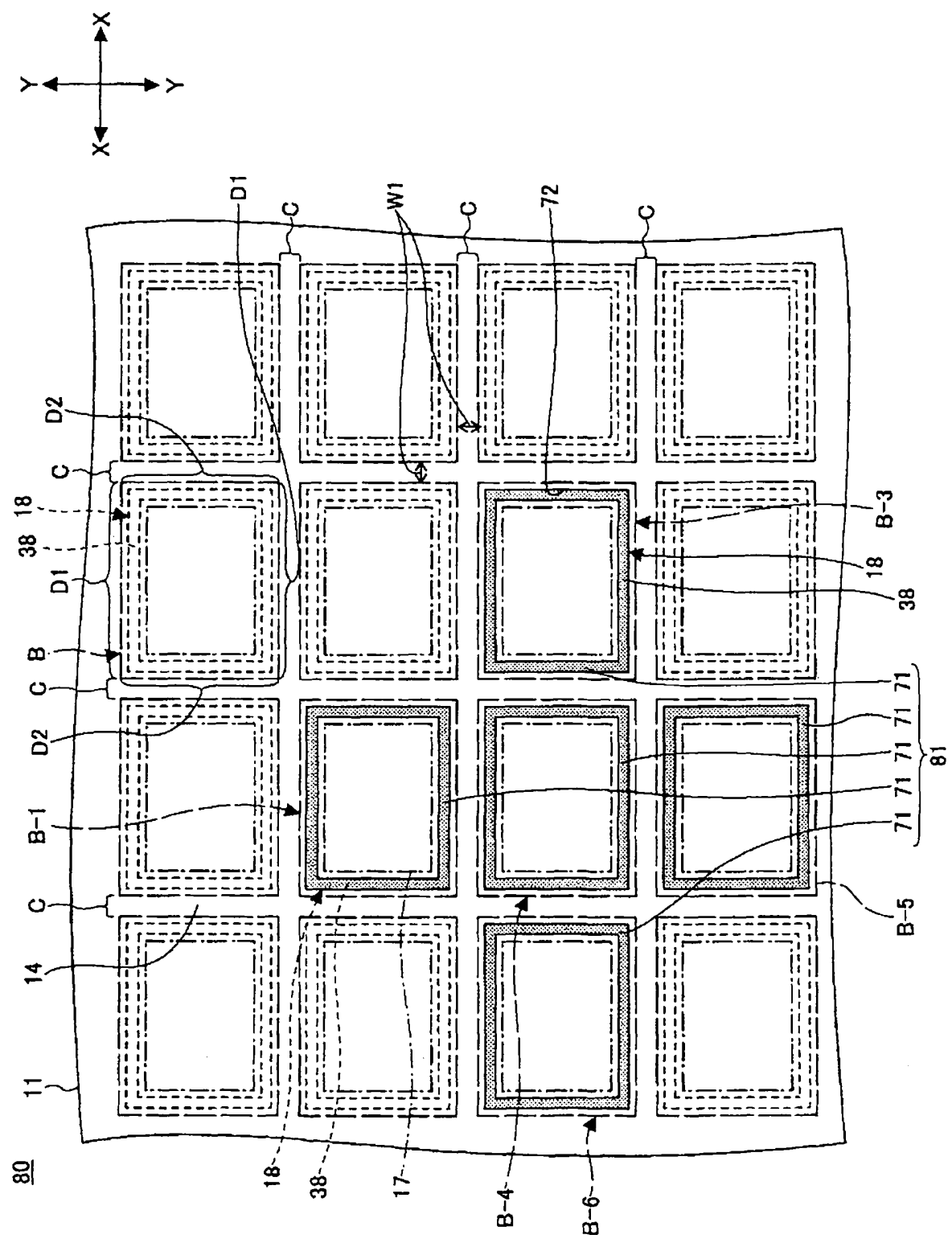
第 8 圖



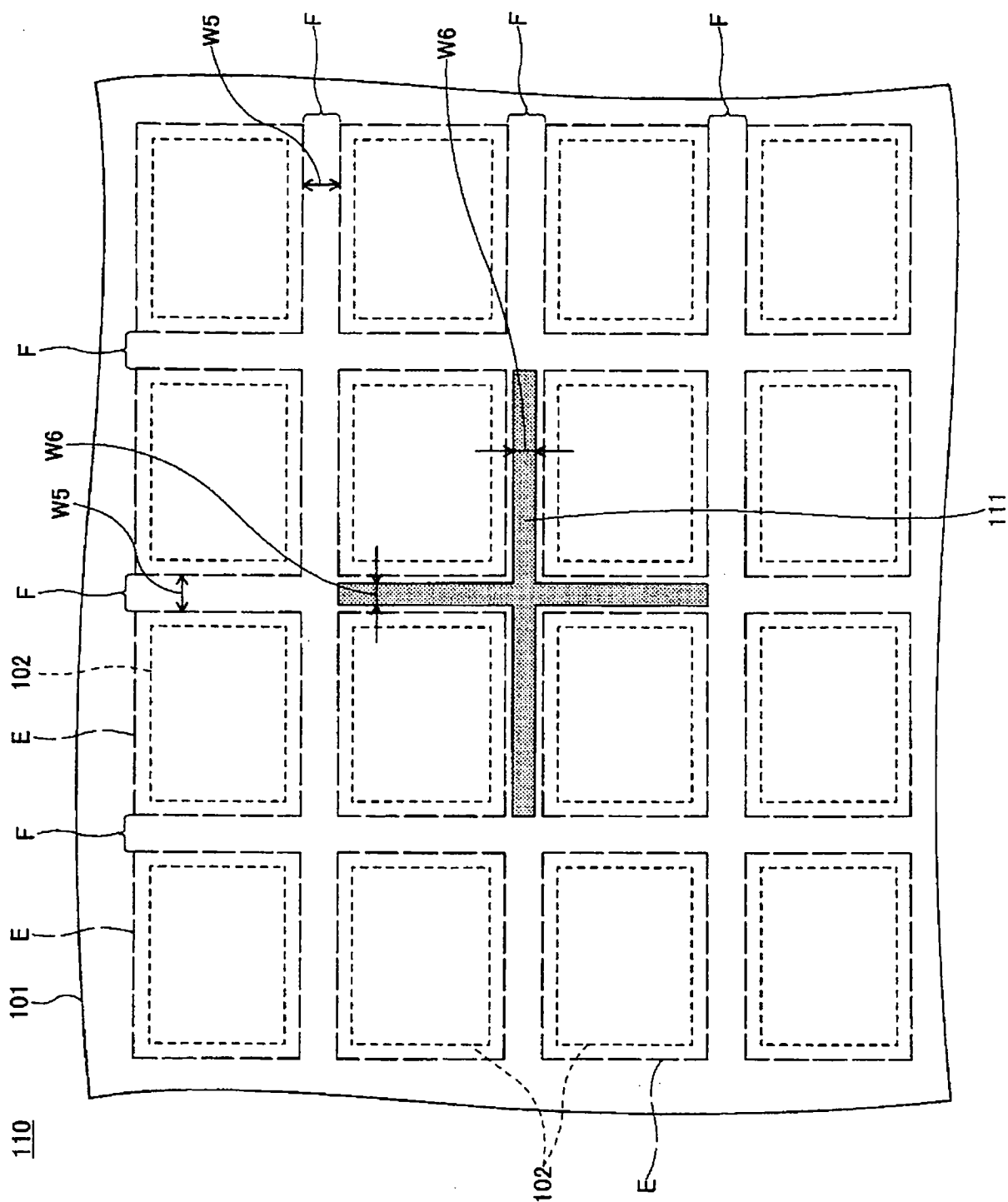
第 9 圖



第 10 圖



第 12 圖



七、指定代表圖：

(一)本案指定代表圖為：第 (2) 圖。

(二)本代表圖之元件符號簡單說明：

10 半導體裝置

11 半導體基板

14 鈍化膜

17 半導體積體電路

18 防護環

20 對準圖案

20_{X1}~20_{X4} 第 1 圖案

20_{Y1}~20_{Y4} 第 2 圖案

38 配線

C 切割(scribe)區域

B、B-1~B4 半導體積體電路形成區域

D1、D2 邊

W1 寬度

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無