

双面影印

公告本

申請日期	90.8.30
案 號	90121479
類 別	H04S 3/62

A4
C4

(以上各欄由本局填註)

576122

發明專利說明書

一、發明名稱	中 文	供音訊矩陣解碼裝置用之方法
	英 文	METHOD FOR APPARATUS FOR AUDIO MATRIX DECODING
二、發明人	姓 名	(1)詹姆士 W. 佛斯葛迪 (2)史帝芬 D. 維諾恩 (3)羅伯特 L. 安德森
	國 籍	(1)(2)(3)美 國
	住、居所	(1)美國猶他州希貝市·東1200S4750號·郵政信箱564號 (2)美國加州舊金山市·帕翠洛街100號 (3)美國加州舊金山市·帕翠洛街100號
三、申請人	姓 名 (名稱)	美商·杜比實驗室特許公司
	國 籍	美 國
	住、居所 (事務所)	美國加州舊金山市帕翠洛街100號
	代 表 人 姓 名	艾都亞德 A. 夏默

經濟部智慧財產局員工消費合作社印製

裝

訂

線

五、發明說明 (1)

本發明之界定

本發明係論及音訊信號處理。詳言之，本發明係論及"多向性"(或"多通道")音訊解碼技術，其係使用一"適性式"(或"主動性")音訊矩陣方法，可自一對音訊輸入信號流(或"信號"或"通道")，導出三個或更多之音訊信號流(或"信號"或"通道")。本發明可用以恢復音訊信號，其中，每一信號係與一方向相聯結，以及係藉由一編碼矩陣，組合成數目更少之信號。雖然本發明在說明上，係藉由此一特選之矩陣編碼，理應瞭解的是，本發明並不使用任何特定之矩陣編碼技術，亦可用以自其原為雙通道重現而錄製之材料，產生出合意之方向性效果。

相關技藝之說明

彼等音訊矩陣編碼和解碼技術，為此先存技藝所熟知。舉例而言，在所謂"4-2-4"音訊矩陣編碼和解碼技術中，四個來源信號，通常與四個主要方向相聯結(舉例而言，類似左方、中央、右方、和環繞，或者左前方、左後方、右前方、和右後方)，係以波幅-相位矩陣被編碼成兩個信號。此兩信號將會被傳送或儲存，以及接著被一波幅-相位矩陣解碼器解碼，以便恢復原有四個來源信號之近似值。此解碼之信號係一些近似值，因為一些矩陣解碼器，會遭受到該等解碼信號間常見之串音的缺點。理想上，此等解碼信號，應與該等來源信號相同，而使該等信號間無限分隔。然而，彼等矩陣解碼器天生之串音，僅能在彼等與相鄰方向相聯結之信號間，造成3分貝之分隔。一其中矩

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (2)

陣特性不變化之音訊矩陣，在此技藝中係已知為一"被動性"矩陣。

為克服彼等矩陣解碼器中之串音問題，已知在其先存技藝中，是適性地改變該等解碼矩陣之特性，以便提昇該等解碼信號間之分隔，以及更接近地近似化該等來源信號。此一主動性矩陣解碼器之一知名範例，有Dolby Pro Logic decoder，其係說明在美國專利編號第4,799,260號中，此專利係藉由參照而將其全文合併進本說明書內。"Dolby"和"Pro Logic"，係Dolby Laboratories Licensing Corporation之商標。此'260專利引用到一些為其先存技藝之專利，彼等中有許多係為說明各種其他類型之適性式矩陣解碼器。其他先存技藝式專利文獻包括：本發明人之一James W.Fosgate之專利，其中包括美國專利編號第5,625,696；5,644,640；5,504,819；5,428,687；和5,172,415號。每一此等專利，亦係藉由參照而將其全文合併進本說明書內。

雖然彼等先存技藝適性式矩陣解碼器，意欲降低該等重現信號間之串音，以及更接近地複製該等來源信號，其先存技藝已有多種方式如此做，彼等許多係既複雜又麻煩，而未能認清到上述解碼器中之中間信號可被用以簡化該解碼器及提昇其解碼器之準確度的有利關係。

因此，本發明係針對一些可認清及採用彼等適性式矩陣解碼器中之中間信號間迄今尚未被察覺之關係的方法和裝置。此等關係之利用，可允許彼等不當之串音成份，能

裝

訂

線

五、發明說明 (5)

圖示之簡單說明

第1圖係一有助於瞭解本發明之先存技藝式被動性解碼矩陣的功能示意圖；

第2圖係一有助於瞭解本發明之特徵的先存技藝式被動性解碼矩陣之功能示意圖；

第3圖係一根據本發明之特徵，有關第2圖之左方和右方VCA及和與差VCA，安排有關本發明之其他實施例中之VCA的負回授導出式控制系統(或"伺服器")之功能示意圖；

第4圖係一可顯示根據本發明之一特徵等於第2和3圖之組合體的安排之功能示意圖，其中之輸出組合器，可嚮應該等可藉以導出消除成份之 L_t 與 R_t 輸入信號，而非自上述被動性矩陣接收彼等，來產生該等被動性矩陣輸出信號成份；

第5圖係一可顯示根據本發明之一特徵等於第2和3圖與第4圖之安排的功能示意圖。在此第5圖之配置中，該等要被維持相等之信號，係該等被施加至該等輸出導出組合器及至該等用以控制VCA之回授電路的信號；此等回授電路之輸出，係包含該等被動性矩陣成份；

第6圖係一可顯示根據本發明之一特徵等於第2和3圖及第4圖與第5圖之安排的功能示意圖。其中，在其VCA與減法器之配置中，一VCA和減法器所提供之可變-增益-電路增益 $(1-g)$ ，係以一其增益依該等VCA之相反方向變化的VCA來取代。在此一實施例中，該等被動性矩陣成份係隱

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (6)

含式。在某些其他實施例中，該等被動性矩陣成份係顯含式；

第7圖係一繪出其 L_t/R_t 回授導出式控制系統之左方和右方VCA增益 g_l 和 g_r (垂直軸線)相對於其掃調角度 α (水平軸線)的理想化曲線圖；

第8圖係一繪出其和／差回授導出式控制系統之和與差VCA增益 g_c 和 g_s (垂直軸線)相對於其掃調角度 α (水平軸線)的理想化曲線圖；

第9圖係一繪出一其中控制信號之最大和最小對值為 ± 15 伏的縮放比例有關之左方／右方與反相之和／差控制電壓(垂直軸線)相對於其掃調角度 α (水平軸線)的理想化曲線圖；

第10圖係一繪出較小之第9圖曲線(垂直軸線)相對於其掃調角度 α (水平軸線)的理想化曲線圖；

第11圖係一就在採用其較小曲線前業已將其和／差控制電壓比例縮小0.8的情況，繪出較小之第9圖曲線(垂直軸線)相對於其掃調角度 α (水平軸線)的理想化曲線圖；

第12圖係一繪出其左後方／右後方回授導出式控制系統之左後方／右後方VCA增益 g_{lb} 和 g_{rb} (垂直軸線)相對於其掃調角度 α (水平軸線)的理想化曲線圖；

第13圖係一根據本發明之一特徵的一個主動性矩陣解碼器，可取得六個輸出之部分的功能示意圖；

第14圖係一可顯示六個可用於一如第13圖中所示六輸出主動性矩陣解碼器中之消除信號的功能示意圖；

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (7)

第15A-P圖係一些可顯示一具現本發明之特徵的實際類比電路之示意電路圖；

第16A圖係一可顯示本發明之一他型實施例的功能方塊圖；

第16B圖係一可顯示第16A圖之他型實施例的功能方塊圖；

第16C圖係一可顯示第16A圖之他型實施例的功能方塊圖；

第16D圖係一可顯示第16A圖之他型實施例的功能方塊圖；

第17圖係一可顯示其在一適用於第16A、B、C、或D圖之實施例中及本發明所揭示之其他實施例中的數位域內所具現之左方／右方伺服器的功能方塊圖；

第18圖係一可顯示其在一適用於第16A、B、C、或D圖之實施例中及本發明所揭示之其他實施例中的數位域內所具現之前方／後方伺服器的功能方塊圖；而

第19圖則係一可顯示其適用於第16A、B、C、或D圖之實施例中及本發明之其他實施例中的左後方／右後方控制信號之數位域的導出之功能方塊圖。

較佳實施例之詳細說明

第1圖係功能示意地顯示一被動性解碼矩陣。下列諸方程式，係彼等輸出與輸入 L_t 和 R_t ("左全"和"右全")之關係：

$$L_{out}=L_t \quad \text{(方程式1)}$$

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (8)

$$R_{out}=R_t \quad (\text{方程式2})$$

$$C_{out}=\frac{1}{2}*(L_t+R_t) \quad (\text{方程式3})$$

$$S_{out}=\frac{1}{2}*(L_t-R_t) \quad (\text{方程式4})$$

(此文件整篇之此等與其他方程式中之"*"符號，係指示乘法)

其中央輸出係該等輸入之和，以及其環繞輸出係該等輸入間之差。此外，兩者均具有某一縮放比例；此縮放比例係任選的，以及選為 $\frac{1}{2}$ 係基於解釋之便。其他縮放比例值係屬可能。上述 C_{out} 輸出係藉由施加一附有 $+\frac{1}{2}$ 之縮放比例因數的 L_t 和 R_t 至一線性組合器2而得到。上述 S_{out} 輸出係藉由分別施加一附有 $+\frac{1}{2}$ 與 $-\frac{1}{2}$ 之縮放比例因數的 L_t 和 R_t 至一線性組合器4而得到。

第1圖之被動性矩陣，因而可產生兩對音訊信號；其第一對為 L_{out} 和 R_{out} ；其第二對為 C_{out} 和 S_{out} 。在此一範例中，上述被動性矩陣之主要方向，係被指定為"左方"、"中央"、"右方"、和"環繞"。彼等相鄰之主要方向，係位於彼等彼此成九十度之軸線上，以致就此等方向之標記而言，左方係鄰接中央和環繞；環繞係鄰接左方和右方，等等。理應瞭解的是，本發明係可應用至任何具有成九十度之軸線的2:4解碼矩陣。

其一被動性矩陣解碼器，可自 m 個音訊信號，導出 n 個音訊信號，此處， n 係大於 m ，依據一不變之關係(舉例而言，在第1圖中， C_{out} 總為 $\frac{1}{2}*(L_t+R_t)$)。相形之下，一主動性矩陣解碼器，係依據一可變之關係，導出 n 個音訊信號。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (9)

一種配置一主動性矩陣解碼器之方式是，使一些信號依賴性信號成份，與一被動性矩陣之輸出信號相組合。舉例而言，誠如第2圖之功能示意圖顯示，有四個可傳送一些可變比例縮放版本之被動性矩陣輸出的VCA(電壓-控制放大器)6、8、10、和12，係在彼等線性組合器14、16、18、和20內，與該等未變更之被動性矩陣輸出(亦即，兩輸入本身加上兩組合器2和4之輸出)相加。由於該等VCA分別具有彼等導自上述被動性矩陣之左方、右方、中央、和環繞輸出，彼等之增益，可被指定為 g_l 、 g_r 、 g_c 、和 g_s ，(全為正值)。該等VCA輸出信號，將構成彼等消除信號，以及係與彼等具有來自該等消除信號所由導出之方向的串音之被動性導出輸出相組合，以便藉由抑制串音來增強上述矩陣解碼器之方向性能。

理應注意的是，在第2圖之安排中，其存在有上述被動性矩陣之路徑。每一輸出係其對應被動性矩陣輸出加上兩VCA之輸出的組合。考慮到串音成份會發生在彼等表示相鄰主要方向之輸出中，該等VCA輸出將會做選擇及做比例縮放，以提供其對應被動性陣列輸出有關所希望之串音消除。舉例而言，一中央信號將會在該等被動性解碼左方和右方信號內具有串音，以及一環繞信號將會在該等被動性解碼左方和右方信號內具有串音。因此，其左方信號輸出，應與彼等導自該等被動性解碼之中央和環繞信號的消除信號成份相組合，其他四個輸出亦然。該等信號在第2圖中被比例縮放、極性化、及組合之方式，可提供所希望

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (10)

之串音抑制。藉由在零至1之範圍內，改變其對應之VCA增益，該等被動性解碼輸出中所不希望之串音，將可被抑制。

第2圖之安排係具有下列諸方程式：

$$L_{out} = L_t - g_c * \frac{1}{2} * (L_t + R_t) - g_s * \frac{1}{2} * (L_t - R_t) \quad (\text{方程式 5})$$

$$R_{out} = R_t - g_c * \frac{1}{2} * (L_t + R_t) + g_s * \frac{1}{2} * (L_t - R_t) \quad (\text{方程式 6})$$

$$C_{out} = \frac{1}{2} * (L_t + R_t) - g_l * \frac{1}{2} * L_t - g_r * \frac{1}{2} * R_t \quad (\text{方程式 7})$$

$$S_{out} = \frac{1}{2} * (L_t - R_t) - g_l * \frac{1}{2} * L_t + g_r * \frac{1}{2} * R_t \quad (\text{方程式 8})$$

若所有VCA具有零之增益，則其安排將與上述之被動性矩陣相同。就所有VCA任何相等之值而言，第2圖之安排，將除一常數縮放比例外，與上述之被動性矩陣相同。舉例而言，若所有VCA具有0.1之增益：

$$L_{out} = L_t - 0.05 * (L_t + R_t) - 0.05 * (L_t - R_t) = 0.9 * L_t$$

$$R_{out} = R_t - 0.05 * (L_t + R_t) + 0.05 * (L_t - R_t) = 0.9 * R_t$$

$$C_{out} = \frac{1}{2} * (L_t + R_t) - 0.05 * L_t - 0.05 * R_t = 0.9 * \frac{1}{2} * (L_t + R_t)$$

$$S_{out} = \frac{1}{2} * (L_t - R_t) - 0.05 * L_t + 0.05 * R_t = 0.9 * \frac{1}{2} * (L_t - R_t)$$

此結果為上述做0.9之比例縮小的被動性陣列。因此，顯而易見的是，其靜止VCA增益之精確值，係如下文所說明並不重要。

考慮一範例。就僅該等主要方向(左方、右方、中央、和環繞)而言，彼等對應之輸入為 L_t 唯獨、 R_t 唯獨、 $L_t = R_t$ (其相同極性)、和 $L_t = -R_t$ (相反極性)，以及彼等對應之希望輸出只為 L_{out} 唯獨、 R_{out} 唯獨、 C_{out} 唯獨、和 S_{out} 唯獨。在每一情況中，理想上，一輸出唯獨應傳送一信號，以及其餘者

五、發明說明 (11)

應不傳送任何信號。

藉由檢視，很顯然若該等VCA能加以控制，以使一對應於所希望之主要方向者，具有一增益1，以及其餘者使甚小於1，則在除所希望者外之所有輸出處，該等VCA信號將可消除其不想要之輸出。誠如上文所述，在第2圖之配置中，該等VCA輸出在作用上，可消除該等相鄰主要方向(其中有上述被動性矩陣之串音進入)中之串音成份。

因此，舉例而言，若兩者輸入係以相等之同相位信號饋入，故 $R_t=L_t$ =(例如)1，以及若其結果是 $g_c=1$ ，以及 g_l 、 g_r 、和 g_s 全為零或接近零，則得到：

$$L_{out}=1-1*\frac{1}{2}*(1+1)-0*\frac{1}{2}*(1-1)=0$$

$$R_{out}=1-1*\frac{1}{2}*(1+1)+1*\frac{1}{2}*(1-1)=0$$

$$C_{out}=\frac{1}{2}*(1+1)-0*\frac{1}{2}*1-0*\frac{1}{2}*1=1$$

$$S_{out}=\frac{1}{2}*(1-1)-0*\frac{1}{2}*1+0*\frac{1}{2}*1=0$$

其唯一之輸出係來自所希望之 C_{out} 。一類似之計數將顯示，相同之結果適用一信號僅來自其他三個主要方向中之一的情況。

彼等方程式5、6、7、和8，可同等地被寫成如下：

$$L_{out}=\frac{1}{2}*(L_t+R_t)*(1-g_c)+\frac{1}{2}*(L_t-R_t)*(1-g_s) \quad (\text{方程式9})$$

$$C_{out}=\frac{1}{2}*L_t*(1-g_l)+\frac{1}{2}*R_t*(1-g_r) \quad (\text{方程式10})$$

$$R_{out}=\frac{1}{2}*(L_t+R_t)*(1-g_c)-\frac{1}{2}*(L_t-R_t)*(1-g_s) \quad (\text{方程式11})$$

$$S_{out}=\frac{1}{2}*L_t*(1-g_l)-\frac{1}{2}*R_t*(1-g_r) \quad (\text{方程式12})$$

在此一安排中，每一輸出係兩信號之組合。彼等 L_{out} 、和 R_{out} 兩者均涉及該等輸入信號之和與差及該等和與差

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (12)

VCA之增益(彼等輸入係導自該等中央和環繞方向之VCA，此對方向係與該等左方和右方之方向成九十度)。彼等 C_{out} 、和 S_{out} 兩者均涉及該等實際輸入信號與該等左方和右方VCA之增益(彼等輸入係導自該等對應左方和右方之方向的VCA，此對方向係與該等中央和環繞方向成九十度)。

考慮一非主要方向，其中， R_t 在饋入上係與 L_t 之信號相同，具有相同之極性，但係受到衰減。此一條件係表示一被置於該等左方和右方主要方向間之某處的信號，以及因而應自 L_{out} 和 C_{out} 傳送輸出，而很少或毫無出自 R_{out} 和 S_{out} 者。

就 R_{out} 和 S_{out} 而言，此一零輸出可被達成，若其兩項係大小值相等，但極性相反。

就 R_{out} 而言，此一消除有關之關係是：

$$\begin{aligned} & [\frac{1}{2} * (L_t + R_t) * (1 - g_c)] \text{之大小值} \\ & = [\frac{1}{2} * (L_t - R_t) * (1 - g_s)] \text{之大小值} \end{aligned} \quad (\text{方程式13})$$

就 S_{out} 而言，其對應之關係是：

$$\begin{aligned} & [\frac{1}{2} * L_t * (1 - g_l)] \text{之大小值} \\ & = [\frac{1}{2} * R_t * (1 - g_r)] \text{之大小值} \end{aligned} \quad (\text{方程式14})$$

對一在任何兩相鄰主要方向間掃調(或，單單是位於)之信號的考慮，將透露出兩相同之關係。換言之，當該等輸入信號係代表一掃調於任何兩鄰接輸出間之聲音時，此等大小值關係將可確保，該聲音係顯現自該等對應於該兩相鄰主要方向之輸出，以及其他兩輸出則無輸出傳送。為

五、發明說明 (13)

實質上達成該結果，每一方程式9-12內之兩項的大小值，應要促使趨向相等。此可藉由尋求使上述主動性矩陣內之兩對信號的相對大小值保持相等，而加以達成：

$$\begin{aligned} & [(L_t + R_t) * (1 - g_c)] \text{之大小值} \\ & = [(L_t - R_t) * (1 - g_s)] \text{之大小值} \end{aligned} \quad (\text{方程式 15})$$

與

$$\begin{aligned} & [L_t * (1 - g_l)] \text{之大小值} \\ & = [R_t * (1 - g_r)] \text{之大小值} \end{aligned} \quad (\text{方程式 16})$$

彼等方程式15和16中所顯示之希望關係，係與彼等方程式13和14者相同，但省略了彼等之縮放比例。當該等對應之輸出，係以第2圖之組合器14、16、18、和20得到時，該等信號所由相組合之極性和彼等之縮放比例，可能要加以處理。

本發明係基於此等迄今尚未被察覺之相等波幅大小值之關係，以及最好如下文之說明，使用自我作用式回授控制，來保持彼等之關係。

由以上有關不當串音信號成份之消除的討論，以及該等主要方向有關之要求，可就此解釋所用之縮放比例推論出，一VCA所需之最大增益應為1。在靜止、未界定、或"未控制"之條件下，該等VCA應採用一小增益，而有效地提供上述之被動性矩陣。當一對VCA中之一的增益，需要自其靜態值朝1上昇時，該對之另一個可能停留在其靜止之增益下，或可能朝相反之方向移動。一方便及實際之關係是，保持該對之增益的乘積為一常數。使用彼等dB中之增益為

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (14)

彼等控制電壓之一線性函數的類比VCA，此將會自動發生，若有一控制電壓，能等量地(但以有效之相反極性)施加至一對之兩者。另外一種選擇是，保持該對之增益的和為一常數。舉例而言，誠如第16-19圖有關之說明，本發明係以數位方式或以軟體來加以具現，而非使用類比組件。

因此，舉例而言，若其靜止增益為 $1/a$ ，該對之兩增益間的實際關係，可能是彼等之乘積而為：

$$g_l * g_r = 1/a^2, \text{ 以及}$$

$$g_c * g_s = 1/a^2.$$

"a"之一典型值，可能位於10至20之範圍內。

第3圖係以功能示意圖顯示，第2圖之左方和右方VCA(分別為6和12)有關之一回授導出式控制系統(或"伺服器")。其可接收該等 L_i 和 R_i 輸入信號，可處理彼等藉以導出該等中間 $L_i * (1 - g_l)$ 與 $R_i * (1 - g_r)$ 信號，可比較此等中間信號之大小值，以及可嚮應該大小值中之任何差異，產生一誤差信號，此誤差信號可使該等VCA縮小彼等大小值中之差異。一種達成此一結果之方式是，整流該等中間信號，以導出彼等之大小值，以及將此兩大小值信號，施加至一比較器，其輸出可舉例而言，以一可使其 L_i 信號中之增加會增加 g_l 及降低 g_r 之極性，來控制該等VCA之增益。彼等電路值(或彼等數位或軟體具現中之等價體)係經選擇，以使當該比較器之輸出為零時，其靜止放大器增益，係大幅小於1(例如， $1/a$)。彼等較佳之數位具現，在下文之顯示及說明上，係配合第17和18圖。

五、發明說明 (15)

特言之，在其類比域內，一具現其比較功能之方式是，將該兩大小值轉換至其對數域，以致該比較器可減去彼等，而非決定彼等之比率值。許多類比VCA，係具有一些正比於上述控制信號之一指數值的增益，故彼等可天生及便利地採用一基於對數之比較器的控制輸出之反對數值。

詳言之，誠如第3圖中所示，其 L_i 輸入係施加至其左方VCA 6，以及至其線性組合器22具一+1之縮放比例的輸入端。其左方VCA 6之輸出，係施加至其組合器22具一-1之縮放比例的輸入端(因而形成一減法器)，以及此組合器22之輸出，係施加至一全波整流器24。上述之 R_i 輸入，係施加至其右方VCA 12，以及至一線性組合器26具一+1之縮放比例的輸入端。其右方VCA 12之輸出，係施加至其組合器26具-1之縮放比例的輸入端(因而形成一減法器)，以及此組合器26之輸出，係施加至一全波整流器28。該等整流器24和28之輸出，係分別施加至一在運作上為一差動放大器之運算放大器30的非反相與反相輸入端。此放大器30之輸出，可將一屬某種誤差信號性質而在供應上不反相之控制信號，提供給上述VCA 6之增益控制輸入端，以及以反相極性提供給上述VCA 12之增益控制輸入端。此誤差信號係指示，該兩大小值應要相等之信號，係有不同之大小值。該誤差信號係被用來"操控"該等VCA，使在彼等正確之方向上，藉以縮小該等中間信號之大小值中的差異。該等至上述組合器16和18之輸出，係取自該等VCA 6和VCA 12之

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (16)

輸出。因此，每一中間信號只有一成份，會被施加至該等輸出組合器，亦即， $-L_t g_r$ 和 $-R_t g_l$ 。

就一些穩態信號之條件而言，其大小值中之差異，可藉由提供足夠之迴路增益，而被縮小至一可忽略之量。然而，為達成實質上之串音消除，並非必要縮小其大小值中之差異，至零或一可忽略之量不可。例而言，一足以降低分dB差異達一10之因數的迴路增益，在理論上將可使最壞情況中之串音，造成30 dB之改善。就動態條件而言，其回授控制安排中之時間常數，應做選擇，而促使該等大小值，能在一基本上至少就最大信號條件而言不被聽聞之方式中趨向相等。此所說明各種配置中之時間常數的選擇之細節，係超出本發明之範圍。

彼等電路參數，最好在選擇上使提供大約20 dB之負回授，以及使其VCA增益不會上昇超過1。該等VCA增益，就在本說明書中配合第2、4、和5圖之安排所說明之縮放比例範例而言，可自某一小值(舉例而言， $1/a^2$ ，甚小於1)，變化上至但不超過1。由於其負回授所致，第3圖之安排在作用上，將可使該等進入整流器之信號，保持近似相等。

由於彼等正確之增益，在彼等很小時並不重要，任何其他只要該對中有一之增益上昇朝向1便可迫使另一為一小值的關係，將可造成類似可被接受之結果。

第2圖之中央和環繞VCA(分別為8和10)有關之回授導出式控制系統，大體上在說明上係與第3圖之安排相同，但接收的並非 L_t 與 R_t ，而是彼等之和與差，以及係將該等來

五、發明說明 (17)

自VCA 6和VCA 12之輸出(構成其對應之中間信號)，施加至彼等組合器14和20。

因此，一高程度之串音消除，可在一廣泛變化之輸入信號條件下，使用一無特別精確度要求之電子電路，而被達成。

此回授導出式控制系統，在運作上可處理一些來自上述被動性矩陣之成對音訊信號，而使每一對中間音訊信號中之中間音訊信號的相對波幅之大小值，能促使趨向相等。

第3圖中所示之回授導出式控制系統，可反向控制其兩VCA 6和12之增益，而促使該等至整流器24和28之輸入趨向相等。此兩項促使趨向相等條件之程度，係依據該等整流器、緊接彼等之比較器30、和該等VCA之增益／控制關係等的特性而定。其迴路增益愈大，其相等性愈接近，但無論此等元件之特性(當然，假定該等信號之極性，可使降低彼等位準之差異)如何，一促使趨向相等均將會發生。實際上，其比較器不可能具有無限之增益，但可被實現為一具有有限增益之減法器。

若該等整流器係線性式，亦即，若彼等之輸出，係直接正比於彼等輸入之大小值，該比較器或減法器之輸出，將為其信號電壓或電流差之一函數。若取而代之的是，該等整流器係響應彼等輸入大小值之對數值，亦即，響應其表為dB之位準，該比較器輸入端處所執行之減法，將等於對應於採用該等輸入位準之比率值。此有利的是，其結果則會與其絕對信號位準無關，而係依據其信號表為dB之差

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (18)

而定。考慮該等表為dB之來源信號位準，更能反映人類之感觀，此意謂其他等於其迴路增益之事物，係與響度無關，以及因而其促使趨向相等之程度，亦將與絕對響度無關。當然，在某一極低之位準下，該等對數整流器，將會停止精確地運作，以及因而其中有一輸入臨界值，低於此其促使趨向相等便會停止。然而，此結果是其控制可被維持超過一70或以上之dB範圍，而不需要就高輸入信號位準，要有異常高之迴路增益，以致更造成一些與迴路之穩定性有關之潛在問題。

同理，該等VCA 6和12，可具有一些正比或反比於彼等控制電壓之增益(亦即，乘法器或除法器)。此將具有之效果是，當該等增益很小時，其控制電壓內之小絕對值變化，將可造成其表為dB之增益的大變化。舉例而言，考慮一具有一最大增益1之VCA，如同此回授導出式控制系統配置中所需要，以及一變化自例如0至10伏特之控制電壓 V_c ，以致其增益可表示為 $A=0.1 \cdot V_c$ 。當 V_c 接近其最大值時，一例如自9900至10000 mV之100 mV(毫伏)變化，將會傳送一 $20 \cdot \log(10000/9900)$ 或約0.09 dB之增益變化。當 V_c 更小時，一例如自100至200 mV之100 mV(毫伏)變化，將會傳送一 $20 \cdot \log(200/100)$ 或約6 dB之增益變化。結果，其有效迴路增益，及因而之響應速率，或將會依據其控制信號係大或小，而做巨大之變化。再次地，其迴路會存在有一些穩定性之問題。

此一問題，可藉由採用彼等dB中之增益，係正比於其

五、發明說明 (19)

控制電壓，或不同地表示，彼等電壓或電流增益，係依據其控制電壓之指數或反對數而定的VCA，來加以消除。其控制電壓只要是在其範圍內，此控制電壓中類似100 mV之小變化，將會接著使其增益中產生相同之dB變化。此等裝置可輕易得自類比IC，以及其特徵或其之近似可以數位具現體輕易達成。

所以，其較佳之類比實施例，係採用一些對數整流器，和按指數律控制之可變增益放大作用，而在一輸入位準和兩輸入信號之比率的寬廣範圍內，傳送更為均勻之促使趨向相等(以dB視之)。

由於在人類之聽覺中，方向感並非隨頻率而為一常數，最好是能應用某種頻率加權至彼等輸入進該等整流器之信號，以便強調彼等對方向感較多貢獻之頻率，以及強調彼等或可能導致不當之操控者。因此，在一些實際之實施例中，第3圖中之整流器24和28，係前接一些實驗導出之濾波器，而提供一可衰減低頻和極高頻並提供一中間聽覺範圍內的緩和上昇響應之響應。理應注意的是，此等濾波器並不會改變該等輸出信號之頻率響應，彼等只是改變上述回授導出式控制系統內之控制信號和VCA增益。

一等於第2和3圖之組合體的安排，係功能示意地顯示在第4圖中。其不同於第2和3圖之組合體者在於，彼等輸出組合器，係響應該等 L_t 和 R_t 輸入信號成份，來產生彼等被動性矩陣輸出信號成份，而非自上述自其導出消除成份之被動性矩陣接收彼等。此安排可提供如同第2和3圖之組合

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (20)

體的結果，只要彼等相加之係數，基本上係與該等被動性矩陣中者相同。第4圖係合併該等配合第3圖所說明之回授安排。

更明確言之，在第4圖中，該等 L_i 與 R_i 輸入，係首先施加至一包括如同第1圖被動性矩陣配置之組合器2和4的被動性矩陣。其亦為上述被動性矩陣左方輸出之 L_i 輸入，係施加至其左方VCA 32，以及施加至一線性組合器34具一+1之縮放比例的輸入端。其左方VCA 32之輸出，係施加至上述線性組合器34具一-1之縮放比例的輸入端(因而形成一減法器)。其亦為上述被動性矩陣右方輸出之 R_i 輸入，係施加至其右方VCA 44，以及施加至一線性組合器46具一+1之縮放比例的輸入端。其右方VCA 44之輸出，係施加至上述線性組合器46具一-1之縮放比例的輸入端(因而形成一減法器)。該等組合器34和46之輸出，分別係該等信號 $L_i*(1-g_l)$ 與 $R_i*(1-g_r)$ ，以及此等信號之大小值，最好能保持相等，或者促使彼等趨向相等。為達成該結果，該等信號最好係施加至一類似第3圖中所示並配合其之說明的回授電路。此回授電路接著可控制彼等VCA 32和44之增益。

此外，仍參照第4圖，上述來自組合器2之被動性矩陣的中央輸出，係施加至上述之中央VCA 36，以及至一線性組合器38具一+1之縮放比例的輸入端。其中央VCA 36之輸出，係施加至上述線性組合器38具一-1之縮放比例的輸入端(因而形成一減法器)。上述來自組合器4之被動性矩陣的環繞輸出，係施加至上述之環繞VCA 40，以及至一線性組

五、發明說明 (21)

合器42具一+1之縮放比例的輸入端。其環繞VCA 40之輸出，係施加至上述線性組合器42具一-1之縮放比例的輸入端(因而形成一減法器)。該等組合器38和42之輸出，分別係該等信號 $\frac{1}{2}*(L_t+R_t)*(1-g_c)$ 與 $\frac{1}{2}*(L_t-R_t)*(1-g_s)$ ，以及此等信號之大小值，最好能保持相等，或者促使彼等趨向相等。為達成該結果，該等信號最好係施加至一類似第3圖中所示並配合其之說明的回授電路或伺服器。此回授電路接著可控制彼等VCA 38和42之增益。彼等虛線內之部分43和47，係構成一部份該等伺服器(此等伺服器進一步包含第3圖之有關部分)。

該等輸出信號 L_{out} 、 C_{out} 、 S_{out} 、和 R_{out} ，係由彼等組合器48、50、52、和54所產生。每一組合器，可接收兩VCA之輸出(此VCA之輸出係構成彼等大小值尋求能保持相等之中間信號的一成份)，以提供彼等消除信號成份和任一或兩者輸入信號，而提供彼等被動性矩陣信號成份。更明確言之，其輸入信號 L_t ，係施加至上述 L_{out} 組合器48具一+1之縮放比例的輸入端、至上述 C_{out} 組合器50具一+ $\frac{1}{2}$ 之縮放比例的輸入端、以及至上述 S_{out} 組合器52具一- $\frac{1}{2}$ 之縮放比例的輸入端。其輸入信號 R_t ，係施加至上述 R_{out} 結合器54具一+1之縮放比例的輸入端、至上述 C_{out} 組合器50具一+ $\frac{1}{2}$ 之縮放比例的輸入端、以及至上述 S_{out} 組合器52具一- $\frac{1}{2}$ 之縮放比例的輸入端。上述左方VCA 32之輸出，係施加至上述 C_{out} 組合器50具一- $\frac{1}{2}$ 之縮放比例的輸入端，以及亦至上述 S_{out} 組合器52具一- $\frac{1}{2}$ 之縮放比例的輸入端。上述右方

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (22)

VCA 44之輸出，係施加至上述C_{out}組合器50具一 $-\frac{1}{2}$ 之縮放比例的輸入端，以及至上述S_{out}組合器52具一 $+\frac{1}{2}$ 之縮放比例的輸入端。上述中央VCA 36之輸出，係施加至上述L_{out}組合器48具一 -1 之縮放比例的輸入端，以及至上述R_{out}組合器54具一 -1 之縮放比例的輸入端。上述環繞VCA 40之輸出，係施加至上述L_{out}組合器48具一 -1 之縮放比例的輸入端，以及至上述R_{out}組合器54具一 $+1$ 之縮放比例的輸入端。

理應注意的是，在各個圖示中，舉例而言，在第2和4圖中，最初可能會呈現，該等消除信號並未與該等被動性矩陣信號相反(舉例而言，某些消除信號，係以與上述被動性矩陣信號相同之極性，施加至彼等組合器)。然而，在運作中，當一消除信號變得很顯著時，其將會具有一確實與上述被動性矩陣信號相反之極性。

另一與第2和3圖及第4圖相等之安排，係功能示意地顯示在第5圖中。在此第5圖之配置中，該等要被維持相等之信號，係該等要被施加至上述輸出導出組合器及至上述回授電路以控制VCA之信號。此等信號包含彼等被動性矩陣輸出信號。相形之下，在第4圖之安排中，該等自上述回授電路施加至輸出組合器之信號，係該等VCA輸出信號，以及係排除該等被動性矩陣成份。因此，在第4圖中(以及在第2和3圖之組合體中)，彼等被動性成份，必要顯含地與與上述回授電路之輸出相組合，而在第5圖中，該等回授電路之輸出，係包含該等被動性矩陣成份，以及本身即十分充分。亦理應注意的是，在第5圖之安排中，彼等施加至該

五、發明說明 (23)

等輸出組合器的，係該等中間信號輸出，而非該等VCA輸出(彼等每一僅構成上述中間信號輸出之一成份)。然而，第4圖和第5圖(加上第2和3圖之組合體)之配置係相等(如同下文所說明第16A-D圖之配置)，以及若彼等相加係數正確，該等來自第5圖之輸出，將會與彼等出自第4圖(和第2和3圖之組合體)者相同。

在第5圖中，方程式9、10、11、和12中之四個中間信號 $[\frac{1}{2}*(L_t+R_t)*(1-g_c)]$ 、 $[\frac{1}{2}*(L_t-R_t)*(1-g_s)]$ 、 $[\frac{1}{2}*L_t*(1-g_l)]$ 、 $[\frac{1}{2}*R_t*(1-g_r)]$ ，係藉由處理該等被動性矩陣輸出，以及接著相加或相減以導出該等所希望之輸出而得到。該等信號如上文配合第3圖所說明，係饋入至兩回授電路之整流器和比較器，此等回授電路，最好在作用上可使該對信號之大小值，能保持相等。第3圖之回授電路，當被應用至第5圖之配置時，係使彼等至輸出組合器之輸出，取自該等組合器22和26之輸出，而非自該等VCA 6和12。

仍參照第5圖中，彼等組合器2和4、VCA 32、36、40、和44之連接，係如同第4圖之安排。而且，在第4圖和第5圖兩者中，該等組合器34、38、42、和46之輸出，最好係施加至其兩回授控制電路(彼等組合器34和46之輸出，係至一第一此類電路，以便產生VCA 32和44有關之控制信號，以及彼等組合器32和44之輸出，係至一第二此類電路，以便產生VCA 36和40有關之控制信號)。在第5圖中，其組合器34之輸出，即上述之 $L_t*(1-g_l)$ 信號，係施加至上述 C_{out} 組合器58具一+1之縮放比例的輸入端，以及至上述 S_{out} 組

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (24)

合器 60 具 -1 之縮放比例的輸入端。上述之 $R_t \cdot (1-g_r)$ 信號，係施加至上述 C_{out} 組合器 58 具 -1 之縮放比例的輸入端，以及至上述 S_{out} 組合器 60 具 -1 之縮放比例的輸入端。其組合器 38 之輸出，即上述之 $\frac{1}{2} \cdot (L_t + R_t) \cdot (1-g_c)$ 信號，係施加至上述 L_{out} 組合器 56 具 -1 之縮放比例的輸入端，以及至上述 R_{out} 組合器 62 具 -1 之縮放比例的輸入端。其組合器 42 之輸出，即上述之 $\frac{1}{2} \cdot (L_t - R_t) \cdot (1-g_s)$ 信號，係施加至上述 L_{out} 組合器 56 具 -1 之縮放比例的輸入端，以及至上述 R_{out} 組合器 62 具 -1 之縮放比例的輸入端。彼等虛線內之部分 45 和 49，係構成一部份該等伺服器。(此等伺服器進一步包含第 3 圖之有關部分)。

不同於先存技藝適性式矩陣解碼器，彼等控制信號係由該等輸入產生，本發明之特徵，較佳地採用一閉迴路控制，其中提供輸出之信號的大小值，係受到測量及被回授藉以提供其之適性。特言之，不同於先存技藝式開迴路系統，在本發明之某些特徵中，彼等非主要方向有關不當信號所希望之消除，並非依賴該等信號與控制路徑之特性上的準確匹配，以及彼等閉迴路配置，可大幅地降低其電子電路對精確度之要求。

理想上，除彼等實際電路之缺點外，在任何以已知相對波幅和極性饋入進 L_t 和 R_t 輸入端之來源信號，將可自其所希望之輸出產生信號，而自其他者產生可忽略之信號的意義上，本發明之"保持大小值相等"之配置，係屬"完美的"。"已知相對波幅和極性"係意謂，該等 L_t 和 R_t 輸入，係代

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (25)

表或為一主要方向，或為一在相鄰主要方向間之某一位置。

再次考慮方程式9、10、11、和12，每一合併有一VCA之可變增益電路的總增益，可見係一成 $(1-g)$ 形式之減法安排。每一VCA增益，可自某一小值，變化上至但不超過1。相照之下，上述之可變增益電路增益 $(1-g)$ ，可自一極接近1向下變化至零。因此，第5圖可重繪成第6圖，其中，每一VCA與相聯結之減法器，業已由一單一VCA所取代，其增益係在與第5圖中之VCA相反的方向上變化。因此，每一可變增益電路之增益 $(1-g)$ ，(舉例而言，藉由一具有一增益 $"g"$ 之VCA來加以具現，其輸出係如第2/3、4、和5圖中所示，自一被動性矩陣輸出相減)，係由一對應之可變增益電路的增益 $"h"$ (舉例而言，藉由一具有一增益 $"h"$ 而作用於一被動性矩陣輸出之單獨VCA來加以具現)，來加以取代。若上述增益 $"(1-g)"$ 之特性，係與增益 $"h"$ 者相同，以及若該等回授電路在作用上，可使該等必備對之信號的大小值間能維持相等，第6圖之配置，便係等於第5圖之配置，以及將傳送相同之輸出。確實，所有揭示之配置，第2/3、4、5、和6圖之配置，彼此係相等的。

雖然第6圖之配置，與所有先前之配置均相等，以及在功能上完全一樣，理應注意的是，上述之被動性矩陣並未顯含地出現，而係隱含的。在該等先前配置之靜止或未操控的條件中，該等VCA之增益 g ，將會下降至一很小之值，當所有VCA之增益 h 上昇至彼等之最大值，即1或接近其時，其對應之未操控條件，將會發生。

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (26)

參照第6圖中，更明確言之，上述被動性矩陣之左方輸出，其亦與上述之輸入信號 L_t 相同，係施加至一具有一增益 h_l 之左方VCA 64，以生產上述之中間信號 $L_t * h_l$ 。上述被動性矩陣之右方輸出，其亦與上述之輸入信號 R_t 相同，係施加至一具有一增益 h_r 之右方VCA 70，以生產上述之中間信號 $R_t * h_r$ 。上述被動性矩陣出自組合器2之中央輸出，係施加至一具有一增益 h_c 之中央VCA 66，以生產一中間信號 $\frac{1}{2} * (L_t + R_t) * h_c$ 。上述被動性矩陣出自組合器4之環繞輸出，係施加至一具有一增益 h_s 之環繞VCA 68，以生產一中間信號 $\frac{1}{2} * (L_t - R_t) * h_s$ 。誠如上文之解釋，該等VCA增益 h 在運作上，係與該等VCA增益 g 相反，以致其 h 增益之特性，係與其 $(1-g)$ 增益之特性相同。彼等虛線內之部分69和71，係構成一部份之該等伺服器。

控制信號之產生

對該等配合截至目前所說明之實施例所發展之控制信號做一分析，將有助於瞭解本發明，以及有助於解釋本發明之揭示說明，如何應用至自一對音訊輸入信號流，導出5個或更多各與一方向相聯結之音訊信號流。

在下文之分析中，該等結果在例示上，將藉由考慮一繞其收聽者順時針方向自其後方開始，經由其左方、中央前、右方、及回至其後方成一圓掃調之音訊源。其變數 α 係其影像相對於一收聽者之角度的測量值，0度係在其後方，以及180度係在其中央前方，

該等輸入大小值 L_t 和 R_t 與 α 之關係，係如下列之表示

五、發明說明 (27)

式：

$$L_t = \cos \left[\pi \frac{(\alpha - 90)}{360} \right] \quad (\text{方程式 17A})$$

$$R_t = \sin \left[\pi \frac{(\alpha - 90)}{360} \right] \quad (\text{方程式 17B})$$

上述參數 α 與該等輸入增益之大小值的比率值和極性間，存在著一對一之映射；使用 α 可導致分析更加方便。當 α 為 90 度時， L_t 係有限值，而 R_t 為零，亦即，唯獨左方。當 α 為 180 度時， L_t 和 R_t 係相等而具有相同之極性（中央前方）。當 α 為 0 度時， L_t 和 R_t 係相等但具有相反之極性（中央後方）。誠如下文之進一步解釋，彼等有關之特定值，係發生在 L_t 與 R_t 相差 5 dB 以及具有相反之極性時；此將會產生在零之任一側 31 度的 α 值。實際上，彼等左和右前方揚聲器，通常係相對於其中央，被置於較 ± 90 度更向前（舉例而言； ± 30 至 45 度），以致 α 並非實際上代表其相對於上述收聽者之角度，而係一任選用以例示掃調之參數。彼等要做說明之數字，係經安排以使其水平軸線之中間（ $\alpha = 180$ 度），係代表其中央前方，以及其左方和右方盡頭（ $\alpha = 0$ 和 360 度），係代表其後方。

誠如上文配合第 3 圖之說明所做的討論，一回授導出式控制系統中之一對 VCA 的增益間之方便及實際關係，係保持彼等之乘積為一常數。就指數式控制之 VCA 而言，在饋送上係使一增益上昇時，另一增益便下降，此如同第 3 圖之實施例，可於相同之控制信號饋入該對兩者時自動發

（請先閱讀背面之注意事項再填寫本頁）

訂

五、發明說明 (28)

生。

以 L_t 和 R_t 表示該等輸入信號，設定該等 VCA 增益 g_l 和 g_r 之乘積，使等於 $1/a^2$ ，以及假定有足夠大之迴路增益，來完成最終之促使趨向相等，第3圖之回授導出式控制系統，將可調整該等 VCA 之增益，以使下列之方程式能被滿足：

$$|L_t| \cdot (1 - g_l) = |R_t| \cdot (1 - g_r) \quad (\text{方程式 18})$$

此外，

$$g_l \cdot g_r = \frac{1}{a^2} \quad (\text{方程式 19})$$

很顯然，在此等方程式之第一個中，彼等 L_t 和 R_t 之絕對大小值，係無關緊要。此結果僅依據彼等之比率值 L_t/R_t 而定；稱此為 X 。將第二方程式之 g_r ，代入第一方程式中，則可得到一 g_l 之二次方程式，其解為(此二次方程式之另一根，並不表示一真實之系統)：

$$g_l = \frac{1}{2} \frac{[X \cdot a^2 - a^2 + \sqrt{a^2 \cdot (X^2 \cdot a^2 - 2 \cdot X \cdot a^2 + a^2 + 4 \cdot X)}]}{X \cdot a^2} \quad (\text{方程式 20})$$

相對於上述之掃調角度 α ，繪製 g_l 和 g_r ，則可得到第7圖。誠如所預期的， g_l 係在其後方自一極低之值上昇，於其輸入代表其唯獨左方 ($\alpha = 90$) 時，至其最大值，以及接著下降回至其中央前方 ($\alpha = 180$) 有關之某一低值。在其右半部中， g_l 將保持極小。類似地及對稱地， g_r 除了在其掃調之右半部之中間外係很小，而於 $\alpha = 270$ 度(唯獨右方)時上昇至1。

以上之結果，係有關上述之 L_t/R_t 回授導出式控制系

裝

訂

線

五、發明說明 (29)

統。上述之和／差回授導出式控制系統，係在完全相同之方式中作用，而產生第8圖中所示之和增益 g_c 和差增益 g_s 。再次地，誠如所預期的，其和增益將會在其中央前方上昇至1，而在其他處，下降至某一低值，而其差增益則會在其後方上昇至1。

若上述回授導出式控制系統之VCA增益，如同其較佳實施例中，係依據其控制電壓之指數而定，則其控制電壓將會依據其增益之對數而定。因此，由以上之方程式，可導出該等 L_t/R_t 與和／差控制電壓有關之表示式，亦即，上述回授導出式控制系統之比較器，即第3圖之比較器30，的輸出。第9圖係顯示在一其中控制信號之極大和極小值為 ± 15 伏特之實施例中，該等左方／右方與和／差控制電壓，後者係反相的(亦即，實際為差／和)。很顯然，其他之縮放比例係屬可能。

第9圖中之曲線，會在兩點處交越，一處之信號係代表一在其收聽者左後方之某處的影像，以及另一為在其前半部。由於此等曲線天生之對稱性，此等交越點係恰在該等對應相鄰主要方向之 α 之中途。在第9圖中，彼等係發生在45和225度處。

彼等先存技藝(例如，本發明人James W. FOSgate之美國專利編號第5,644,640號)顯示，其有可能自兩主要控制信號，導出其兩者之較大(較正)或較小(較少正)之信號，雖然該先存技藝，係以一不同之方式導出該等主控制信號，以及對彼等所成之控制信號做不同之使用。第10圖係例示一

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (30)

等於第9圖曲線的較小者之信號。此一導出之控制信號，將會於 α 為45度時，上昇至一最大值，亦即，其原有兩曲線交越處之值。

此導出控制信號之最大值，精確地在 $\alpha=45$ 處上昇至其最大值，可能是不利的。在實際之實施例中，其代表左後方之導出式主要方向，最好能較接近其背後，亦即，具有一小於45度之值。其最大值之精確位置，可在採用較正或較負之函數前，藉由偏移(加入或減去一常數)或比例縮放該等左方／右方與和／差控制信號之一或兩者，以使彼等曲線能在彼等較佳之 α 值處交越，而被移動。例如，第11圖顯示其與第10圖相同之運作，除了該等和差控制電壓，已被比例縮放0.8外，其結果是其最大值，此時係出現在 $\alpha=31$ 度。

在完全相同之方式中，比較其反相之左方／右方控制信號與反相之和／差控制信號，以及採用類似之偏移或縮放比例，一第二新控制信號將可被導出，其最大值係出現在一對應於其收聽者之右後方之預定位置中，而在所希望及預定之 α (例如，360-31或329度，零之另一側的31度，與其左後方對稱)處。其係第11圖之左方／右方反轉圖。

第12圖係顯示施加此等導出式控制信號至VCA之效果，其方式是使其最正之值可得到一增益1。正如該等左方和右方VCA，可得到彼等在其左方和右方主要方向處上昇至1之增益，此等導出式左後方和右後方VCA增益，可於一信號被置於一些預定之位置(在此一範例，零之任一側的

五、發明說明 (31)

$\alpha = 31^\circ$ 度)時，上昇至1，但可就所有其餘之位置保持極小。

彼等類似之結果可由線性控制之VCA得到。該等主控制電壓相對掃調參數 α 有關之曲線將會不同，但將會在一些可藉由適當比例縮放或偏移做選擇之點處交越，故可藉由較少之運作，導出其他除最初四個主要方向外之特定影像位置有關的進一步控制電壓。很顯然，其亦有可能藉由採用其較大(較正)而非其較小(較負)值，使該等控制信號反相，以及導出新的。

在採用其較大或較小值前，修飾該等主控制信號，以移動彼等之交越點，另外可包括一非線性運作，以取代或加上一偏移或一比例縮放。很顯然此一修飾，可容許產生一些進一步之控制電壓，彼等之最大值，可位在幾乎任何 L_i 和 R_i (該等輸入信號)所希望大小值之比率和相對極性處。一具有多於四個輸出之適性式矩陣

第2和4圖係顯示，一被動性矩陣，可加入一些適性消除項，以消除不當的之串音。在此等情況中，藉由四個VCA，可導出四個可能之消除項，以及每一VCA可就該等四個主要方向中之一處及對應於一出自四個輸出(左方、中央、右方、和後方)之一的支配性輸出之來源，而到達一最大之增益，通常是1。此系統在兩相鄰接之主要方向間掃調之一信號將產生很少或無來自彼等對應於該兩相鄰主要輸出外之輸出的意義中，是完美的。

此一原理可被延伸至彼等超過四個輸出之主動性系統。在此一情況中，該系統並非"完美"，但彼等不當之信

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (32)

號，仍可充分地消除，以致其結果在音訊上不會受到串音之傷害。舉例而言，試觀第13圖之六輸出矩陣。第13圖，即一部份根據本發明所製主動性矩陣的功能示意圖，係一有助於解釋得到多於四個輸出之方式。第14圖係顯示彼等可用於第13圖之六個消除信號的導出方式。第13和14圖係有關根據本發明之第一方式設置多於四個輸出。一種根據本發明之第二方式設置多於四個輸出之方法，將會在下文配合第16-19圖來加以揭示。

首先參照第13圖，其中有六個輸出：左前方(L_{out})、中央前方(C_{out})、右前方(R_{out})、中央後方(或環繞)(S_{out})、右後方(RB_{out})、與左後方(LB_{out})。就其三個前方和環繞輸出而言，其最初之被動性矩陣，係與以上所述四輸出系統者相同(一直接 L_t 輸入、其比例縮小一半及施加至一線性組合器80以產生中央前方之 L_t 加 R_t 的組合、其比例縮小一半及施加至一線性組合器82以產生中央前方之 L_t 減 R_t 的組合、和一直接 R_t 輸入)。其中有兩個額外之後方輸出，左後方和右後方，係因以一1之縮放比例施加 L_t ，以及以一-b之縮放比例施加 R_t ，使至一線性組合器84，以及以一-b之縮放比例施加 L_t ，並且以一1之縮放比例施加 R_t ，使至一線性組合器86，對應於該等依據方程式 $LB_{out}=L_t-b*R_t$ 和 $RB_{out}=R_t-b*L_t$ 之輸入組合，而產生。其中，b係一通常小於1之正係數，舉例而言，0.25。注意其非本發明之重點但在任何實際系統中或將被期待的對稱性。

在第13圖中，除該等被動性矩陣項外，該等輸出線性

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (33)

組合器(88、90、92、94、96、和98)，可如消除該等被動性矩陣輸出所要求，接收多重之主動消除項(在線路100、102、104、106、108、110、112、114、116、118、120和122上面)。此等項係包含該等輸入，和／或該等輸入乘以VCA(未示出)之增益的組合，或者該等輸入與該等輸入乘以VCA之增益的組合。誠如上文所述，該等VCA係受到控制，而使彼等之增益，可就一主要輸入條件而上升至1，以及可就其他條件係顯著地較小。

第13圖之配置，係具有六個主要方向，由彼等界定有相對大小值和極性之輸入 L_i 和 R_i 所提供，彼等各應僅自其適當之輸出產生信號，而大體上消除其他五個輸出中之信號。就一代表一掃調於兩相鄰主要方向之信號的輸入條件而言，彼等對應於此等主要方向之輸出，應傳送一些信號，但其餘之輸出應很小或不傳送。因此，一般預期就每一輸出而言，除上述之被動性矩陣外，其中將會有幾個消除項(實際上，多於第13圖中所示的兩個)，各係對應於一對應於每一其他主要方向之輸入有關的不當輸出。實際上，第13圖之安排可做修飾，以消除其中央後方 S_{out} 輸出(因而消除彼等組合器82和94)，以致其中央後方僅為彼等左後方與右後方間之一掃調中途，而非一第六主要方向。

就第13圖之六輸出系統或其五輸出之他型而言，其中有六個可能消除信號：其四個係經由其兩對為部份之左方／右方與和／差回授導出式系統VCA所導出，另兩個係經由彼等在控制上如上文所述之左後方與右後方VCA所導

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (34)

出(亦見下文所述第14圖之實施例)。該等六個VCA之增益，係根據第7圖(g_l 左方和 g_r 右方)、第8圖(g_c 和與 g_s 差)、和第12圖(g_{lb} 左方和 g_{rb} 右後方)。該等消除信號，係使用一些計得或另外被選定之係數，與該等被動性矩陣項相加，藉以如下文所述，極小化不想要之串音。

每一主要輸出要達至其所需之消除混合係數，是藉由就每一其他主要方向，考慮該等輸入信號和VCA增益，並記住該等VCA增益，僅就該等在對應主要方向處之信號上昇至1，以及將隨著影像之移離，相當迅速地自1下降。

因此，舉例而言，在其左方輸出之情況中，一般需要考慮該等有關中央前方、唯獨右方、右後方、中央後方(在五輸出之情況中，非為一真正之主要方向)、和左後方之信號條件。

更詳細就第13圖之五輸出的修飾體考慮其左輸出， L_{out} 。其包含上述來自被動性矩陣之項， L_t 。當其輸入係位於中央時，為消除其輸出，當 $L_t=R_t$ 與 $g_c=1$ 時，其將需要項 $\frac{1}{2} * g_c * (L_t + R_t)$ ，完全如同在第2或4圖之四輸出系統中。當其輸入係位於中央後方，或者中央後方與右前方間之任一處(因而包含右後方)時，為消除其輸出，當 $L_t=R_t$ 與 $g_c=1$ 時，其將需要 $\frac{1}{2} * g_s * (L_t - R_t)$ ，再次地，完全如同在第2或4圖之四輸出系統中。當其輸入係代表左後方時，為消除其輸出，其將需要一來自上述增益 g_{lb} 如同第12圖中而變化之左後方VCA的信號。此唯有當其輸入位於左後方之地區內時，可明確地傳送一顯著之消除信號。由於其左後方可被視為

裝

訂

線

五、發明說明 (35)

左前方，僅以 L_t 表示，與中央後方，以 $\frac{1}{2}*(L_t-R_t)$ 表示，間之某處，一般預期上述之左後方 VCA，應可對此等信號之組合運作。

各種固定之組合可加以使用，但藉由使用該等業已通過彼等左方和差 VCA 之信號，亦即， g_l*L_t 與 $\frac{1}{2}*g_s*(L_t-R_t)$ 的和，此組合係依據彼等信號在左後方之地區內，但非恰在左後方，所掃調之位置而變化，並提供此等掃調之位置與左後方本身之較佳消除運作。理應注意的是，在此左後方位置處，其可被視為左方與正後方間之中間位置， g_l 和 g_s 兩者，均具有一些小於 1 之有限值。因此， L_{out} 之預期方程式將為：

$$L_{out}=[L_t]-\frac{1}{2}*g_c*(L_t+R_t)-\frac{1}{2}*g_s*(L_t-R_t)-X*g_{lb}*(g_l*L_t+g_s*\frac{1}{2}*(L_t-R_t))$$

(方程式 21)

其係數 X 可由實驗或者當一來源係在其左後方主要方向之區域內時，對彼等精確 VCA 增益之考慮而導出。其項 $[L_t]$ 係其被動性矩陣項。彼等項 $\frac{1}{2}*g_c*(L_t+R_t)$ 、 $-\frac{1}{2}*g_s*(L_t-R_t)$ 、和 $\frac{1}{2}*X*g_{lb}*((g_l*L_t+g_s*\frac{1}{2}*(L_t-R_t)))$ ，係表示彼等可在線性組合器 88(第 13 圖)內與 L_t 相組合以導出其輸出音訊信號 L_{out} 之消除項(見第 14 圖)。誠如上文所述，其中可有多於第 13 圖中所示兩個(100 和 102)之串音消除項輸入。

其有關 R_{out} 之方程式，係以類似之方式導出，或者藉由對稱性：

$$R_{out}=[R_t]-\frac{1}{2}*g_c*(L_t+R_t)+\frac{1}{2}*g_s*(L_t-R_t)-\frac{1}{2}*X*g_{rb}*(g_r*R_t-g_s*(L_t-R_t))$$

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (36)

(方程式22)

其項 $[R_t]$ 係其被動性矩陣項。彼等項 $\frac{1}{2} * g_c * (L_t + R_t)$ 、 $\frac{1}{2} * g_s * (L_t - R_t)$ 、和 $-\frac{1}{2} * X * g_{lb} * ((g_r * R_t - g_s * \frac{1}{2} * (L_t - R_t)))$ ，係表示彼等可在線性組合器 98(第 13 圖)內與 R_t 相組合以導出其輸出音訊信號 R_{out} 之消除項(見第 14 圖)。誠如上文所述，其中可有多於第 13 圖中所示兩個(120 和 122)之串音消除項輸入。

其中央前方輸出， C_{out} ，係包含其被動性矩陣項 $\frac{1}{2} * (L_t + R_t)$ ，加上就上述四輸出系統而言之左方和右方消除項， $-\frac{1}{2} * g_l * L_t$ 和 $-\frac{1}{2} * g_r * R_t$ ：

$$C_{out} = [\frac{1}{2} * (L_t + R_t)] - \frac{1}{2} * g_l * L_t - \frac{1}{2} * g_r * R_t \quad (\text{方程式 23})$$

就該等左後方、中央後方、或右後方而言，並不需要顯含消除項，因為彼等係左和右前方間經由後方(環繞，在上述之四輸出中)的有效掃調位置，以及業已得到消除。其項 $\frac{1}{2} * (L_t + R_t)$ ，係其被動性矩陣項，彼等項 $-\frac{1}{2} * g_l * L_t$ 和 $-\frac{1}{2} * g_r * R_t$ ，係表示彼等可被施加至輸入 100 和 102 及可在線性組合器 90(第 13 圖)內以一比例縮放版本之 L_t 和 R_t 相組合以便消除輸出音訊信號 C_{out} 之消除項(見第 14 圖)。

就其左後方輸出而言，誠如前文所述，其開始之被動性矩陣為 $L_t - b * R_t$ 。就一唯獨左方輸入而言，當 $g_l = 1$ 時，很顯然，其所需要之消除項，因而為 $-g_l * L_t$ 。就一唯獨右方輸入而言，當 $g_r = 1$ 時，其消除項為 $+b * g_r * R_t$ 。就一中央前方輸入而言，其中， $L_t = R_t$ 和 $g_c = 1$ ，其來自上述被動性項不想要之輸出，可藉由 $(1-b) * g_c * \frac{1}{2} * (L_t + R_t)$ ，來加以消除。其右

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (37)

後方之消除項為 $-g_{rb}*(g_r*R_t - \frac{1}{2}*g_s*(L_t-R_t))$ 。其就 R_{out} 所用之項係相同，而帶一最佳化之係數，其再次地可由實驗或自該等左方或右方條件內之VCA增益的計算而達至。因此，

$$LB_{out}=[L_t-b*R_t]-g_l*L_t+b*g_r*R_t-(1-b)*g_c*\frac{1}{2}*(L_t+R_t)-y*g_{rb}*(g_r*R_t-g_s*\frac{1}{2}*(L_t-R_t))$$

(方程式24)

同理，

$$RB_{out}=[R_t-b*L_t]-g_r*R_t+b*g_l*L_t-(1-b)*g_c*\frac{1}{2}*(L_t+R_t)-y*g_{lb}*(g_l*R_t+g_s*\frac{1}{2}*(L_t-R_t))$$

(方程式25)

參照方程式24，其項 $[L_t-b*R_t]$ ，為其被動性矩陣項，以及該等項 $-g_l*L_t$ 、 $+b*g_r*R_t$ 、 $-\frac{1}{2}*(1-b)*g_c*(L_t+R_t)$ 、和 $-y*g_{rb}*(g_r*R_t-g_s*\frac{1}{2}*(L_t-R_t))$ ，係表示彼等可在線性組合器92(第13圖)內與 L_t-bR_t 相組合以導出其輸出音訊信號 LB_{out} 之消除項(見第14圖)。誠如上文所述，其中可有多於第13圖中所示兩個(108和110)之串音消除項輸入。

參照方程式25，其項 $[R_t-b*L_t]$ ，為其被動性矩陣項，以及該等項 $-g_r*R_t$ 、 $b*L_t*g_l$ 、 $-\frac{1}{2}*(1-b)*g_c*(L_t+R_t)$ 、和 $-y*g_{lb}*(g_l*R_t+g_s*\frac{1}{2}*(L_t-R_t))$ ，係表示彼等可在線性組合器96(第13圖)內與 R_t-bL_t 相組合以導出其輸出音訊信號 RB_{out} 之消除項(見第14圖)。誠如上文所述，其中可有多於第13圖中所示兩個(116和118)之串音消除項輸入。

實際上，所有彼等係數可能需要做調整，以便就該等回授導出式控制系統無法傳送精確相等之信號位準的有限迴路增益和其他不完美處做補償，以及可採用該等六消除信號之其他組合。

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (38)

當然，此等原理可使延伸至彼等具有多於五個或六個輸出之實施例。藉由進一步對上述回授導出式控制系統之左方／右方與和／差回授部份應用比例縮放、偏移、或非線性處理，將可導出另外兩個控制信號，而容許經由一些增益在 α 之其他希望之預定值處上昇至最大值的VCA，產生額外之消除信號。其在每一其他主要方向處之信號的存在下，考慮每一輸出之合成程序，復將產生適當之項和係數，以供產生額外之輸出。

茲參照第14圖，彼等輸入信號 L_i 和 R_i ，係施加至一被動性陣列130，其可自其 L_i 輸入，產生一左方矩陣信號輸出；自其 R_i 輸入，產生一右方矩陣信號輸出；自一輸入為 L_i 和 R_i 各帶有縮放比例因數 $+\frac{1}{2}$ 之線性組合器132，產生一中央輸出；以及自一輸入為 L_i 和 R_i 各分別帶有縮放比例因數 $+\frac{1}{2}$ 和 $-\frac{1}{2}$ 之線性組合器134，產生一環繞輸出。此被動性矩陣之主要方向，係被定為左方、右方、中央、和環繞。彼等相鄰之主要方向，係位於彼此成九十度之軸線上，以致就此等方向之標記而言，左方係與中央和環繞相鄰；環繞係與左方和右方相鄰，等等。

該等左方和右方被動性矩陣信號，係施加至一第一對可變增益電路136和138，和彼等相聯結之回授導出式控制系統140。該等中央和環繞被動性矩陣信號，係施加至一第二對可變增益電路142和144，和彼等相聯結之回授導出式控制系統146。

其左方可變增益電路136，係包含一具有一增益 g_1 之電

五、發明說明 (39)

壓控制放大器(VCA)148和一線性組合器150。其VCA之輸出，將會在其組合器]50內，被上述之左方被動性矩陣信號減去，以致上述可變增益電路之總增益為 $(1-g_l)$ ，以及上述之可變增益電路在該組合器之輸出處構成一中間信號之輸出，係 $(1-g_l)*L_t$ 。其VCA 148構成一消除信號之輸出信號，係 g_l*L_t 。

其右方可變增益電路138，係包含一具有一增益 g_r 之電壓控制放大器(VCA)152和一線性組合器154。其VCA之輸出，將會在其組合器]54內，被上述之右方被動性矩陣信號減去，以致上述可變增益電路之總增益為 $(1-g_r)$ ，以及上述之可變增益電路在該組合器之輸出處構成一中間信號之輸出，係 $(1-g_r)*R_t$ 。其VCA 148之輸出信號 g_r*R_t ，係構成一消除信號。該等 $(1-g_r)*R_t$ 與 $(1-g_l)*L_t$ 中間信號，係構成一第一對中間信號。此第一對中間信號之相對大小值，最好係促使趨向相等。此係藉由下文所述其相聯結之回授導出式控制系統140，來加以完成。

其中央可變增益電路142，係包含一具有一增益 g_c 之電壓控制放大器(VCA)156和一線性組合器158。其VCA之輸出，將會在其組合器]58內，被上述之中央被動性矩陣信號減去，以致上述可變增益電路之總增益為 $(1-g_c)$ ，以及上述之可變增益電路在該組合器之輸出處構成一中間信號之輸出，係 $\frac{1}{2}*(1-g_c)*(L_t+R_t)$ 。其VCA 158之輸出信號 $\frac{1}{2}*g_c*(L_t+R_t)$ ，係構成一消除信號。

其環繞可變增益電路144，係包含一具有一增益 g_r 之電

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (40)

壓控制放大器(VCA)160和一線性組合器162。其VCA之輸出，將會在其組合器162內，被上述之環繞被動性矩陣信號減去，以致上述可變增益電路之總增益為 $(1-g_s)$ ，以及上述之可變增益電路在該組合器之輸出處構成一中間信號之輸出，係 $\frac{1}{2}*(1-g_s)*(L_t-R_t)$ 。其VCA 160之輸出信號 $\frac{1}{2}*g_s*(L_t-R_t)$ ，係構成一消除信號。該等 $\frac{1}{2}*(1-g_c)*(L_t+R_t)$ 和 $\frac{1}{2}*(1-g_s)*(L_t-R_t)$ 中間信號，係構成一第二對中間信號。此第二對中間信號之相對大小值，最好係促使趨向相等。此係藉由下文所述其相聯結之回授導出式控制系統146，來加以完成。

上述與第一對中間信號相聯結之回授導出式控制系統140，係包含兩可分別接收彼等組合器150和154之輸出的濾波器164和166。此等各自濾波器之輸出，係施加至彼等可整流及產生彼等輸入之對數值的對數整流器168和170。此等整流過及對數化輸出，係以相反極性施加至一線性組合器172，其構成彼等輸入之相減值的輸出，係施加至一非反相放大器174(彼等裝置172和174，係相當於第3圖之大小值比較器30)。減去該等對數化信號，將可提供一比較功能。誠如上文所提及，此係在類比域內具現一比較功能之一實際方式。在此一情況下，彼等VCA 148和152，係屬天生採用彼等控制信號之反對數值的類型，因而可採用上述基於對數之比較器的控制信號之反對數值。上述放大器174之輸出，係構成彼等VCA 148和152有關之一控制信號。誠如上文所提及，若以數位方式具現，可能更方便的是，可

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (41)

將兩大小值分開，以及可使用彼等結果做為該等VCA功能有關之直接乘數。誠如上文所注意到的，該等濾波器164和166，可由實驗導出，而提供一可衰減低頻和極高頻之響應，以及可提供一中間聽覺範圍內的緩和上昇響應。此等濾波器並不會改變該等輸出信號之頻率響應，彼等只是改變上述回授導出式控制系統內之控制信號和VCA增益。

上述與第二對中間信號相聯結之回授導出式控制系統146，包含兩可分別接收彼等VCA 158和162之輸出的濾波器176和178。此等各自濾波器之輸出，係施加至彼等可整流及產生彼等輸入之對數值的對數整流器180和182。此等整流過及對數化輸出，係以相反極性施加至一線性組合器184，其構成彼等輸入之相減值的輸出，係施加至一非反相放大器186(彼等裝置184和186，係相當於第3圖之大小值比較器30)。此回授導出式控制系統146，係在如同上述控制系統140之方式下運作。上述放大器186之輸出，係構成彼等VCA 158和162有關之一控制信號。

一些額外之控制信號，可自上述之回授導出式控制系統140和146導出。上述控制系統140之控制信號，係施加至彼等第一和第二比例縮放、偏移、反相、等等功能方塊188和190。上述控制系統146之控制信號，係施加至彼等第一和第二比例縮放、偏移、反相、等等功能方塊192和194。彼等功能方塊188、190、192、和194，可包含一或多以上所述之極性反相、波幅偏移、波幅比例縮放、和／或非線性處理。而且，在依據以上之說明，彼等188和190功能方

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (42)

塊與功能方塊192和194之較小或較大輸出，係分別由彼等較小或較大功能方塊196和198接收，以便產生一些可分別施加至一左後方VCA 200和一右後方VCA 202之額外的控制信號。在此一情況中，該等額外之控制信號，係在以上說明之方式中被導出，以便提供一些適合產生一左後方消除信號和一右後方消除信號之控制信號。其至左後方VCA 200之輸入，係藉由在一線性組合器204內加成地組合該等左方和環繞消除信號而得到。其至右後方VCA 202之輸入，係藉由在一線性組合器204內加成地組合該等右方和環繞消除信號而得到。另外地及較佳性略差地，該等至VCA 200和202之輸入，可分別自該等左方和環繞被動性矩陣輸出及自右方和環繞被動性矩陣輸出被導出。其左後方VCA 200之輸出，係上述之左後方消除信號 $\frac{1}{2} * ((g_l * L_t + g_s * (L_t - R_t)))$ 。

第15圖係一可顯示一具現本發明之特徵的實際類比電路之示意電路圖。彼等所顯示之電阻值，係以歐姆為單位。彼等未表示出之電容器值，係以微法拉為單位。

在第15圖中，"TL074"係德州儀器公司一供高傳真度與音訊前置放大器應用之四聯低雜訊JFET-輸入(高輸入阻抗)一般用途運算放大器。此裝置之細節，可廣見於已發行之文獻中。一數據表可見於網際網路上之<<<http://www.ti.com/sc/docs/products/analog/tl074.html>>>網站。

第15圖中之"SSM-2120"，係一欲做音訊應用之單石積

(請先閱讀背面之注意事項再填寫本頁)

五、發明說明 (43)

體電路。其係包含兩個VCA和兩個位準偵測器，可容許依據彼等呈現至其位準偵測器之信號的大小值，對彼等之增益或衰減做對數式控制。此裝置之細節，可廣見於已發行之文獻中。一數據表可見於網際網路上之<<http://www.analog.com/pdf/1788_c.pdf>>網站。

下表係論及此文件中所使用之項，與該等VCA輸出處之標記的關係，及與第15圖之垂直匯流排上面的標記之關係。

上文說明所用之項	第15圖之VCA輸出處的標記	第15圖之垂直匯流排上面的標記
$g_l * L_t$	左方VCA	LVCA
$g_r * R_t$	右方VCA	RVCA
$\frac{1}{2} * g_c * (L_t + R_t)$	前方VCA	FVCA
$\frac{1}{2} * g_s * (L_t - R_t)$	後方VCA	BVCA
$g_{lb} * ((g_l * L_t + g_s * (1/2) * (L_t - R_t)))$	左後方VCA	LBVCA
$g_{rb} * ((g_r * R_t + g_s * (1/2) * (L_t - R_t)))$	右後方VCA	RBVCA

在第15圖中，該等行至其輸出矩陣電阻器之導線上面的標記，係意欲傳達該等信號之功能，而非彼等之來源。因此，舉例而言，其最頂導至左前方之少數導線係如下：

第15圖之標記	意義
LT	來自其 L_t 輸入之貢獻值
CF消除	其要消除一中央前方來源之不當的輸出的信號
LB消除	其要消除一左後方來源之不當的輸出的信號
BK消除	其要消除一後方來源之不當的輸出的信號
RB消除	其要消除一右後方來源之不當的輸出的信號
LF消除	左前方增益導引--使一橫越前方之掃調能產生一較固定之嚮度

訂

五、發明說明 (44)

理應注意在第15圖中，不論該等VCA項之極性如何，其矩陣本身係準備用來反相任何項(U2C，等等)。此外，第15圖中之"伺服器"，係有關本說明書中所述之回授導出式控制系統。

檢視方程式9-12和方程式21-25可聯想到另一等價之方法，來產生彼等輸出之信號，亦即，上文簡短說明之第二種方式。根據此第二種方式，雖然彼等中間信號，可藉由一伺服器來產生及促使趨向相等，該等中間信號，並不直接貢獻於該等輸出信號；取而代之的是，其伺服器內所出現之信號，係被用來產生一些用以控制一可變矩陣之係數。舉例而言，考慮方程式9。此方程式可藉由整理所有之 L_t 項和所有之 R_t 項而重寫成：

$$L_{out} = [\frac{1}{2} * (1 - g_c) + \frac{1}{2} * (1 - g_s)] L_t + [\frac{1}{2} * (1 - g_c) - \frac{1}{2} * (1 - g_s)] R_t \quad (\text{方程式26})$$

該等 L_t 之係數可被寫為" A_l "，以及該等 R_t 之係數可被寫為" A_r "，以致方程式26可被表示為：

$$L_{out} = A_l * L_t + A_r * R_t \quad (\text{方程式27})$$

同理， C_{out} (方程式10)、 R_{out} (方程式11)、和 S_{out} (方程式12)可被寫為：

$$C_{out} = B_l * L_t + B_r * R_t \quad (\text{方程式28})$$

$$R_{out} = C_l * L_t + C_r * R_t \quad (\text{方程式29})$$

$$S_{out} = D_l * L_t + D_r * R_t \quad (\text{方程式30})$$

在相同之方式中，彼等方程式21-25可被重寫，而收集所有之 L_t 項和所有之 R_t 項，以致彼等方程式21-25，可表示成彼等方程式27-30之方式。在每一情況中，其輸出信號，

裝

訂

線

五、發明說明 (45)

係一可變係數乘以一輸入信號 L_i ，加上另一可變係數乘以另一輸入信號 R_i 的和。因此，另一具現本發明之同等方式是，產生一些可導出變數 A_l 、 A_r 、等等之信號，其中，某些或全部信號，係藉由採用彼等促使趨向相等之伺服器安排而產生。雖然此一另外之方法，係適用於類比與數位具現兩者，其則係特別有用於數位具現；因為舉例而言，在其數位域內，其某些處理如下文之解釋，可在一較低之取樣速率下被執行。

第16-19圖係功能性地說明一剛提及之另一同等方式，即第二種實行本發明之方式，來具現本發明之軟體數位具現體。實際上，此軟體可被寫成ANSI C程式碼語言，以及可在一些一般用途數位處理積體電路晶片上面被具現。32 kHz、44.1 kHz、或48 kHz之取樣速率，或其他適合做音訊處理之取樣速率，可被採用。第16-19圖基本上係先前所述第14圖之實施例的數位軟體版本。

參照第16A圖，所示係一功能方塊圖，其中有一音訊信號路徑(在水平虛線上方)，和一控制信號路徑(在水平虛線下方)。一 L_i 輸入信號，係經由一增益功能方塊210(因而成為 L_i')，以及經由一選擇性延遲功能方塊212，施加至一適性式矩陣功能方塊214。同理，一 R_i 音訊輸入，係經由一增益功能方塊216(因而成為 R_i')，以及經由一選擇性延遲功能方塊218，施加至上述之適性式矩陣功能方塊214。此等增益功能方塊210和216，主要係為平衡彼等輸入信號位準，以及將其輸入比例縮放-3 dB，藉以極小化輸出限幅。

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (46)

彼等並非形成本發明之部分。該等 L_t 與 R_t 信號，舉例而言，係在一些32 kHz、44.1 kHz、或48 kHz之類比音訊信號下被取樣。

該等 L_t' 與 R_t' 信號，亦係施加至一被動性矩陣功能方塊220，其可提供四個輸出： L_t' 、 R_t' 、 F_t 、和 B_t 。彼等 L_t' 與 R_t' 輸出，係直接得自該等 L_t 和 R_t 輸入。為產生彼等 F_t 和 B_t ，該等 L_t' 和 R_t' ，各係在彼等比例縮放功能方塊222和224內，做0.5之比例縮放。此0.5比例縮放版本之 L_t' 和 R_t' ，係在其組合功能方塊226內相加以產生 F_t ，以及其0.5比例縮放版本之 L_t' ，將會在其組合功能方塊228內相減以產生 B_t (因此， $F_t=(L_t'+R_t')/2$ 和 $B_t=(-L_t'+R_t')/2$)。其可使用0.5外之其他縮放比例。該等 L_t' 、 R_t' 、 F_t 、和 B_t ，係施加至一可變增益信號產生器功能方塊230(如下文之說明，此功能方塊230係包含一些伺服器)。

為響應該等被動性矩陣信號，上述之產生器功能方塊230，將會產生六個控制信號 gL 、 gR 、 gF 、 gB 、 gLB 、和 gRB ，彼等接著係施加至一矩陣係數產生功能方塊232。其六個控制信號，係對應於第14圖之VCA增益136、138、156、160、200、和202。原則上，彼等可與第14圖之電路安排的增益控制信號相同。實際上，彼等可依據彼等具現之細節，而使任意接近此等信號。誠如下文之進一步解釋，上述之可變增益信號產生器功能方塊230，係包含本說明書中被稱做之"伺服器"。

為響應六個控制信號，上述之產生器功能方塊232，

五、發明說明 (47)

誠如下文之進一步解釋，將會導出12個矩陣係數，而被定為mat.a、mat.b、mat.c、mat.d、mat.e、mat.f、mat.g、mat.h、mat.i、mat.j、mat.k、和mat.l。原則上，彼等功能方塊230和232之劃分，可如剛剛之說明，或者另外地，上述包含伺服器之功能方塊230所產生及施加至上述功能方塊232的，可僅為兩個在彼等伺服器內所產生之信號(亦即，如下文之說明，彼等"LR"與"FB"誤差信號)，以及上述之功能方塊232，可接著自此等LR與FB，導出該等六個控制信號gL、gR、gF、gB、gLB、和gRB，以及由此六個控制信號，產生12個矩陣係數信號(mat.a、等等)。另外地及等價地，此等12個矩陣係數，可直接導自該等LR與FB誤差信號。第16B圖係顯示一他型可變增益信號產生器功能方塊230，其可僅施加兩個信號，即該等LR和FB誤差信號，至上述之矩陣係數產生器功能方塊。

誠如下文之進一步解釋，該等gL與gR控制信號，可自上述之LR誤差信號導出，該等gF和gB控制信號，可自上述之FB誤差信號導出，以及該等gLB和gRB控制信號，可自該等LR和FB誤差信號導出。因此，彼等輸出有關之適性式矩陣係數，可另外地直接自該等LR和FB誤差信號導出，而不必使用該等六個控制信號gL、gR、等等，而做為一些中間信號。

上述之適性式矩陣功能方塊214，即一下文進一步將解釋之六乘二矩陣，可響應該等輸入信號 L_i' 和 R_i' ，和彼等來自上述之產生器功能方塊232，而產生該等輸出信號L(左

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (48)

方)、C(中央)、R(右方)、Ls(左方環繞)、Bs(後方環繞)、和Rs(右方環繞)。各個該等六個輸出，若有需要可加以省略。舉例而言，誠如下文之進一步解釋，其Bs輸出可加以省略，或者另外地，該等Ls、Bs、和Rs輸出，可被省略。彼等大約5毫秒(ms)之遲延，在彼等選擇性輸入延遲212和218中係較佳，以便允許有時間產生該等增益控制信號(此經常係稱做"向前看)。此5 (ms)之遲延，係由實驗來決定，以及係無關緊要。

第17、18、和19圖係顯示，該等增益控制信號，如何由上述之可變增益信號產生器功能方塊232來產生係較佳。第17圖係顯示一可響應 L_i' 和 R_i' 產生該等gL和gR控制信號之左方／右方伺服器功能方塊。第18圖係顯示一可響應彼等 F_i 和 B_i 產生該等gF和gB控制信號之前方／後方伺服器功能方塊。第19圖係顯示一可響應一存在於上述前方／後方伺服器功能方塊(第17圖)內之FB誤差信號，和一存在於上述左方／右方伺服器功能方塊(第18圖)內之LR誤差信號，來產生該等gLB和gRB控制信號之功能方塊。若僅有四個輸出通道為所希望，第19圖之功能方塊可被省略，以及該等產生器功能方塊232和適性式矩陣功能方塊214內，可做適當之改變。

參照第17圖，上述之 L_i' 信號，係施加至一組合功能方塊240，以及至一可使該 L_i' 乘以一增益控制因數gL之乘法運算功能方塊242。此乘法運算功能方塊242之輸出，係在上述之組合功能方塊240內，被 L_i' 相減。因此，上述功能

裝

訂

線

五、發明說明 (49)

方塊240之輸出，可表示為 $(1-gL)*L_t'$ ，以及係構成一中間信號。第17圖之伺服器在運作上，可促使上述組合功能方塊240之輸出處的中間信號，趨向與下文將說明組合功能方塊250之輸出處的中間信號相等。為限制其控制路徑(及因而其總解碼器)響應之頻率，上述組合功能方塊240之輸出，將會受到一最好為具有大約自200 Hz至13.5 kHz之通帶的四階特性之帶通濾波器功能方塊244的濾波。其他之通帶特性之適當性，可依據其設計者之準則而定。

在一實際之實施例中，其帶通濾波器所具有之響應，係基於一被模型化為兩獨立區段之類比濾波器—2-極值低通濾波器、和一2-極值/2-零值高通濾波器。此類比濾波器之特性如下：

高通區段

零值#1=0 Hz

零值#2=641 Hz

極值#1=788 Hz

極值#2=1878 Hz

低通區段

2個在13,466 Hz處之極值

為將此等濾波器特性轉變至其數位域，其高通濾波器，可使用一雙線性變換，來加以離散化，以及其低通濾波器，可使用一在上述類比濾波器之-3 dB截止頻率(13,466 Hz)具預彎曲的雙線性變換，來加以離散化。此離散化運作，係在一些32 kHz、44.1 kHz、或48 kHz之取樣頻率下

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (50)

被執行。

該等帶通濾波之信號，係受到一絕對值功能方塊246之整流。此整流及濾波之信號，接著會被平滑化，最好是藉由一具有約800 ms之時間常數的一階平滑功能方塊248。其他時間常數之適當性，可依據其設計者之準則而定。其 R_t' 信號係在相同之方式中，由一組合功能方塊250、一乘法運算功能方塊252、一帶通濾波功能方塊254、一絕對值功能方塊256、和一平滑功能方塊258，來加以處理。上述組合功能方塊250之輸出，係一成 $(1-gL)*R_t'$ 形式之中間信號。第17圖之伺服器安排，在運作上可促使上述組合功能方塊250之輸出處的中間信號，趨向與上文所述之組合功能方塊240的輸出處之中間信號相等。上述平滑功能方塊248處理過之 L_t' 信號，和上述平滑功能方塊258處理過之 R_t' 信號，係施加至彼等對應施以一 A_0 縮放比例因數(A_0 係選擇使極小化其至接下之對數功能方塊的輸入為零之可能性)之比例縮放功能方塊260和262。彼等所成之信號，係接著施加至彼等可提供輸入之底基2的對數值之對應對數功能方塊264和266。此等所成之對數化信號，係分別施加至另外施以一 A_1 縮放比例因數(A_1 係選擇使其後繼組合器272之輸出，至少就穩態信號條件係很小)之比例縮放功能方塊268和270。其最後處理過之 R_t' 信號，接著會在一組合功能方塊272內，被其最後處理過之 L_t' 信號相減，其輸出係施加至又一施以一 A_2 縮放比例因數(A_2 之值可配合後繼增益會隨著所施加信號波幅之增加而下降之可變增益功能方

五、發明說明 (51)

塊，而影響上述伺服器之速度)之比例縮放功能方塊274。此比例縮放功能方塊274之輸出，係施加至一可變增益功能方塊276。如此圖中之轉移函數的形狀顯示，其可變增益函數，最好呈三部分之分段式線性，而就一些具有一波幅在自一第一負值至一第一正值之範圍內之信號，具有一第一線性增益，以及就一些更負或更正之信號，具有一第二、較低之線性增益。在一實際之具現體中，其轉移函數係由下列之虛擬碼陳述來加以界定：

If input(輸入)=[-0.240714,0.240714]

output(輸出)=(input*2.871432)

If input=[0.240714,1.0]

output=((input*0.406707)+0.593293)

If input=[-1.0, -0.240714]

output=((input*0.406707)-0.593293)

另外地，使用多於三分段式線性節段來提供一較平滑之非線性轉移函數，將可提昇其性能，但其代價是對較大處理能力之需求。上述可變增益功能方塊之輸出，係施加至又一之一階平滑功能方塊278。此平滑功能方塊，最好具有一大約2.5 ms之時間常數。上述可被定為"LR"信號之信號，接著會被一縮放比例因數功能方塊280，做一A3因數之比例縮放，以及會施加至兩路徑。在一可發展出上述gL信號之路徑中，上述A3比例縮放之LR信號，將會在一組合功能方塊282內，與一縮放比例係數A4相加。此組合之信號，接著會在一基底2指數化器或反對數化器功能方塊284

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (52)

內做指數處理(因而還原其先前之對數化運作)，而產生上述用以在乘法運算功能方塊242內與 L_i' 相乘之 gL 信號。在另一可發展出上述 gR 信號之路徑中，上述A3比例縮放之 LR 信號，將會在一組合功能方塊286內，與一縮放比例係數A4相減。此組合之信號，接著會在一基底2指數化器或反對數化器功能方塊288內做指數處理，而產生上述用以在乘法運算功能方塊252內與 R_i' 相乘之 gR 信號。

第17圖之左方／右方伺服器的運作，可與第14圖之左方／右方伺服器的運作做比較。其自平滑功能方塊278之輸出經由對應反對數功能方塊之輸出的轉移函數，可模擬出第14圖中之一類似148、152、156、等等之VCA的VCA增益。該等信號 gL 與 gR ，係等於彼等VCA增益。如同在先前說明之伺服器安排中，當 gL 增加時 gR 會降低，以及反之亦然。因此，彼等 gL 和 gR 係直接導自上述之誤差信號 LR 。上述伺服器之唯一輸出，係該等 gL 與 gR 信號。其虛線289內之功能方塊下取樣(down-sampled)-每數次取樣，例如八個取樣，僅需要做一次計算，因為該等信號之變化係充分地緩慢，以致其處理可在一較低之速率下發生。在本發明之一實際實施例及本說明書中所列舉之範例中，所討論係八個下取樣，然而，理應瞭解的是，其他因數之下取樣均可被採用。藉由下取樣，其計算上之複雜性可被降低，而不致使其所成之音訊輸出有顯著劣化。此一劣化可藉由下文所解釋之適當上取樣而使緩和。

第18圖之前方／後方伺服器，基本上係與第17圖之左

五、發明說明 (53)

方／右方伺服器相同。彼等對應於第17圖之功能方塊，係被指定有相同但具有分號(')標記之參考數字。此外， F_t 取代 L_t' ， B_t 取代 R_t' ， gF 取代 gL ， gB 取代 gR ，以及 FB 取代 LR 。如同第17圖之左方／右方伺服器的情況，彼等 gF 與 gL 係直接導自上述之誤差信號 FB 。

在一實際之實施例中，第17和18圖之左方／右方和前方／後方伺服器內所採用之第A0至A4常數係如下：

$$A0=(0.707106781*0.000022)$$

$$A1=(3.182732/4.0)$$

$$A2=(32*4)$$

$$A3=-0.2375$$

$$A4=-0.2400$$

第19圖係一可顯示其適用於第16A-D圖之實施例中及本發明之其他實施例中的左後／右後控制信號之數位域的導出之功能方塊圖。茲參照第19圖，其來自第17圖之左方／右方伺服器的 LR 信號，係施加至兩路徑。在一路徑中，其將會在一乘法運算功能方塊290內藉由乘以-1而被反相。此反相之信號，接著會施加至一可採用上述反相之 LR 信號或另一為上述 FB 信號之可變比例縮放版本的信號中之較大值的最大化功能方塊292。在另一路徑中，上述之 LR 信號，將會直接施加至另一可採用上述 LR 信號或另一為上述 FB 信號之某一比例縮放版本的信號中之較大值的最大化功能方塊294。其來自第18圖之前方／後方伺服器的 FB 信號，將會在一乘法運算功能方塊296內，乘以一縮放

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (54)

比例因數B0。此B0之值係界定其在後半圓內所發生最大增益之角度(因而界定出第16A-D圖之適性式矩陣214的Ls(左方環繞)和Rs(右方環繞)之位置)。該角度可被(但不需要)選擇使大體上與第14圖之類比實施例中者相同。上述B0比例縮放之FB信號，接著會如上文所提及，做為該等輸入中之一，施加至該等最大化功能方塊292和294。上述來自功能方塊292和294之"較大值"，各係在彼等乘法運算功能方塊296和298內，分別乘以一因數B1。此增益因數B1之值，係經選擇使該等輸出gLB和gRB超過1之可能性為極小。每一該等B1比例縮放之信號，將會分別受到一極小化功能方塊300和302之限幅。兩者極小化功能方塊，係具有相同之限幅特性，最好是彼等至此限幅功能方塊之正輸入，能被箝位至零。每一被限幅之信號，接著會在彼等乘法運算功能方塊304和306內，分別乘以一因數B2，以及接著會在彼等加法組合功能方塊308和310內，分別受到一B3值之偏移。此等B2/B3比例縮放之信號，接著會在彼等對應之基底2指數化器功能方塊312和314內做指數處理(因而還原其先前之對數化運作)。此等所成之信號，將會在彼等加法組合功能方塊316和318內，分別受到一B4值之偏移，以及接著會在彼等乘法運算功能方塊320和322內，分別乘以一因數B5。其乘法運算功能方塊320之輸出，可提供上述之增益函數gLB，以及其乘法運算功能方塊322之輸出，可提供上述之增益函數gRB。各個縮放比例因數和偏移量，係經選擇使該等輸出gLB和gRB超過1之可能性為極小。第19圖

五、發明說明 (55)

之所有功能方塊，可做下取樣處理，以致其可如同第17和18圖之某一部分，每八個取樣，僅需要做一次計算。

在一實際之實施例中，彼等B0至B5常數為：

$$B0=0.79$$

$$B1=1.451$$

$$B2=-0.15415$$

$$B3=.0.15415$$

$$B4=(-0.21927/1.21927)$$

$$B5=1.21927$$

在第19圖之方式中，可產生兩個或更多之額外控制信號，以利彼等額外輸出方向之導出。就每一控制信號而言，如此做將需要兩個額外之係數矩陣、兩個另外之輸出通道計算、和重新最佳化該等係數矩陣。

再次參照第16A圖，其六乘二適性式矩陣功能方塊214，可使用下列諸方程式(每一取樣)，來計算其六個輸出：

$$L=L_t*mat.a+R_t*mat.b$$

$$C=L_t*mat.c+R_t*mat.d$$

$$R=L_t*mat.e+R_t*mat.f$$

$$Ls=L_t*mat.g+R_t*mat.h$$

$$Bs=L_t*mat.i+R_t*mat.j$$

$$Rs=L_t*mat.k+R_t*mat.l$$

彼等"mat.a"、"mat.b"、等等，係表示一些可變矩陣元素。在一實際之實施例中，Bs就所有之條件，係設定為零，藉以提供五個輸出。另外地，若僅需要該等基本四個輸出，

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (56)

彼等 L_s 和 R_s 可被設定為零(以及第19圖之功能方塊,可自整個安排省略)。該等可變矩陣元素(mat.x),可使用下列諸方程式,(最好每八個取樣做一次)(當其 B_s 輸出被省略時,mat.k和mat.l便不需要),來計算或取得:

$$\text{mat.a} = b_0 + a_1 * g_L + a_2 * g_R + a_3 * g_F + a_4 * g_B + a_5 * g_{LB} + a_6 * g_{RB}$$

$$\text{mat.b} = b_0 + b_1 * g_L + b_2 * g_R + b_3 * g_F + b_4 * g_B + b_5 * g_{LB} + b_6 * g_{RB}$$

$$\text{mat.c} = b_0 + c_1 * g_L + c_2 * g_R + c_3 * g_F + c_4 * g_B + c_5 * g_{LB} + c_6 * g_{RB}$$

$$\text{mat.d} = b_0 + d_1 * g_L + d_2 * g_R + d_3 * g_F + d_4 * g_B + d_5 * g_{LB} + d_6 * g_{RB}$$

$$\text{mat.e} = b_0 + e_1 * g_L + e_2 * g_R + e_3 * g_F + e_4 * g_B + e_5 * g_{LB} + e_6 * g_{RB}$$

$$\text{mat.f} = b_0 + f_1 * g_L + f_2 * g_R + f_3 * g_F + f_4 * g_B + f_5 * g_{LB} + f_6 * g_{RB}$$

$$\text{mat.g} = b_0 + g_1 * g_L + g_2 * g_R + g_3 * g_F + g_4 * g_B + g_5 * g_{LB} + g_6 * g_{RB}$$

$$\text{mat.h} = b_0 + h_1 * g_L + h_2 * g_R + h_3 * g_F + h_4 * g_B + h_5 * g_{LB} + h_6 * g_{RB}$$

$$\text{mat.i} = b_0 + i_1 * g_L + i_2 * g_R + i_3 * g_F + i_4 * g_B + i_5 * g_{LB} + i_6 * g_{RB}$$

$$\text{mat.j} = b_0 + j_1 * g_L + j_2 * g_R + j_3 * g_F + j_4 * g_B + j_5 * g_{LB} + j_6 * g_{RB}$$

$$\text{mat.k} = b_0 + k_1 * g_L + k_2 * g_R + k_3 * g_F + k_4 * g_B + k_5 * g_{LB} + k_6 * g_{RB}$$

$$\text{mat.l} = b_0 + l_1 * g_L + l_2 * g_R + l_3 * g_F + l_4 * g_B + l_5 * g_{LB} + l_6 * g_{RB}$$

所有之係數一旦決定,便被固定下來,而彼等增益控制信號成份,則保持為可變。彼等 x_0 係數(a_0 、 b_0 、等等),係表示彼等被動性矩陣係數。其他固定之係數,係受到彼等得自其控制路徑功能方塊之可變增益信號的比例縮放。

最好,該等可變矩陣係數(mat.x),係做上取樣(upsampled),以達成一其可變矩陣之一狀態自次一狀態的較平滑變遷(每一取樣之一小變化,而非每一第八取樣之一較大變化),而無重新計算其可變矩陣每一取樣或將造成之

裝

訂

線

五、發明說明 (57)

顯著複雜性。第16C圖係顯示一他型實施例，其中，一平滑化／上取樣功能方塊233，可對該等來自功能方塊232之12個矩陣矩陣係數輸出運作。另外地，以及具有類似之結果，該等控制路徑增益信號可被上取樣。第16D圖係顯示另一他型實施例，其中，一平滑化／上取樣功能方塊231，可對上述可變增益信號產生功能方塊230之六個或兩個輸出運作。在任一種情況中，均可採用線性內插法。

若該等控制路徑增益信號(g_L 、 g_R 、等等)，係每八個取樣被產生，在其主控信號路徑中之音訊取樣與該等控制路徑輸出間，將會導入些許之時間差。上取樣會在其線性內插運作中，導入進一步之時間差，舉例而言，天生具有一八取樣之延遲。其選擇性5 ms，可向前看多過其控制路徑(帶通濾波器、平滑化濾波器)所導入之此等和其他微小時間差所需之補償，以及可產生一對迅速變化之信號條件極具響應性的系統。

該等固定之係數，可以多種方式來做決定及最佳化。舉例而言，其一種方式是，施加一些具有一對應於每一適性式矩陣輸出(或主要方向)之編碼方向的輸入信號，以及調整該等係數，以使彼等除其對應於其輸入信號者之方向外的所有輸出被極小化。然而，此一方法在其輸入信號之編碼方向不為其解碼器之主要方向時，可能會產生不利的副瓣(sidelobes)，而在彼等輸出中或之間，造成較大之串音。最好，取而代之的，是就所有編碼之輸入方向，選擇彼等係數來極小化彼等輸出中或之間的串音。此舉例而

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (58)

言，可藉由在一現成的類似 MATLAB(MATLAB 係 Math Works 公司所售之商標名)之電腦程式中，模擬第 16A-D 圖之安排，以及循環地變化彼等係數，直至得到其設計者認為為最佳或可接受之結果為止，來加以完成。

選擇性地，該等可變矩陣係數，可使用線性內插法，以 8 之因數做上取樣，藉以降低其因每八個取樣做一次取樣而產生之增益控制信號所致感受到之音訊品質的降低。

該等係數係藉由 6x2 矩陣界定如下(若 Bs 被省略，而造成一些 5x2 之矩陣，則所有係數矩陣之最後列 kx 和 lx，將被省略)。

```
mat_fix=  mat_gl=  mat.gr=  mat.gf=
a0,  b0,  a1,  b1,  a2,  b2,  a3,  b3,
c0,  d0,  c1,  d1,  c2,  d2,  c3,  d3,
e0,  f0,  e1,  f1,  c2,  f2,  e3,  f3,
g0,  h0,  g1,  h1,  g2,  h2,  g3,  h3,
i0,  j0,  i1,  j1,  i2,  j2,  i3,  j3,
k0,  l0,  k1,  l1,  k2,  l2,  k3,  l3,
```

```
mat_gb=  mat_glb=  mat_grb=
a4, b4,  a5,  b5,  a6,  b6,
c4, d4,  c5,  d5,  c6,  d6,
e4, f4,  c5,  l5,  e6,  f6,
g4, h4,  g5,  h5,  g6,  h6,
i4, j4,  i5,  j5,  i6,  j6,
```

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (61)

元件標號對照

2...線性組合器	56... L_{out} 組合器
4...線性組合器	58... C_{out} 組合器
6,8,10,12...VCA(電壓-控制放大器)	60... S_{out} 組合器
14,16,18,20...線性組合器	62... R_{out} 組合器
22...線性組合器	64...左方VCA
24...全波整流器	66...中央VCA
26...線性組合器	68...環繞VCA
28...全波整流器	69,71...伺服器器
30...運算放大器	70...右方VCA
32...左方VCA	72... L_{out} 組合器
34...線性組合器	74... C_{out} 組合器
36...中央VCA	76... S_{out} 組合器
38...線性組合器	78... R_{out} 組合器
40...環繞VCA	80,82,84,86...線性組合器
42...線性組合器	88,90,92,94,96,98...輸出線性 組合器
43,47...伺服器器	100,102,104,106,108,110,112, 114,116,118,120,122...線路
44...右方VCA	130...被動性陣列
45,49...伺服器器	132...線性組合器
46...線性組合器	134...線性組合器
48... L_{out} 組合器	136,138...可變增益電路
50... C_{out} 組合器	140...回授導出式控制系統
52... S_{out} 組合器	
54... R_{out} 組合器	

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (62)

- | | |
|--------------------|---------------------|
| 142,144...可變增益電路 | 194...第二縮比例縮放、偏 |
| 146...回授導出式控制系統 | 移、反相、等等功能方塊 |
| 148...電壓控制放大器(VCA) | 196,198...較小或較大功能方塊 |
| 150...線性組合器 | 200...左後方VCA |
| 152...電壓控制放大器(VCA) | 202...右後方VCA |
| 154...線性組合器 | 204...線性組合器 |
| 156...電壓控制放大器(VCA) | 210...增益功能方塊 |
| 158...線性組合器 | 212...選擇性延遲功能方塊 |
| 160...電壓控制放大器(VCA) | 214...適性式矩陣功能方塊 |
| 162...線性組合器 | 216...增益功能方塊 |
| 164,166...濾波器 | 218...選擇性延遲功能方塊 |
| 168,170...對數整流器 | 220...被動性矩陣功能方塊 |
| 172...線性組合器 | 222,224...比例縮放功能方塊 |
| 174...非反相放大器 | 226...組合功能方塊 |
| 176,178...濾波器 | 228...組合功能方塊 |
| 180,182...對數整流器 | 230...可變增益信號產生器功 |
| 184...線性組合器 | 能方塊 |
| 186...非反相放大器 | 231...平滑化／上取樣功能方塊 |
| 188...第一比例縮放、偏移、 | 232...矩陣係數產生功能方塊 |
| 反相、等等功能方塊 | 233...平滑化／上取樣功能方塊 |
| 190...第二比例縮放、偏移、 | 240...組合功能方塊 |
| 反相、等等功能方塊 | 240'...組合功能方塊 |
| 192...第一比例縮放、偏移、 | 242...乘法運算功能方塊 |
| 反相、等等功能方塊 | 242'...乘法運算功能方塊 |

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (63)

- | | |
|----------------------|-------------------|
| 244...帶通濾波器功能方塊 | 274...比例縮放功能方塊 |
| 244'...四階帶通濾波器功能方塊 | 274'...比例縮放功能方塊 |
| 246...絕對值功能方塊 | 276...可變增益功能方塊 |
| 246'...絕對值功能方塊 | 276'...可變增益功能方塊 |
| 248...一階平滑功能方塊 | 278...一階平滑功能方塊 |
| 248'...一階平滑功能方塊 | 278'...一階平滑功能方塊 |
| 250...組合功能方塊 | 280...縮放比例因數功能方塊 |
| 250'...組合功能方塊 | 280'...縮放比例因數功能方塊 |
| 252...乘法運算功能方塊 | 282...組合功能方塊 |
| 252'...乘法運算功能方塊 | 282'...組合功能方塊 |
| 254...帶通濾波功能方塊 | 284...基底2指數化器或反對 |
| 254'...四階帶通濾波功能方塊 | 數化器功能方塊 |
| 256...絕對值功能方塊 | 284'...基底2指數化器或反對 |
| 256'...絕對值功能方塊 | 數化器功能方塊 |
| 258...平滑功能方塊 | 286...組合功能方塊 |
| 258'...一階平滑功能方塊 | 286'...組合功能方塊 |
| 260,262...比例縮放功能方塊 | 288...基底2指數化器或反對 |
| 260',262'...比例縮放功能方塊 | 數化器功能方塊 |
| 264,266...對數功能方塊 | 288'...基底2指數化器或反對 |
| 264',266'...對數功能方塊 | 數化器功能方塊 |
| 268,270...比例縮放功能方塊 | 289...虛線 |
| 268',270'...比例縮放功能方塊 | 289'...虛線 |
| 272...組合功能方塊 | 290...乘法運算功能方塊 |
| 272'...組合功能方塊 | 292...最大化功能方塊 |

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (64)

294...最大化功能方塊

296,298...乘法運算功能方塊

300,302...極小化功能方塊

304,306...乘法運算功能方塊

308,310...加法組合功能方塊

312,314...基底2指數化器功

能方塊

316,318...加法組合功能方塊

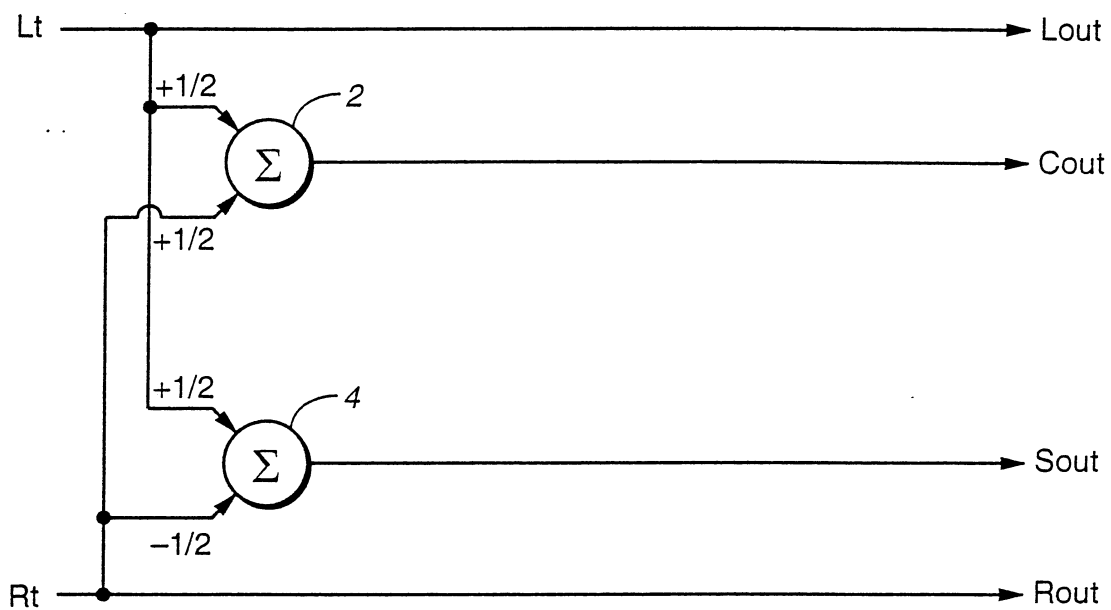
320,322...乘法運算功能方塊

(請先閱讀背面之注意事項再填寫本頁)

裝

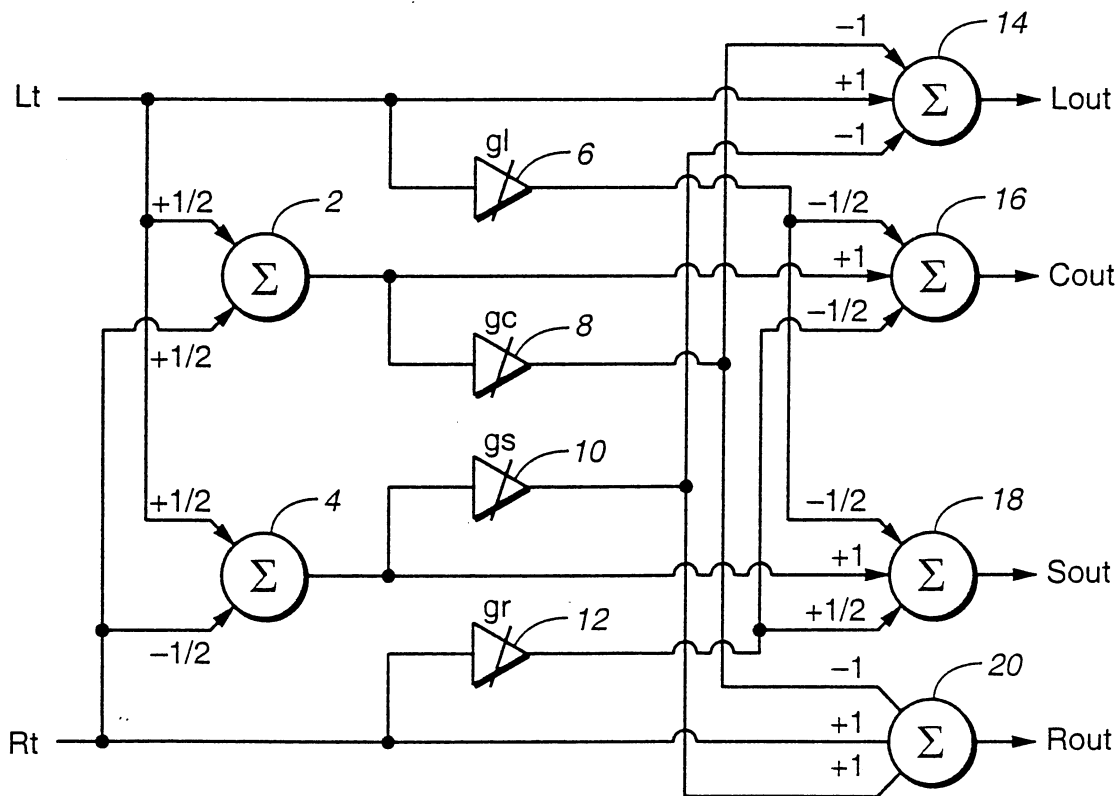
訂

線



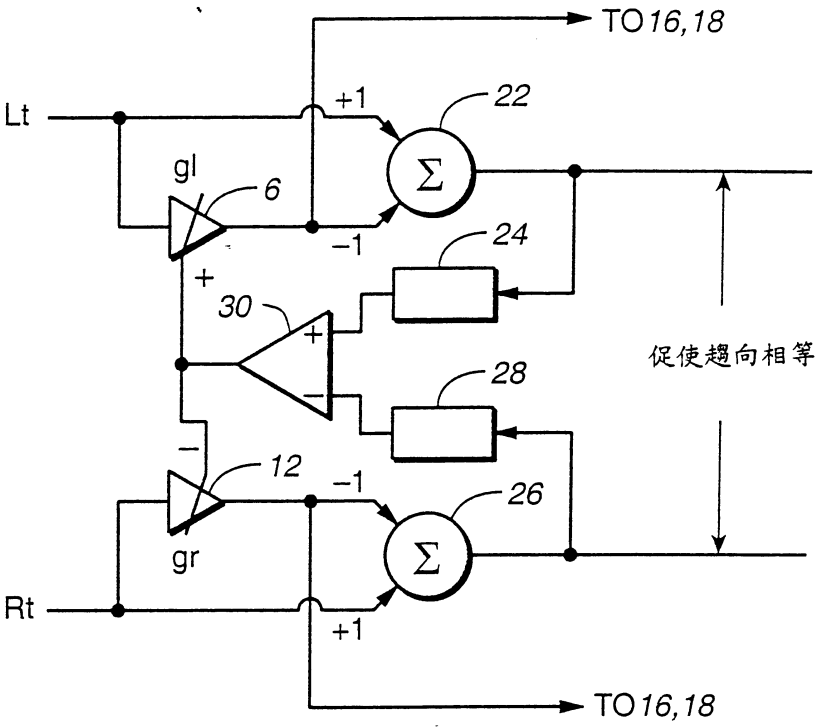
第 1 圖

(習知技藝)

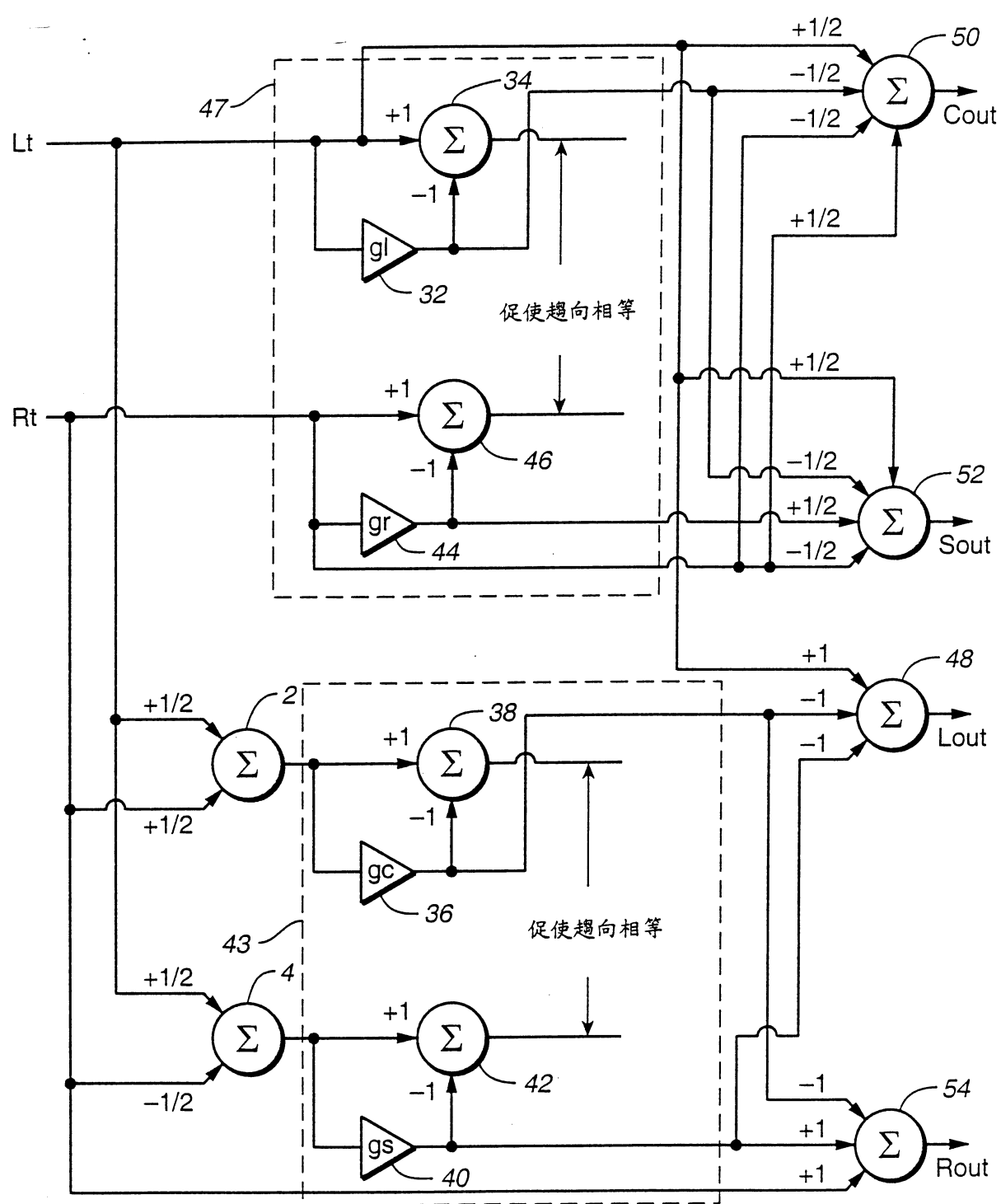


第 2 圖

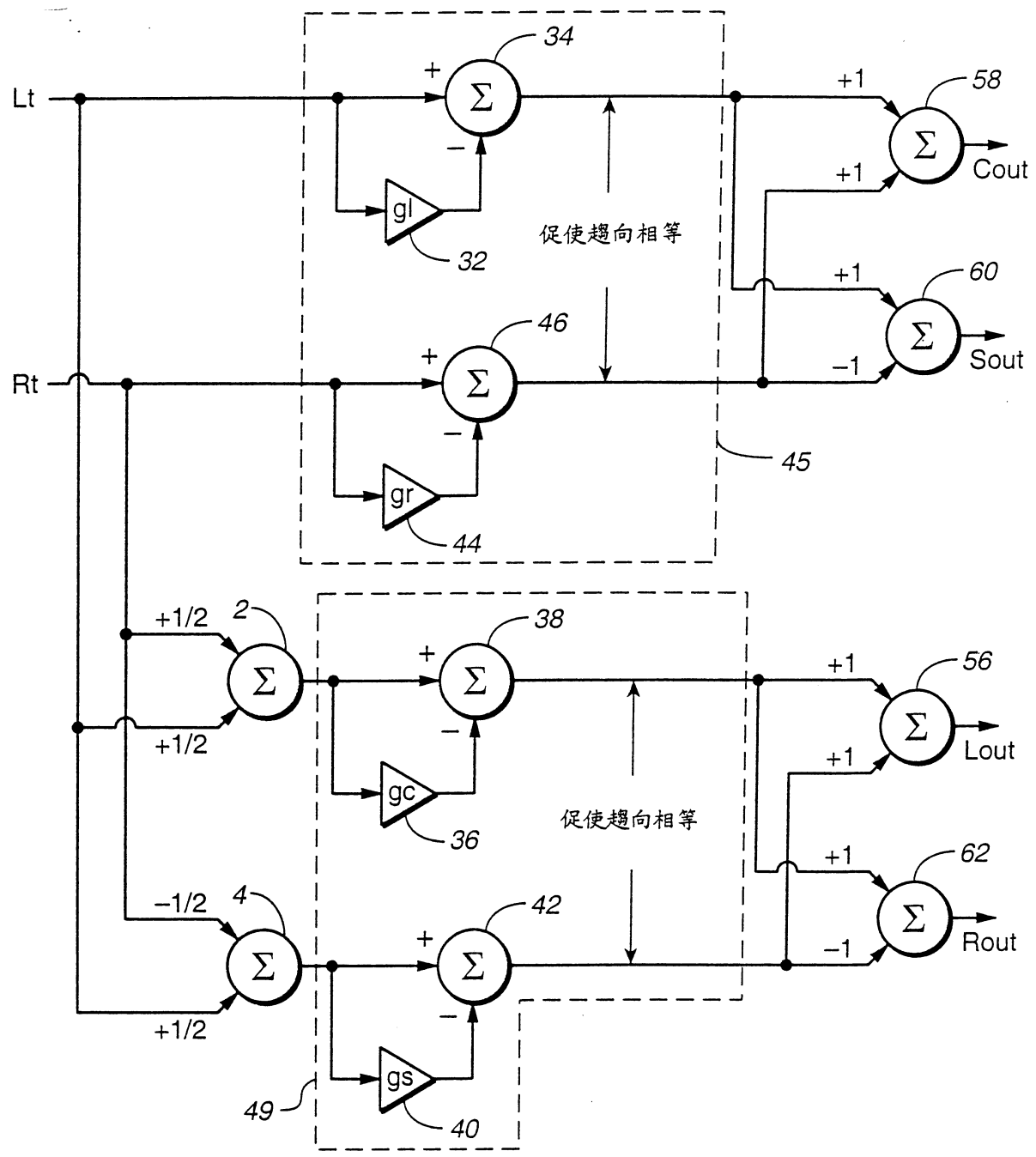
(習知技藝)



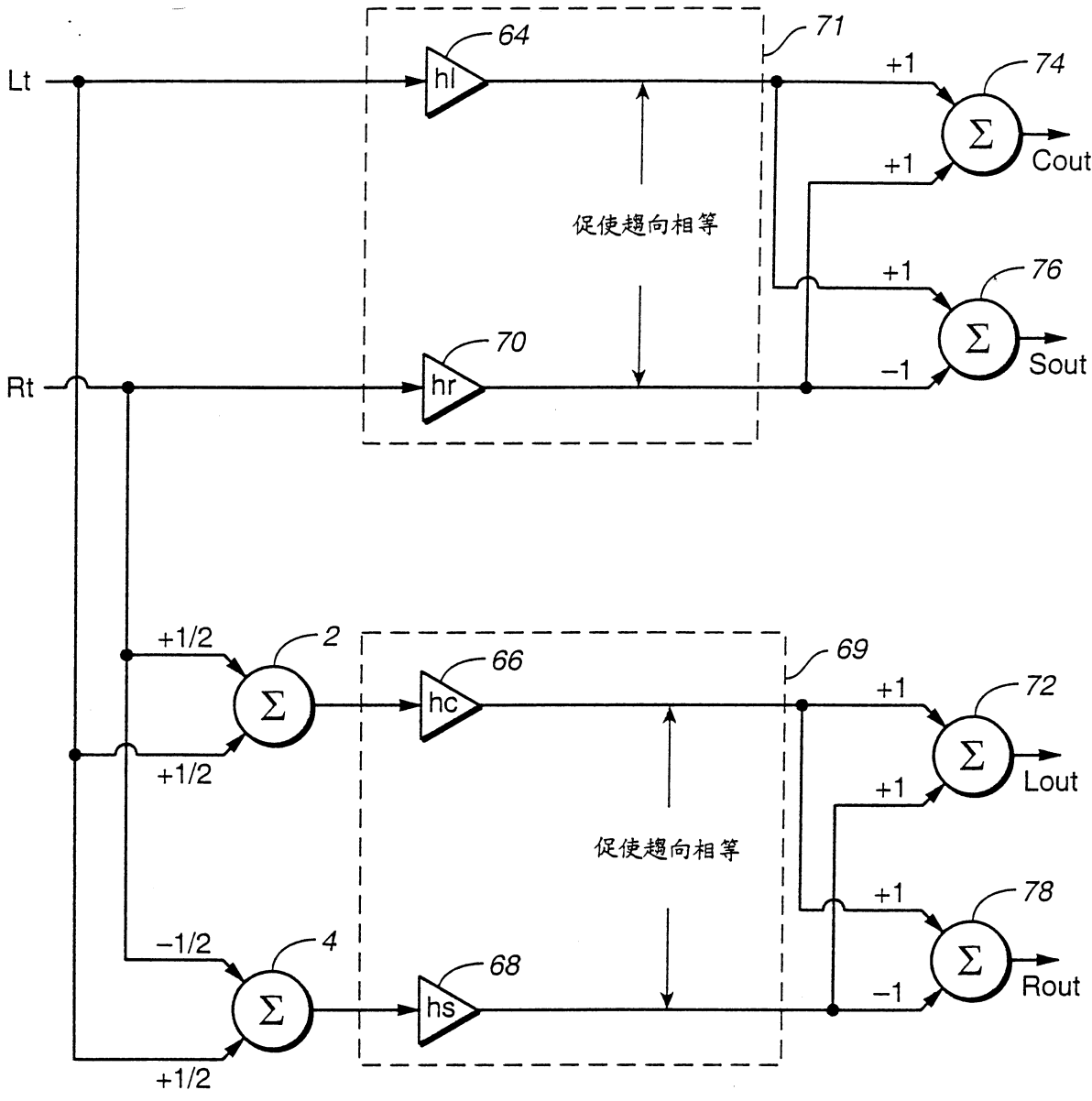
第 3 圖



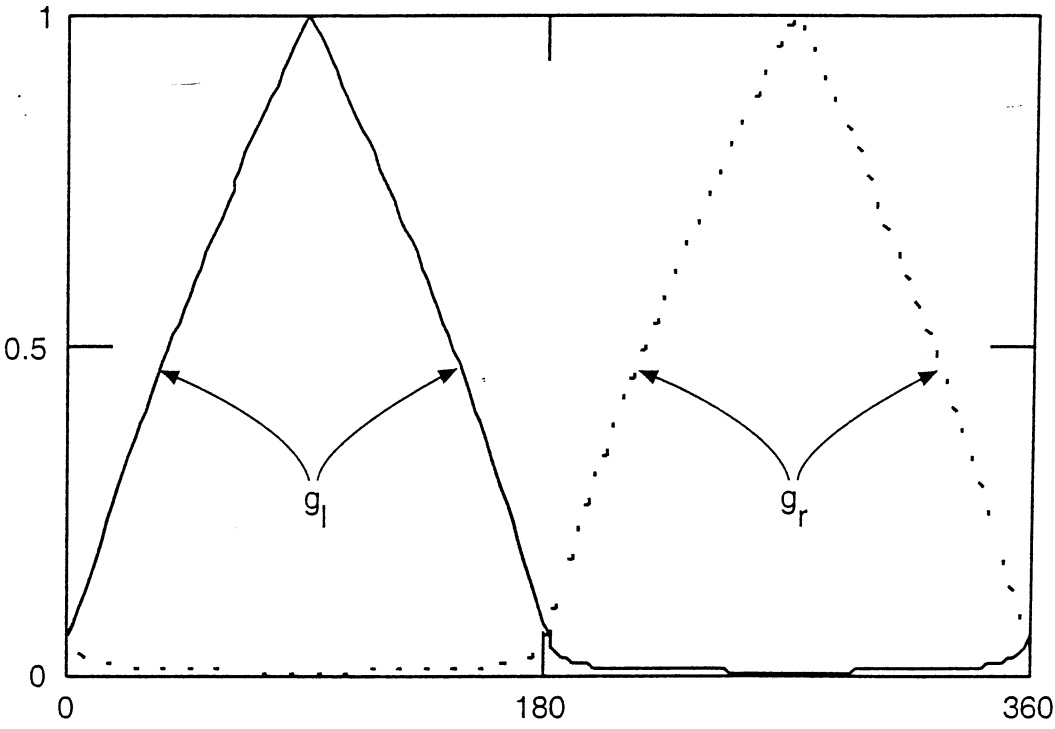
第 4 圖



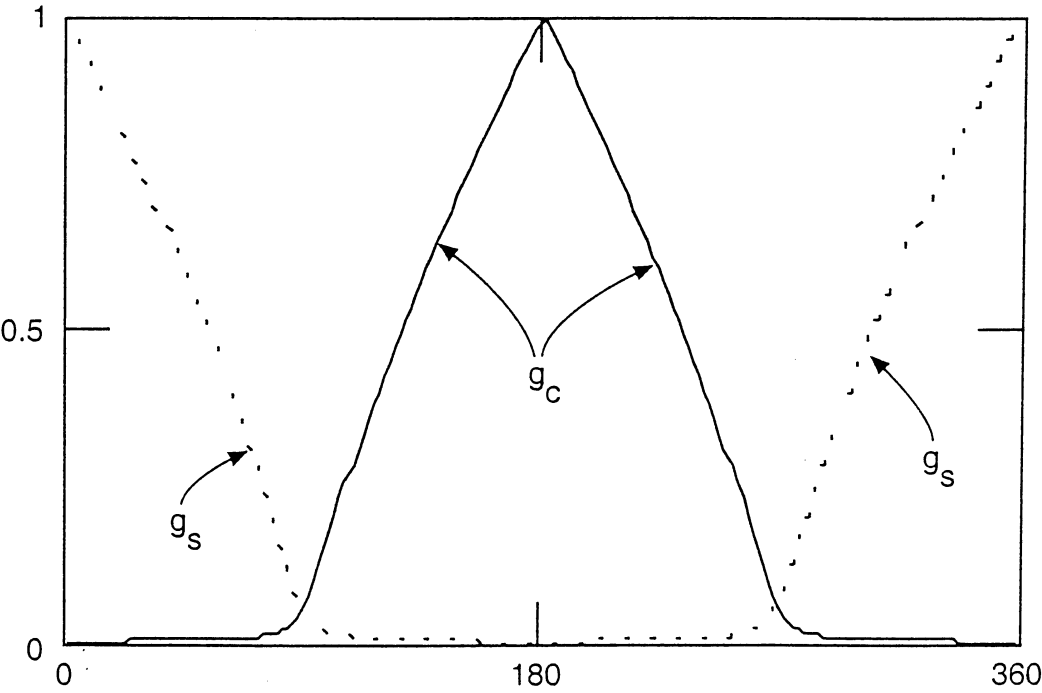
第 5 圖



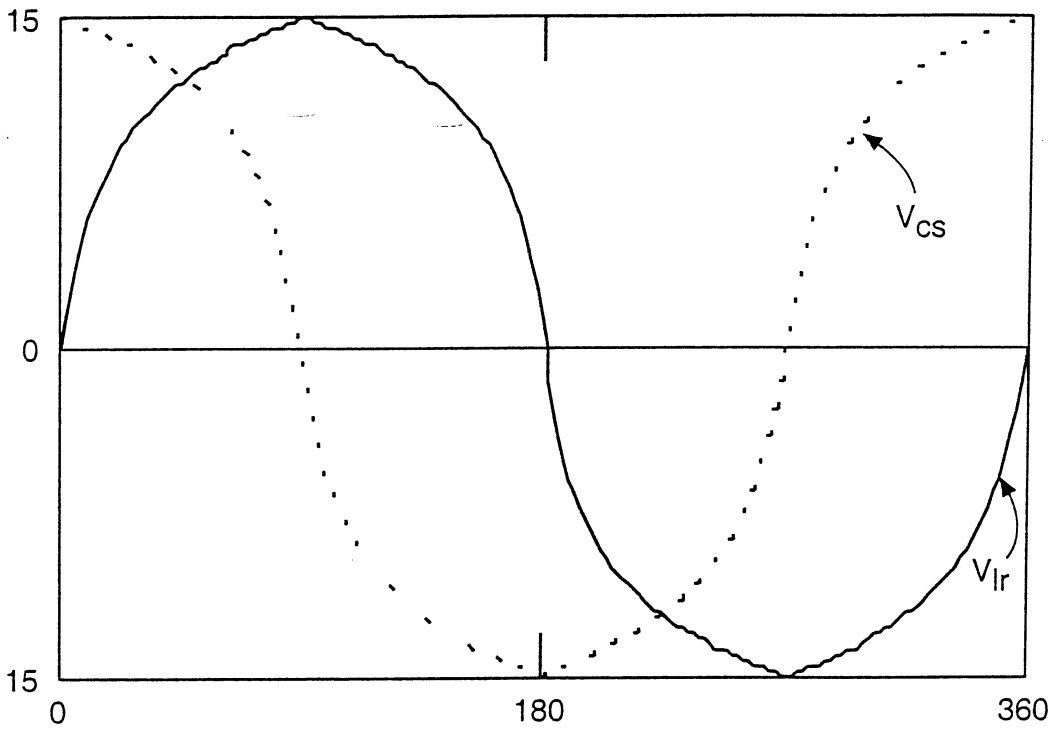
第 6 圖



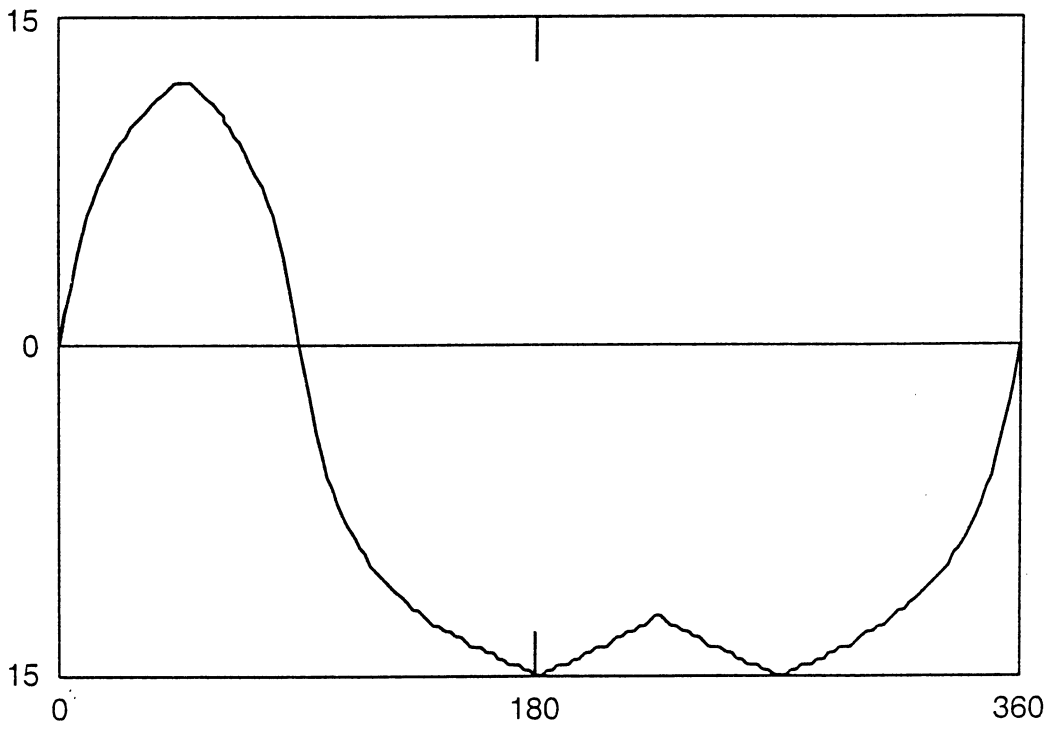
第 7 圖



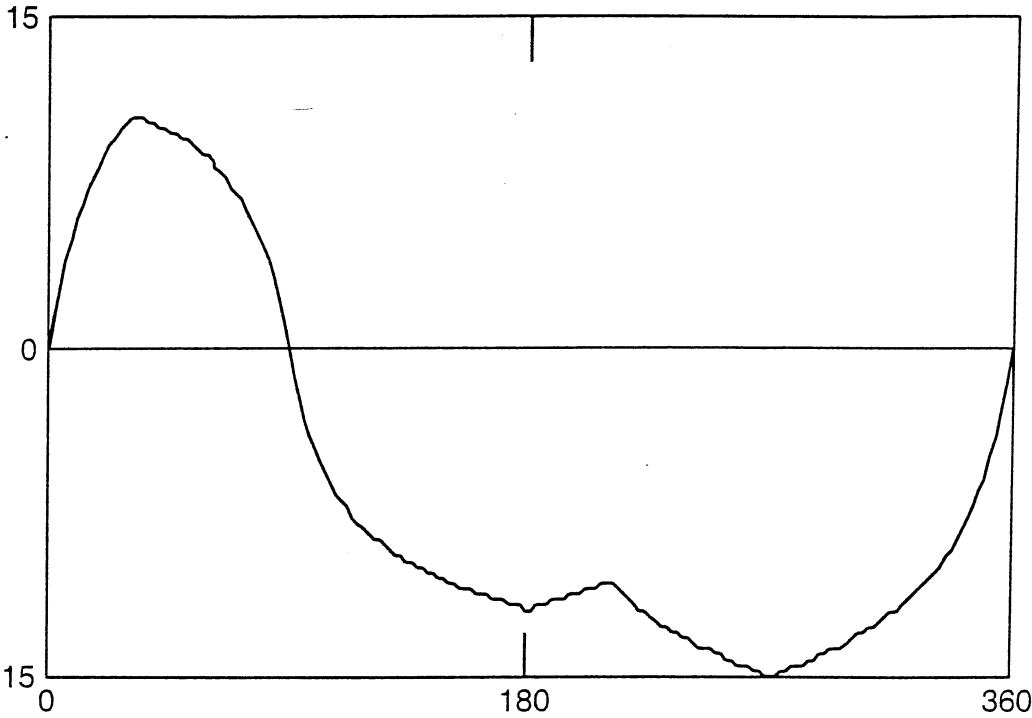
第 8 圖



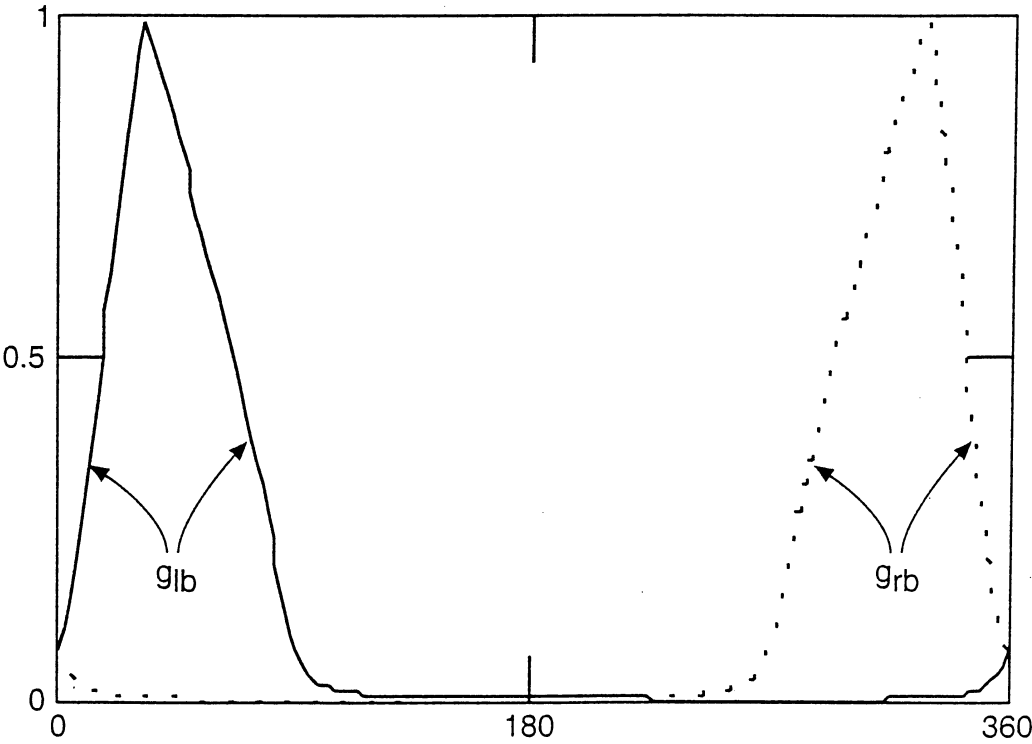
第 9 圖



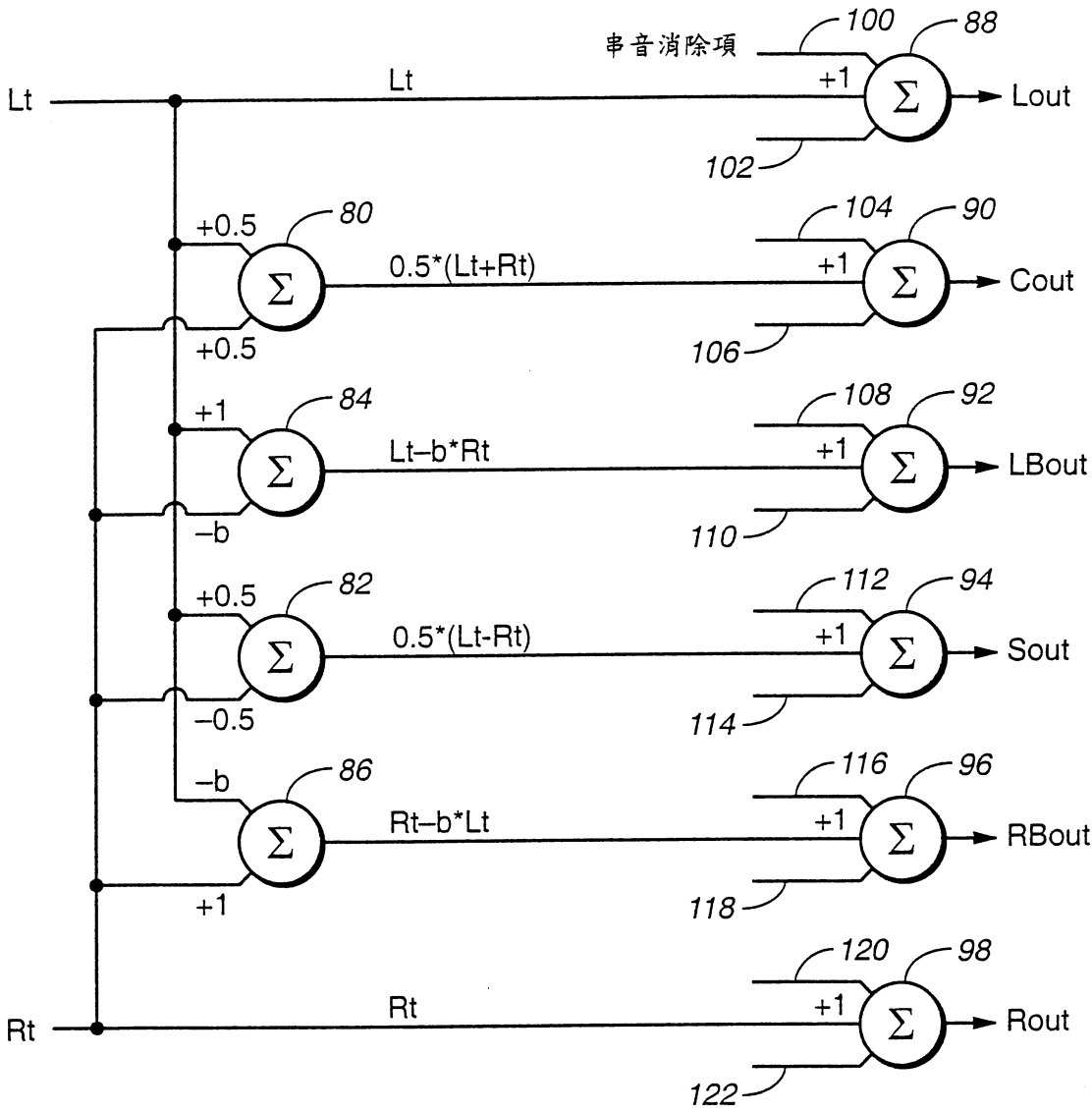
第 10 圖



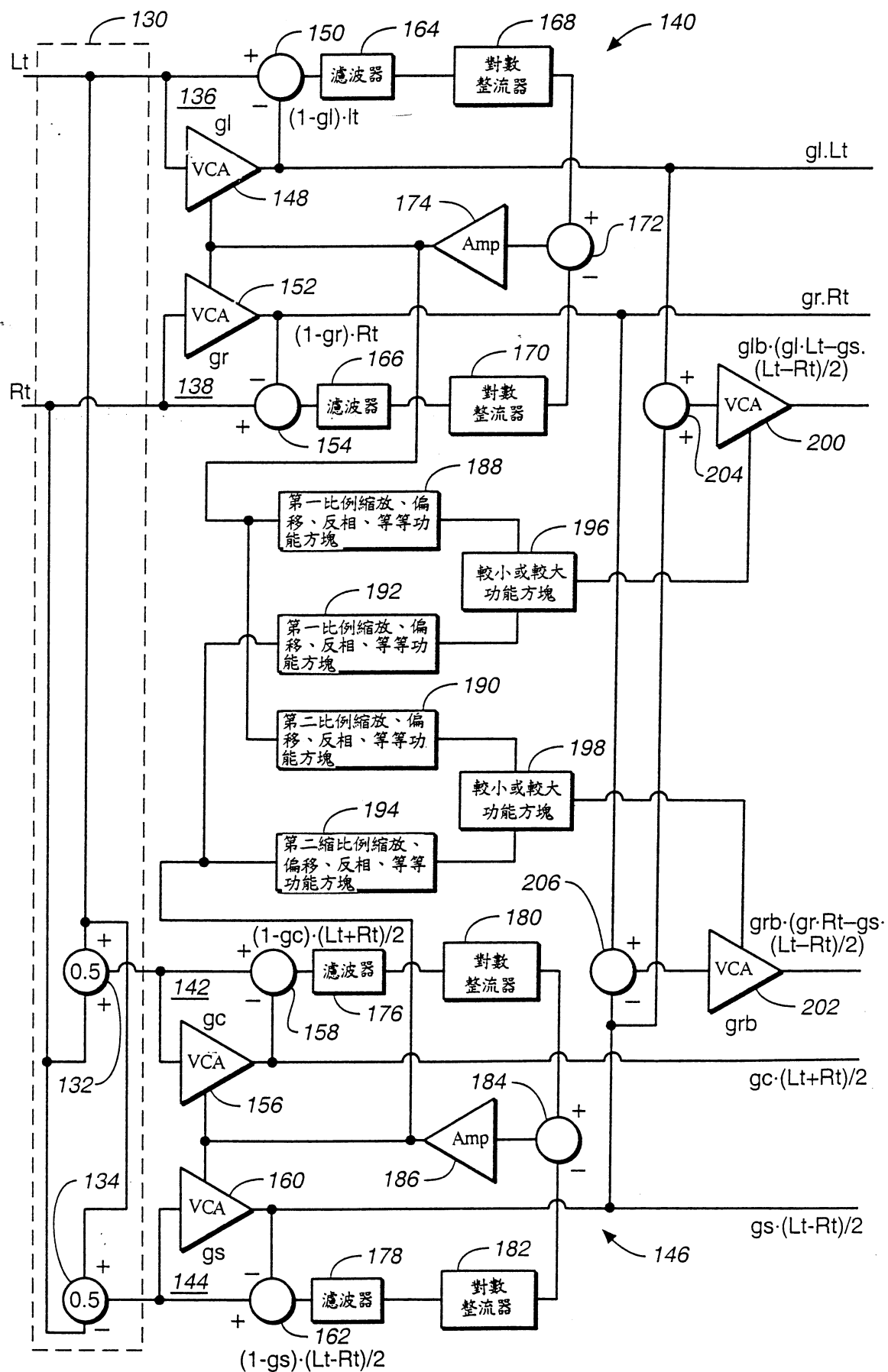
第11圖



第12圖

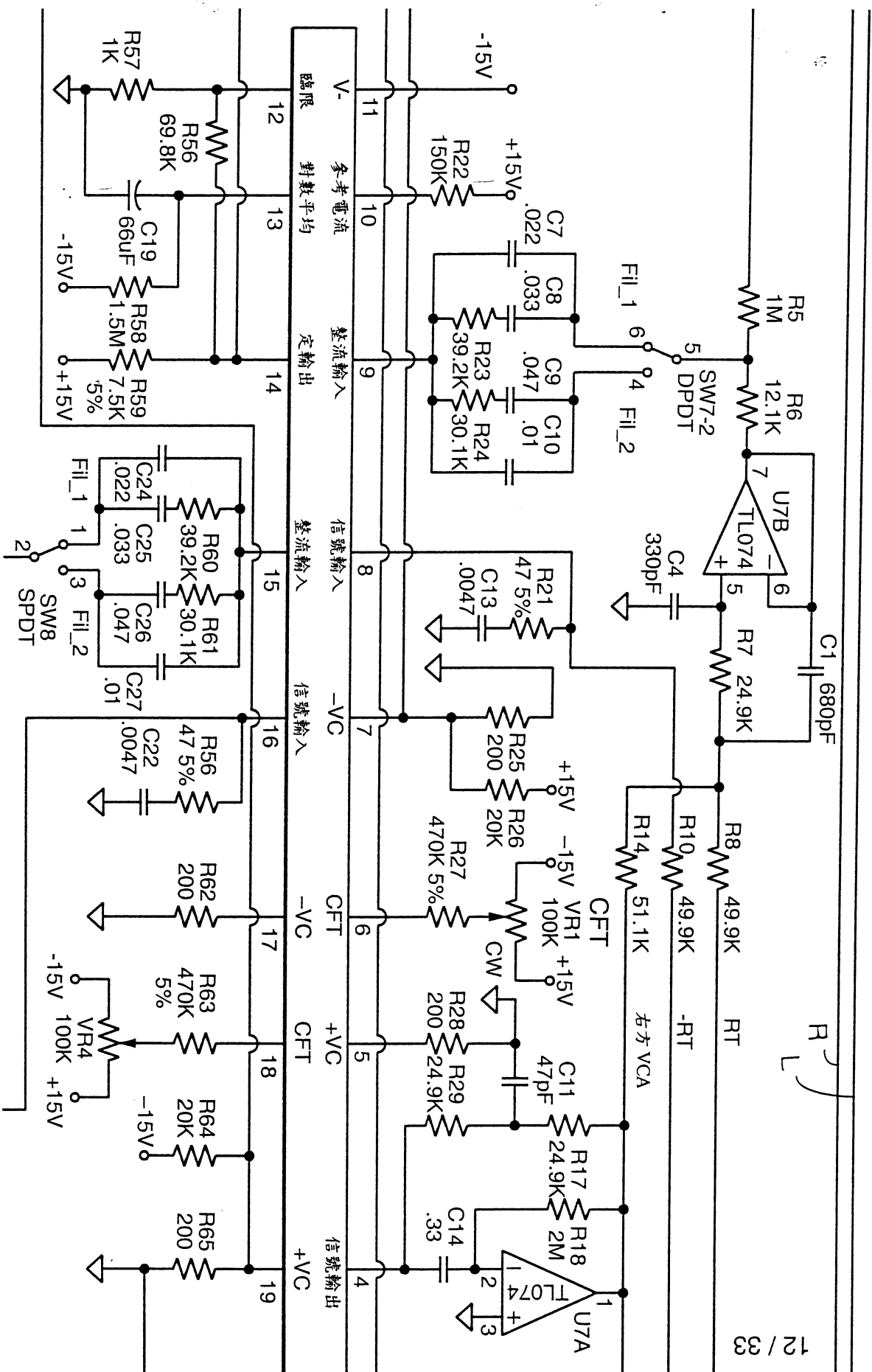


第 13 圖



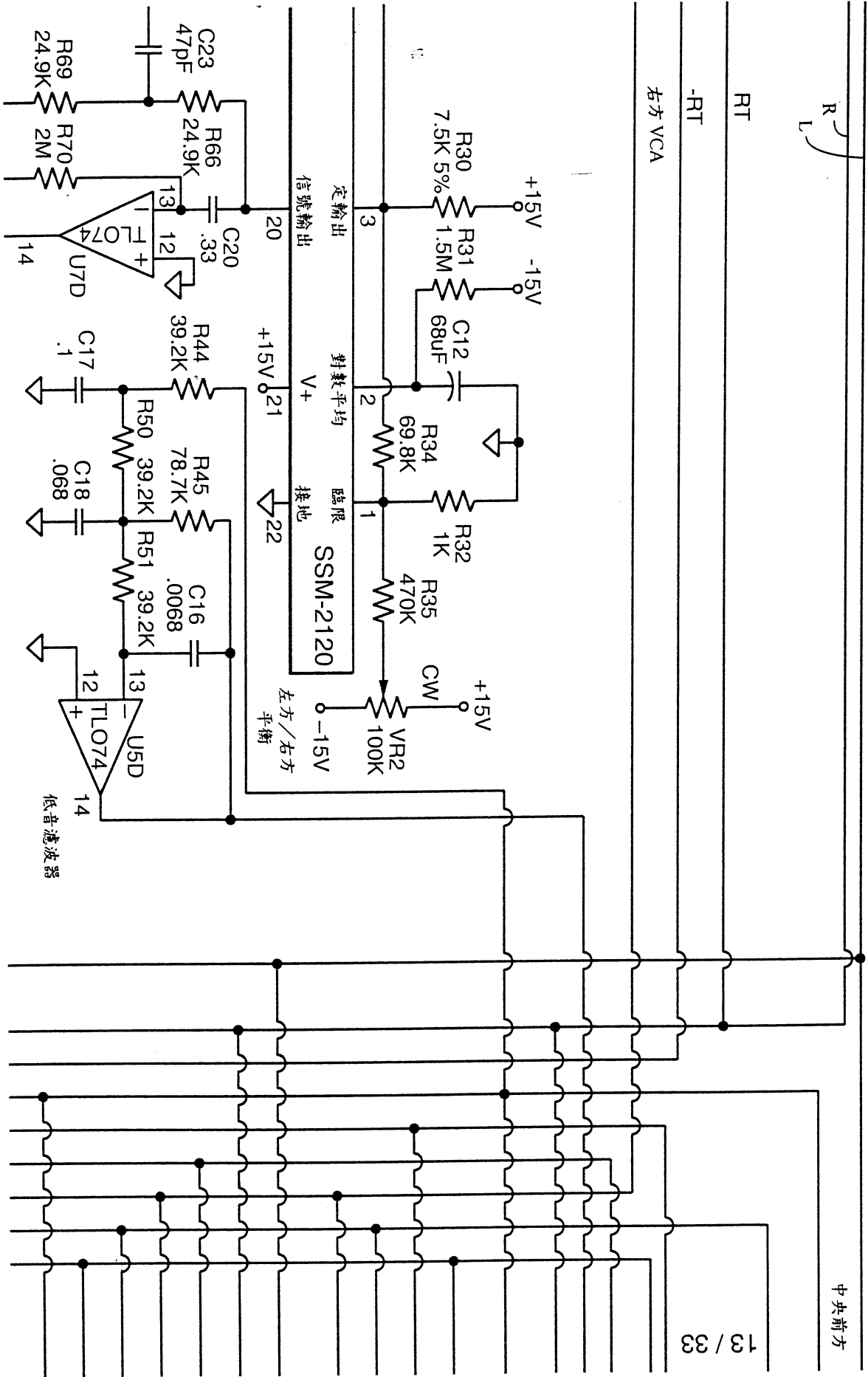
第 14' 圖

圖 15A 第 1

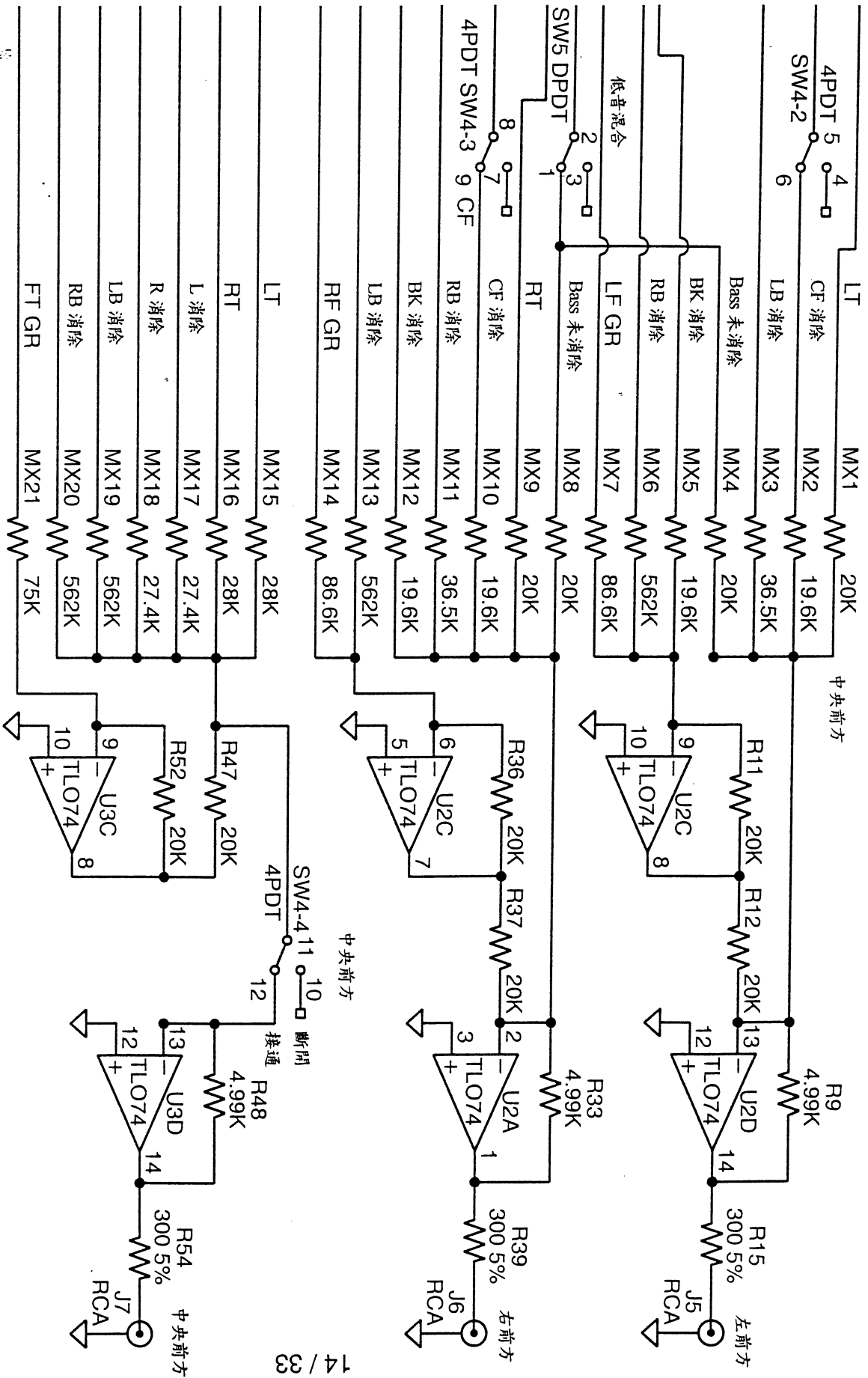


第15B圖

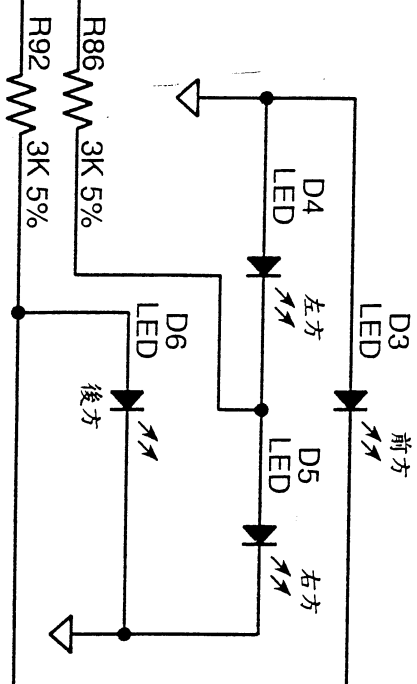
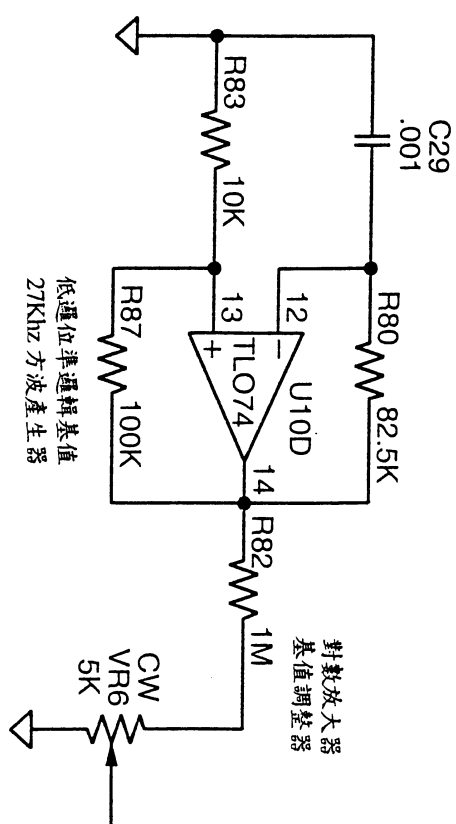
第15C圖



第15D圖



對數放大器
基值調整器

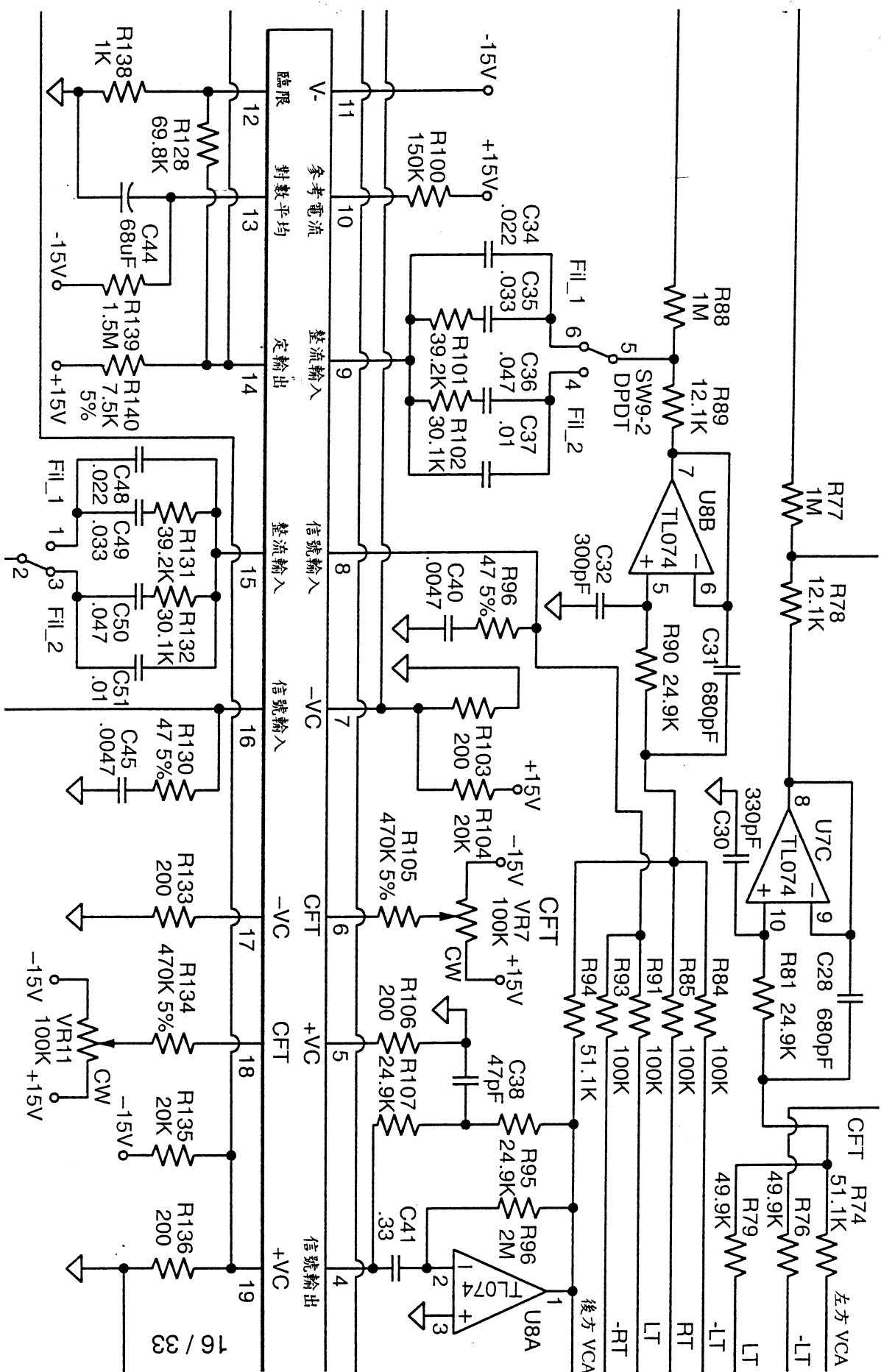


後方 VCA 增益

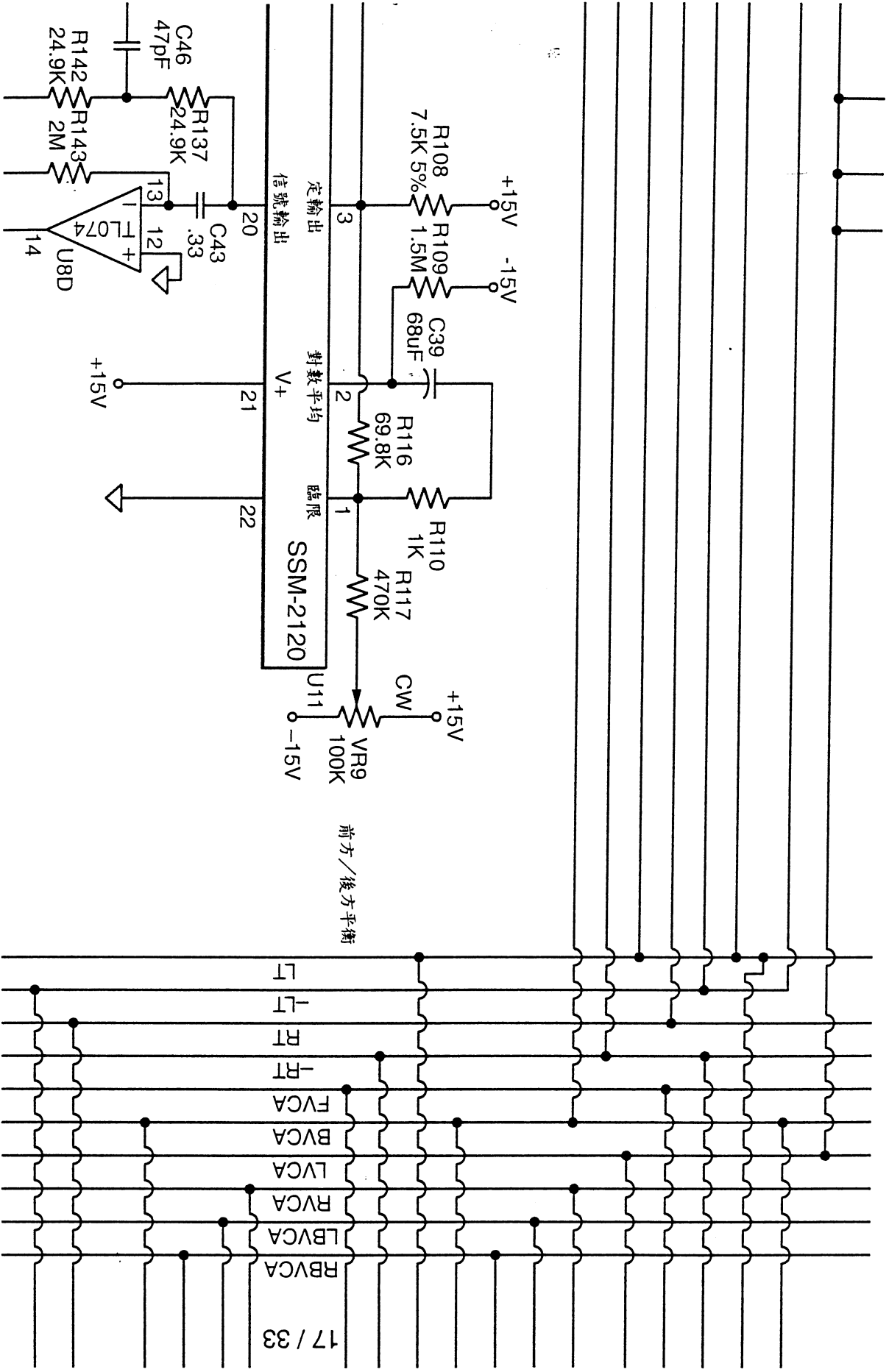
低遲位準邏輯基值
27Khz 方波產生器

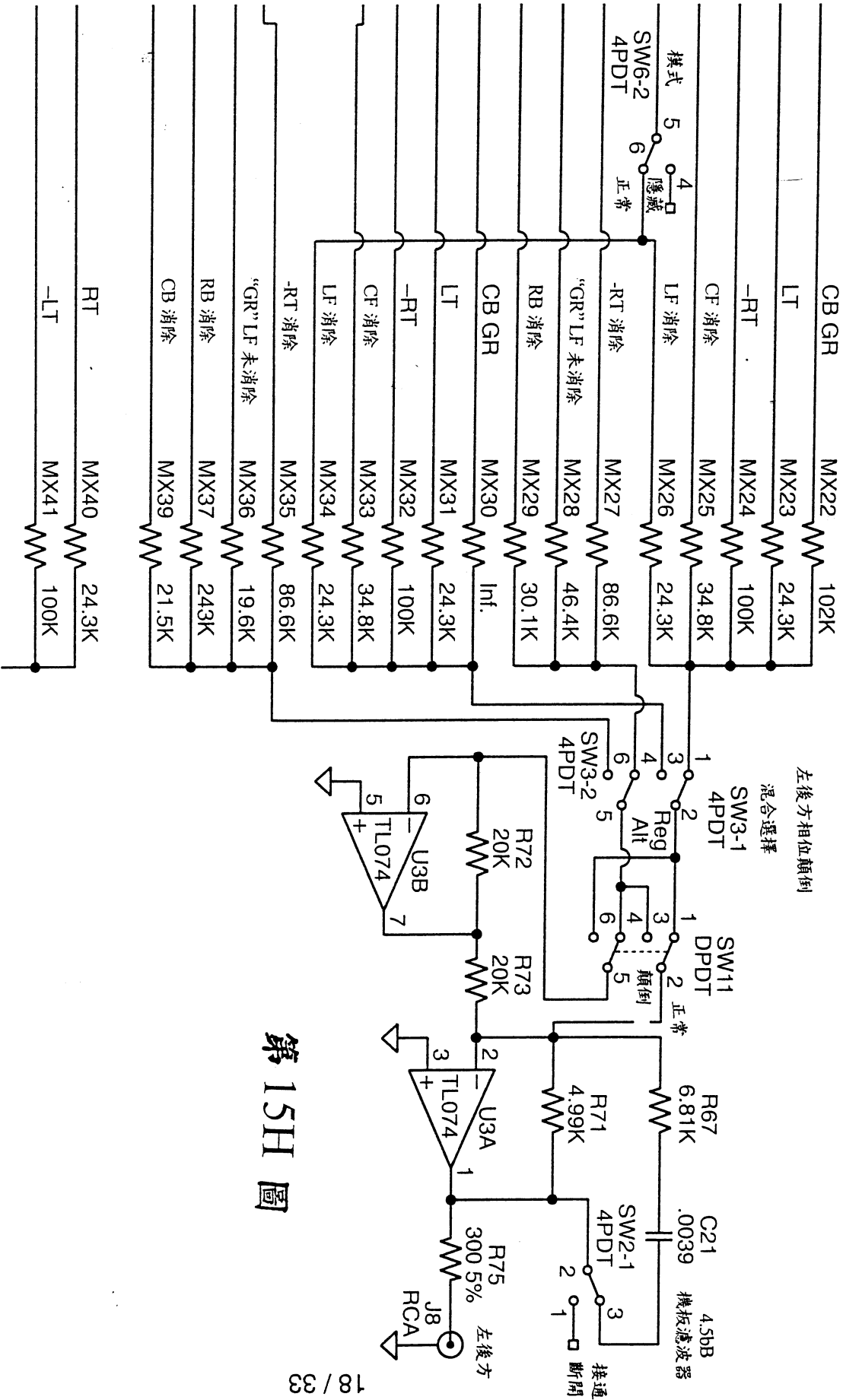
第15E圖

10

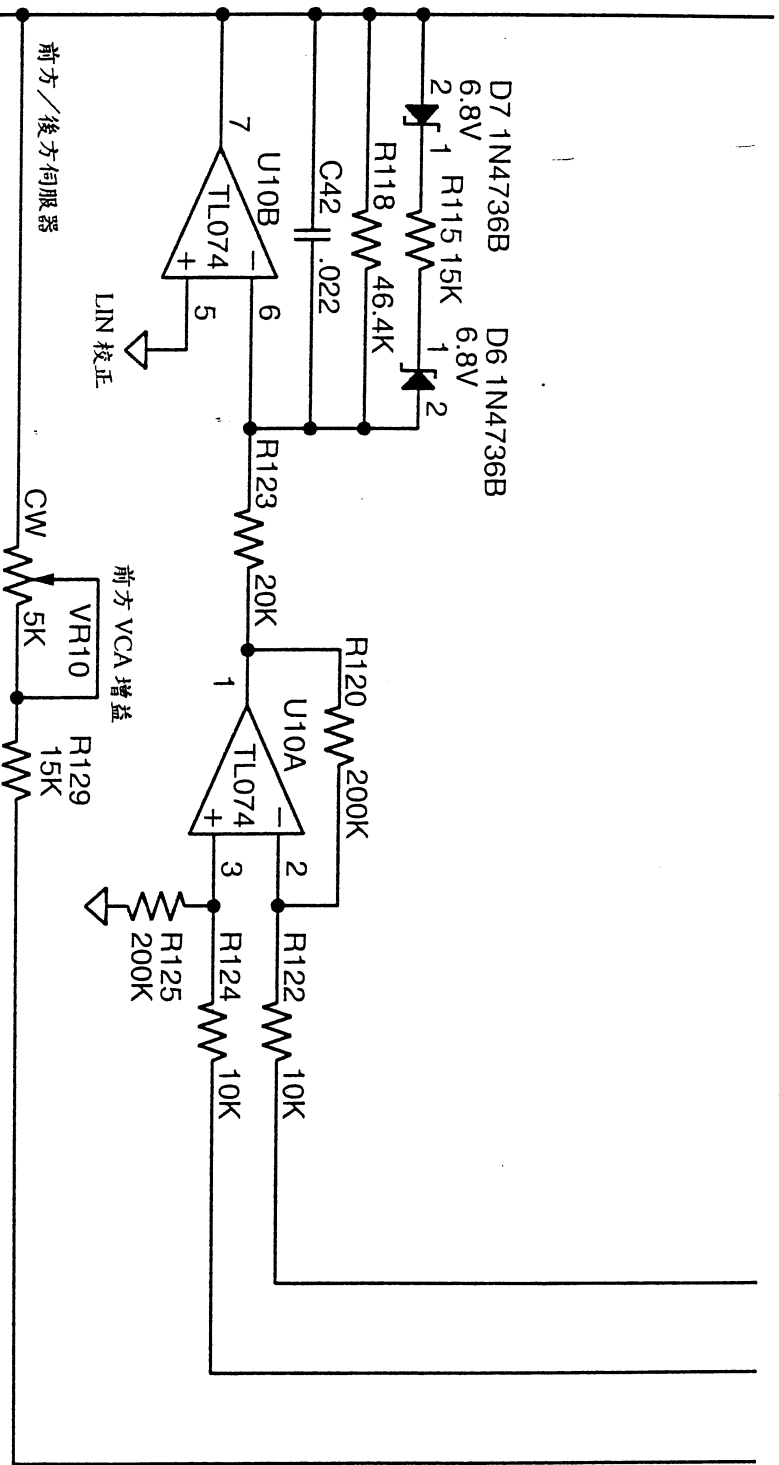


第15G 圖

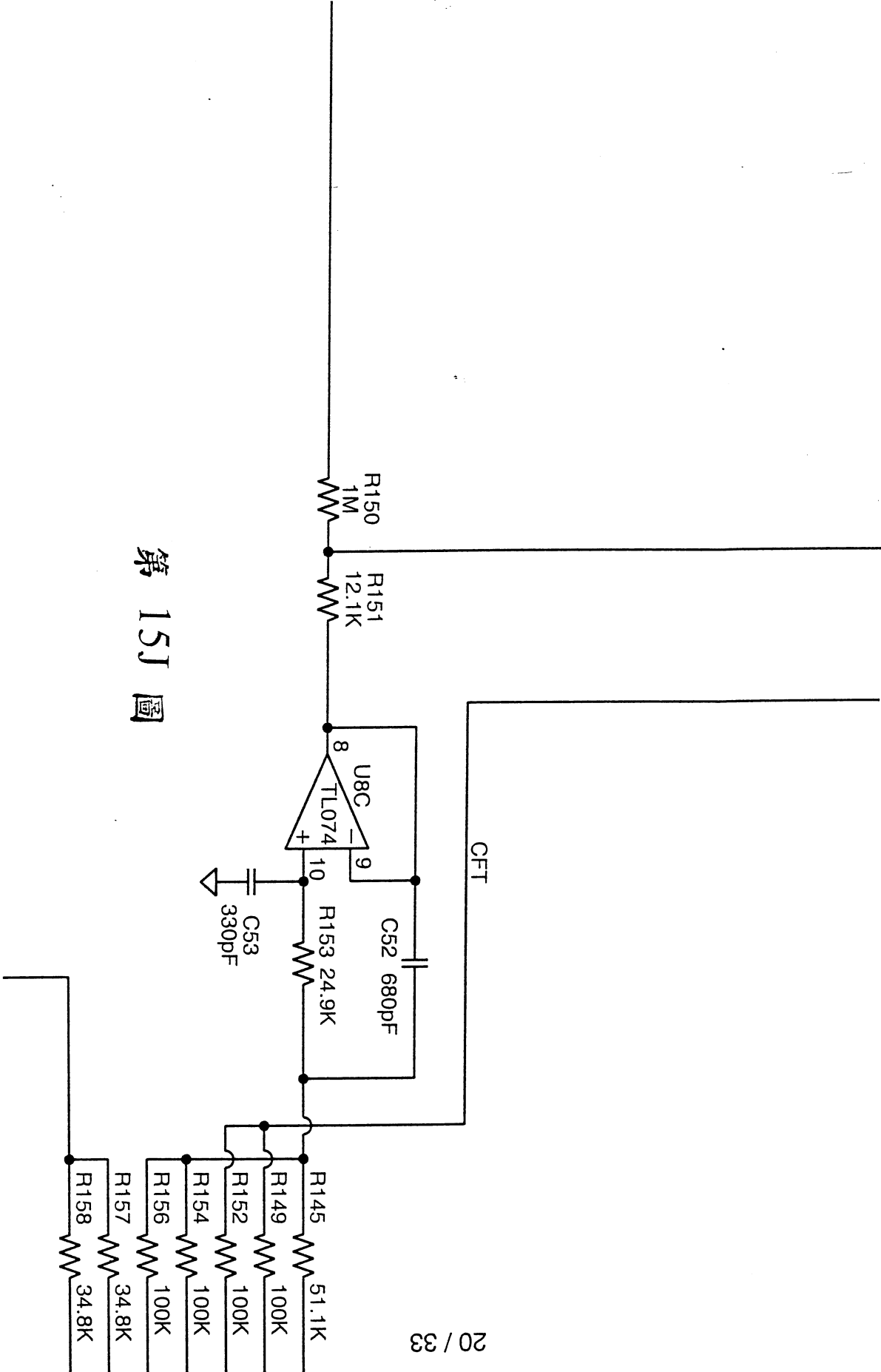




第 15H 圖

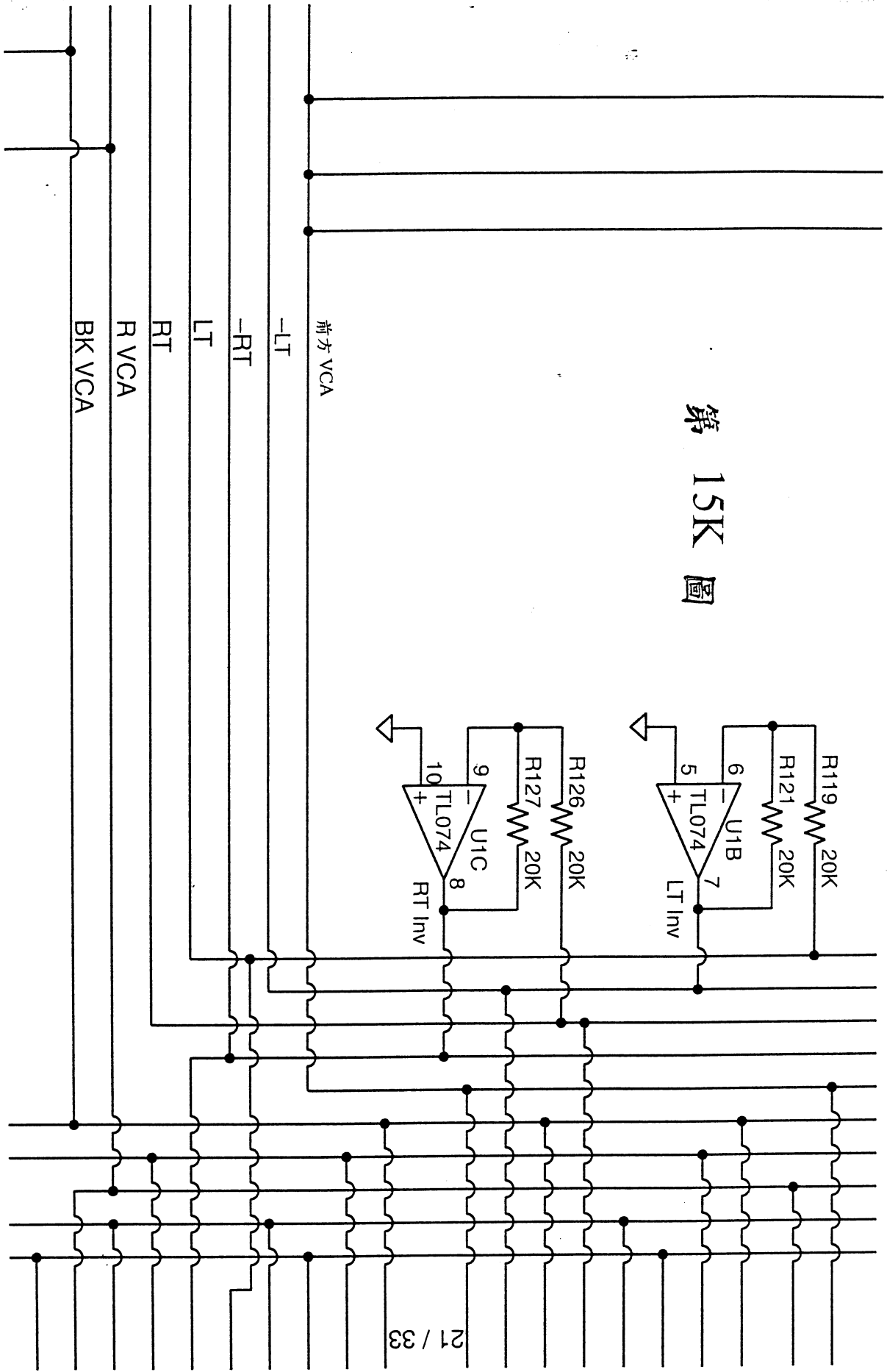


第 15I 圖

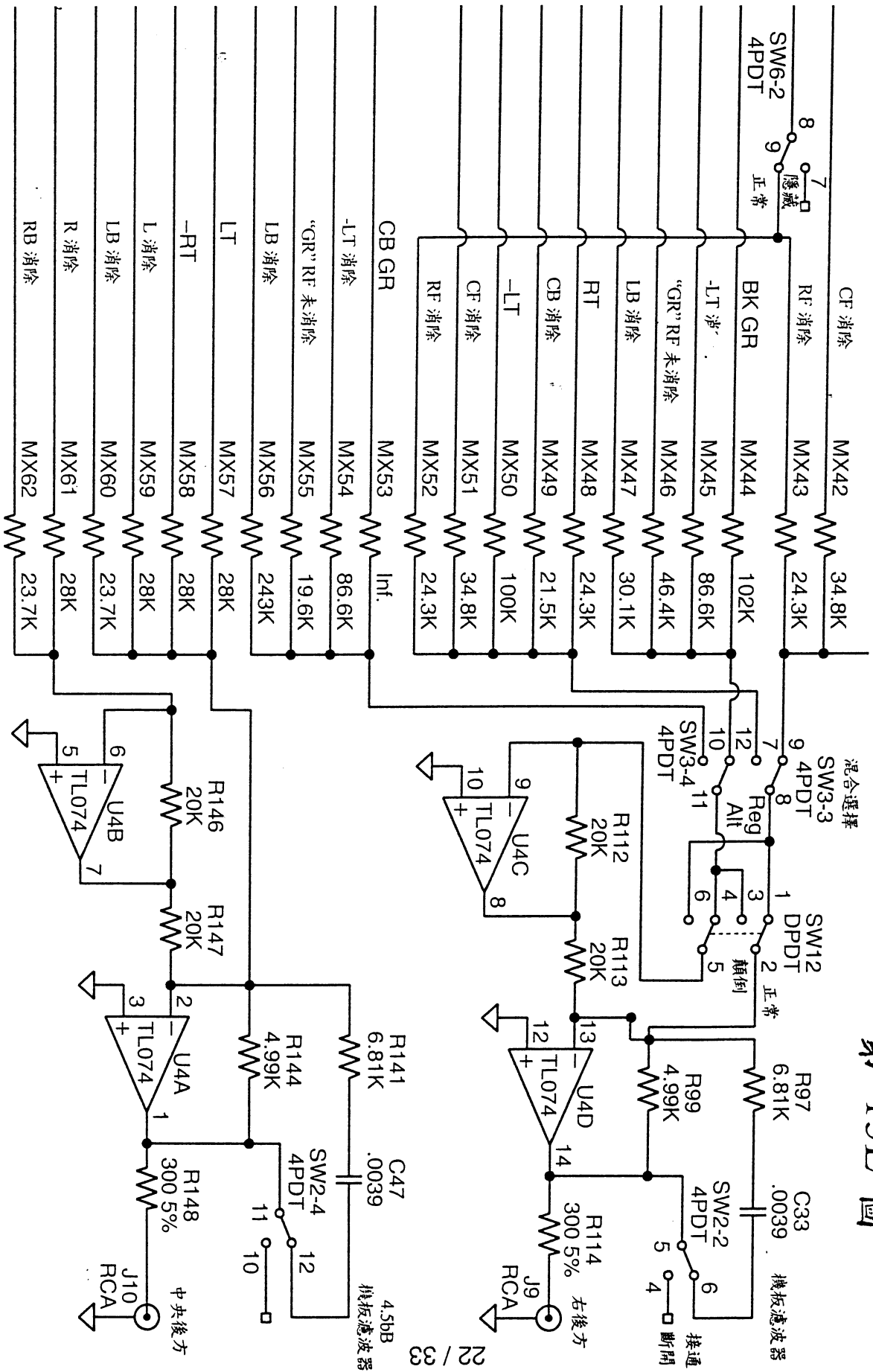


第 15J 圖

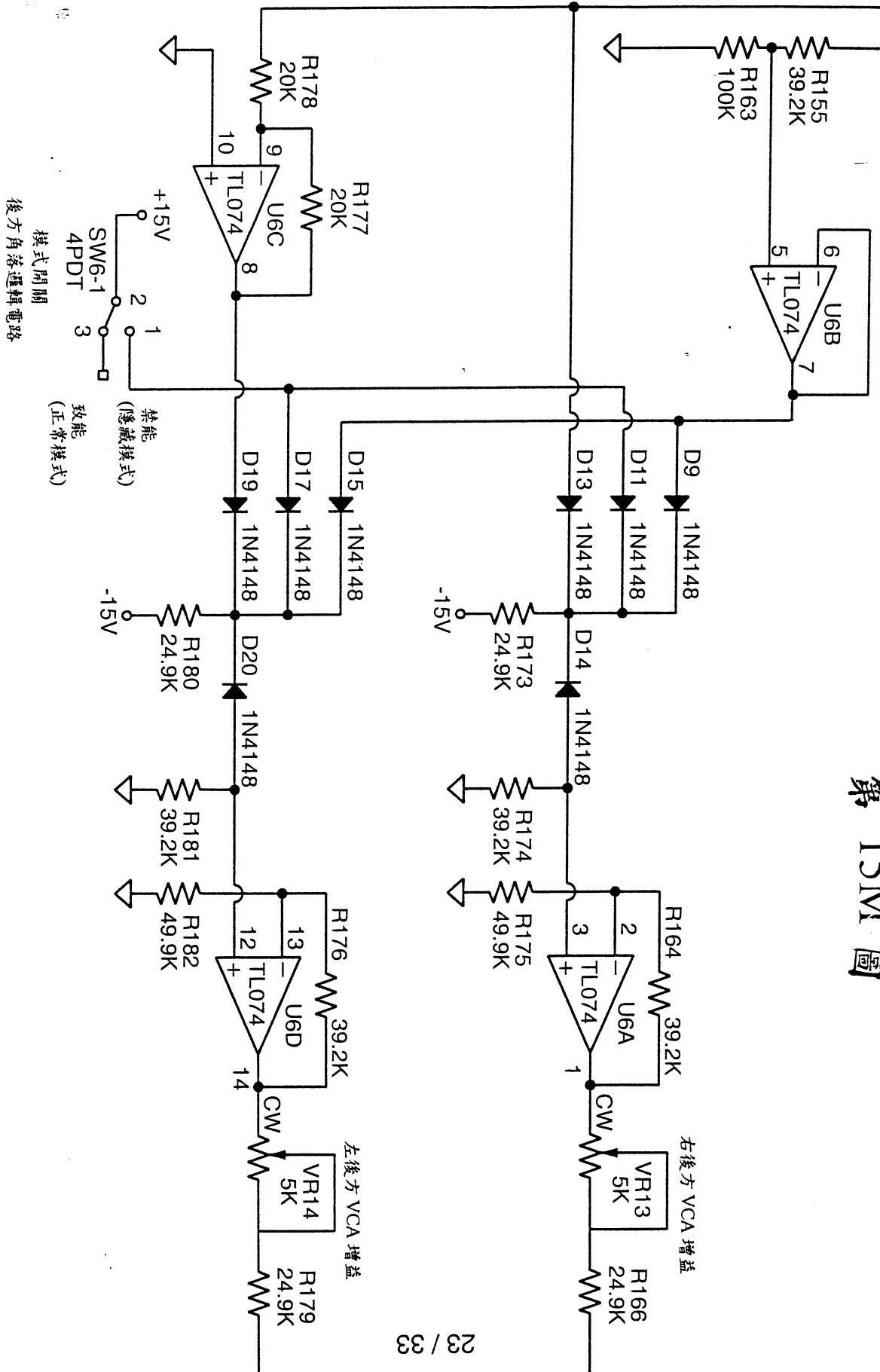
第 15K 圖



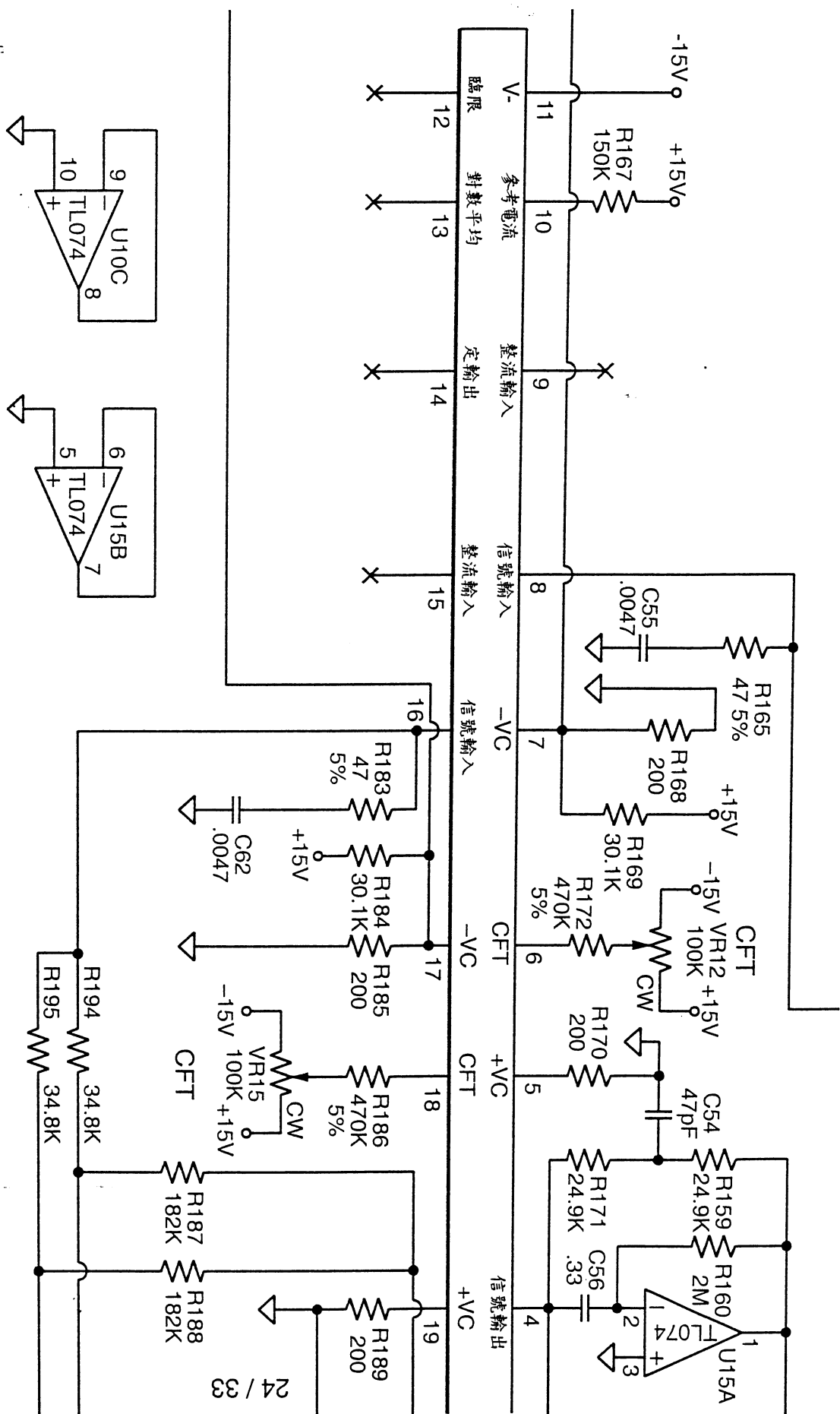
第 15L 圖



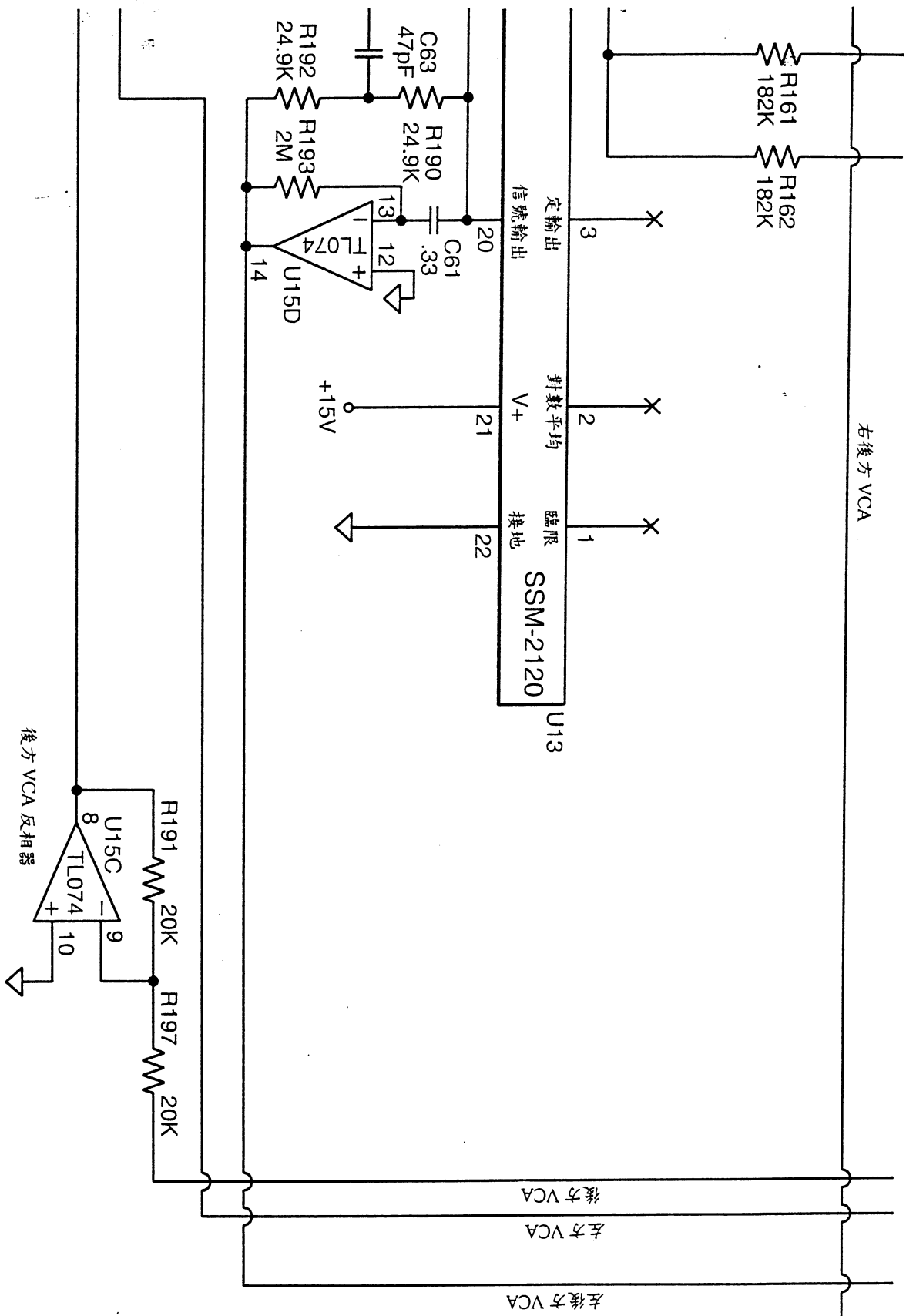
第 15M 圖



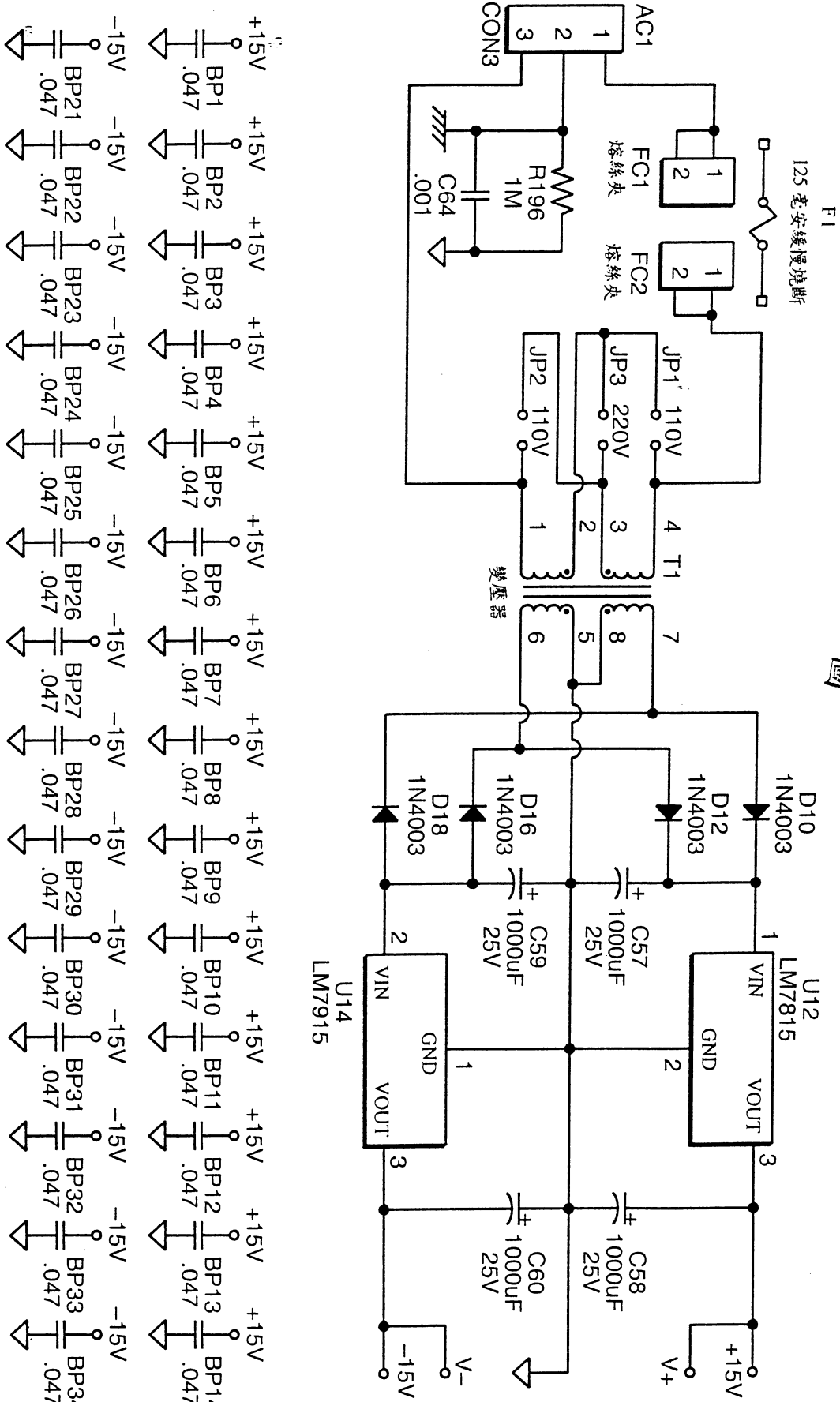
24 / 33



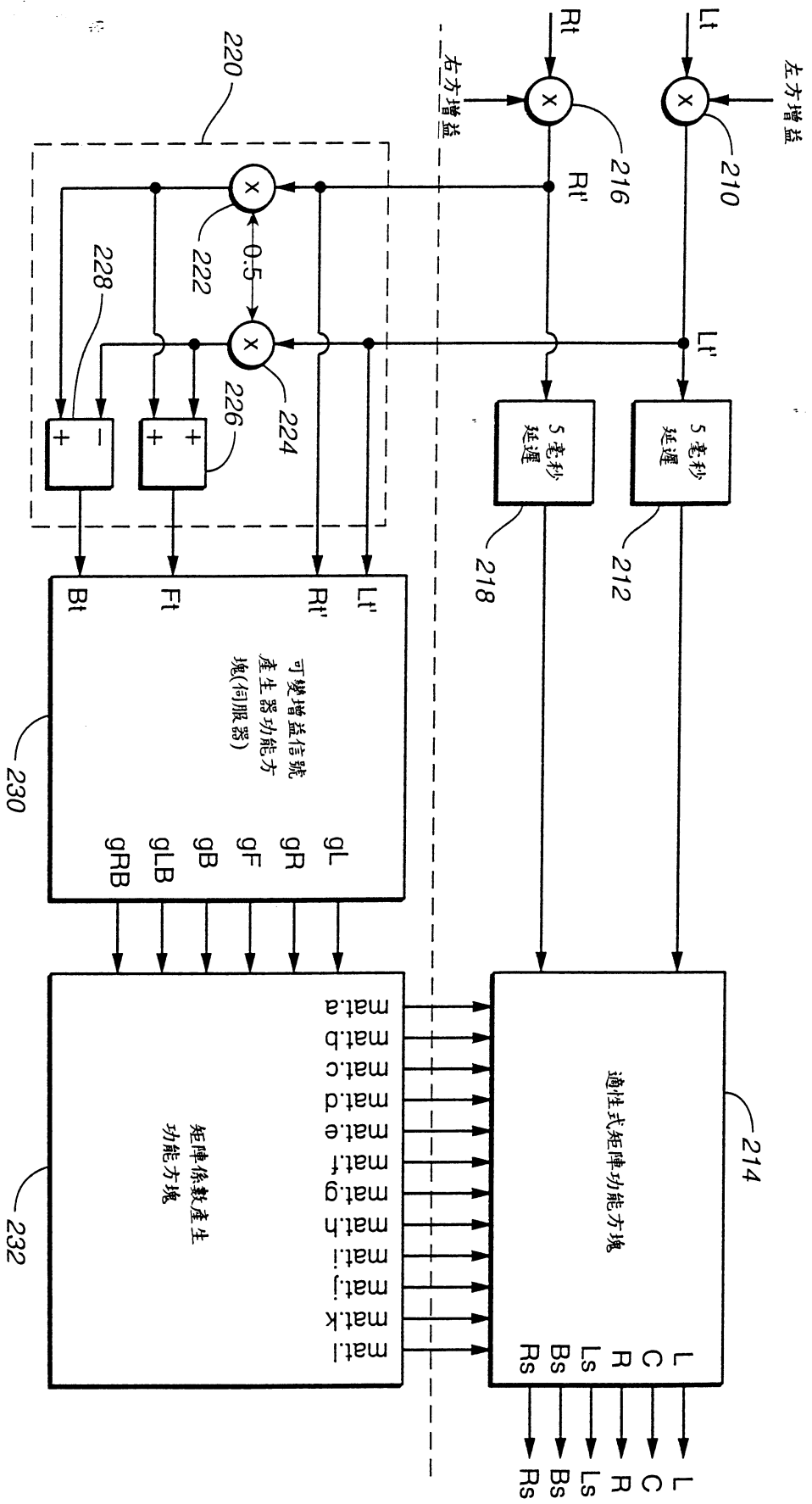
右後方VCA



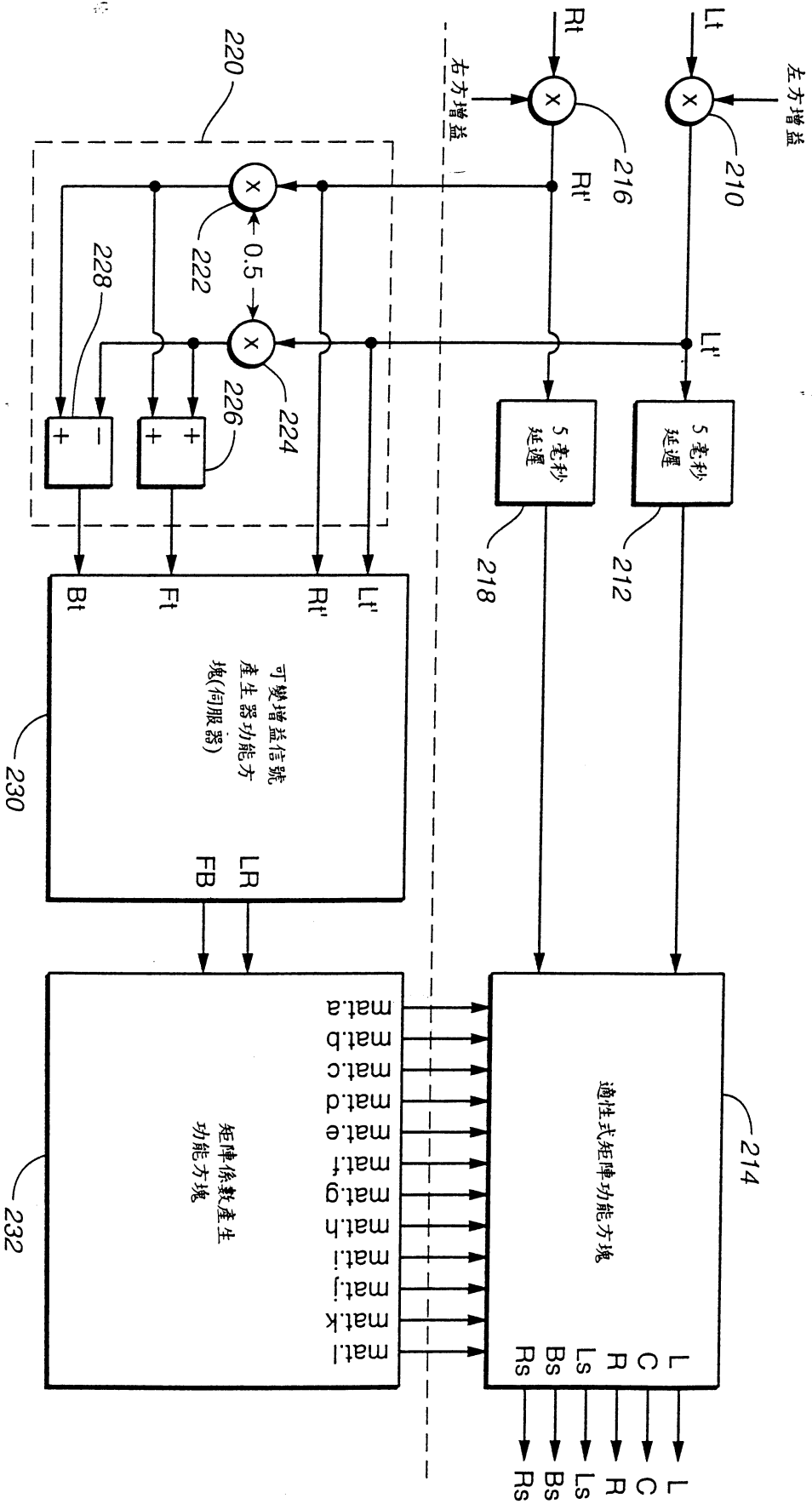
第 15P 圖



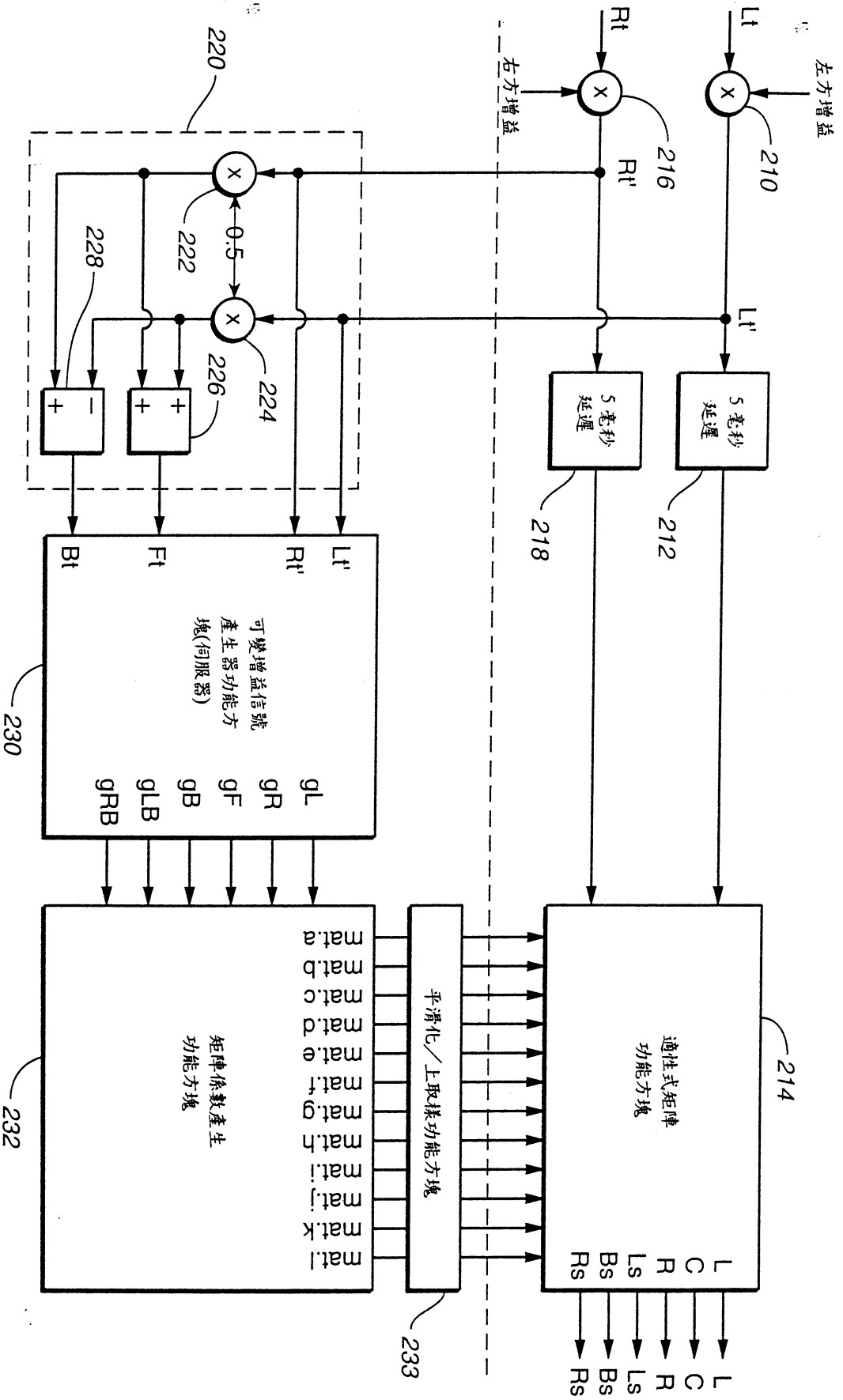
第 16 A 圖



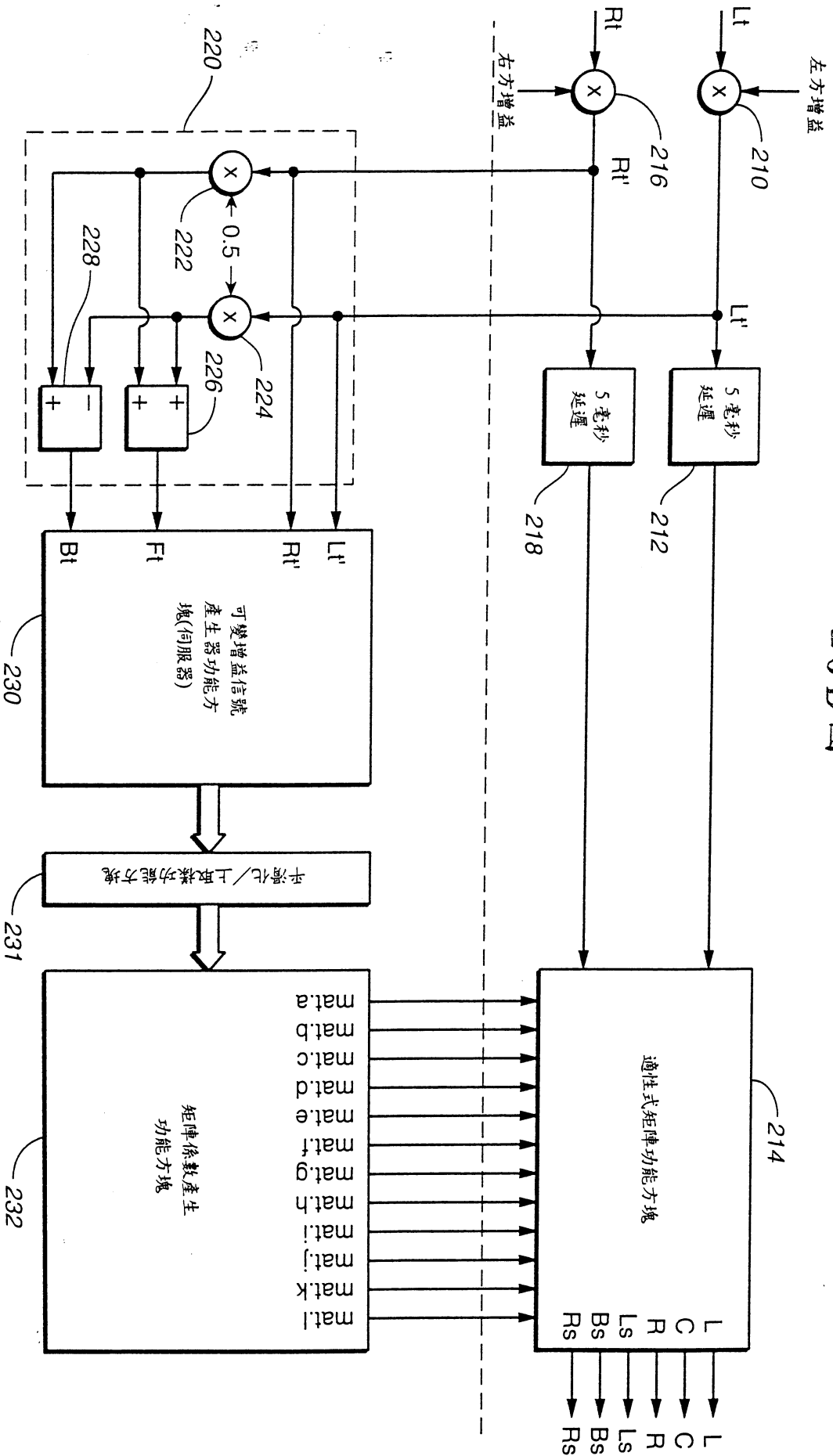
第 16 B 圖



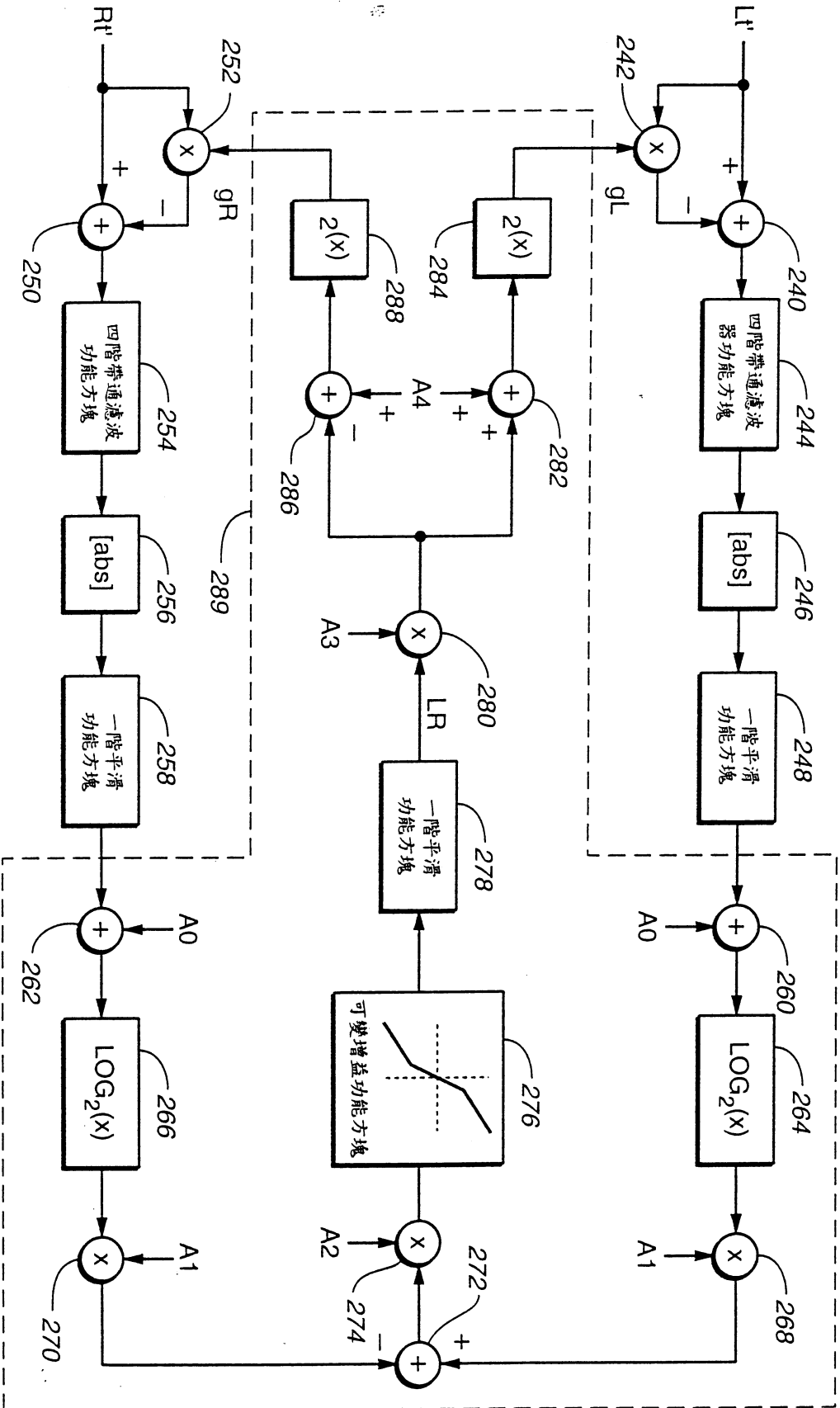
第 16C 圖

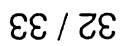


第 16D 圖

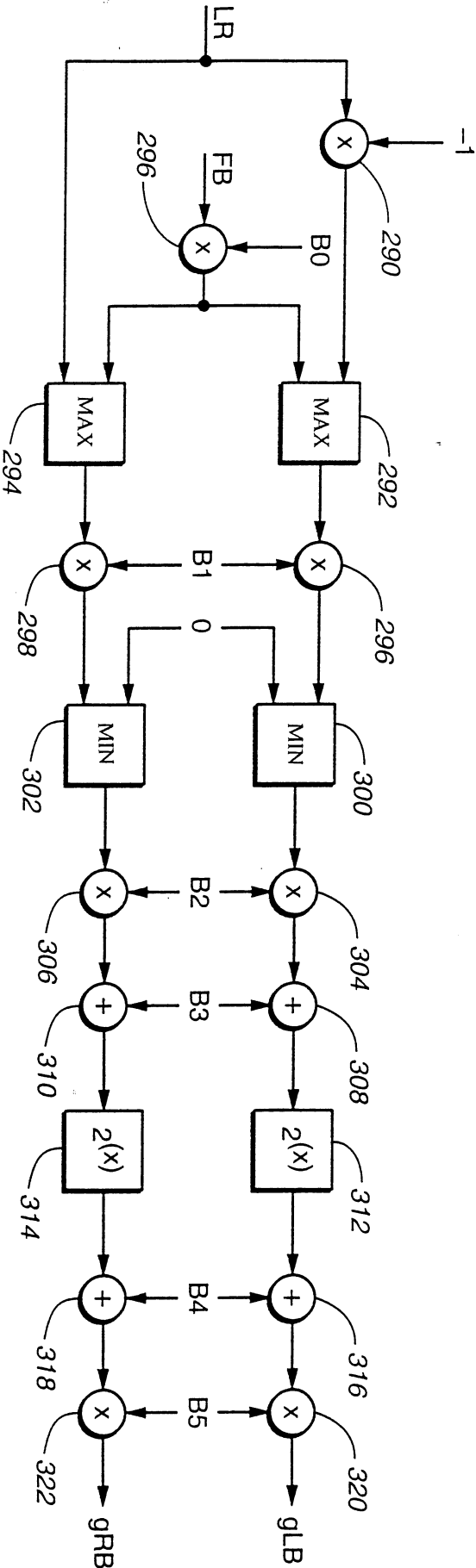


第 17 圖





第 19 圖



(由本局填寫)

承辦人代碼：
大類：
I P C分類：

A6
B6

92. 3. 24 修正
年 月 日 補充

本案已向：

美 國 (地 區) 申請專利，申請日期： 案號： ， ☒有 ☐無主張優先權
2000,08,31 60/229,712

有關微生物已寄存於： ，寄存日期： ，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝 訂 線

臺灣省智慧財產局員工消費合作社印製

92.3.24 修正
年 月 日
補充

A7

B7

五、發明說明 (3)

輕易地被消除，特別是藉由使用一些使用負回授之自動自我消除安排。

本發明之概要

依據本發明之特徵，本發明建立出一種方法，可自兩
5 輸入音訊信號，導出三個或更多個音訊輸出信號，其中有
四個音訊信號，係藉由使用一可響應兩音訊信號而產生兩
對音訊信號之被動性矩陣，自上述之兩輸入音訊信號導
出：其第一對導出之音訊信號，係代表一些位於一第一軸
線上面之方向(諸如"左方"和"右方"信號)，以及其第二對導
10 出之音訊信號，係代表一些位於一第二軸線上面之方向(諸
如"中央"和"環繞"信號)，該等第一和第二軸線，彼此大體
上係成九十度。每對該等導出之音訊信號，係在一"伺服器
"安排中被處理，以產生對應之第一和第二對(分別為左方
／右方和中央／環繞對)中間音訊信號，而使每一對中間音
15 訊信號中之音訊信號的相對波幅，可藉由一伺服器，而迫使
趨向相等。

本發明可在數種等效之任一方式中被具現。一種方式是
使用其中間信號本身(或其中間信號之一成份)，做為其
輸出信號之一成份。另一種方式是使用一些可控制該等伺
20 服器中之可變增益元件的信號，來產生一可對其兩輸入音
訊信號運作之可變矩陣中的係數。在兩種方式之每一實施
例中，彼等中間信號，係導自一運作於一對輸入信號之被
動性矩陣，以及此等中間信號，係促使趨向相等。在一些
具現上述第一方式之一第一布局中，該等中間信號之成

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (4)

份，係與彼等被動性矩陣信號(來自上述運作於該等輸入信號之被動性矩陣或其他方法)相組合，以產生一些輸出信號。在一採用上述第一方式之一第二布局的實施例中，彼等成對之中間信號，係相組合，以提供一些輸出信號。依據此第二方式，雖然彼等中間信號會產生出，以及會被一伺服器促使趨向相等，該等中間信號，並不會對該等輸出信號，有直接之貢獻；取而代之的，是彼等出現在其伺服器內之信號，被用來產生一可變矩陣之係數。

該等解碼信號間迄今尚未被察覺之關係是，藉由促使每一對中間音訊信號內之中間音訊信號的波幅趨向相等，該等解碼之輸出信號內不希望之串音成份，將會顯著地被抑制。此一結果係根據該等第一方式和第二方式而得到。為達成實質之串音消除，其原理並不要求要完全相等。此一處理程序，可藉由使用一些在作用上可使彼等不希望之串音成份自動消除之負回授安排，而輕易地及較佳地被具現。

本發明之其他特徵，係包括導出一些可用以產生額外之輸出信號的附加控制信號。

本發明之一主要目地，旨在使用一無特別精確度要求之電子電路，以及在其控制路徑中，並不需要不尋常之複雜性，兩者均見於其先存技藝中，而可在種類繁多之信號條件下，完成一可測得及可察知之高程度串音消除。

本發明之另一目地，旨在使用一較先存技藝式電路為簡單或成本較低之電子電路，來完成此一高性能。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (59)

k4, 14, k5, 15, k6, 16,

一或多組之係數，可依據所希望之結果而被界定。舉例而言，吾等可界定一標準組和一可模擬一由加州舊金山 Dolby Laboratories Corporation所製造及獲頒許可證而知名為Pro Logic之類比矩陣解碼系統的組。此一實際實施例中之係數係如下。

標準係數

mat_fix = {	mat_gl = {	mat_gr = {	mat_gf = {
0.7400, 0.0,	0.3200, 0.0,	0.0, 0.0,	-0.3813, -0.3813,
0.5240, 0.5240,	-0.5400, 0.0,	0.0, -0.5400,	0.2240, 0.2240,
0.0, 0.7400,	0.0, 0.0,	0.0, 0.3200,	-0.3813, -0.3813,
0.7600, -0.1700,	-0.7720, 0.0,	0.0, 0.1920,	-0.2930, -0.2930,
0.0, 0.0,	0.0, 0.0,	0.0, 0.0,	0.0, 0.0,
-0.1700, 0.7600 }	0.1920, 0.0 }	0.0, -0.7720 }	-0.2930, -0.2930 }
mat_gb = {	mat_glb = {	mat_grb = {	
-0.3849, 0.3849,	-0.2850, 0.2850,	0.0, 0.0,	
0.0, 0.0,	0.0, 0.0,	0.0, 0.0,	
0.3849 -0.3849,	0.0, 0.0,	0.2850, -0.2850,	
0.0697, -0.0697,	0.3510, -0.3510,	-0.3700, 0.3700	
0.0, 0.0,	0.0, 0.0,	0.0, 0.0,	
-0.0697, 0.0697 }	0.3700, -0.3700 }	-0.3510, 0.3510 }	

理應注意的是，當Bs被省略時，上述係數矩陣之第五

10 列將被省略。

Pro Logic模擬係數

mat_fix = {	mat_gl = {	mat_gr = {	mat_gf = {
0.7400, 0.0,	0.3200, 0.0,	0.0, 0.0,	-0.3811, -0.3811,
0.5240, 0.5240,	-0.5400, 0.0,	0.0, -0.5400,	0.2250, 0.2250,
0.0, 0.7400,	0.0, 0.0,	0.0, 0.3200,	-0.3811, -0.3811,
0.5370, -0.5370,	-0.5460, 0.0,	0.0, 0.5460,	0.0, 0.0,
0.0, 0.0,	0.0, 0.0,	0.0, 0.0,	0.0, 0.0,
0.5370, -0.5370 }	-0.5460, 0.0 }	0.0, 0.5460 }	0.0, 0.0 }
mat_gb_0 = {	mat_glb = {	mat_grb = {	

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (60)

-0.3811, 0.3811,	0.0,	0.0,	0.0,	0.0,
0.0, 0.0,	0.0,	0.0,	0.0,	0.0,
0.3811, -0.3811,	0.0,	0.0,	0.0,	0.0,
0.0, 0.0,	0.0,	0.0,	0.0,	0.0,
0.0, 0.0,	0.0,	0.0,	0.0,	0.0,
0.0, 0.0 }	0.0,	0.0 }	0.0,	0.0 }

理應注意的是，當Bs被省略時，上述係數矩陣之第五列將被省略。

結論

5 理應瞭解的是，本發明其他變更形式和修飾體之具現體和其各種特徵，將為本技藝之專業人員所明瞭，以及本發明並非受限於此等所述之特定實施例。所以，本發明預期涵蓋任一及所有以本說明書中所揭示及所申請之原理為基礎之修飾體、變更形式、或等價體。

10 本技藝之一般從業人員將可認清，彼等硬體和軟體具現與類比和數位具現之等價體。因此，本發明可使用類比硬體、數位硬體、混成類比／數位硬體、和／或數位信號處理，來加以具現。彼等硬體元件可執行如同軟體和／或韌體之功能。因此，該等所揭示實施例之所有各種元件和

15 功能(例如，矩陣、整流器、比較器、組合器、可變放大器、衰減器、等等)，均可在類比或數位域中，以硬體或軟體，來加以具現。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

雙面影印

A5
B5

四、中文發明摘要（發明之名稱： 供音訊矩陣解碼裝置用之方法）

92. 3. 24

一種可自兩輸入音訊信號，導出三個或更多個各與一方向相聯結之音訊信號的方法。響應上述兩輸入信號，一被動性陣列，將可產生多數之被動性矩陣音訊信號，其中包括兩對被動式矩陣音訊信號，其第一對被動性矩陣音訊信號，係代表一些位於一第一軸線上面之方向，以及其第二對被動性矩陣音訊信號，係代表一些位於一第二軸線上面之方向。該等第一和第二軸線，彼此大體上係成九十度。該對被動性矩陣音訊信號可被處理，以自其導出多數之矩陣係數。其處理步驟包括，導出一對中間信號，以及響應一對應之誤差信號，而促使每對中間信號趨向相等。其有三個或更多個輸出信號，係藉由該等矩陣係數，對上兩輸入信號做矩陣乘法運算而生產。

英文發明摘要（發明之名稱： Method for Apparatus for Audio Matrix Decoding）

A method derives three or more audio signals, each associated with a direction, from two input audio signals. In response to the two input signals, a passive matrix generates a plurality of passive matrix audio signals, including two pairs of passive matrix audio signals, a first pair of passive matrix audio signals represent directions lying on a first axis and a second pair of passive matrix audio signals represent directions lying on a second axis, the first and second axes being substantially, at ninety degrees to each other. The pairs of passive matrix audio signals are processed to derive a plurality of matrix coefficients therefrom. The processing includes deriving a pair of intermediate signals and urging each pair of intermediate signals toward equality in response to a respective error signal. At least three output signals are produced by matrix multiplying the two input signals by the matrix coefficients.

裝

訂

線

六、申請專利範圍

第 90121479 號申請案申請專利範圍修正本

92.3.24

1. 一種可自兩個輸入音訊信號導出三個或更多個各與一方向相聯結之音訊信號的方法，其包括：

以一被動性矩陣，響應其兩輸入音訊信號，而產生多數包括兩對被動性矩陣音訊信號之被動性矩陣音訊信號，其第一對被動性矩陣音訊信號，係表示一些位於一第一軸線上面之方向，以及其一第二對被動性矩陣音訊信號，係表示一些位於一第二軸線上面之方向，此等第一和第二軸線，彼此係大體上係成九十度；

處理每一對被動性矩陣音訊信號，以便自彼等導出多數之矩陣係數，此處理步驟包括，分別自每一對被動性矩陣音訊信號，導出一對中間信號 $[(1-gL)*L_t'$ 和 $(1-gR)*R_t'$ ， $(1-gF)*F_t'$ 和 $(1-gB)*B_t']$ ，以及響應一對應之誤差信號，促使每一對中間信號趨向相等；以及

藉由使兩輸入信號與該等矩陣係數做矩陣乘法運算，以產生三個或更多個輸出信號。
2. 如申請專利範圍第1項所申請之方法，其中之每一誤差信號，係響應其相聯結之中間信號對之相對大小值而被產生。
3. 如申請專利範圍第2項所申請之方法，其中之多數矩陣係數，係由該等誤差信號導出。
4. 如申請專利範圍第2項所申請之方法，其中之多數矩陣係數，係由其響應該等誤差信號之處理所產生之控制信號導出。
5. 如申請專利範圍第1項所申請之方法，其中，此方法可導出四個與方向左方、右方、中央、環繞等方向相聯

六、申請專利範圍

結之音訊輸出信號。

6. 如申請專利範圍第1項所申請之方法，其中，此方法可導出六個與左方、中央、右方、左方環繞、後方環繞、和右方環繞等方向相聯結之音訊輸出信號。
- 5 7. 如申請專利範圍第1項所申請之方法，其中，此方法可導出五個與左方、中央、右方、左方環繞、和右方環繞等方向相聯結之音訊輸出信號。
8. 如申請專利範圍第1、2、3、4、5、6或7項所申請之方法，其中，此方法係在數位域內被具現。
- 10 9. 如申請專利範圍第8項所申請之方法，其中，該處理之一或更多部分，係做下取樣。
10. 如申請專利範圍第9項所申請之方法，其中之矩陣係數，係做上取樣。
11. 如申請專利範圍第9項所申請之方法，當依附於第3項
- 15 時，其中之誤差信號，係做上取樣。
12. 如申請專利範圍第9項所申請之方法，當依附於第4項
- 時，其中之控制信號，係做上取樣。
13. 如申請專利範圍第8項所申請之方法，其中進一步包括，延遲該等輸入信號，以產生一些延遲之輸入信號，
- 20 以及其中之產生步驟，係藉由使該等延遲之輸入信號，與該等矩陣係數做矩陣乘法運算，而產生三個或更多個輸出信號。
14. 如申請專利範圍第13項所申請之方法，其中之延遲步驟，係使該等輸入信號，延遲5 ms左右。

裝
訂
線